



(12)发明专利申请

(10)申请公布号 CN 109545140 A

(43)申请公布日 2019.03.29

(21)申请号 201811528429.2

(22)申请日 2018.12.13

(71)申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区  
龙腾路1号4幢

(72)发明人 向东 王玉青

(74)专利代理机构 广东君龙律师事务所 44470

代理人 丁建春

(51)Int.Cl.

G09G 3/3225(2016.01)

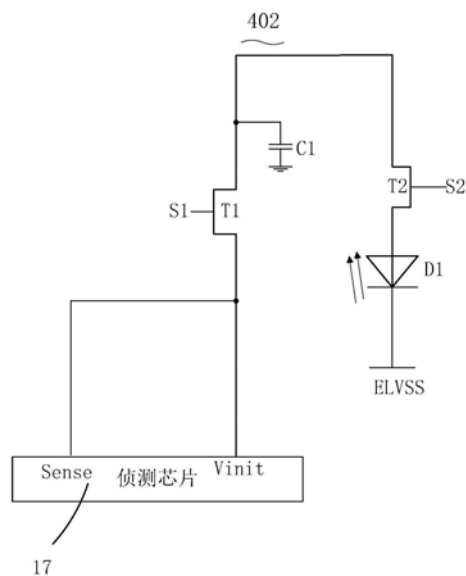
权利要求书2页 说明书5页 附图7页

(54)发明名称

像素补偿电路、方法及显示装置

(57)摘要

本发明提供一种像素补偿电路、方法及显示装置。补偿电路包括侦测芯片,所述侦测芯片包括侦测引脚及电压引脚;第一可控开关,所述第一可控开关的第一端连接所述侦测芯片的侦测引脚及电压引脚;第二可控开关,所述第二可控开关的第一端连接所述第一可控开关的第二端;存储电容,所述存储电容的第一端连接所述第一可控开关的第二端及所述第二可控开关的第一端,所述第二端接地;发光二极管,所述发光二极管的阳极连接所述第二可控开关的第二端,所述发光二极管的阴极连接电源基准电压。以此消除侦测误差,提高侦测精度,可保证有机发光二极管的老化补偿效果。



1. 一种像素补偿电路,其特征在于,包括:

侦测芯片,包括侦测引脚及电压引脚;

第一可控开关,包括控制端、第一端及第二端,所述第一可控开关的控制端接收第一扫描信号,所述第一可控开关的第一端连接所述侦测芯片的侦测引脚及电压引脚;

第二可控开关,包括控制端、第一端及第二端,所述第二可控开关的控制端接收第二扫描信号,所述第二可控开关的第一端连接所述第一可控开关的第二端;

存储电容,包括第一端及第二端,所述存储电容的第一端连接所述第一可控开关的第二端及所述第二可控开关的第一端,所述存储电容的第二端接地;及

发光二极管,所述发光二极管的阳极连接所述第二可控开关的第二端,所述发光二极管的阴极连接电源基准电压。

2. 根据权利要求1所述的像素补偿电路,其特征在于,所述像素补偿电路还包括:

第三可控开关,包括控制端、第一端及第二端,所述第三可控开关的控制端接收第三扫描信号,所述第三可控开关的第一端连接所述侦测芯片的侦测引脚,所述第三可控开关的第二端连接所述第一可控开关的第一端。

3. 根据权利要求2所述的像素补偿电路,其特征在于,所述像素补偿电路还包括:

第四可控开关,包括控制端、第一端及第二端,所述第四可控开关的控制端接收第四扫描信号,所述第四可控开关的第一端连接所述侦测芯片的电压引脚,所述第四可控开关的第二端连接所述第一可控开关的第一端及所述第三可控开关的第二端。

4. 根据权利要求3所述的像素补偿电路,其特征在于,所述第一至第四可控开关均为PMOS型薄膜晶体管,所述第一至第四可控开关的控制端、第一端及第二端分别对应所述PMOS型薄膜晶体管的栅极、漏极及源极。

5. 一种像素补偿方法,其特征在于,所述方法包括:

预充电阶段,第二及第三扫描信号为高电平信号,且第一及第四扫描信号为低电平信号,第二及第三可控开关截止,第一及第四可控开关导通,侦测芯片的电压引脚通过所述第四及第一可控开关给存储电容进行充电;

充电侦测阶段,在充电结束后,第三扫描信号为低电平信号,第三可控开关导通,所述侦测芯片的侦测引脚通过第三可控开关及第一可控开关侦测到所述存储电容的电位是所述侦测芯片的电压引脚的输出电压;

放电阶段,所述第一、第三及第四扫描信号为高电平信号,且第二扫描信号为低电平信号,所述第一可控开关、第三可控开关及第四可控开关均截止,所述第二可控开关导通,所述存储电容通过所述第二可控开关对所述发光二极管进行放电;

放电侦测阶段,在放电结束后,所述第一及第三扫描信号为低电平信号,且第四扫描信号为高电平信号,所述第一及第三可控开关均导通,所述第四可控开关截止,所述侦测芯片的侦测引脚通过所述第三及第一可控开关侦测到所述存储电容的电位是放电完成后的当前电压。

6. 根据权利要求5所述的像素补偿方法,其特征在于,所述第一至第四可控开关均为PMOS型薄膜晶体管,所述第一至第四可控开关的控制端、第一端及第二端分别对应所述PMOS型薄膜晶体管的栅极、漏极及源极。

7. 一种显示装置,其特征在于,所述显示装置包括像素补偿电路,所述像素补偿电路包

括：

侦测芯片，包括侦测引脚及电压引脚；

第一可控开关，包括控制端、第一端及第二端，所述第一可控开关的控制端接收第一扫描信号，所述第一可控开关的第二端连接所述第二可控开关的第一端；

第二可控开关，包括控制端、第一端及第二端，所述第二可控开关的控制端接收第二扫描信号，所述第二可控开关的第一端连接所述第一可控开关的第二端；

存储电容，包括第一及第二端，所述存储电容的第一端连接所述第一可控开关的第二端及所述第二可控开关的第一端，所述存储电容的第二端接地；及

发光二极管，所述发光二极管的阳极连接所述第二可控开关的第二端，所述发光二极管的阴极连接电源基准电压。

8. 根据权利要求7所述的显示装置，其特征在于，所述显示装置包括像素补偿电路，所述像素补偿电路还包括：

第三可控开关，包括控制端、第一端及第二端，所述第三可控开关的控制端接收第三扫描信号，所述第三可控开关的第一端连接所述侦测芯片的侦测引脚，所述第三可控开关的第二端连接所述第一可控开关的第一端。

9. 根据权利要求8所述的显示装置，其特征在于，所述像素补偿电路还包括：

第四可控开关，包括控制端、第一端及第二端，所述第四可控开关的控制端接收第四扫描信号，所述第四可控开关的第一端连接所述侦测芯片的电压引脚，所述第四可控开关的第二端连接所述第一可控开关的第一端及所述第三可控开关的第二端。

10. 根据权利要求9所述的显示装置，其特征在于，所述第一至第四可控开关均为PMOS型薄膜晶体管，所述第一至第四可控开关的控制端、第一端及第二端分别对应所述PMOS型薄膜晶体管的栅极、漏极及源极。

## 像素补偿电路、方法及显示装置

### 技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种像素补偿电路、方法及显示装置。

### 背景技术

[0002] 有源(主动)矩阵有机发光二极管(Active-matrix Organic Light Emitting Diode,AMOLED)具有视角广、对比度高、低功耗、轻薄等优势,尤其是应用于中大尺寸中,对于寿命的要求极高,目前实现增加有机发光二极管(Organic Light Emitting Diode,OLED)寿命的方式为提升OLED材料的发光效率和通过集成电路(Integrated Circuit,IC)外部补偿的方式来提升,IC外部补偿的方式主要是通过IC侦测OLED阳极的电位的变化来判断OLED器件的衰减程度,从而对OLED器件进行补偿,若在侦测过程中侦测精度不准确,将会影响补偿效果。

### 发明内容

[0003] 本发明主要解决的技术问题是提供一种像素补偿电路、方法及显示装置,以实现提高侦测精度,提升有机发光二极管器件补偿效果的目的。

[0004] 为解决上述技术问题,本发明采用的一个技术方案是:

[0005] 提供一种像素补偿电路,包括:

[0006] 侦测芯片,包括侦测引脚及电压引脚;

[0007] 第一可控开关,包括控制端、第一端及第二端,所述第一可控开关的控制端接收第一扫描信号,所述第一可控开关的第一端连接所述侦测芯片的侦测引脚及电压引脚;

[0008] 第二可控开关,包括控制端、第一端及第二端,所述第二可控开关的控制端接收第二扫描信号,所述第二可控开关的第一端连接所述第一可控开关的第二端;

[0009] 存储电容,包括第一端及第二端,所述存储电容的第一端连接所述第一可控开关的第二端及所述第二可控开关的第一端,所述存储电容的第二端接地;及

[0010] 发光二极管,所述发光二极管的阳极连接所述第二可控开关的第二端,所述发光二极管的阴极连接电源基准电压。

[0011] 为解决上述技术问题,本发明采用的另一个技术方案是:提供一种像素补偿方法,所述方法包括:

[0012] 预充电阶段,第二及第三扫描信号为高电平信号,且第一及第四扫描信号为低电平信号,第二及第三可控开关截止,第一及第四可控开关导通,侦测芯片的电压引脚通过所述第四及第一可控开关给存储电容进行充电;

[0013] 充电侦测阶段,在充电结束后,第三扫描信号为低电平信号,第三可控开关导通,所述侦测芯片的侦测引脚通过第三可控开关及第一可控开关侦测到所述存储电容的电位是所述侦测芯片的电压引脚的输出电压;

[0014] 放电阶段,所述第一、第三及第四扫描信号为高电平信号,且第二扫描信号为低电平信号,所述第一可控开关、第三可控开关及第四可控开关均截止,所述第二可控开关导

通,所述存储电容通过所述第二可控开关对所述发光二极管进行放电;

[0015] 放电侦测阶段,在放电结束后,所述第一及第三扫描信号为低电平信号,且第四扫描信号为高电平信号,所述第一及第三可控开关均导通,所述第四可控开关截止,所述侦测芯片的侦测引脚通过所述第三及第一可控开关侦测到所述存储电容的电位是放电完成后的当前电压。

[0016] 为解决上述技术问题,本发明采用的又一个技术方案是:提供一种显示装置,所述显示装置包括像素补偿电路,所述像素补偿电路包括:

[0017] 侦测芯片,包括侦测引脚及电压引脚;

[0018] 第一可控开关,包括控制端、第一端及第二端,所述第一可控开关的控制端接收第一扫描信号,所述第一可控开关的第二端连接所述第二可控开关的第一端;

[0019] 第二可控开关,包括控制端、第一端及第二端,所述第二可控开关的控制端接收第二扫描信号,所述第二可控开关的第一端连接所述第一可控开关的第二端;

[0020] 存储电容,包括第一及第二端,所述存储电容的第一端连接所述第一可控开关的第二端及所述第二可控开关的第一端,所述存储电容的第二端接地;及

[0021] 发光二极管,所述发光二极管的阳极连接所述第二可控开关的第二端,所述发光二极管的阴极连接电源基准电压。

[0022] 本发明的有益效果是:区别于现有技术的情况,本发明通过在所述存储电容与所述有机发光二极管之间设置第二可控开关,在预充电过程中接收高电平信号,并处于截止状态,使所述存储电容与所述有机发光二极管之间无法形成回路,保证侦测芯片的电压引脚对所述存储电容充电完成后,所述存储电容的电位等于所述侦测芯片的电压引脚的输出电压,以此消除侦测误差,提高侦测精度,可保证有机发光二极管的老化补偿效果。

## 附图说明

[0023] 图1a是本发明像素补偿电路第一实施例的结构示意图;

[0024] 图1b是图1a中各可控开关的时序波形示意图;

[0025] 图1c是本发明像素补偿方法第一实施例的流程示意图;

[0026] 图2a是本发明像素补偿电路第二实施例的结构示意图;

[0027] 图2b是图2a中各可控开关的时序波形示意图;

[0028] 图2c是本发明像素补偿方法第二实施例的流程示意图;

[0029] 图3a是本发明像素补偿电路第三实施例的结构示意图;

[0030] 图3b是图3a中各可控开关的时序波形示意图;

[0031] 图3c是本发明像素补偿方法第三实施例的流程示意图;

[0032] 图4是本发明显示装置的结构示意图。

## 具体实施方式

[0033] 下面结合附图和实施例对本发明进行详细的说明。

[0034] 请参见图1a,是本发明像素补偿电路第一实施例的结构示意图。所述像素补偿电路包括:

[0035] 侦测芯片17,所述侦测芯片17包括侦测引脚Sense及电压引脚Vinit;

[0036] 第一可控开关T1,包括控制端、第一端及第二端,所述第一可控开关T1的控制端接收第一扫描信号S1,所述第一可控开关T1的第一端连接所述侦测芯片17的侦测引脚Sense及电压引脚Vinit;

[0037] 第二可控开关T2,包括控制端、第一端及第二端,所述第二可控开关T2的控制端接收第二扫描信号S2,所述第二可控开关T2的第一端连接所述第一可控开关T1的第二端;

[0038] 存储电容C1,包括第一端及第二端,所述存储电容C1的第一端连接所述第一可控开关T1的第二端及所述第二可控开关T2的第一端,所述存储电容C1的第二端接地;及

[0039] 发光二极管D1,所述发光二极管D1的阳极连接所述第二可控开关T2的第二端,所述发光二极管D1的阴极连接电源基准电压ELVSS。

[0040] 其中,所述第一可控开关T1及第二可控开关T2均为PMOS型薄膜晶体管,所述第一可控开关T1的控制端、第一端、第二端及第二可控开关T2的控制端、第一端、第二端分别对应所述PMOS型薄膜晶体管的栅极、漏极及源极。在其他实施例中,所述第一可控开关T1及第二可控开关T2也可为其他类型的开关,只要能实现本发明的目的即可,在此不做具体限定。

[0041] 请参见图1c,是本发明像素补偿方法第一实施例的流程示意图。所述方法包括:

[0042] 步骤S101:结合图1b,在预充电阶段t1,第一扫描信号S1为低电平信号,第二扫描信号S2为高电平信号,第一可控开关T1导通,第二可控开关T2截止,侦测芯片17的电压引脚Vinit经过第一可控开关T1给存储电容C1充电,此时由于第二可控开关T2处于截止状态,所述存储电容C1与所述有机发光二极管D1无法形成回路,因此所述存储电容C1不会对有机发光二极管D1进行放电。

[0043] 步骤S102:结合图1b,充电侦测阶段t2,在充电结束后,所述侦测芯片17通过侦测引脚Sense侦测到所述存储电容C1的电位就是所述侦测芯片17的电压引脚Vinit的输出电压Vi,即 $C1=Vi$ 。

[0044] 步骤S103:结合图1b,在放电阶段t3,所述第一扫描信号S1为高电平信号,且第二扫描信号S2为低电平信号,所述第一可控开关T1截止,所述第二可控开关T2导通,所述存储电容C1与所述有机发光二极管D1之间形成回路,所述存储电容C1经过所述第二可控开关T2对所述有机发光二极管D1进行放电。需要说明的是,此时第一可控开关T1处于截止状态,所述存储电容C1只对所述有机发光二极管D1进行放电。

[0045] 步骤S104:结合图1b,在放电侦测阶段t4,放电结束后,所述第一扫描信号S1、第二扫描信号S2均为低电平信号,所述第一可控开关T1、第二可控开关T2均导通,所述侦测芯片17的侦测引脚Sense侦测到所述存储电容C1的电位就是所述放电完成后的当前电压,即 $C1=Vs$ 。发光二极管的理论老化计算公式为 $Vi-Vs$ ,因此实际老化计算公式与理论相同,不存在侦测误差问题,保证了发光二极管的老化补偿的效果。

[0046] 请参见图2a,是本发明像素补偿电路第二实施例的结构示意图。所述像素补偿电路与第一实施例的区别在于:所述像素补偿电路还包括第三可控开关T3,所述第三可控开关T3包括控制端、第一端及第二端,所述第三可控开关T3的控制端接收第三扫描信号S3,所述第三可控开关T3的第一端连接所述侦测芯片17的侦测引脚Sense,所述第三可控开关T3的第二端连接所述第一可控开关T1的第一端及侦测芯片17的电压引脚Vinit。

[0047] 其中,所述第三可控开关T3为PMOS型薄膜晶体管,所述第三可控开关T3的控制端、第一端、第二端分别对应所述PMOS型薄膜晶体管的栅极、漏极及源极。在其他实施例中,所

述第三可控开关T3也可为其他类型的开关,只要能实现本发明的目的即可。

[0048] 请参见图2c,是本发明像素补偿方法的第二实施例的流程示意图。所述方法包括:

[0049] 步骤S201:结合图2b,在预充电阶段t1,第一扫描信号S1为低电平信号,第二扫描信号S2、第三扫描信号S3为高电平信号,第一可控开关T1导通,第二可控开关T2、第三可控开关T3截止,所述侦测芯片17的电压引脚Vinit经过所述第一可控开关T1给所述存储电容C1充电,此时由于第二可控开关T2处于截止状态,所述存储电容C1与所述有机发光二极管D1无法形成回路,因此所述存储电容C1不会对有机发光二极管D1进行放电。

[0050] 步骤S202:结合图2b,充电侦测阶段t2,在充电结束后,所述第三扫描信号S3接收低电平信号,所述第三可控开关T3导通,所述侦测芯片17通过侦测引脚Sense侦测到所述存储电容C1的电位就是所述侦测芯片17的电压引脚Vinit的输出电压Vi,即 $C1=Vi$ 。

[0051] 步骤S203:结合图2b,在放电阶段t3,所述第一扫描信号S1、第三扫描信号S3为高电平信号,且第二扫描信号S2为低电平信号,所述第一可控开关T1及第三可控开关T3截止,所述第二可控开关T2导通,所述存储电容C1与所述有机发光二极管D1之间形成回路,所述存储电容C1经过所述第二可控开关T2对所述有机发光二极管D1进行放电。需要说明的是,此时第一可控开关T1及第三可控开关T3处于截止状态,所述存储电容C1只对所述有机发光二极管D1进行放电。

[0052] 步骤S204:结合图2b,在放电侦测阶段t4,放电结束后,所述第一扫描信号S1、第二扫描信号S2、第三扫描信号S3均为低电平信号,所述第一可控开关T1、第二可控开关T2及第三可控开关T3均导通,所述侦测芯片17的侦测引脚Sense侦测到所述存储电容C1的电位就是所述放电完成后的当前电压,即 $C1=Vs$ 。发光二极管的理论老化计算公式为 $Vi-Vs$ ,因此实际老化计算公式与理论相同,不存在侦测误差问题,保证了发光二极管的老化补偿的效果。

[0053] 请参见图3a,是本发明像素补偿电路第三实施例的结构示意图。所述像素补偿电路与第二实施例的区别在于:所述像素补偿电路还包括第四可控开关T4,所述第四可控开关T4包括控制端、第一端及第二端,所述第四可控开关T4的控制端接收第四扫描信号S4,所述第四可控开关T4的第一端连接所述侦测芯片17的电压引脚Vinit,所述第四可控开关T4的第二端连接所述第一可控开关T1的第一端及所述第三可控开关T3的第二端。

[0054] 其中,所述第四可控开关T4为PMOS型薄膜晶体管,所述第四可控开关T4的控制端、第一端、第二端分别对应所述PMOS型薄膜晶体管的栅极、漏极及源极。在其他实施例中,所述第四可控开关T4也可为其他类型的开关,只要能实现本发明的目的即可。

[0055] 请参见图3c,是本发明像素补偿方法第三实施例的流程示意图。所述方法包括:

[0056] 步骤S301:结合图3b,在预充电阶段t1,第三扫描信号S3及第二扫描信号S2为高电平信号,且第一扫描信号S1及第四扫描信号S4为低电平信号,第二可控开关T2及第三可控开关T3截止,第一可控开关T1及第四可控开关T4导通,所述侦测芯片17的电压引脚Vinit经过第四可控开关T4及第一可控开关T1给所述存储电容C1充电,此时由于第二可控开关T2处于截止状态,所述存储电容C1与所述有机发光二极管D1无法形成回路,因此所述存储电容C1不会对有机发光二极管D1进行放电。

[0057] 步骤S302:结合图3b,在充电侦测阶段t2,在充电结束后,第三扫描信号S3为低电平信号,第三可控开关T3导通,所述侦测芯片17的侦测引脚Sense通过第三可控开关T3及第

一可控开关T1侦测到所述存储电容C1的电位就是所述侦测芯片17的电压引脚Vinit的输出电压Vi,即 $C1=Vi$ 。

[0058] 步骤S303:结合图3b,在放电阶段t3,所述第一、第三、第四扫描信号S1、S3、S4均为高电平信号,且第二扫描信号S2为低电平信号,所述第一可控开关T1、第三可控开关T3、第四可控开关T4均截止,所述第二可控开关T2导通,所述存储电容C1与所述有机发光二极管D1之间形成回路,所述存储电容C1经过所述第二可控开关T2对所述有机发光二极管D1进行放电。需要说明的是,此时第一可控开关T1、第三可控开关T3及第四可控开关T4处于截止状态,所述存储电容C1只对所述发光二极管D1进行放电。

[0059] 步骤S304:结合图3b,在放电侦测阶段t4,放电结束后,所述第一及第三扫描信号S1、S3均为低电平信号,且第四扫描信号S4为高电平信号,所述第一可控开关T1、第二可控开关T2、第三可控开关T3均导通,所述第四可控开关T4截止,所述侦测芯片17的侦测引脚Sense通过所述第一可控开关T1及第三可控开关T3对所述存储电容C1的电位进行侦测,所述侦测芯片17的侦测引脚Sense侦测到所述存储电容C1的电位就是所述放电完成后的当前电压,即 $C1=Vs$ 。发光二极管的理论老化计算公式为 $Vi-Vs$ ,因此实际老化计算公式与理论相同,不存在侦测误差问题,保证了发光二极管的老化补偿的效果。。

[0060] 需要说明的是,在本发明的各实施例中,像素补偿电路的老化计算公式为预充电阶段后的存储电容的电位与放电阶段结束后的存储电容的电位之差,即 $Vi-Vs$ 。在本实施例中,由于放电阶段所述存储电容没有对所述有机发光二极管放电,因此不存在侦测误差。

[0061] 请参见图4,为本发明显示装置的结构示意图。所述显示装置401包括上述任一实施例中的像素补偿电路402。所述显示装置的其他器件及功能与现有显示装置的器件及功能相同,在此不再赘述。

[0062] 具体的,所述显示装置可以为双面显示装置、柔性显示装置、全面屏显示装置中任一种。所述柔性显示装置可以应用于弯曲的电子设备;所述双面显示装置可以应用于为使显示装置两侧的人员都能看到显示内容的装置;所述全面屏显示装置可以应用于全面屏手机或其他装置,在此不做限定。

[0063] 本发明包括上述实施例的像素补偿电路的显示装置具体可以应用于手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于所述显示装置的其他必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0064] 在本发明各实施例中,所述像素补偿电路只描述了部分相关电路结构,其他电路结构与现有技术中的像素补偿电路的电路结构相同,在此不再赘述。

[0065] 所述像素补偿电路通过在所述存储电容与所述有机发光二极管之间设置第二可控开关,在预充电过程中接收高电平信号,并处于截止状态,使所述存储电容与所述有机发光二极管之间无法形成回路,保证侦测芯片的电压引脚对所述存储电容充电完成后,所述存储电容的电位等于所述侦测芯片的电压引脚的输出电压,即 $C1=Vi$ ,以此消除侦测误差,提高侦测精度,可保证有机发光二极管的老化补偿效果。

[0066] 以上所述仅为本发明的实施方式,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

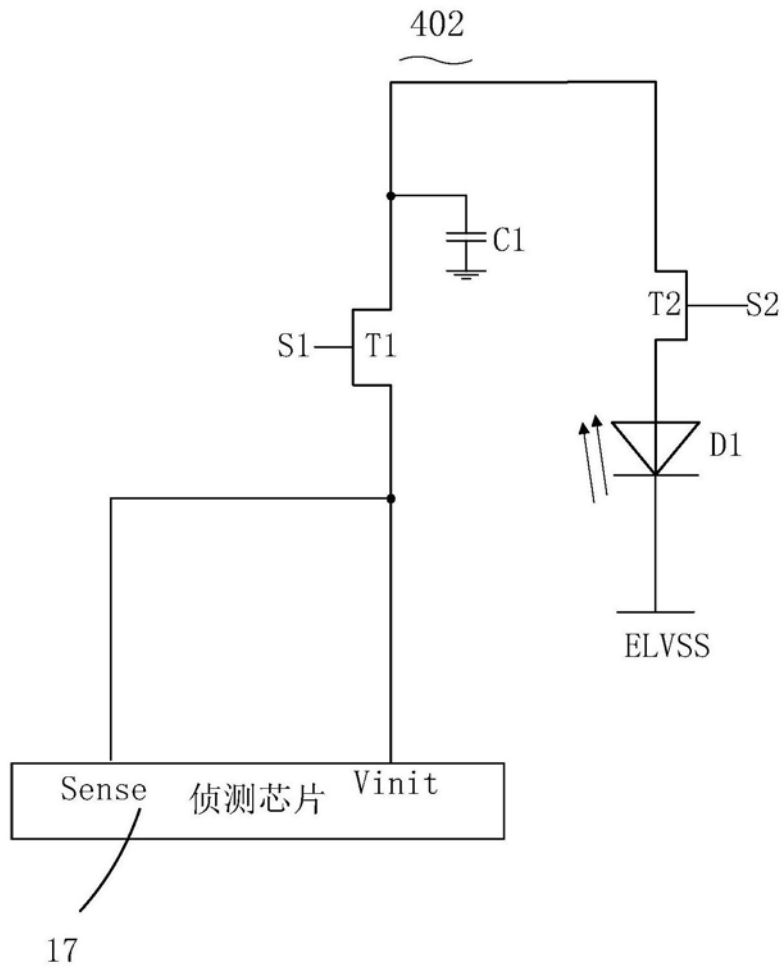


图1a

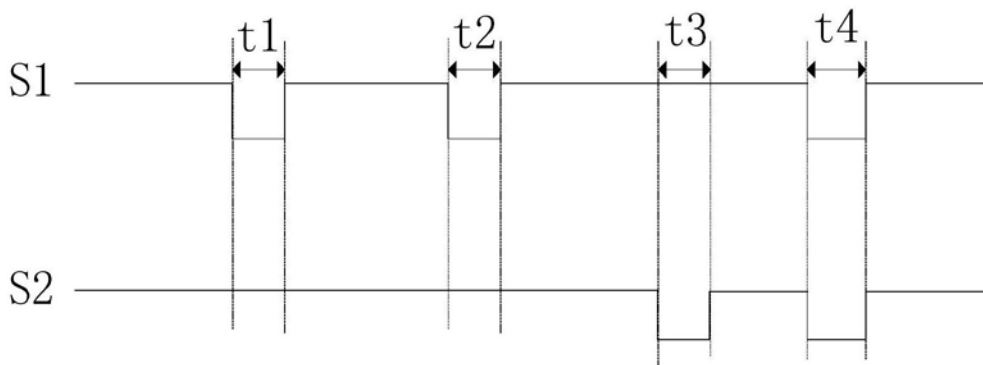


图1b

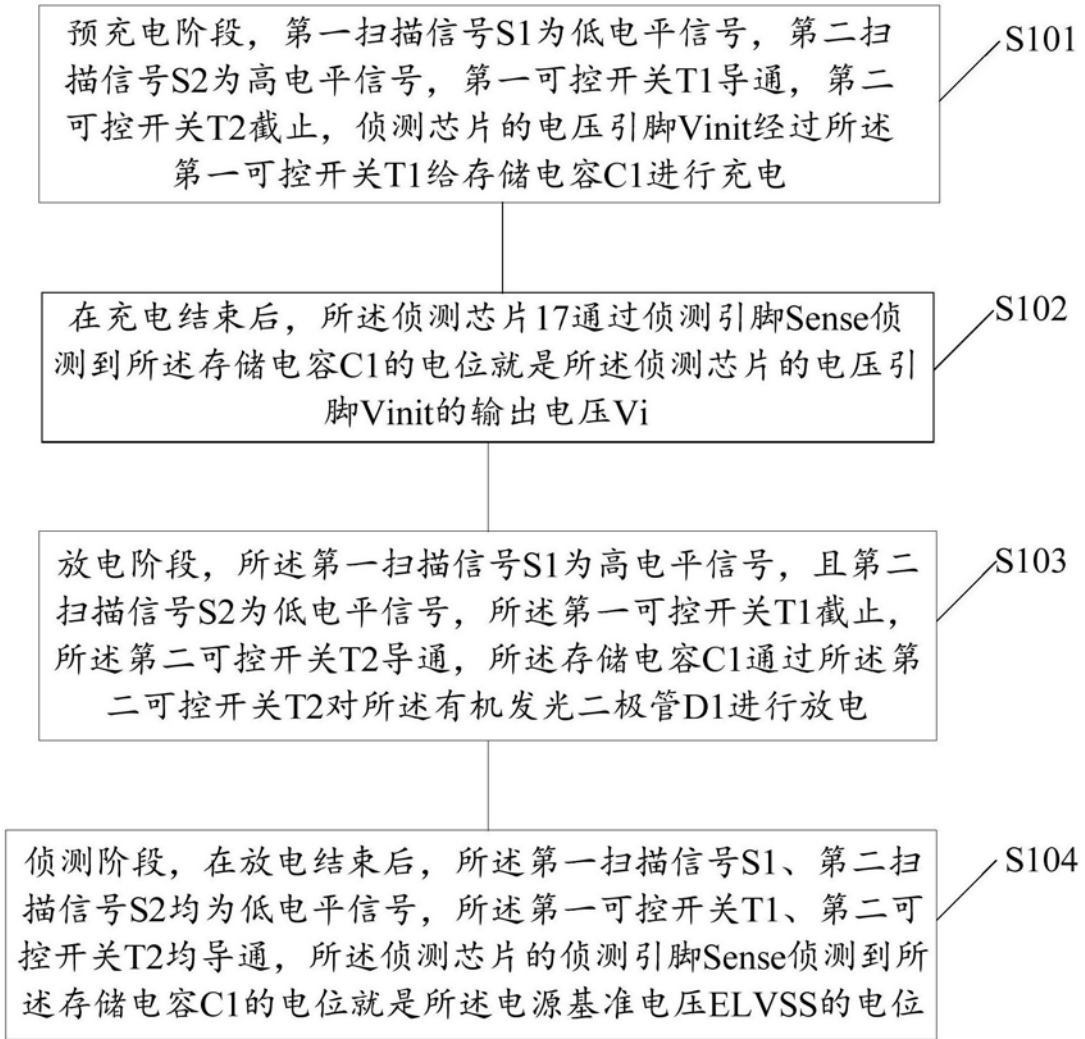


图1c

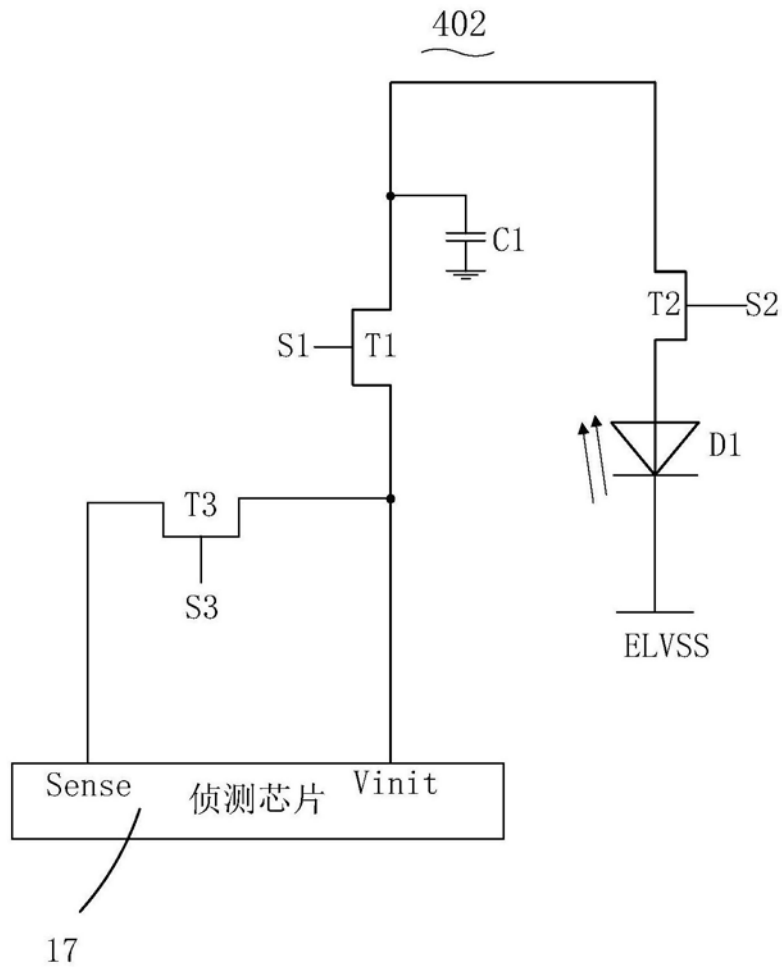


图2a

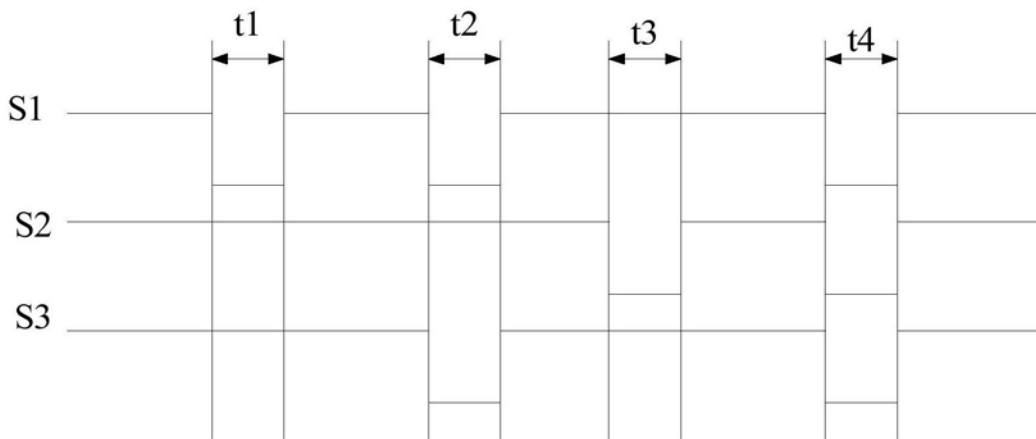


图2b

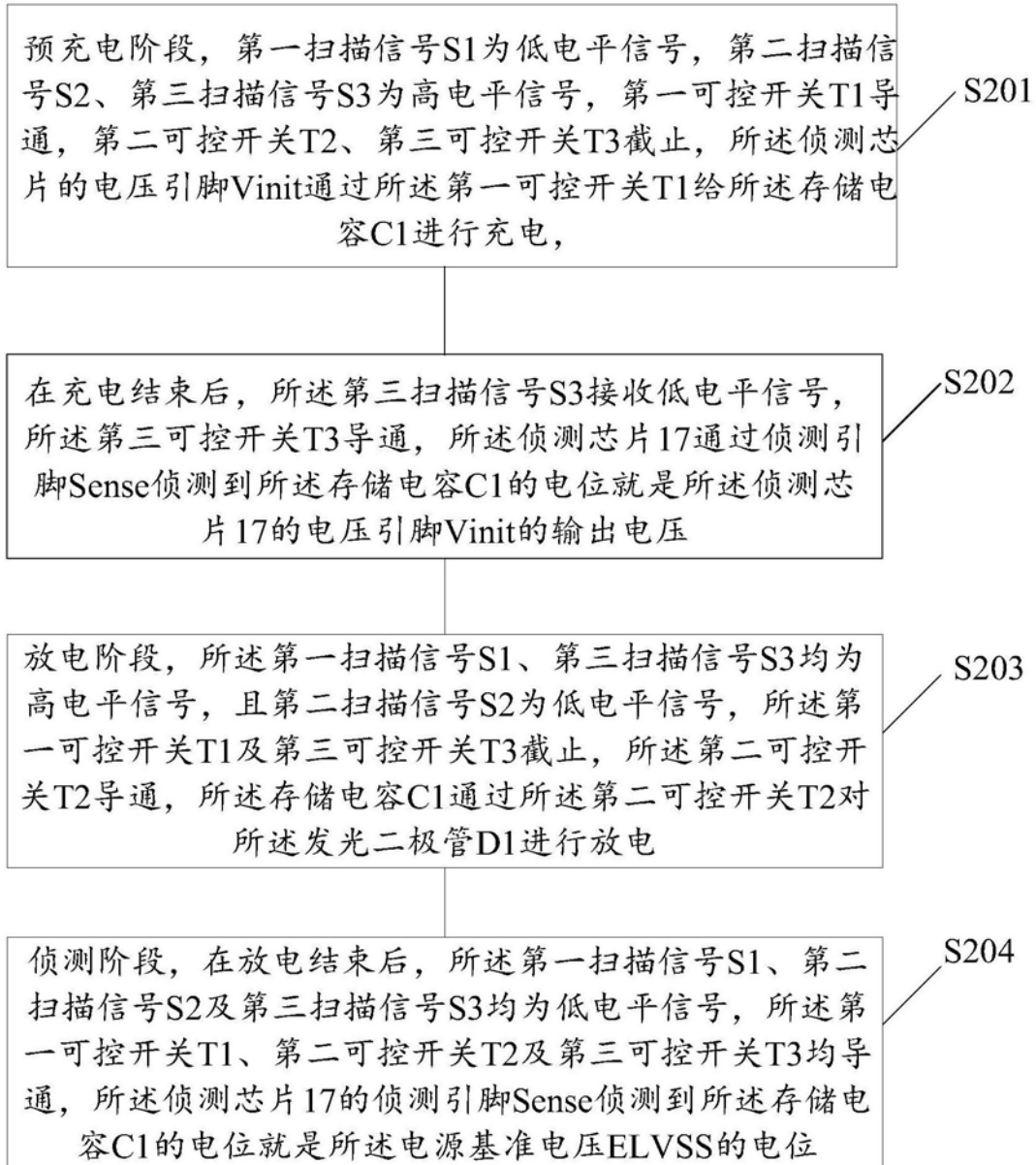


图2c

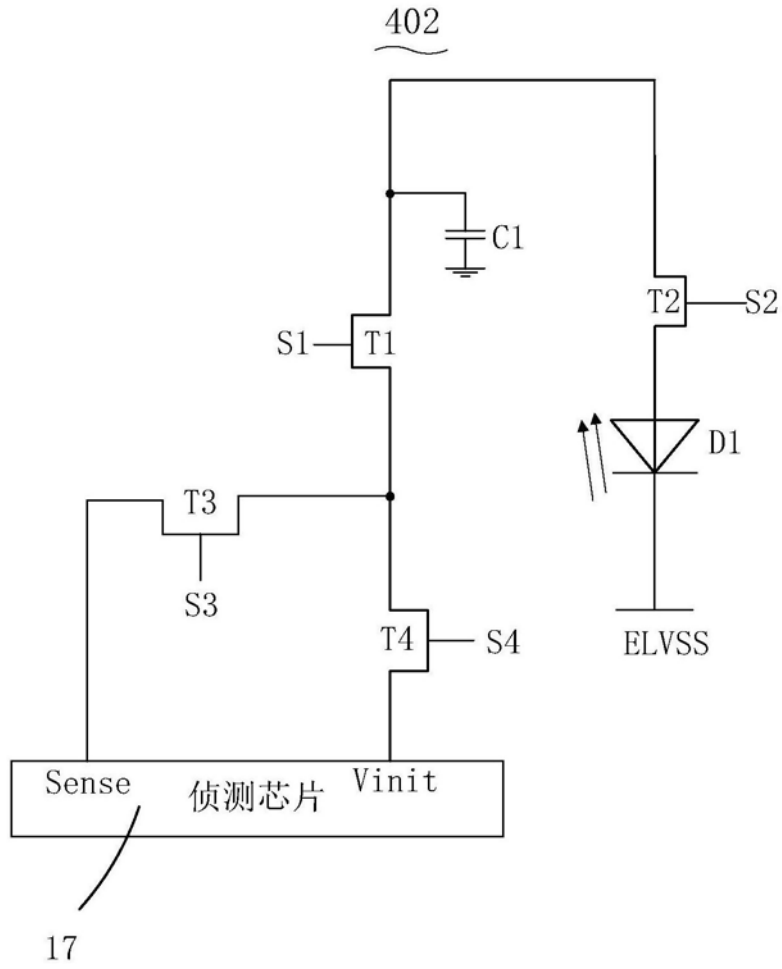


图3a

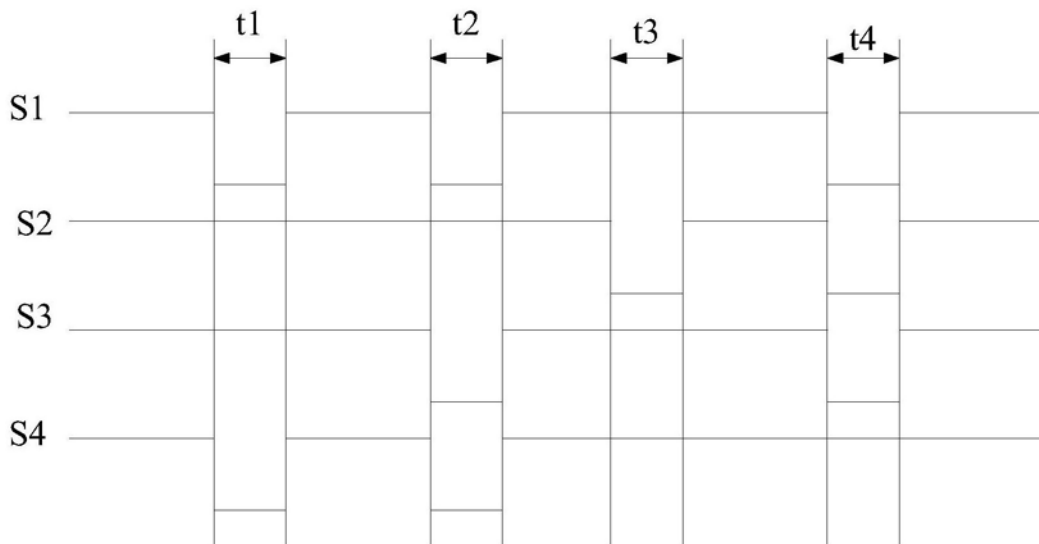


图3b

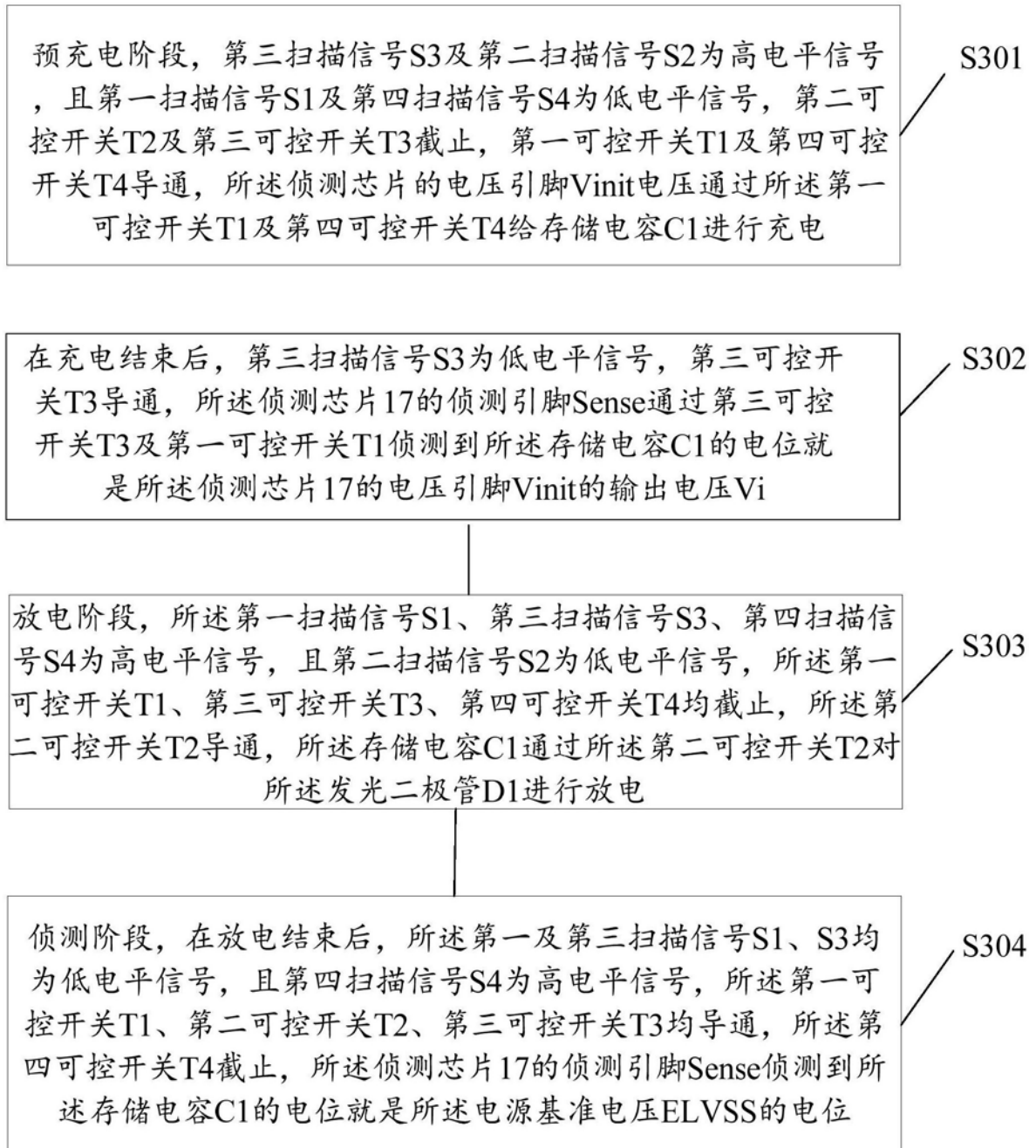


图3c

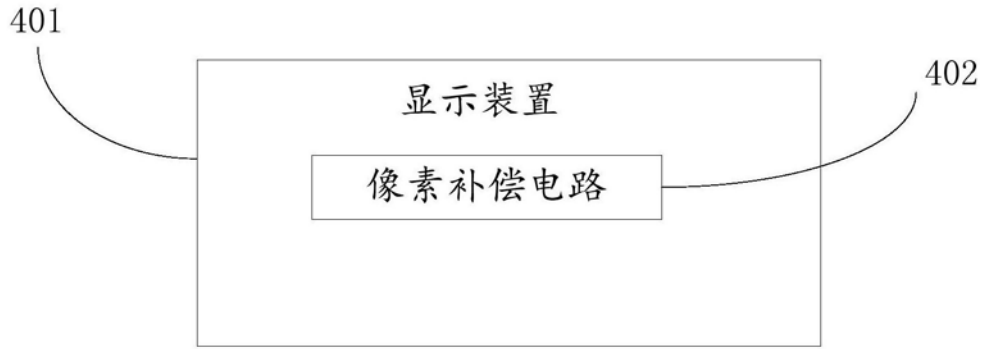


图4

专利名称(译)	像素补偿电路、方法及显示装置		
公开(公告)号	<a href="#">CN109545140A</a>	公开(公告)日	2019-03-29
申请号	CN201811528429.2	申请日	2018-12-13
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	向东 王玉青		
发明人	向东 王玉青		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225 G09G2320/043		
代理人(译)	丁建春		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明提供一种像素补偿电路、方法及显示装置。补偿电路包括探测芯片，所述探测芯片包括探测引脚及电压引脚；第一可控开关，所述第一可控开关的第一端连接所述探测芯片的探测引脚及电压引脚；第二可控开关，所述第二可控开关的第一端连接所述第一可控开关的第二端；存储电容，所述存储电容的第一端连接所述第一可控开关的第二端及所述第二可控开关的第一端，所述存储电容的第二端接地；发光二极管，所述发光二极管的阳极连接所述第二可控开关的第二端，所述发光二极管的阴极连接电源基准电压。以此消除探测误差，提高探测精度，可保证有机发光二极管的老化补偿效果。

