



(12)发明专利申请

(10)申请公布号 CN 108335672 A

(43)申请公布日 2018.07.27

(21)申请号 201710038535.1

(22)申请日 2017.01.19

(71)申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区
龙腾路1号4幢

(72)发明人 文国哲 张露

(74)专利代理机构 上海波拓知识产权代理有限公司 31264

代理人 杨波

(51)Int.Cl.

G09G 3/3258(2016.01)

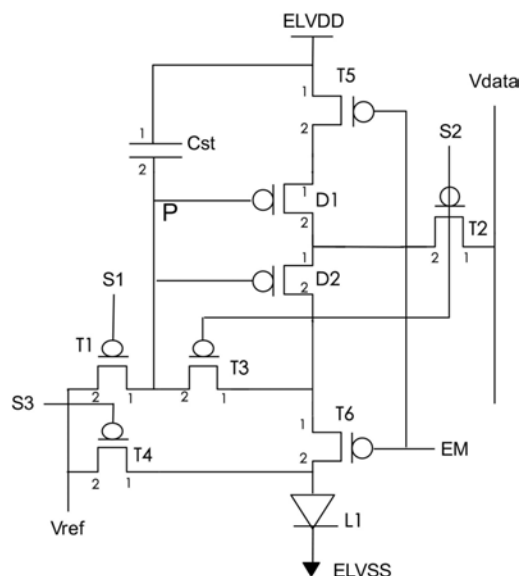
权利要求书2页 说明书6页 附图7页

(54)发明名称

一种像素驱动电路及其驱动方法、阵列基板和显示装置

(57)摘要

本发明公开了一种像素驱动电路及其驱动方法、阵列基板和显示装置,该像素驱动电路包括储存电容、第一开关晶体管、第二开关晶体管、第三开关晶体管、第四开关晶体管、第五开关晶体管、第六开关晶体管、第一驱动晶体管、第二驱动晶体管和有机发光二极管。本发明公开的像素驱动电路及其驱动方法、阵列基板和显示装置,通过串联连接的第一驱动晶体管和第二驱动晶体管驱动有机发光二极管;像素充电时,像素驱动电路可补偿第二驱动晶体管的阈值电压;可同时满足降低有机发光二极管的电流和提高像素驱动晶体管栅极的充电率的要求。



1. 一种像素驱动电路,其特征在于,所述像素驱动电路包括:

储存电容,具有第一端电性连接第一电压源,以及第二端;

第一开关晶体管,具有第一端连接于储存电容的第二端,第二端用来接收参考电压,以及控制端用来接收第一控制信号;

第二开关晶体管,具有第一端用于接收数据信号输入,第二端,以及控制端用来接收第二控制信号;

第三开关晶体管,具有第一端,第二端连接于第一开关晶体管的第一端,以及控制端用来接收第二控制信号;

第四开关晶体管,具有第一端连接于有机发光二极管的阳极端,第二端用来接收参考电压,以及控制端用来接收第三控制信号;

第五开关晶体管,具有第一端电性连接第一电压源,第二端,以及控制端用来接收驱动信号;

第一驱动晶体管,具有第一端连接于第五开关晶体管的第二端,第二端连接于第二开关晶体管的第二端,以及控制端连接于储存电容的第二端;

第二驱动晶体管,具有第一端连接于第二开关晶体管的第二端,第二端连接于第三开关晶体管的第一端,以及控制端连接于储存电容的第二端;

第六开关晶体管,具有第一端连接于第二驱动晶体管的第二端,第二端连接于有机发光二极管的阳极端,以及控制端用来接收驱动信号;

有机发光二极管,具有阳极端,阴极端连接于一第二电压源。

2. 根据权利要求1所述的一种像素驱动电路,其特征在于,所述第一驱动晶体管的宽长比为 W/L_1 、所述第二驱动晶体管的宽长比为 W/L_2 ,所述 W 、 L_1 和 L_2 满足以下关系: $L_2 \leq L_1$,即所述第一驱动晶体管的宽长比 W/L_1 小于等于所述第二驱动晶体管的宽长比 W/L_2 。

3. 根据权利要求1所述的一种像素驱动电路,其特征在于,所述参考电压以及所述第二电压源所提供的电压的电位相等。

4. 根据权利要求1所述的一种像素驱动电路,其特征在于,所述参考电压为一独立电压源。

5. 根据权利要求1所述的一种像素驱动电路,其特征在于,所述第一开关晶体管至第六开关晶体管、以及第一驱动晶体管、第二驱动晶体管全部具有相同的沟道类型。

6. 一种像素驱动电路的驱动方法,其特征在于,所述方法包括步骤:

第一阶段,第一开关晶体管的控制端接收第一控制信号并导通,初始化第一驱动晶体管和第二驱动晶体管的控制端为参考电压;

第二阶段,第二开关晶体管和第三开关晶体管的控制端接收第二控制信号并导通,数据信号输入的数据信号 V_{data} 提供至储存电容的第二端;

第三阶段,第四开关晶体管的控制端接收第三控制信号并导通,有机发光二极管的阳极端被反向初始化为参考电压;

第四阶段,第五开关晶体管和第六开关晶体管的控制端接收驱动信号并导通,所述有机发光二极管开始发光。

7. 根据权利要求6所述的一种像素驱动电路的驱动方法,其特征在于,在所述第二阶段,所述第一驱动晶体管和所述第二驱动晶体管的控制端的电压达到 $V_{data} - |V_{th2}|$,其中 V_{th2}

为第二驱动晶体管的阈值电压。

8. 根据权利要求6所述的一种像素驱动电路的驱动方法, 其特征在于, 在所述第四阶段, 流经所述有机发光二极管的电流为: $I = 1/2 \times U \times C_{ox} \times [W / (L1 + L2)] \times (V_{data} - VDD)^2$, 其中, U 为所述第一驱动晶体管和所述第二驱动晶体管的迁移率, C_{ox} 为所述第一驱动晶体管和所述第二驱动晶体管的栅极绝缘层单位面积的电容。

9. 一种阵列基板, 其特征在于, 包括权利要求1-5任一所述的像素驱动电路。

10. 一种显示装置, 其特征在于, 所述装置包括权利要求9所述的阵列基板。

一种像素驱动电路及其驱动方法、阵列基板和显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素驱动电路及其驱动方法、阵列基板和显示装置。

背景技术

[0002] 有源矩阵有机发光二极管(Active Matrix/Organic Light Emitting Diode, AMOLED)显示器是当显示器研究领域的热点之一。与液晶显示器相比,有机发光二极管(Organic Light Emitting Diode,OLED)具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点。

[0003] 对于AMOLED显示产品,像素的亮暗程度由流经有机发光二极管的电流大小决定,而电流大小受像素驱动电路中的驱动薄膜晶体管控制。在显示屏亮度相同的情况下,随着显示屏像素密度(Pixels Per Inch,PPI)的增大,每个像素所需要的电流会越来越小,这就要求像素驱动电路中驱动薄膜晶体管的沟道的宽长比(W/L)缩小。驱动薄膜晶体管的沟道的宽度受到制造工艺的限制,设计时通常是通过增加沟道长度来实现驱动薄膜晶体管的沟道的宽长比(W/L)的缩小,从而降低有机发光二极管的电流。然而,高PPI、高分辨率和高刷新率是AMOLED显示产品的一个发展趋势,高分辨率和高刷新率会降低每一行像素的充电时间,从而会影响像素驱动薄膜晶体管栅极的充电率,为了提高充电率需要将驱动薄膜晶体管的沟道的宽长比设计的更大。

[0004] 综上,随着AMOLED显示技术的发展,像素驱动薄膜晶体管的沟道的宽长比设计,很难同时满足降低有机发光二极管的电流和提高像素驱动薄膜晶体管栅极的充电率的要求。

发明内容

[0005] 本发明的主要目的在于提出一种像素驱动电路及其驱动方法、阵列基板和显示装置,旨在解决现有技术中像素驱动薄膜晶体管的沟道的宽长比设计,很难同时满足降低有机发光二极管的电流和提高像素驱动晶体管栅极的充电率要求的问题。

[0006] 为实现上述目的,本发明实施例第一方面提供一种像素驱动电路,所述像素驱动电路包括:

[0007] 储存电容,具有第一端电性连接第一电压源,以及第二端;

[0008] 第一开关晶体管,具有第一端连接于储存电容的第二端,第二端用来接收参考电压,以及控制端用来接收第一控制信号;

[0009] 第二开关晶体管,具有第一端用于接收数据信号输入,第二端,以及控制端用来接收第二控制信号;

[0010] 第三开关晶体管,具有第一端,第二端连接于第一开关晶体管的第一端,以及控制端用来接收第二控制信号;

[0011] 第四开关晶体管,具有第一端连接于有机发光二极管的阳极端,第二端用来接收参考电压,以及控制端用来接收第三控制信号;

[0012] 第五开关晶体管,具有第一端电性连接第一电压源,第二端,以及控制端用来接收驱动信号;

[0013] 第一驱动晶体管,具有第一端连接于第五开关晶体管的第二端,第二端连接于第二端,以及控制端连接于储存电容的第二端;

[0014] 第二驱动晶体管,具有第一端连接于第二端的第二端,第二端连接于第三开关晶体管的第一端,以及控制端连接于储存电容的第二端;

[0015] 第六开关晶体管,具有第一端连接于第二驱动晶体管的第二端,第二端连接于有机发光二极管的阳极端,以及控制端用来接收驱动信号;

[0016] 有机发光二极管,具有阳极端,阴极端连接于第二电压源。

[0017] 结合本发明实施例的第一方面,本发明实施例的第一方面的第一种实现方式中,所述第一驱动晶体管的宽长比为 $W/L1$ 、所述第二驱动晶体管的宽长比为 $W/L2$,所述 W 、 $L1$ 和 $L2$ 满足以下关系: $L2 \leq L1$,即所述第一驱动晶体管的宽长比 $W/L1$ 小于等于所述第二驱动晶体管的宽长比 $W/L2$ 。

[0018] 结合本发明实施例的第一方面,本发明实施例的第一方面的第二种实现方式中,所述参考电压以及所述第二电压源所提供的电压的电位相等。

[0019] 结合本发明实施例的第一方面,本发明实施例的第一方面的第三种实现方式中,所述参考电压为一独立电压源。

[0020] 结合本发明实施例的第一方面,本发明实施例的第一方面的第四种实现方式中,所述第一开关晶体管至第六开关晶体管、以及第一驱动晶体管、第二驱动晶体管全部具有相同的沟道类型。

[0021] 此外,为实现上述目的,本发明实施例第二方面提供一种像素驱动电路的驱动方法,所述方法包括步骤:

[0022] 第一阶段,第一开关晶体管的控制端接收第一控制信号并导通,初始化、第一驱动晶体管和第二驱动晶体管的控制端为参考电压;

[0023] 第二阶段,第二开关晶体管和第三开关晶体管的控制端接收第二控制信号并导通,数据信号输入的数据信号 V_{data} 提供至储存电容的第二端;

[0024] 第三阶段,第四开关晶体管的控制端接收第三控制信号并导通,有机发光二极管的阳极端被反向初始化为参考电压;

[0025] 第四阶段,第五开关晶体管和第六开关晶体管的控制端接收驱动信号并导通,所述有机发光二极管开始发光。

[0026] 结合本发明实施例的第二方面,本发明实施例的第二方面的第一种实现方式中,在所述第二阶段,所述第一驱动晶体管和所述第二驱动晶体管的控制端的电压达到 $V_{data} - |V_{th2}|$,其中 V_{th2} 为第二驱动晶体管的阈值电压。

[0027] 结合本发明实施例的第二方面,本发明实施例的第二方面的第二种实现方式中,在所述第四阶段,流经所述有机发光二极管的电流为: $I = 1/2 \times U \times C_{ox} \times [W / (L1 + L2)] \times (V_{data} - VDD)^2$,其中, U 为所述第一驱动晶体管和所述第二驱动晶体管的迁移率, C_{ox} 为所述第一驱动晶体管和所述第二驱动晶体管的栅极绝缘层单位面积的电容。

[0028] 此外,为实现上述目的,本发明实施例第三方面提供一种阵列基板,包括上述的像素驱动电路。

[0029] 再者,为实现上述目的,本发明实施例第四方面提供一种显示装置,所述装置包括上述的阵列基板。

[0030] 本发明实施例提供的像素驱动电路及其驱动方法、阵列基板和显示装置,通过串联连接的第一驱动晶体管和第二驱动晶体管驱动有机发光二极管;像素充电时,像素驱动电路可补偿第二驱动晶体管的阈值电压;可同时满足降低有机发光二极管的电流和提高像素驱动晶体管栅极的充电率的要求。

附图说明

[0031] 图1为本发明实施例的像素驱动电路结构示意图;

[0032] 图2为本发明实施例的像素驱动电路的驱动方法流程示意图;

[0033] 图3为本发明实施例的像素驱动电路的信号时序状态示意图;

[0034] 图4-图7为本发明实施例的像素驱动电路的电流流向结构示意图。

[0035] 本发明目的的实现、功能特点及优点将结合实施例,参照附图做进一步说明。

具体实施方式

[0036] 应当理解,此处所描述的具体实施例仅仅用以解释本发明,并不用于限定本发明。

[0037] 现在将参考附图描述实现本发明各个实施例的。在后续的描述中,使用用于表示元件的诸如“模块”、“部件”或“单元”的后缀仅为了有利于本发明的说明,其本身并没有特定的意义。

[0038] 本发明所有实施例中采用的开关晶体管和驱动晶体管均可以为薄膜晶体管或场效应管或其他特性相同的器件,由于这里采用的开关晶体管的源极、漏极是对称的,所以其源极、漏极是可以互换的。在本发明实施例中,为区分晶体管除栅极之外的两极,将其中一极称为源极,另一极称为漏极。按附图中的形态规定晶体管的控制端为栅极、第一端为源极、第二端为漏极。此外本发明实施例所采用的开关晶体管包括P型开关晶体管和N型开关晶体管两种,其中,P型开关晶体管在栅极为低电平时导通,在栅极为高电平时截止,N型开关晶体管为在栅极为高电平时导通,在栅极为低电平时截止。

[0039] 需要说明的是,附图中像素驱动电路的开关晶体管和驱动晶体管全部为P沟道型晶体管,本领域所属技术人员很容易得出本发明所提供的像素驱动电路可以轻易改成全为N沟道型晶体管的像素驱动电路。

[0040] 如图1所示,本发明第一实施例提出一种像素驱动电路,该像素驱动电路包括:

[0041] 储存电容Cst,具有第一端电性连接第一电压源ELVDD,以及第二端;

[0042] 第一开关晶体管T1,具有第一端连接于储存电容Cst的第二端,第二端用来接收参考电压Vref,以及控制端用来接收第一控制信号S1;

[0043] 第二开关晶体管T2,具有第一端用于接收数据信号输入的数据信号V_{data},第二端,以及控制端用来接收第二控制信号S2;

[0044] 第三开关晶体管T3,具有第一端,第二端连接于第一开关晶体管T1的第一端,以及控制端用来接收第二控制信号S2;

[0045] 第四开关晶体管T4,具有第一端连接于有机发光二极管L1的阳极端,第二端用来接收参考电压Vref,以及控制端用来接收第三控制信号S3;

[0046] 第五开关晶体管T5,具有第一端电性连接第一电压源ELVDD,第二端,以及控制端用来接收驱动信号EM;

[0047] 第一驱动晶体管D1,具有第一端连接于第五开关晶体管T5的第二端,第二端连接于第二开关晶体管T2的第二端,以及控制端连接于储存电容Cst的第二端;

[0048] 第二驱动晶体管D2,具有第一端连接于第二开关晶体管T2的第二端,第二端连接于第三开关晶体管T3的第一端,以及控制端连接于储存电容Cst的第二端;

[0049] 第六开关晶体管T6,具有第一端连接于第二驱动晶体管D2的第二端,第二端连接于有机发光二极管L1的阳极端,以及控制端用来接收驱动信号EM;

[0050] 有机发光二极管L1,具有阳极端,阴极端连接于一第二电压源ELVSS。

[0051] 在本实施例中,第一驱动晶体管D1的宽长比为 $W/L1$ 、第二驱动晶体管D2的宽长比为 $W/L2$,所述 W 、 $L1$ 和 $L2$ 满足以下关系: $L2 \leq L1$,即第一驱动晶体管D1的宽长比 $W/L1$ 小于等于第二驱动晶体管D2的宽长比 $W/L2$ 。

[0052] 在本实施例中,第一开关晶体管T1至第六开关晶体管T6、以及第一驱动晶体管D1、第二驱动晶体管D2全部具有相同的沟道类型。

[0053] 在一种可能的实施方式中,参考电压Vref以及第二电压源ELVSS所提供的电压的电位相等。

[0054] 在另一种可能的实施方式中,参考电压Vref可为一独立电压源。

[0055] 本发明实施例提供的像素驱动电路,通过串联连接的第一驱动晶体管和第二驱动晶体管驱动有机发光二极管;像素充电时,像素驱动电路可补偿第二驱动晶体管的阈值电压;可同时满足降低有机发光二极管的电流和提高像素驱动晶体管栅极的充电率的要求。

[0056] 请参考图2所示,本发明进一步提供一种像素驱动电路的驱动方法,该方法包括:

[0057] 10、第一阶段,第一开关晶体管T1的控制端接收第一控制信号S1并导通,初始化第一驱动晶体管D1和第二驱动晶体管D2的控制端为参考电压Vref;

[0058] 11、第二阶段,第二开关晶体管T2和第三开关晶体管T3的控制端接收第二控制信号S2并导通,数据信号输入的数据信号Vdata提供至储存电容Cst的第二端;

[0059] 在本实施例中,第一驱动晶体管D1和第二驱动晶体管D2的控制端的电压可达到 $V_{data} - |V_{th2}|$,其中 V_{th2} 为第二驱动晶体管D2的阈值电压。

[0060] 12、第三阶段,第四开关晶体管T4的控制端接收第三控制信号S3并导通,有机发光二极管L1的阳极端被反向初始化为参考电压Vref;

[0061] 13、第四阶段,第五开关晶体管T5和第六开关晶体管T6的控制端接收驱动信号EM并导通,有机发光二极管L1开始发光。

[0062] 在本实施例中,流经有机发光二极管的电流为: $I = 1/2 \times U \times C_{ox} \times [W / (L1 + L2)] \times (V_{data} - VDD)^2$,其中,U为第一驱动晶体管D1和第二驱动晶体管D2的迁移率, C_{ox} 为第一驱动晶体管D1和第二驱动晶体管D2的栅极绝缘层单位面积的电容。

[0063] 作为示例地,以下结合图3-图7进行进一步地说明:

[0064] 在t1阶段,第一控制信号S1为低电平,第二控制信号S2、第三控制信号S3以及驱动信号EM为高电平;此时,第一开关晶体管T1的控制端接收第一控制信号S1的低电平并导通,初始化第一驱动晶体管D1和第二驱动晶体管D2的控制端为参考电压Vref。其电流流向可参考图4中虚线所示。

[0065] 在t2阶段,第二控制信号S2为低电平,第一控制信号S1、第三控制信号S3以及驱动信号EM为高电平;此时,第二开关晶体管T2和第三开关晶体管T3的控制端接收第二控制信号S2的低电平并导通,数据信号输入的数据信号 V_{data} 提供至储存电容Cst的第二端。其电流流向可参考图5中虚线所示。需要说明的是,此时第二驱动晶体管D2为一个晶体管,由于第二驱动晶体管D2的宽长比较大,在较短的充电时间t2内,P点电压可以比较快速的被写入为 $V_{data}-|V_{th2}|$,其中 V_{th2} 为第二驱动晶体管D2的阈值电压。

[0066] 在t3阶段,第三控制信号S3为低电平,第一控制信号S1、第二控制信号S2以及驱动信号EM为高电平;此时,第四开关晶体管T4的控制端接收第三控制信号S3的低电平并导通,有机发光二极管L1的阳极端被反向初始化为参考电压Vref。其电流流向可参考图6中虚线所示。

[0067] 在t4阶段,驱动信号EM为低电平,第一控制信号S1、第二控制信号S2以及第三控制信号S3为高电平;此时,第五开关晶体管T5和第六开关晶体管T6的控制端接收驱动信号的低电平并导通,有机发光二极管L1开始发光。其电流流向可参考图7中虚线所示。需要说明的是,此时由于第一驱动晶体管D1和第二驱动晶体管D2串联在一起,并且栅极连接在一起,可以认为是一个宽长比为 $W/(L1+L2)$ 的晶体管Td,第一驱动晶体管D1和第二驱动晶体管D2在版图中是相邻的且方向相同,因此第二驱动晶体管D2的阈值电压与第一驱动晶体管D1的相当,Td的阈值电压可用 V_{th2} 代替,所以根据饱和区电流计算公式,流经有机发光二极管的电流为: $I=1/2 \times U \times C_{ox} \times [W/(L1+L2)] \times (V_{data}-VDD)^2$,其中,U为第一驱动晶体管D1和第二驱动晶体管D2的迁移率, C_{ox} 为第一驱动晶体管D1和第二驱动晶体管D2的栅极绝缘层单位面积的电容。

[0068] 本发明实施例提供的像素驱动电路的驱动方法,通过串联连接的第一驱动晶体管和第二驱动晶体管驱动有机发光二极管;像素充电时,像素驱动电路可补偿第二驱动晶体管的阈值电压;可同时满足降低有机发光二极管的电流和提高像素驱动晶体管栅极的充电率的要求。

[0069] 本发明进一步提供一种阵列基板,包括:

[0070] 沿列延伸排列的多条数据信号线;

[0071] 沿行延伸排列的多条控制信号线和驱动信号线;

[0072] 以矩阵形式布置在数据信号线和控制信号线交叉位置处的多个像素;

[0073] 像素包括上述的像素驱动电路。

[0074] 本发明实施例提供的阵列基板,通过串联连接的第一驱动晶体管和第二驱动晶体管驱动有机发光二极管;像素充电时,像素驱动电路可补偿第二驱动晶体管的阈值电压;可同时满足降低有机发光二极管的电流和提高像素驱动晶体管栅极的充电率的要求。

[0075] 本发明进一步提供一种显示装置,包括:上述的阵列基板。另外,显示装置还可以为电子纸、手机、电视、数码相框等等显示设备。

[0076] 本发明实施例提供的显示装置,通过串联连接的第一驱动晶体管和第二驱动晶体管驱动有机发光二极管;像素充电时,像素驱动电路可补偿第二驱动晶体管的阈值电压;可同时满足降低有机发光二极管的电流和提高像素驱动晶体管栅极的充电率的要求。

[0077] 需要说明的是,在本文中,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者装置不仅包括那些要素,而

且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者装置所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括该要素的过程、方法、物品或者装置中还存在另外的相同要素。

[0078] 以上仅为本发明的优选实施例,并非因此限制本发明的专利范围,凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换,或直接或间接运用在其他相关的技术领域,均同理包括在本发明的专利保护范围内。

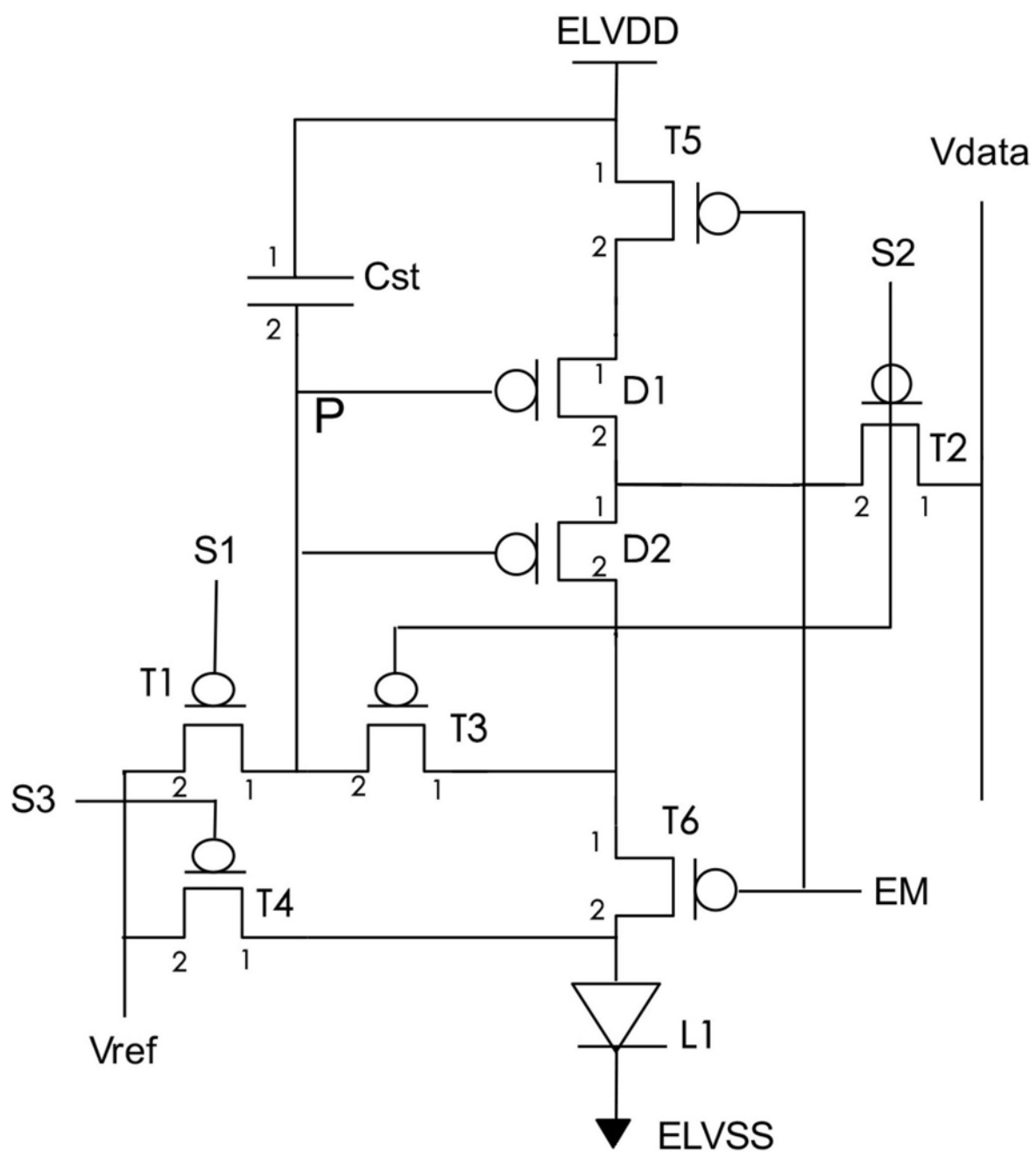


图1

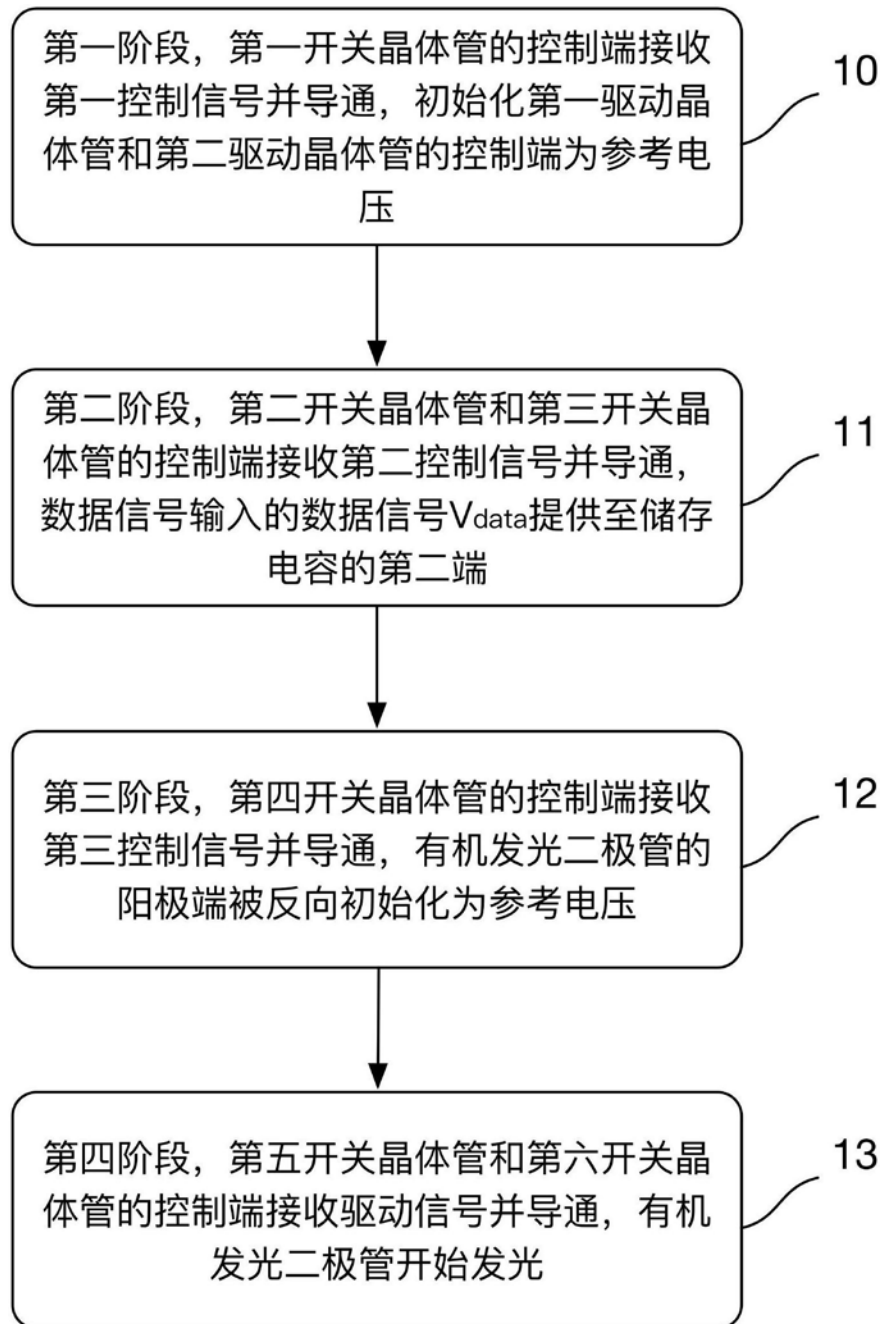


图2

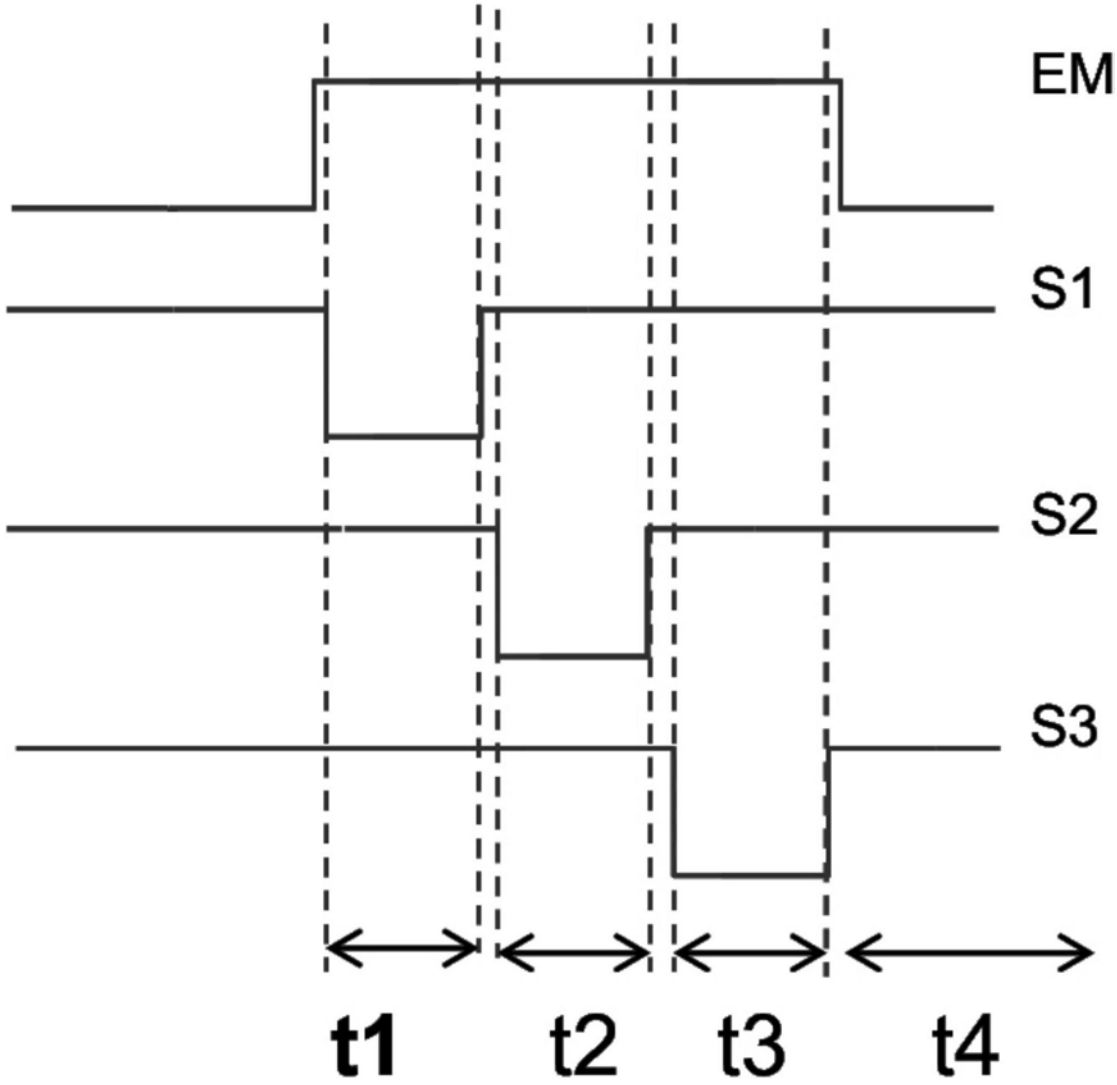


图3

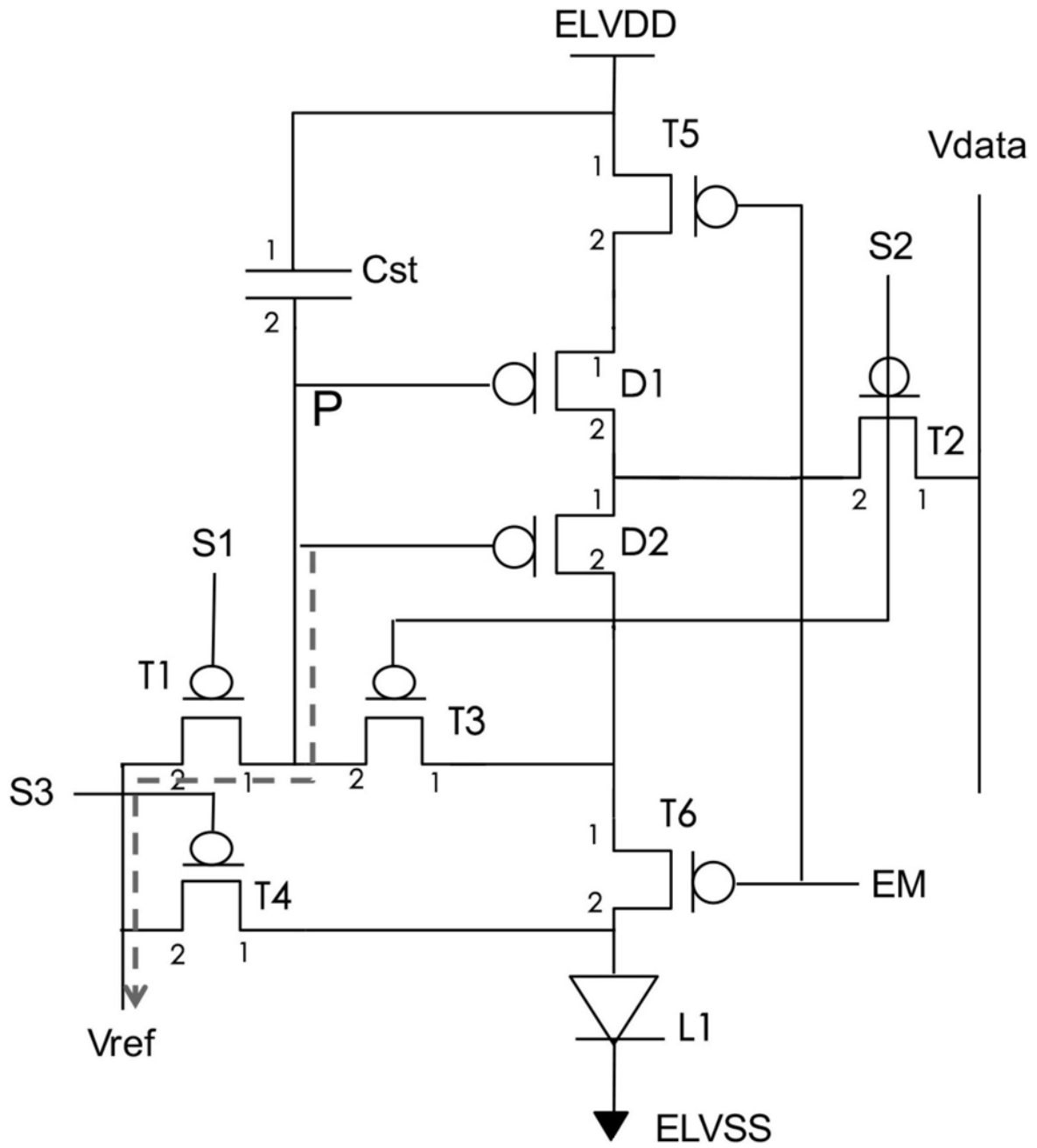


图4

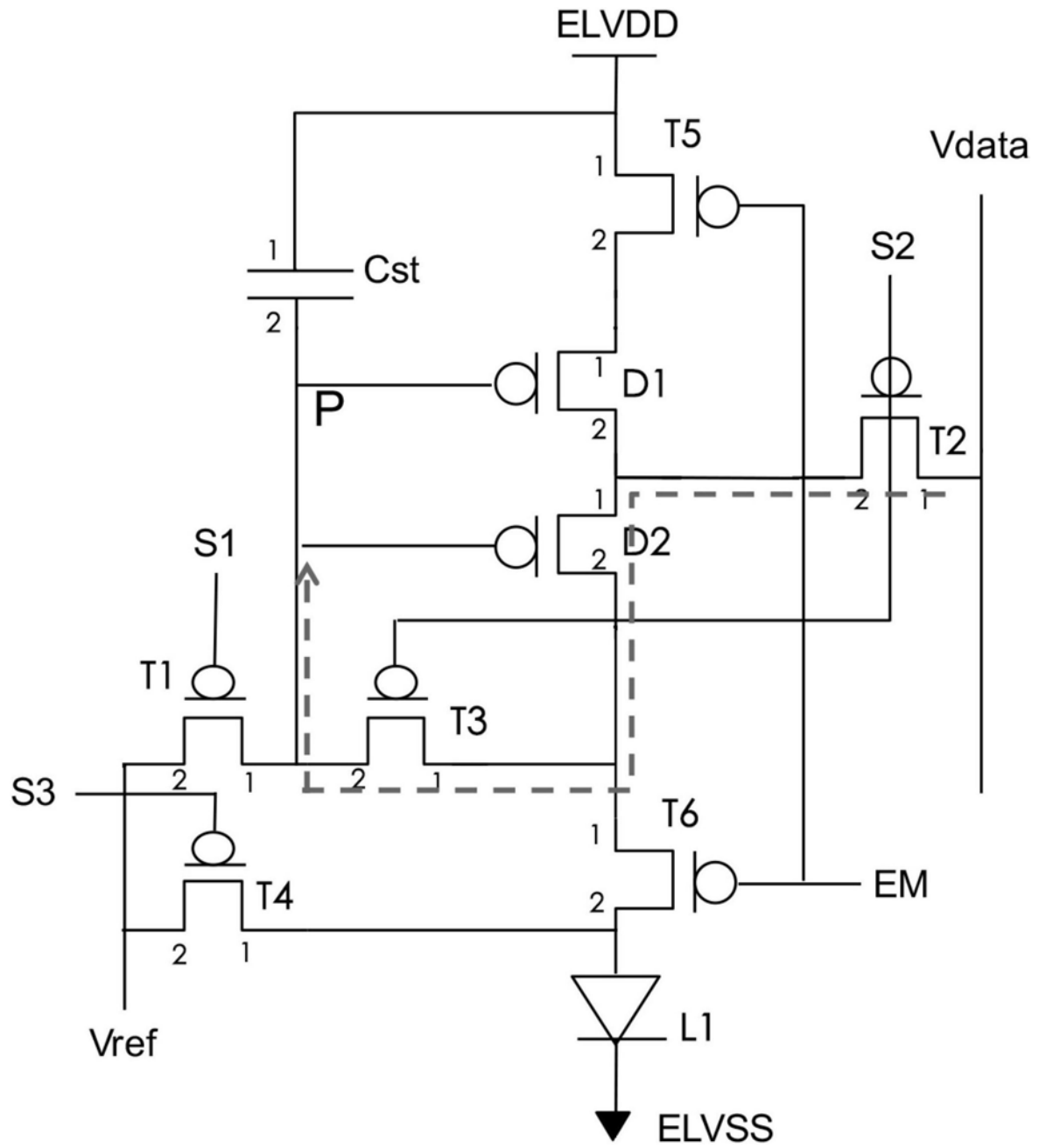


图5

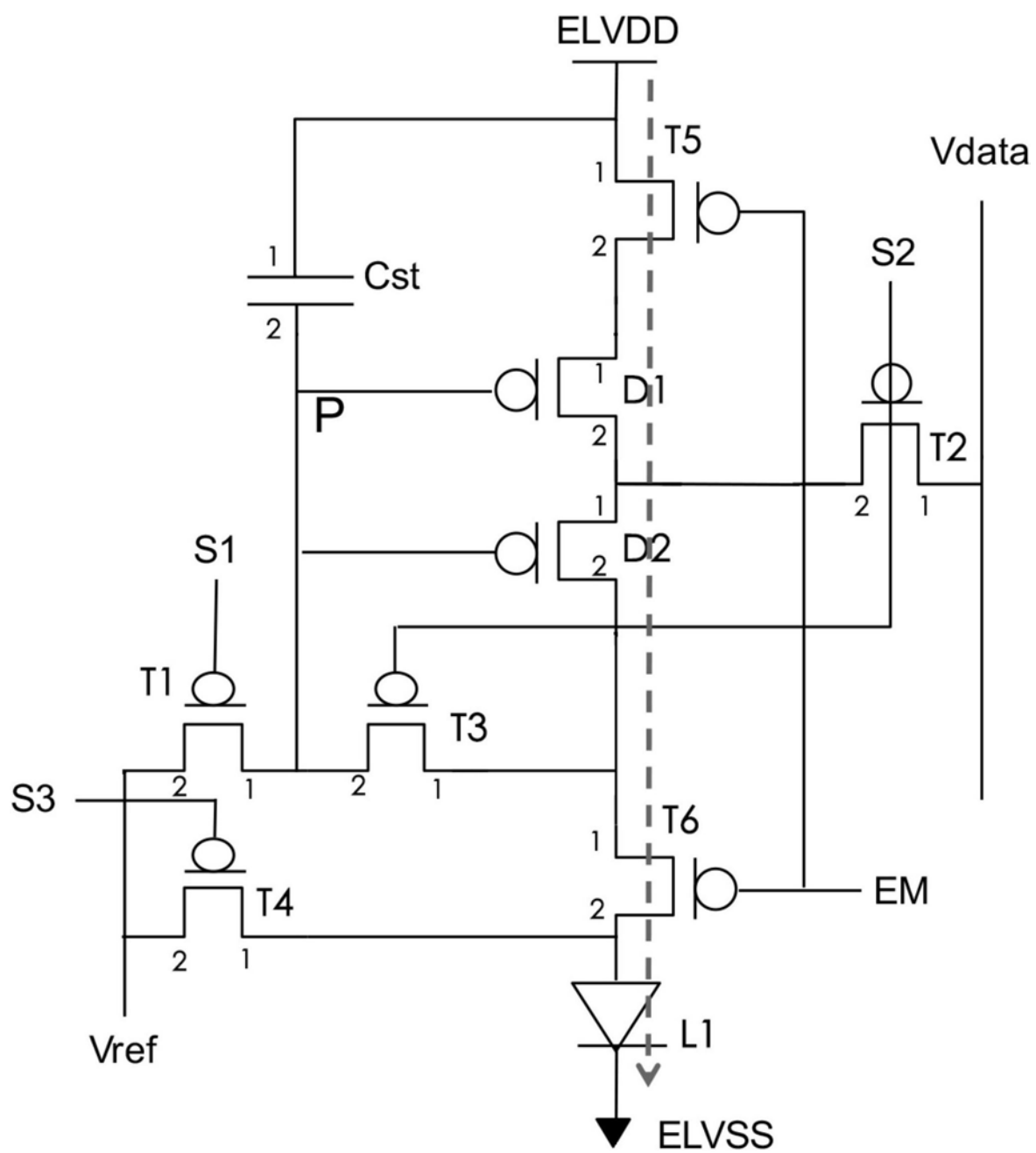


图7

本发明公开了一种像素驱动电路及其驱动方法、阵列基板和显示装置，该像素驱动电路包括储存电容、第一开关晶体管、第二开关晶体管、第三开关晶体管、第四开关晶体管、第五开关晶体管、第六开关晶体管、第一驱动晶体管、第二驱动晶体管和有机发光二极管。本发明公开的像素驱动电路及其驱动方法、阵列基板和显示装置，通过串联连接的第一驱动晶体管和第二驱动晶体管驱动有机发光二极管；像素充电时，像素驱动电路可补偿第二驱动晶体管的阈值电压；可同时满足降低有机发光二极管的电流和提高像素驱动晶体管栅极的充电率的要求。

