



(21)申请号 201711364194.3

(22)申请日 2017.12.18

(65)同一申请的已公布的文献号

申请公布号 CN 108269944 A

(43)申请公布日 2018.07.10

(30)优先权数据

10-2016-0184013 2016.12.30 KR

(73)专利权人 乐金显示有限公司

地址 韩国首尔

(72)发明人 曹旻求 金镀振 金美爱

(74)专利代理机构 北京集佳知识产权代理有限公司

公司 11227

代理人 穆云丽 杜诚

(51)Int.Cl.

H01L 51/52(2006.01)

H01L 27/32(2006.01)

(56)对比文件

US 2013193456 A1,2013.08.01,

US 2016062520 A1,2016.03.03,

审查员 梁明明

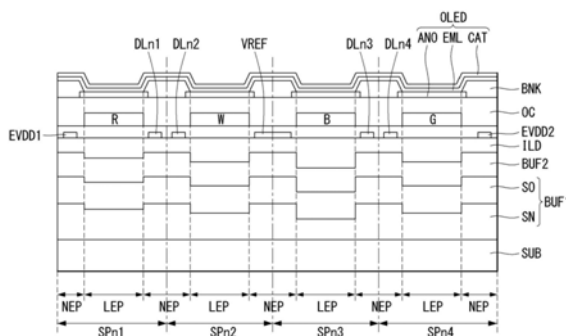
权利要求书2页 说明书10页 附图6页

(54)发明名称

显示装置

(57)摘要

公开了一种显示装置。该显示装置包括：包括第一子像素至第四子像素的基板；位于基板上的第一缓冲层，第一缓冲层包括硅氮化物层和硅氧化物层；以及位于第一缓冲层上的薄膜晶体管和有机发光二极管。第一子像素至第四子像素中的每一个均包括发光部分和非发光部分。非发光部分中的硅氮化物层的厚度大于发光部分中的硅氮化物层的厚度。根据本公开的至少一方面，可以提高显示装置的透光率。



1. 一种显示装置,包括:

基板,其包括在所述基板上限定的第一子像素至第四子像素,所述第一子像素至第所述四子像素包括红色子像素、白色子像素、蓝色子像素和绿色子像素;

位于所述基板上的第一缓冲层,所述第一缓冲层包括硅氮化物层和硅氧化物层;以及位于所述第一缓冲层上的薄膜晶体管和有机发光二极管,

其中,所述第一子像素至第所述四子像素中的每一个均包括发光部分和非发光部分,并且

其中,所述蓝色子像素的所述发光部分中的所述硅氮化物层的厚度小于所述白色子像素、所述红色子像素和所述绿色子像素的所述发光部分中的所述硅氮化物层的厚度。

2. 根据权利要求1所述的显示装置,其中,所述第一子像素是所述红色子像素,所述第二子像素是所述白色子像素,所述第三子像素是所述蓝色子像素,并且所述第四子像素是所述绿色子像素。

3. 根据权利要求1所述的显示装置,其中,所述硅氧化物层的厚度为**3000 Å至7000 Å**。

4. 根据权利要求1所述的显示装置,其中,所述非发光部分中的所述硅氮化物层的厚度为**500 Å至1000 Å**。

5. 根据权利要求2所述的显示装置,其中,所述第一子像素至所述第四子像素中的每个子像素的所述发光部分中的硅氮化物层的厚度根据所述硅氮化物层透射的光的波长和所述硅氮化物层的透射率来确定。

6. 根据权利要求2所述的显示装置,其中,所述第一子像素的所述发光部分中的硅氮化物层的厚度为**800 Å至880 Å**,

其中,所述第二子像素的所述发光部分中的硅氮化物层的厚度为**670 Å至750 Å**,

其中,所述第三子像素的所述发光部分中的硅氮化物层的厚度为**550 Å至600 Å**,并且

其中,所述第四子像素的所述发光部分中的硅氮化物层的厚度为**670 Å至750 Å**。

7. 根据权利要求1所述的显示装置,其中,所述第一缓冲层包括在所述基板上的所述硅氮化物层和在所述硅氮化物层上的所述硅氧化物层。

8. 根据权利要求1所述的显示装置,其中,所述硅氮化物层包括第一硅氮化物层和第二硅氮化物层,并且

其中,所述第一缓冲层包括在所述基板上的所述第一硅氮化物层、在所述第一硅氮化物层上的所述硅氧化物层以及在所述硅氧化物层上的所述第二硅氮化物层。

9. 根据权利要求1所述的显示装置,其中,所述硅氮化物层包括第一硅氮化物层和第二硅氮化物层,并且所述硅氧化物层包括第一硅氧化物层和第二硅氧化物层,并且

其中,所述第一缓冲层包括在所述基板上的所述第一硅氮化物层、在所述第一硅氮化物层上的所述第一硅氧化物层、在所述第一硅氧化物层上的所述第二硅氮化物层以及在所述第二硅氮化物层上的所述第二硅氧化物层。

10. 根据权利要求8或9所述的显示装置,其中,所述发光部分中的所述硅氮化物层的厚度等于所述第一硅氮化物层的厚度与所述第二硅氮化物层的厚度之和。

11. 根据权利要求1所述的显示装置,还包括在所述第一缓冲层与所述薄膜晶体管之间的第二缓冲层。

12. 根据权利要求1所述的显示装置,还包括位于所述第一缓冲层上的遮光层。

13. 根据权利要求12所述的显示装置,其中,所述遮光层被形成为对应于所述薄膜晶体管的沟道区。

14. 一种显示装置,包括:

在基板上限定的第一子像素至第四子像素,并且各个子像素分别具有红色、白色、蓝色和绿色的发光部分和非发光部分;以及

第一缓冲层,其设置在所述基板上并包括硅氮化物层,

其中,对应于蓝色发光部分的所述硅氮化物层的厚度小于对应于红色发光部分、白色发光部分和绿色发光部分的所述硅氮化物层的厚度。

15. 根据权利要求14所述的显示装置,其中,所述第一缓冲层还包括硅氧化物层。

16. 根据权利要求15所述的显示装置,其中,所述硅氧化物层设置在所述硅氮化物层上。

17. 根据权利要求14所述的显示装置,还包括在所述第一缓冲层上的第二缓冲层。

18. 根据权利要求14所述的显示装置,其中,所述非发光部分中的所述硅氮化物层的厚度大于所述发光部分中的所述硅氮化物层的厚度。

19. 一种显示装置,包括:

在基板上限定的第一子像素至第四子像素,并且各个子像素分别具有红色、白色、蓝色和绿色的发光部分和非发光部分;以及

第一缓冲层,其设置在所述基板上并且包括硅氮化物层和硅氧化物层,所述硅氮化物层和所述硅氧化物层中的至少之一具有多层,

其中,对应于蓝色发光部分的硅氮化物层的厚度小于对应于红色发光部分、白色发光部分和绿色发光部分的所述硅氮化物层的厚度。

20. 根据权利要求19所述的显示装置,其中,所述硅氧化物层设置在所述硅氮化物层上。

21. 根据权利要求19所述的显示装置,其中,所述非发光部分中的所述硅氮化物层的厚度大于所述发光部分中的所述硅氮化物层的厚度。

显示装置

技术领域

[0001] 本公开内容涉及一种显示装置。尽管本公开内容适合用于广泛的应用范围,但其特别适合用于防止光损失,从而提高显示装置的透光率。

背景技术

[0002] 已经使用各种类型的平板显示器(FPD)来代替较重且较大的阴极射线管(CRT)。平板显示器的示例包括液晶显示器(LCD)、场发射显示器(FED)、等离子显示面板(PDP)和有机发光二极管(OLED)显示器。其中,OLED显示器是通过激发有机化合物来发光的自发光显示装置。OLED显示器不需要在液晶显示器中所需的背光单元,因此外形薄、重量轻并且制造过程简单。OLED显示器也可以在低温下制造,并具有包括如下的特性:1ms或更短的快速响应时间、低功耗、宽视角、高对比度等。

[0003] 此外,OLED显示器包括在用作阳极的第一电极与用作阴极的第二电极之间由有机材料形成的发光层。OLED显示器在发光层内通过将从第一电极接收到的空穴与从第二电极接收到的电子结合来形成空穴-电子对(即,激子),并且通过在激子返回至基态(ground level)时产生的能量而发光。根据从OLED装置发射的光的方向,OLED显示器通常被分类为底部发光OLED显示器和顶部发光OLED显示器。底部发光OLED显示器沿朝向基板的向下方向(即,从发光层到第一电极的方向)发光。顶部发光OLED显示器沿离开基板的向上方向(即,从发光层到第二电极的方向)发光。

[0004] 在底部发光OLED显示器中,从发光层发射的光被多个层透射并被发射到外部。交替地层叠硅氧化物层和硅氮化物层的多缓冲层直接位于OLED显示器的基板上。硅氮化物层具有约1.9至2.0的高折射率,因此具有在硅氮化物层与硅氧化物层之间的界面处发生光损失的问题。

发明内容

[0005] 本公开内容提供了一种能够通过防止光损失来增加透光率的显示装置。

[0006] 在一个方面,提供了一种显示装置,其包括:包括第一子像素至第四子像素的基板;位于基板上的第一缓冲层,第一缓冲层包括硅氮化物层和硅氧化物层;以及位于第一缓冲层上的薄膜晶体管和有机发光二极管,其中,第一子像素至第四子像素中的每一个子像素均包括发光部分和非发光部分,并且其中,非发光部分中的硅氮化物层的厚度大于发光部分中的硅氮化物层的厚度。

[0007] 第一子像素是红色子像素,第二子像素是白色子像素,第三子像素是蓝色子像素,并且第四子像素是绿色子像素。

[0008] 硅氧化物层的厚度为**3000 Å至7000 Å**。

[0009] 非发光部分中的硅氮化物层的厚度为**500 Å至1000 Å**。

[0010] 蓝色子像素的发光部分中的硅氮化物层的厚度小于白色子像素、红色子像素和绿色子像素的发光部分中的硅氮化物层的厚度。

[0011] 第一子像素的发光部分中的硅氮化物层的厚度为**800 Å至880 Å**,第二子像素的发光部分中的硅氮化物层的厚度为**670 Å至750 Å**,第三子像素的发光部分中的硅氮化物层的厚度为**550 Å至600 Å**,并且第四子像素的发光部分中的硅氮化物层的厚度为**670 Å至750 Å**。

[0012] 第一缓冲层包括在基板上的硅氮化物层和在硅氮化物层上的硅氧化物层。

[0013] 硅氮化物层包括第一硅氮化物层和第二硅氮化物层。第一缓冲层包括在基板上的第一硅氮化物层、在第一硅氮化物层上的硅氧化物层以及在硅氧化物层上的第二硅氮化物层。

[0014] 硅氮化物层包括第一硅氮化物层和第二硅氮化物层,并且硅氧化物层包括第一硅氧化物层和第二硅氧化物层。第一缓冲层包括在基板上的第一硅氮化物层、在第一硅氮化物层上的第一硅氧化物层、在第一硅氧化物层上的第二硅氮化物层以及在第二硅氮化物层上的第二硅氧化物层。

[0015] 显示装置还包括在第一缓冲层与薄膜晶体管之间的第二缓冲层。

[0016] 在本公开内容的另一方面中,一种显示装置包括:在基板上限定的第一子像素至第四子像素,并且各个子像素分别具有红色、白色、蓝色和绿色的发光部分和非发光部分;以及第一缓冲层,其设置在基板上并且包括硅氮化物层,其中,对应于蓝色发光部分的硅氮化物层的厚度与对应于红色发光部分、白色发光部分和绿色发光部分的硅氮化物层的厚度不同,以防止在从绿色波长到最大可见光波长的范围内的透光率降低。

[0017] 在本公开内容的又一方面中,一种显示装置包括:在基板上限定的第一子像素至第四子像素,并且各个子像素分别具有红色、白色、蓝色和绿色的发光部分和非发光部分;以及第一缓冲层,其设置在基板上并且包括硅氮化物层和硅氧化物层,硅氮化物层和硅氧化物层中的至少之一具有多于一层,其中,对应于蓝色发光部分的硅氮化物层的厚度与对应于红色发光部分、白色发光部分和绿色发光部分的硅氮化物层的厚度不同,以防止绿色波段和更高波段的透光率降低。

附图说明

[0018] 包括有附图以提供对本公开内容的进一步理解并且附图被并入本申请中且构成本申请的一部分,附图示出了本公开内容的一些方面,并且与说明书一起用于说明本公开内容的原理。

[0019] 在附图中:

[0020] 图1是根据本公开内容的一个方面的有机发光二极管(OLED)显示器的示意性框图;

[0021] 图2示意性地示出了子像素的电路配置;

[0022] 图3示出了根据本公开内容的一个方面的子像素的电路配置的示例;

[0023] 图4示出了根据本公开内容的一个方面的子像素的电路配置的另一示例;

[0024] 图5是根据本公开内容的一个方面的子像素阵列的平面图;

[0025] 图6是沿图5的线I-I'截取的截面图;

[0026] 图7是沿着图5的线II-II'截取的截面图;

[0027] 图8是示出各个子像素的第一缓冲层的截面图；

[0028] 图9和图10是示出根据本公开内容的一个方面的第一缓冲层的层叠结构的截面图；以及

[0029] 图11是示出根据比较例和本公开内容的一个方面制造的OLED显示器中取决于波长的透射率的曲线图。

具体实施方式

[0030] 现在将详细参考本公开内容的各方面，这些方面的示例在附图中示出。只要可能，在整个附图中将使用相同的附图标记来指代相同或相似的部分。需要注意的是，如果确定公知技术可能误导公开内容的方面，则省略对公知技术的详细描述。在下面的说明中使用的各个元件的名称仅仅是为了方便书写说明书而选择的，并且因此可能不同于实际产品中使用的名称。

[0031] 根据本公开内容的一个方面的显示装置可以被实现为有机发光二极管 (OLED) 显示器、液晶显示器 (LCD)、电泳显示器等。作为示例，使用OLED显示器来描述本公开内容的方面。OLED显示器包括在用作阳极的第一电极与用作阴极的第二电极之间由有机材料形成的发光层。OLED显示器是自发光显示装置，其被配置成在发光层内通过将第一电极接收的空穴与从第二电极接收的电子组合来形成空穴-电子对 (即，激子)，并且通过在激子返回至基态时产生的能量发光。根据本公开内容的方面的OLED显示器可以是塑料显示装置，其中显示元件形成在柔性塑料基板而不是玻璃基板上。

[0032] 图1是根据本公开内容的一个方面的有机发光二极管 (OLED) 显示器的示意性框图。图2示意性地示出了子像素的电路配置。图3示出了根据本公开内容的一个方面的子像素的电路配置的示例。图4示出了根据本公开内容的一个方面的子像素的电路配置的另一示例。

[0033] 如图1所示，根据本公开内容的一个方面的OLED显示器可以包括图像处理单元110、定时控制器120、数据驱动器130、扫描驱动器140和显示面板150。

[0034] 图像处理单元110输出从外部提供的数据信号DATA、数据使能信号DE等。除了数据使能信号DE之外，图像处理单元110还可以输出垂直同步信号、水平同步信号和时钟信号中的一种或更多种。为了方便起见，这些信号未被示出。

[0035] 定时控制器120接收来自图像处理单元110的数据信号DATA和包括数据使能信号DE或垂直同步信号、水平同步信号、时钟信号等的驱动信号。定时控制器120基于驱动信号输出用于控制扫描驱动器140的操作定时的栅极定时控制信号GDC和用于控制数据驱动器130的操作定时的数据定时控制信号DDC。

[0036] 数据驱动器130响应于从定时控制器120接收到的数据定时控制信号DDC，对从定时控制器120接收的数据信号DATA进行采样和锁存，并将经采样和锁存的数据信号DATA转换成伽玛参考电压。数据驱动器130将数据信号DATA输出至数据线DL1至DLn。数据驱动器130可以以集成电路 (IC) 的形式形成。

[0037] 扫描驱动器140响应于从定时控制器120接收的栅极定时控制信号GDC，输出扫描信号同时使栅极电压的电平移位。扫描驱动器140将扫描信号输出至扫描线GL1至GLm。扫描驱动器140可以以IC的形式形成，或者以面板内栅极 (GIP) 的方式形成在显示面板150上。

[0038] 显示面板150响应于分别从数据驱动器130和扫描驱动器140接收的数据信号DATA和扫描信号来显示图像。显示面板150包括被操作以显示图像的子像素SP。

[0039] 子像素SP可以被配置成顶部发光结构、底部发光结构或双发光结构。子像素SP可以包括红色子像素、绿色子像素和蓝色子像素,或者可以包括白色子像素、红色子像素、绿色子像素和蓝色子像素。此外,根据发光特性,子像素SP可以具有一个或更多个不同的发光区域。

[0040] 如图2所示,每个子像素可以包括开关晶体管SW、驱动晶体管DR、电容器Cst、补偿电路CC和有机发光二极管OLED。

[0041] 开关晶体管SW响应于通过第一扫描线GL1提供的扫描信号而执行开关操作,使得通过第一数据线DL1提供的数据信号被存储在电容器Cst中作为数据电压。驱动晶体管DR基于存储在电容器Cst中的数据电压使驱动电流能够在第一电源线EVDD与第二电源线EVSS之间流动。有机发光二极管OLED根据由驱动晶体管DR形成的驱动电流而发光。

[0042] 补偿电路CC是添加至子像素的电路,并对驱动晶体管DR的阈值电压进行补偿。补偿电路CC包括一个或更多个晶体管。补偿电路CC的配置可以根据补偿方法而不同地改变,并且在下面参照图3和图4进行描述。

[0043] 如图3和图4中所示,补偿电路CC包括感测晶体管ST和感测线VREF。感测晶体管ST连接至驱动晶体管DR的源极线与有机发光二极管OLED的阳极电极(或称为“第一电极”)之间的感测节点。感测晶体管ST可以工作于将通过感测线VREF传输的初始化电压(或称为“感测电压”)提供至感测节点,或用于对感测节点的电压或电流进行感测。

[0044] 开关晶体管SW的源电极连接至第一数据线DL1,并且开关晶体管SW的漏电极连接至驱动晶体管DR的栅电极。驱动晶体管DR的源电极连接至第一电源线EVDD,并且驱动晶体管DR的漏电极连接至有机发光二极管OLED的阳极电极。电容器Cst的下电极连接至驱动晶体管DR的栅电极,并且电容器Cst的上电极连接至有机发光二极管OLED的阳极电极。有机发光二极管OLED的阳极电极连接至驱动晶体管DR的漏电极,并且有机发光二极管OLED的阴极电极连接至第二电源线EVSS。感测晶体管ST的源电极连接至感测线VREF,并且感测晶体管ST的漏电极连接至有机发光二极管OLED的与感测节点对应的阳极电极。

[0045] 根据补偿算法(或补偿电路的配置),感测晶体管ST的操作时间可以与开关晶体管SW的操作时间相似(或相同)或不同。例如,开关晶体管SW的栅电极可以连接至1a扫描线GL1a,并且感测晶体管ST的栅电极可以连接至1b扫描线GL1b。作为另一个示例,连接至开关晶体管SW的栅电极的1a扫描线GL1a和连接至感测晶体管ST的栅电极的1b扫描线GL1b可以共同连接。

[0046] 感测线VREF可以连接至数据驱动器。在这种情况下,数据驱动器可以在实时图像或第N帧的非显示时段期间感测子像素的感测节点,并产生感测结果,其中N是等于或大于1的整数。另一方面,开关晶体管SW和感测晶体管ST可以同时导通。在这种情况下,通过感测线VREF的感测操作和用于输出数据信号的数据输出操作基于数据驱动器的时分方式彼此分开(或区分)。

[0047] 另外,要基于感测结果补偿的目标可以是数字数据信号、模拟数据信号、伽玛信号等。用于基于感测结果产生补偿信号(或补偿电压)的补偿电路可以在数据驱动器内部、在定时控制器内部或在单独的电路内部实施。

[0048] 作为示例,图3和图4示出了具有3T(晶体管)1C(电容器)配置的子像素,包括开关晶体管SW、驱动晶体管DR、电容器Cst、有机发光二极管OLED和感测晶体管ST。然而,当补偿电路CC被添加到子像素时,子像素可以具有各种配置,例如3T2C、4T2C、5T1C和6T2C。

[0049] 图3的子像素电路与图4的子像素电路之间的差异在于遮光层LS的配置。遮光层LS用于遮挡外部光。当遮光层LS由金属材料形成时,充电的寄生电压成为问题。因此,遮光层LS连接至驱动晶体管DR的源电极。

[0050] 更具体地,如图3所示,遮光层LS可以仅设置在驱动晶体管DR的沟道区下方。替选地,如图4所示,遮光层LS可以设置在驱动晶体管DR的沟道区下方以及开关晶体管SW和感测晶体管ST的沟道区下方。

[0051] 如图3所示,遮光层LS可以用于遮挡外部光。另外,遮光层LS可以连接至另一电极或另一条线,并用作构成电容器的电极等。

[0052] 下面将详细描述根据本公开内容的一个方面的显示装置的子像素阵列的结构。

[0053] 图5是根据本公开内容的一个方面的子像素阵列的平面图。图6是沿着图5的线I-I'截取的截面图。图7是沿着图5的线II-II'截取的截面图。图8是示出各个子像素的第一缓冲层的截面图。图9和图10是示出根据本公开内容的一个方面的第一缓冲层的层叠结构的截面图。

[0054] 参照图5,第一子像素SPn1至第四子像素SPn4沿水平方向排列。例如,第一子像素SPn1可以是红色子像素R,第二子像素SPn2可以是白色子像素W,并且第三子像素SPn3可以是蓝色子像素B。第四子像素SPn4可以被选择为绿色子像素G。在一些方面,第一子像素SPn1至第三子像素SPn3可以形成单位像素,并且包括第四子像素SPn4和在第四子像素SPn4之后的两个子像素的三个子像素可以形成单位像素。例如,RWB、GRW和BGR中的每一个均可以形成单位像素。替选地,第一子像素SPn1至第四子像素SPn4可以形成单位像素,并且RWBG中的每一个均可以形成单位像素。

[0055] 第一电源线EVDD1沿垂直方向设置在第一子像素SPn1的左侧。第一电源线EVDD1共同连接至第一子像素SPn1和第二子像素SPn2。尽管未示出,但是第一电源线EVDD1可以共同连接至设置在第一电源线EVDD1的左侧的两个其他子像素。即,根据本公开内容的一个方面的第一电源线EVDD1共同连接至四个子像素。

[0056] 第一数据线DLn1设置在与第一电源线EVDD1相邻的区域中,其中第一子像素SPn1插入在第一数据线DLn1与第一电源线EVDD1之间,并且第二数据线DLn2与第一数据线DLn1相邻设置在第二子像素SPn2中。第一数据线DLn1连接至第一子像素SPn1,并且第二数据线DLn2连接至第二子像素SPn2。感测线VREF设置在第二子像素SPn2与第三子像素SPn3之间。感测线VREF共同连接至第一子像素SPn1至第四子像素SPn4。

[0057] 第三数据线DLn3设置在与感测线VREF相邻的区域中,其中第三子像素SPn3插入在第三数据线DLn3与感测线VREF之间,并且第四数据线DLn4与第三数据线DLn3相邻设置在第四子像素SPn4中。第三数据线DLn3连接至第三子像素SPn3,并且第四数据线DLn4连接至第四子像素SPn4。第二电源线EVDD2沿垂直方向设置在第四子像素SPn4的右侧。第二电源线EVDD2共同连接至第三子像素SPn3和第四子像素SPn4。尽管未示出,但是第二电源线EVDD2可以共同连接至设置在第二电源线EVDD2右侧的两个其他子像素。即,根据本公开内容的一个方面的第二电源线EVDD2共同连接至四个子像素。

[0058] 与感测线VREF垂直相交的扫描线GL1a设置在第一子像素SPn1至第四子像素SPn4上。扫描线GL1a对应于第一子像素SPn1至第四子像素SPn4中的每一个的感测晶体管ST和开关晶体管SW的栅电极。尽管在本公开内容的方面中示出和描述了一条扫描线GL1a,但是可以设置两条扫描线。

[0059] 感测线VREF包括沿垂直方向设置的垂直感测线VREFM和沿水平方向设置的水平感测线VREFS。垂直感测线VREFM和水平感测线VREFS连接至第一感测孔SCH1。垂直感测线VREFM设置成与第二数据线DLn2和第三数据线DLn3平行,并且水平感测线VREFS设置成与扫描线GL1a平行。第一子像素SPn1至第四子像素SPn4中的每一个的感测晶体管ST经由水平感测线VREFS穿过分别位于水平感测线VREFS的两端处的第二感测孔SCH2连接至垂直感测线VREFM。

[0060] 使用第一子像素SPn1作为示例来描述子像素的平面结构。开关晶体管SW设置在第一数据线DLn1与扫描线GL1a的交叉处。感测晶体管ST设置成与水平感测线VREFS的第二感测孔SCH2和扫描线GL1a相邻。

[0061] 电容器Cst包括通过第一接触孔CH1连接至第一电源线EVDD1的下电容器电极LCst和从开关晶体管ST延伸的上电容器电极UCst。驱动晶体管DR设置成与电容器Cst相邻,并且第一电极ANO经由过孔VIA连接至驱动晶体管DR。在第一电极ANO上设置有助于发光的发光单元LEP。因此,形成第一子像素SPn1的平面结构。

[0062] 更具体地,下面将使用第一子像素的一部分作为示例来描述显示面板的截面结构。

[0063] 如图6所示,第一缓冲层BUF1位于基板SUB上。基板SUB可以是玻璃基板或塑料基板。在本公开内容的方面中,基板SUB可以是柔性塑料基板。第一缓冲层BUF1阻挡从基板SUB扩散的离子或杂质,并防止水分从外部渗透。第一缓冲层BUF1至少包括硅氮化物层SN和硅氧化物层SO。稍后将详细描述第一缓冲层BUF1。

[0064] 遮光层LS位于第一缓冲层BUF1上。遮光层LS遮挡来自外部的光,并防止在晶体管中产生漏电流。因此,遮光层LS形成为对应于晶体管的沟道区。例如,遮光层LS对应于驱动晶体管的沟道区形成,或者对应于感测晶体管和开关晶体管的沟道区分开形成。第二缓冲层BUF2位于遮光层LS以及第一缓冲层BUF1上。第二缓冲层BUF2保护在随后过程中形成的晶体管免受杂质(例如,从遮光层LS或基板SUB释放的碱离子)的影响。第二缓冲层BUF2可以由硅氧化物(SiO_x)层、硅氮化物(SiN_x)层或二者的多个层形成。

[0065] 半导体层ACT位于第二缓冲层BUF2上,并且半导体层ACT可以由硅半导体或氧化物半导体形成。硅半导体可以包括非晶硅或结晶多晶硅。多晶硅具有高迁移率(例如,大于100cm²/Vs)、低功耗和优异的可靠性。因此,可以将多晶硅应用于驱动元件中所使用的多路复用器(MUX)和/或栅极驱动器,或者应用于每个像素的驱动晶体管。由于氧化物半导体具有低的关断电流,所以氧化物半导体适合于具有短的导通时间和长的关断时间的开关晶体管。此外,因为氧化物半导体由于关断电流低可以增加像素的电压保持时间,所以氧化物半导体适合于需要低速驱动和/或低功耗的显示装置。此外,半导体层ACT包括漏极区和源极区,漏极区和源极区中的每个均包括p型或n型杂质,并且半导体层ACT还包括在漏极区与源极区之间的沟道区。

[0066] 栅极绝缘层GI位于半导体层ACT上,并且栅极绝缘层GI可以由硅氧化物(SiO_x)层、

硅氮化物 (SiN_x) 层或二者的多个层形成。栅电极GAT位于栅极绝缘层GI上与半导体层ACT的预定区(例如,当注入杂质时的沟道区)对应的位置处。栅电极GAT可以由钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)和铜(Cu)中的一种或其组合形成。此外,栅电极GAT可以是由钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)和铜(Cu)中的一种或其组合形成的多层。例如,栅电极GAT可以形成为Mo/Al-Nd或Mo/Al的双层。

[0067] 层间介电层ILD可以位于栅电极GAT上,并且层间介电层ILD使栅电极GAT绝缘。层间介电层ILD可以是硅氧化物(SiO_x)层、硅氮化物(SiN_x)层或二者的多个层。在层间介电层ILD(和栅极绝缘层GI,如果栅极绝缘层GI在半导体层ACT的整个上表面上延伸)中的每一个的一部分中形成有使半导体层ACT的一部分露出的第一接触孔CH1和第二接触孔CH2。

[0068] 漏电极DE和源电极SE位于层间介电层ILD上。源电极SE通过使半导体层ACT的源极区露出的第一接触孔CH1连接至半导体层ACT。漏电极DE通过使半导体层ACT的漏极区的一部分露出的第二接触孔CH2连接至半导体层ACT。源电极SE和漏电极DE中的每一个均可以形成单层或多层。当源电极SE和漏电极DE中的每一个均形成为单层时,源电极SE和漏电极DE中的每一个可以由钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)和铜(Cu)中的一种或其组合形成。当源电极SE和漏电极DE中的每一个均形成为多层时,源电极SE和漏电极DE中的每一个可以形成为Mo/Al-Nd的双层或者形成为Ti/Al/Ti、Mo/Al/Mo或Mo/Al-Nd/Mo的三层。

[0069] 因此,形成包括半导体层ACT、栅电极GAT、源电极SE和漏电极DE的驱动晶体管DR。

[0070] 此外,钝化层PAS位于包括驱动晶体管DR的基板SUB上。钝化层PAS是保护钝化层PAS下方的部件的绝缘层,并且可以由硅氧化物(SiO_x)层、硅氮化物(SiN_x)层或二者的多个层形成。滤色器CF位于钝化层PAS上。滤色器CF将由有机发光二极管OLED发射的白色光转换成红色光、绿色光和蓝色光中的一种。在本文公开的一个方面中,作为示例可以使用红色滤色器CF。外涂层OC位于滤色器CF上。外涂层OC可以是用于减小下面结构的高度差的平坦化层,并且可以由诸如聚酰亚胺、苯并环丁烯基树脂和丙烯酸酯的有机材料形成。可以通过用于涂布液态的有机材料然后使有机材料固化的旋涂玻璃(SOG)方法形成外涂层OC。

[0071] 使驱动晶体管DR的漏电极DE露出的过孔VIA位于外涂层OC的一部分中。有机发光二极管OLED位于外涂层OC上。更具体地,有机发光二极管OLED包括在外涂层OC上的第一电极ANO。第一电极ANO用作像素电极并且通过过孔VIA连接至驱动晶体管DR的漏电极DE。第一电极ANO是阳极电极,并且可以由诸如铟锡氧化物(ITO)、铟锌氧化物(IZO)和氧化锌(ZnO)的透明导电材料形成。当第一电极ANO是反射电极时,第一电极ANO还可以包括反射层。反射层可以由铝(Al)、铜(Cu)、银(Ag)、镍(Ni)、钯(Pd)或其组合形成。例如,反射层可以由Ag/Pd/Cu(APC)合金形成。

[0072] 另外,限定像素的堤层(bank layer)BNK位于包括第一电极ANO的基板SUB上。堤层BNK可以由诸如聚酰亚胺、苯并环丁烯基树脂和丙烯酸酯的有机材料形成。堤层BNK包括使第一电极ANO露出的像素限定部。与第一电极ANO接触的发光层EML位于堤层BNK的像素限定部中。发光层EML是电子和空穴结合并发光的层。有机发光二极管OLED可以包括在发光层EML与第一电极ANO之间的空穴注入层和/或空穴传输层,并且可以包括在发光层EML上的电子注入层和/或电子传输层。

[0073] 有机发光二极管OLED包括在发光层EML上的第二电极CAT。第二电极CAT可以位于

基板SUB的显示区域的整个表面上。另外,第二电极CAT是阴极电极,并且可以由具有低功函数的镁(Mg)、钙(Ca)、铝(Al)、银(Ag)或其组合形成。当第二电极CAT是透射电极时,第二电极CAT可以薄至足以使光透射。此外,当第二电极CAT是反射电极时,第二电极CAT可以厚至足以使光反射。

[0074] 本公开内容的一个方面包括直接在基板SUB上的第一缓冲层BUF1,以阻挡从基板SUB扩散的离子或杂质并防止水分从外部渗透。每个子像素包括发光的发光部分LEP和从子像素排除了发光部分LEP的非发光部分NEP。在本公开内容的方面中,发光部分LEP中的第一缓冲层BUF1的硅氮化物层SN的厚度小于非发光部分NEP中的第一缓冲层BUF1的硅氮化物层SN的厚度。

[0075] 更具体地,参照图7和8,第一子像素SPn1至第四子像素SPn4设置在基板SUB上。第一子像素SPn1至第四子像素SPn4中的每一个均包括发光部分LEP和非发光部分NEP。发光部分LEP是基本上发光的部分,并且可以是在发光层EML与第一电极ANO之间的接触部分。非发光部分NEP是从子像素排除了发光部分LEP的部分。

[0076] 第一缓冲层BUF1位于基板SUB上。第一缓冲层BUF1包括硅氮化物层SN和在硅氮化物层SN上的硅氧化物层S0。硅氧化物层S0的厚度可以是**3000 Å至7000 Å**。当硅氧化物层S0的厚度等于或大于**3000 Å**时,可以确保硅氧化物层S0的抗水分渗透性。此外,当硅氧化物层S0的厚度等于或小于**7000 Å**时,取决于基板SUB的柔性,可以防止因硅氧化物层S0的应力的增加而在硅氧化物层S0中产生裂纹。

[0077] 在第一子像素SPn1中,发光部分LEP中的第一缓冲层BUF1的硅氮化物层SN的厚度小于非发光部分NEP中的第一缓冲层BUF1的硅氮化物层SN的厚度。以与第一子像素SPn1相同的方式,在第二子像素SPn2至第四子像素SPn4的每一个中,发光部分LEP中的硅氮化物层SN的厚度小于非发光部分NEP中的硅氮化物层SN的厚度。

[0078] 在第一子像素SPn1至第四子像素SPn4的每一个中,非发光部分NEP中的硅氮化物层SN的厚度D可以为**500 Å至1000 Å**。当非发光部分NEP中的硅氮化物层SN的厚度D等于或大于**500 Å**时,硅氮化物层SN能够适当地形成,并且可以确保硅氮化物层SN的抗水分渗透性。此外,当非发光部分NEP中的硅氮化物层SN的厚度D等于或小于**1000 Å**时,可以防止硅氮化物层SN的氢不利地影响氧化物半导体层的阈值电压 V_{th} 。第一子像素SPn1至第四子像素SPn4的非发光部分NEP的硅氮化物层SN的厚度D是相同的。

[0079] 在图7和图8中,例如,第一子像素SPn1可以是红色子像素;第二子像素SPn2可以是白色子像素;第三子像素SPn3可以是蓝色子像素;并且第四子像素SPn4可以是绿色子像素。在根据本公开内容的一个方面的OLED显示器中,取决于发光材料的特性,红色光、绿色光、蓝色光和白色光的透射率彼此不同。因此,在本公开内容的一个方面中,调整设置在光路径上的硅氮化物层SN的厚度以提高透光率,以增加红色光、绿色光、蓝色光和白色光之中具有相对低的透射率的光的透射率。

[0080] 在每个子像素的发光部分LEP中,硅氮化物层SN的厚度可以根据硅氮化物层SN透射的光的波长以及硅氮化物层SN的透射率通过以下等式(1)来表示。

[0081] $d = \text{波长}(\lambda) / 4n \dots \dots \dots (1)$

[0082] 其中“n”是硅氮化物层的透射率,并且“d”是硅氮化物层的厚度(单位:nm)。

[0083] 更具体地,考虑第一子像素SPn1中的硅氮化物层SN的透射率为1.88并且第一子像素SPn1具有红色波段,则硅氮化物层SN的厚度dR的范围可以从**800 Å至880 Å**。以与第一子像素SPn1相同的方式,考虑第二子像素SPn2具有白色波段(由于白色光代表全部的红色光、绿色光和蓝色光,所以使用与中间波长值对应的绿色波段),则硅氮化物层SN的厚度dW的范围可以从**670 Å至750 Å**。考虑第三子像素SPn3具有蓝色波段,则硅氮化物层SN的厚度dB的范围可以从**550 Å至600 Å**。考虑第四子像素SPn4具有绿色波段,则硅氮化物层SN的厚度dG可以从**670 Å至750 Å**。硅氮化物层SN的厚度是考虑到公差的值。因为蓝色光的透射率小于白色光、红色光和绿色光的透射率,所以蓝色子像素的发光部分中的硅氮化物层SN的厚度小于白色子像素、红色子像素和绿色子像素的发光部分中的硅氮化物层SN的厚度。

[0084] 如上所述,本公开内容的一个方面考虑每个子像素的波长而将位于每个子像素的光路径上的硅氮化物层的厚度设置为具有最佳值,以提高红色光、绿色光、蓝色光和白色光的透射率。因此,本公开内容的方面的优点在于提高了红色光、绿色光、蓝色光和白色光的透射率。

[0085] 本公开内容的方面描述了第一缓冲层BUF1包括均具有单层结构的硅氮化物层SN和硅氧化物层S0。然而,方面不限于此。可以将其他层叠结构用于第一缓冲层BUF1。

[0086] 参照图9,第一缓冲层BUF1设置在基板SUB上。第一缓冲层BUF1可以包括依次层叠在基板SUB上的第一硅氮化物层SN1、硅氧化物层S0和第二硅氮化物层SN2。即,第一硅氮化物层SN1可以设置在基板SUB上,硅氧化物层S0可以设置在第一硅氮化物层SN1上,并且第二硅氮化物层SN2可以设置在硅氧化物层S0上。

[0087] 第一子像素SPn1的发光部分LEP中的硅氮化物层的厚度是第一硅氮化物层SN1的厚度dR1与第二硅氮化物层SN2的厚度dR2之和($dR1+dR2$),并且可以从**800 Å至880 Å**。第二子像素SPn2的发光部分LEP中的硅氮化物层的厚度是第一硅氮化物层SN1的厚度dW1与第二硅氮化物层SN2的厚度dW2之和($dW1+dW2$),并且可以从**670 Å至750 Å**。第三子像素SPn3的发光部分LEP中的硅氮化物层的厚度是第一硅氮化物层SN1的厚度dB1与第二硅氮化物层SN2的厚度dB2之和($dB1+dB2$),并且可以从**550 Å至600 Å**。第四子像素SPn4的发光部分LEP中的硅氮化物层的厚度是第一硅氮化物层SN1的厚度dG1与第二硅氮化物层SN2的厚度dG2之和($dG1+dG2$),并且可以从**670 Å至750 Å**。

[0088] 此外,参照图10,第一缓冲层BUF1设置在基板SUB上。第一缓冲层BUF1可以包括依次层叠在基板SUB上的第一硅氮化物层SN1、第一硅氧化物层S01、第二硅氮化物层SN2和第二硅氧化物层S02。即,第一硅氮化物层SN1可以设置在基板SUB上,第一硅氧化物层S01可以设置在第一硅氮化物层SN1上,第二硅氮化物层SN2可以设置在第一硅氧化物层S01上,并且第二硅氧化物层S02可以设置在第二硅氮化物层SN2上。

[0089] 在图10所示的结构中,以与图9所示的结构相同的方式,第一子像素SPn1的发光部分LEP中的硅氮化物层的厚度是第一硅氮化物层SN1的厚度dR1与第二硅氮化物层SN2的厚

度 $dR2$ 之和($dR1+dR2$),并且可以从**800 Å至880 Å**。第二子像素SPn2的发光部分LEP中的硅氮化物层的厚度是第一硅氮化物层SN1的厚度 $dW1$ 与第二硅氮化物层SN2的厚度 $dW2$ 之和($dW1+dW2$),并且可以从**670 Å至750 Å**。第三子像素SPn3的发光部分LEP中的硅氮化物层的厚度是第一硅氮化物层SN1的厚度 $dB1$ 与第二硅氮化物层SN2的厚度 $dB2$ 之和($dB1+dB2$),并且可以从**550 Å至600 Å**。第四子像素SPn4的发光部分LEP中的硅氮化物层的厚度是第一硅氮化物层SN1的厚度 $dG1$ 与第二硅氮化物层SN2的厚度 $dG2$ 之和($dG1+dG2$),并且可以从**670 Å至750 Å**。

[0090] 本公开内容的方面不将第一缓冲层BUF1限制为图9和图10中所示的上述层叠结构。例如,硅氮化物层和硅氧化物层的层叠顺序可以颠倒。

[0091] 图11是示出根据比较例和本公开内容的一个方面制造的OLED显示器中的根据波长的透射率的曲线图。

[0092] 根据比较例,在聚酰亚胺基板的前表面上层叠厚度达到**1000 Å**的硅氮化物层,并且在硅氮化物层上层叠厚度达到**3000 Å**的硅氧化物层,由此形成第一缓冲层。之后,以与图6相同的方式制造根据比较例的OLED显示器,并且该OLED显示器具有包括R、W、B和G子像素的结构。

[0093] 根据本公开内容的一个方面,在聚酰亚胺基板的前表面上层叠厚度达到**1000 Å**的硅氮化物层,然后对发光部分的硅氮化物层进行蚀刻以使其具有**600 Å**的厚度。接下来,在硅氮化物层的前表面上层叠厚度达到**3000 Å**的硅氧化物层。由此,形成包括硅氮化物层和硅氧化物层的第一缓冲层。之后,以与图6相同的方式制造根据本公开内容的一个方面的OLED显示器,并且该OLED显示器具有包括R、W、B和G子像素的结构。

[0094] 图11测量并示出了根据比较例和本公开内容的方面制造的OLED显示器中的根据波长的透射率。

[0095] 如图11所示,根据比较例制造的OLED显示器在绿色光波段、黄色光波段和直至可见光波段处具有低的透射率,并具有92.9%的平均透射率。另一方面,根据本公开内容的方面制造的OLED显示器在全部的蓝色、绿色和红色波段处都具有高的透射率并且具有100%的平均透射率。

[0096] 如上所述,根据本公开内容的方面的OLED显示器减小了每个子像素的发光部分中的硅氮化物层的厚度,并且以不同方式调整了子像素的硅氮化物层的厚度,从而提高了透光率。

[0097] 尽管已经参照多个说明性方面对各个方面进行了描述,应该理解的是,本领域技术人员可以做出落在本公开内容的原理的范围之内的大量其他修改和方面。更具体地,可以在公开内容、附图以及所附的权利要求的范围之内对主题组合布置的组成部分和/或布置方面进行各种变型和修改。除组成部分和/或布置方面的变型和修改之外,替代性用途对本领域技术人员也是明显的。

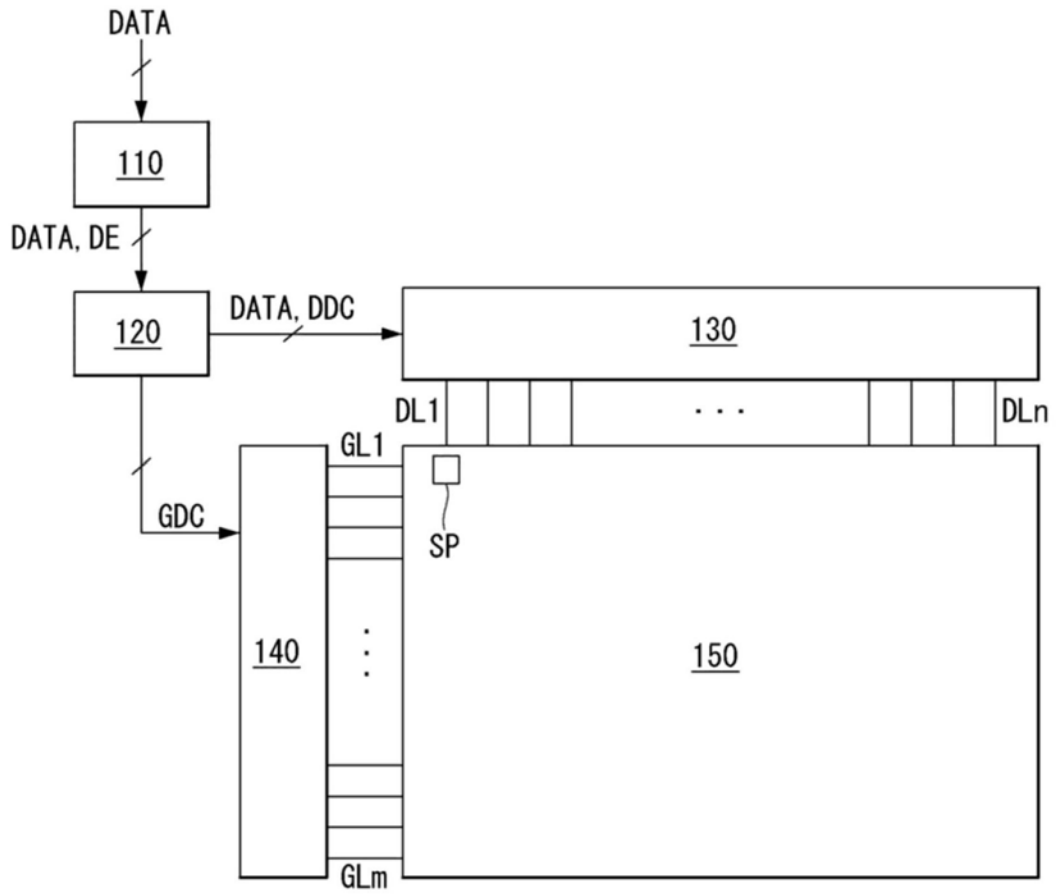


图1

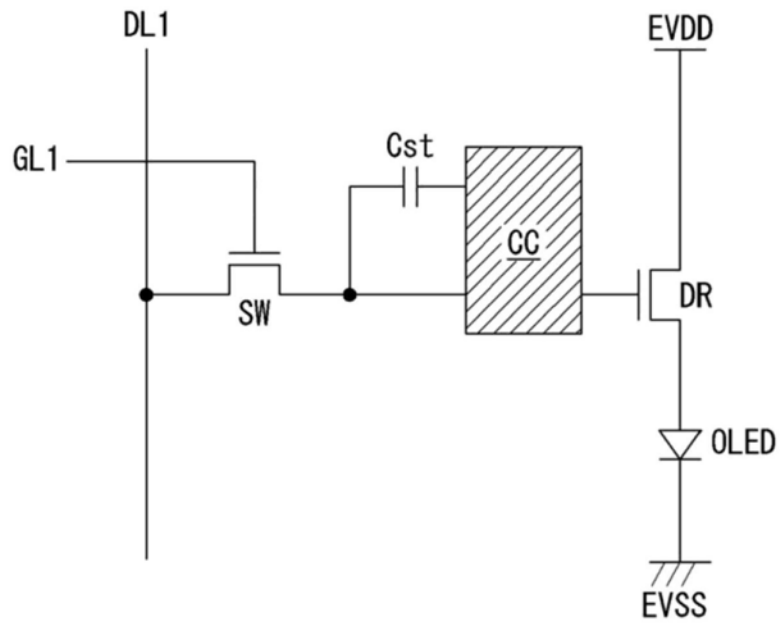


图2

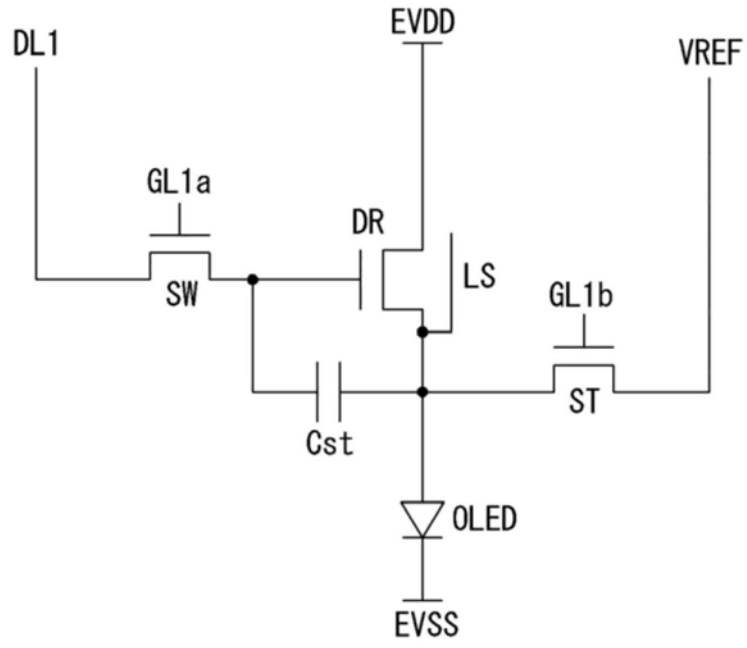


图3

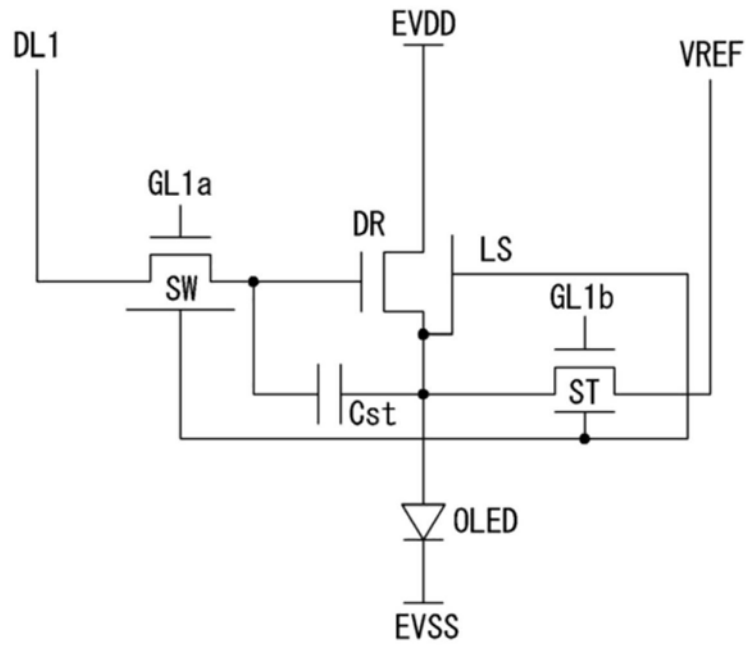


图4

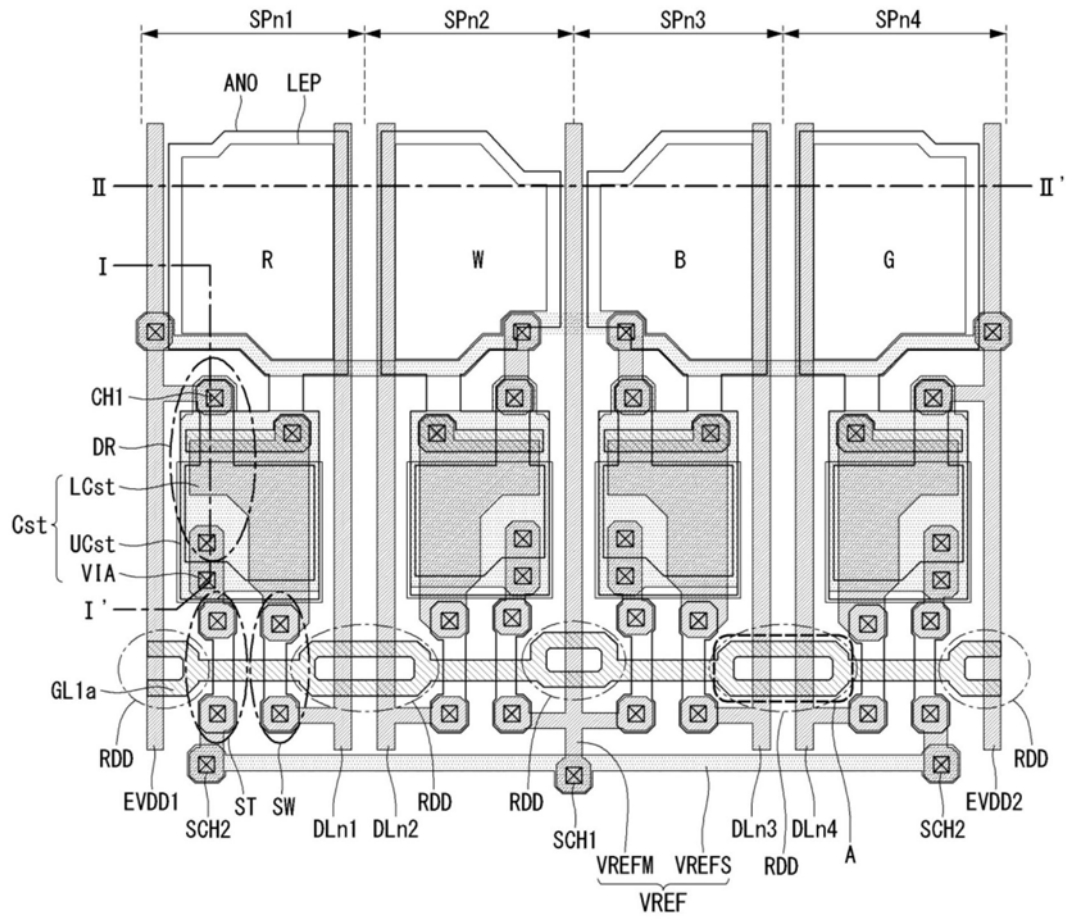


图5

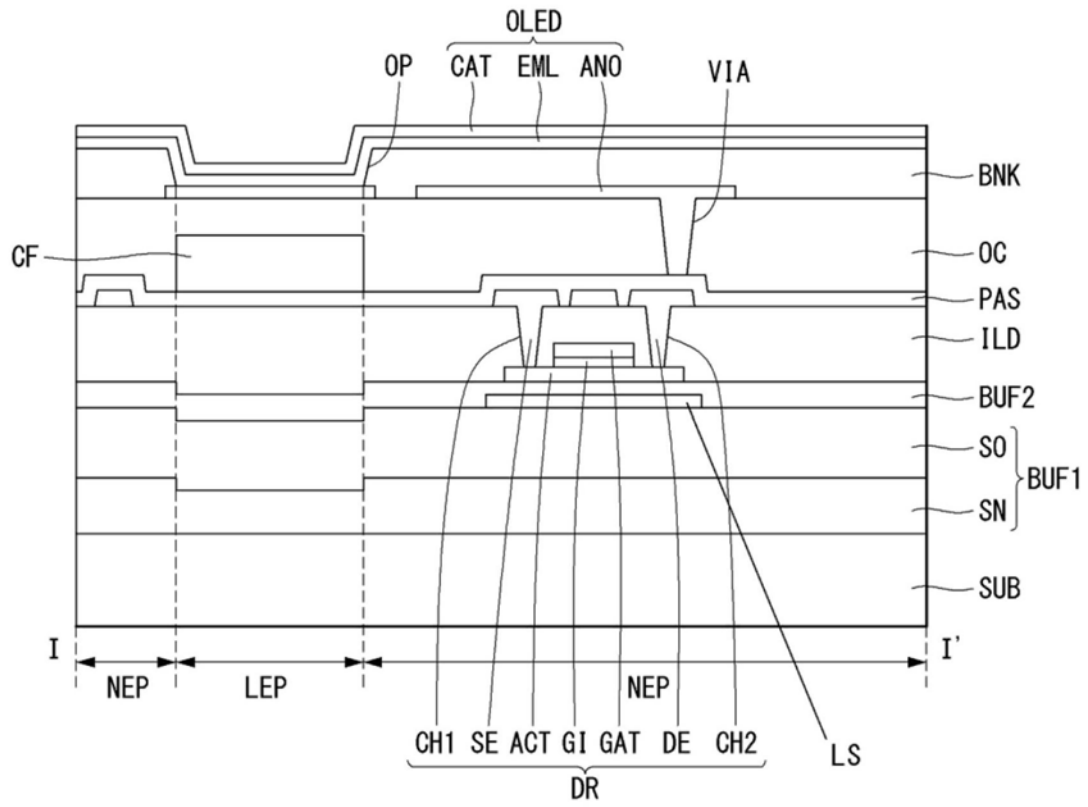


图6

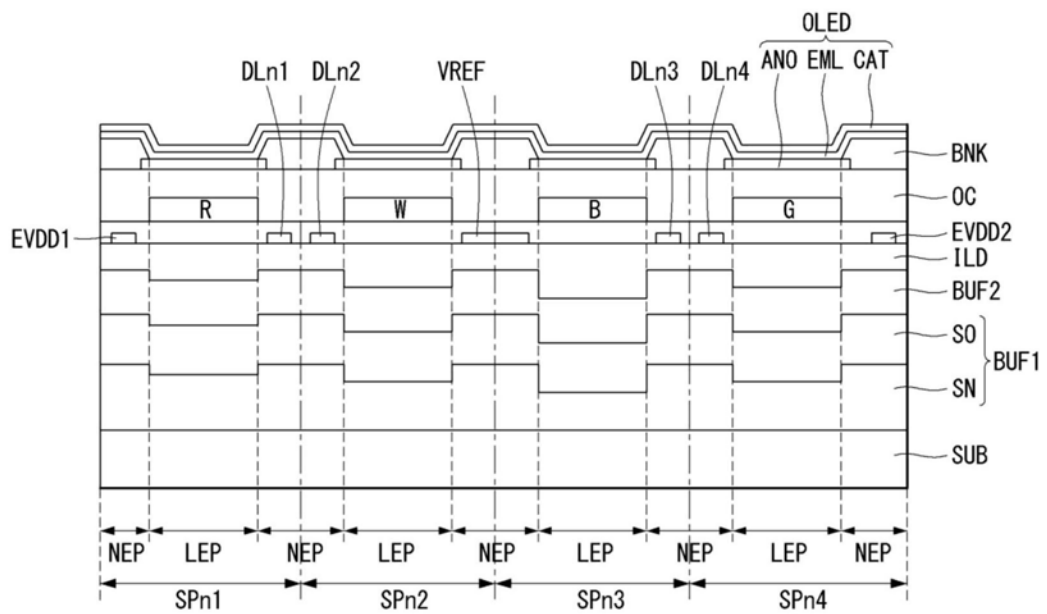


图7

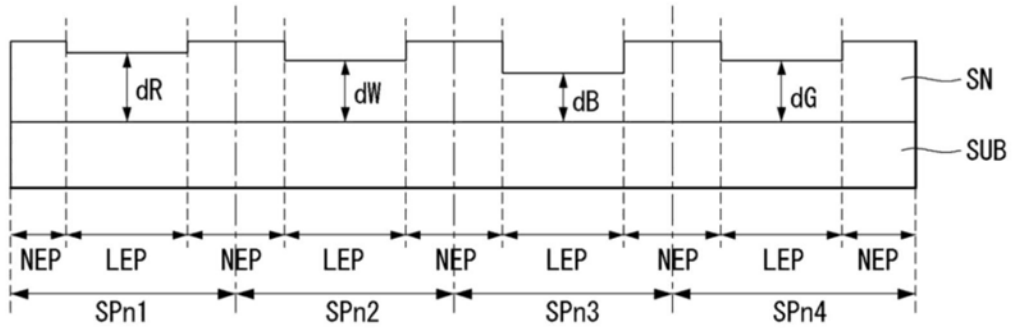


图8

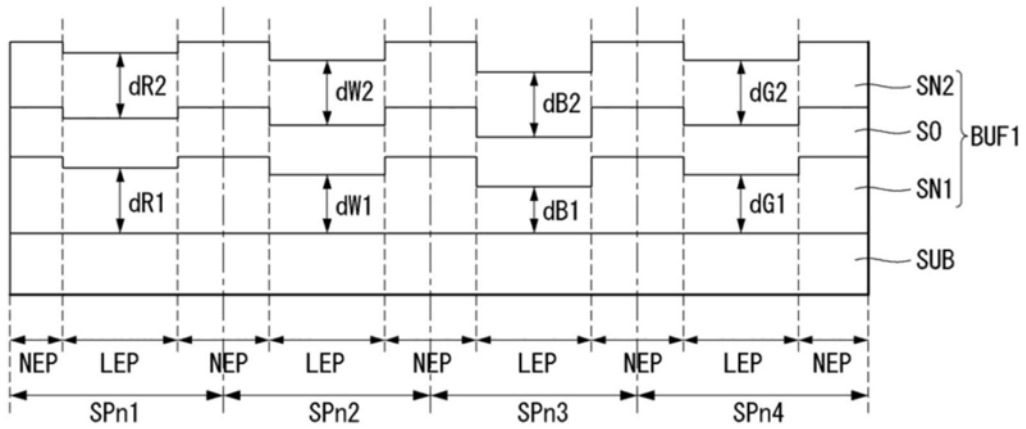


图9

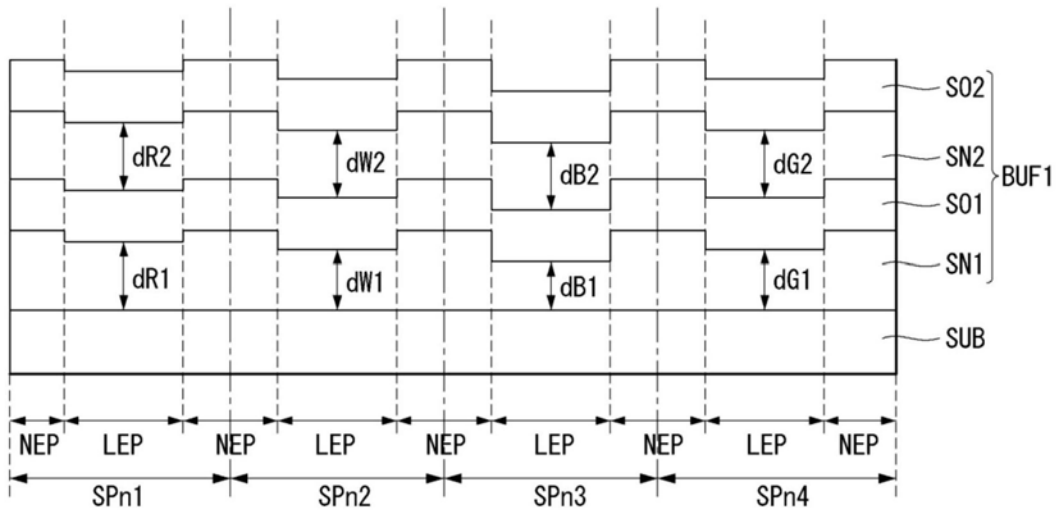


图10

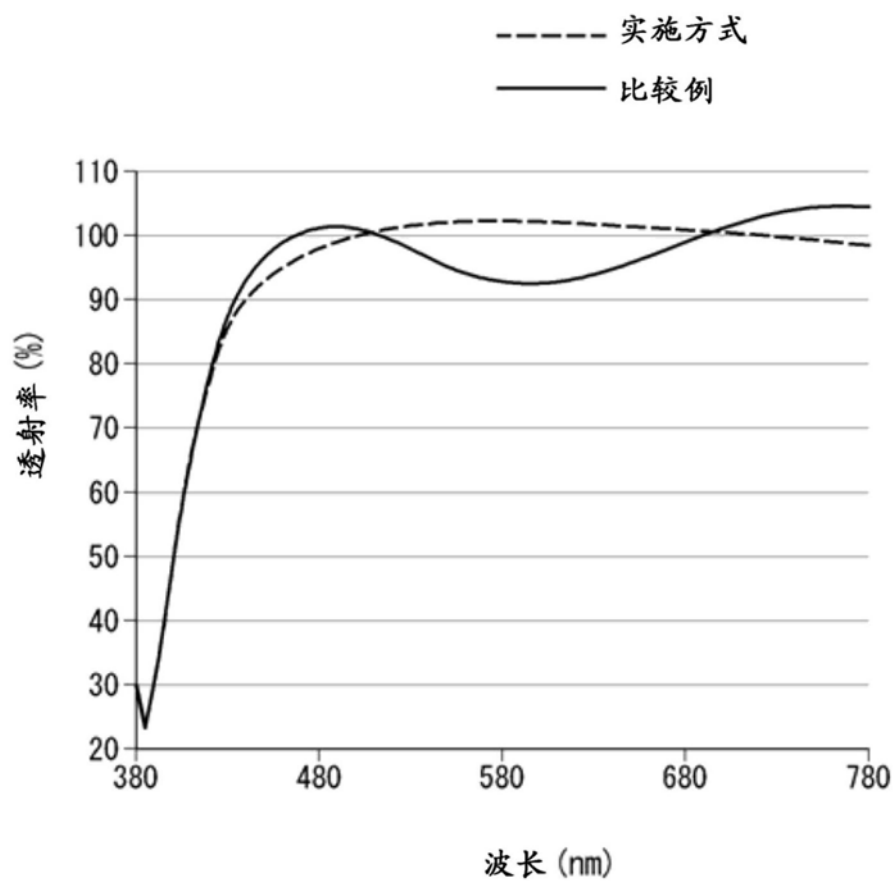


图11

专利名称(译)	显示装置		
公开(公告)号	CN108269944B	公开(公告)日	2020-07-07
申请号	CN201711364194.3	申请日	2017-12-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	曹旻求 金镀振 金美爱		
发明人	曹旻求 金镀振 金美爱		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L27/3244 H01L51/5253 H01L51/5275 H01L27/3213 H01L27/3258 H01L51/0096 H01L51/5262 Y02E10/549 G09G2310/0264 H01L27/3276 H01L51/5203		
代理人(译)	杜诚		
审查员(译)	梁明明		
优先权	1020160184013 2016-12-30 KR		
其他公开文献	CN108269944A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种显示装置。该显示装置包括：包括第一子像素至第四子像素的基板；位于基板上的第一缓冲层，第一缓冲层包括硅氮化物层和硅氧化物层；以及位于第一缓冲层上的薄膜晶体管和有机发光二极管。第一子像素至第四子像素中的每一个均包括发光部分和非发光部分。非发光部分中的硅氮化物层的厚度大于发光部分中的硅氮化物层的厚度。根据本公开的至少一方面，可以提高显示装置的透光率。

