



(12)发明专利申请

(10)申请公布号 CN 107785398 A

(43)申请公布日 2018.03.09

(21)申请号 201710762737.0

(22)申请日 2017.08.30

(30)优先权数据

10-2016-0111119 2016.08.30 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道

(72)发明人 金亨基

(74)专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 潘怀仁 王珍仙

(51)Int.Cl.

H01L 27/32(2006.01)

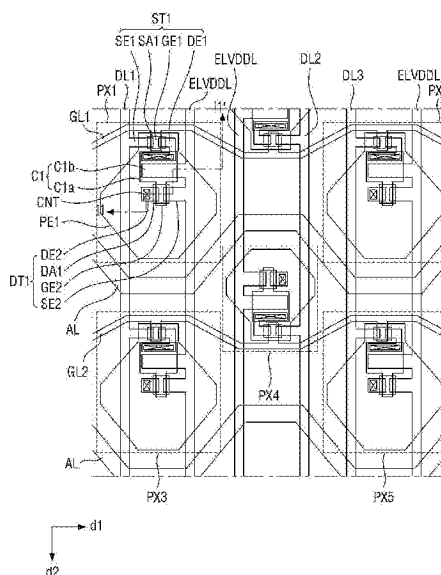
权利要求书2页 说明书19页 附图27页

(54)发明名称

有机发光显示设备

(57)摘要

本发明提供了一种有机发光显示设备。有机发光显示设备包括基板；第一导线，其设置在所述基板上；第二导线，其设置在与所述第一导线相同的层上并且与所述第一导线绝缘；以及像素电极，其设置在所述第一导线和所述第二导线上并且与所述第一导线和所述第二导线重叠。所述第一导线和所述第二导线之间的距离是约0至10 μm 。由此，本发明的有机发光显示设备具有降低的色散作用。此外，通过在生产期间省略偏振板的使用而降低了有机发光显示设备的生产成本。



1. 一种有机发光显示设备,其包括:
基板;
第一导线,其设置在所述基板上;
第二导线,其设置在与所述第一导线相同的层上并且与所述第一导线绝缘;和
像素电极,其设置在所述第一导线和所述第二导线上并且与所述第一导线和所述第二导线重叠,
其中所述第一导线和所述第二导线之间的距离是0至10 μm 。
2. 如权利要求1所述的显示设备,其中从所述基板的上表面至所述像素电极的下表面的最小距离和从所述基板的所述上表面至所述像素电极的所述下表面的最大距离之间的差是70nm或更小。
3. 如权利要求1所述的显示设备,进一步包括:
绝缘层,其设置在所述第一导线和所述第二导线与所述基板之间;以及
外覆层,其设置在所述第一导线和所述第二导线以及所述像素电极之间并且具有第一厚度和第二厚度,
其中所述外覆层的所述第一厚度定义为从所述绝缘层的上表面至所述外覆层的上表面的最小距离,并且所述外覆层的所述第二厚度定义为从所述绝缘层的所述上表面至所述外覆层的所述上表面的最大距离,其中所述第一厚度和所述第二厚度之间的差是70nm或更小。
4. 如权利要求3所述的显示设备,其中所述外覆层的所述第一厚度是1.5 μm 至2.0 μm 。
5. 如权利要求1所述的显示设备,进一步包括:
第一开关设备,其具有与所述第一导线连接的第一电极;
第二开关设备,其具有与所述第一开关设备的第二电极连接的控制电极、与所述第二导线连接的第一电极,和与所述像素电极连接的第二电极;以及
有机发光层,其设置在所述像素电极上并且与所述像素电极重叠,
其中所述像素电极和所述有机发光层是有机发光二极管的组成部分。
6. 如权利要求5所述的显示设备,其中所述第一导线是数据线,其为所述第一开关设备的所述第一电极提供数据信号,并且所述第二导线是驱动电压线,其为所述第二开关设备的所述第一电极提供驱动电压。
7. 如权利要求6所述的显示设备,其中所述第一导线和所述第二导线之间的所述距离是5 μm 至10 μm 。
8. 如权利要求1所述的显示设备,其中从所述像素电极的一侧至所述第一导线的一侧的距离等于从所述第一导线的另一侧至所述第二导线的一侧的距离并且也等于从所述第二导线的另一侧至所述像素电极的另一侧的距离。
9. 如权利要求1所述的显示设备,进一步包括:
黑底,其包括与所述像素电极重叠的开口区域;和
光敏元件,其与所述开口区域重叠。
10. 如权利要求9所述的显示设备,其中所述黑底设置在所述像素电极上,并且所述光敏元件设置在所述黑底上,以与所述像素电极重叠。
11. 一种有机发光显示设备,其包括:

基板；

第一导线，其设置在所述基板上并且在第一方向上延伸；

第二导线，其在所述第一方向上延伸；和

像素，其设置在所述第一导线和所述第二导线上并且与所述第一导线和所述第二导线重叠，

其中在平面视图中，所述第一导线和所述第二导线之间的距离是0至10 μm 。

12. 如权利要求11所述的显示设备，进一步包括连接电极，其设置在与所述第二导线不同的层上。

13. 如权利要求11所述的显示设备，其中所述像素进一步包括：

驱动晶体管，其具有与驱动电压终端连接的源电极和与像素电极连接的漏电极；和

开关晶体管，其具有与所述驱动晶体管的栅电极连接的漏电极。

14. 如权利要求13所述的显示设备，其中所述第一导线和所述第二导线之一包括数据线，其为所述开关晶体管的源电极提供数据信号。

15. 如权利要求13所述的显示设备，进一步包括初始化线，其配置为向所述驱动晶体管的所述栅电极提供初始化信号。

16. 如权利要求13所述的显示设备，其中所述第一导线和所述第二导线之一包括驱动电压线，其与所述驱动晶体管的所述源电极和所述驱动电压终端连接。

17. 如权利要求13所述的显示设备，其中所述第一导线和所述第二导线不与所述驱动晶体管和所述开关晶体管电连接。

18. 如权利要求11所述的显示设备，进一步包括绝缘层，其设置在所述第一导线和所述第二导线之间。

19. 如权利要求18所述的显示设备，进一步包括外覆层，其设置在所述第二导线与像素电极之间并且具有第一厚度和第二厚度，其中所述外覆层的所述第一厚度定义为从所述绝缘层的上表面至所述外覆层的上表面的最小距离，并且所述外覆层的所述第二厚度定义为从所述绝缘层的上表面至所述外覆层的所述上表面的最大距离，其中所述第一厚度和所述第二厚度之间的差是70nm或更小。

20. 如权利要求11所述的显示设备，其中从所述基板的上表面至像素电极的下表面的最小距离和从所述基板的所述上表面至所述像素电极的所述下表面的最大距离之间的差是70nm或更小。

有机发光显示设备

[0001] 相关申请的交叉引用

[0002] 本申请要求于2016年8月30日提交的韩国专利申请号10-2016-0111119的优先权和益处,其为了所有目的而通过引用并入本文,如同在本文中被充分阐释。

技术领域

[0003] 本发明大体上涉及有机发光显示设备,并且更具体地,涉及具有多条导线布置,以减少色散的有机发光显示设备。

背景技术

[0004] 随着多媒体的发展,显示设备的重要性逐渐增加。因此,开始使用各种类型的显示设备,比如液晶显示器和有机发光显示器。

[0005] 在那些显示设备当中,有机发光显示器使用有机发光二极管显示图像,所述有机发光二极管通过电子和空穴的激发而发光。有机发光显示器具有快的响应速度、高亮度、宽视角和低功率消耗的优势。

[0006] 有机发光显示器一般包括单位像素,每个单位像素由红色、绿色和蓝色子像素组成。每一个子像素独立地由具有多个薄膜晶体管和各種金属线的驱动设备驱动。由于间距约束和其他问题,像素反射的有色光可能彼此干扰并且造成颜色的分离和色散。

[0007] 在该背景章节中公开的上述信息仅仅用于增强本发明构思的背景的理解,并且所以,其可包含本国本领域技术人员已经知道的不构成现有技术的信息。

发明内容

[0008] 本发明的一个或多个实施方式提供了可减少非期望的反射的颜色分离的有机发光显示设备。

[0009] 本发明的一个或多个实施方式也提供了可通过在生产期间省略偏光板的使用而降低生产成本的有机发光显示设备。

[0010] 在下面的详细说明中将阐释另外的方面,并且,在某种程度上,从本公开中是显而易见的,或可通过本发明构思的实践而认识到。

[0011] 但是,本发明构思不限于本文阐释的具体实施方式。通过参考下面给出的本发明构思的详细描述,本发明构思的上述和其他方面对于本发明构思所属领域的普通技术人员更加显而易见。

[0012] 根据本发明的一个方面,有机发光显示设备包括基板;第一导线,其设置在基板上;第二导线,其设置在与第一导线相同的层上并且与第一导线绝缘;和像素电极,其设置在第一导线和第二导线上并且与第一导线和第二导线重叠。第一导线和第二导线之间的距离可以是约0至10 μm 。

[0013] 从基板的上表面至像素电极的下表面的最小距离和从基板的上表面至像素电极的下表面的最大距离之间的差可以是约70nm或更小。

[0014] 显示设备可进一步包括绝缘层,其设置在第一导线和第二导线以及基板之间,和外覆层,其设置在第一导线和第二导线以及像素电极之间并且具有第一厚度和第二厚度,其中外覆层的第一厚度定义为从绝缘层的上表面至外覆层的上表面的最小距离,并且外覆层的第二厚度定义为从绝缘层的上表面至外覆层的上表面的最大距离,其中第一厚度和第二厚度之间的差是约70nm或更小。

[0015] 外覆层的第一厚度可以是约1.5 μm 至2.0 μm 。

[0016] 显示设备可进一步包括第一开关设备,其具有与第一导线连接的第一电极;第二开关设备,其具有与第一开关设备的第二电极连接的控制电极、与第二导线连接的第一电极,和与像素电极连接的第二电极;以及有机发光层,其设置在像素电极上并且与像素电极重叠,其中像素电极和有机发光层是有机发光二极管的组成部分。

[0017] 第一导线可以是数据线,其为第一开关设备的第一电极提供数据信号,并且第二导线可以是驱动电压线,其为第二开关设备的第一电极提供驱动电压。

[0018] 第一导线和第二导线之间的距离可以是约5 μm 至10 μm 。

[0019] 从像素电极的一侧至第一导线一侧的距离可等于从第一导线的另一侧至第二导线一侧的距离并且也等于从第二导线的另一侧至像素电极的另一侧的距离。

[0020] 显示设备可进一步包括黑底,其具有与像素电极重叠的开口区域和与开口区域重叠的光敏元件。

[0021] 黑底可设置在像素电极上,并且光敏元件可设置在黑底上,以与像素电极重叠。

[0022] 根据本发明的另一方面,有机发光显示设备包括基板;第一导线,其设置在基板上并且在第一方向上延伸;第二导线,其在第一方向上延伸;和像素,其设置在第一导线和第二导线上并且与第一导线和第二导线重叠。在平面视图中,第一导线和第二导线之间的距离可以是约0至10 μm 。

[0023] 显示设备可进一步包括连接电极,其设置在与第二导线不同的层上。

[0024] 像素可包括驱动晶体管,其具有与驱动电压终端连接的源电极和与像素电极连接的漏电极;和开关晶体管,其具有与驱动晶体管的栅电极连接的漏电极。

[0025] 第一导线和第二导线之一可以是数据线,其为开关晶体管的源电极提供数据信号。

[0026] 显示设备可进一步包括初始化线,其配置为为驱动晶体管的栅电极提供初始化信号。

[0027] 第一导线和第二导线之一可以是驱动电压线,其与驱动晶体管的源电极和驱动电压终端连接。

[0028] 第一导线和第二导线可能不与驱动晶体管和开关晶体管电连接。

[0029] 显示设备可进一步包括设置在第一导线和第二导线之间的绝缘层。

[0030] 显示设备可进一步包括外覆层,其设置在第二导线与像素电极之间并且具有第一厚度和第二厚度,其中外覆层的第一厚度定义为从绝缘层的上表面至外覆层的上表面的最小距离,并且外覆层的第二厚度定义为从绝缘层的上表面至外覆层的上表面的最大距离,其中第一厚度和第二厚度之间的差是约70nm或更小。

[0031] 从基板的上表面至像素电极的下表面的最小距离和从基板的上表面至像素电极的下表面的最大距离之间的差可以是约70nm或更小。

[0032] 前述一般性描述和下述详细描述是示例性的和说明性的并且旨在提供所要求主题的进一步阐释。

附图说明

[0033] 提供包括的附图,以进一步理解本发明构思,并且并入本说明书和构成本说明书的一部分,阐释了本发明构思的示例性实施方式,并且,与说明书一起用于阐释本发明构思的原理。

[0034] 图1是根据本发明的原理构建的有机发光显示设备的第一实施方式的示意性平面图;

[0035] 图2是图1的区域PX1的放大的片段视图,其包括第一像素电极、第一数据线和驱动电压线;

[0036] 图3是沿着图1的线I1-I1' 截取的横截面侧视图;

[0037] 图4是沿着图2的线I2-I2' 截取的横截面侧视图;

[0038] 图5 (a) 和图5 (b) 是根据本发明的原理构建的有机发光显示设备的第二实施方式和第三实施方式的横截面侧视图,其图解了取决于金属连线层之间距离的改变,外覆层的台阶差的改变;

[0039] 图6 (a) 和图6 (b) 是根据本发明的原理构建的有机发光显示设备的第四实施方式和第五实施方式的横截面侧视图,其图解了根据金属连线层之间距离的改变造成的外覆层的台阶差的像素电极的台阶差的改变;

[0040] 图7 (a) 是照片,其显示由于从有机发光显示设备的比较实施方式反射的光造成的颜色的感知,并且图7 (b) 是照片,其显示由于从根据本发明的原理构建的有机发光显示设备的实施方式反射的光造成的颜色的感知;

[0041] 图8是根据本发明的原理构建的有机发光显示设备的第六实施方式的横截面侧视图,横截面是沿着图1的线I1-I1' 截取的;

[0042] 图9是图1的区域PX1的放大片段视图,其强调了与图2不同的特征;

[0043] 图10是沿着图9的线I3-I3' 截取的横截面侧视图并且强调了与对等图4不同的特征;

[0044] 图11是根据本发明的原理构建的有机发光显示设备的像素的示意性电路图;

[0045] 图12是在图11的有机发光显示设备的运行过程中使用的各种信号的示例性实施方式的视图;

[0046] 图13是图11的有机发光显示设备的像素的示意性平面图;

[0047] 图14是与图13的有机发光显示设备的其他要素分开的半导体层的局部示意性平面图;

[0048] 图15是与图13的有机发光显示设备的其他要素分开的栅极导体和半导体层的局部示意性平面图;

[0049] 图16是与图13的有机发光显示设备的其他要素分开的数据导体的局部示意性平面图;

[0050] 图17是与图13的有机发光显示设备的其他要素分开的第k个像素电极、第m个数据线和驱动电压线的示意性平面图;

[0051] 图18是沿着图13的线II-II' 截取的横截面侧视图；

[0052] 图19是与图13的有机发光显示设备的其他要素分开的第k个像素电极、第m个数据线和驱动电压线的示意性平面图，并且强调了与图17不同的特征；

[0053] 图20是沿着图13的线II-II' 截取的横截面侧视图，并且强调了与图18不同的特征；

[0054] 图21是根据本发明的原理构建的有机发光显示设备的第七实施方式的像素的示意性平面图；

[0055] 图22是与图21有机发光显示设备的其他要素分开的半导体层的局部示意性平面图；

[0056] 图23是与图21有机发光显示设备的其他要素分开的栅极导体和半导体层的局部示意性平面图；

[0057] 图24是与图21的有机发光显示设备的其他要素分开的，除了图23的要素之外的第一接触孔和第二接触孔的局部示意性平面图；

[0058] 图25是与图21的有机发光显示器的其他要素分开的，图24的要素之外的连接电极的局部示意性平面图；

[0059] 图26是与图21的有机发光显示器的其他要素分开的，图25的要素之外的数据导体和第k个像素电极的局部示意性平面图；

[0060] 图27是与图21有机发光显示设备的其他要素分开的，第k个像素电极、第m个数据线和连接电极的示意性平面图；

[0061] 图28是沿着图21的线III1-III1' 和III2-III2' 截取的断裂横截面侧视图；

[0062] 图29是根据本发明的原理构建的有机发光显示设备选择的要素的平面图；和

[0063] 图30是强调不同点的图29中显示的要素的平面图。

[0064] 发明详述

[0065] 在下述说明书中，为了阐释的目的，阐释了许多具体细节以便提供各种示例性实施方式的完整理解。但是，显而易见在没有这些具体细节的情况下或以一个或多个等同布置的情况下可实施各种示例性实施方式。在其他情况下，熟知的结构和设备以块图形式显示，以便避免不必要地混淆各种示例性实施方式。

[0066] 在附图中，为了清楚和描述的目的，层、膜、板、区域等的尺寸和相对尺寸可被放大。而且，相同的参考数值表示相同的要素。

[0067] 当要素或层被称为在另一要素或层“之上”、与另一要素或层“连接”或与另一要素或层“结合”时，其可直接在另一要素或层之上、与另一要素或层连接或与另一要素或层结合，或者可存在中间要素或层。但是，当要素或层被称为直接在另一要素或层“之上”、直接与另一要素或层“连接”或直接与另一要素或层“结合”时，则不存在中间要素或层。为了公开的目的，“X、Y和Z的至少一个”和“选自X、Y和Z中的至少一个”可解释为仅仅X、仅仅Y、仅仅Z，或X、Y和Z中两个或更多的任何组合，比如，例如，XYZ、XYX、YZ和ZZ。遍及全文，相同的数值指示相同的要素。如本文所使用，术语“和/或”包括相关列举项中的任何一个或者一个或多个所有组合。

[0068] 尽管本文使用术语第一、第二等描述各种要素、组件、区域、层和/或部分，但是这些要素、组件、区域、层和/或部分不应受这些术语的限制。这些术语用于区分一个要素、组

件、区域、层和/或部分与另一个要素、组件、区域、层和/或部分。因此,下面讨论的第一要素、组件、区域、层,和/或部分也可称为第二要素、组件、区域、层,和/或部分,而不背离本公开的教导。

[0069] 空间相对术语,比如“在……下方(beneath)”、“在……之下(below)”、“下方(lower)”、“在……之上(above)”、“上方(upper)”等,在本文中可用于描述性的目的,并且从而,描述附图中阐释的一个要素或特征与另一个要素或特征的关系。空间相关术语旨在包括附图中描述的定向之外使用、操作和/或制造的装置的不同定向。例如,如果将附图中的装置翻转,描述为在其他要素或特征“下方”或“之下”的要素将会定向为在其他要素或特征“之上”。因此,示例性术语“在……之下”可包括在……之下和在……之上的两种定向。此外,装置可以以其他方式定向(例如,旋转90度或以其他定向),并且,这样,相应地解释本文使用的空间相对描述符号。

[0070] 本文使用的术语是为了描述具体实施方式的目的并且不旨在是限制性的。如本文所使用,单数形式,“一个(a)”、“一个(an)”和“所述(the)”也旨在包括复数形式,除非上下文明确另外指出。而且,术语“包括(comprises)”、“包括(comprising)”、“包含(includes)”和/或“包含(including)”当在本说明书中使用,指存在所叙述的特征、整数、步骤、操作、要素、组件和/或其组合,但是不排除存在或增加一个或多个其他特征、整数、步骤、操作、要素、组件和/或其组合。

[0071] 本文参考作为理想示例性实施方式和/或中间结构的示意图的局部示图,描述了各种示例性实施方式。这样,可以预见由于例如制造技术和/或公差而造成的示意图的形状的偏差。因此,本文公开的示例性实施方式不应解释为限于具体阐释的区域的形状,而是解释为包括由于例如制造而造成的形状的偏差。例如,阐释为矩形的插入区域在其边缘通常具有圆形或弯曲的特征和/或插入浓度的梯度而不是从插入区域至非插入区域的二元改变。同样地,通过插入形成的埋藏区域可导致埋藏区域和发生插入的表面之间区域中的一些插入。因此,附图中阐释的区域本质上是示意性的并且它们的形状不旨在阐释设备的区域的实际形状并且不旨在是限制性的。

[0072] 除非以其他方式定义,否则本文使用的所有术语(包括技术和科学术语)具有本公开所属领域普通技术人员所理解的含义。术语,比如在常用词典中定义的那些应解释为具有与它们在相关领域的背景中的含义相同的含义并且不以理想化的或过度形式意义来解释,除非本文明确地如此定义。

[0073] 下文,将参考附图描述示例性实施方式。

[0074] 参考图1,根据实施方式的有机发光显示设备可包括包含第一栅极线和第二栅极线GL1和GL2的多条栅极线;包括第一至第三数据线DL1至DL3的多条数据线;多条驱动电压线ELVDDL;以及包括第一至第五像素PX1至PX5的多个像素。下面将基于第一像素PX1进行描述。

[0075] 第一像素PX1可与第一栅极线GL1、第一数据线DL1和驱动电压线ELVDDL电连接。第一栅极线GL1可在第一方向d1上延伸。第一数据线DL1可在与第一方向d1不同的第二方向d2上延伸。驱动电压线ELVDDL可在第二方向d2上延伸。驱动电压线ELVDDL可大体上与第一数据线DL1平行延伸。第一方向d1可与第二方向d2垂直。在图1中,第一方向d1是行方向,和第二方向d2是列方向。

[0076] 第一像素PX1可包括第一开关设备ST1、第二开关设备DT1和第一电容器C1。

[0077] 第一开关设备ST1可与第一栅极线GL1、第一数据线DL1和第二开关设备DT1电连接。在一个实施方式中,第一开关设备ST1可以是三终端设备,比如薄膜晶体管(TFT)。下面将作为例子描述第一开关设备ST1是TFT的情况。

[0078] 第一开关设备ST1可包括与第一栅极线GL1电连接的第一栅电极GE1、与第一数据线DL1电连接的第一源电极SE1,以及与第二开关设备DT1的第二栅电极GE2电连接的第一漏电极DE1。

[0079] 第二开关设备DT1可包括与第一开关设备ST1的第一漏电极DE1电连接的第二栅电极GE2、与驱动电压线ELVDDL电连接的第二源电极SE2,以及与第一像素电极PE1电连接的第二漏电极DE2。

[0080] 第一电容器C1可具有与第一开关设备ST1的第一漏电极DE1电连接的第一电极C1a和与驱动电压线ELVDDL电连接的第二电极C1b。

[0081] 第一开关设备ST1可通过从第一栅极线GL1接收的信号打开,以为第一电容器C1提供从第一数据线DL1接收的数据信号。第一电容器C1可被数据信号的电压和从驱动电压线ELVDDL接收的驱动电压之间的差充电。第二开关设备DT1可根据为第一电容器C1充电的电压,控制从驱动电压线ELVDDL提供给第一像素电极PE1的驱动电流的量。

[0082] 即,第一开关设备ST1可以是开关晶体管,并且第二开关设备DT1可以是驱动晶体管。

[0083] 参考图2,第一数据线DL1和驱动电压线ELVDDL可大体上在相同的方向,即,在第二方向d2上延伸。另外,第一数据线DL1和驱动电压线ELVDDL彼此绝缘。第一像素电极PE1与第一数据线DL1和驱动电压线ELVDDL重叠。当两个要素彼此重叠时,意思是两个要素设置在彼此的上方和下方,以在下基板110之上彼此垂直重叠(见图3)。

[0084] 第一像素电极PE1可与第一导线和第二导线重叠。这里,第一导线的实施方式可以是第一数据线DL1,并且第二导线的实施方式可以是驱动电压线ELVDDL。下面将作为例子描述第一导线是第一数据线DL1并且第二导线是驱动电压线ELVDDL的情况。

[0085] 第一像素电极PE1可在空间上被第一数据线DL1和驱动电压线ELVDDL分开。这稍后将参考图8描述。第一数据线DL1和驱动电压线ELVDDL之间的距离L1可大于10 μ m。两条相邻线之间的距离在本文定义为从一条线的一侧至面向第一条线该侧的另一条线的一侧的最短距离。

[0086] 参考图3,下基板110可以是绝缘基板。下基板110可以是玻璃基板、石英基板、陶瓷基板或塑料基板。在一个实施方式中,下基板110可以是可被弯曲、折叠或卷绕的柔性基板。在该情况下,下基板110可由但不限于聚酰亚胺制造。

[0087] 缓冲层120可设置在下基板110上。缓冲层120可防止杂质元素的渗透并且使表面平整。在一个实施方式中,缓冲层120可包括氮化硅(SiN_x)层、二氧化硅(SiO₂)层和氮氧化硅(SiO_xN_y)层中的任何一层。取决于下基板110的类型、加工条件等,可省略缓冲层120。

[0088] 包括第一半导体图案SA1和第二半导体图案DA1的半导体层可设置在缓冲层120上。第一半导体图案SA1可与第一源电极SE1、第一漏电极DE1和第一栅电极GE1一起形成第一开关设备ST1。第二半导体图案DA1可与第二源电极SE2、第二漏电极DE2和第二栅电极GE2一起形成第二开关设备DT1。在一个实施方式中,第一半导体图案SA1和第二半导体图案DA1

的每一个可由或无定形硅、多晶硅、单晶硅和低温多晶硅中的一种或至少两种的混合物制造。在一个实施方式中,第一半导体图案SA1和第二半导体图案DA1中的每一个可包括氧化物半导体。

[0089] 第一绝缘层130可设置在半导体层上。在一个实施方式中,第一绝缘层130可以是栅极绝缘层。第一绝缘层130可由无机绝缘材料比如氧化硅(SiO_x)和氮化硅(SiN_x)和有机绝缘材料比如苯并环丁烯(BCB)、丙烯酸材料和聚酰亚胺中的任何一种或一种或多种的混合物制造。

[0090] 包括第一栅极线GL1、第二栅极线GL2、第一栅电极GE1、第二栅电极GE2和第一电容器C1的第一电极C1a的栅极导体可设置在第一绝缘层130上。第一栅电极GE1可从第一栅极线GL1延伸并且与第一半导体图案SA1重叠。第二栅电极GE2可从第二栅极线GL2延伸并且与第二半导体图案DA1重叠。第一电容器C1的第一电极C1a可至少部分与第一电容器C1的第二电极C1b重叠,这将稍后描述。因此,第一电容器C1的第一电极C1a可与第一电容器C1的第二电极C1b电容性连接。栅极导体可包括基于铝(Al)的金属,包括铝合金;基于银(Ag)的金属,包括银合金;基于铜(Cu)的金属,包括铜合金;基于钼(Mo)的金属包括钼合金;铬(Cr);钛(Ti)和钽(Ta)中的一种或多种。

[0091] 第二绝缘层140可设置在栅极导体上。第二绝缘层140可由无机绝缘材料比如氧化硅(SiO_x)和氮化硅(SiN_x)和有机绝缘材料比如苯并环丁烯(BCB)、丙烯酸材料和聚酰亚胺中的任何一种或一种或多种的混合物制造。

[0092] 包括第一数据线DL1、第二数据线DL2、第三数据线DL3、驱动电压线ELVDDL、第一源电极SE1、第一漏电极DE1、第二源电极SE2、第二漏电极DE2和第一电容器C1的第二电极C1b的数据导体可设置在第二绝缘层140上。第一源电极SE1和第一漏电极DE1可彼此分开地设置在第二绝缘层140上,并且可与第一半导体图案SA1重叠。第二源电极SE2和第二漏电极DE2可彼此分开地设置在第二绝缘层140上,并且可与第二半导体图案DA1重叠。数据导体可包括金属、合金、金属氮化物、导电金属氮化物和透明导电材料中的一种或多种。在一个实施方式中,数据导体可具有单层结构或多层结构,其由镍(Ni)、钴(Co)、钛(Ti)、银(Ag)、铜(Cu)、钼(Mo)、铝(Al)、铍(Be)、铌(Nb)、金(Au)、铁(Fe)、硒(Se)和钽(Ta)中的一种或多种组成。另外,源电极SE和漏电极DE中的每一种可由上述金属中的任何一种和选自钛(Ti)、锆(Zr)、钨(W)、钽(Ta)、铌(Nb)、铂(Pt)、铪(Hf)、氧(O)和氮(N)中的一种或多种元素的合金制造。

[0093] 外覆层150可设置在数据导体上。外覆层150消除了台阶差,从而提高了第一像素电极PE1和第一有机发光层EL1的发光效率。在一个实施方式中,外覆层150可包括有机材料。例如,外覆层150可包括聚酰亚胺、聚丙烯酰类(polyacryl)和聚硅氧烷中的任何一种或多种。可在外覆层150中形成暴露至少一部分第二漏电极DE2的接触孔CNT。

[0094] 第一像素电极PE1可设置在外覆层150上。第一像素电极PE1可与被接触孔CNT暴露的第二漏电极DE2电连接。即,第一像素电极PE1可以是阳极,其是空穴注入电极。在一个实施方式中,第一像素电极PE1可由透明导电材料,比如氧化铟锡(ITO)或氧化铟锌(IZO)或反射金属比如铝、银、铬或其合金制造。

[0095] 辅助线AL可设置在外覆层150上。即,辅助线AL可设置在与第一像素电极PE1相同的层上,但是可与第一像素电极PE1绝缘。换句话说,辅助线AL和第一像素电极PE1可通过相

同的掩模工艺形成。在一个实施方式中,辅助线AL可以是初始化电压线,其为第二开关设备DT1提供初始化电压。辅助线AL可通过另一开关设备与第二开关设备DT1电连接。

[0096] 辅助线AL不用必须设置在外覆层150上并且可设置在另一层上,这取决于其与其他要素的关系。另外,辅助线AL不限于初始化电压线并且也可以是防止电流泄漏的旁路线或信号线。此外,可以省略辅助线AL。

[0097] 像素限定层160可设置在第一像素电极PE1上。像素限定层160暴露了一部分第一像素电极PE1。像素限定层160可由树脂比如聚丙烯酸酯树脂、聚酰亚胺等制造。

[0098] 第一有机发光层EL1可设置在第一像素电极PE1和像素限定层160上。更具体而言,第一有机发光层EL1可设置在被像素限定层160暴露的第一像素电极PE1上。第一有机发光层EL1可包括小分子量有机材料或聚合物有机材料。在一个实施方式中,第一有机发光层EL1可包括空穴注入层、空穴传输层、发光层、电子传输层和电子注入层中的一层或多层。

[0099] 公共电极CE可设置在第一有机发光层EL1和像素限定层160上。在一个实施方式中,公共电极CE可形成透反射层。更具体而言,公共电极CE可包括镁(Mg)、银(Ag)、钙(Ca)、锂(Li)、铬(Cr)、铝(Al)、铜(Cu)、ITO、IZO和ZNO中的至少一种。公共电极CE可以由不同材料制造的单层或多层。公共电极CE可以是阴极,其是电子注入电极。但是,公共电极CE不限于阴极。即,取决于驱动方法和配置结构,第一像素电极PE1可以是阴极,并且公共电极CE可以是阳极。

[0100] 图4中显示的结构可结合设置在第一像素电极PE1上的其他要素,比如公共电极CE实施,如本文其他地方显示和描述。

[0101] 参考图4,第一数据线DL1可设置在与驱动电压线ELVDDL相同的层上并且可与驱动电压线ELVDDL绝缘。第一数据线DL1和驱动电压线ELVDDL可与第一像素电极PE1重叠。第一数据线DL1和驱动电压线ELVDDL之间的距离L1可大于约10 μ m。但是,为了使两条线之间的耦合现象最小化,并且出于本文其他地方描述的其他原因,第一数据线DL1和驱动电压线ELVDDL之间的距离L1可小于约10 μ m。下文,为了方便两条线之间的距离L1在本文描述为约5至约10 μ m。

[0102] 外覆层150可具有第一厚度h1和第二厚度h2。外覆层150的第一厚度h1是第一像素区域GA1中从第二绝缘层140的上表面至外覆层150的上表面的最小距离。在图4中,因为第一数据线DL1和驱动电压线ELVDDL设置在第二绝缘层140上,所以外覆层150的第一厚度h1是基于第二绝缘层140的上表面来定义的。但是,当第一数据线DL1和驱动电压线ELVDDL设置在下基板110上时,外覆层150的第一厚度h1可基于下基板110的上表面来定义。图5(a)、图5(b)、图6(a)和图6(b)是这种实施方式的例子。

[0103] 外覆层150的第二厚度h2是第一像素区域GA1中从第二绝缘层140的上表面至外覆层150的上表面的最大距离。即,外覆层150的第二厚度h2可定义为从驱动电压线ELVDDL的下表面至外覆层150的上表面的最大距离。外覆层150的第二厚度h2也可定义为从第一数据线DL1的下表面至外覆层150的上表面的最大距离。

[0104] 第一像素区域GA1中外覆层150的台阶差h3定义为外覆层150的第一厚度h1和第二厚度h2之间的差并且可以是约70nm或更小。外覆层150的第一厚度h1可以是约1.5 μ m至2.0 μ m。不将外覆层150的第二厚度h2限于具体的厚度,只要外覆层150的台阶差h3是约70nm或更小。

[0105] 现将参考图5更详细描述两个电极之间的距离和外覆层的台阶差之间的关系。

[0106] 第一电极2、第二电极3、第三电极5和第四电极6包括导电材料并且彼此绝缘。第一和第二外覆层4和7包括有机材料。第一外覆层4设置在第一电极2和第二电极3上。第二外覆层7设置在第三电极5和第四电极6上。这里,假定第一至第四电极2、3、5和6具有相同的厚度。

[0107] 参考图5(a),第一外覆层4可具有第一厚度 he_1 和第二厚度 he_2 。第一外覆层4的第一厚度 he_1 是第二像素区域GA2中从基板1至第一外覆层4的上表面的最小距离。第一外覆层4的第二厚度 he_2 是第二像素区域GA2中从基板1至第一外覆层4的上表面的最大距离。虽然第一外覆层4的第二厚度 he_2 是基于第二电极3的下表面来定义的,但是也可基于第一电极2的下表面来定义。

[0108] 第一外覆层4的第一厚度 he_1 和第二厚度 he_2 彼此不同。更具体而言,在设置第一电极2或第二电极3的区域中的第一外覆层4的厚度(即,第二厚度 he_2)大于没有设置第一电极2或第二电极3的区域中的第一外覆层4的厚度(即,第一厚度 he_1)。第一外覆层4中的这种厚度差可根据第一电极2或第二电极3的厚度而改变。

[0109] 参考图5(b),第二外覆层7可具有第三厚度 he_3 和第四厚度 he_4 。第二外覆层7的第三厚度 he_3 是第三像素区域GA3中从基板1至第二外覆层7的上表面的最小距离。第二外覆层7的第四厚度 he_4 是第三像素区域GA3中从基板1至第二外覆层7的上表面的最大距离。虽然第二外覆层7的第四厚度 he_4 是基于第四电极6的下表面来定义的,但是也可基于第三电极5的下表面来定义。

[0110] 第二外覆层7的第三厚度 he_3 和第四厚度 he_4 彼此不同。如上所述,第四厚度 he_4 大于第三厚度 he_3 。

[0111] 第一电极2和第二电极3之间的距离 p_1 大于第三电极5和第四电极6之间的距离 p_2 。因此,定义为第一厚度 he_1 和第二厚度 he_2 之间的差的绝对值的第一台阶差 st_1 大于定义为第三厚度 he_3 和第四厚度 he_4 之间的差的绝对值的第二台阶差 st_2 。

[0112] 即,两个电极之间的距离越大,外覆层的台阶差越大。

[0113] 现将参考图6更详细描述外覆层的台阶差和像素电极的台阶差。图6(a)图解了添加至图5(a)的像素电极PEa,并且图6(b)图解了添加至图5(b)的像素电极PEb。

[0114] 参考图5和6,像素电极PEa设置在第一外覆层4上。像素电极PEb设置在第二外覆层7上。这里,因为第一外覆层4的第一台阶差 st_1 大于第二外覆层7的第二台阶差 st_2 ,所以设置在第二外覆层7上的像素电极PEb比设置在第一外覆层4上的像素电极PEa具有更小的台阶差。在图6中,像素电极的台阶差指从像素电极的下表面的最低区域至像素电极的上表面的最高区域的距离。这可基本上与外覆层的台阶差相同。

[0115] 即,设置在基板上的两个电极之间的距离的增加则增加了外覆层的台阶差,从而增加了设置在外覆层上的像素电极的台阶差。

[0116] 回头参考图4,第一数据线DL1和驱动电压线ELVDDL之间的距离 L_1 可以是约 $5\mu m$ 至 $10\mu m$ 。外覆层150的第一厚度 h_1 可以是约 $1.5\mu m$ 至 $2.0\mu m$ 。定义为外覆层150的第一厚度 h_1 和第二厚度 h_2 之间的差的外覆层150的台阶差 h_3 可以是约70nm或更小。因此,设置在外覆层150上的第一像素电极PE1的台阶差也可以是约70nm或更小。结果,第一像素电极PE1可具有均匀的平整度。不将外覆层150的第二厚度 h_2 限于具体的厚度,只要外覆层150的台阶差 h_3

是约70nm或更小。

[0117] 外覆层150的台阶差h3也可定义为下基板110和第一像素电极PE1之间的距离。即，因为在图4中在下基板110以及第一数据线DL1和驱动电压线ELVDDL之间设置了不同的要素，所以基于第二绝缘层140描述外覆层150的台阶差h3。但是，外覆层150的台阶差h3也可如图6中基于下基板110来定义。

[0118] 更具体而言，外覆层150的台阶差h3可定义为从下基板110的上表面至第一像素电极PE1的下表面的最小距离和从下基板110的上表面至第一像素电极PE1的下表面的最大距离之间的差。这里，从下基板110的上表面至第一像素电极PE1的下表面的最小距离和从下基板110的上表面至第一像素电极PE1的下表面的最大距离之间的差是约70nm或更小。

[0119] [表1]

[0120]

线之间的距离 (μm)	外覆层的台阶差 (nm)
5.0	42.9
15.0	189.7
20.0	253.7

[0121] 表1显示了在外覆层150具有约1.5nm厚度的情况下，外覆层150的台阶差 (nm) 如何根据线之间的距离 (μm) 而变化。

[0122] 参考表1，当线之间的距离超过大约小于15μm的值时，外覆层150的台阶差超过70nm。在该情况下，出现反射的颜色的非期望分离。另一方面，当线之间的距离是5μm时，外覆层150的台阶差小于70nm。因此，通过保持线之间更短的允许距离，可改善包括第一像素PX1的多个像素中由于外部光造成的颜色分离现象。

[0123] 即，在根据实施方式的有机发光显示设备中，通过第一像素电极PE1重叠的第一数据线DL1和驱动电压线ELVDDL之间的距离是约5μm至10μm，并且外覆层150的厚度是约1.5μm至2.0μm。所以，外覆层150的台阶差h3可以是约70nm或更小，并且因此，设置在外覆层150上的第一像素电极PE1的台阶差可以是约70nm或更小。结果，第一像素电极PE1可具有均匀的平整度。因此，可改善包括第一像素PX1的多个像素中由于外部光造成的颜色分离现象，其接着，改善反射的颜色的分离。此外，因为根据本发明的原理构建的有机发光显示设备可省略防止外部光传入所需要的偏光板，所以可节省由该板造成的生产成本。

[0124] 图7 (a) 的比较实施例中外覆层的厚度与图7 (b) 本发明实施方式中外覆层的厚度相同。但是，图7 (a) 的比较实施方式中通过像素电极重叠的两条导线之间的距离超过10μm而图7 (b) 的实施方式中通过像素电极重叠的两条导线之间的距离是10μm或更小。

[0125] 参考图7 (a)，在根据比较实施例的有机发光显示设备的第一区域G1中，可出现反射的外部光的颜色分离现象。另一方面，参考图7 (b)，根据本发明的原理构建的有机发光显示设备在第二区域G2中具有改善的反射的颜色的分离，所述第二区域G2处在与第一区域G1的位置类似的位置。

[0126] 图4中显示的结构可结合设置在第一像素电极PE1上的其他要素比如公共电极CE、黑底BM等实施，如本文其他地方描述。

[0127] 参考图8，封装层170可设置在公共电极CE上。封装层170可保护有机发光显示设备免遭外来物质或外部空气的影响。封装层170可由丙烯酸树脂、环氧树脂、聚酰亚胺、聚乙

烯、硅化合物、金属氧化物、金属氮化物和金属碳化物中的任何一种或多种制造。但是,这仅仅是例子,并且封装层170的类型不限于上面的例子。另外,封装170可以是由例如有机层和可选地堆叠的无机层组成的单层或多层。

[0128] 第三绝缘层180可设置在封装层170上。第三绝缘层180可由无机物或有机物制造。可省略第三绝缘层180。

[0129] 黑底BM可设置在第三绝缘层180上。黑底BM可吸收至少部分外部光或有机发光显示设备内部反射的至少部分外部光,从而防止外部光影响有机发光显示设备的显示质量。在一个实施方式中,黑底BM可由包含有机物或铬的金属材料制造。

[0130] 颜色滤光片CF可设置在设有黑底BM的一部分第三绝缘层180上。颜色滤光片CF可吸收至少部分外部光或有机发光显示设备内部反射的至少部分外部光,从而防止外部光影响有机发光显示设备的显示质量。吸收光的这种性质可称为光敏性。因此,颜色滤光片CF可以是光敏的。

[0131] 在一个实施方式中,颜色滤光片CF可与包括第一有机发光层EL1的多个有机发光层重叠。颜色滤光片CF可以是红色滤光片、绿色滤光片和蓝色滤光片中的一种。颜色滤光片CF的颜色可对应于与颜色滤光片CF重叠的有机发光层的显示颜色。因此,可改善图像分辨率。

[0132] 颜色滤光片CF的颜色也可能不同于与颜色滤光片CF重叠的有机发光层的显示颜色。另外,所有的颜色滤光片CF可具有相同的颜色。此外,可在形成颜色滤光片CF之后形成黑底BM。

[0133] 设置在封装层170上的黑底BM和/或颜色滤光片CF可防止外部光影响显示质量。因此,可省略偏光板。偏光板的省略可节省产品成本或降低产品厚度。

[0134] 参考图9和图10,第一像素电极PEk可包括第一区域PEa、第二区域PEkb和第三区域PEkc。第一区域PEka可设置在第一数据线DL1的一侧,并且第二区域PEkb可设置在第一数据线DL1的另一侧和驱动电压线ELVDDL的一侧上。第三区域PEkc可设置在驱动电压线ELVDDL的另一侧上。

[0135] 即,第一数据线DL1可设置在第一区域PEka和第二区域PEkb之间,并且驱动电压线ELVDDL可设置在第二区域PEkb和第三区域PEkc之间。这里,第一区域PEka的宽度W1、第二区域PEkb的宽度W2和第三区域PEkc的宽度W3可基本上相同。即,第一像素电极PEk可被第一数据线DL1和驱动电压线ELVDDL分成具有相同宽度的第一至第三区域PEka至PEkc。

[0136] 第一像素电极PEk可进一步包括设置在第一区域PEka和第二区域PEkb之间的第四区域PEkd和设置在第二区域PEkb和第三区域PEkc之间的第五区域PEke。

[0137] 外覆层150可具有第三至第五厚度h4至h6。

[0138] 外覆层150的第三厚度h4定义为从第二绝缘层140的上表面至第一区域PEka的最小距离。这里,因为第一区域PEka的宽度W1基本上等于第二区域PEkb的宽度W2和第三区域PEkc的宽度W3中的每一个,所以外覆层150的第三厚度h4也定义为从第二绝缘层140的上表面至第二区域PEkb或第三区域PEkc的最小距离。

[0139] 外覆层150的第四厚度h5定义为从第二绝缘层140的上表面至第四区域PEkd的最大距离。即,外覆层150的第四厚度h5是从第一数据线DL1的下表面至外覆层150的上表面的最大距离。外覆层150的第五厚度h6定义为从第二绝缘层140的上表面至第五区域PEke的最

大距离。外覆层150的第五厚度 h_6 也可定义为从驱动电压线ELVDDL的下表面至外覆层150的上表面的最大距离。

[0140] 外覆层150的第四厚度 h_5 和第五厚度 h_6 可以相同或不同。

[0141] 第一数据线DL1和驱动电压线ELVDDL之间的距离可基本上等于第二区域PEkb的宽度 W_2 。第二区域PEkb的宽度 W_2 可以是约 $5\mu\text{m}$ 至 $10\mu\text{m}$ 。

[0142] 定义为第三厚度 h_4 和第四厚度 h_5 之间的差的外覆层150的第一台阶差 h_7 是约70nm或更小。另外,定义为第三厚度 h_4 和第五厚度 h_6 之间的差的外覆层150的第二台阶差 h_8 可以是约70nm或更小。外覆层150的第三厚度 h_4 可以是约 $1.5\mu\text{m}$ 至 $2.0\mu\text{m}$ 。不将外覆层150的第四厚度 h_5 和第五厚度 h_6 限于任何具体的厚度,只要第一台阶差 h_7 和第二台阶差 h_8 是约70nm或更小。

[0143] 外覆层150的第一台阶差 h_7 和第二台阶差 h_8 可根据第一数据线DL1和驱动电压线ELVDDL的厚度、宽度等而改变,但是二者都可以是约70nm或更小。

[0144] 所以,设置在外覆层150上的第一像素电极PEk在所有区域中可具有约70nm或更小的台阶差。因此,可改善包括第一像素PX1的多个像素中由于外部光造成的颜色分离现象。

[0145] 参考图11,将省略上面参考图1至10描述的要素和特征的冗余描述。另外,为了易于描述,将作为例子描述与数据线和栅极线电连接的第 k 个像素PXk(其中 k 是1或更大的自然数)。

[0146] 参考图11,根据实施方式,第 k 个像素PXk可包括第一至第七晶体管T1至T7、储存电容器Cst和有机发光二极管OLED。

[0147] 第一晶体管T1可具有与储存电容器Cst的第一电极电连接的栅电极和与驱动电压线电连接的源电极,所述驱动电压线经第五晶体管T5提供驱动电压ELVDD。另外,第一晶体管T1可具有漏电极,其经第六晶体管T6与有机发光二极管OLED的第一电极电连接。第一晶体管T1可根据稍后描述的第二晶体管T2的开关操作接收数据信号DATA并且为有机发光二极管OLED的第一电极(例如,阳极)提供数据信号DATA。即,第一晶体管T1可以是驱动晶体管。

[0148] 第二晶体管T2可具有与提供第一栅极信号GW的第一栅极线电连接的栅电极以及与提供数据信号DATA的数据线电连接的源电极。第二晶体管T2可具有与第一晶体管T1的源电极电连接的漏电极。另外,第二晶体管T2的漏电极可经第五晶体管T5与提供驱动电压ELVDD的驱动电压线电连接。第二晶体管T2可通过第一栅极信号GW打开,以为第一晶体管T1的源电极提供数据信号DATA。即,第二晶体管T2可以是开关晶体管。

[0149] 第三晶体管T3可具有与提供第一栅极信号GW的第一栅极线电连接的栅电极以及与第一晶体管T1的漏电极电连接的源电极。另外,第三晶体管T3的源电极可经第六晶体管T6与有机发光二极管OLED的第一电极电连接。第三晶体管T3的漏电极可与储存电容器Cst的第一电极、第四晶体管T4的漏电极和第一晶体管T1的栅电极电连接。第三晶体管T3可通过第一栅极信号GW打开,以连接第一晶体管T1的栅电极和漏电极,从而二极管连接第一晶体管T1。即,第三晶体管T3可以是补偿晶体管。

[0150] 第四晶体管T4可具有与提供第二栅极信号GI的第二栅极线电连接的栅电极以及与提供初始化电压VINT的初始化电压线电连接的源电极。第四晶体管T4的漏电极可与储存电容器Cst的第一电极、第三晶体管T3的漏电极和第一晶体管T1的栅电极电连接。这里,第

二栅极线可以是第一栅极线之前的栅极线。即,可在第二栅极信号GI之前,为第k个像素PXk提供第一栅极信号GW。提供第一栅极信号GW的时间段不与提供第二栅极信号GI的时间段重叠。这将在下面结合图12更详细地描述。第四晶体管T4可通过第二栅极信号GI打开,以为第一晶体管T1的栅电极提供初始化电压VINT,从而使第一晶体管T1的栅电极初始化。即,第四晶体管T4可以是初始化晶体管。

[0151] 第五晶体管T5可具有与提供发射控制信号Em的发射控制线电连接的栅电极以及提供驱动电压ELVDD的驱动电压线电连接的源电极。第五晶体管T5可具有与第一晶体管T1的源电极和第二晶体管T2的漏电极电连接的漏电极。

[0152] 第六晶体管T6可具有与提供发射控制信号Em的发射控制信号电连接的栅电极以及第一晶体管T1的漏电极和第三晶体管T3的源电极电连接的源电极。第六晶体管T6可具有与有机发光二极管OLED的第一电极电连接的漏电极。

[0153] 第五晶体管和第六晶体管T5和T6可通过发射控制信号Em同时打开。第五晶体管T5可通过发射控制信号Em打开,以为第一晶体管T1的源电极提供驱动电压ELVDD。第六晶体管T6可与第五晶体管T5同时打开。因此,发射电流 I_{oIed} 可流至有机发光二极管OLED的第一电极。即,第五晶体管T5可以是操作控制晶体管,并且第六晶体管T6可以是发射控制晶体管。

[0154] 第七晶体管T7可具有与提供第三栅极信号GB的第三栅极线电连接的栅电极以及第六晶体管T6的漏电极和有机发光二极管OLED的第一电极电连接的源电极。另外,第七晶体管T7可具有与传送初始化电压VINT的初始化电压线和第四晶体管T4的源电极电连接的漏电极。这里,第三栅极信号GB可以是旁路信号。在一个实施方式中,第三栅极信号GB可具有与第二栅极信号GI相同的驱动时间段。当第二栅极信号GI和第三栅极信号GB具有相同的驱动时间段时,它们可从一条栅极线提供。即,第七晶体管T7可以是旁路晶体管。

[0155] 储存电容器Cst的第二电极可与驱动电压线电连接。有机发光二极管OLED的第二电极可与共电压ELVSS电连接。这里,有机发光二极管OLED的第二电极可以是阴极。有机发光二极管OLED可响应从第一晶体管T1接收的驱动电流 I_d 而发光。也应显而易见,有机发光二极管OLED的组成部分可包括本文其他地方描述的至少一个像素电极和有机发光层。

[0156] 参考图12,根据实施方式,在第一至第七晶体管T1至T7中,栅极导通电压可处在低水平,并且栅极截止电压可处在高水平。另外,第三栅极信号GB可具有与第二栅极信号GI相同的波形。

[0157] 参考图11和12,如下操作图11的有机发光显示设备。

[0158] 在第一时间段P1中,当第一栅极信号GW处在高水平并且发射控制信号Em处在高水平时,第二栅极信号GI从高水平过传递至低水平。

[0159] 在该情况下,第四晶体管和第七晶体管T4和T7可在第二晶体管、第三晶体管、第五晶体管和第六晶体管T2、T3、T5和T6被关闭的情况下打开。因此,可经打开的第四晶体管T4为第一晶体管T1的栅电极提供初始化电压VINT。所以,第一晶体管T1的栅电极可被初始化至初始化电压VINT。另外,可经打开的第七晶体管T7为有机发光二极管OLED的第一电极提供初始化电压VINT。所以,有机发光二极管OLED的第一电极可被初始化为初始化电压VINT。

[0160] 在第二时间段P2中,第一栅极信号GW从高水平传递至低水平,并且第二栅极信号和第三栅极信号GI和GB从低水平传递至高水平。另外,发射控制信号Em保持在高水平。

[0161] 因此,第二晶体管和第三晶体管T2和T3被打开,并且第四晶体管和第七晶体管T4

和T7被关闭。在该情况下,随着第二晶体管T2被打开,为第一晶体管T1的源电极提供数据信号DATA。另外,随着第三晶体管T3被打开,第一晶体管T1是二极管连接的。第一晶体管T1的源电极和漏电极之间的电流,以及漏电极和栅电极的电压水平发生变化,直到第一晶体管T1的源电极和漏电极之间的电压差等于第一晶体管T1的阈值电压的绝对值。然后,将从数据信号DATA的电压水平减去第一晶体管T1的阈值电压的绝对值获得的补偿电压提供给第一晶体管T1的栅电极。

[0162] 将补偿电压施加至储存电容器Cst的第一电极,并且将驱动电压ELVDD施加至储存电容器Cst的第二电极。因此,对应于补偿电压和驱动电压ELVDD之间的差的电荷积聚在储存电容器Cst中。

[0163] 在第三时间段P3中,在第一栅极信号、第二栅极信号和第三栅极信号GW、GI和GB处在高水平的情况下,发射控制信号Em从高水平传递至低水平。

[0164] 因此,在第二晶体管、第三晶体管、第四晶体管和第七晶体管T2、T3、T4和T7被关闭的情况下,第五晶体管和第六晶体管T5和T6被打开。在该情况下,产生对应于第一晶体管T5的栅电极的电压和驱动电压ELVDD之间的差的驱动电流Id,并且经打开的第六晶体管T6提供有机发光二极管OLED。这里,第一晶体管T1的栅电极的电压是补偿电压。

[0165] 在第三时间段P3中,第一晶体管T1的源-栅电压Vgs通过储存电容器Cst保持在等于驱动电压减去补偿电压的水平。所以,驱动电流Id可能与通过从源-栅电压Vgs减去阈值电压Vth的绝对值获得的值的平方(即驱动电压和补偿电压之间的差的平方)成比例。这最终指示无论第一晶体管T1的阈值电压如何,可确定驱动电流Id。因此,可补偿第一晶体管T1的阈值电压偏差,并且可防止有机发光显示设备的亮度的非均匀性。

[0166] 在第三时间段P3中,第七晶体管T7可保持关闭。在第三时间段P3中,旁路信号可保持在可总是关闭第七晶体管T7的水平。因此,第七晶体管T7可被关闭。在该情况下,部分驱动电流Id可通过第七晶体管T7作为旁路电流Ibp流出。所以,在其中显示具有黑色亮度图像的画面中,从驱动电流Id减去通过第七晶体管T7流出的旁路电流Ibp的量获得的发射电流IoIed可流过有机发光二极管OLED。因此,发射电流IoIed的量可处在足以表现黑色图像亮度的最小水平。即,因为具有精确黑色亮度的图像可使用第七晶体管T7显示,所以可改善图像的对比度。

[0167] 参考图13,将省略上面参考图1至12描述的要素和特征的冗余描述。

[0168] 参考图11和13,第n条栅极线GLn(其中n是2或更大的自然数)、第(n-1)条栅极线GLn-1和第n条发射控制线EMLn可在第一方向d1上延伸。第m条数据线DLm(其中m是1或更大的自然数)和驱动电压线ELVDDL可在第二方向d2上延伸。第n条栅极线GLn、第(n-1)条栅极线GLn-1和第n条发射控制线EMLn可设置在与第一至第七栅电极G1至G7相同的层上。根据实施方式,第m条数据线DLm和驱动电压线ELVDDL可设置在相同层上。

[0169] 第一晶体管T1可包括第一半导体图案A1、第一栅电极G1、第一源电极S1和第一漏电极D1。第一源电极S1是第一半导体图案A1中掺杂杂质的源极区域,并且第一漏电极D1是第一半导体图案A1中掺杂杂质的漏极区域。第一半导体图案A1可进一步包括位于源极区域和漏极区域之间的通道区域。第一晶体管T1的第一栅电极G1也可执行稍后将描述的储存电容器Cst的第一电极Csta的功能。

[0170] 第二晶体管T2可包括第二半导体图案A2、第二栅电极G2、第二源电极S2和第二漏

电极D2。第二源电极S2是第二半导体图案A2中掺杂杂质的源极区域,并且第二漏电极D2是第二半导体图案A2中掺杂杂质的漏极区域。第二晶体管T2的第二源电极S2可通过第三接触孔CNT3与第m条数据线DLm电连接。第二晶体管T2的第二漏电极D2可与第一晶体管T1和第五晶体管T5电连接。

[0171] 第三晶体管T3可包括第三半导体图案A3、第三源电极S2和第三漏电极D3。第三源电极S3是第三半导体图案A3中掺杂杂质的源极区域,并且第三漏电极D3是第三半导体图案A3中掺杂杂质的漏极区域。第三晶体管T3的第三栅电极G3可以是通过第n条栅极线GLn的一部分和从第n条栅极线GLn伸出的另一部分形成的双栅电极。因此,可防止电流的泄漏。

[0172] 第四晶体管T4可包括第四半导体图案A4、第四源电极S4和第四漏电极D4。第四源电极S4是第四半导体图案A4中掺杂杂质的源极区域,并且第四漏电极D4是第四半导体图案A4中掺杂杂质的漏极区域。第四晶体管T4的第四漏电极D4可与第七晶体管T7电连接。第四晶体管T4的第四源电极S4可与第一栅电极G1电连接。

[0173] 第五晶体管T5可包括第五半导体图案A5、第五源电极S5和第五漏电极D5。第五源电极S5是第五半导体图案A5中掺杂杂质的源极区域,并且第五漏电极D5是第五半导体图案A5中掺杂杂质的漏极区域。第五半导体图案A5的第五源电极S5可通过第四接触孔CNT4与驱动电压线ELVDDL电连接。

[0174] 第六晶体管T6可包括第六半导体图案A6、第六源电极S6和第六漏电极D6。第六源电极S6是第六半导体图案A6中掺杂杂质的源极区域,并且第六漏电极D6是第六半导体图案A6中掺杂杂质的漏极区域。第六晶体管T6的第六漏电极D6可通过第五接触孔CNT5和第一接触金属CM1与第k个像素电极PEk电连接。

[0175] 第七晶体管T7可包括第七半导体图案A7、第七源电极S7和第七漏电极D7。第七源电极S7是第七半导体图案A7中掺杂杂质的源极区域,并且第七漏电极D7是第七半导体图案A7中掺杂杂质的漏极区域。第七晶体管T7的第七漏电极D7可通过第六接触孔CNT6和第二接触金属CM2与初始化电压线电连接。第七晶体管T7的第七源电极S7可通过第五接触孔CNT5和第一接触金属CM1与第k个像素电极PEk电连接。

[0176] 储存电容器Cst可包括彼此重叠的第一电极Csta和第二电极Cstb。第一电极Csta可直接与第一栅电极G1连接并且通过第一接触孔CNT1和第二接触孔CNT2与第四晶体管T4和第三晶体管T3电连接。至少部分第一电极Csta可与第一半导体图案A1重叠。在一个实施方式中,第二电极Cstb可通过连接电极与驱动电压线ELVDDL电连接。

[0177] 下文将参考图13至18更详细描述有机发光显示设备。

[0178] 半导体层AP可设置在缓冲层120上。半导体层AP可包括第一至第七半导体图案A1至A7。在一个实施方式中,半导体层AP可由无定形硅、多晶硅、单晶硅和低温多晶硅中的一种或至少两种的混合物制造。在一个实施方式中,半导体层AP可包括氧化物半导体。

[0179] 第一绝缘层130可设置在半导体层AP上。第一绝缘层130可堆叠在下基板110的整个表面上,以覆盖半导体层AP。

[0180] 栅极导体包括第n条栅极线GLn、第(n-1)条栅极线GLn-1、第n条发射控制线EMLn、储存电容器Cst的第一电极Csta,并且第一至第七栅电极G1至G7可设置在第一绝缘层130上。栅极导体的要素可同时通过相同的掩模工艺形成。

[0181] 第二绝缘层140可设置在栅极导体上。

[0182] 数据导体包括第m条数据线DLm、驱动电压线ELVDDL、第一至第七源电极S1至S7、第一至第七漏电极D1至D7,并且储存电容器Cst的第二电极Cstb可设置在第二绝缘层140上。

[0183] 在一个实施方式中,第m条数据线DLm可包括第一数据层、第二数据层和设置在第一数据层和第二数据层之间的数据绝缘层。第一和第二数据层可由导电材料制造,并且数据绝缘层可由绝缘材料制造。通过第一通孔Via1和第三接触金属CM3,第一数据层和第二数据层可彼此电连接。更具体而言,第三接触金属CM3可设置在第一通孔Via1中。第三接触金属CM3可直接与第一数据层和第二数据层接触。因此,可减少第m条数据线DLm的电阻组件。但是,第m条数据线DLm的结构不限于多层结构,并且第m条数据线DLm也可形成为单层。另外,驱动电压线ELVDD也可具有多层结构,其由多个层和夹在层之间的绝缘层组成,以便减少驱动电压线ELVDDL的电阻组件。

[0184] 外覆层150可设置在数据导体上。

[0185] 第k个像素电极PEk可设置在外覆层150上。通过第五接触孔CNT5和第一接触金属CM1,第k个像素电极PEk可与第六晶体管T6的第六漏电极D6电连接。

[0186] 第k个像素电极PEk可与第一导线和第二导线重叠。这里,第一导线的实施方式可以是第m条数据线DLm,并且第二导线的实施方式可以是驱动电压线ELVDDL。下文,第一导线将被描述为第m条数据线DLm,并且第二导线将被描述为驱动电压线ELVDDL。

[0187] 参考图17和18,第m条数据线DLm可设置在与驱动电压线ELVDDL相同的层上并且可与驱动电压线ELVDDL绝缘。第m条数据线DLm和驱动电压线ELVDDL可与第k个像素电极PEk重叠。

[0188] 第m条数据线DLm和驱动电压线ELVDDL之间的距离L2可大于约10 μ m。但是,为了使第m条数据线DLm和驱动电压线ELVDDL之间的耦合现象最小化,第m条数据线DLm和驱动电压线ELVDDL之间的距离L2可以是约5 μ m至10 μ m。下文,两条线之间的距离L2将描述为是约5 μ m至10 μ m。

[0189] 外覆层150可具有第一厚度h1和第二厚度h2。外覆层150的第二厚度h2可与第一厚度h1不同。定义为第一厚度h1和第二厚度h2之间的差的外覆层150的台阶差h3可以是约70nm或更小。

[0190] 外覆层150的第一厚度h1可以是约1.5 μ m至2.0 μ m。不将外覆层150的第二厚度h2限于具体的厚度,只要外覆层150的台阶差h3是约70nm或更小。

[0191] 因此,设置在外覆层150上的第k个像素电极PEk可具有约70nm或更小的台阶差,对应于相对均匀的平整度。因此,可改善包括第一像素PX1的多个像素中由于外部光造成的颜色分离现象,其接着,改善反射的颜色的分离。此外,因为根据本发明的原理构建的有机发光显示设备可省略防止外部光传入所需要的偏光板,所以可节省由该板造成的生产成本。

[0192] 参考图19和图20,将省略上面参考图13至18描述的要素和特征的冗余描述。

[0193] 第k个像素电极PEk可包括第一区域PEka、第二区域PEkb和第三区域PEkc。第一区域PEka可设置在第m条数据线DLm的一侧上,并且第二区域PEkb可设置在第m条数据线DLm的另一侧和驱动电压线ELVDDL的一侧上。第三区域PEkc可设置在驱动电压线ELVDDL的另一侧上。

[0194] 这里,第一区域PEka的宽度W1、第二区域PEkb的宽度W2和第三区域PEkc的宽度W3可基本上相同。即,第k个像素电极PEk可被第m条数据线DLm和驱动电压线ELVDDL分成具有

相同宽度的第一至第三区域PEka至PEkc。

[0195] 第k个像素电极PEk可进一步包括设置在第一区域PEka和第二区域PEkb之间的第四区域PEkd以及设置在第二区域PEkb和第三区域PEkc之间的第五区域PEke。

[0196] 外覆层150可具有第三至第五厚度h4至h6。外覆层150的第四厚度h5和第五厚度h6可以相同或不同。外覆层150的第四厚度h5和第五厚度h6可以与第三厚度h4不同。第一数据线DL1和驱动电压线ELVDDL之间的距离可基本上等于第二区域PEkb的宽度W2。

[0197] 第二区域PEkb可具有约5 μ m至10 μ m的宽度。

[0198] 定义为第三厚度h4和第四厚度h5之间的差的外覆层150的第一台阶差h7是约70nm或更小。另外,定义为第三厚度h4和第五厚度h6之间的差的外覆层150的第二台阶差h8可以是约1.5 μ m至2.0 μ m。不将外覆层150的第四厚度h5和第五厚度h6限于具体的厚度,只要第一台阶差h7和第二台阶差h8是约70nm或更小。

[0199] 外覆层150的第一台阶差h7和第二台阶差h8可根据第一数据线DL1和驱动电压线ELVDDL的厚度、宽度等而改变,但是二者都可以是约70nm或更小。

[0200] 所以,在所有区域中,设置在外覆层150上的第k个像素电极PEk可具有约70nm或更小的台阶差。因此,可改善包括第k个像素PXk的多个像素中由于外部光造成的颜色分离现象。

[0201] 参考图21至图28,第k个像素电极PEk可与第一导线和第二导线重叠。这里,第一导线的实施方式可以是连接电极CTE,并且第二导线的实施方式可以是第m条数据线DLm。下文,第一导线将描述为连接电极CTE,并且第二导线将描述为第m条数据线DLm。

[0202] 连接电极CTE和第m条数据线DLm可设置在不同的层上。参考图27,当从上方看时,连接电极CTE和第m条数据线DLm之间的最小距离L3可以是约5 μ m,并且连接电极CTE和第m条数据线DLm之间的最大距离L4可以是约5 μ m至10 μ m。即,连接电极CTE和第m条数据线DLm之间的距离可以是约5 μ m至10 μ m。

[0203] 下文参考图21至28将更详细描述有机发光显示设备。将省略任何冗余描述。

[0204] 参考图21至28,第四晶体管T4的第四源电极S4可通过连接电极CTE与第一晶体管T1的第一栅电极G1电连接。

[0205] 连接电极CTE可大体上沿着第二方向d2延伸。连接电极CTE设置在与第m条数据线DLm不同的层上。即,第三绝缘层141进一步设置在第m条数据线DLm和连接电极CTE之间。连接电极CTE可通过第一接触孔和第二接触孔CNT1和CNT2将第四晶体管T4和第一晶体管T1电连接。

[0206] 储存电容器Cst的第一电极Csta可通过连接电极CTE与第四晶体管T4电连接,所述连接电极CTE通过第二接触孔CNT2与第一电极Csta连接。储存电容器Cst的第二电极Cstb可设置在与连接电极CTE相同的层上。连接电极CTE的一端可通过第一接触孔CNT1与第四晶体管T4电连接,并且连接电极CTE的另一端可通过第二接触孔CNT2与储存电容器Cst的第一电极Csta电连接。

[0207] 第k个像素电极PEk可与第一晶体管T1、储存电容器Cst和连接电极CTE至少部分重叠。第k个像素电极PEk可通过第一通孔Via1与第六晶体管T6电连接。第k个像素电极PEk的形状不限于附图中阐释的形状。

[0208] 因为连接电极CTE设置在比第m条数据线DLm更低的水平,如下面更详细地讨论,所

以可改善由当连接电极CTE和第m条数据线DL_m设置在相同的层上时产生的寄生电容造成的污点或颜色偏差现象。

[0209] 参考图27和28,第m条数据线DL_m设置在与连接电极CTE不同的层上。在一个实施方式中,基于图27,当从上方看时,第m条数据线DL_m和连接电极CTE之间的最小距离L₃可以是约5 μm 。不像图27中的图示,最小距离L₃也可以是0 μm 。另外,在一个实施方式中,当从上方看时,图27中表示的视图中第m条数据线DL_m和连接电极CTE之间的最大距离L₄可以是约10 μm 。

[0210] 即,如图27中当从上方看时,第m条数据线DL_m和连接电极CTE之间的距离可以是约0至10 μm 。

[0211] 外覆层150的第一厚度h₁是第一像素区域GA₁中从第三绝缘层141的上表面至外覆层150的上表面的最小距离。外覆层150的第二厚度h₂是第k个像素区域GA_k中从第三绝缘层141的上表面至外覆层150的上表面的最大距离。

[0212] 这里,定义为第一厚度h₁和外覆层150的第二厚度h₂之间的差的外覆层150的台阶差h₃是约70nm或更小。外覆层150的第一厚度h₁可以是约1.5 μm 至2.0 μm 。不将外覆层150的第二厚度h₂限于具体的厚度,只要外覆层150的台阶差h₃是约70 μm 或更小。

[0213] 因此,设置在外覆层150上的第k个像素电极PE_k可具有约70nm或更小的台阶差,因此确保了均匀的平整度。

[0214] 在图29和30中,为了易于描述,仅仅阐释了一些要素。所以,图29和30中阐释的要素的形状、要素的距离以及要素之间的位置关系可被其他要素改变。

[0215] 首先参考图29,根据实施方式,驱动电压线ELVDDL和第m条数据线DL_m可设置在相同的层上。可选地,驱动电压线ELVDDL和第m条数据线DL_m可设置在不同的层上。驱动电压线ELVDDL和第m条数据线DL_m可沿着第二方向d₂延伸并且可彼此绝缘。在一些其他实施方式中,驱动电压线ELVDDL和第m条数据线DL_m可在第一方向d₁上延伸。

[0216] 根据实施方式的有机发光显示设备可进一步包括第一伪线和第二伪线DML₁和DML₂。在一些实施方式中,第一伪线和第二伪线DML₁和DML₂可沿着第二方向d₂延伸。在一些其他实施方式中,第一伪线和第二伪线DML₁和DML₂可沿着第一方向d₁延伸。第一伪线和第二伪线DML₁和DML₂可在与驱动电压线ELVDDL和第m条数据线DL_m相同的方向上延伸,或可在与驱动电压线ELVDDL和第m条数据线DL_m不同的方向上延伸。第一伪线和第二伪线DML₁和DML₂可以是没有从外部来源向其施加电压的浮动电极。

[0217] 第一伪线和第二伪线DML₁和DML₂与第k个像素电极PE_k重叠。第k个像素电极PE_k可设置在第一伪线和第二伪线DML₁和DML₂上。在一个实施方式中,外覆层可设置在第一伪线和第二伪线DML₁和DML₂以及第k个像素电极PE_k之间。

[0218] 第一伪线和第二伪线DML₁和DML₂之间的距离L₅可以是约5 μm 至10 μm 。

[0219] 因此,定义为外覆层的最高区域和最低区域之间的差的外覆层的台阶差可以是约70nm或更小。所以,设置在外覆层上的第k个像素电极PE_k可足够平坦,以足够使非期望的反射的颜色的分离最小化。

[0220] 参考图30,第k个像素电极PE_k可包括第一区域PE_{ka}、第二区域PE_{kb}和第三区域PE_{kc}。第一区域PE_{ka}可设置在第一伪线DML₁的一侧上,并且第二区域PE_{kb}可设置在第一伪线DML₁的另一侧和第二伪线DML₂的一侧上。第三区域PE_{kc}可设置在第二伪线DML₂的另一侧上。

[0221] 这里,第一区域PEka的宽度W1、第二区域PEkb的宽度W2和第三区域PEkc的宽度W3可基本上相同。即,第k个像素电极PEk可被第一伪线和第二伪线DML1和DML2分成具有相同宽度的第一至第三区域PEka至PEkc。

[0222] 第一伪线和第二伪线DML1和DML2之间的距离可基本上等于第二区域PEkb的宽度W2。第二区域PEkb可具有约5 μ m至10 μ m的宽度。外覆层设置在第一伪线和第二伪线DML1和DML2以及第k个像素电极PEk之间。外覆层的台阶差可以是约70nm或更小。所以,可改善包括第k个像素PEk的多个像素中由于外部光造成的颜色分离现象。

[0223] 根据实施方式的有机发光显示设备可减少非期望的反射的颜色的分离。

[0224] 另外,如上更详细地描述可降低生产成本。

[0225] 尽管本文已经描述了某些示例性实施方式和实施,但是其他实施方式和修改从本说明书中将是显而易见的。因此,本发明构思不限于这些实施方式,而是限定为权利要求中呈现的更宽的范围以及各种显而易见的修改和等同布置。

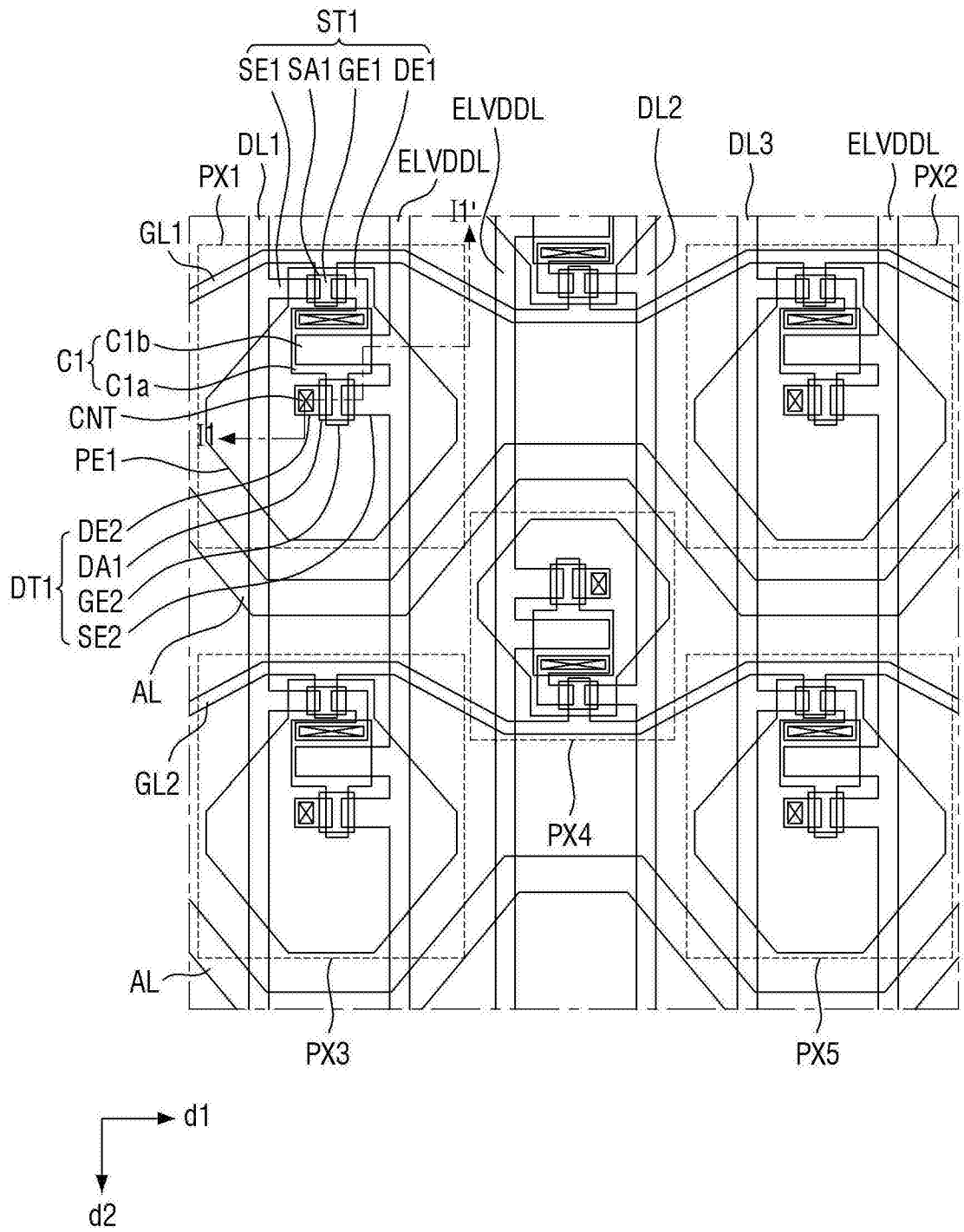


图1

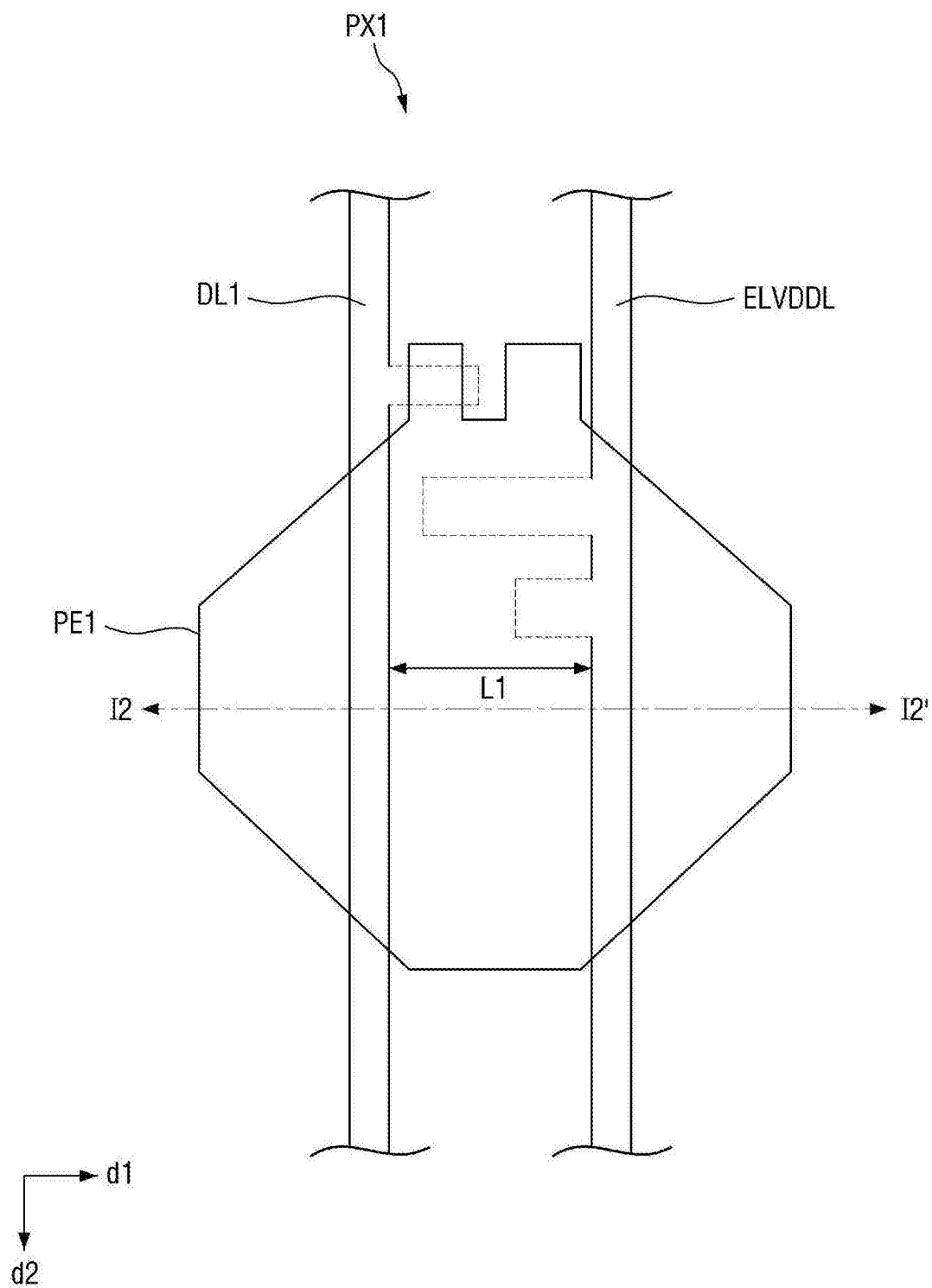


图2

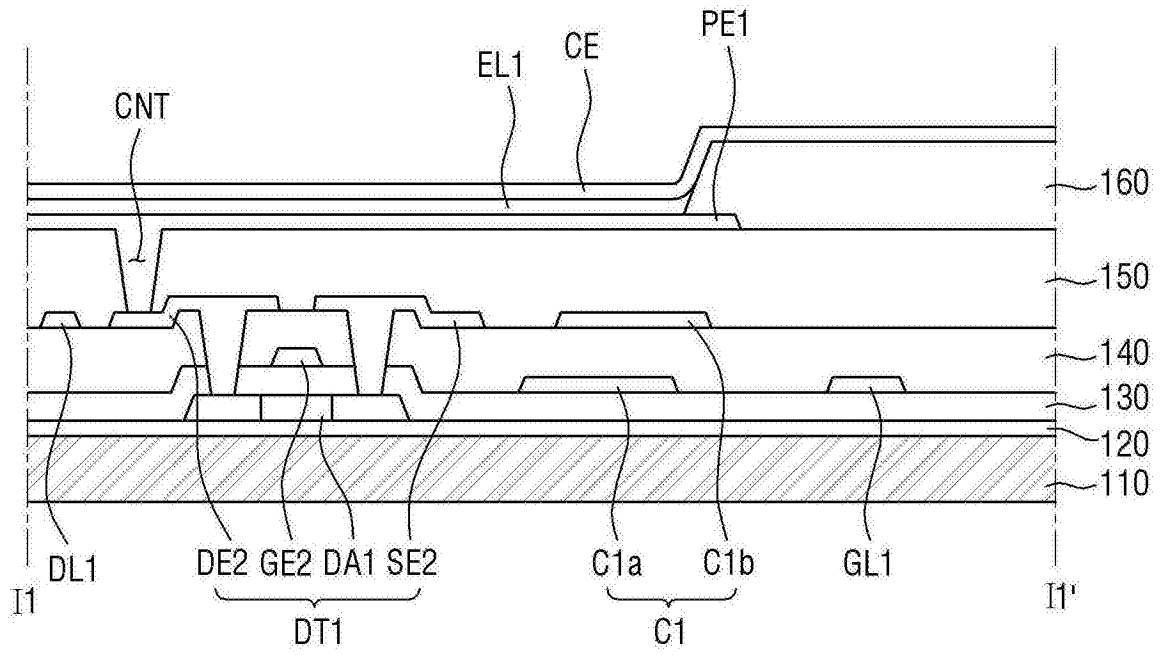


图3

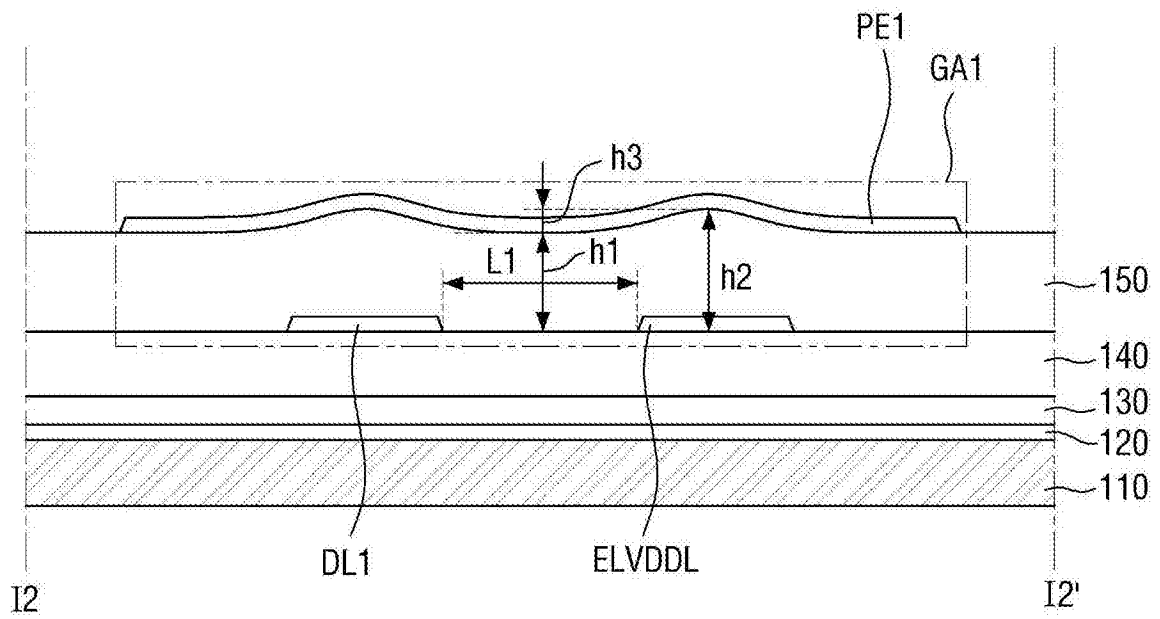


图4

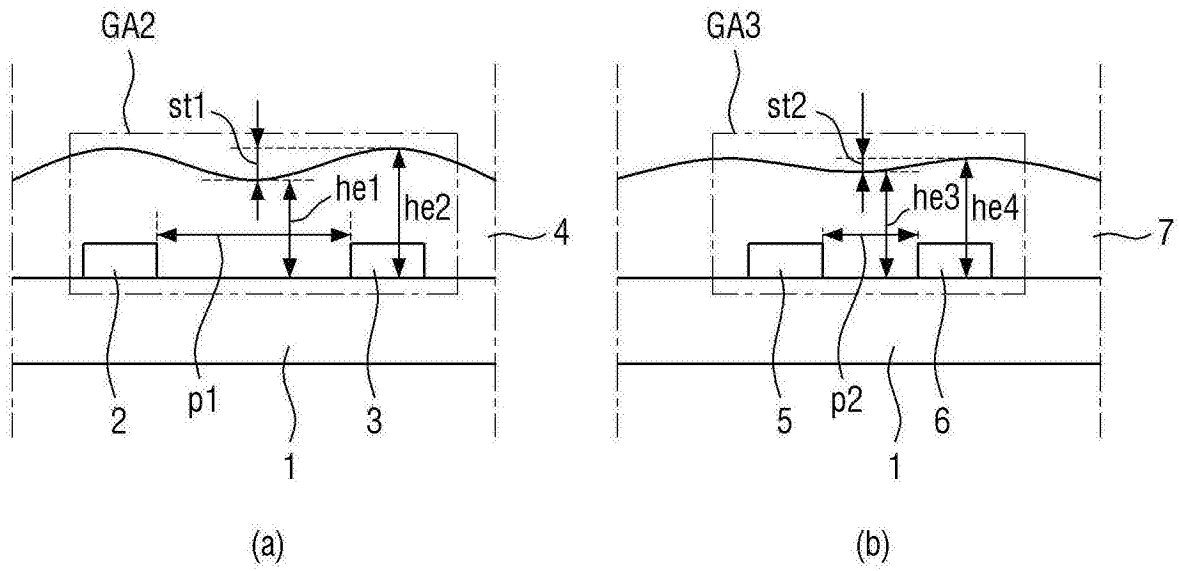


图5

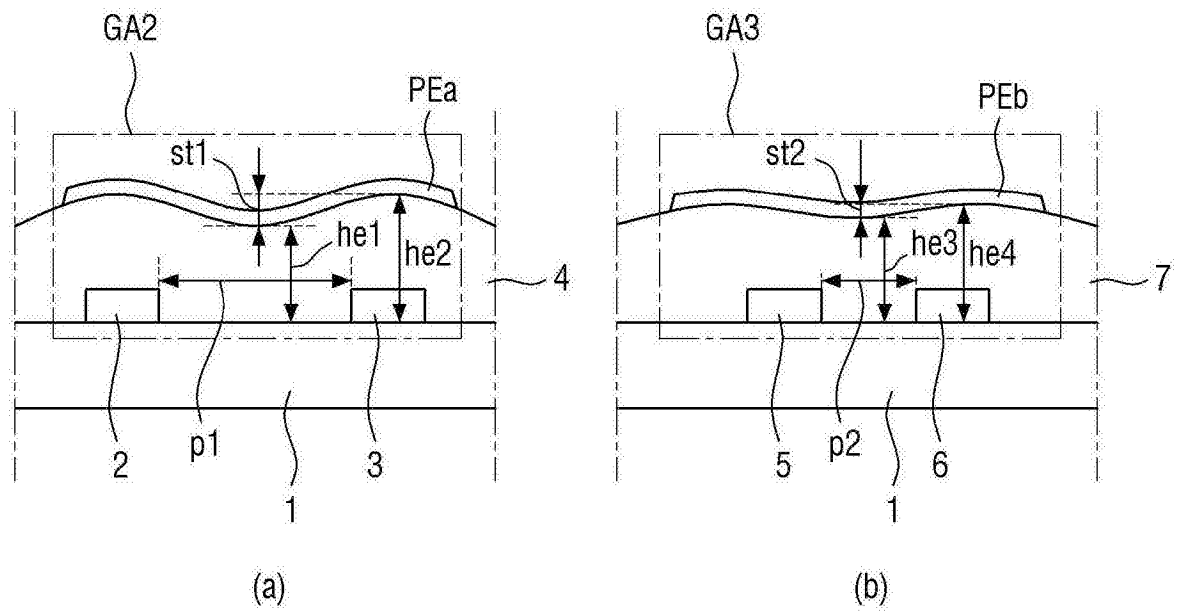


图6

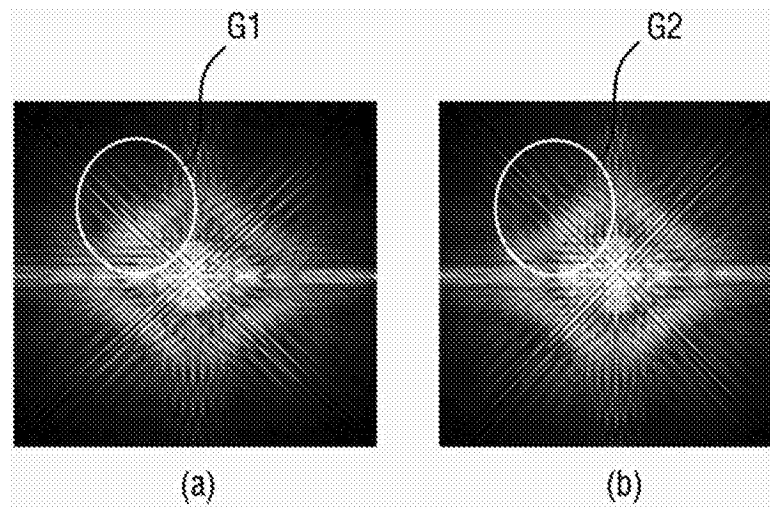


图7

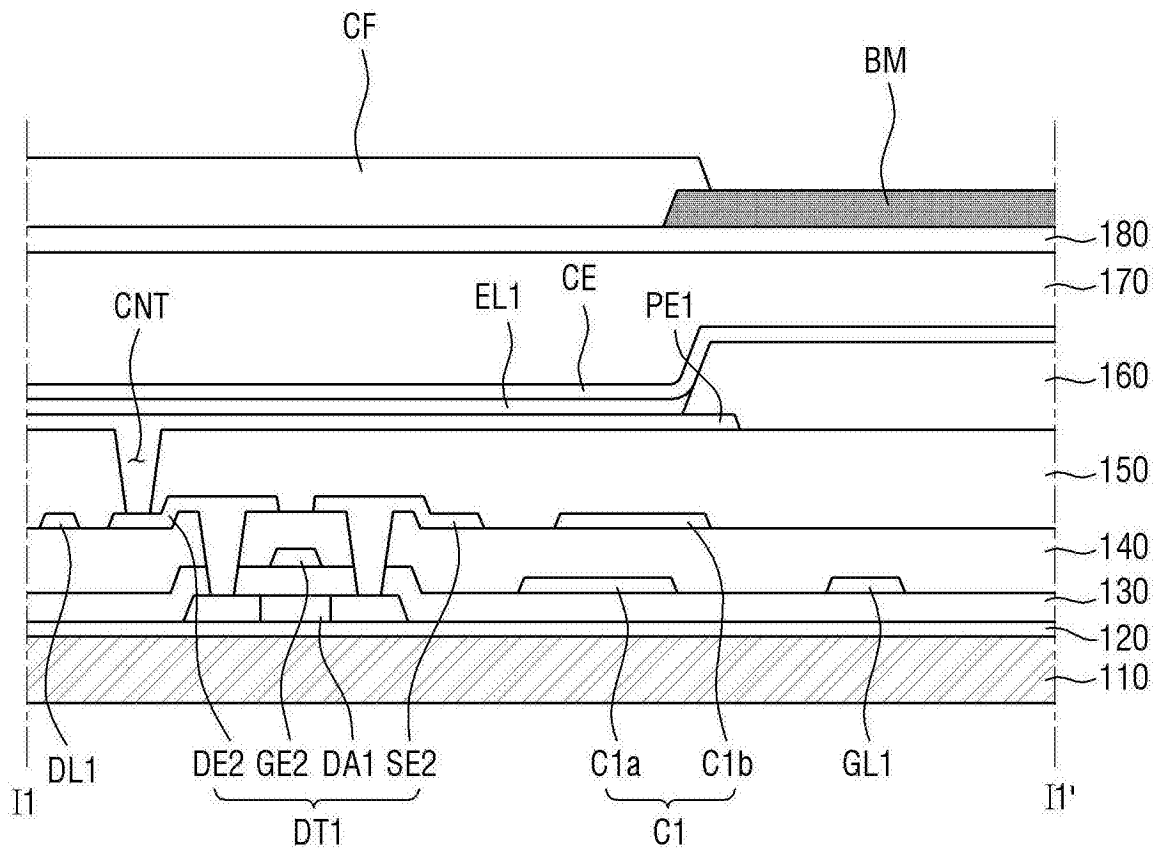


图8

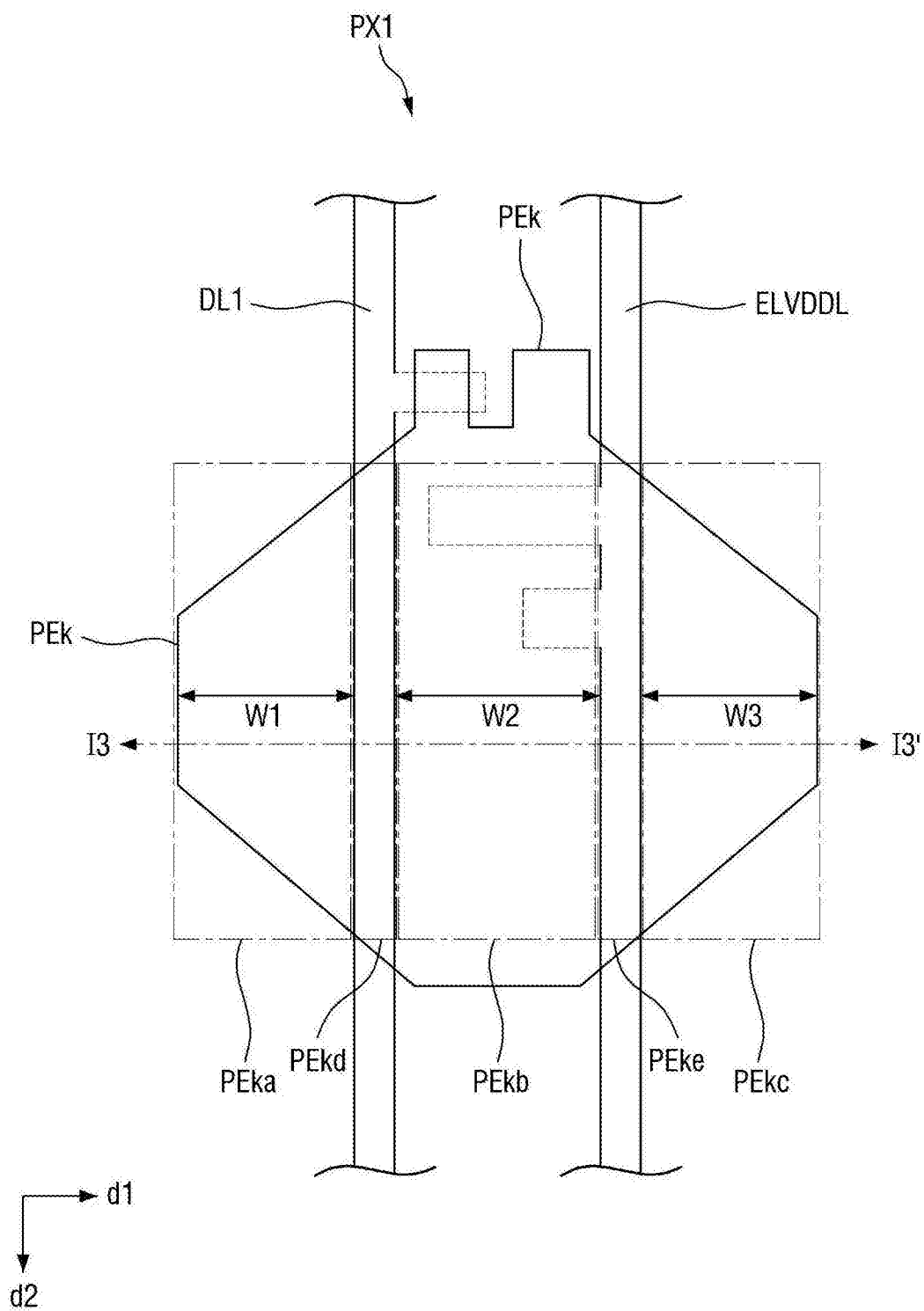


图9

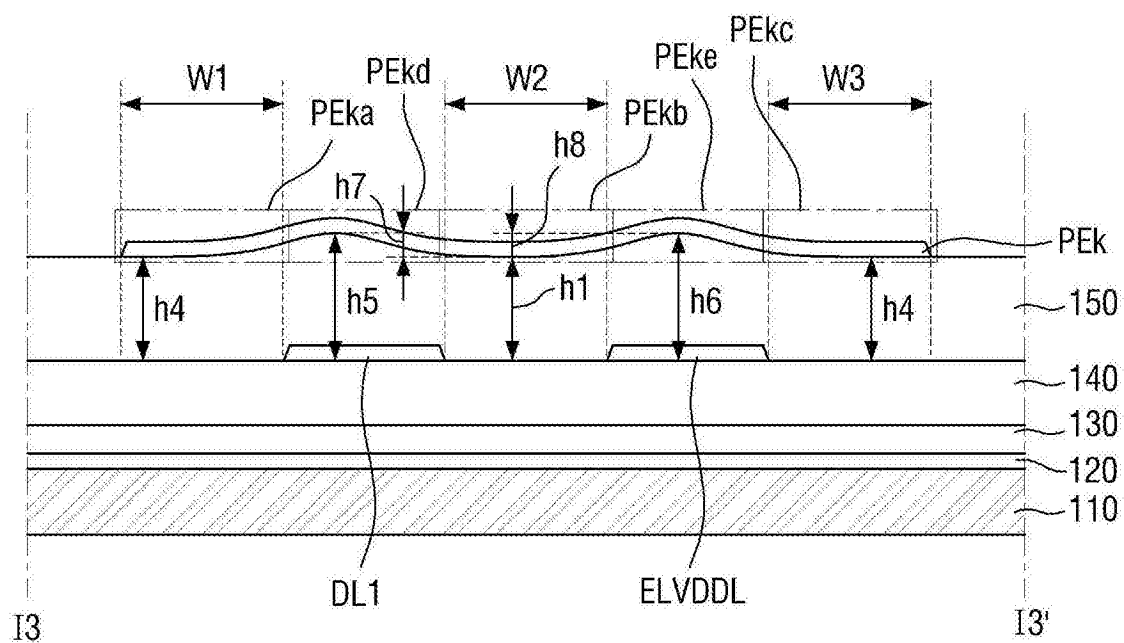


图10

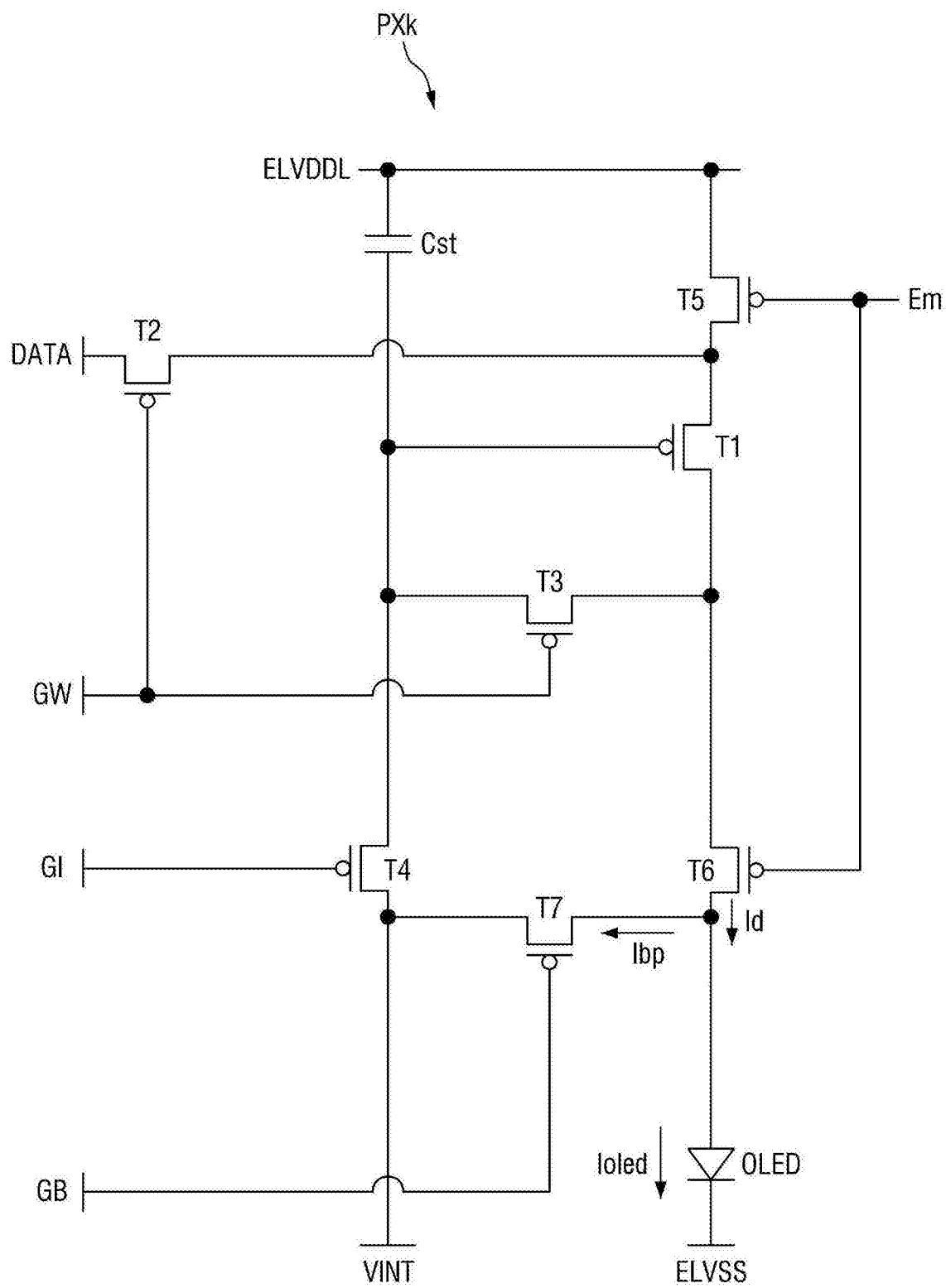


图 11

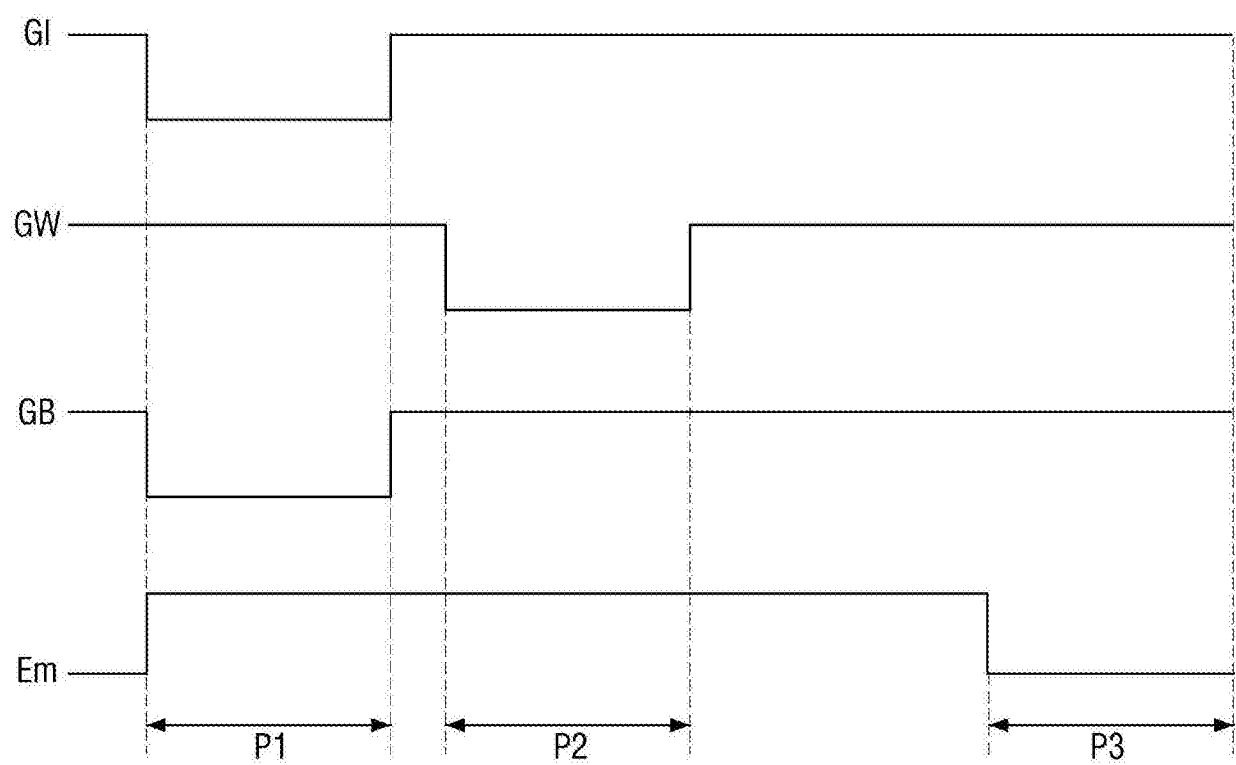


图12

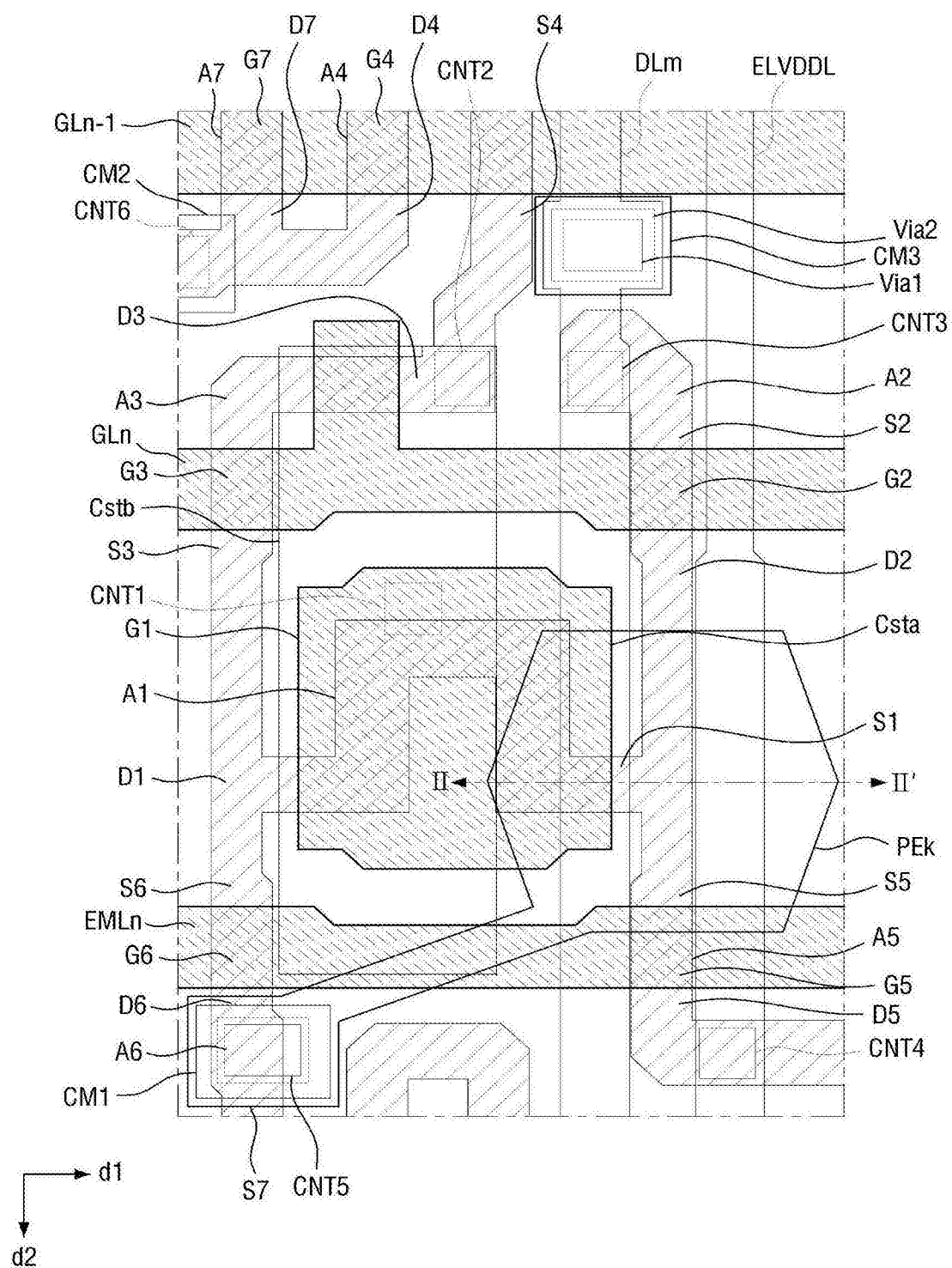


图13

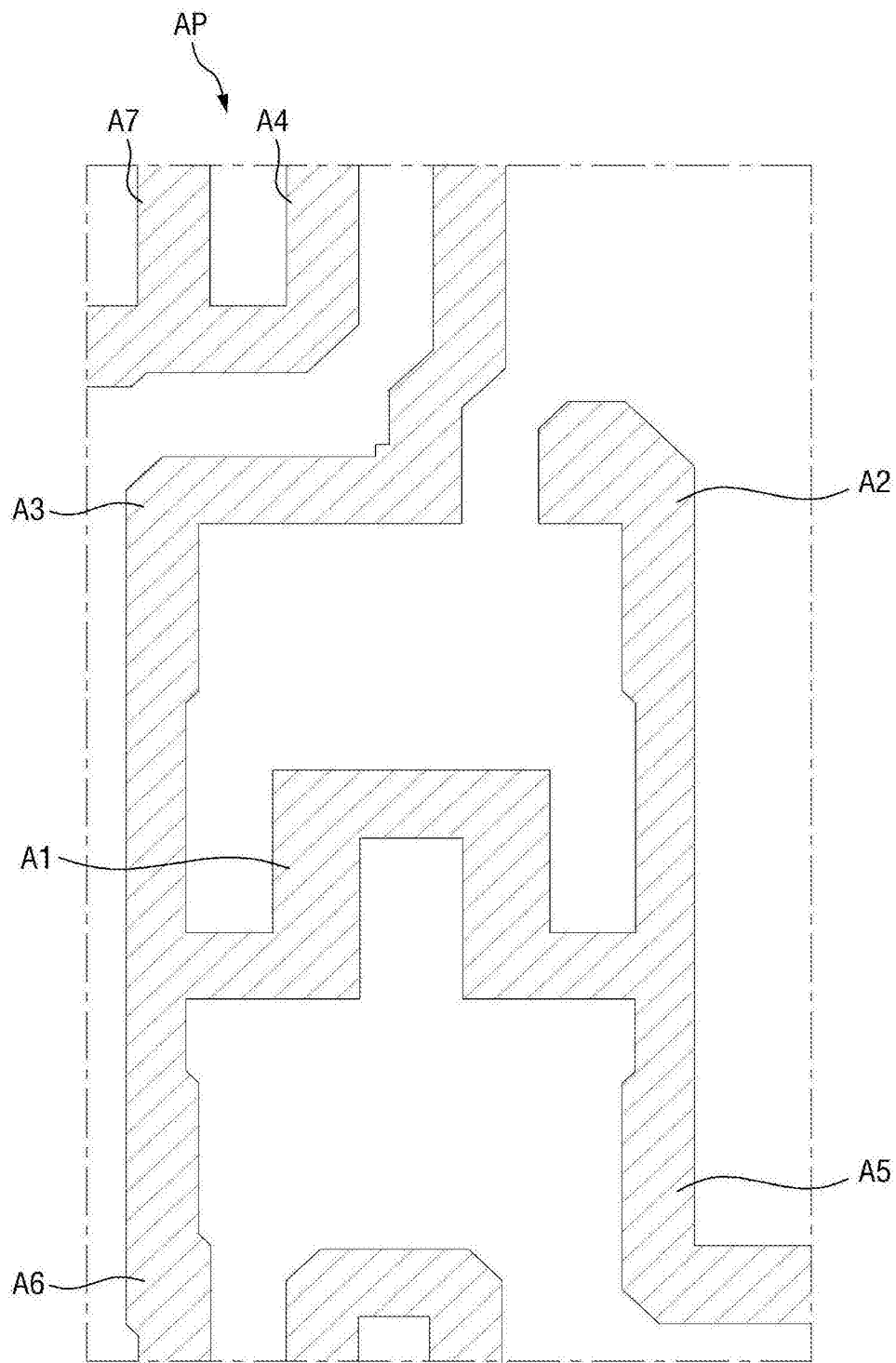


图14

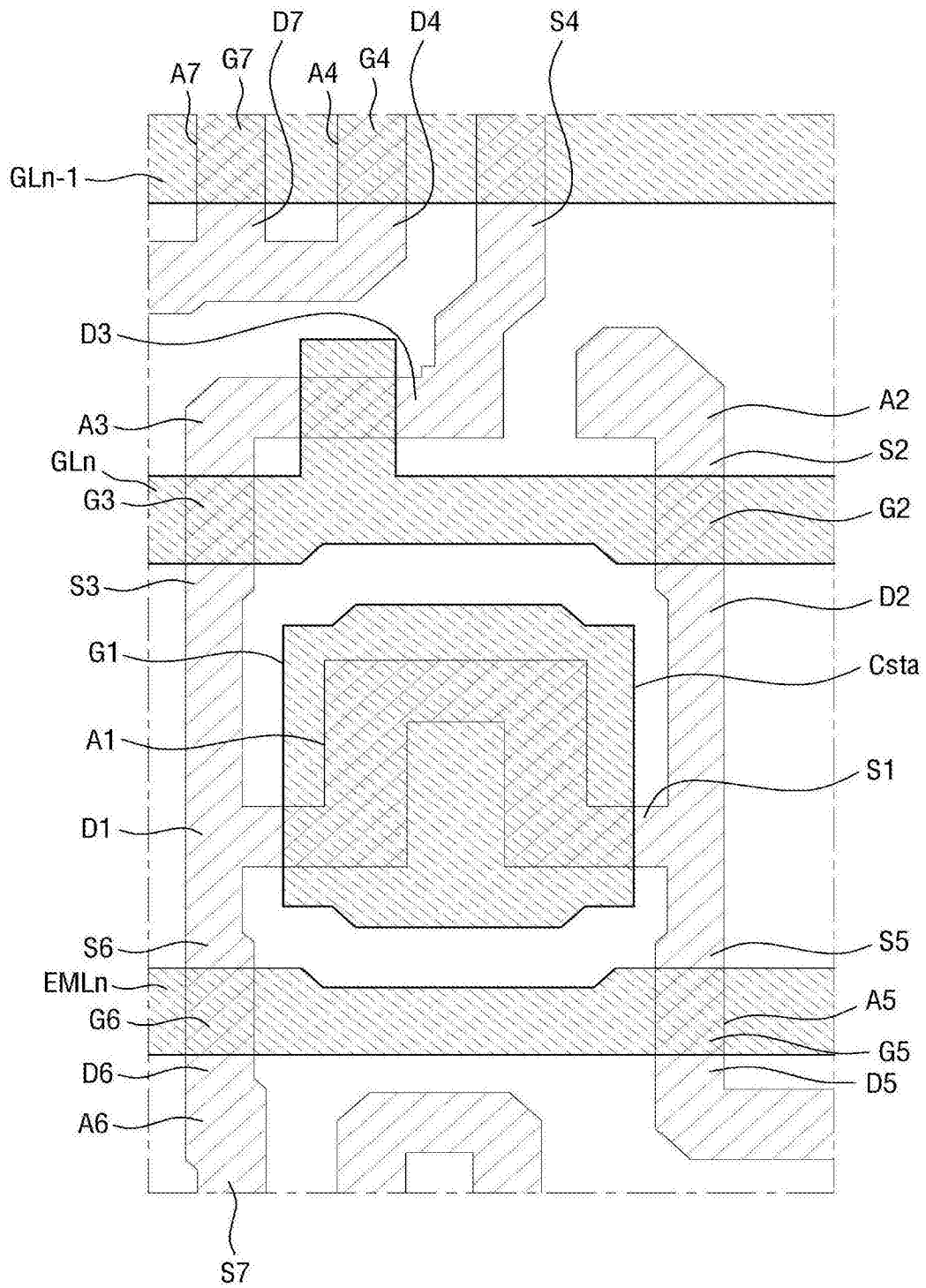


图15

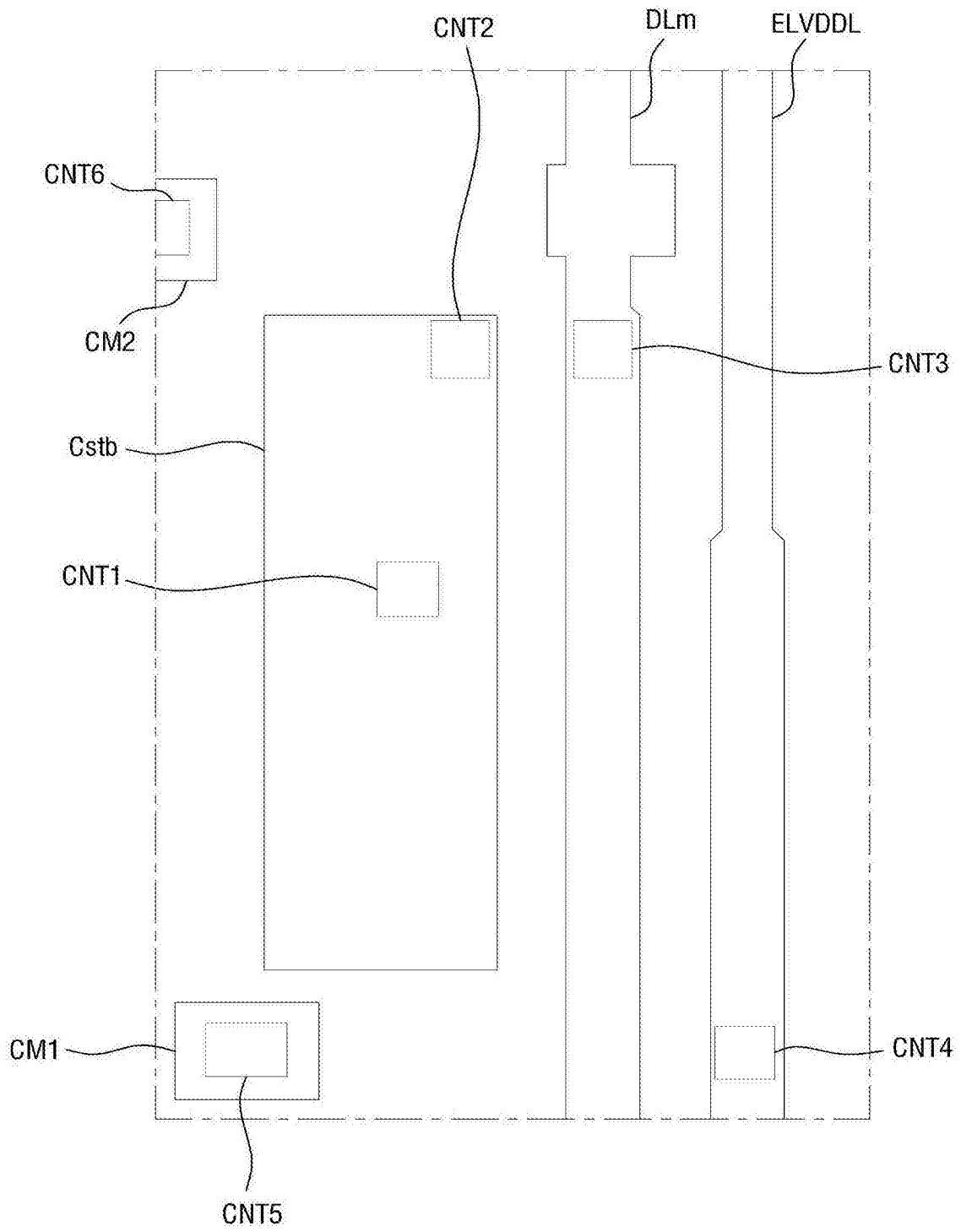


图16

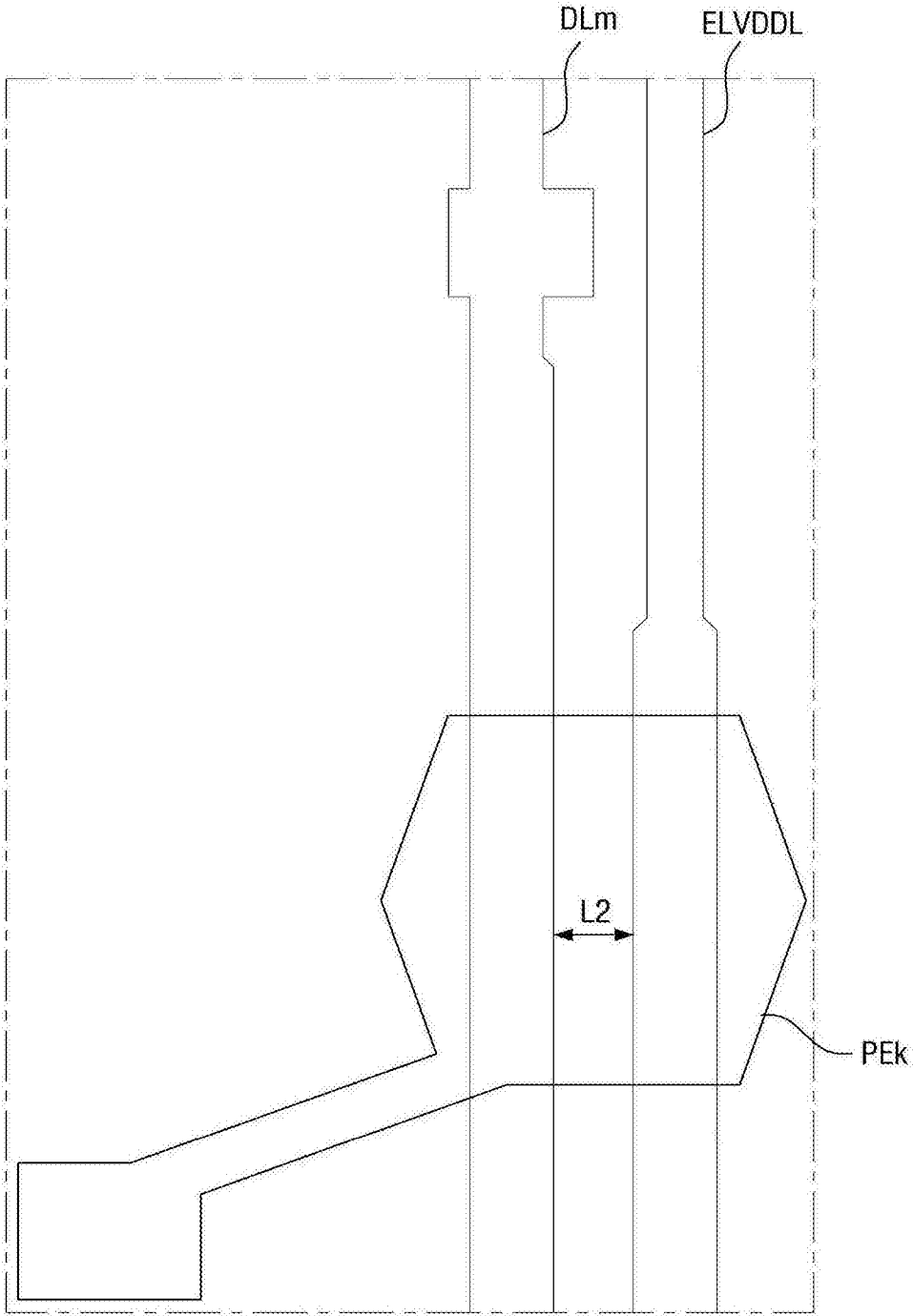


图17

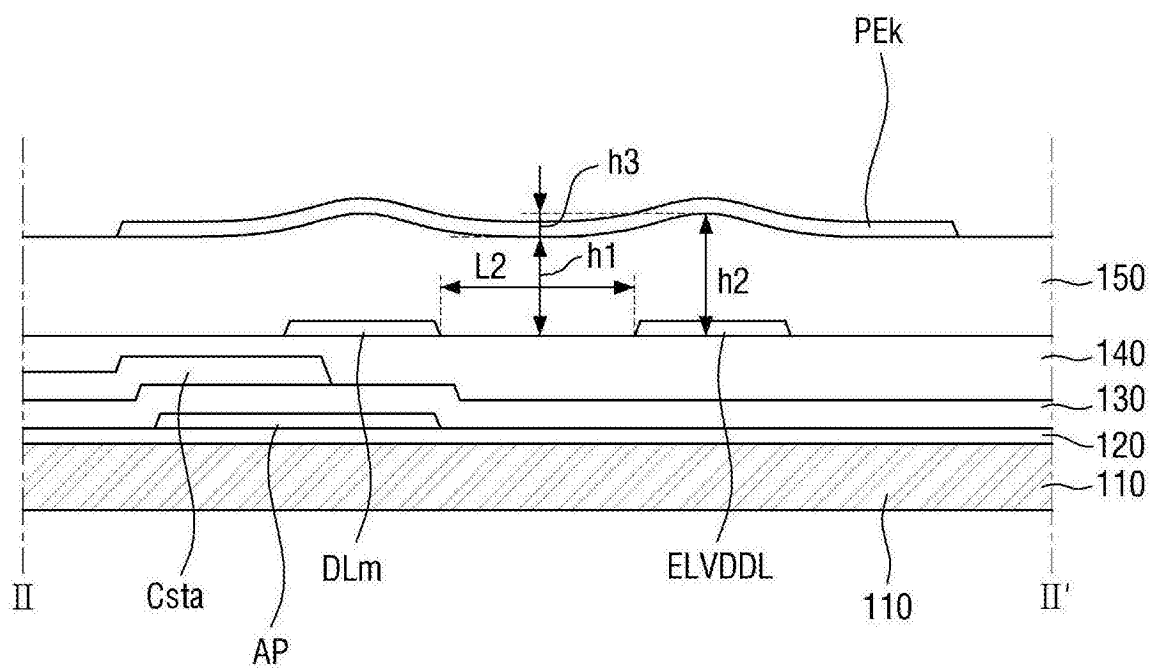


图18

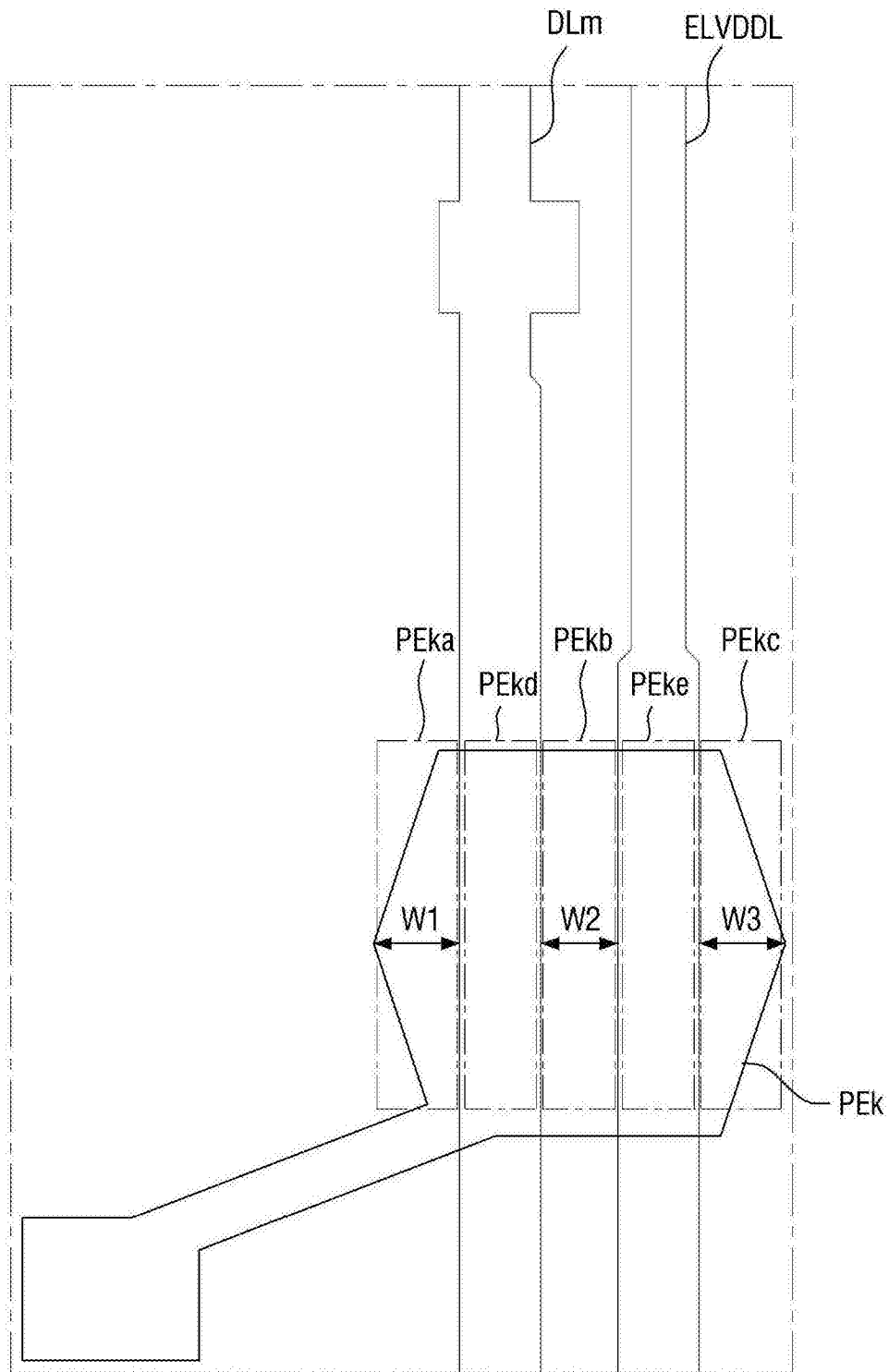


图19

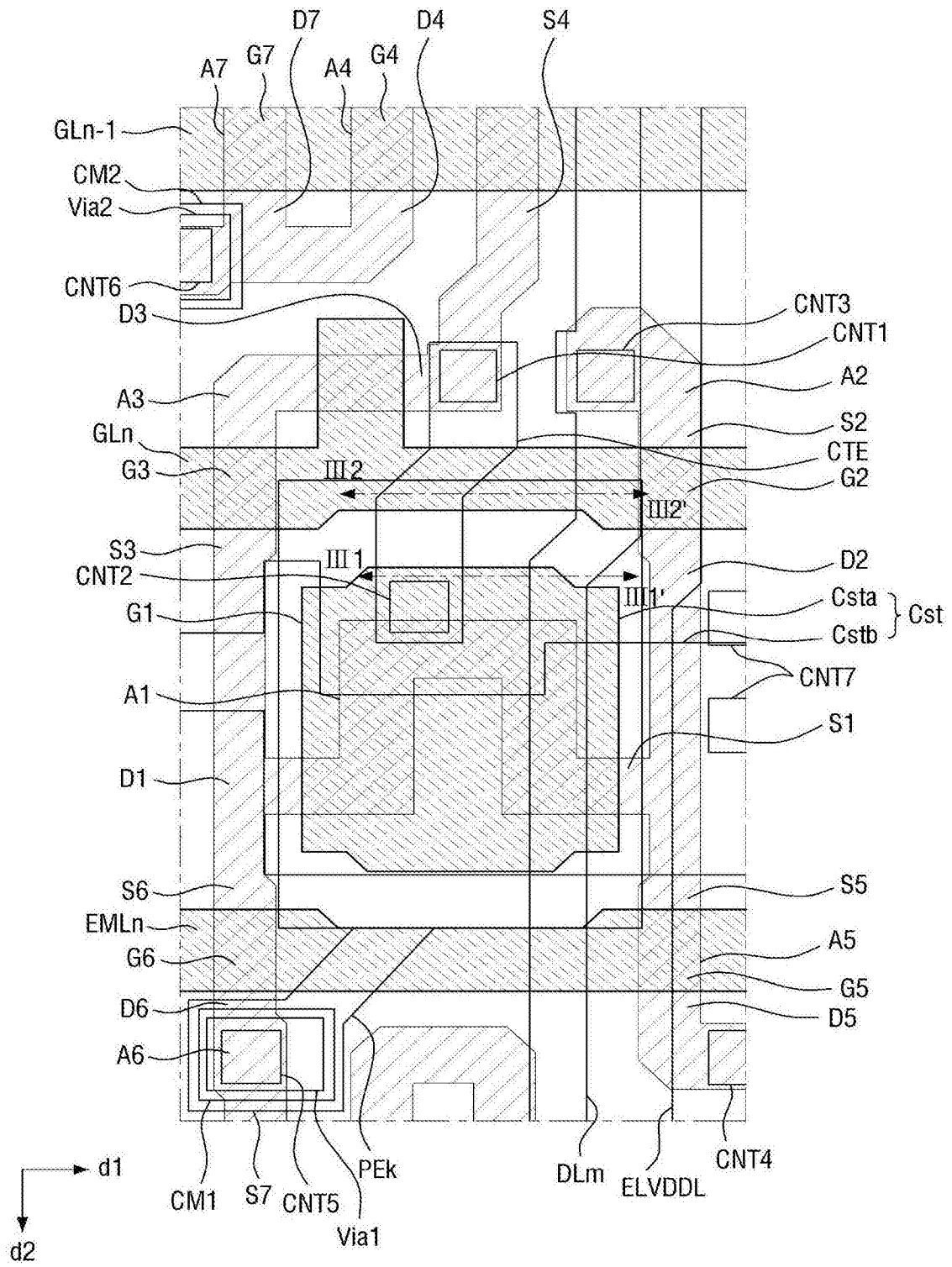


图21

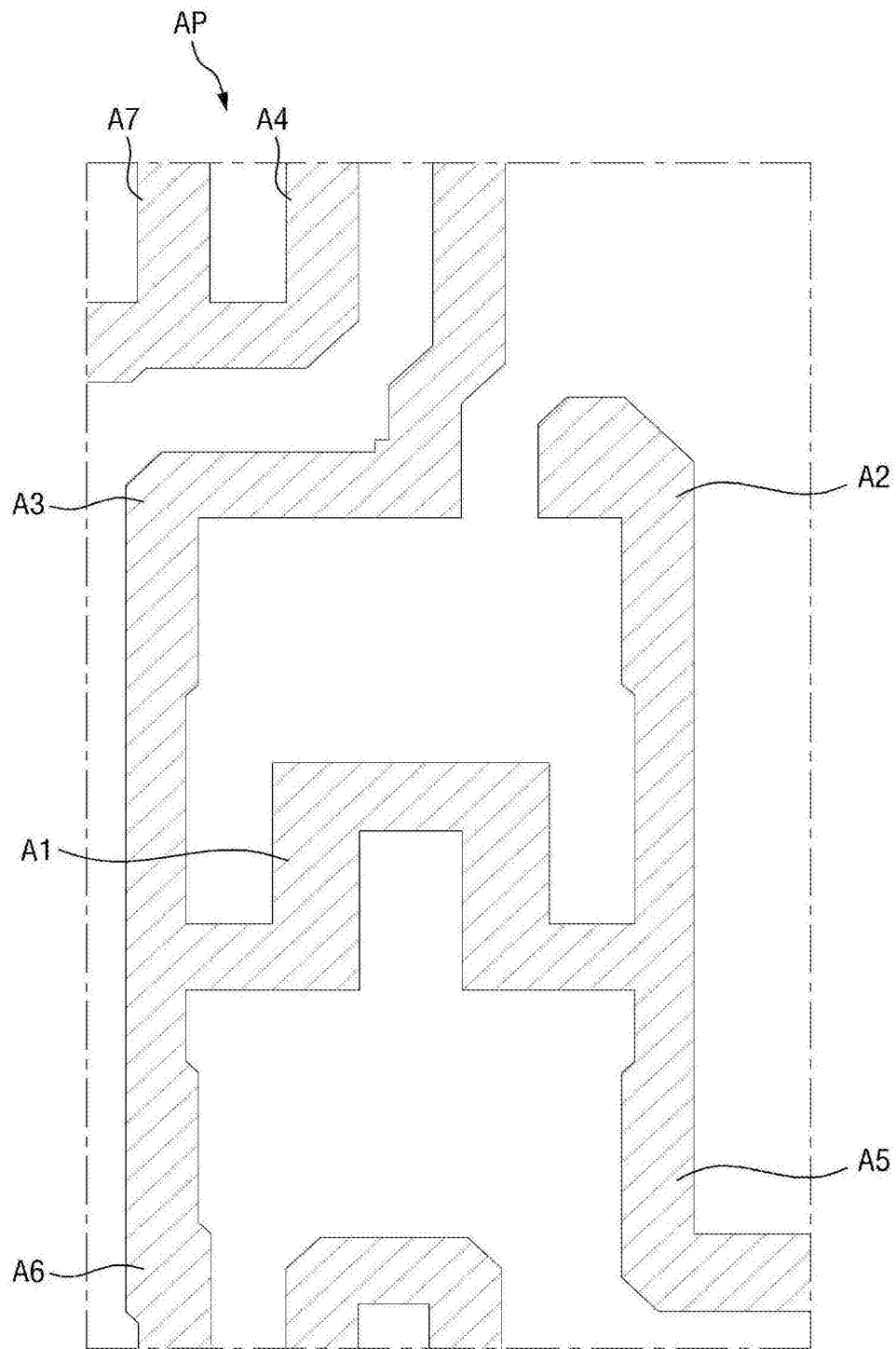


图22

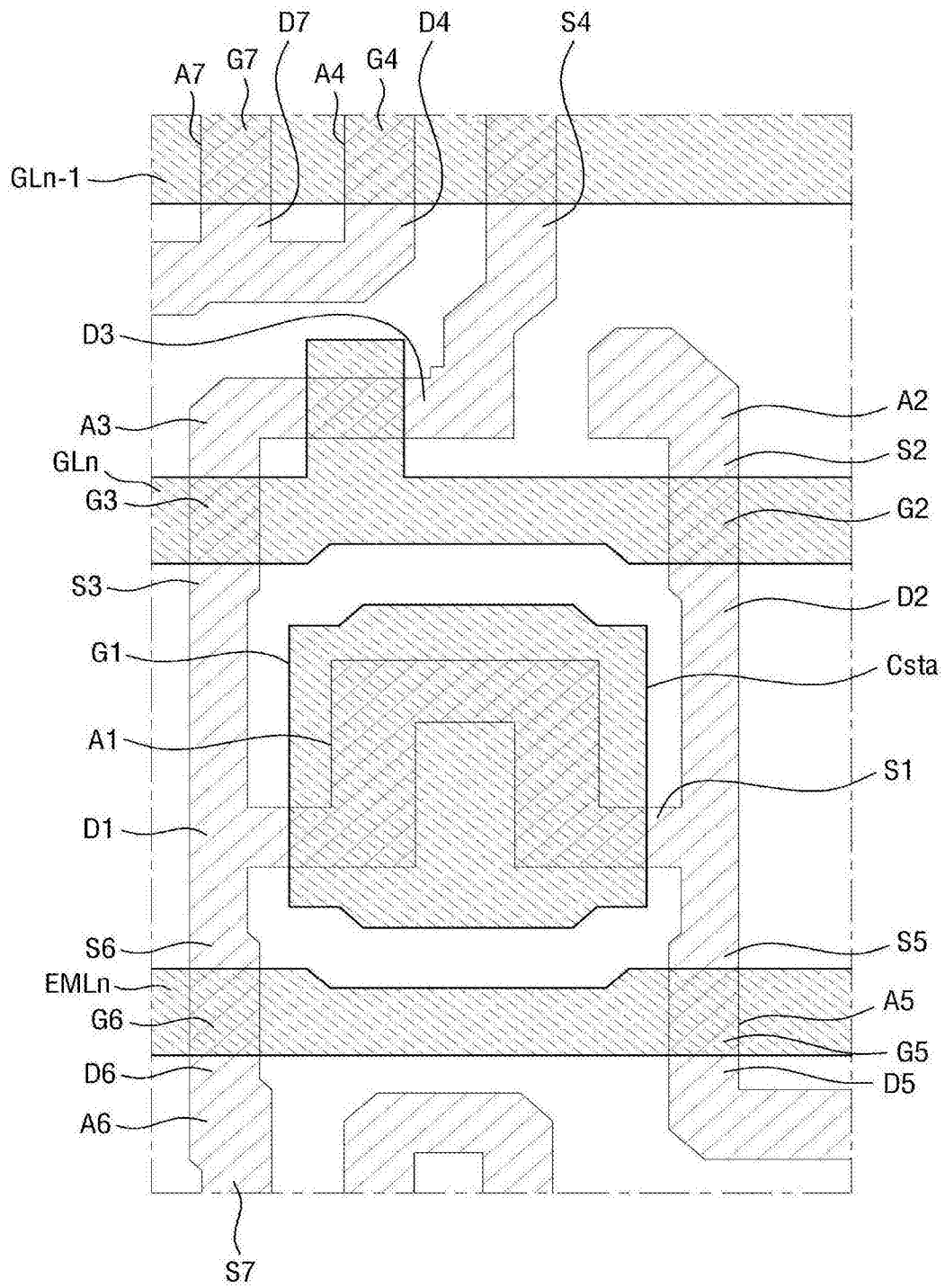


图23

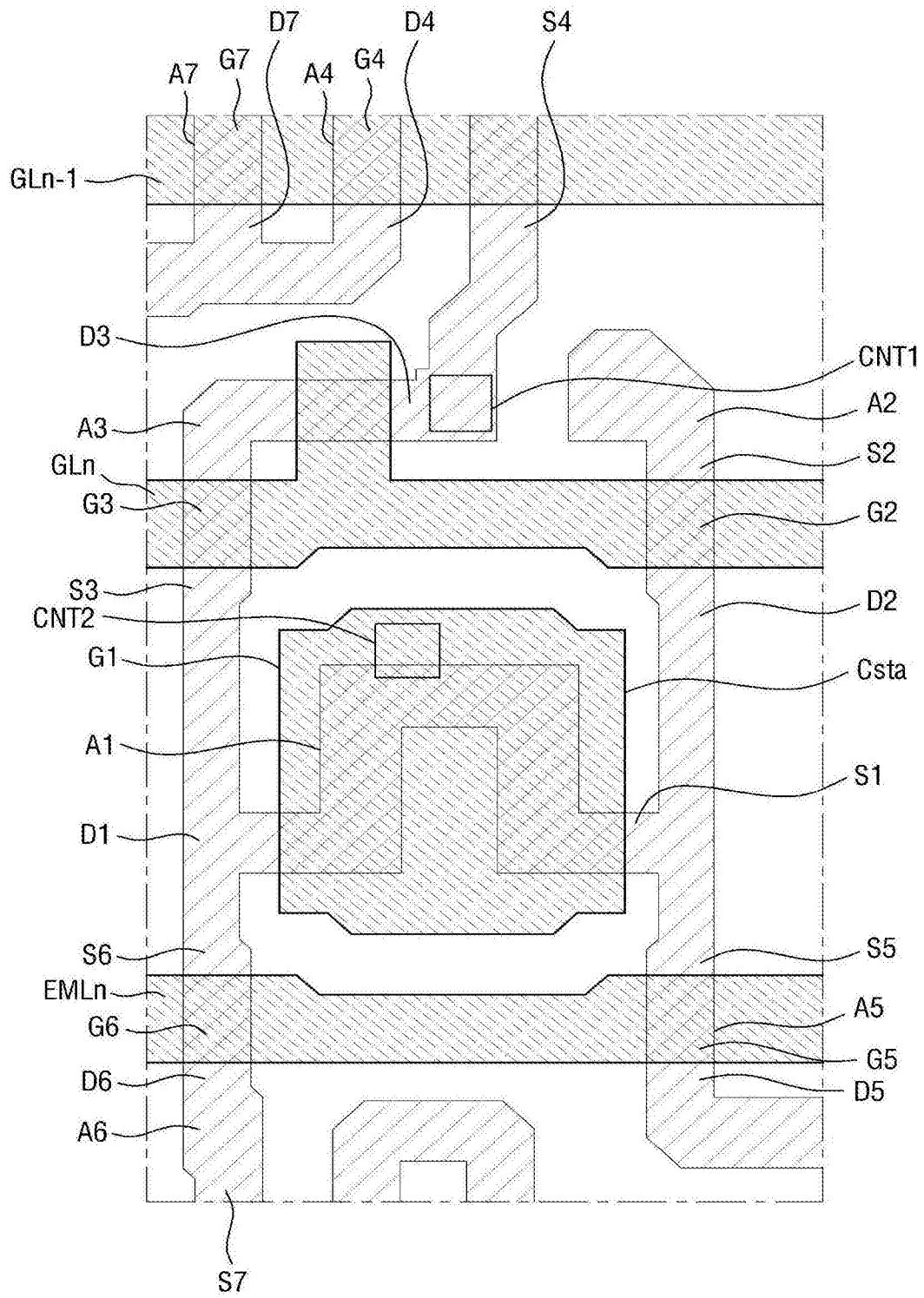


图24

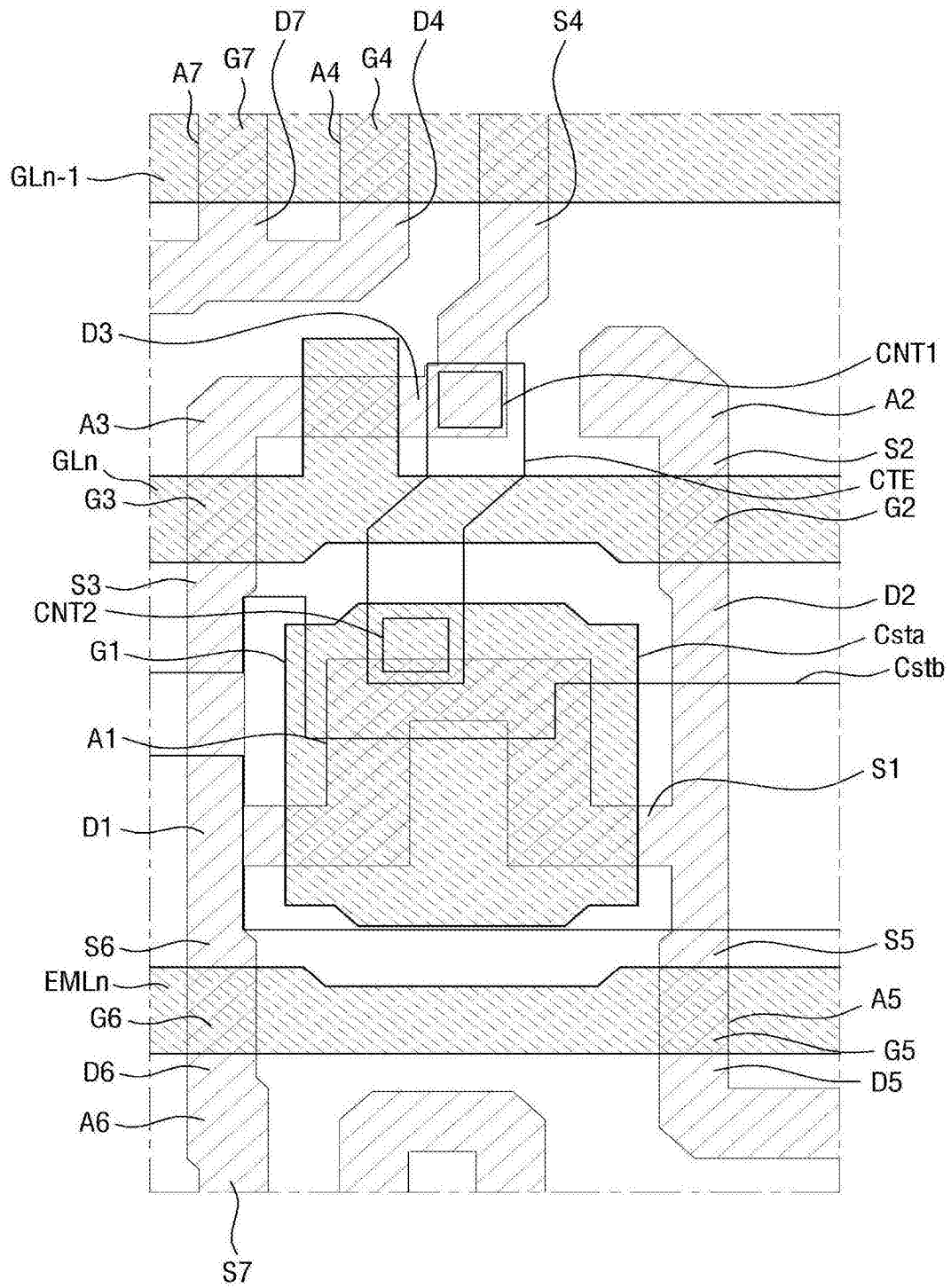


图25

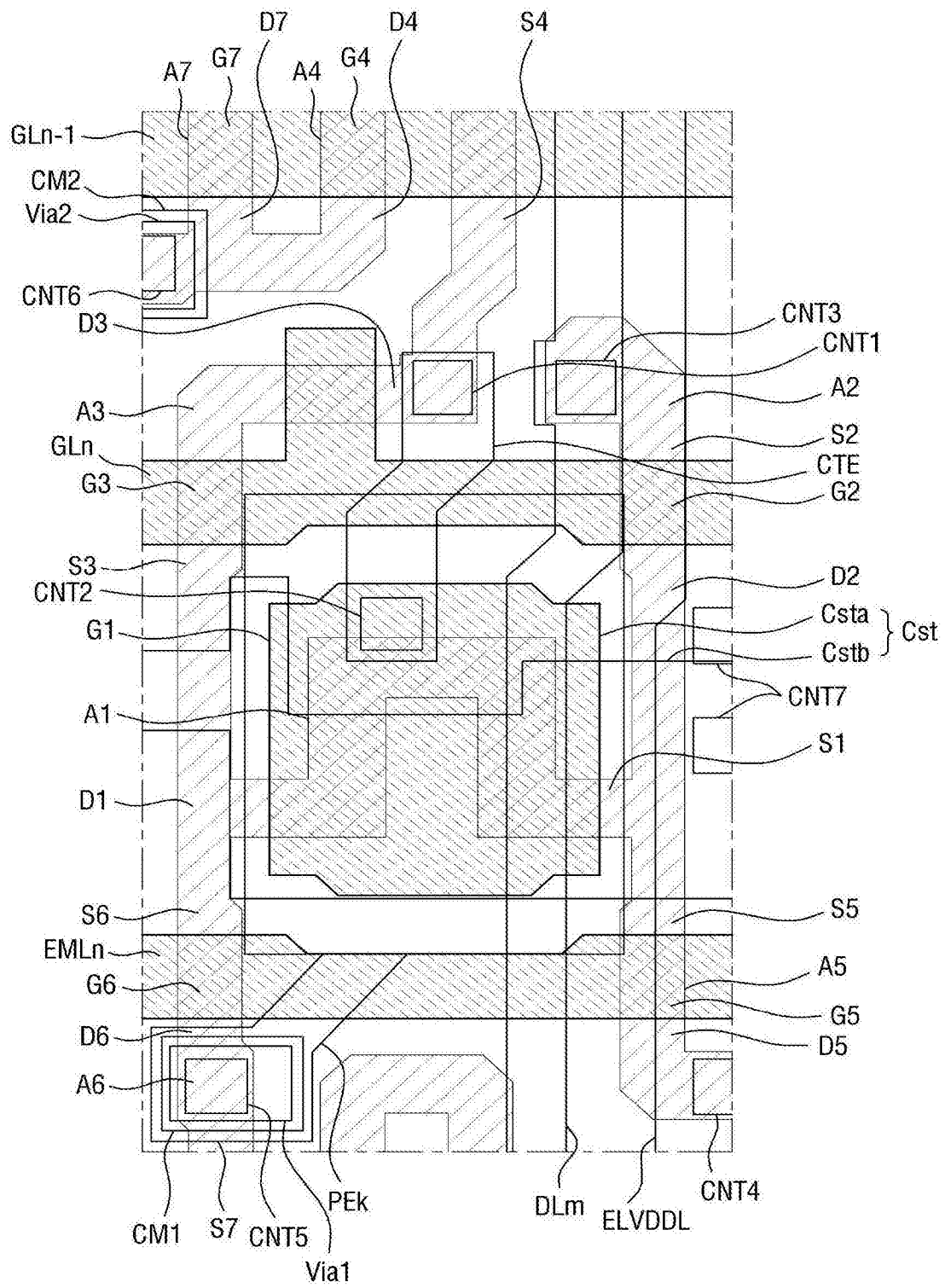


图26

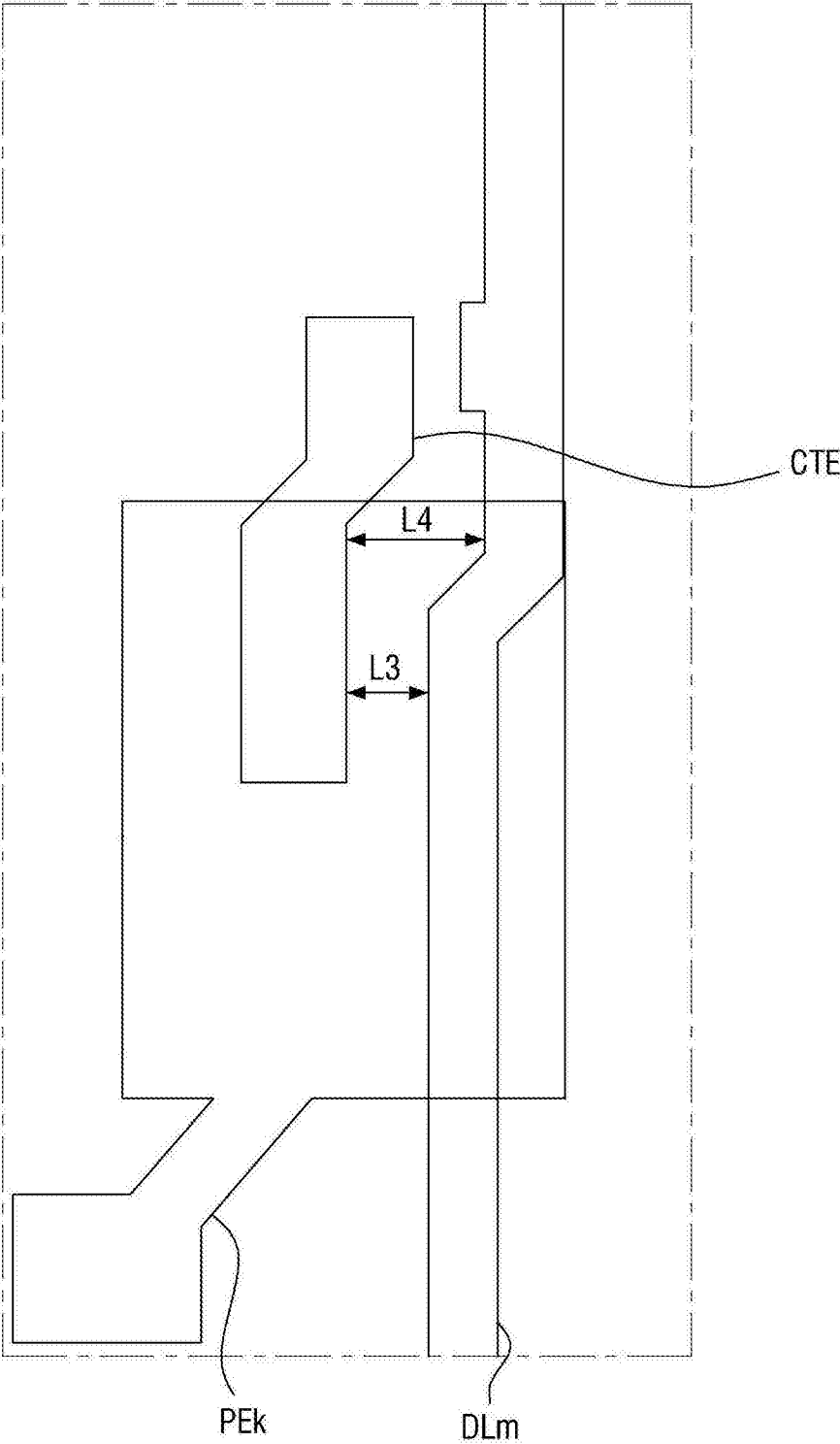


图27

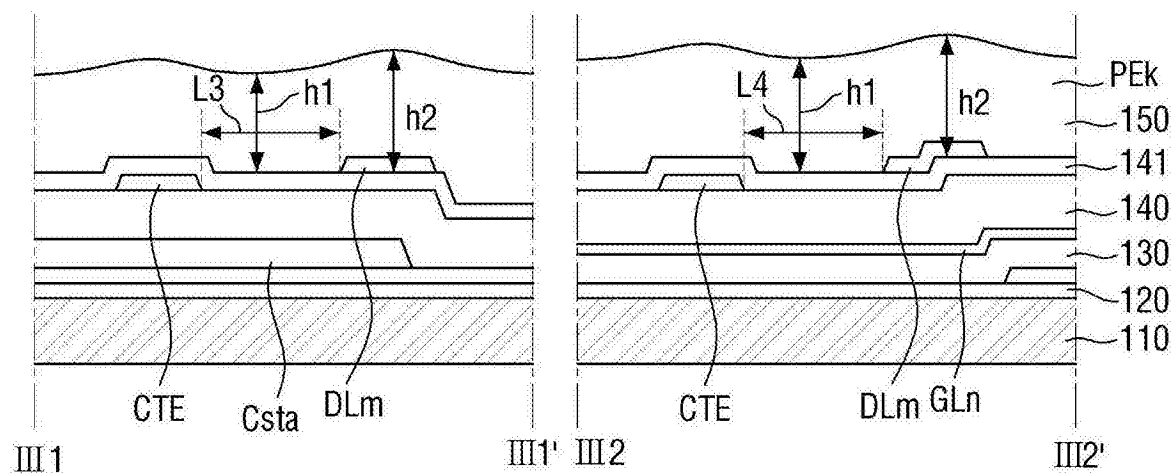


图28

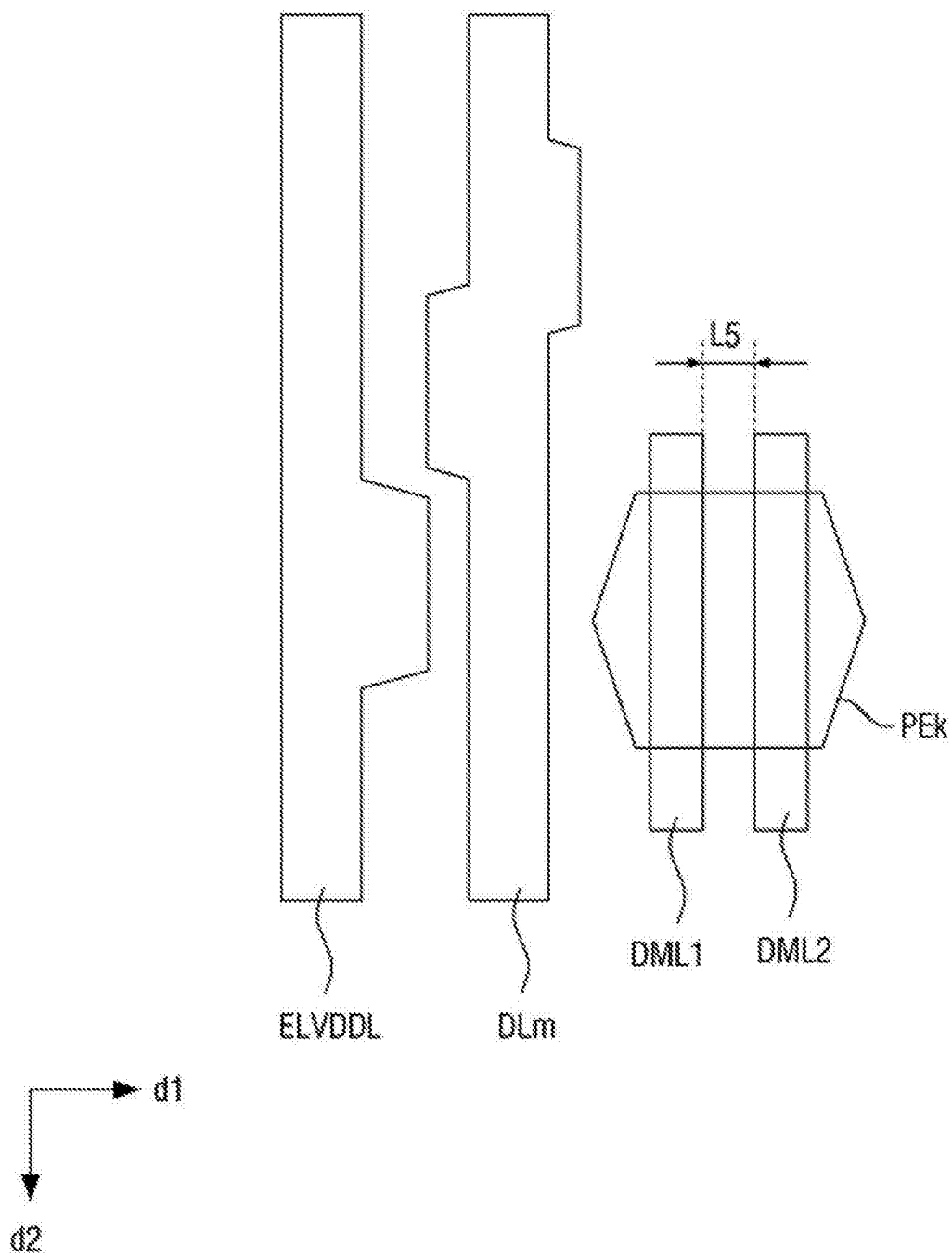


图29

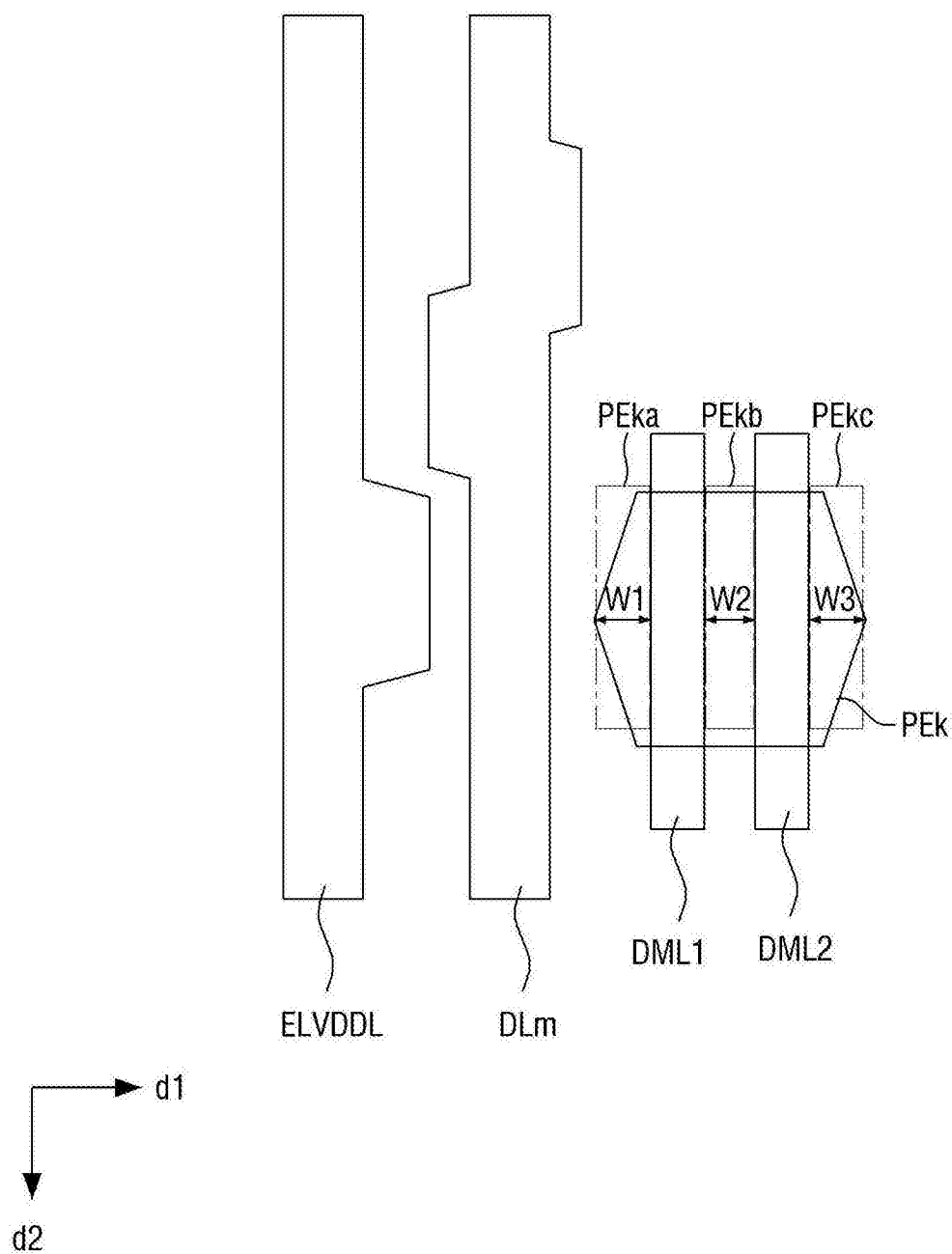


图30

专利名称(译)	有机发光显示设备		
公开(公告)号	CN107785398A	公开(公告)日	2018-03-09
申请号	CN2017110762737.0	申请日	2017-08-30
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	金亨基		
发明人	金亨基		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3276 G02B5/30 H01L27/322 H01L27/3223 H01L27/3258 H01L51/5284		
代理人(译)	潘怀仁		
优先权	1020160111119 2016-08-30 KR		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种有机发光显示设备。有机发光显示设备包括基板；第一导线，其设置在所述基板上；第二导线，其设置在与所述第一导线相同的层上并且与所述第一导线绝缘；以及像素电极，其设置在所述第一导线和所述第二导线上并且与所述第一导线和所述第二导线重叠。所述第一导线和所述第二导线之间的距离是约0至10 μ m。由此，本发明的有机发光显示设备具有降低的色散作用。此外，通过在生产期间省略偏振板的使用而降低了有机发光显示设备的生产成本。

