



(12) 发明专利申请

(10) 申请公布号 CN 104658475 A

(43) 申请公布日 2015. 05. 27

(21) 申请号 201410677529. 7

(22) 申请日 2014. 11. 21

(30) 优先权数据

10-2013-0142130 2013. 11. 21 KR

10-2014-0160006 2014. 11. 17 KR

(71) 申请人 乐金显示有限公司

地址 韩国首尔

(72) 发明人 朴泳柱 吴忠玩 罗世焕 成基荣

全仁荣

(74) 专利代理机构 北京三友知识产权代理有限公司

11127

代理人 吕俊刚 刘久亮

(51) Int. Cl.

G09G 3/32(2006. 01)

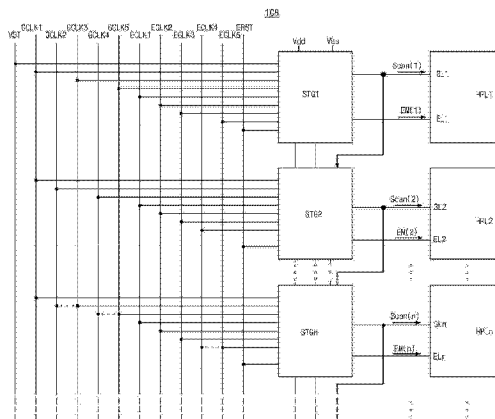
权利要求书5页 说明书18页 附图9页

(54) 发明名称

有机发光二极管显示装置

(57) 摘要

一种有机发光二极管显示装置包括:显示面板,该显示面板包括多个像素;数据驱动器,该数据驱动器向所述多个像素供应数据信号;选通驱动器,该选通驱动器向所述多个像素供应多个扫描信号和多个发射信号,所述选通驱动器包括多个级,所述多个级中的至少一个具有生成所述多个扫描信号中的一个的第一电路块和利用所述多个扫描信号中的一个生成所述多个发射信号中的一个的第二电路块;以及定时控制器,该定时控制器向所述数据驱动器和所述选通驱动器供应多个控制信号。



1. 一种有机发光二极管显示装置,该有机发光二极管显示装置包括:
显示面板,该显示面板包括多个像素;
数据驱动器,该数据驱动器向所述多个像素供应数据信号;
选通驱动器,该选通驱动器向所述多个像素供应多个扫描信号和多个发射信号,所述选通驱动器包括多个级,所述多个级中的至少一个具有生成所述多个扫描信号中的一个的第一电路块和利用所述多个扫描信号中的一个生成所述多个发射信号中的一个的第二电路块;以及
定时控制器,该定时控制器向所述数据驱动器和所述选通驱动器供应多个控制信号。
2. 根据权利要求1所述的有机发光二极管显示装置,其中,第n级的所述第一电路块利用第(n-1)个扫描信号、多个选通时钟、高电平电压和低电平电压生成第n个扫描信号,并且其中,所述第n级的所述第二电路块利用所述第n个扫描信号、多个发射时钟、发射重置电压、所述高电平电压和所述低电平电压生成第n个发射信号。
3. 根据权利要求2所述的有机发光二极管显示装置,其中,第一级的所述第一电路块利用起始电压、所述多个选通时钟、所述高电平电压和所述低电平电压生成第一扫描信号,并且其中,所述第一级的所述第二电路块利用所述起始电压、所述第一扫描信号、所述多个发射时钟、所述发射重置电压、所述高电平电压和所述低电平电压生成第一发射信号。
4. 根据权利要求2所述的有机发光二极管显示装置,其中,所述多个选通时钟包括5相脉冲的第一选通时钟至第五选通时钟,所述多个发射时钟包括5相脉冲的第一发射时钟至第五发射时钟。
5. 根据权利要求2所述的有机发光二极管显示装置,其中,所述第一电路块包括负型的第一薄膜晶体管TFT至第十一TFT以及第一电容器,并且其中,所述第二电路块包括负型的第十二TFT至第二十二TFT以及第二电容器。
6. 根据权利要求5所述的有机发光二极管显示装置,其中,所述第一TFT的栅极被连接至起始电压的输入端子和前一级的所述第一电路块中的一个,所述第一TFT的源极被连接至所述第二TFT的漏极,所述第一TFT的漏极被连接至所述高电平电压的输入端子,
其中,所述第二TFT的栅极被连接至所述多个选通时钟的输入端子中的一个,所述第二TFT的漏极被连接至所述第一TFT的源极,所述第二TFT的源极被连接至所述第三TFT的漏极,
其中,所述第三TFT的栅极被连接至所述高电平电压的输入端子,所述第三TFT的漏极被连接至第二TFT的源极,所述第三TFT的源极被连接至第一Q节点,
其中,所述第四TFT的栅极被连接至所述高电平电压的输入端子,所述第四TFT的漏极被连接至所述第一Q节点,所述第四TFT的源极被连接至所述第六TFT的漏极,
其中,所述第五TFT的栅极被连接至所述高电平电压的输入端子,所述第五TFT的漏极被连接至所述第一Q节点,所述第五TFT的源极被连接至所述第七TFT的栅极,
其中,所述第六TFT的栅极被连接至第一QB节点,所述第六TFT的漏极被连接至所述第四TFT的源极,所述第六TFT的源极被连接至所述低电平电压的输入端子,
其中,所述第七TFT的栅极被连接至所述多个选通时钟的输入端子中的一个,所述第七TFT的漏极被连接至所述高电平电压的输入端子,所述第七TFT的源极被连接至所述第一QB节点,

其中,所述第八 TFT 的栅极被连接至所述起始电压的输入端子和所述前一级的所述第一电路块中的一个,所述第八 TFT 的漏极被连接至所述第一 QB 节点,所述第八 TFT 的源极被连接至所述低电平电压的输入端子,

其中,所述第九 TFT 的栅极被连接至所述第五 TFT 的源极,所述第九 TFT 的漏极被连接至所述第一 QB 节点,所述第九 TFT 的源极被连接至所述低电平电压的输入端子,

其中,所述第十 TFT 的栅极被连接至所述第一 Q 节点,所述第十 TFT 的漏极被连接至所述多个选通时钟的输入端子中的一个,所述第十 TFT 的源极被连接至所述第十一 TFT 的漏极,

其中,所述第十一 TFT 的栅极被连接至所述第一 QB 节点,所述第十一 TFT 的漏极被连接至所述第十 TFT 的源极,所述第十一 TFT 的源极被连接至所述低电平电压的输入端子,

其中,所述第一电容器被连接在所述第十 TFT 的所述栅极与所述源极之间,并且

其中,位于所述第十 TFT 的所述源极与所述第十一 TFT 的所述漏极之间的第一输出节点被连接至所述显示面板的选通线、所述第二电路块和下一级。

7. 根据权利要求 5 所述的有机发光二极管显示装置,其中,所述第十二 TFT 的栅极被连接至所述多个发射时钟的输入端子中的一个,所述第十二 TFT 的漏极被连接至所述高电平电压的输入端子,所述第十二 TFT 的源极被连接至第二 Q 节点,

其中,所述第十三 TFT 的栅极被连接至所述多个发射时钟的输入端子中的一个,所述第十三 TFT 的漏极被连接至所述起始电压的输入端子和前一级的所述第一电路块中的一个,所述第十三 TFT 的源极被连接至第二 QB 节点,

其中,所述第十四 TFT 的栅极被连接至所述第二 QB 节点,所述第十四 TFT 的漏极被连接至所述第二 Q 节点,所述第十四 TFT 的源极被连接至所述低电平电压的输入端子,

其中,所述第十五 TFT 的栅极被连接至所述发射重置电压的输入端子,所述第十五 TFT 的漏极被连接至所述高电平电压的输入端子,所述第十五 TFT 的源极被连接至所述第十六 TFT 的漏极,

其中,所述第十六 TFT 的栅极被连接至所述第一电路块的第一输出节点,所述第十六 TFT 的漏极被连接至所述第十五 TFT 的源极,所述第十六 TFT 的源极被连接至所述第二 QB 节点,

其中,所述第十七 TFT 的栅极被连接至所述多个发射时钟的输入端子中的一个,所述第十七 TFT 的漏极被连接至所述第二 QB 节点,所述第十七 TFT 的源极被连接至所述低电平电压的输入端子,

其中,所述第十八 TFT 的栅极被连接至第二输出节点,所述第十八 TFT 的漏极被连接至所述高电平电压的输入端子,所述第十八 TFT 的源极被连接至所述第二十一 TFT 的源极,

其中,所述第十九 TFT 的栅极被连接至所述多个发射时钟的输入端子中的一个,所述第十九 TFT 的漏极被连接至所述第二 QB 节点,所述第十九 TFT 的源极被连接至所述低电平电压的输入端子,

其中,所述第二十 TFT 的栅极被连接至所述第二 Q 节点,所述第二十 TFT 的漏极被连接至所述高电平电压的输入端子,所述第二十 TFT 的源极被连接至所述第二十一 TFT 的漏极,

其中,所述第二十一 TFT 的栅极被连接至所述第二 QB 节点,所述第二十一 TFT 的漏极被连接至所述第二十 TFT 的源极,所述第二十一 TFT 的源极被连接至所述第二十二 TFT 的

漏极，

其中，所述第二十二 TFT 的栅极被连接至所述第二 QB 节点，所述第二十二 TFT 的漏极被连接至所述第二十一 TFT 的源极，所述第二十二 TFT 的源极被连接至所述低电平电压的输入端子，

其中，所述第二电容器被连接在所述第二十 TFT 的所述栅极与所述源极之间，并且

其中，位于所述第二十 TFT 的所述源极与所述第二十一 TFT 的所述漏极之间的所述第二输出节点被连接至所述显示面板的发射线。

8. 根据权利要求 2 所述的有机发光二极管显示装置，其中，第一级的所述第一电路块利用起始电压、所述多个选通时钟、Q 节点重置电压、所述高电平电压和所述低电平电压生成第一扫描信号，并且其中，所述第一级的所述第二电路块利用所述起始电压、所述第一扫描信号、所述多个发射时钟、所述发射重置电压、所述高电平电压和所述低电平电压生成第一发射信号。

9. 根据权利要求 2 所述的有机发光二极管显示装置，其中，所述多个选通时钟包括 4 相脉冲的第一选通时钟至第四选通时钟，所述多个发射时钟包括 4 相脉冲的第一发射时钟至第四发射时钟。

10. 根据权利要求 2 所述的有机发光二极管显示装置，其中，所述第一电路块包括正型的第一薄膜晶体管 TFT 至第十三 TFT 以及第一电容器，并且其中，所述第二电路块包括正型的第十四 TFT 至第二十二 TFT 以及第二电容器。

11. 根据权利要求 10 所述的有机发光二极管显示装置，其中，所述第一 TFT 的栅极被连接至起始电压的输入端子，所述第一 TFT 的源极被连接至所述高电平电压的输入端子，所述第一 TFT 的漏极被连接至所述第二 TFT 的源极，

其中，所述第二 TFT 的栅极被连接至所述多个选通时钟的输入端子中的一个，所述第二 TFT 的源极被连接至所述第一 TFT 的漏极，所述第二 TFT 的漏极被连接至所述第三 TFT 的源极，

其中，所述第三 TFT 的栅极被连接至所述高电平电压的输入端子，所述第三 TFT 的源极被连接至第二 TFT 的漏极，所述第三 TFT 的漏极被连接至第一 Q 节点，

其中，所述第四 TFT 的栅极被连接至所述高电平电压的输入端子，所述第四 TFT 的源极被连接至所述第一 Q 节点，所述第四 TFT 的漏极被连接至所述第七 TFT 的源极，

其中，所述第五 TFT 的栅极被连接至所述高电平电压的输入端子，所述第五 TFT 的源极被连接至所述第一 Q 节点，所述第五 TFT 的漏极被连接至所述第八 TFT 的源极，

其中，所述第六 TFT 的栅极被连接至所述高电平电压的输入端子，所述第六 TFT 的源极被连接至第一 QB 节点，所述第六 TFT 的漏极被连接至所述第十 TFT 的栅极，

其中，所述第七 TFT 的栅极被连接至所述 Q 节点重置电压的输入端子，所述第七 TFT 的源极被连接至所述第四 TFT 的漏极，所述第七 TFT 的漏极被连接至低电平电压 V_{SS} 的输入端子，

其中，所述第八 TFT 的栅极被连接至所述第一 QB 节点，所述第八 TFT 的源极被连接至所述第五 TFT 的漏极，所述第八 TFT 的漏极被连接至所述低电平电压的输入端子，

其中，所述第九 TFT 的栅极被连接至所述多个选通时钟的输入端子中的一个，所述第九 TFT 的源极被连接至所述高电平电压的输入端子，所述第九 TFT 的漏极被连接至所述第

一 QB 节点,

其中,所述第十 TFT 的栅极被连接至所述起始电压 VST 的输入端子,所述第十 TFT 的源极被连接至所述第一 QB 节点,所述第十 TFT 的漏极被连接至所述低电平电压的输入端子,

其中,所述第十一 TFT 的栅极被连接至所述第六 TFT 的漏极,所述第十一 TFT 的源极被连接至所述第一 QB 节点,所述第十一 TFT 的漏极被连接至所述低电平电压的输入端子,

其中,所述第十二 TFT 的栅极被连接至所述第一 Q 节点,所述第十二 TFT 的源极被连接至所述多个选通时钟的输入端子中的一个,所述第十二 TFT 的漏极被连接至所述第十三 TFT 的源极,

其中,所述第十三 TFT 的栅极被连接至所述第一 QB 节点,所述第十三 TFT 的源极被连接至所述第十二 TFT 的漏极,所述第十三 TFT 的漏极被连接至所述低电平电压的输入端子,

其中,所述第一电容器被连接在所述第十二 TFT 的所述栅极与所述漏极之间,并且

其中,位于所述第十二 TFT 的所述漏极与所述第十三 TFT 的所述源极之间的第一输出节点被连接至所述显示面板的选通线、所述第二电路块和下一级。

12. 根据权利要求 10 所述的有机发光二极管显示装置,其中,所述第十四 TFT 的栅极被连接至所述多个发射时钟的输入端子中的一个,所述第十四 TFT 的源极被连接至所述高电平电压的输入端子,所述第十四 TFT 的漏极被连接至第二 Q 节点,

其中,所述第十五 TFT 的栅极被连接至所述第一电路块的第一输出节点的输入端子,所述第十五 TFT 的源极被连接至所述第二 Q 节点,所述第十五 TFT 的漏极被连接至第二 QB 节点,

其中,所述第十六 TFT 的栅极被连接至所述第二 QB 节点,所述第十六 TFT 的源极被连接至所述第二 Q 节点,所述第十六 TFT 的漏极被连接至所述低电平电压的输入端子,

其中,所述第十七 TFT 的栅极被连接至所述多个发射时钟的输入端子中的一个,所述第十七 TFT 的源极被连接至所述第二 QB 节点,所述第十七 TFT 的漏极被连接至所述低电平电压的输入端子,

其中,所述第十八 TFT 的栅极被连接至所述第二十 TFT 的漏极,所述第十八 TFT 的源极被连接至所述高电平电压的输入端子,所述第十八 TFT 的漏极被连接至所述第二十一 TFT 的漏极,

其中,所述第十九 TFT 的栅极被连接至所述第二十 TFT 的漏极,所述第十九 TFT 的源极被连接至所述高电平电压的输入端子,所述第十九 TFT 的漏极被连接至所述第二十一 TFT 的漏极,

其中,所述第二十 TFT 的栅极被连接至所述第二 Q 节点,所述第二十 TFT 的源极被连接至所述高电平电压的输入端子,所述第二十 TFT 的漏极被连接至所述第二十一 TFT 的源极,

其中,所述第二十一 TFT 的栅极被连接至所述第二 QB 节点,所述第二十一 TFT 的源极被连接至所述第二十 TFT 的漏极,所述第二十一 TFT 的漏极被连接至所述第十九 TFT 的漏极,

其中,所述第二十二 TFT 的栅极被连接至所述第二 QB 节点,所述第二十二 TFT 的源极被连接至所述第十九 TFT 的漏极,所述第二十二 TFT 的漏极被连接至所述低电平电压的输入端子,

其中,所述第二电容器被连接在所述第二十 TFT 的所述栅极与所述漏极之间,并且

其中,位于所述第二十 TFT 的所述漏极与所述第二十一 TFT 的所述源极之间的第二输出节点被连接至所述显示面板的发射线。

有机发光二极管显示装置

技术领域

[0001] 本公开涉及有机发光二极管显示装置。本公开还涉及一种包括选通驱动器的有机发光二极管显示装置。

背景技术

[0002] 随着信息社会进步,对于显示图像的显示装置的各种需求增加。近来,已利用了诸如液晶显示器(LCD)装置、等离子体显示面板(PDP)装置、有机发光二极管(OLED)显示装置和场发射显示器(FED)装置的各种平板显示器(FPD)。

[0003] 在各种FPD当中,OLED显示装置由于发射装置而在响应速度、发射效率、亮度和视角方面具有优点。已经通常使用了通过控制电流来调节发光二极管的亮度的电流驱动型的OLED显示装置。

[0004] 图1是示出了根据现有技术的有机发光二极管显示装置的视图,图2是示出了根据现有技术的有机发光二极管显示装置的选通驱动器的平面图。

[0005] 在图1中,根据现有技术的有机发光二极管(OLED)显示装置包括外部系统10、定时控制器14、数据驱动器16、选通驱动器18和显示面板12。

[0006] 外部系统10向定时控制器14供应图像信号RGB、垂直同步信号Vsync、水平信号Hsync和时钟信号CLK。定时控制器14输出用于控制选通驱动器18的选通控制信号GCS以及用于利用垂直同步信号Vsync、水平信号Hsync和时钟信号CLK来控制数据驱动器16的数据控制信号DCS。另外,定时控制器14根据显示面板12的分辨率来重新布置图像信号RGB并且向数据驱动器16输出经重新布置的图像信号RGB。

[0007] 数据驱动器16根据来自定时控制器14的数据控制信号DCS将图像信号RGB转换为与该图像信号的灰度对应的模拟像素信号(数据信号或数据电压),并且向显示面板12的数据线DL1至DLm供应该像素信号。

[0008] 选通驱动器18根据来自定时控制器14的选通控制信号GCS向选通线GL1至GLn顺序地供应扫描信号,并且显示面板12中的对应水平线的薄膜晶体管(TFT)被导通。选通驱动器18包括扫描信号生成单元18a和发射信号生成单元18b。扫描信号生成单元18a向选通线GL1至GLn供应用于确定数据电压的寻址时间的扫描信号,而发射信号生成单元18b向发射线EL1至ELn供应用于确定像素P的发射时间的发射信号EM。扫描信号生成单元18a和发射信号生成单元18b可以作为面板内选通(GIP)型形成在显示面板12中。

[0009] 显示面板12包括选通线GL1至GLn、数据线DL1至DLm以及位于选通线GL1至GLn和数据线DL1至DLm的交叉处的像素P。用于供应高电平电压Vdd、低电平电压Vss和基准电压Vref的线、切换TFT、由像素信号通过切换TFT导通的驱动TFT、由发射线EL1至ELn驱动的发射TFT以及发光二极管(LED)形成在各个像素P中。

[0010] 在根据现有技术的OLED显示装置中,选通驱动器18通过扫描信号生成单元18a和发射信号生成单元18b控制各个像素P的发射。由于驱动TFT的劣化而导致的阈值电压的变化可以通过使扫描信号和发射信号的定时不同而被补偿。

[0011] 例如,在用于对数据电压进行寻址的周期期间,扫描信号具有导通电平而发射信号具有截止电平,在用于发射像素 P 的周期期间,扫描信号具有截止电平而发射信号具有导通电平。

[0012] 具体地,为了通过级联连接顺序地输出信号,发射信号生成单元 18b 包括移位寄存器 SR 和反相器 INV,该反相器 INV 通过使来自移位寄存器 SR 的信号反转而生成发射控制脉冲。类似地,为了通过级联连接顺序地输出信号,扫描信号生成单元 18a 包括移位寄存器 SRG。

[0013] 然而,因为选通驱动器 18 包括扫描信号生成单元 18a 和发射信号生成单元 18b 以用于生成两个信号,所以用于控制扫描信号生成单元 18a 和发射信号生成单元 18b 的控制信号增加并且用于发送控制信号的线增加。

[0014] 此外,如图 2 中所示,GIP 型的选通驱动器 18 形成在显示面板 12 的非显示区域中,并且作为用于扫描信号生成单元 18a 的第一区域 W1 和用于发射信号生成单元 18b 的第二区域 W2 的总和的用于选通驱动器 18 的区域 W 增加。具体地,因为用于发射信号生成单元 18a 的第二区域 W2 是用于移位寄存器 SR 的区域 W2a 和用于反相器 INV 的区域 W2b 的总和,所以用于选通驱动器 18 的区域 W 进一步增加。结果,OLED 显示装置的边框区域(其为非显示区域)由于 GIP 型的选通驱动器 18 而增加,并且 OLED 显示装置的外观劣化。

发明内容

[0015] 因此,本发明致力于一种用于选通驱动器的区域减少的有机发光二极管显示装置,该有机发光二极管显示装置基本上消除了由于现有技术的局限和缺点而导致的一个或更多个问题。

[0016] 一种有机发光二极管显示装置包括:显示面板,该显示面板包括多个像素;数据驱动器,该数据驱动器向所述多个像素供应数据信号;选通驱动器,该选通驱动器向所述多个像素供应多个扫描信号和多个发射信号,所述选通驱动器包括多个级,所述多个级中的至少一个具有生成所述多个扫描信号中的一个的第一电路块和利用所述多个扫描信号中的一个生成所述多个发射信号中的一个的第二电路块;以及定时控制器,该定时控制器向所述数据驱动器和所述选通驱动器供应多个控制信号。

[0017] 应当理解,以上总体描述和以下详细描述这二者是示例性的和说明性的,并且旨在提供对要求保护的本发明的进一步说明。

附图说明

[0018] 附图被包括以提供对本发明的进一步理解,并且被并入本说明书并构成本说明书的一部分,附图例示了本发明的实施方式,并且与本描述一起用来说明本发明的原理。附图中:

[0019] 图 1 是示出了根据现有技术的有机发光二极管显示装置的视图;

[0020] 图 2 是示出了根据现有技术的有机发光二极管显示装置的选通驱动器的平面图;

[0021] 图 3 是示出了根据本发明的第一实施方式的有机发光二极管显示装置的视图;

[0022] 图 4 是示出了根据本发明的第一实施方式的有机发光二极管显示装置的像素的视图;

[0023] 图 5 是示出了根据本发明的第一实施方式的有机发光二极管显示装置的选通驱动器的视图；

[0024] 图 6A 和图 6B 是分别示出了根据本发明的第一实施方式的发光二极管显示装置的第一级和第二级的视图；

[0025] 图 7 是示出了根据本发明的第一实施方式的发光二极管显示装置中使用的信号的定时图；

[0026] 图 8 是示出了根据本发明的第一实施方式的有机发光二极管显示装置的选通驱动器的平面图；

[0027] 图 9 是示出了根据本发明的第二实施方式的有机发光二极管显示装置的像素的视图；

[0028] 图 10 是示出了用于根据本发明的第二实施方式的有机发光二极管显示装置的信号的定时图；

[0029] 图 11 是示出了根据本发明的第二实施方式的发光二极管显示装置的第一级的视图；以及

[0030] 图 12 是示出了根据本发明的第二实施方式的发光二极管显示装置中使用的信号的定时图。

具体实施方式

[0031] 现在将详细地参照优选实施方式, 优选实施方式的示例被例示在附图中。

[0032] 图 3 是示出了根据本发明的第一实施方式的有机发光二极管显示装置的视图。

[0033] 在图 3 中, 根据本发明的第一实施方式的有机发光二极管 (OLED) 显示装置包括外部系统 100、定时控制器 104、数据驱动器 106、选通驱动器 108 和显示面板 102。

[0034] 显示面板 102 包括多个选通线 GL1 至 GLp、与该多个选通线 GL1 至 GLp 交替的多个发射线 EL1 至 ELp、与该多个选通线 GL1 至 GPp 和该多个发射线 EL1 至 ELp 交叉的多个数据线 DL1 至 DLq 以及在该多个选通线 GL1 至 GLp、该多个发射线 EL1 至 ELp 和该多个数据线 DL1 至 DLq 的交叉处的多个像素 P。

[0035] 例如, 可以通过多个导电线向各个像素 P 供应 (图 4 的) 高电平电压 Vdd、(图 4 的) 低电平电压 Vss 和 (图 4 的) 初始化电压 Vinit。另外, 各个像素可以被连接至一个数据线、两个相邻选通线和一个发射线。

[0036] 外部系统 100 向定时控制器 104 供应图像信号 RGB、垂直同步信号 Vsync、水平信号 Hsync、时钟信号 CLK 和数据使能信号 DE。

[0037] 定时控制器 104 输出用于控制选通驱动器 108 的选通控制信号 GCS 以及用于利用垂直同步信号 Vsync、水平信号 Hsync、时钟信号 CLK 和数据使能信号 DE 来控制数据驱动器 106 的数据控制信号 DCS。另外, 定时控制器 104 根据显示面板 102 的分辨率来重新布置图像信号 RGB 并且向数据驱动器 106 输出经重新布置的图像信号 RGB。

[0038] 数据驱动器 106 根据来自定时控制器 104 的数据控制信号 DCS 将数字图像信号 RGB 转换为与该图像信号的灰度对应的模拟像素信号 (数据信号或数据电压), 并且向显示面板 102 的多个数据线 DL1 至 DLq 供应该数据信号。

[0039] 选通驱动器 108 根据来自定时控制器 104 的选通控制信号 GCS 向该多个选通线

GL1 至 GLp 顺序地供应多个扫描信号 Scan(1) 至 Scan(p) 并且向该多个发射线 EL1 至 ELp 顺序地供应多个发射信号 EM(1) 至 EM(p)。显示面板 102 的对应水平线的薄膜晶体管 (TFT) 根据该多个扫描信号 Scan(1) 至 Scan(p) 和该多个发射信号 EM(1) 至 EM(p) 被导通。

[0040] 选通驱动器 108 包括用于生成多个扫描信号 Scan(1) 至 Scan(p) 和多个扫描信号 EM(1) 至 EM(p) 的多个级 STG1 至 STGp。级联连接的该多个级 STG1 至 STGp 可以作为面板内选通型形成在显示面板 102 中。

[0041] 图 4 是示出了根据本发明的第一实施方式的有机发光二极管显示装置的像素的视图。

[0042] 在图 4 中, 像素 P 包括发光二极管 E、发射 TFT ETr、切换 TFT STr、驱动 TFT DTr、初始化 TFT Tinit 以及第一像素电容器 Cp1 和第二像素电容器 Cp2。像素 P 具有四个晶体管和两个电容器形成在像素 P 中的 4T2C 结构。尽管在图 4 中发射 TFT ETr、切换 TFT STr、驱动 TFT DTr、初始化 TFT Tinit 具有负 (N) 型, 但是在另一实施方式中, 发射 TFT ETr、切换 TFT STr、驱动 TFT DTr、初始化 TFT Tinit 可以具有正 (P) 型。

[0043] 发光二极管 E 通过在高电平电压 Vdd 与低电平电压 Vss 之间流动的驱动电流而发射光。例如, 发光二极管 E 的阴极可以被连接至低电平电压 Vss 的输入端子, 发光二极管 E 的阳极可以被连接至驱动 TFT DTr 的源极。

[0044] 发射 TFT ETr 被连接在高电平电压 Vdd 的输入端子与驱动 TFT DTr 之间以根据第 n 个发射信号 EM(n) 控制高电平电压 Vdd 的发送。例如, 发射 TFT DTr 的栅极可以被连接至第 n 个发射线 ELn, 发射 TFT DTr 的漏极可以被连接至高电平电压 Vdd 的输入端子, 并且发射 TFT DTr 的源极可以被连接至驱动 TFT DTr 的漏极。发射 TFT ETr 的源极与驱动 TFT DTr 的漏极之间的连接点可以被定义为第一节点 N1。

[0045] 切换 TFT STr 被连接在第 m 个数据线 DLm 与驱动 TFT DTr 之间以根据第 n 个扫描信号 Scan(n) 控制第 m 个数据信号 Vdata(m) 的发送。例如, 切换 TFT STr 的栅极可以被连接至第 n 个选通线 GLn, 切换 TFT STr 的漏极可以被连接至第 m 个数据线 DLm, 并且切换 TFT STr 的源极可以被连接至驱动 TFT DTr 的栅极。切换 TFT STr 的源极与驱动 TFT DTr 的栅极之间的连接点可以被定义为第二节点 N2。

[0046] 驱动 TFT DTr 被连接在第一节点 N1 与发光二极管 E 之间以根据第二节点 N2 的电压控制向发光二极管 E 的阳极供应的驱动电流。例如, 驱动 TFT DTr 的栅极可以被连接至第二节点 N2, 驱动 TFT DTr 的漏极可以被连接至第一节点 N1, 并且驱动 TFT DTr 的源极可以被连接至发光二极管 E 的阳极。驱动 TFT DTr 的源极与发光二极管 E 的阳极之间的连接点可以被定义为第三节点 N3。

[0047] 初始化 TFT Tinit 被连接在初始化电压 Vinit 的输入端子与第三节点 N3 之间以根据第 (n-1) 个扫描信号 Scan(n-1) 控制初始化电压 Vinit 的发送。驱动 TFT DTr 的源极的电压可以由初始化 TFT Tinit 初始化为初始化电压 Vinit。例如, 初始化 TFT Tinit 的栅极可以被连接至第 (n-1) 个选通线 GL(n-1), 初始化 TFT Tinit 的漏极可以被连接至初始化电压 Vinit 的输入端子, 并且初始化 TFT Tinit 的源极可以被连接至第三节点 N3。

[0048] 第一像素电容器 Cp1 被连接在第二节点 N2 与第三节点 N3 之间, 第二像素电容器 Cp2 被连接在高电平电压 Vdd 的输入端子与第三节点 N3 之间。第一像素电容器 Cp1 可以根据第 n 个发射信号 EM(n) 存储驱动 TFT DTr 的阈值电压, 并且可以在一个帧期间根据第

n 个扫描信号 Scan(n) 维持驱动 TFT DTr 的栅极的电压。第二像素电容器 Cp2 可以使驱动 TFT DTr 的栅极的电压稳定并且改进第 m 个数据信号 Vdata(m) 的效率。

[0049] 图 5 是示出了根据本发明的第一实施方式的有机发光二极管显示装置的选通驱动器的视图。

[0050] 在图 5 中, 选通驱动器 108 包括利用高电平电压 Vdd、低电平电压 Vss、起始电压 VST、5 相脉冲的第一选通时钟 GCLK1 至第五选通时钟 GCLK5、5 相脉冲的第一发射时钟 ECLK1 至第五发射时钟 ECLK5 和发射重置电压 ERST 顺序地输出多个扫描信号 Scan(1) 至 Scan(p) 和多个发射信号 EM(1) 至 EM(p) 的多个级 STG1 至 STGp。另外, 各个级可以包括生成该多个扫描信号 Scan(1) 至 Scan(p) 的 (图 6A 和图 6B 的) 第一电路块 BL1 和生成该多个发射信号 EM(1) 至 EM(p) 的 (图 6A 和图 6B 的) 第二电路块 BL2。

[0051] 例如, 第一级 STG1 可以利用高电平电压 Vdd、低电平电压 Vss、起始电压 VST、第一选通时钟 GCLK1、第三选通时钟 GCLK3 和第五选通时钟 GCLK5、第一发射时钟 ECLK1、第二发射时钟 ECLK2、第三发射时钟 ECLK3 和第五发射时钟 ECLK5 以及发射重置电压 ERST 输出第一扫描信号 Scan(1) 和第一发射信号 EM(1)。第一扫描信号 Scan(1) 和第一发射信号 EM(1) 分别可以被供应给与第一水平像素线 HPL1 对应的第一选通线 GL1 和第一发射线 EL1。

[0052] 另外, 第二级 STG2 可以利用高电平电压 Vdd、低电平电压 Vss、第一扫描信号 Scan(1)、第一选通时钟 GCLK1、第二选通时钟 GCLK2 和第四选通时钟 GCLK4、第一发射时钟 ECLK1、第二发射时钟 ECLK2、第三发射时钟 ECLK3 和第四发射时钟 ECLK4 以及发射重置电压 ERST 输出第二扫描信号 Scan(2) 和第二发射信号 EM(2)。第二扫描信号 Scan(2) 和第二发射信号 EM(2) 分别可以被供应给与第二水平像素线 HPL2 对应的第二选通线 GL2 和第二发射线 EL2。

[0053] 类似地, 第 n 级 STGn 可以利用高电平电压 Vdd、低电平电压 Vss、第 ($n-1$) 个扫描信号 Scan($n-1$)、第一选通时钟 GCLK1、第三选通时钟 GCLK3 与第五选通时钟 GCLK5 的对和第二选通时钟 GCLK2 与第四选通时钟 GCLK4 的对中的一个、第一发射时钟 ECLK1、第二发射时钟 ECLK2 和第三发射时钟 ECLK3、第四发射时钟 ECLK4 和第五发射时钟 ECLK5 中的一个以及发射重置电压 ERST 输出第 n 个扫描信号 Scan(n) 和第 n 个发射信号 EM(n)。第 n 个扫描信号 Scan(n) 和第 n 个发射信号 EM(n) 分别可以被供应给与第 n 个水平像素线 HPLn 对应的第 n 个选通线 GLn 和第 n 个发射线 ELn。

[0054] 结果, 该多个级 STG1 至 STGp 具有级联连接, 使得从前一级输出的扫描信号被作为起始电压 VST 输入给目前级。

[0055] 图 6A 和图 6B 是分别示出了根据本发明的第一实施方式的发光二极管显示装置的第一级和第二级的视图。

[0056] 在图 6A 中, 第一级 STG1 的第一电路块 BL1 利用高电平电压 Vdd、低电平电压 Vss、起始电压 VST 以及第一选通时钟 GCLK1、第三选通时钟 GCLK3 和第五选通时钟 CGLK5 生成第一扫描信号 Scan(1)。第一级 STG1 的第二电路块 BL2 利用高电平电压 Vdd、低电平电压 Vss、从第一电路块 BL1 输出的第一扫描信号 Scan(1)、第一发射时钟 ECLK1、第二发射时钟 ECLK2、第三发射时钟 ECLK3 和第五发射时钟 ECLK5 以及发射重置电压 ERST 生成第一发射信号 EM(1)。

[0057] 结果, 在本发明的第一实施方式中选通驱动器 108 可以包括生成扫描信号和发射

信号的单级,然而在现有技术中,选通驱动器包括生成扫描信号的扫描信号生成单元和生成发射信号的发射信号生成单元。

[0058] 第一级 STG1 的第一电路块 BL1 可以包括第一 TFT T1 至第十一 TFT T11 和第一驱动电容器 Cd1。第一 TFT T1 的栅极可以被连接至起始电压 VST 的输入端子,第一 TFT T1 的漏极可以被连接至高电平电压 Vdd 的输入端子,并且第一 TFT T1 的源极可以被连接至第二 TFT T2 的漏极。第二 TFT T2 的栅极可以被连接至第五选通时钟 GCLK5 的输入端子,第二 TFT T2 的漏极可以被连接至第一 TFT T1 的源极,并且第二 TFT T2 的源极可以被连接至第三 TFT T3 的漏极。

[0059] 第三 TFT T3 的栅极可以被连接至高电平电压 Vdd 的输入端子,第三 TFT T3 的漏极可以被连接至第二 TFT T2 的源极,并且第三 TFT T3 的源极可以被连接至第一 Q 节点 Q1。第四 TFT T4 的栅极可以被连接至高电平电压 Vdd 的输入端子,第四 TFT T4 的漏极可以被连接至第一 Q 节点 Q1,并且第四 TFT T4 的源极可以被连接至第六 TFT T6 的漏极。第五 TFT T5 的栅极可以被连接至高电平电压 Vdd 的输入端子,第五 TFT T5 的漏极可以被连接至第一 Q 节点 Q1,并且第五 TFT T5 的源极可以被连接至第十一 TFT T11 的栅极。

[0060] 第六 TFT T6 的栅极可以被连接至第一 QB 节点 QB1,第六 TFT T6 的漏极可以被连接至第四 TFT T4 的源极,并且第六 TFT T6 的源极可以被连接至低电平电压 Vss 的输入端子。尽管在图 6A 中第六 TFT T6 具有用于改进截止电流特性的双栅型,但是在具有相对小的截止电流的另一实施方式中第六 TFT T6 可以具有单栅型。第七 TFT T7 的栅极可以被连接至第三选通时钟 GCLK3 的输入端子,第七 TFT T7 的漏极可以被连接至高电平电压 Vdd 的输入端子,并且第七 TFT T7 的源极可以被连接至第一 QB 节点 QB1。

[0061] 第八 TFT T8 的栅极可以被连接至起始电压 VST 的输入端子,第八 TFT T8 的漏极可以被连接至第一 QB 节点 QB1,并且第八 TFT T8 的源极可以被连接至低电平电压 Vss 的输入端子。第九 TFT T9 的栅极可以被连接至第五 TFT T5 的源极,第九 TFT T9 的漏极可以被连接至第一 QB 节点 QB1,并且第九 TFT T9 的源极可以被连接至低电平电压 Vss 的输入端子。尽管在图 6A 中第八 TFT T8 和第九 TFT T9 中的每一个都具有用于改进截止电流特性的双栅型,但是在具有相对小的截止电流的另一实施方式中第八 TFT T8 和第九 TFT T9 中的每一个都可以具有单栅型。

[0062] 第十 TFT T10 的栅极可以被连接至第一 Q 节点 Q1,第十 TFT T10 的漏极可以被连接至第一选通时钟 GCLK1 的输入端子,并且第十 TFT T10 的源极可以被连接至第十一 TFT T11 的漏极。第一驱动电容器 Cd1 被连接在第十 TFT T10 的栅极与源极之间。第十一 TFT T11 的栅极可以被连接至第一 QB 节点 QB1,第十一 TFT T11 的漏极可以被连接至第十 TFT T10 的源极,并且第十一 TFT T11 的源极可以被连接至低电平电压 Vss 的输入端子。

[0063] 位于第十 TFT T10 的源极与第十一 TFT T11 的漏极之间的第一输出节点 OUT1 可以被连接至第一选通线 GL1、第一级 STG1 的第二电路块 BL2 和第二级 STG2 的第一电路块 BL1,并且从第一输出节点 OUT1 输出的第一扫描信号 Scan (1) 可以被供应给第一选通线 GL1、第一级 STG1 的第二电路块 BL2 和第二级 STG2 的第一电路块 BL1。

[0064] 第一级 STG1 的第二电路块 BL2 可以包括第十二 TFT T12 至第二十二 TFT T22 和第二驱动电容器 Cd2。第十二 TFT T12 的栅极可以被连接至第一发射时钟 ECLK1 的输入端子,第十二 TFT T12 的漏极可以被连接至高电平电压 Vdd 的输入端子,并且第十二 TFT T12

的源极可以被连接至第二 Q 节点 Q2。第十三 TFT T13 的栅极可以被连接至第三发射时钟 ECLK3 的输入端子,第十三 TFT T13 的漏极可以被连接至起始电压 VST 的输入端子,并且第十三 TFT T13 的源极可以被连接至第二 QB 节点 QB2。第十四 TFT T14 的栅极可以被连接至第二 QB 节点 QB2,第十四 TFT T14 的漏极可以被连接至第二 Q 节点 Q2,并且第十四 TFT T14 的源极可以被连接至低电平电压 Vss 的输入端子。

[0065] 第十五 TFT T15 的栅极可以被连接至发射重置电压 ERST 的输入端子,第十五 TFT T15 的漏极可以被连接至高电平电压 Vdd 的输入端子,并且第十五 TFT T15 的源极可以被连接至第十六 TFT T16 的漏极。第十六 TFT T16 的栅极可以被连接至第一级 STG1 的第一电路块 BL1 的第一输出节点 OUT1,第十六 TFT T16 的漏极可以被连接至第十五 TFT T15 的源极,并且第十六 TFT T16 的源极可以被连接至第二 QB 节点 QB2。

[0066] 第十七 TFT T17 的栅极可以被连接至第五发射时钟 ECLK5 的输入端子,第十七 TFT T17 的漏极可以被连接至第二 QB 节点 QB2,并且第十七 TFT T17 的源极可以被连接至低电平电压 Vss 的输入端子。第十八 TFT T18 的栅极可以被连接至第二输出节点 OUT2,第十八 TFT T18 的漏极可以被连接至高电平电压 Vdd 的输入端子,并且第十八 TFT T18 的源极可以被连接至第二十一 TFT T21 的源极。第十九 TFT T19 的栅极可以被连接至第二发射时钟 ECLK2 的输入端子,第十九 TFT T19 的漏极可以被连接至第二 QB 节点 QB2,并且第十九 TFT T19 的源极可以被连接至低电平电压 Vss 的输入端子。

[0067] 第二十 TFT T20 的栅极可以被连接至第二 Q 节点 Q2,第二十 TFT T20 的漏极可以被连接至高电平电压 Vdd 的输入端子,并且第二十 TFT T20 的源极可以被连接至第二十一 TFT T21 的漏极。第二驱动电容器 Cd2 被连接在第二十 TFT T20 的栅极与源极之间。第二十一 TFT T21 的栅极可以被连接至第二 QB 节点 QB2,第二十一 TFT T21 的漏极可以被连接至第二十 TFT T20 的源极,并且第二十一 TFT T21 的源极可以被连接至第二十二 TFT T22 的漏极。第二十二 TFT T22 的栅极可以被连接至第二 QB 节点 QB2,第二十二 TFT T22 的漏极可以被连接至第二十一 TFT T21 的源极,并且第二十二 TFT T22 的源极可以被连接至低电平电压 Vss 的输入端子。

[0068] 位于第二十 TFT T20 的源极与第二十一 TFT T21 的漏极之间的第二输出节点 OUT2 可以被连接至第一发射线 EL1,并且从第二输出节点 OUT2 输出的第一发射信号 EM(1) 可以被供应给第一发射线 EL1。

[0069] 在图 6B 中,第二级 STG2 的第一电路块 BL1 和第二电路块 BL2 使用第 n 个扫描信号 Scan(n) 代替起始电压 VST。第二级 STG2 的第一电路块 BL1 具有与第一级 STG1 的第一电路块 BL1 相似的结构,并且第二级 STG2 的第二电路块 BL2 具有与第一级 STG1 的第二电路块 BL2 相似的结构。对于相同结构的例示被省略。

[0070] 在第二级 STG2 的第一电路块 BL1 中,第一 TFT T1 的栅极可以被连接至第一级 STG1 的第一电路块 BL1 的第一输出节点 OUT1 而不是起始电压 VST 的输入端子。第二 TFT T2 的栅极可以被连接至第一选通时钟 GCLK1 的输入端子而不是第五选通时钟 GCLK5 的输入端子。第七 TFT T7 的栅极可以被连接至第四选通时钟 GCLK4 的输入端子而不是第三选通时钟 GCLK3 的输入端子。第十 TFT T10 的漏极可以被连接至第二选通时钟 GCLK2 的输入端子而不是第一选通时钟 GCLK1 的输入端子。

[0071] 另外,第二级 STG2 的第一输出节点 OUT1 可以被连接至第二选通线 GL2、第二级

STG2 的第二电路块 BL2 和第三级 STG3 的第一电路块 BL1, 并且从第二级 STG2 的第一输出节点 OUT1 输出的第二扫描信号 Scan(2) 可以被供应给第二选通线 GL2、第二级 STG2 的第二电路块 BL2 和第三级 STG3 的第一电路块 BL1。

[0072] 在第二级 STG2 的第二电路块 BL2 中, 第十二 TFT T12 的栅极可以被连接至第二发射时钟 ECLK2 的输入端子而不是第一发射时钟 ECLK1 的输入端子。第十三 TFT T13 的栅极可以被连接至第四发射时钟 ECLK4 的输入端子而不是第三发射时钟 ECLK3 的输入端子, 并且第十三 TFT T13 的漏极可以被连接至第一输出节点 OUT1 而不是起始电压 VST 的输入端子。第十七 TFT T17 的栅极可以被连接至第一发射时钟 ECLK1 的输入端子而不是第五发射时钟 ECLK5 的输入端子。第十九 TFT T19 的栅极可以被连接至第三发射时钟 ECLK3 的输入端子而不是第二发射时钟 ECLK2 的输入端子。

[0073] 另外, 第二输出节点 OUT2 可以被连接至第二发射线 EL2, 并且从第二输出节点 OUT2 输出的第二发射信号 EM(2) 可以被供应给第二发射线 EM2。

[0074] 尽管未示出, 但是其它级 STG3 至 STGp 可以具有与第二级 STG2 相似的结构, 并且可以级联连接该多个级 STG1 至 STGp。例如, 第 n 级 STGn 可以利用高电平电压 Vdd、低电平电压 Vss、第 (n-1) 个扫描信号 Scan(n-1)、第一选通时钟 GCLK1、第三选通时钟 GCLK3 和第五选通时钟 GCLK5、第一发射时钟 ECLK1、第二发射时钟 ECLK2、第三发射时钟 ECLK3 和第五发射时钟 ECLK5 以及发射重置电压 ERST 输出第 n 个扫描信号 Scan(n) 和第 n 个发射信号 EM(n)。第 n 个扫描信号 Scan(n) 和第 n 个发射信号 EM(n) 分别可以被供应给与第 n 个水平像素线 HPLn 对应的第 n 个选通线 GLn 和第 n 个发射线 ELn。另外, 第 (n+1) 级 STG(n+1) 可以利用高电平电压 Vdd、低电平电压 Vss、第 n 个扫描信号 Scan(n)、第一选通时钟 GCLK1、第二选通时钟 GCLK2 和第四选通时钟 GCLK4、第一发射时钟 ECLK1、第二发射时钟 ECLK2、第三发射时钟 ECLK3 和第四发射时钟 ECLK4 以及发射重置电压 ERST 输出第 (n+1) 个扫描信号 Scan(n+1) 和第 (n+1) 个发射信号 EM(n+1)。第 (n+1) 个扫描信号 Scan(n+1) 和第 (n+1) 个发射信号 EM(n+1) 分别可以被供应给与第 (n+1) 个水平像素线 HPL(n+1) 对应的第 (n+1) 个选通线 GL(n+1) 和第 (n+1) 个发射线 EL(n+1)。

[0075] 尽管在图 6A 和图 6B 中第一 TFT T1 至第二十二 TFT T22 具有负 (N) 型, 但是在另一实施方式中第一 TFT T1 至第二十二 TFT T22 中的至少一个可以具有正 (P) 型。

[0076] 将在下文中例示根据本发明的第一实施方式的 OLED 装置的选通驱动器的操作。

[0077] 图 7 是示出了根据本发明的第一实施方式的发光二极管显示装置中使用的信号的定时图。

[0078] 在图 6A、图 6B 和图 7 中, 当向第一级 STG1 的第一电路块 BL1 输入起始电压 VST 和第五选通时钟 GCLK5 的高电平时, 第一级 STG1 的第一电路块 BL1 的第一 TFT T1 和第二 TFT T2 被导通并且第一级 STG1 的第一电路块 BL1 的第一 Q 节点 Q1 具有与高电平电压 Vdd 对应的逻辑高状态。结果, 栅极被连接至第一级 STG1 的第一电路块 BL1 的第一 Q 节点 Q1 的第十 TFT T10 具有就绪状态。接下来, 当向第一级 STG1 的第一电路块 BL1 输入第一选通时钟 GCLK1 的高电平时, 第一级 STG1 的第一电路块 BL1 的第十 TFT T10 被导通并且从第一级 STG1 的第一电路块 BL1 的第一输出节点 OUT1 输出第一扫描信号 Scan(1)。从第一级 STG1 的第一电路块 BL1 的第一输出节点 OUT1 输出的第一扫描信号 Scan(1) 可以被输入给第一选通线 GL1、第一级 STG1 的第二电路块 BL2 的第十六 TFT T16 和第二级 STG2 的第一电路块

BL1。

[0079] 当向第二级 STG2 的第一电路块 BL1 输入第一选通时钟 GCLK1 时,第二级 STG2 的第一电路块 BL1 的第一 TFT T1 和第二 TFT T2 被导通并且第二级 STG2 的第一电路块 BL1 的第一 Q 节点 Q1 具有与高电平电压 V_{dd} 对应的逻辑高状态。结果,栅极被连接至第二级 STG2 的第一电路块 BL1 的第一 Q 节点 Q1 的第十 TFT T10 具有就绪状态。接下来,当向第二级 STG2 的第一电路块 BL1 输入第二选通时钟 GCLK2 的高电平时,第二级 STG2 的第一电路块 BL1 的第十 TFT T10 被导通并且从第二级 STG2 的第一电路块 BL1 的第一输出节点 OUT1 输出第二扫描信号 Scan(2)。从第二级 STG2 的第一电路块 BL1 的第一输出节点 OUT1 输出的第二扫描信号 Scan(2) 可以被输入给第二选通线 GL2、第二级 STG2 的第二电路块 BL2 的第十六 TFT T16 和第三级 STG3 的第一电路块 BL1。

[0080] 第二级 STG2 的第一电路块 BL1 利用从第一级 STG1 的第一电路块 BL1 输出的第一扫描信号 Scan(1) 而不是起始电压 V_{ST} 生成第二扫描信号 Scan(2)。结果,该多个级 STG1 至 STG_p 的第一电路块(奇数电路块)被级联连接,使得目前级的第一电路块利用从前一级的第一电路块输出的前一个扫描信号生成目前的扫描信号。

[0081] 另外,当向第一级 STG1 的第二电路块 BL2 输入起始电压 V_{ST} 和第三发射时钟 ECLK3 的高电平时,第一级 STG1 的第二电路块 BL2 的第十三 TFT T13 被导通并且第一级 STG1 的第二电路块 BL2 的第二 QB 节点 QB2 具有逻辑高状态。结果,第一级 STG1 的第二电路块 BL2 的第二十一 TFT T21 和第二十二 TFT T22 被导通并且从第一级 STG1 的第二电路块 BL2 的第二输出节点 OUT2 输出具有与低电平电压 V_{ss} 对应的逻辑低状态的第一发射信号 EM(1)。接下来,当向第一级 STG1 的第二电路块 BL2 输入第五发射时钟 ECLK5 的高电平时,第一级 STG1 的第二电路块 BL2 的第十七 TFT T17 被导通并且第一级 STG1 的第二电路块 BL2 的第二 QB 节点 QB2 从逻辑高状态改变为与低电平电压 V_{ss} 对应的逻辑低状态。结果,第一级 STG1 的第二电路块 BL2 的第二十一 TFT T21 和第二十二 TFT T22 被截止并且第一发射信号 EM(1) 被保持为具有与低电平电压 V_{ss} 对应的逻辑低状态。

[0082] 接下来,当向第一级 STG1 的第二电路块 BL2 输入第一发射时钟 ECLK1 的高电平时,第十二 TFT T12 被导通并且第一级 STG1 的第二电路块 BL2 的第二 Q 节点 Q2 具有与高电平电压 V_{dd} 对应的逻辑高状态。结果,第一级 STG1 的第二电路块 BL2 的第二十 TFT T20 被导通并且第一发射信号 EM(1) 具有与高电平电压 V_{dd} 对应的逻辑高状态。也就是说,第一发射信号 EM(1) 从逻辑低状态改变为逻辑高状态。

[0083] 接下来,当向第一级 STG1 的第二电路块 BL2 输入发射重置电压 ERST 和第一扫描信号 Scan(1) 的高电平时,第一级 STG1 的第二电路块 BL2 的第十五 TFT T15 和第十六 TFT T16 被导通并且第一级 STG1 的第二电路块 BL2 的第二 QB 节点 QB2 具有与高电平电压 V_{dd} 对应的逻辑高状态。结果,第一级 STG1 的第二电路块 BL2 的第二十一 TFT T21 和第二十二 TFT T22 被导通并且第一发射信号 EM(1) 具有与低电平电压 V_{ss} 对应的逻辑低状态。也就是说,第一发射信号 EM(1) 从逻辑高状态改变为逻辑低状态。

[0084] 接下来,当向第一级 STG1 的第二电路块 BL2 输入第一发射时钟 ECLK1 的高电平时,第十二 TFT T12 被导通并且第一级 STG1 的第二电路块 BL2 的第二 Q 节点 Q2 具有与高电平电压 V_{dd} 对应的逻辑高状态。结果,第一级 STG1 的第二电路块 BL2 的第二十 TFT T20 被导通并且第一发射信号 EM(1) 具有与高电平电压 V_{dd} 对应的逻辑高状态。也就是说,第

一发射信号 EM(1) 从逻辑低状态改变为逻辑高状态。

[0085] 此外,当向第二级 STG2 的第二电路块 BL2 输入第一扫描信号 Scan(1) 和第四发射时钟 ECLK4 的高电平时,第二级 STG2 的第二电路块 BL2 的第十三 TFT T13 被导通并且第二级 STG2 的第二电路块 BL2 的第二 QB 节点 QB2 具有逻辑高状态。结果,第二级 STG2 的第二电路块 BL2 的第二十一 TFT T21 和第二十二 TFT T22 被导通并且从第二级 STG2 的第二电路块 BL2 的第二输出节点 OUT2 输出具有与低电平电压 V_{SS} 对应的逻辑低状态的第二发射信号 EM(2)。接下来,当向第二级 STG2 的第二电路块 BL2 输入第一发射时钟 ECLK1 的高电平时,第二级 STG2 的第二电路块 BL2 的第十七 TFT T17 被导通并且第二级 STG2 的第二电路块 BL2 的第二 QB 节点 QB2 从逻辑高状态改变为与低电平电压 V_{SS} 对应的逻辑低状态。结果,第二级 STG2 的第二电路块 BL2 的第二十一 TFT T21 和第二十二 TFT T22 被截止并且第二发射信号 EM(2) 被保持为具有与低电平电压 V_{SS} 对应的逻辑低状态。

[0086] 接下来,当向第二级 STG2 的第二电路块 BL2 输入第二发射时钟 ECLK2 的高电平时,第十二 TFT T12 被导通并且第二级 STG2 的第二电路块 BL2 的第二 Q 节点 Q2 具有与高电平电压 V_{DD} 对应的逻辑高状态。结果,第二级 STG2 的第二电路块 BL2 的第二十 TFT T20 被导通并且第二发射信号 EM(2) 具有与高电平电压 V_{DD} 对应的逻辑高状态。也就是说,第二发射信号 EM(2) 从逻辑低状态改变为逻辑高状态。

[0087] 接下来,当向第二级 STG2 的第二电路块 BL2 输入发射重置电压 ERST 和第二扫描信号 Scan(2) 的高电平时,第二级 STG2 的第二电路块 BL2 的第十五 TFT T15 和第十六 TFT T16 被导通并且第二级 STG2 的第二电路块 BL2 的第二 QB 节点 QB2 具有与高电平电压 V_{DD} 对应的逻辑高状态。结果,第二级 STG2 的第二电路块 BL2 的第二十一 TFT T21 和第二十二 TFT T22 被导通并且第二发射信号 EM(2) 具有与低电平电压 V_{SS} 对应的逻辑低状态。也就是说,第二发射信号 EM(2) 从逻辑高状态改变为逻辑低状态。

[0088] 接下来,当向第二级 STG2 的第二电路块 BL2 输入第二发射时钟 ECLK2 的高电平时,第十二 TFT T12 被导通并且第二级 STG2 的第二电路块 BL2 的第二 Q 节点 Q2 具有与高电平电压 V_{DD} 对应的逻辑高状态。结果,第二级 STG2 的第二电路块 BL2 的第二十 TFT T20 被导通并且第二发射信号 EM(2) 具有与高电平电压 V_{DD} 对应的逻辑高状态。也就是说,第二发射信号 EM(2) 从逻辑低状态改变为逻辑高状态。

[0089] 当从扫描信号生成单元生成的扫描信号被供应给选通线并且发射信号生成单元利用现有技术中从移位寄存器生成的信号来控制反相器的 QB 节点的状态时,在本发明的第一实施方式中从第一电路块 BL1 生成的第 n 个扫描信号 Scan(n) 被供应给第二电路块 BL2 的第十六 TFT T16。当第 n 个扫描信号 Scan(n) 具有逻辑低状态时,第二电路块 BL2 的第二 QB 节点 QB2 可以具有电浮动电位。结果,第二十一 TFT T21 和第二十二 TFT T22 的操作特性可能劣化并且可以使第 n 个发射信号 EM(n) 不稳定。

[0090] 出于防止上述劣化的目的,可以利用发射重置电压 ERST 和发射时钟 ECLK1 至 ECLK5 使第二 QB 节点 QB2 保持稳定。在另一实施方式中,发射时钟 ECLK1 至 ECLK5 的种类和顺序可以变化。例如,在第一发射信号 EM(1) 具有逻辑高状态的同时,第二 Q 节点 Q2 可能由于第一发射时钟 ECLK1 而具有逻辑高状态并且第二十 TFT T20 可以被导通。结果,可以使第一发射信号 EM(1) 保持为具有逻辑高状态。另外,在第一发射信号 EM(1) 具有逻辑低状态的同时,第二 QB 节点 QB2 可能由于发射重置信号 ERST 和第一扫描信号 Scan(1) 而

具有逻辑高状态,并且第二十一 TFT T21 和第二十二 TFT T22 可以被导通。结果,可以使第一发射信号 EM(1) 保持为具有逻辑低状态。

[0091] (图 4 的) 各个像素 P 的 (图 4 的) 第三节点 N3 在第 n 个扫描信号 Scan(n) 具有逻辑高状态并且第 n 个发射信号 EM(n) 具有逻辑低状态的初始化时间段 TPinit 期间被初始化。此外, (图 4 的) 驱动 TFT DTr 的阈值电压在第 n 个扫描信号 Scan(n) 具有逻辑高状态并且第 n 个发射信号 EM(n) 具有逻辑高状态的采样时间段 TPsamp 期间被存储在 (图 4 的) 第一像素电容器 C1 中。

[0092] 图 8 是示出了根据本发明的第一实施方式的有机发光二极管显示装置的选通驱动器的平面图。

[0093] 在图 8 中,GIP 型的 (图 3 的) 选通驱动器 108 形成在 (图 3 的) 显示面板 102 的非显示区域中。例如,第一电路块 BL1 可以形成在第三区域 W3 中,第二电路块 BL2 可以形成在第四区域 W4 中。因为与现有技术相比用于选通驱动器 108 的元件减少了,所以第三区域 W3 和第四区域 W4 的总和小于 (图 2 的) 第一区域 W1 和第二区域 W2 的总和。例如,包括第一电路块 BL1 和第二电路块 BL2 的选通驱动器 108 可以具有大约 865 μm 的宽度,然而现有技术的包括扫描信号生成单元和发射信号生成单元的选通驱动器可能具有大约 1100 μm 的宽度。结果,与现有技术的用于选通驱动器的区域相比,用于选通驱动器 108 的区域减少了大约 21.4%。另外,因为用于选通驱动器 108 的元件减少了,所以连接至元件的导电线减少以获得窄边框。

[0094] 图 9 是示出了根据本发明的第二实施方式的有机发光二极管显示装置的像素的视图,图 10 是示出了用于根据本发明的第二实施方式的有机发光二极管显示装置的信号的定时图。

[0095] 因为根据第二实施方式的选通驱动器和有机发光二极管显示装置的示意性结构与根据第一实施方式的示意性结构相同,所以省略对于该选通驱动器和该有机发光二极管显示装置的例示。

[0096] 在图 9 中,像素 P 包括发光二极管 E、第一像素 TFT PTr1 至第五像素 TFT PTr5、驱动 TFT DTr 和像素电容器 Cp。像素 P 具有六个晶体管和一个电容器形成在该像素 P 中的 6T1C 结构。尽管在图 9 中第一像素 TFT PTr1 至第五像素 TFT PTr5 和驱动 TFT DTr 具有正 (P) 型,但是在另一实施方式中第一像素 TFT PTr1 至第五像素 TFT PTr5 和驱动 TFT DTr 可以具有负 (N) 型。

[0097] 发光二极管 E 通过在高电平电压 Vdd 与低电平电压 Vss 之间流动的驱动电流而发射光。例如,发光二极管 E 的阴极可以被连接至低电平电压 Vss 的输入端子,发光二极管 E 的阳极可以被连接至驱动 TFT DTr 的漏极。

[0098] 第一像素晶体管 PTr1 根据第 n 个扫描信号 Scan(n) 向像素电容器 Cp 发送第 m 个数据线 DLm 的数据电压 Vdata(m)。例如,第一像素 TFT PTr1 的栅极可以被连接至第 n 个选通线 GLn,第一像素 TFT PTr1 的源极可以被连接至像素电容器 Cp 的第一端子,并且第一像素 TFT PTr1 的漏极可以被连接至第 m 个数据线 DLm。

[0099] 第二像素 TFT PTr2 根据第 n 个选通线 GLn 的第 n 个扫描信号 Scan(n) 向驱动 TFT DTr 的栅极发送初始化电压 Vinit。例如,第二像素 TFT PTr2 的栅极可以被连接至第 n 个选通线 GLn,第二像素 TFT PTr2 的源极可以被连接至驱动 TFT DTr 的漏极和第四像素 TFT

Ptr 的源极,并且第二像素 TFT Ptr2 的漏极可以被连接至驱动 TFT DTr 的栅极和像素电容器 Cp 的第二端子。尽管在第二实施方式中第二像素 TFT Ptr2 具有双栅型,但是在另一实施方式中第二像素 TFT Ptr2 可以具有单栅型。

[0100] 第三像素 TFT Ptr3 根据第 n 个发射线 ELn 的第 n 个发射信号 EM(n) 向像素电容器 Cp 的第一端子发送初始化电压 Vinit。例如,第三像素 TFT Ptr3 的栅极可以被连接至第 n 个发射线 ELn,第三像素 TFT Ptr3 的源极可以被连接至第一像素 TFT Ptr1 的源极和像素电容器 Cp 的第一端子,并且第三像素 TFT Ptr3 的漏极可以被连接至初始化电压 Vinit 的输入端子和第五像素 TFT Ptr5 的漏极。

[0101] 第四像素 TFT Ptr4 根据第 n 个发射线 ELn 的第 n 个发射信号 EM(n) 向像素电容器 Cp 的第二端子发送初始化电压 Vinit 并且向发光二极管 E 的阳极发送高电平电压 Vdd。例如,第四像素 TFT Ptr4 的栅极可以被连接至第 n 个发射线 ELn,第四像素 TFT Ptr4 的源极可以被连接至第二像素 TFT Ptr2 的源极和驱动 TFT DTr 的漏极,并且第四像素 TFT Ptr4 的漏极可以被连接至第五像素 TFT Ptr5 的漏极和发光二极管 E 的阳极。

[0102] 第五像素 TFT Ptr5 根据第 n 个选通线 GLn 的第 n 个扫描信号 Scan(n) 向驱动 TFTDTr 的栅极发送初始化电压 Vinit。例如,第五像素 TFT Ptr5 的栅极可以被连接至第 n 个选通线 GLn,第五像素 TFT Ptr5 的源极可以被连接至第四像素 TFT Ptr4 的漏极和发光二极管 E 的阳极,并且第五像素 TFT Ptr5 的漏极可以被连接至初始化电压 Vinit 的输入端子和第三像素 TFT Ptr3 的漏极。

[0103] 驱动 TFT DTr 根据像素电容器 Cp 的第二端子的电压向发光二极管 E 的阳极发送高电平电压 Vdd。例如,驱动 TFT DTr 的栅极可以被连接至像素电容器 Cp 的第二端子和第二像素 TFT Ptr2 的漏极,驱动 TFT DTr 的源极可以被连接至高电平电压 Vdd 的输入端子,并且驱动 TFT DTr 的漏极可以被连接至第二像素 TFT Ptr2 的源极和第四像素 TFT Ptr4 的源极。

[0104] 像素电容器 Cp 存储驱动 TFT DTr 的第 m 个数据电压 Vdata(m) 和阈值电压 Vth。例如,像素电容器 Cp 的第一端子可以被连接至第一像素 TFT Ptr1 的源极和第三像素 TFT Ptr3 的源极,并且像素电容器 Cp 的第二端子可以被连接至驱动 TFT DTr 的栅极和第二像素 TFT Ptr2 的漏极。

[0105] 发光二极管 E 根据在高电平电压 Vdd 的输入端子与低电平电压 Vss 的输入端子之间流动的电流发射光。例如,发光二极管 E 的阳极可以被连接至驱动 TFT DTr 的漏极和第二像素 TFT Ptr2 的源极,并且发光二极管 E 的阴极可以被连接至低电平电压 Vss 的输入端子。

[0106] 在图 10 中,在用于初始化的第一时间段 TP1 期间,第一像素 TFT Ptr1、第二像素 TFT Ptr2 和第五像素 TFT Ptr5 由具有低电平的第 n 个扫描信号 Scan(n) 导通,并且第三像素 TFT Ptr3 和第四像素 TFT Ptr4 由具有低电平的第 n 个发射信号 EM(n) 导通。结果,像素电容器 Cp 的第一端子和第二端子以及驱动 TFT DTr 的栅极被初始化电压 Vinit 充电。

[0107] 在用于采样和写入的第二时间段 TP2 期间,第一像素 TFT Ptr1、第二像素 TFT Ptr2 和第五像素 TFT Ptr5 由具有低电平的第 n 个扫描信号 Scan(n) 导通,第三像素 TFT Ptr3 和第四像素 TFT Ptr4 由具有高电平的第 n 个发射信号 EM(n) 截止。结果,第 m 个数据电压 Vdata(m) 和阈值电压 Vth 被存储在像素电容器 Cp 中。

[0108] 在用于保持的第三时间段 TP3 期间,第一像素 TFT PTr1、第二像素 TFT PTr2 和第五像素 TFT PTr5 由具有高电平的第 n 个扫描信号 Scan(n) 截止,第三像素 TFT PTr3 和第四像素 TFT PTr4 由具有高电平的第 n 个发射信号 EM(n) 截止。结果,驱动 TFT DTr 的栅极的电压作为第 m 个数据电压 Vdata(m) 和阈值电压 Vth 被保持。

[0109] 在用于发射的第四时间段 TP4 期间,第一像素 TFT PTr1、第二像素 TFT PTr2 和第五像素 TFT PTr5 由具有高电平的第 n 个扫描信号 Scan(n) 截止,第三像素 TFT PTr3 和第四像素 TFT PTr4 由具有低电平的第 n 个发射信号 EM(n) 导通。结果,与第 m 个数据电压 Vdata(m) 和阈值电压 Vth 对应的电流流过驱动 TFT DTr 并且发光二极管 E 发射光。

[0110] 图 11 是示出了根据本发明的第二实施方式的发光二极管显示装置的第一级的视图。因为在第二实施方式的第一级 STG1 至第 p 级 STGp 当中的级联连接与在第一实施方式的第一级至第 p 级当中的级联连接相同,所以省略对于级联连接的例示。

[0111] 在图 11 中,选通驱动器的第一级 STG1 包括第一电路块 BL1 和第二电路块 BL2。第一级 STG1 的第一电路块 BL1 利用高电平电压 Vdd、低电平电压 Vss、起始电压 VST、第一选通时钟 GCLK1、第三选通时钟 GCLK3 和第四选通时钟 GCLK4 以及 Q 节点重置电压 QRST 生成第一扫描信号 Scan(1)。第一级 STG1 的第二电路块 BL2 利用高电平电压 Vdd、低电平电压 Vss、从第一电路块 BL1 输出的第一扫描信号 Scan(1)、第二发射时钟 ECLK2 和发射重置电压 ERST 生成第一发射信号 EM(1)。

[0112] 结果,在本发明的第二实施方式中,选通驱动器可以包括生成扫描信号和发射信号的单级,然而在现有技术中,选通驱动器包括生成扫描信号的扫描信号生成单元和生成发射信号的发射信号生成单元。

[0113] 第一级 STG1 的第一电路块 BL1 可以包括第一 TFT T1 至第十三 TFT T13 和第一驱动电容器 Cd1。第一 TFT T1 的栅极可以被连接至起始电压 VST 的输入端子,第一 TFT T1 的源极可以被连接至高电平电压 Vdd 的输入端子,第一 TFT T1 的漏极可以被连接至第二 TFT T2 的源极。第二 TFT T2 的栅极可以被连接至第四选通时钟 GCLK4 的输入端子,第二 TFT T2 的源极可以被连接至第一 TFT T1 的漏极,第二 TFT T2 的漏极可以被连接至第三 TFT T3 的源极。第三 TFT T3 的栅极可以被连接至高电平电压 Vdd 的输入端子,第三 TFT T3 的源极可以被连接至第二 TFT T2 的漏极,第三 TFT T3 的漏极可以被连接至第一 Q 节点 Q1。

[0114] 第四 TFT T4 的栅极可以被连接至高电平电压 Vdd 的输入端子,第四 TFT T4 的源极可以被连接至第一 Q 节点 Q1,第四 TFT T4 的漏极可以被连接至第七 TFT T7 的源极。第五 TFT T5 的栅极可以被连接至高电平电压 Vdd 的输入端子,第五 TFT T5 的源极可以被连接至第一 Q 节点 Q1,第五 TFT T5 的漏极可以被连接至第八 TFT T8 的源极。第六 TFT T6 的栅极可以被连接至高电平电压 Vdd 的输入端子,第六 TFT T6 的源极可以被连接至第一 QB 节点 QB1,第六 TFT T6 的漏极可以被连接至第十 TFT T10 的栅极。

[0115] 第七 TFT T7 的栅极可以被连接至 Q 节点重置电压 QRST 的输入端子,第七 TFT T7 的源极可以被连接至第四 TFT T4 的漏极,第七 TFT T7 的漏极可以被连接至低电平电压 Vss 的输入端子。第八 TFT T8 的栅极可以被连接至第一 QB 节点 QB1,第八 TFT T8 的源极可以被连接至第五 TFT T5 的漏极,第八 TFT T8 的漏极可以被连接至低电平电压 Vss 的输入端子。

[0116] 第九 TFT T9 的栅极可以被连接至第三选通时钟 GCLK3 的输入端子,第九 TFT T9

的源极可以被连接至高电平电压 Vdd 的输入端子,第九 TFT T9 的漏极可以被连接至第一 QB 节点 QB1。第十 TFT T10 的栅极可以被连接至起始电压 VST 的输入端子,第十 TFT T10 的源极可以被连接至第一 QB 节点 QB1,第十 TFT T10 的漏极可以被连接至低电平电压 Vss 的输入端子。第十一 TFT T11 的栅极可以被连接至第六 TFT T6 的漏极,第十一 TFT T11 的源极可以被连接至第一 QB 节点 QB1,第十一 TFT T11 的漏极可以被连接至低电平电压 Vss 的输入端子。尽管在图 11 中第七 TFT T7 至第十一 TFT T11 中的每一个都具有用于改进截止电流特性的双栅型,但是在具有相对小的截止电流的另一实施方式中,第七 TFT T7 至第十一 TFT T11 中的每一个都可以具有单栅型。

[0117] 第十二 TFT T12 的栅极可以被连接至第一 Q 节点 Q1,第十二 TFT T12 的源极可以被连接至第一选通时钟 GCLK1 的输入端子,第十二 TFT T12 的漏极可以被连接至第十三 TFT T13 的源极。第一驱动电容器 Cd1 被连接在第十二 TFT T12 的栅极与漏极之间。第十三 TFT T13 的栅极可以被连接至第一 QB 节点 QB1,第十三 TFT T13 的源极可以被连接至第十二 TFT T12 的漏极,第十三 TFT T13 的漏极可以被连接至低电平电压 Vss 的输入端子。

[0118] 位于第十二 TFT T12 的漏极与第十三 TFT T13 的源极之间的第一输出节点 OUT1 可以被连接至第一选通线 GL1、第一级 STG1 的第二电路块 BL2 和第二级 STG2 的第一电路块 BL1,并且从第一输出节点 OUT1 输出的第一扫描信号 Scan(1) 可以被供应给第一选通线 GL1、第一级 STG1 的第二电路块 BL2 和第二级 STG2 的第一电路块 BL1。

[0119] 第一级 STG1 的第二电路块 BL2 可以包括第十四 TFT T14 至第二十二 TFT T22 和第二驱动电容器 Cd2。第十四 TFT T14 的栅极可以被连接至第二发射时钟 ECLK2 的输入端子,第十四 TFT T14 的源极可以被连接至高电平电压 Vdd 的输入端子,第十四 TFT T14 的漏极可以被连接至第二 Q 节点 Q2。第十五 TFT T15 的栅极可以被连接至第一电路块 BL1 的第一输出节点 OUT1 的输入端子,第十五 TFT T15 的源极可以被连接至第二 Q 节点 Q2,第十五 TFT T15 的漏极可以被连接至第二 QB 节点 QB2。第十六 TFT T16 的栅极可以被连接至第二 QB 节点 QB2,第十六 TFT T16 的源极可以被连接至第二 Q 节点 Q2,第十六 TFT T16 的漏极可以被连接至低电平电压 Vss 的输入端子。

[0120] 第十七 TFT T17 的栅极可以被连接至第二发射时钟 ECLK2 的输入端子,第十七 TFT T17 的源极可以被连接至第二 QB 节点 QB2,第十七 TFT T17 的漏极可以被连接至低电平电压 Vss 的输入端子。第十八 TFT T18 的栅极可以被连接至第二输出节点 OUT2,第十八 TFT T18 的源极可以被连接至高电平电压 Vdd 的输入端子,第十八 TFT T18 的漏极可以被连接至第二十一 TFT T21 的漏极和第二十二 TFT T22 的源极。第十九 TFT T19 的栅极可以被连接至第二输出节点 OUT2,第十九 TFT T19 的源极可以被连接至高电平电压 Vdd 的输入端子,第十九 TFT T19 的漏极可以被连接至第二十一 TFT T21 的漏极和第二十二 TFT T22 的源极。

[0121] 第二十 TFT T20 的栅极可以被连接第二 Q 节点 Q2,第二十 TFT T20 的源极可以被连接至高电平电压 Vdd 的输入端子,第二十 TFT T20 的漏极可以被连接至第二十一 TFT T21 的源极。第二驱动电容器 Cd2 被连接在第二十 TFT T20 的栅极与漏极之间。第二十一 TFT T21 的栅极可以被连接至第二 QB 节点 QB2,第二十一 TFT T21 的源极可以被连接至第二十 TFT T20 的漏极,第二十一 TFT T21 的漏极可以被连接至第十九 TFT T19 的漏极和第二十二 TFT T22 的源极。第二十二 TFT T22 的栅极可以被连接至第二 QB 节点 QB2,第二十二 TFT T22 的源极可以被连接至第十九 TFT T19 的漏极和第二十一 TFT T21 的漏极,第二十二 TFT

T22 的漏极可以被连接至低电平电压 V_{SS} 的输入端子。

[0122] 位于第二十 TFT T20 的漏极与第二十一 TFT T21 的源极之间的第二输出节点 OUT2 可以被连接至第一发射线 EL1, 并且从第二输出节点 OUT2 输出的第一发射信号 EM(1) 可以被供应给第一发射线 EL1。

[0123] 尽管未示出, 但是第二级 STG2 的第一电路块 BL1 和第二电路块 BL2 使用第 n 个扫描信号 Scan(n) 代替起始电压 VST。第二级 STG2 的第一电路块 BL1 具有与第一级 STG1 的第一电路块 BL1 相似的结构, 第二级 STG2 的第二电路块 BL2 具有与第一级 STG1 的第二电路块 BL2 相似的结构。对于相同结构的例示被省略。

[0124] 在第二级 STG2 的第一电路块 BL1 中, 第一 TFT T1 的栅极可以被连接至第一级 STG1 的第一电路块 BL1 的第一输出节点 OUT1 而不是起始电压 VST 的输入端子。第二 TFT T2 的栅极可以被连接至第一选通时钟 GCLK1 的输入端子而不是第四选通时钟 GCLK4 的输入端子。

[0125] 另外, 第二级 STG2 的第一输出节点 OUT1 可以被连接至第二选通线 GL2、第二级 STG2 的第二电路块 BL2 和第三级 STG3 的第一电路块 BL1, 并且从第二级 STG2 的第一输出节点 OUT1 输出的第二扫描信号 Scan(2) 可以被供应给第二选通线 GL2、第二级 STG2 的第二电路块 BL2 和第三级 STG3 的第一电路块 BL1。

[0126] 在第二级 STG2 的第二电路块 BL2 中, 第十四 TFT T14 和第十七 TFT T17 中的每一个的栅极可以被连接至第三发射时钟 ECLK3 的输入端子而不是第二发射时钟 ECLK2 的输入端子。另外, 第二输出节点 OUT2 可以被连接至第二发射线 EL2, 并且从第二输出节点 OUT2 输出的第二发射信号 EM(2) 可以被供应给第二发射线 EM2。

[0127] 尽管未示出, 但是其它级 STG3 至 STG p 可以具有与第二级 STG2 相似的结构, 并且该多个级 STG1 至 STG p 可以级联连接。例如, 第 n 级 STG n 可以利用高电平电压 V_{DD} 、低电平电压 V_{SS} 、第 $(n-1)$ 个扫描信号 Scan($n-1$)、第一选通时钟 GCLK1、第三选通时钟 GCLK3 和第四选通时钟 GCLK4、Q 节点重置电压 QRST、第二发射时钟 ECLK2 以及发射重置电压 ERST 输出第 n 个扫描信号 Scan(n) 和第 n 个发射信号 EM(n)。第 n 个扫描信号 Scan(n) 和第 n 个发射信号 EM(n) 分别可以被供应给与第 n 个水平像素线 HPL n 对应的第 n 个选通线 GL n 和第 n 个发射线 EL n 。另外, 第 $(n+1)$ 级 STG($n+1$) 可以利用高电平电压 V_{DD} 、低电平电压 V_{SS} 、第 n 个扫描信号 Scan(n)、第一选通时钟 GCLK1、第二选通时钟 GCLK2 和第四选通时钟 GCLK4、Q 节点重置电压 QRST、第三发射时钟 ECLK3 以及发射重置电压 ERST 输出第 $(n+1)$ 个扫描信号 Scan($n+1$) 和第 $(n+1)$ 个发射信号 EM($n+1$)。第 $(n+1)$ 个扫描信号 Scan($n+1$) 和第 $(n+1)$ 个发射信号 EM($n+1$) 分别可以被供应给与第 $(n+1)$ 个水平像素线 HPL($n+1$) 对应的第 $(n+1)$ 个选通线 GL($n+1$) 和第 $(n+1)$ 个发射线 EL($n+1$)。

[0128] 尽管在图 9 中第一 TFT T1 至第二十二 TFT T22 具有正 (P) 型, 但是在另一实施方式中第一 TFT T1 至第二十二 TFT T22 中的至少一个可以具有负 (N) 型。

[0129] 将在下文中例示根据本发明的第二实施方式的 OLED 装置的选通驱动器的操作。

[0130] 图 12 是示出了根据本发明的第二实施方式的发光二极管显示装置中使用的信号的定时图。

[0131] 在图 11 和图 12 中, 当向第一级 STG1 的第一电路块 BL1 输入起始电压 VST 和第四选通时钟 GCLK4 的低电平时, 第一级 STG1 的第一电路块 BL1 的第一 TFT T1 和第二 TFT

T2 被导通并且第一级 STG1 的第一电路块 BL1 的第一 Q 节点 Q1 具有与高电平电压 Vdd 对应的逻辑高状态。结果,栅极被连接至第一级 STG1 的第一电路块 BL1 的第一 Q 节点 Q1 的第十二 TFT T12 具有就绪状态。接下来,当向第一级 STG1 的第一电路块 BL1 输入第一选通时钟 GCLK1 的低电平时,第一级 STG1 的第一电路块 BL1 的第十二 TFT T12 被导通并且从第一级 STG1 的第一电路块 BL1 的第一输出节点 OUT1 输出第一扫描信号 Scan(1)。从第一级 STG1 的第一电路块 BL1 的第一输出节点 OUT1 输出的第一扫描信号 Scan(1) 可以被输入给第一选通线 GL1、第一级 STG1 的第二电路块 BL2 的第十五 TFT T15 和第二级 STG2 的第一电路块 BL1。

[0132] 尽管未示出,但是当向第二级 STG2 的第一电路块 BL1 输入第一选通时钟 GCLK1 的高电平时,第二级 STG2 的第一电路块 BL1 的第一 TFT T1 和第二 TFT T2 被导通并且第二级 STG2 的第一电路块 BL1 的第一 Q 节点 Q1 具有与高电平电压 Vdd 对应的逻辑高状态。结果,栅极被连接至第二级 STG2 的第一电路块 BL1 的第一 Q 节点 Q1 的第十二 TFT T12 具有就绪状态。接下来,当向第二级 STG2 的第一电路块 BL1 输入第二选通时钟 GCLK2 的低电平时,第二级 STG2 的第一电路块 BL1 的第十二 TFT T12 被导通并且从第二级 STG2 的第一电路块 BL1 的第一输出节点 OUT1 输出第二扫描信号 Scan(2)。从第二级 STG2 的第一电路块 BL1 的第一输出节点 OUT1 输出的第二扫描信号 Scan(2) 可以被输入给第二选通线 GL2、第二级 STG2 的第二电路块 BL2 的第十五 TFT T15 和第三级 STG3 的第一电路块 BL1。

[0133] 第二级 STG2 的第一电路块 BL1 利用从第一级 STG1 的第一电路块 BL1 输出的第一扫描信号 Scan(1) 而不是起始电压 VST 生成第二扫描信号 Scan(2)。结果,多个级 STG1 至 STGp 的第一电路块(奇数电路块)被级联连接,使得目前级的第一电路块利用从前一级的第一电路块输出的前一个扫描信号生成目前的扫描信号。

[0134] 另外,当向第一级 STG1 的第二电路块 BL2 输入第一扫描信号 Scan(1) 的低电平和发射重置电压 ERST 的高电平时,第一级 STG1 的第二电路块 BL2 的第十四 TFT T14 被导通并且第一级 STG1 的第二电路块 BL2 的第二 QB 节点 QB2 具有逻辑高状态。结果,第一级 STG1 的第二电路块 BL2 的第二十一 TFT T21 和第二十二 TFT T22 被截止并且第一发射信号 EM(1) 被保持为具有先前的逻辑低状态。

[0135] 接下来,当向第一级 STG1 的第二电路块 BL2 输入第一扫描信号 Scan(1) 的低电平和发射重置电压 ERST 的低电平时,第一级 STG1 的第二电路块 BL2 的第十六 TFT T16 被导通并且第一级 STG1 的第二电路块 BL2 的第二 Q 节点 Q2 从逻辑高状态改变为与低电平电压 Vss 对应的逻辑低状态。结果,第一级 STG1 的第二电路块 BL2 的第二十 TFT T20 被导通并且第一发射信号 EM(1) 具有与高电平电压 Vdd 对应的逻辑高状态。也就是说,第一发射信号 EM(1) 从逻辑低状态改变为逻辑高状态。

[0136] 接下来,当向第一级 STG1 的第二电路块 BL2 输入第一扫描信号 Scan(1) 的高电平时,第十五 TFT T15 被截止并且第一发射信号 EM(1) 被保持为具有先前的逻辑高状态。

[0137] 接下来,当向第一级 STG1 的第二电路块 BL2 输入第二发射时钟 ECLK2 的低电平时,第一级 STG1 的第二电路块 BL2 的第十七 TFT T17 被导通并且第一级 STG1 的第二电路块 BL2 的第二 QB 节点 QB2 具有与低电平电压 Vss 对应的逻辑低状态。结果,第一级 STG1 的第二电路块 BL2 的第二十一 TFT T21 和第二十二 TFT T22 被导通并且第一发射信号 EM(1) 具有与低电平电压 Vss 对应的逻辑低状态。也就是说,第一发射信号 EM(1) 从逻辑高状态

改变为逻辑低状态。

[0138] 尽管未示出,但是当向第二级 STG2 的第二电路块 BL2 输入第二扫描信号 Scan(2) 的低电平和发射重置电压 ERST 的高电平时,第二级 STG2 的第二电路块 BL2 的第十四 TFT T14 被导通并且第二级 STG2 的第二电路块 BL2 的第二 QB 节点 QB2 具有逻辑高状态。结果,第二级 STG2 的第二电路块 BL2 的第二十一 TFT T21 和第二十二 TFT T22 被截止并且第二发射信号 EM(2) 被保持为具有先前的逻辑低状态。

[0139] 接下来,当向第二级 STG2 的第二电路块 BL2 输入第二扫描信号 Scan(2) 的低电平和发射重置电压 ERST 的低电平时,第二级 STG2 的第二电路块 BL2 的第十六 TFT T16 被导通并且第二级 STG2 的第二电路块 BL2 的第二 Q 节点 Q2 从逻辑高状态改变为与低电平电压 Vss 对应的逻辑低状态。结果,第二级 STG2 的第二电路块 BL2 的第二十 TFT T20 被导通并且第二发射信号 EM(2) 具有与高电平电压 Vdd 对应的逻辑高状态。也就是说,第二发射信号 EM(2) 从逻辑低状态改变为逻辑高状态。

[0140] 接下来,当向第二级 STG2 的第二电路块 BL2 输入第二扫描信号 Scan(2) 的高电平时,第十五 TFT T15 被截止并且第二发射信号 EM(2) 被保持为具有先前的逻辑高状态。

[0141] 接下来,当向第二级 STG2 的第二电路块 BL2 输入第三发射时钟 ECLK3 的低电平时,第二级 STG2 的第二电路块 BL2 的第十七 TFT T17 被导通并且第二级 STG2 的第二电路块 BL2 的第二 QB 节点 QB2 具有与低电平电压 Vss 对应的逻辑低状态。结果,第二级 STG2 的第二电路块 BL2 的第二十一 TFT T21 和第二十二 TFT T22 被导通并且第二发射信号 EM(2) 具有与低电平电压 Vss 对应的逻辑低状态。也就是说,第二发射信号 EM(2) 从逻辑高状态改变为逻辑低状态。

[0142] 当从扫描信号生成单元生成的扫描信号被供应给选通线并且发射信号生成单元利用现有技术中从移位寄存器生成的信号来控制反相器的 QB 节点的状态时,在本发明的第二实施方式中从第一电路块 BL1 生成的第 n 个扫描信号 Scan(n) 被供应给第二电路块 BL2 的第十五 TFT T15。当第 n 个扫描信号 Scan(n) 具有逻辑低状态时,第二电路块 BL2 的第二 QB 节点 QB2 可以具有电浮动电位。结果,第二十一 TFT T21 和第二十二 TFT T22 的操作特性可能劣化并且可以使第 n 个发射信号 EM(n) 不稳定。

[0143] 出于防止上述劣化的目的,可以利用发射时钟 ECLK1 至 ECLK4 和第十七 TFT T17 使第二 QB 节点 QB2 保持稳定。在另一实施方式中发射时钟 ECLK1 至 ECLK4 的种类和顺序可以变化。例如,在第一发射信号 EM(1) 具有逻辑低状态的同时,第二 QB 节点 QB2 可能由于第二发射时钟 ECLK2 而具有逻辑低状态并且第二十一 TFT T21 和第二十二 TFT T22 可以导通。结果,可以使第一发射信号 EM(1) 保持为具有逻辑低状态。另外,在第一发射信号 EM(1) 具有逻辑高状态的同时,第二 Q 节点 Q2 可能由于发射重置信号 ERST 和第一扫描信号 Scan(1) 而具有逻辑低状态,并且第二十 TFT T20 可以导通。结果,可以使第一发射信号 EM(1) 保持为具有逻辑高状态。

[0144] 在第 n 个扫描信号 Scan(n) 具有低电平并且第 n 个发射信号具有低电平的第一时间段 TP1 期间,(图 9 的)各个像素 P 中的(图 9 的)驱动 TFT DT_r 的栅极被初始化。在第 n 个扫描信号 Scan(n) 具有低电平并且第 n 个发射信号具有高电平的第二时间段 TP2 期间,第 m 个数据电压 Vdata(m) 和阈值电压 Vth 被存储在(图 9 的)像素电容器 C_p 中。在第 n 个扫描信号 Scan(n) 具有高电平并且第 n 个发射信号具有高电平第三时间段 TP3 期

间,驱动 TFT DTr 的栅极被保持为具有第 m 个数据电压 $V_{data}(m)$ 和阈值电压 V_{th} 。在第 n 个扫描信号 $Scan(n)$ 具有高电平并且第 n 个发射信号具有低电平的第四时间段 TP4 期间,(图 9 的)发光二极管 E 发射光。

[0145] 尽管未示出,但是根据第二实施方式的选通驱动器可以形成在显示面板的非显示区域中。例如,第一电路块 BL1 可以形成在第三区域中,第二电路块 BL2 可以形成在第四区域中。因为与现有技术相比用于选通驱动器的元件减少了,所以第三区域 W3 和第四区域 W4 的总和小于(图 2 的)第一区域 W1 和第二区域 W2 的总和。例如,第二实施方式的包括第一电路块 BL1 和第二电路块 BL2 的选通驱动器可以具有大约 $841\ \mu\text{m}$ 的宽度,然而现有技术的包括扫描信号生成单元和发射信号生成单元的选通驱动器可能具有大约 $1150\ \mu\text{m}$ 的宽度。结果,与现有技术的用于选通驱动器的区域相比,用于选通驱动器的区域减少了大约 26.9%。另外,因为用于选通驱动器的元件减少了,所以连接至元件的导电线减少以获得窄边框。

[0146] 因此,在根据本发明的实施方式的 OLED 显示装置中,因为扫描信号和发射信号由选通驱动器的单级生成,所以用于选通驱动器的区域减少了。另外,因为用于向所述级供应信号的导电线减少了,所以获得窄边框并且改进了 OLED 显示装置的外观。

[0147] 对于本领域技术人员而言将显而易见的是,在不脱离本发明的精神或范围的情况下,能够对本公开的 OLED 显示装置进行各种修改和变化。因此,本发明旨在涵盖此发明的修改和变化,只要它们落入所附权利要求及其等同物的范围内即可。

[0148] 相关申请的交叉引用

[0149] 本申请要求于 2013 年 11 月 21 日提交的韩国专利申请 No. 10-2013-0142130 以及 2014 年 11 月 17 日提交的韩国专利申请 No. 10-2014-0160006 的优先权权益,从而通过引用将其并入以用于所有目的,如同在本文中充分阐述一样。

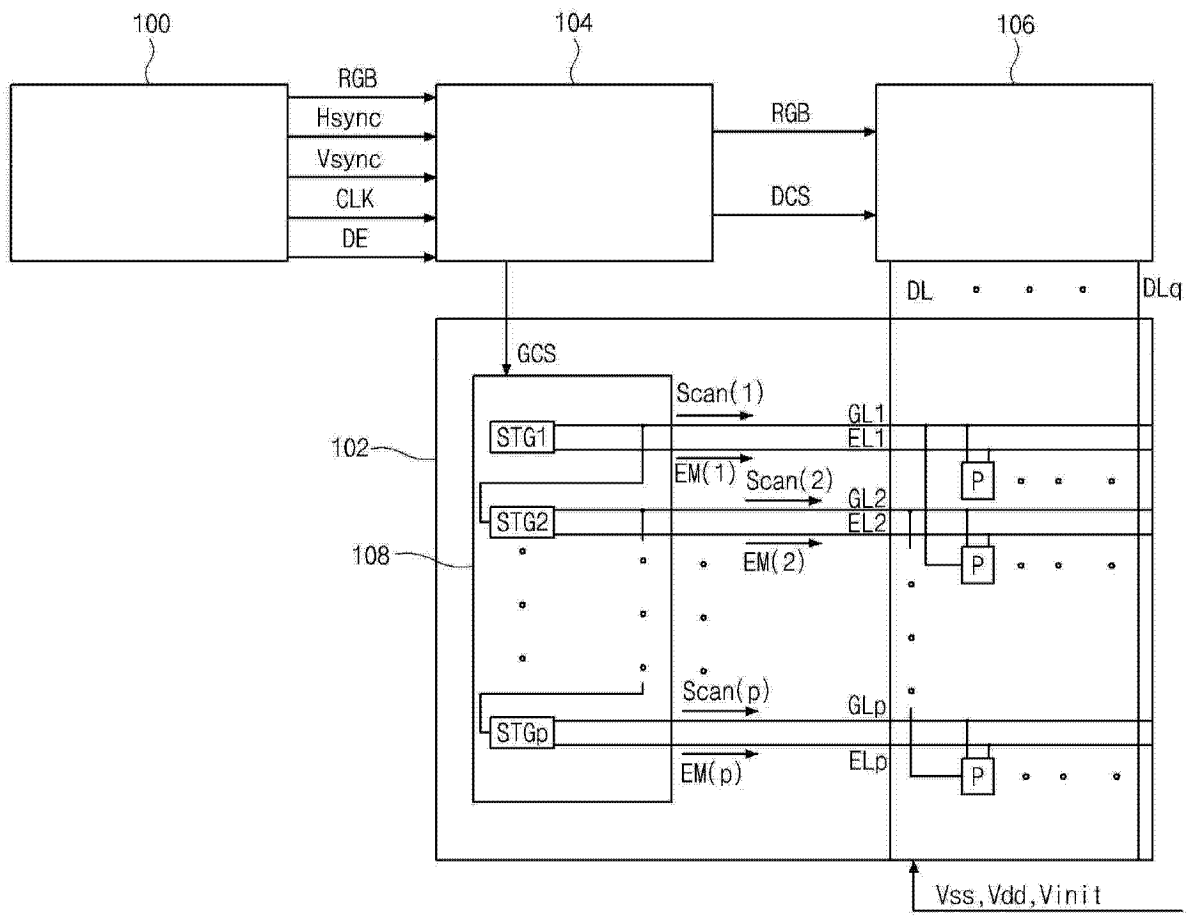


图 3

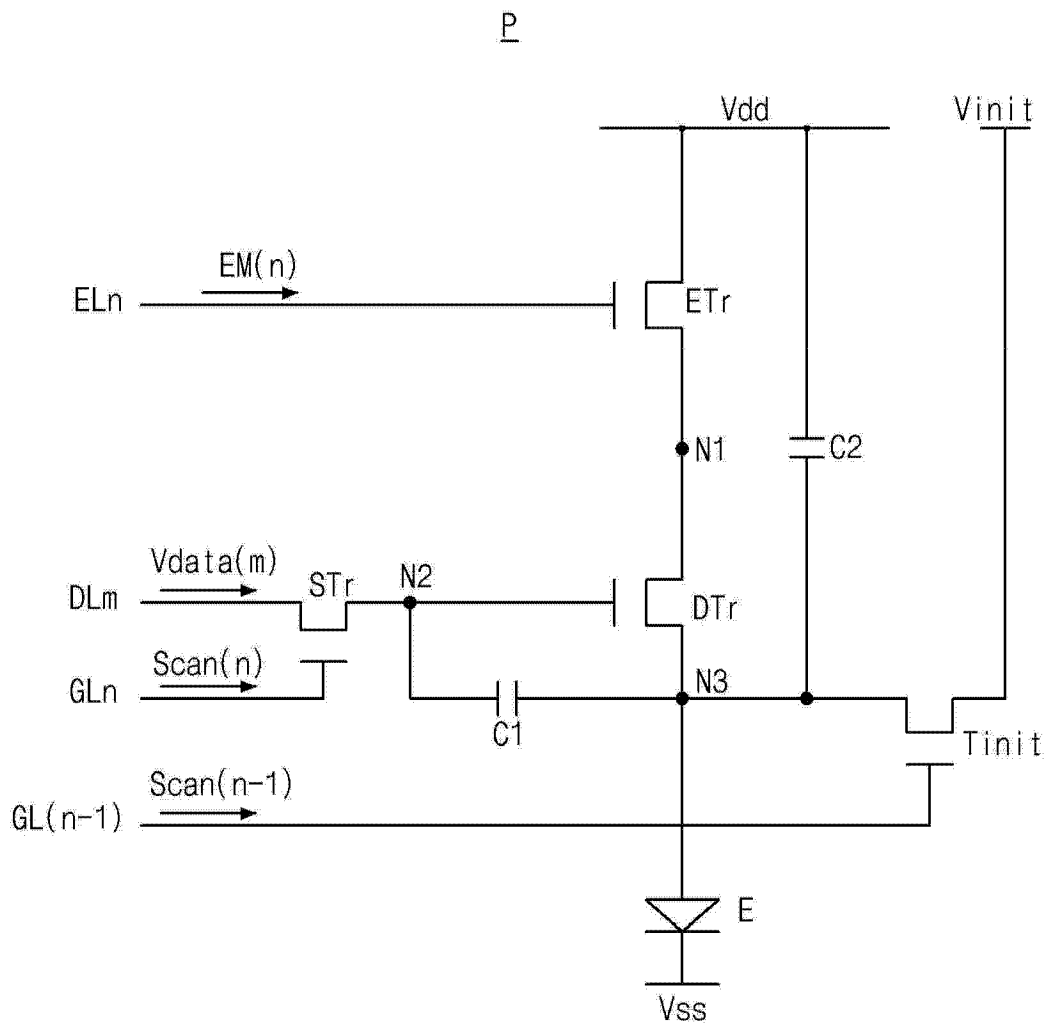


图 4

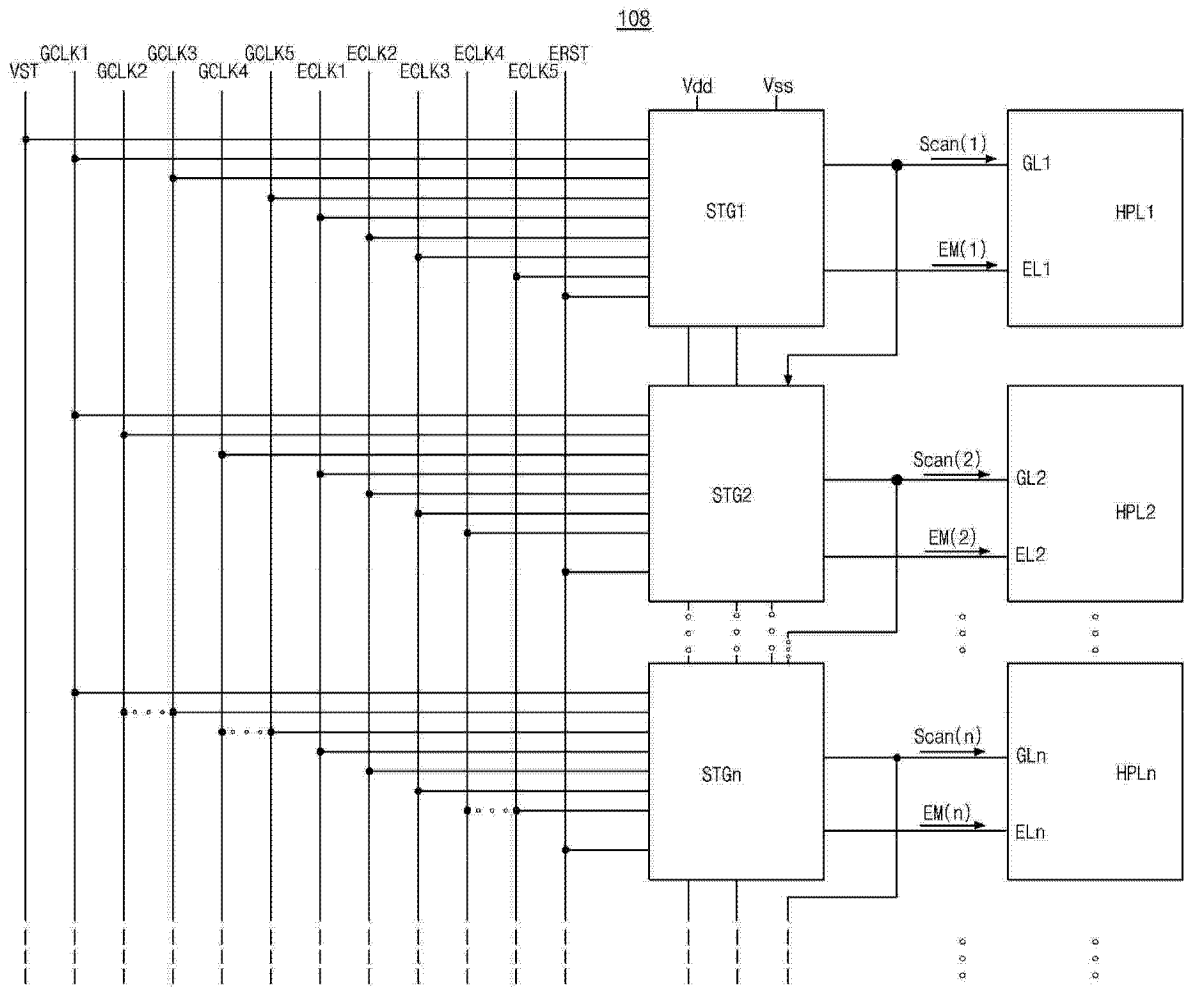


图 5

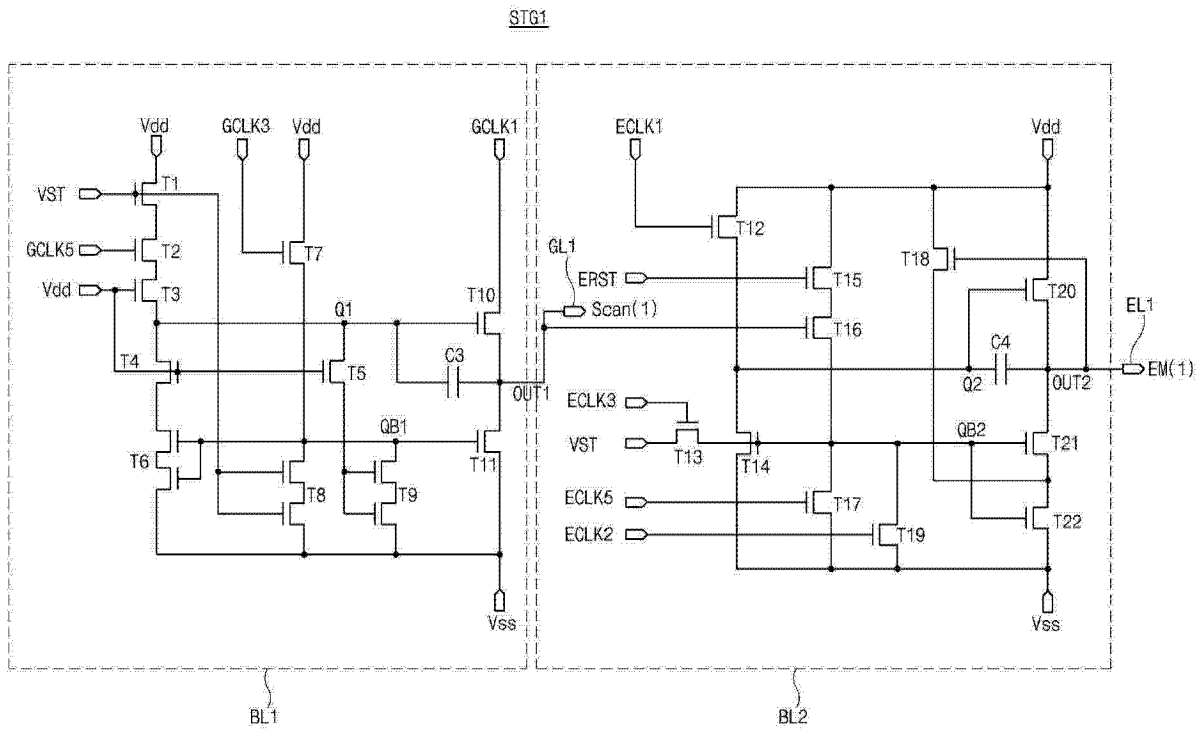


图 6A

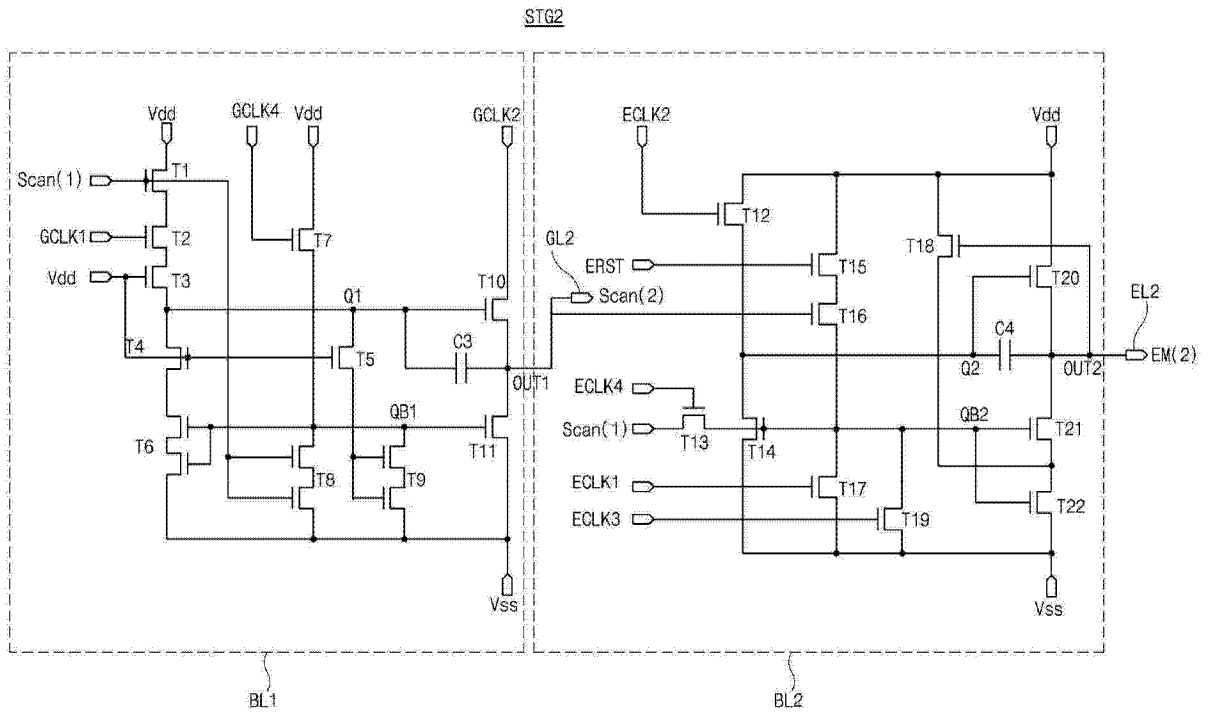


图 6B

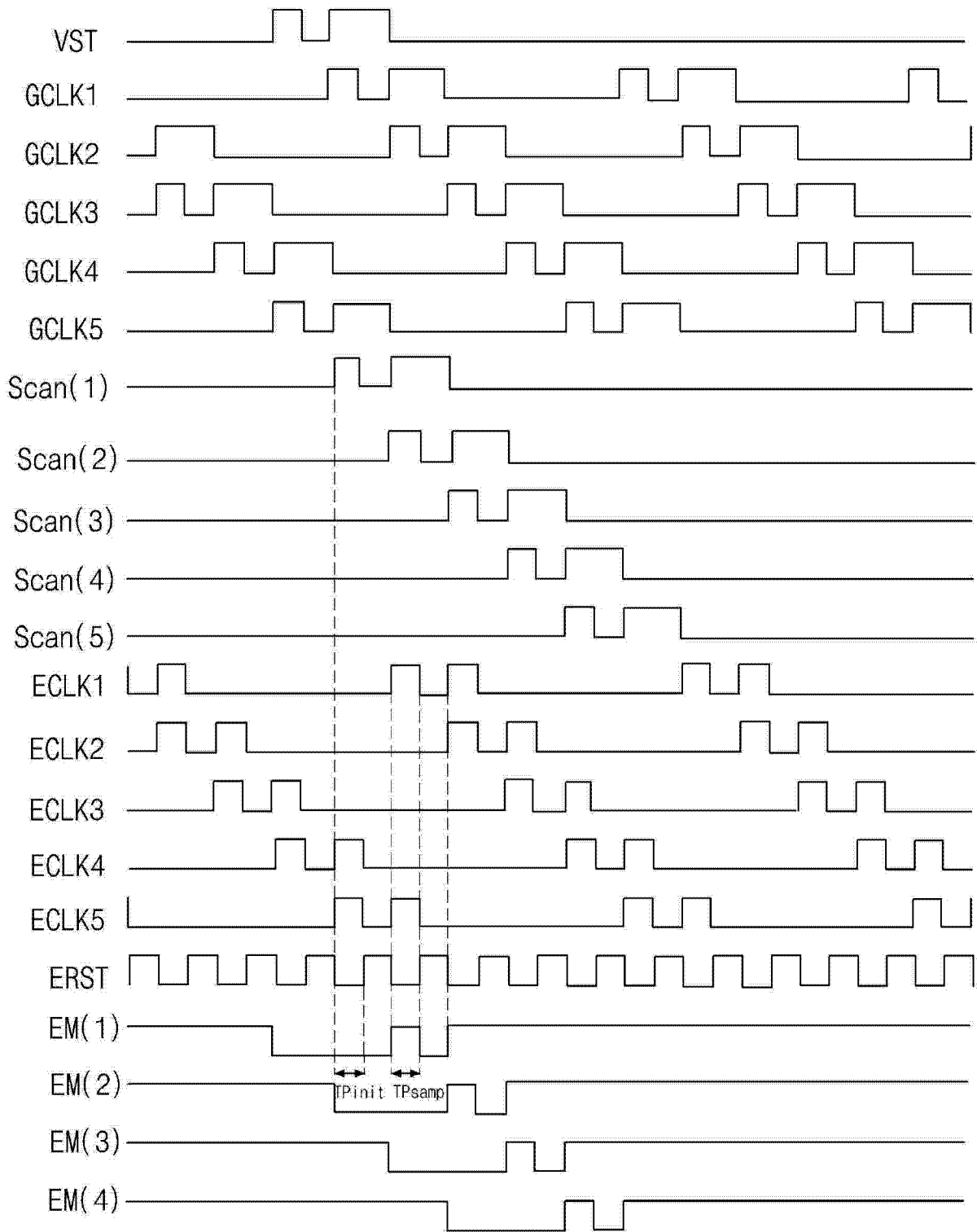


图 7

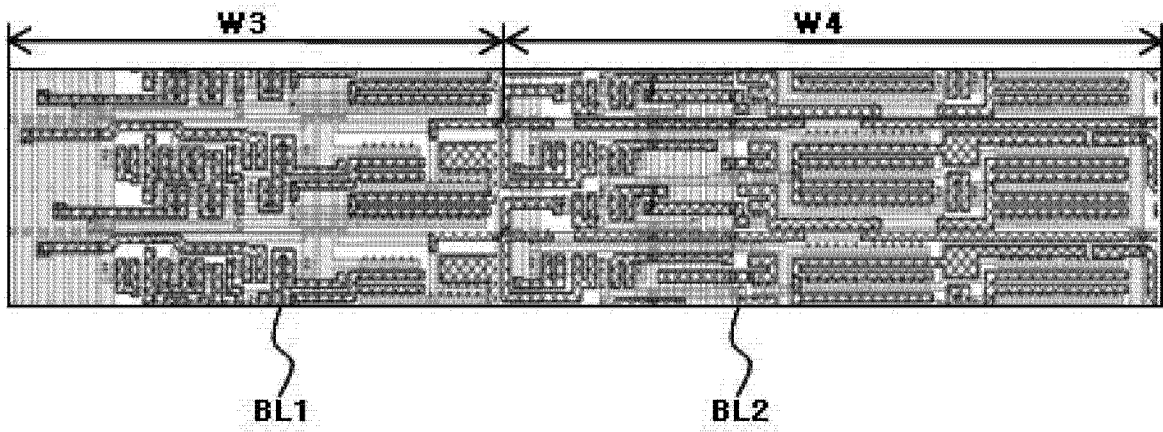


图 8

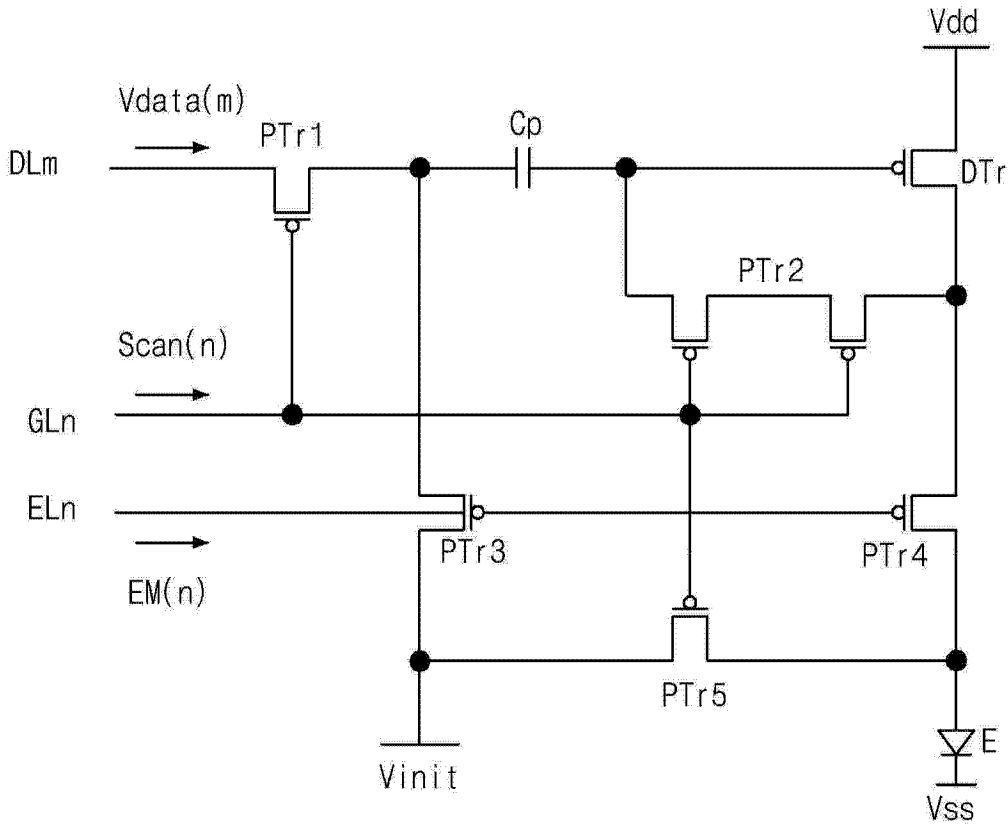


图 9

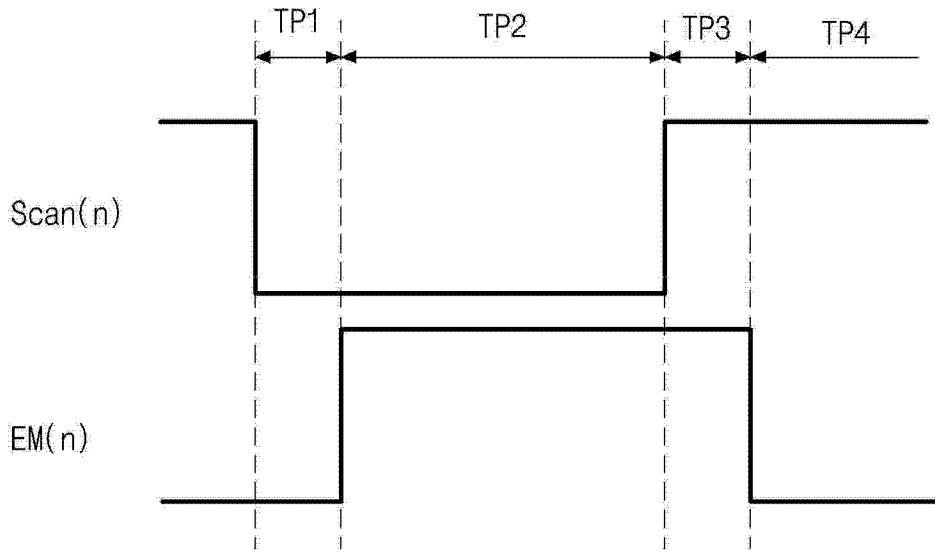


图 10

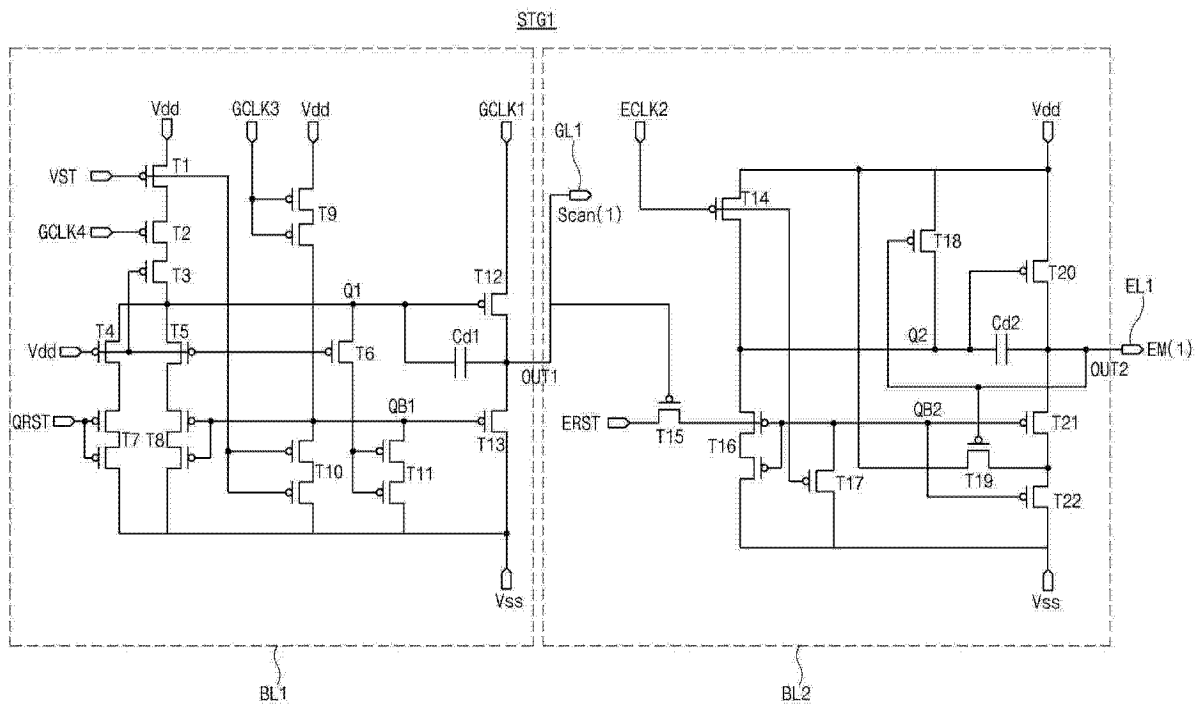


图 11

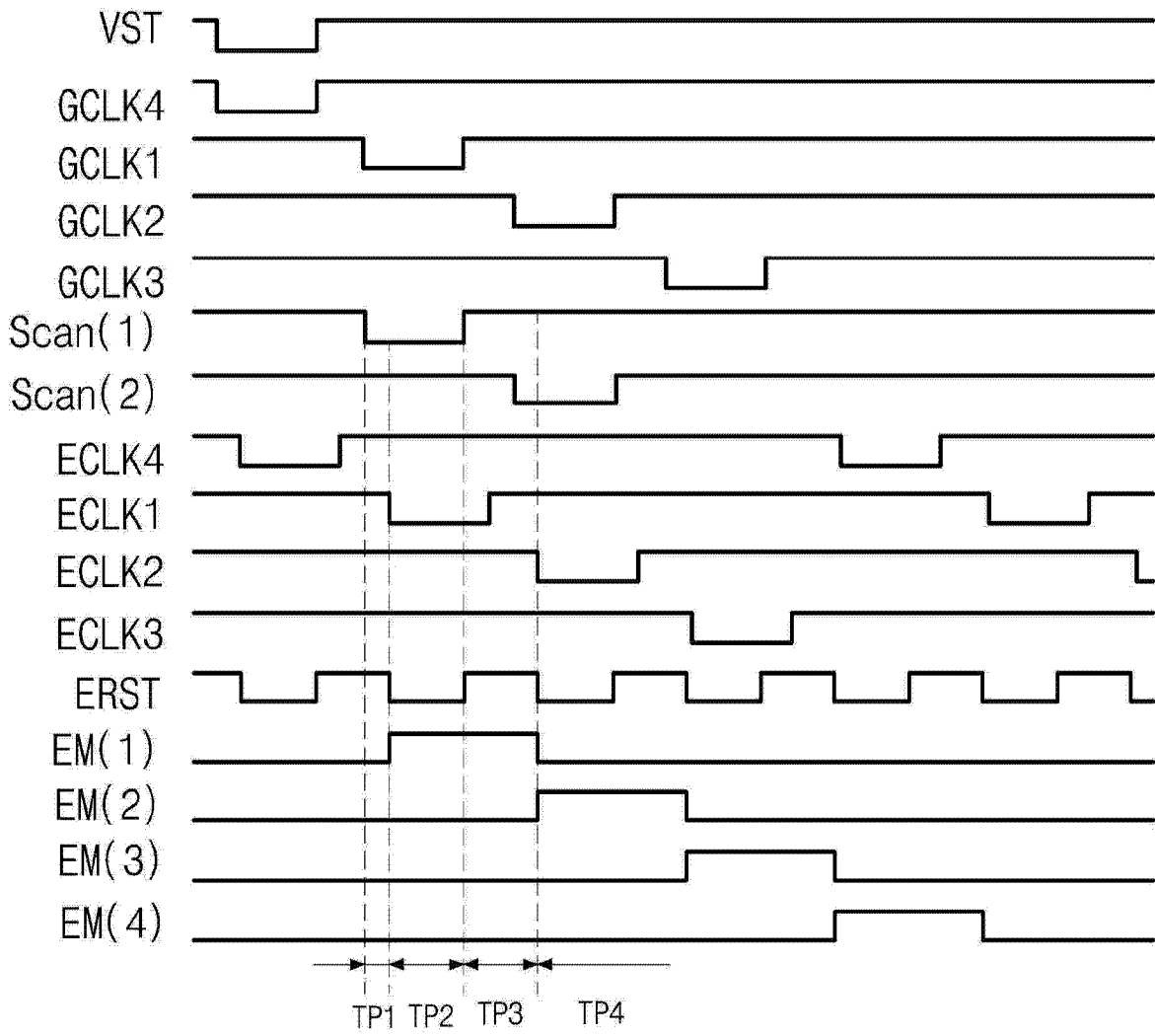


图 12

专利名称(译)	有机发光二极管显示装置		
公开(公告)号	CN104658475A	公开(公告)日	2015-05-27
申请号	CN201410677529.7	申请日	2014-11-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	朴泳柱 吴忠玩 罗世焕 成基荣 全仁荣		
发明人	朴泳柱 吴忠玩 罗世焕 成基荣 全仁荣		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3266 G09G3/3233 G09G2300/0404 G09G2300/0426 G09G2300/0819 G09G2300/0842 G09G2300/0861 G09G2310/0202 G09G2310/0262 G09G2310/0286 G09G2310/08 G09G2320/043		
代理人(译)	刘久亮		
优先权	1020130142130 2013-11-21 KR 1020140160006 2014-11-17 KR		
其他公开文献	CN104658475B		
外部链接	Espacenet SIPO		

摘要(译)

一种有机发光二极管显示装置包括：显示面板，该显示面板包括多个像素；数据驱动器，该数据驱动器向所述多个像素供应数据信号；选通驱动器，该选通驱动器向所述多个像素供应多个扫描信号和多个发射信号，所述选通驱动器包括多个级，所述多个级中的至少一个具有生成所述多个扫描信号中的一个的第一电路块和利用所述多个扫描信号中的一个生成所述多个发射信号中的一个的第二电路块；以及定时控制器，该定时控制器向所述数据驱动器和所述选通驱动器供应多个控制信号。

