



(12) 发明专利申请

(10) 申请公布号 CN 103514835 A

(43) 申请公布日 2014. 01. 15

(21) 申请号 201310194033. X

(22) 申请日 2013. 05. 23

(30) 优先权数据

10-2012-0069633 2012. 06. 28 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 李海衍 安定根

(74) 专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 郭艳芳 康泉

(51) Int. Cl.

G09G 3/32 (2006. 01)

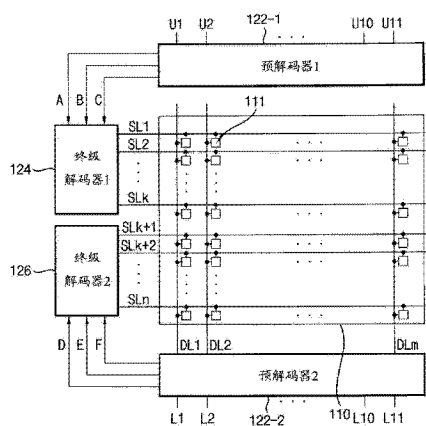
权利要求书3页 说明书19页 附图13页

(54) 发明名称

扫描驱动单元及具有该扫描驱动单元的有机发光显示设备

(57) 摘要

公开一种扫描驱动单元及具有该扫描驱动单元的有机发光显示设备。一方面,该单元包括第一预解码器块,第一预解码器块接收用于选择布置在显示面板的上显示区中的上扫描线中的一条的上扫描线选择信号,并基于上扫描线选择信号输出第一逻辑信号。该单元还包括第二预解码器块,第二预解码器块接收用于选择布置在显示面板的下显示区中的下扫描线中的一条的下扫描线选择信号,并基于下扫描线选择信号输出第二逻辑信号。该单元还包括:第一终级解码器块,联接在上显示区与第一预解码器块之间,基于第一逻辑信号选择上扫描线中的一条;以及第二终级解码器块,联接在下显示区与第二预解码器块之间,基于第二逻辑信号选择下扫描线中的一条。



1. 一种扫描驱动单元,包括:

第一预解码器块,被配置为接收上扫描线选择信号,并被配置为基于所述上扫描线选择信号输出第一逻辑信号,所述上扫描线选择信号用于选择布置在有机发光显示设备的显示面板的上显示区中的上扫描线中的一条;

第二预解码器块,被配置为接收下扫描线选择信号,并被配置为基于所述下扫描线选择信号输出第二逻辑信号,所述下扫描线选择信号用于选择布置在所述显示面板的下显示区中的下扫描线中的一条;

第一终级解码器块,联接在所述上显示区与所述第一预解码器块之间,并被配置为基于所述第一逻辑信号选择所述上扫描线中的一条;以及

第二终级解码器块,联接在所述下显示区与所述第二预解码器块之间,并被配置为基于所述第二逻辑信号选择所述下扫描线中的一条。

2. 如权利要求1所述的扫描驱动单元,其中所述第一预解码器块和所述第二预解码器块位于所述显示面板的外部,并且所述第一终级解码器块和所述第二终级解码器块位于所述显示面板的内部。

3. 如权利要求2所述的扫描驱动单元,其中所述第一预解码器块和所述第二预解码器块包括在所述有机发光显示设备的时序控制单元中,并且所述第一终级解码器块和所述第二终级解码器块包括在所述显示面板中。

4. 如权利要求1所述的扫描驱动单元,其中所述第一预解码器块包括:

多个第一解码器,被配置为基于所述上扫描线选择信号生成所述第一逻辑信号。

5. 如权利要求4所述的扫描驱动单元,其中所述第二预解码器块包括:

多个第二解码器,被配置为基于所述下扫描线选择信号生成所述第二逻辑信号。

6. 如权利要求5所述的扫描驱动单元,

其中布置在所述上显示区的外侧区域中的信号线的数目与所述多个第一解码器的输出线的数目之和对应,并且

其中布置在所述下显示区的外侧区域中的信号线的数目与所述多个第二解码器的输出线的数目之和对应。

7. 如权利要求6所述的扫描驱动单元,

其中所述多个第一解码器的输出线的数目的乘积与所述显示面板的所述上扫描线的数目对应,并且

其中所述多个第二解码器的输出线的数目的乘积与所述显示面板的所述下扫描线的数目对应。

8. 如权利要求7所述的扫描驱动单元,其中所述多个第一解码器的输出线的数目之和与所述多个第二解码器的输出线的数目之和相同。

9. 如权利要求7所述的扫描驱动单元,其中所述多个第一解码器的输出线的数目之和不同于所述多个第二解码器的输出线的数目之和。

10. 一种扫描驱动单元,包括:

第一预解码器块,被配置为接收上扫描线选择信号,并被配置为基于所述上扫描线选择信号输出第一逻辑信号和第一反逻辑信号,所述上扫描线选择信号用于选择布置在有机发光显示设备的显示面板的上显示区中的上扫描线中的一条,所述第一反逻辑信号通过对

所述第一逻辑信号取反而生成；

第二预解码器块，被配置为接收下扫描线选择信号，并被配置为基于所述下扫描线选择信号输出第二逻辑信号和第二反逻辑信号，所述下扫描线选择信号用于选择布置在所述显示面板的下显示区中的下扫描线中的一条，所述第二反逻辑信号通过对所述第二逻辑信号取反而生成；

第一终级解码器块，联接在所述上显示区与所述第一预解码器块之间，并被配置为基于所述第一逻辑信号和所述第一反逻辑信号选择所述上扫描线中的一条；以及

第二终级解码器块，联接在所述下显示区与所述第二预解码器块之间，并被配置为基于所述第二逻辑信号和所述第二反逻辑信号选择所述下扫描线中的一条。

11. 如权利要求 10 所述的扫描驱动单元，其中所述第一预解码器块和所述第二预解码器块位于所述显示面板的外部，并且所述第一终级解码器块和所述第二终级解码器块位于所述显示面板的内部。

12. 如权利要求 11 所述的扫描驱动单元，其中所述第一预解码器块和所述第二预解码器块包括在所述有机发光显示设备的时序控制单元中，并且所述第一终级解码器块和所述第二终级解码器块包括在所述显示面板中。

13. 如权利要求 10 所述的扫描驱动单元，其中所述第一预解码器块包括：

多个第一解码器，被配置为基于所述上扫描线选择信号生成所述第一逻辑信号；以及多个第一反相器，被配置为基于所述第一逻辑信号生成所述第一反逻辑信号。

14. 如权利要求 13 所述的扫描驱动单元，其中所述第二预解码器块包括：

多个第二解码器，被配置为基于所述下扫描线选择信号生成所述第二逻辑信号；以及多个第二反相器，被配置为基于所述第二逻辑信号生成所述第二反逻辑信号。

15. 如权利要求 14 所述的扫描驱动单元，

其中布置在所述上显示区的外侧区域中的信号线的数目与所述多个第一解码器的输出线的数目之和对应，并且

其中布置在所述下显示区的外侧区域中的信号线的数目与所述多个第二解码器的输出线的数目之和对应。

16. 如权利要求 15 所述的扫描驱动单元，

其中所述多个第一解码器的输出线的数目的乘积与所述显示面板的所述上扫描线的数目对应，并且

其中所述多个第二解码器的输出线的数目的乘积与所述显示面板的所述下扫描线的数目对应。

17. 如权利要求 16 所述的扫描驱动单元，其中所述多个第一解码器的输出线的数目之和与所述多个第二解码器的输出线的数目之和相同。

18. 如权利要求 16 所述的扫描驱动单元，其中所述多个第一解码器的输出线的数目之和不同于所述多个第二解码器的输出线的数目之和。

19. 一种有机发光显示设备，包括：

显示面板，具有多个像素电路；

扫描驱动单元，被配置为向所述像素电路提供扫描信号；

数据驱动单元，被配置为向所述像素电路提供数据信号；

电力单元,被配置为向所述像素电路提供高电力电压和低电力电压;以及
时序控制单元,被配置为控制所述扫描驱动单元、所述数据驱动单元和所述电力单元,
其中所述扫描驱动单元包括分别联接至所述显示面板的上显示区和所述显示面板的
下显示区的两级上解码结构和两级下解码结构。

20. 如权利要求 19 所述的有机发光显示设备,其中所述有机发光显示设备采用数字驱动技术,所述数字驱动技术将一帧分成多个子帧,不同地设置所述多个子帧的各发射时间,并基于所述多个子帧的发射时间之和实现特定的灰度级。

21. 如权利要求 19 所述的有机发光显示设备,其中所述两级上解码结构包括:

第一预解码器块,被配置为接收上扫描线选择信号,并被配置为基于所述上扫描线选择信号输出第一逻辑信号,所述上扫描线选择信号用于选择布置在所述上显示区中的上扫描线中的一条;以及

第一终级解码器块,联接在所述上显示区与所述第一预解码器块之间,并被配置为基于所述第一逻辑信号选择所述上扫描线中的一条。

22. 如权利要求 21 所述的有机发光显示设备,其中所述两级下解码结构包括:

第二预解码器块,被配置为接收下扫描线选择信号,并被配置为基于所述下扫描线选择信号输出第二逻辑信号,所述下扫描线选择信号用于选择布置在所述下显示区中的下扫描线中的一条;以及

第二终级解码器块,联接在所述下显示区与所述第二预解码器块之间,并被配置为基于所述第二逻辑信号选择所述下扫描线中的一条。

23. 如权利要求 19 所述的有机发光显示设备,其中所述两级上解码结构包括:

第一预解码器块,被配置为接收上扫描线选择信号,并被配置为基于所述上扫描线选择信号输出第一逻辑信号和第一反逻辑信号,所述上扫描线选择信号用于选择布置在所述上显示区中的上扫描线中的一条,所述第一反逻辑信号通过对所述第一逻辑信号取反而生成;以及

第一终级解码器块,联接在所述上显示区与所述第一预解码器块之间,并被配置为基于所述第一逻辑信号和所述第一反逻辑信号选择所述上扫描线中的一条。

24. 如权利要求 23 所述的有机发光显示设备,其中所述两级下解码结构包括:

第二预解码器块,被配置为接收下扫描线选择信号,并被配置为基于所述下扫描线选择信号输出第二逻辑信号和第二反逻辑信号,所述下扫描线选择信号用于选择布置在所述下显示区中的下扫描线中的一条,所述第二反逻辑信号通过对所述第二逻辑信号取反而生成;以及

第二终级解码器块,联接在所述下显示区与所述第二预解码器块之间,并被配置为基于所述第二逻辑信号和所述第二反逻辑信号选择所述下扫描线中的一条。

扫描驱动单元及具有该扫描驱动单元的有机发光显示设备

[0001] 相关申请的交叉引用

[0002] 本申请要求 2012 年 6 月 28 日递交至韩国知识产权局(KIPO)的韩国专利申请 No. 10-2012-0069633 的优先权,该韩国专利申请的内容通过引用整体合并于此。

技术领域

[0003] 本发明技术总体涉及采用有机发光二极管(OLED)的显示设备。更具体地,本发明构思涉及扫描驱动单元以及具有该扫描驱动单元的 OLED 显示设备。

背景技术

[0004] 近来, OLED 技术已被广泛用在平板显示设备中。一般而言, OLED 显示设备使用每个像素电路的存储电容器中存储的电压来实现(即,显示)特定的灰度级(即,模拟驱动技术)。然而,由于模拟驱动技术使用每个像素电路的存储电容器中存储的电压(即,模拟值),因此该技术可能不能精确地实现期望的灰度级。

[0005] 为克服这些问题,已针对这样的设备提出了数字驱动技术。具体而言,每个帧通过显示多个子帧来产生。亦即,将一个帧分成多个子帧,其中每个子帧的发射时间各不相同(例如,以 2 的因子),以及基于子帧的发射时间之和来实现特定的灰度级。

[0006] 由于该技术通过显示多个子帧来显示一个帧(即,扫描时间相对较短),因此这样的设备的扫描驱动单元需要高速运行。此外,这些设备可以采用随机扫描数字驱动技术。在此情形下,扫描驱动单元常常由解码器类型内部电路来实现,以随机执行扫描操作,其中解码器类型内部电路包括预解码器块和终级解码器块。

[0007] 这里,由于从位于显示面板外部的预解码器块输出的逻辑信号被输入到位于显示面板内部的终级解码器块,因此,在显示面板的外侧区域中布置多条信号线,用于将逻辑信号从预解码器块传递到终级解码器块。因此,随着显示面板的分辨率的增大,在显示面板的外侧区域中布置的信号线的数目增大。这会导致显示面板的大的“死区(dead space)”,而大的“死区”增大了显示面板的总体尺寸。

发明内容

[0008] 本发明的某些方面涉及一种能够减少将位于显示面板的外部的预解码器块联接至位于显示面板的内部的终级解码器块的信号线(下文中称之为显示面板的外侧信号线)的数目的扫描驱动单元。

[0009] 本技术的应用包括具有该扫描驱动单元的有机发光显示设备。

[0010] 根据一方面,扫描驱动单元可以包括:第一预解码器块,被配置为接收上扫描线选择信号,并被配置为基于所述上扫描线选择信号输出第一逻辑信号,所述上扫描线选择信号用于选择布置在有机发光显示设备的显示面板的上显示区中的上扫描线中的一条;第二预解码器块,被配置为接收下扫描线选择信号,并被配置为基于所述下扫描线选择信号输出第二逻辑信号,所述下扫描线选择信号用于选择布置在所述显示面板的下显示区中的下

扫描线中的一条；第一终级解码器块，联接在所述上显示区与所述第一预解码器块之间，并被配置为基于所述第一逻辑信号选择所述上扫描线中的一条；以及第二终级解码器块，联接在所述下显示区与所述第二预解码器块之间，并被配置为基于所述第二逻辑信号选择所述下扫描线中的一条。

[0011] 在示例性实施例中，所述第一预解码器块和所述第二预解码器块可以位于所述显示面板的外部，并且所述第一终级解码器块和所述第二终级解码器块可以位于所述显示面板的内部。

[0012] 在示例性实施例中，所述第一预解码器块和所述第二预解码器块可以包括在所述有机发光显示设备的时序控制单元中，并且所述第一终级解码器块和所述第二终级解码器块可以包括在所述显示面板中。

[0013] 在示例性实施例中，所述第一预解码器块可以包括：多个第一解码器，被配置为基于所述上扫描线选择信号生成所述第一逻辑信号。

[0014] 在示例性实施例中，所述第二预解码器块可以包括：多个第二解码器，被配置为基于所述下扫描线选择信号生成所述第二逻辑信号。

[0015] 在示例性实施例中，布置在所述上显示区的外侧区域中的信号线的数目可以与所述多个第一解码器的输出线的数目之和对应。

[0016] 在示例性实施例中，布置在所述下显示区的外侧区域中的信号线的数目可以与所述多个第二解码器的输出线的数目之和对应。

[0017] 在示例性实施例中，所述多个第一解码器的输出线的数目的乘积可以与所述显示面板的所述上扫描线的数目对应。

[0018] 在示例性实施例中，所述多个第二解码器的输出线的数目的乘积可以与所述显示面板的所述下扫描线的数目对应。

[0019] 在示例性实施例中，所述多个第一解码器的输出线的数目之和可以与所述多个第二解码器的输出线的数目之和相同。

[0020] 在示例性实施例中，所述多个第一解码器的输出线的数目之和可以不同于所述多个第二解码器的输出线的数目之和。

[0021] 根据另一方面，一种扫描驱动单元可以包括：第一预解码器块，被配置为接收上扫描线选择信号，并被配置为基于所述上扫描线选择信号输出第一逻辑信号和第一反逻辑信号，所述上扫描线选择信号用于选择布置在有机发光显示设备的显示面板的上显示区中的上扫描线中的一条，所述第一反逻辑信号通过对所述第一逻辑信号取反而生成；第二预解码器块，被配置为接收下扫描线选择信号，并被配置为基于所述下扫描线选择信号输出第二逻辑信号和第二反逻辑信号，所述下扫描线选择信号用于选择布置在所述显示面板的下显示区中的下扫描线中的一条，所述第二反逻辑信号通过对所述第二逻辑信号取反而生成；第一终级解码器块，联接在所述上显示区与所述第一预解码器块之间，并被配置为基于所述第一逻辑信号和所述第一反逻辑信号选择所述上扫描线中的一条；以及第二终级解码器块，联接在所述下显示区与所述第二预解码器块之间，并被配置为基于所述第二逻辑信号和所述第二反逻辑信号选择所述下扫描线中的一条。

[0022] 在示例性实施例中，所述第一预解码器块和所述第二预解码器块可以位于所述显示面板的外部，并且所述第一终级解码器块和所述第二终级解码器块可以位于所述显示面

板的内部。

[0023] 在示例性实施例中,所述第一预解码器块和所述第二预解码器块可以包括在所述有机发光显示设备的时序控制单元中,并且所述第一终级解码器块和所述第二终级解码器块可以包括在所述显示面板中。

[0024] 在示例性实施例中,所述第一预解码器块可以包括:多个第一解码器,被配置为基于所述上扫描线选择信号生成所述第一逻辑信号;以及多个第一反相器,被配置为基于所述第一逻辑信号生成所述第一反逻辑信号。

[0025] 在示例性实施例中,所述第二预解码器块可以包括:多个第二解码器,被配置为基于所述下扫描线选择信号生成所述第二逻辑信号;以及多个第二反相器,被配置为基于所述第二逻辑信号生成所述第二反逻辑信号。

[0026] 在示例性实施例中,布置在所述上显示区的外侧区域中的信号线的数目可以与所述多个第一解码器的输出线的数目之和对应。

[0027] 在示例性实施例中,布置在所述下显示区的外侧区域中的信号线的数目可以与所述多个第二解码器的输出线的数目之和对应。

[0028] 在示例性实施例中,所述多个第一解码器的输出线的数目的乘积可以与所述显示面板的所述上扫描线的数目对应。

[0029] 在示例性实施例中,所述多个第二解码器的输出线的数目的乘积可以与所述显示面板的所述下扫描线的数目对应。

[0030] 在示例性实施例中,所述多个第一解码器的输出线的数目之和可以与所述多个第二解码器的输出线的数目之和相同。

[0031] 在示例性实施例中,所述多个第一解码器的输出线的数目之和可以不同于所述多个第二解码器的输出线的数目之和。

[0032] 根据另一方面,一种有机发光显示设备可以包括:显示面板,具有多个像素电路;扫描驱动单元,被配置为向所述像素电路提供扫描信号;数据驱动单元,被配置为向所述像素电路提供数据信号;电力单元,被配置为向所述像素电路提供高电力电压和低电力电压;以及时序控制单元,被配置为控制所述扫描驱动单元、所述数据驱动单元和所述电力单元。这里,所述扫描驱动单元可以包括分别联接至所述显示面板的上显示区和所述显示面板的下显示区的两级上解码结构和两级下解码结构。

[0033] 在示例性实施例中,所述有机发光显示设备可以采用数字驱动技术,所述数字驱动技术将一帧分成多个子帧,不同地设置所述多个子帧的各发射时间,并基于所述多个子帧的发射时间之和实现特定的灰度级。

[0034] 在示例性实施例中,所述两级上解码结构可以包括:第一预解码器块,被配置为接收上扫描线选择信号,并被配置为基于所述上扫描线选择信号输出第一逻辑信号,所述上扫描线选择信号用于选择布置在所述上显示区中的上扫描线中的一条;以及第一终级解码器块,联接在所述上显示区与所述第一预解码器块之间,并被配置为基于所述第一逻辑信号选择所述上扫描线中的一条。

[0035] 在示例性实施例中,所述两级下解码结构可以包括:第二预解码器块,被配置为接收下扫描线选择信号,并被配置为基于所述下扫描线选择信号输出第二逻辑信号,所述下扫描线选择信号用于选择布置在所述下显示区中的下扫描线中的一条;以及第二终级解码

器块,联接在所述下显示区与所述第二预解码器块之间,并被配置为基于所述第二逻辑信号选择所述下扫描线中的一条。

[0036] 在示例性实施例中,所述两级上解码结构可以包括:第一预解码器块,被配置为接收上扫描线选择信号,并被配置为基于所述上扫描线选择信号输出第一逻辑信号和第一反逻辑信号,所述上扫描线选择信号用于选择布置在所述上显示区中的上扫描线中的一条,所述第一反逻辑信号通过对所述第一逻辑信号取反而生成;以及第一终级解码器块,联接在所述上显示区与所述第一预解码器块之间,并被配置为基于所述第一逻辑信号和所述第一反逻辑信号选择所述上扫描线中的一条。

[0037] 在示例性实施例中,所述两级下解码结构可以包括:第二预解码器块,被配置为接收下扫描线选择信号,并被配置为基于所述下扫描线选择信号输出第二逻辑信号和第二反逻辑信号,所述下扫描线选择信号用于选择布置在所述下显示区中的下扫描线中的一条,所述第二反逻辑信号通过对所述第二逻辑信号取反而生成;以及第二终级解码器块,联接在所述下显示区与所述第二预解码器块之间,并被配置为基于所述第二逻辑信号和所述第二反逻辑信号选择所述下扫描线中的一条。

[0038] 因此,根据一些示例性实施例的扫描驱动单元可以通过包括分别联接至显示面板的上显示区和显示面板的下显示区的两级上解码结构和两级下解码结构,来减少显示面板的外侧信号线的数目。详细地,该扫描驱动单元可以具有这样的结构,其中显示面板的上显示区和显示面板的下显示区分别联接至第一终级解码器块和第二终级解码器块,且第一终级解码器块和第二终级解码器块分别联接至第一预解码器块和第二预解码器块。

[0039] 另外,根据一些示例性实施例的具有所述扫描驱动单元的有机发光显示设备可以通过减少显示面板的外侧信号线的数目来最小化(即,减小)显示面板的死区。

附图说明

[0040] 通过以下结合附图的详细描述,将更清楚地理解用作说明的非限制示例性实施例。

[0041] 图 1 是示出根据示例性实施例的有机发光显示设备的框图。

[0042] 图 2 是示出图 1 的有机发光显示设备基于数字驱动技术运行的示例的图。

[0043] 图 3 是示出图 1 的有机发光显示设备中包括的扫描驱动单元的示例的框图。

[0044] 图 4A 和图 4B 是示出通过图 3 的扫描驱动单元在显示面板中布置外侧信号线的示例的图。

[0045] 图 5 是示出图 3 的扫描驱动单元的第一终级解码器块和第二终级解码器块位于显示面板中的示例的图。

[0046] 图 6 是示出图 1 的有机发光显示设备中包括的扫描驱动单元的另一示例的框图。

[0047] 图 7 是示出图 6 的扫描驱动单元的第一终级解码器块和第二终级解码器块位于显示面板中的示例的图。

[0048] 图 8 是示出图 1 的有机发光显示设备中包括的扫描驱动单元的又一示例的框图。

[0049] 图 9A 和图 9B 是示出通过图 8 的扫描驱动单元在显示面板中布置外侧信号线的示例的图。

[0050] 图 10 是示出图 8 的扫描驱动单元的第一终级解码器块和第二终级解码器块位于

显示面板中的示例的图。

[0051] 图 11 是示出用于控制图 1 的有机发光显示设备中包括的扫描驱动单元的方法的流程图。

[0052] 图 12 是示出具有图 1 的有机发光显示设备的电子设备的框图。

具体实施方式

[0053] 下文将参照其中示出一些示例性实施例的附图更充分地描述各示例性实施例。然而，本发明构思可以以很多不同的形式体现，而不应当解释为限于这里给出的示例性实施例。相反，提供这些示例性实施例是为了使本公开更彻底和完整，并将更充分地向本领域技术人员传达本发明构思的范围。附图中，为清楚起见，层和区域的尺寸和相对尺寸可能被放大。相同的附图标记始终表示相同的元素。

[0054] 应当理解，尽管本文可能使用第一、第二、第三等术语来描述各个元素，但这些元素不应当受这些术语的限制。这些术语用于将一元素与另一元素区分开。因此，下文讨论的第一元素也可被称为第二元素，而不背离本发明构思的教导。在本文使用时，术语“和/或”包括相关联所列项的一个或多个的任意组合或全部组合。

[0055] 应当理解，当一元素被称为“连接”或“联接”至另一元素时，其可以直接连接或联接至另一元素，也可以存在中间元素。相反，当一元素被称为“直接连接”或“直接联接”至另一元素时，不存在中间元素。其它用于描述元素之间的关系关系的词也应当以类似的方式解释（例如“在…之间”对“直接在…之间”，“与…相邻”对“与…直接相邻”等）。

[0056] 本文使用的术语仅用于描述具体示例性实施例的目的，而不意图限制本发明构思。在本文使用时，单数形式意在也包括复数形式，除非上下文明确作出相反的指示。还应当理解，术语“包括”及其变形在本说明书中使用规定存在所述的特征、整体、步骤、操作、元件和/或部件，但不排除存在或附加有一个或多个其它特征、整体、步骤、操作、元件、部件和/或其组。

[0057] 除非做了其它限定，否则本文使用的所有术语（包括科技术语）具有与本发明构思所属领域的普通技术人员所通常理解的含义相同的含义。还应当理解，诸如在通常使用的字典中定义的那些术语应当解释为与其在相关技术的背景中相一致的含义，而不应当以理想化或纯粹形式的意义来解释，除非本文明确做出了这样的定义。

[0058] 图 1 是示出根据示例性实施例的有机发光显示设备的框图。图 2 是示出图 1 的有机发光显示设备基于数字驱动技术运行的示例的图。

[0059] 参照图 1 和图 2，OLED 显示设备 100 包括显示面板 110、扫描驱动单元 120、数据驱动单元 130、电力单元 140 和时序控制单元 150。在说明书全文中，OLED 显示设备有时会被称为有机发光显示设备。

[0060] 显示面板 110 包括多个像素电路。扫描驱动单元 120 通过多条扫描线 SL1 至 SLn 向像素电路提供扫描信号。数据驱动单元 130 通过多条数据线 DL1 至 DLm 向像素电路提供数据信号。电力单元 140 产生高电力电压 ELVDD 和低电力电压 ELVSS，并通过多条电力线将高电力电压 ELVDD 和低电力电压 ELVSS 提供给像素电路。时序控制单元 150 产生多个控制信号 CTL1 至 CTL3，并将控制信号 CTL1 至 CTL3 提供给数据驱动单元 130、扫描驱动单元 120 和电力单元 140，以分别控制数据驱动单元 130、扫描驱动单元 120 和电力单元 140。尽

管在图 1 中示出扫描驱动单元 120、数据驱动单元 130、电力单元 140 和时序控制单元 150 分离实现,但扫描驱动单元 120、数据驱动单元 130、电力单元 140 和时序控制单元 150 可以合并。因此,扫描驱动单元 120、数据驱动单元 130、电力单元 140 和时序控制单元 150 可以解释为联接到显示面板 110 的至少一个外围电路的功能。例如,时序控制单元 150 可以执行扫描驱动单元 120、数据驱动单元 130、电力单元 140 的操作,或者可以包括用于执行扫描驱动单元 120、数据驱动单元 130、电力单元 140 的操作的至少一个部件。

[0061] 在各个公开的实施例中,有机发光显示设备 100 采用数字驱动技术,该技术将一个帧分成多个子帧,并不同地设计子帧的各发射时间(例如,以 2 的因子),并且基于子帧的发射时间之和实现特定的灰度级。具体地,子帧的各发射时间对应于数据信号的各个位。亦即,假定一个帧被分成第一至第四子帧,则第一至第四子帧的各发射时间可能以 2 的因子而不同(即,可能增大)。例如,第二子帧的发射时间可以是第一子帧的发射时间的两倍,第三子帧的发射时间可以是第二子帧的发射时间的 2 倍,并且第四子帧的发射时间可以是第三子帧的发射时间的 2 倍。这里,具有最长发射时间的子帧(例如,第四子帧)可以与数据信号的最高有效位(MSB)对应,并且具有最短发射时间的子帧(例如,第一子帧)可以与数据信号的最低有效位(LSB)对应。结果,基于第一至第四子帧的发射时间之和实现了特定的灰度级。然而,由于数字驱动技术通过显示多个子帧来显示一个帧(即,扫描时间相对较短),因此有机发光显示设备 100 的扫描驱动单元 120 需要高速运行。

[0062] 此外,有机发光显示设备 100 可以采用随机扫描数字驱动技术。在此情形下,扫描驱动单元 120 可以通过解码器类型内部电路来实现,以随机地执行扫描操作,其中解码器类型内部电路包括预解码器块和终级解码器块。亦即,与行进式扫描数字驱动技术不同,如图 2 所示,随机扫描数字驱动技术通过将所有扫描线的子帧扫描时间移动特定的时间,来对所有的扫描线随机地执行子帧 1、2、3、4 和 5 的扫描操作。因此,随机扫描数字驱动技术可以对所有的扫描线随机地(即,分离地)执行子帧 1、2、3、4 和 5 的发射操作。扫描驱动单元 120 可以基于分别联接至显示面板 110 的上显示区和显示面板 110 的下显示区的两级上解码结构和两级下解码结构来随机地执行扫描操作。尽管以上描述了数字驱动技术和随机扫描数字驱动技术与有机发光显示设备 100 有关,但本发明构思不限于数字驱动技术和随机扫描数字驱动技术。

[0063] 扫描驱动单元 120 可以具有这样的结构,其中显示面板 110 的上显示区和显示面板 110 的下显示区分别联接至两级上解码结构和两级下解码结构。在一个示例性实施例中,扫描驱动单元 120 的两级上解码结构包括第一预解码器块和第一终级解码器块。第一预解码器块接收用于选择布置在显示面板 110 的上显示区中的上扫描线中的一条的上扫描线选择信号,并基于上扫描线选择信号输出第一逻辑信号和第一反逻辑信号,其中第一反逻辑信号通过对第一逻辑信号取反而生成。第一终级解码器块联接在显示面板 110 的上显示区与第一预解码器块之间,并基于第一逻辑信号和第一反逻辑信号来选择上扫描线中的一条。另外,扫描驱动单元 120 的两级下解码结构可以包括第二预解码器块和第二终级解码器块。第二预解码器块可以接收用于选择布置在显示面板 110 的下显示区中的下扫描线中的一条的下扫描线选择信号,并可以基于下扫描线选择信号输出第二逻辑信号和第二反逻辑信号,其中第二反逻辑信号通过对第二逻辑信号取反而生成。第二终级解码器块可以联接在显示面板 110 的下显示区与第二预解码器块之间,并可以基于第二逻辑信号和第

二反逻辑信号来选择下扫描线中的一条。将参照图 3 至图 5 详细描述该两级上解码结构和该两级下解码结构。

[0064] 在另一示例性实施例中,扫描驱动单元 120 的两级上解码结构可以包括第一预解码器块和第一终级解码器块。第一预解码器块可以接收用于选择布置在显示面板 110 的上显示区中的上扫描线中的一条的上扫描线选择信号,并可以基于上扫描线选择信号输出第一逻辑信号。第一终级解码器块可以联接在显示面板 110 的上显示区与第一预解码器块之间,并可以基于第一逻辑信号选择上扫描线中的一条。另外,扫描驱动单元 120 的两级下解码结构可以包括第二预解码器块和第二终级解码器块。第二预解码器块可以接收用于选择布置在显示面板 110 的下显示区中的下扫描线中的一条的下扫描线选择信号,并可以基于下扫描线选择信号输出第二逻辑信号。第二终级解码器块可以联接在显示面板 110 的下显示区与第二预解码器块之间,并可以基于第二逻辑信号选择下扫描线中的一条。将参照图 6 至图 8 详细描述该两级上解码结构和该两级下解码结构。下文中,将详细描述有机发光显示设备 100 中包括的扫描驱动单元 120。

[0065] 图 3 是示出图 1 的有机发光显示设备中包括的扫描驱动单元的示例的框图。

[0066] 参照图 3,扫描驱动单元 120 包括第一预解码器块 122-1、第二预解码器块 122-2、第一终级解码器块 124 和第二终级解码器块 126。显示面板 110 包括布置在与扫描线 SL1 至 SLn 和数据线 DL1 至 DLm 的交点对应的位置处的多个像素电路 111。如上所述,第一预解码器块 122-1 和第一终级解码器块 124 与扫描驱动单元 120 的两级上解码结构对应,并且第二预解码器块 122-2 和第二终级解码器块 126 与扫描驱动单元 120 的两级下解码结构对应。

[0067] 第一预解码器块 122-1 接收用于选择布置在显示面板 110 的上显示区中的上扫描线 SL1 至 SLk 中的一条的上扫描线选择信号 U1 至 U11,并可以基于上扫描线选择信号 U1 至 U11 输出第一逻辑信号 A、B 和 C。第二预解码器块 122-2 可以接收用于选择布置在显示面板 110 的下显示区中的下扫描线 SLk+1 至 SLn 中的一条的下扫描线选择信号 L1 至 L11,并可以基于下扫描线选择信号 L1 至 L11 输出第二逻辑信号 D、E 和 F。尽管在图 3 中示出第一预解码器块 122-1 和第二预解码器块 122-2 以及第一终级解码器块 124 和第二终级解码器块 126 位于显示面板 110 的外部,但应当理解,第一预解码器块 122-1 和第二预解码器块 122-2 位于显示面板 110 的外部,第一终级解码器块 124 和第二终级解码器块 126 位于显示面板 110 的内部。根据一些示例性实施例,第一预解码器块 122-1 和第二预解码器块 122-2 可以包括在有机发光显示设备 100 的时序控制单元 150 中。另外,第一终级解码器块 124 和第二终级解码器块 126 可以包括在有机发光显示设备 100 的显示面板 110 中。

[0068] 第一终级解码器块 124 可以联接在显示面板 110 的上显示区与第一预解码器块 122-1 之间,并可以基于第一逻辑信号 A、B 和 C 选择布置在显示面板 110 的上显示区中的上扫描线 SL1 至 SLk 中的一条。第二终级解码器块 126 可以联接在显示面板 110 的下显示区与第二预解码器块 122-2 之间,并可以基于第二逻辑信号 D、E 和 F 选择布置在显示面板 110 的下显示区中的下扫描线 SLk+1 至 SLn 中的一条。如图 3 中所示,第一预解码器块 122-1 可以联接至第一终级解码器块 124,以选择布置在显示面板 110 的上显示区中的上扫描线 SL1 至 SLk 中的一条,第二预解码器块 122-2 可以联接至第二终级解码器块 126,以选择布置在显示面板 110 的下显示区中的下扫描线 SLk+1 至 SLn 中的一条,并且在显示面板

110 中,第一终级解码器块 124 可以与第二终级解码器块 126 分离。尽管第一终级解码器块 124 与第二终级解码器块 126 分离,但应当理解,显示面板 110 的上显示区和下显示区并不是彼此独立驱动。因此,当对扫描线 SL1 至 SLn 进行计数的线计数器的值指示显示面板 110 的上显示区时,可以将线计数器的值与上扫描线选择信号 U1 至 U11 匹配。另一方面,当线计数器的值指示显示面板 110 的下显示区时,可以将通过从线计数器的值中减去上扫描线 SL1 至 SLk 的数目而生成的值与下扫描线选择信号 L1 至 L11 匹配。

[0069] 例如,当实现 FHD 分辨率时,显示面板 110 的总的扫描线 SL1 至 SLn 的数目可以是 1080。为了便于描述,假定上扫描线 SL1 至 SLk 的数目是 540,并且下扫描线 SLk+1 至 SLn 的数目也是 540。在此情形下,如果线计数器的值在 0 与 539 之间,则可以选择显示面板 110 的上显示区,并且可以将线计数器的值与上扫描线选择信号 U1 至 U11 匹配。另一方面,如果线计数器的值在 540 与 1079 之间,则可以选择显示面板 110 的下显示区,并且可以将通过从线计数器的值中减去 540 (即,上扫描线 SL1 至 SLk 的数目)而生成的值与下扫描线选择信号 L1 至 L11 匹配。尽管在图 3 中示出第一预解码器块 122-1 接收 11 个上扫描线选择信号 U1 至 U11,第二预解码器块 122-2 接收 11 个下扫描线选择信号 L1 至 L11,第一终级解码器块 124 接收三个第一逻辑信号 A、B 和 C,并且第二终级解码器块 126 接收三个第二逻辑信号 D、E 和 F,但信号的数目不限于此。亦即,信号的数目可以根据期望的状况而进行各种改变。如上所述,扫描驱动单元 120 可以具有两级上解码结构和两级下解码结构(即,显示面板 110 的上显示区和显示面板 110 的下显示区分别联接至第一终级解码器块 124 和第二终级解码器块 126,并且第一终级解码器块 124 和第二终级解码器块 126 分别联接至第一预解码器块 122-1 和第二预解码器块 122-2)。因此,扫描驱动单元 120 可以通过减少显示面板 110 的外侧信号线的数目,来缩小显示面板 110 的死区。

[0070] 图 4A 和图 4B 是示出通过图 3 的扫描驱动单元在显示面板中布置外侧信号线的示例的图。

[0071] 参照图 4A 和图 4B,图 4A 示出第一预解码器块 122-1 的内部结构,图 4B 示出第二预解码器块 122-2 的内部结构。

[0072] 第一预解码器块 122-1 可以包括用于基于上扫描线选择信号 U1 至 U11 生成第一逻辑信号 A、B 和 C 的多个第一解码器 123-1、123-2 和 123-3。在示例性实施例中,第一解码器 123-1、123-2 和 123-3 中的每一个可以包括多个逻辑元件。在一个示例性实施例中,第一预解码器块 122-1 可以包括 4 对 10 解码器 123-1、4 对 9 解码器 123-2 和 3 对 6 解码器 123-3。例如,4 对 10 解码器 123-1 可以与低位相关,4 对 9 解码器 123-2 可以与中间位相关,并且 3 对 6 解码器 123-3 可以与高位相关。详细地,4 对 10 解码器 123-1 可以接收与低位相关的上扫描线选择信号 U1、U2、U3 和 U4,以输出十个低位输出信号 A1 至 A10。针对此操作,4 对 10 解码器 123-1 可以包括十个 4 输入逻辑或元件。然而,4 对 10 解码器 123-1 的结构不限于此。4 对 9 解码器 123-2 可以接收与中间位相关的上扫描线选择信号 U5、U6、U7 和 U8,以输出九个中间位输出信号 B1 至 B9。针对此操作,4 对 9 解码器 123-2 可以包括九个 4 输入逻辑或元件。然而,4 对 9 解码器 123-2 的结构不限于此。3 对 6 解码器 123-3 可以接收与高位相关的上扫描线选择信号 U9、U10 和 U11,以输出六个高位输出信号 C1 至 C6。针对此操作,3 对 6 解码器 123-3 可以包括六个 3 输入逻辑或元件。然而,3 对 6 解码器 123-3 的结构不限于此。

[0073] 第一预解码器块 122-1 可以基于从 4 对 10 解码器 123-1、4 对 9 解码器 123-2 和 3 对 6 解码器 123-3 分别输出的十个低位输出信号 A1 至 A10、九个中间位输出信号 B1 至 B9 和六个高位输出信号 C1 至 C6, 来生成第一逻辑信号 A、B 和 C。如图 4A 中所示, 可以选择十个低位输出信号 A1 至 A10 中的一个, 可以选择九个中间位输出信号 B1 至 B9 中的一个, 并且可以选择六个高位输出信号 C1 至 C6 中的一个, 以生成第一逻辑信号 A、B 和 C。结果, 第一逻辑信号 A、B 和 C 可以具有二进制形式, 例如 (A1, B1, C1)、(A2, B1, C1)、(A3, B1, C1) 等。然后, 第一逻辑信号 A、B 和 C 可以输出到第一终级解码器块 124。这里, 布置在有机发光显示设备 100 的显示面板 110 的上显示区的外侧区域中的信号线的数目可以与第一解码器 123-1、123-2 和 123-3 的输出线的数目之和对应。亦即, 由于第一预解码器块 122-1 联接至第一终级解码器块 124, 因此可以将用于输出十个低位输出信号 A1 至 A10 的输出线、用于输出九个中间位输出信号 B1 至 B9 的输出线以及用于输出六个高位输出信号 C1 至 C6 的输出线布置在有机发光显示设备 100 的显示面板 110 的上显示区的外侧区域中。在图 4A 中, 用于输出十个低位输出信号 A1 至 A10 的输出线的数目为 10, 用于输出九个中间位输出信号 B1 至 B9 的输出线的数目为 9, 并且用于输出六个高位输出信号 C1 至 C6 的输出线的数目为 6。因此, 布置在有机发光显示设备 100 的显示面板 110 的上显示区的外侧区域中的信号线的数目是 25 (即, $10+9+6=25$)。另外, 第一解码器 123-1、123-2 和 123-3 的输出线的数目的乘积可以与显示面板 110 的上显示区的所有扫描线 SL1 至 SLk 的数目对应。因此, 在图 4A 中, 显示面板 110 的上显示区的所有扫描线 SL1 至 SLk 的数目可以是 540 (即, $10 \times 9 \times 6=540$)。结果, 当第二预解码器块 122-2 与第一预解码器块 122-1 具有相同的结构时, 显示面板 110 的下显示区的所有扫描线 SLk+1 至 SLn 的数目也是 540。因此, 由于显示面板 110 的所有扫描线 SL1 至 SLn 的数目是 1080 (即 $540+540=1080$), 因此可以实现 FHD 分辨率。

[0074] 第二预解码器块 122-2 可以包括用于基于下扫描线选择信号 L1 至 L11 生成第二逻辑信号 D、E 和 F 的多个第二解码器 127-1、127-2 和 127-3。在示例性实施例中, 第二解码器 127-1、127-2 和 127-3 中的每一个可以包括多个逻辑元件。在一个示例性实施例中, 第二预解码器块 122-2 可以包括 4 对 10 解码器 127-1、4 对 9 解码器 127-2 和 3 对 6 解码器 127-3。例如, 4 对 10 解码器 127-1 可以与低位相关, 4 对 9 解码器 127-2 可以与中间位相关, 并且 3 对 6 解码器 127-3 可以与高位相关。详细地, 4 对 10 解码器 127-1 可以接收与低位相关的下扫描线选择信号 L1、L2、L3 和 L4, 以输出十个低位输出信号 D1 至 D10。针对此操作, 4 对 10 解码器 127-1 可以包括十个 4 输入逻辑或元件。然而, 4 对 10 解码器 127-1 的结构不限于此。4 对 9 解码器 127-2 可以接收与中间位相关的下扫描线选择信号 L5、L6、L7 和 L8, 以输出九个中间位输出信号 E1 至 E9。针对此操作, 4 对 9 解码器 127-2 可以包括九个 4 输入逻辑或元件。然而, 4 对 9 解码器 127-2 的结构不限于此。3 对 6 解码器 127-3 可以接收与高位相关的下扫描线选择信号 L9、L10 和 L11, 以输出六个高位输出信号 F1 至 F6。针对此操作, 3 对 6 解码器 127-3 可以包括六个 3 输入逻辑或元件。然而, 3 对 6 解码器 127-3 的结构不限于此。

[0075] 第二预解码器块 122-2 可以基于从 4 对 10 解码器 127-1、4 对 9 解码器 127-2 和 3 对 6 解码器 127-3 分别输出的十个低位输出信号 D1 至 D10、九个中间位输出信号 E1 至 E9 和六个高位输出信号 F1 至 F6, 来生成第二逻辑信号 D、E 和 F。如图 4B 中所示, 可以选择

十个低位输出信号 D1 至 D10 中的一个,可以选择九个中间位输出信号 E1 至 E9 中的一个,并且可以选择六个高位输出信号 F1 至 F6 中的一个,以生成第二逻辑信号 D、E 和 F。结果,第二逻辑信号 D、E 和 F 可以具有二进制形式,例如(D1, E1, F1)、(D2, E1, F1)、(D3, E1, F1)等。然后,第二逻辑信号 D、E 和 F 可以输出到第二终级解码器块 126。这里,布置在有机发光显示设备 100 的显示面板 110 的下显示区的外侧区域中的信号线的数目可以与第二解码器 127-1、127-2 和 127-3 的输出线的数目之和对应。亦即,由于第二预解码器块 122-2 联接至第二终级解码器块 126,因此可以将用于输出十个低位输出信号 D1 至 D10 的输出线、用于输出九个中间位输出信号 E1 至 E9 的输出线以及用于输出六个高位输出信号 F1 至 F6 的输出线布置在有机发光显示设备 100 的显示面板 110 的下显示区的外侧区域中。在图 4B 中,用于输出十个低位输出信号 D1 至 D10 的输出线的数目为 10,用于输出九个中间位输出信号 E1 至 E9 的输出线的数目为 9,并且用于输出六个高位输出信号 F1 至 F6 的输出线的数目为 6。因此,布置在有机发光显示设备 100 的显示面板 110 的下显示区的外侧区域中的信号线的数目是 25(即, $10+9+6=25$)。另外,第二解码器 127-1、127-2 和 127-3 的输出线的数目的乘积可以与显示面板 110 的下显示区的所有扫描线 SL_{k+1} 至 SL_n 的数目对应。因此,在图 4B 中,显示面板 110 的下显示区的所有扫描线 SL_{k+1} 至 SL_n 的数目可以是 540(即, $10 \times 9 \times 6=540$)。结果,当第一预解码器块 122-1 与第二预解码器块 122-2 具有相同的结构时,显示面板 110 的上显示区的所有扫描线 SL1 至 SL_k 的数目也是 540。因此,由于显示面板 110 的所有扫描线 SL1 至 SL_n 的数目是 1080(即 $540+540=1080$),因此可以实现 FHD 分辨率。

[0076] 在一个示例性实施例中,第一解码器 123-1、123-2 和 123-3 的输出线的数目之和可以与第二解码器 127-1、127-2 和 127-3 的输出线的数目之和相同。在此情形下,显示面板 110 的上显示区的所有扫描线 SL1 至 SL_k 的数目可以与显示面板 110 的下显示区的所有扫描线 SL_{k+1} 至 SL_n 的数目相同。在另一示例性实施例中,第一解码器 123-1、123-2 和 123-3 的输出线的数目之和可以不同于第二解码器 127-1、127-2 和 127-3 的输出线的数目之和。在此情形下,显示面板 110 的上显示区的所有扫描线 SL1 至 SL_k 的数目可以不同于显示面板 110 的下显示区的所有扫描线 SL_{k+1} 至 SL_n 的数目。如上所述,布置在显示面板 110 的上显示区的外侧区域中的信号线的数目可以与第一解码器 123-1、123-2 和 123-3 的输出线的数目之和对应,并且布置在显示面板 110 的下显示区的外侧区域中的信号线的数目可以与第二解码器 127-1、127-2 和 127-3 的输出线的数目之和对应。另外,第一解码器 123-1、123-2 和 123-3 的输出线的数目的乘积可以与显示面板 110 的上显示区的所有扫描线 SL1 至 SL_k 的数目对应,并且第二解码器 127-1、127-2 和 127-3 的输出线的数目的乘积可以与显示面板 110 的下显示区的所有扫描线 SL_{k+1} 至 SL_n 的数目对应。亦即,由于实现 FHD 分辨率的显示面板 110 的所有扫描线 SL1 至 SL_n 的数目为 1080,因此布置在显示面板 110 的外侧区域中的信号线的数目可以为 25(即, $10+9+6=25$)。另一方面,在上显示区不与下显示区分离的传统显示面板中,布置在传统显示面板的外侧区域中用于驱动 1080(即, $12 \times 10 \times 9=1080$)条扫描线 SL1 至 SL_n 的信号线的数目可以是 31(即 $12+10+9=31$)。因此,扫描驱动单元 120 可以通过包括分别联接至显示面板 110 的上显示区和显示面板 110 的下显示区的两级上解码结构和两级下解码结构,来减少布置在显示面板 110 的外侧区域中的信号线的数目。

[0077] 图5是示出图3的扫描驱动单元的第一终级解码器块和第二终级解码器块位于显示面板中的示例的图。

[0078] 参照图5,在图5中示出扫描驱动单元120的第一终级解码器块124和第二终级解码器块126位于显示面板110的内部。如图5中所示,第一终级解码器块124、第二终级解码器块126和与第一终级解码器块124、第二终级解码器块126联接的信号线可以位于显示面板110的一个外侧区域中(即,一侧)。从第一预解码器块122-1的输出端子块PDO-1延伸的信号线可以布置在显示面板110的一个外侧区域中,其中第一预解码器块122-1位于显示面板110的外部(例如,上方)。类似地,从第二预解码器块122-2的输出端子块PDO-2延伸的信号线可以布置在显示面板110的一个外侧区域中,其中第二预解码器块122-2位于显示面板110的外部(例如,下方)。显示面板110可以从数据驱动单元130(例如,数据驱动IC)接收数据信号,并且可以从电力单元140(例如,电源FPC)接收电力电压。图5示出具有FHD分辨率的显示面板110。这里,显示面板110的上显示区的所有扫描线SL1至SLk的数目可以是540,显示面板110的下显示区的所有扫描线SLk+1至SLn的数目可以是540,并且显示面板110的所有扫描线SL1至SLn的数目可以是1080(即,540+540=1080)。在示例性实施例中,布置在显示面板110的外侧区域中的信号线的数目可以是25(即,10+9+6=25)。另一方面,布置在上显示区不与下显示区分离的传统显示面板的外侧区域中的信号线的数目可以是31(即,12+10+9=31)。例如,假定一条信号线的宽度为 $90\mu\text{m}$,并且两条信号线之间的宽度为 $30\mu\text{m}$,则显示面板110的死区可能是 $3000\mu\text{m}$ (即 $(90\mu\text{m}+30\mu\text{m})\times 25=3000\mu\text{m}$)。另一方面,传统显示面板的死区可能是 $3720\mu\text{m}$ (即 $(90\mu\text{m}+30\mu\text{m})\times 31=3720\mu\text{m}$)。结果,与传统显示面板相比,显示面板110在显示面板110的一个外侧区域中将死区缩短了 $720\mu\text{m}$ (即, $(90\mu\text{m}+30\mu\text{m})\times 6=720\mu\text{m}$)。

[0079] 图6是示出图1的有机发光显示设备中包括的扫描驱动单元的另一示例的框图。

[0080] 参照图6,扫描驱动单元120包括第一预解码器块122-1、第二预解码器块122-2、第一终级解码器块124和第二终级解码器块126。显示面板110包括布置在与扫描线SL1至SLn和数据线DL1至DLm的交点对应的位置处的多个像素电路111。如上所述,第一预解码器块122-1和第一终级解码器块124与扫描驱动单元120的两级上解码结构对应,并且第二预解码器块122-2和第二终级解码器块126与扫描驱动单元120的两级下解码结构对应。

[0081] 第一预解码器块122-1接收用于选择布置在显示面板110的上显示区中的上扫描线SL1至SLk中的一条的上扫描线选择信号U1至U11,并可以基于上扫描线选择信号U1至U11输出第一逻辑信号A、B和C。第二预解码器块122-2可以接收用于选择布置在显示面板110的下显示区中的下扫描线SLk+1至SLn中的一条的下扫描线选择信号L1至L11,并可以基于下扫描线选择信号L1至L11输出第二逻辑信号D、E和F。尽管在图6中示出第一预解码器块122-1和第二预解码器块122-2以及第一终级解码器块124和第二终级解码器块126位于显示面板110的外部,但应当理解,第一预解码器块122-1和第二预解码器块122-2位于显示面板110的外部,并且第一终级解码器块124和第二终级解码器块126位于显示面板110的内部。根据一些示例性实施例,第一预解码器块122-1和第二预解码器块122-2可以包括在有机发光显示设备100的时序控制单元150中。另外,第一终级解码器块124和第二终级解码器块126可以包括在有机发光显示设备100的显示面板110中。

[0082] 第一终级解码器块 124 可以联接在显示面板 110 的上显示区与第一预解码器块 122-1 之间,并可以基于第一逻辑信号 A、B 和 C 选择布置在显示面板 110 的上显示区中的上扫描线 SL1 至 SLk 中的一条。这里,第一终级解码器块 124 可以包括第一左终级解码器块 124-11 和第一右终级解码器块 124-21。第一左终级解码器块 124-11 和第一右终级解码器块 124-21 可以共享上扫描线 SL1 至 SLk。因此,第一左终级解码器块 124-11 和第一右终级解码器块 124-21 可以接收第一逻辑信号 A、B 和 C,并可以高速控制用于选择上扫描线 SL1 至 SLk 中的一条的扫描信号的电压脉冲。结果,可以减少 RC 延迟。第二终级解码器块 126 可以联接在显示面板 110 的下显示区与第二预解码器块 122-2 之间,并可以基于第二逻辑信号 D、E 和 F 选择布置在显示面板 110 的下显示区中的下扫描线 SLk+1 至 SLn 中的一条。这里,第二终级解码器块 126 可以包括第二左终级解码器块 126-11 和第二右终级解码器块 126-21。第二左终级解码器块 126-11 和第二右终级解码器块 126-21 可以共享下扫描线 SLk+1 至 SLn。因此,第二左终级解码器块 126-11 和第二右终级解码器块 126-21 可以接收第二逻辑信号 D、E 和 F,并可以高速控制用于选择下扫描线 SLk+1 至 SLn 中的一条的扫描信号的电压脉冲。结果,可以减少 RC 延迟。

[0083] 如上所述,第一预解码器块 122-1 可以联接至第一终级解码器块 124,以选择布置在显示面板 110 的上显示区中的上扫描线 SL1 至 SLk 中的一条,第二预解码器块 122-2 可以联接至第二终级解码器块 126,以选择布置在显示面板 110 的下显示区中的下扫描线 SLk+1 至 SLn 中的一条,并且在显示面板 110 中,第一终级解码器块 124 可以与第二终级解码器块 126 分离。尽管第一终级解码器块 124 与第二终级解码器块 126 分离,但应当理解,显示面板 110 的上显示区和下显示区并不是彼此独立驱动。因此,当对扫描线 SL1 至 SLn 进行计数的线计数器的值指示显示面板 110 的上显示区时,可以将线计数器的值与上扫描线选择信号 U1 至 U11 匹配。另一方面,当线计数器的值指示显示面板 110 的下显示区时,可以将通过从线计数器的值中减去上扫描线 SL1 至 SLk 的数目而生成的值与下扫描线选择信号 L1 至 L11 匹配。

[0084] 例如,当实现 FHD 分辨率时,显示面板 110 的总的扫描线 SL1 至 SLn 的数目可以是 1080。为了便于描述,假定上扫描线 SL1 至 SLk 的数目是 540,并且下扫描线 SLk+1 至 SLn 的数目也是 540。在此情形下,如果线计数器的值在 0 与 539 之间,则可以选择显示面板 110 的上显示区,并且可以将线计数器的值与上扫描线选择信号 U1 至 U11 匹配。另一方面,如果线计数器的值在 540 与 1079 之间,则可以选择显示面板 110 的下显示区,并且可以将通过从线计数器的值中减去 540 (即,上扫描线 SL1 至 SLk 的数目)而生成的值与下扫描线选择信号 L1 至 L11 匹配。尽管在图 6 中示出第一预解码器块 122-1 接收 11 个上扫描线选择信号 U1 至 U11,第二预解码器块 122-2 接收 11 个下扫描线选择信号 L1 至 L11,第一终级解码器块 124 接收三个第一逻辑信号 A、B 和 C,并且第二终级解码器块 126 接收三个第二逻辑信号 D、E 和 F,但信号的数目不限于此。亦即,信号的数目可以根据期望的状况而进行各种改变。如上所述,扫描驱动单元 120 可以具有两级上解码结构和两级下解码结构(即,显示面板 110 的上显示区和显示面板 110 的下显示区分别联接至第一终级解码器块 124 和第二终级解码器块 126,并且第一终级解码器块 124 和第二终级解码器块 126 分别联接至第一预解码器块 122-1 和第二预解码器块 122-2)。因此,扫描驱动单元 120 通过减少显示面板 110 的外侧信号线的数目,来缩短显示面板 110 的死区。

[0085] 图7是示出图6的扫描驱动单元的第一终级解码器块和第二终级解码器块位于显示面板中的示例的图。

[0086] 参照图7,在图7中示出扫描驱动单元120的第一终级解码器块124-11和124-21以及第二终级解码器块126-11和126-21位于显示面板110的内部。如图7中所示,从第一预解码器块122-1的输出端子块PDO-11和PDO-12延伸的信号线可以布置在显示面板110的两外侧区域中(即,两侧),其中第一预解码器块122-1位于显示面板110的外部(例如,上方)。类似地,从第二预解码器块122-2的输出端子块PDO-21和PDO-22延伸的信号线可以布置在显示面板110的两外侧区域中(即,两侧),其中第二预解码器块122-2位于显示面板110的外部(例如,下方)。显示面板110可以从数据驱动单元130(例如,数据驱动IC)接收数据信号,并且可以从电力单元140(例如,电源FPC)接收电力电压。图7示出具有FHD分辨率的显示面板110。这里,显示面板110的上显示区的所有扫描线SL1至SLk的数目可以是540,显示面板110的下显示区的所有扫描线SLk+1至SLn的数目可以是540,并且显示面板110的所有扫描线SL1至SLn的数目可以是1080(即,540+540=1080)。在示例性实施例中,布置在显示面板110的外侧区域中的信号线的数目可以是25(即,10+9+6=25)。另一方面,布置在上显示区不与下显示区分离的传统显示面板的外侧区域中的信号线的数目可以是31(即,12+10+9=31)。例如,假定一条信号线的宽度为 $90\mu\text{m}$,并且两条信号线之间的宽度为 $30\mu\text{m}$,则显示面板110的死区可能是 $3000\mu\text{m}$ (即 $(90\mu\text{m}+30\mu\text{m})\times 25=3000\mu\text{m}$)。另一方面,传统显示面板的死区可能是 $3720\mu\text{m}$ (即 $(90\mu\text{m}+30\mu\text{m})\times 31=3720\mu\text{m}$)。结果,与传统显示面板相比,显示面板110在显示面板110的一个外侧区域中将死区缩短了 $720\mu\text{m}$ (即, $(90\mu\text{m}+30\mu\text{m})\times 6=720\mu\text{m}$), (即,在显示面板110的两外侧区域中将死区缩短了 $1440\mu\text{m}$)。

[0087] 图8是示出图1的有机发光显示设备中包括的扫描驱动单元的又一示例的框图。

[0088] 参照图8,扫描驱动单元120包括第一预解码器块122-1、第二预解码器块122-2、第一终级解码器块124和第二终级解码器块126。显示面板110包括布置在与扫描线SL1至SLn和数据线DL1至DLm的交点对应的位置处的多个像素电路111。如上所述,第一预解码器块122-1和第一终级解码器块124与扫描驱动单元120的两级上解码结构对应,并且第二预解码器块122-2和第二终级解码器块126与扫描驱动单元120的两级下解码结构对应。

[0089] 第一预解码器块122-1接收用于选择布置在显示面板110的上显示区中的上扫描线SL1至SLk中的一条的上扫描线选择信号U1至U11,并可以基于上扫描线选择信号U1至U11输出第一逻辑信号A、B和C以及第一反逻辑信号/A、/B和/C。这里,第一反逻辑信号/A、/B和/C通过对第一逻辑信号A、B和C取反生成。第二预解码器块122-2接收用于选择布置在显示面板110的下显示区中的下扫描线SLk+1至SLn中的一条的下扫描线选择信号L1至L11,并可以基于下扫描线选择信号L1至L11输出第二逻辑信号D、E和F以及第二反逻辑信号/D、/E和/F。这里,第二反逻辑信号/D、/E和/F通过对第二逻辑信号D、E和F取反生成。尽管在图8中示出第一预解码器块122-1和第二预解码器块122-2以及第一终级解码器块124和第二终级解码器块126位于显示面板110的外部,但应当理解,第一预解码器块122-1和第二预解码器块122-2位于显示面板110的外部,并且第一终级解码器块124和第二终级解码器块126位于显示面板110的内部。根据一些示例性实施例,第一

预解码器块 122-1 和第二预解码器块 122-2 可以包括在有机发光显示设备 100 的时序控制单元 150 中。另外,第一终级解码器块 124 和第二终级解码器块 126 可以包括在有机发光显示设备 100 的显示面板 110 中。

[0090] 第一终级解码器块 124 可以联接在显示面板 110 的上显示区与第一预解码器块 122-1 之间,并可以基于第一逻辑信号 A、B 和 C 以及第一反逻辑信号 /A、/B 和 /C 选择布置在显示面板 110 的上显示区中的上扫描线 SL1 至 SLk 中的一条。这里,第一终级解码器块 124 可以包括第一左终级解码器块 124-12 和第一右终级解码器块 124-22。第一左终级解码器块 124-12 和第一右终级解码器块 124-22 可以共享上扫描线 SL1 至 SLk。因此,第一左终级解码器块 124-12 和第一右终级解码器块 124-22 可以分别接收第一逻辑信号 A、B 和 C 以及第一反逻辑信号 /A、/B 和 /C,并可以通过在第一左终级解码器块 124-12 和第一右终级解码器块 124-22 之间执行用于消耗电流或供应电流的推拉(push-and-pull)操作,来高速控制用于选择上扫描线 SL1 至 SLk 中的一条的扫描信号的电压脉冲。

[0091] 第二终级解码器块 126 可以联接在显示面板 110 的下显示区与第二预解码器块 122-2 之间,并可以基于第二逻辑信号 D、E 和 F 以及第二反逻辑信号 /D、/E 和 /F 选择布置在显示面板 110 的下显示区中的下扫描线 SLk+1 至 SLn 中的一条。这里,第二终级解码器块 126 可以包括第二左终级解码器块 126-12 和第二右终级解码器块 126-22。第二左终级解码器块 126-12 和第二右终级解码器块 126-22 可以共享下扫描线 SLk+1 至 SLn。因此,第二左终级解码器块 126-12 和第二右终级解码器块 126-22 可以分别接收第二逻辑信号 D、E 和 F 以及第二反逻辑信号 /D、/E 和 /F,并可以通过在第二左终级解码器块 126-12 和第二右终级解码器块 126-22 之间执行用于消耗电流或供应电流的推拉操作,来高速控制用于选择下扫描线 SLk+1 至 SLn 中的一条的扫描信号的电压脉冲。

[0092] 如上所述,第一预解码器块 122-1 可以联接至第一终级解码器块 124,以选择布置在显示面板 110 的上显示区中的上扫描线 SL1 至 SLk 中的一条,第二预解码器块 122-2 可以联接至第二终级解码器块 126,以选择布置在显示面板 110 的下显示区中的下扫描线 SLk+1 至 SLn 中的一条,并且在显示面板 110 中,第一终级解码器块 124 可以与第二终级解码器块 126 分离。尽管第一终级解码器块 124 与第二终级解码器块 126 分离,但应当理解,显示面板 110 的上显示区和下显示区并不是彼此独立驱动。因此,当对扫描线 SL1 至 SLn 进行计数的线计数器的值指示显示面板 110 的上显示区时,可以将线计数器的值与上扫描线选择信号 U1 至 U11 匹配。另一方面,当线计数器的值指示显示面板 110 的下显示区时,可以通过从线计数器的值中减去上扫描线 SL1 至 SLk 的数目而生成的值与下扫描线选择信号 L1 至 L11 匹配。

[0093] 例如,当实现 FHD 分辨率时,显示面板 110 的总的扫描线 SL1 至 SLn 的数目可以是 1080。为了便于描述,假定上扫描线 SL1 至 SLk 的数目是 540,并且下扫描线 SLk+1 至 SLn 的数目也是 540。在此情形下,如果线计数器的值在 0 与 539 之间,则可以选择显示面板 110 的上显示区,并且可以将线计数器的值与上扫描线选择信号 U1 至 U11 匹配。另一方面,如果线计数器的值在 540 与 1079 之间,则可以选择显示面板 110 的下显示区,并且将通过从线计数器的值中减去 540 (即,上扫描线 SL1 至 SLk 的数目)而生成的值与下扫描线选择信号 L1 至 L11 匹配。尽管在图 8 中示出第一预解码器块 122-1 接收 11 个上扫描线选择信号 U1 至 U11,第二预解码器块 122-2 接收 11 个下扫描线选择信号 L1 至 L11,第一终级解码器

块 124 接收三个第一逻辑信号 A、B 和 C 以及三个第一反逻辑信号 $\overline{A}$ 、 $\overline{B}$ 和 $\overline{C}$ ，并且第二终级解码器块 126 接收三个第二逻辑信号 D、E 和 F 以及三个第二反逻辑信号 $\overline{D}$ 、 $\overline{E}$ 和 $\overline{F}$ ，但信号的数目不限于此。亦即，信号的数目可以根据期望的状况而进行各种改变。如上所述，扫描驱动单元 120 可以具有两级上解码结构和两级下解码结构（即，显示面板 110 的上显示区和显示面板 110 的下显示区分别联接至第一终级解码器块 124 和第二终级解码器块 126，并且第一终级解码器块 124 和第二终级解码器块 126 分别联接至第一预解码器块 122-1 和第二预解码器块 122-2）。因此，扫描驱动单元 120 可以通过减少显示面板 110 的外侧信号线的数目，来缩小显示面板 110 的死区。

[0094] 图 9A 和图 9B 是示出通过图 8 的扫描驱动单元在显示面板中布置外侧信号线的示例的图。

[0095] 参照图 9A 和图 9B，图 9A 示出第一预解码器块 122-1 的内部结构，并且图 9B 示出第二预解码器块 122-2 的内部结构。

[0096] 第一预解码器块 122-1 可以包括用于基于上扫描线选择信号 U1 至 U11 生成第一逻辑信号 A、B 和 C 的多个第一解码器 123-1、123-2 和 123-3，以及用于基于第一逻辑信号 A、B 和 C 生成第一反逻辑信号 $\overline{A}$ 、 $\overline{B}$ 和 $\overline{C}$ 的多个第一反相器 FINV。在示例性实施例中，第一解码器 123-1、123-2 和 123-3 中的每一个可以包括多个逻辑元件。在一个示例性实施例中，第一预解码器块 122-1 可以包括 4 对 10 解码器 123-1、4 对 9 解码器 123-2 和 3 对 6 解码器 123-3。例如，4 对 10 解码器 123-1 可以与低位相关，4 对 9 解码器 123-2 可以与中间位相关，并且 3 对 6 解码器 123-3 可以与高位相关。详细地，4 对 10 解码器 123-1 可以接收与低位相关的上扫描线选择信号 U1、U2、U3 和 U4，以输出十个低位输出信号 A1 至 A10。针对此操作，4 对 10 解码器 123-1 可以包括十个 4 输入逻辑或元件。然而，4 对 10 解码器 123-1 的结构不限于此。4 对 9 解码器 123-2 可以接收与中间位相关的上扫描线选择信号 U5、U6、U7 和 U8，以输出九个中间位输出信号 B1 至 B9。针对此操作，4 对 9 解码器 123-2 可以包括九个 4 输入逻辑或元件。然而，4 对 9 解码器 123-2 的结构不限于此。3 对 6 解码器 123-3 可以接收与高位相关的上扫描线选择信号 U9、U10 和 U11，以输出六个高位输出信号 C1 至 C6。针对此操作，3 对 6 解码器 123-3 可以包括六个 3 输入逻辑或元件。然而，3 对 6 解码器 123-3 的结构不限于此。

[0097] 第一预解码器块 122-1 可以基于从 4 对 10 解码器 123-1、4 对 9 解码器 123-2 和 3 对 6 解码器 123-3 分别输出的十个低位输出信号 A1 至 A10、九个中间位输出信号 B1 至 B9 和六个高位输出信号 C1 至 C6，来生成第一逻辑信号 A、B 和 C。如图 9A 中所示，可以选择十个低位输出信号 A1 至 A10 中的一个，可以选择九个中间位输出信号 B1 至 B9 中的一个，并且可以选择六个高位输出信号 C1 至 C6 中的一个，以生成第一逻辑信号 A、B 和 C。结果，第一逻辑信号 A、B 和 C 可以具有二进制形式，例如 (A1, B1, C1)、(A2, B1, C1)、(A3, B1, C1) 等。然后，第一逻辑信号 A、B 和 C 可以输出到第一终级解码器块 124。同时，第一预解码器块 122-1 可以通过使用第一反相器 FINV 对十个低位输出信号 A1 至 A10、九个中间位输出信号 B1 至 B9 和六个高位输出信号 C1 至 C6 取反，来生成第一反逻辑信号 $\overline{A}$ 、 $\overline{B}$ 和 $\overline{C}$ 。因此，如图 9A 中所示，第一反逻辑信号 $\overline{A}$ 、 $\overline{B}$ 和 $\overline{C}$ 可以具有二进制形式，例如 ($\overline{A1}$, $\overline{B1}$, $\overline{C1}$)、($\overline{A2}$, $\overline{B1}$, $\overline{C1}$)、($\overline{A3}$, $\overline{B1}$, $\overline{C1}$) 等。然后，第一反逻辑信号 $\overline{A}$ 、 $\overline{B}$ 和 $\overline{C}$ 也可以输出到第一终级解码器块 124。

[0098] 这里,布置在有机发光显示设备 100 的显示面板 110 的上显示区的外侧区域中的信号线的数目可以与第一解码器 123-1、123-2 和 123-3 的输出线的数目之和对应。亦即,由于第一预解码器块 122-1 联接至第一终级解码器块 124,因此可以将用于输出十个低位输出信号 A1 至 A10 的输出线、用于输出九个中间位输出信号 B1 至 B9 的输出线以及用于输出六个高位输出信号 C1 至 C6 的输出线布置在有机发光显示设备 100 的显示面板 110 的上显示区的外侧区域中。在图 9A 中,用于输出十个低位输出信号 A1 至 A10 的输出线的数目为 10,用于输出九个中间位输出信号 B1 至 B9 的输出线的数目为 9,并且用于输出六个高位输出信号 C1 至 C6 的输出线的数目为 6。因此,布置在有机发光显示设备 100 的显示面板 110 的上显示区的外侧区域中的信号线的数目是 25(即, $10+9+6=25$)。另外,第一解码器 123-1、123-2 和 123-3 的输出线的数目的乘积可以与显示面板 110 的上显示区的所有扫描线 SL1 至 SLk 的数目对应。因此,在图 9A 中,显示面板 110 的上显示区的所有扫描线 SL1 至 SLk 的数目可以是 540(即, $10 \times 9 \times 6=540$)。结果,当第二预解码器块 122-2 与第一预解码器块 122-1 具有相同的结构时,显示面板 110 的下显示区的所有扫描线 SLk+1 至 SLn 的数目也是 540。因此,由于显示面板 110 的所有扫描线 SL1 至 SLn 的数目是 1080(即 $540+540=1080$),因此可以实现 FHD 分辨率。

[0099] 第二预解码器块 122-2 可以包括用于基于下扫描线选择信号 L1 至 L11 生成第二逻辑信号 D、E 和 F 的多个第二解码器 127-1、127-2 和 127-3,以及用于基于第二逻辑信号 D、E 和 F 生成第二反逻辑信号 /D、/E 和 /F 的多个第二反相器 SINV。在示例性实施例中,第二解码器 127-1、127-2 和 127-3 中的每一个可以包括多个逻辑元件。在一个示例性实施例中,第二预解码器块 122-2 可以包括 4 对 10 解码器 127-1、4 对 9 解码器 127-2 和 3 对 6 解码器 127-3。例如,4 对 10 解码器 127-1 可以与低位相关,4 对 9 解码器 127-2 可以与中间位相关,并且 3 对 6 解码器 127-3 可以与高位相关。详细地,4 对 10 解码器 127-1 可以接收与低位相关的下扫描线选择信号 L1、L2、L3 和 L4,以输出十个低位输出信号 D1 至 D10。针对此操作,4 对 10 解码器 127-1 可以包括十个 4 输入逻辑或元件。然而,4 对 10 解码器 127-1 的结构不限于此。4 对 9 解码器 127-2 可以接收与中间位相关的下扫描线选择信号 L5、L6、L7 和 L8,以输出九个中间位输出信号 E1 至 E9。针对此操作,4 对 9 解码器 127-2 可以包括九个 4 输入逻辑或元件。然而,4 对 9 解码器 127-2 的结构不限于此。3 对 6 解码器 127-3 可以接收与高位相关的下扫描线选择信号 L9、L10 和 L11,以输出六个高位输出信号 F1 至 F6。针对此操作,3 对 6 解码器 127-3 可以包括六个 3 输入逻辑或元件。然而,3 对 6 解码器 127-3 的结构不限于此。

[0100] 第二预解码器块 122-2 可以基于从 4 对 10 解码器 127-1、4 对 9 解码器 127-2 和 3 对 6 解码器 127-3 分别输出的十个低位输出信号 D1 至 D10、九个中间位输出信号 E1 至 E9 和六个高位输出信号 F1 至 F6,来生成第二逻辑信号 D、E 和 F。如图 9B 中所示,可以选择十个低位输出信号 D1 至 D10 中的一个,可以选择九个中间位输出信号 E1 至 E9 中的一个,并且可以选择六个高位输出信号 F1 至 F6 中的一个,以生成第二逻辑信号 D、E 和 F。结果,第二逻辑信号 D、E 和 F 可以具有二进制形式,例如 (D1, E1, F1)、(D2, E1, F1)、(D3, E1, F1) 等。然后,第二逻辑信号 D、E 和 F 可以输出到第二终级解码器块 126。同时,第二预解码器块 122-2 可以通过使用第二反相器 SINV 对十个低位输出信号 D1 至 D10、九个中间位输出信号 E1 至 E9 和六个高位输出信号 F1 至 F6 取反,来生成第二反逻辑信号 /D、/E 和 /F。因

此,第二反逻辑信号 /D、/E 和 /F 可以具有二进制形式,例如(/D1, /E1, /F1)、(/D2, /E1, /F1)、(/D3, /E1, /F1)等。然后,第二反逻辑信号 /D、/E 和 /F 可以输出到第二终级解码器块 126。

[0101] 这里,布置在有机发光显示设备 100 的显示面板 110 的下显示区的外侧区域中的信号线的数目可以与第二解码器 127-1、127-2 和 127-3 的输出线的数目之和对应。亦即,由于第二预解码器块 122-2 联接至第二终级解码器块 126,因此可以将用于输出十个低位输出信号 D1 至 D10 的输出线、用于输出九个中间位输出信号 E1 至 E9 的输出线以及用于输出六个高位输出信号 F1 至 F6 的输出线布置在有机发光显示设备 100 的显示面板 110 的下显示区的外侧区域中。在图 9B 中,用于输出十个低位输出信号 D1 至 D10 的输出线的数目为 10,用于输出九个中间位输出信号 E1 至 E9 的输出线的数目为 9,并且用于输出六个高位输出信号 F1 至 F6 的输出线的数目为 6。因此,布置在有机发光显示设备 100 的显示面板 110 的下显示区的外侧区域中的信号线的数目是 25(即, $10+9+6=25$)。另外,第二解码器 127-1、127-2 和 127-3 的输出线的数目的乘积可以与显示面板 110 的下显示区的所有扫描线 SL_{k+1} 至 SL_n 的数目对应。因此,在图 9B 中,显示面板 110 的下显示区中的所有扫描线 SL_{k+1} 至 SL_n 的数目可以是 540(即, $10 \times 9 \times 6=540$)。结果,当第一预解码器块 122-1 与第二预解码器块 122-2 具有相同的结构时,显示面板 110 的上显示区的所有扫描线 SL1 至 SL_k 的数目也可以是 540。因此,由于显示面板 110 的所有扫描线 SL1 至 SL_n 的数目是 1080(即 $540+540=1080$),因此可以实现 FHD 分辨率。

[0102] 在一个示例性实施例中,第一解码器 123-1、123-2 和 123-3 的输出线的数目之和可以与第二解码器 127-1、127-2 和 127-3 的输出线的数目之和相同。在此情形下,显示面板 110 的上显示区的所有扫描线 SL1 至 SL_k 的数目可以与显示面板 110 的下显示区的所有扫描线 SL_{k+1} 至 SL_n 的数目相同。在另一示例性实施例中,第一解码器 123-1、123-2 和 123-3 的输出线的数目之和可以不同于第二解码器 127-1、127-2 和 127-3 的输出线的数目之和。在此情形下,显示面板 110 的上显示区的所有扫描线 SL1 至 SL_k 的数目可以不同于显示面板 110 的下显示区的所有扫描线 SL_{k+1} 至 SL_n 的数目。如上所述,布置在显示面板 110 的上显示区的外侧区域中的信号线的数目可以与第一解码器 123-1、123-2 和 123-3 的输出线的数目之和对应,并且布置在显示面板 110 的下显示区的外侧区域中的信号线的数目可以与第二解码器 127-1、127-2 和 127-3 的输出线的数目之和对应。另外,第一解码器 123-1、123-2 和 123-3 的输出线的数目的乘积可以与显示面板 110 的上显示区的所有扫描线 SL1 至 SL_k 的数目对应,并且第二解码器 127-1、127-2 和 127-3 的输出线的数目的乘积可以与显示面板 110 的下显示区的所有扫描线 SL_{k+1} 至 SL_n 的数目对应。亦即,由于实现 FHD 分辨率的显示面板 110 的所有扫描线 SL1 至 SL_n 的数目为 1080,因此布置在显示面板 110 的外侧区域中的信号线的数目可以为 25(即, $10+9+6=25$)。另一方面,在上显示区不与下显示区分离的传统显示面板中,布置在传统显示面板的外侧区域中用于驱动 1080(即, $12 \times 10 \times 9=1080$)条扫描线 SL1 至 SL_n 的信号线的数目可以是 31(即 $12+10+9=31$)。因此,扫描驱动单元 120 可以通过包括分别联接至显示面板 110 的上显示区和显示面板 110 的下显示区的两级上解码结构和两级下解码结构,来减少布置在显示面板 110 的外侧区域中的信号线的数目。

[0103] 图 10 是示出图 8 的扫描驱动单元的第一终级解码器块和第二终级解码器块位于

显示面板中的示例的图。

[0104] 参照图 10, 在图 10 中示出扫描驱动单元 120 的第一终级解码器块 124-12 和 124-22 以及第二终级解码器块 126-12 和 126-22 位于显示面板 110 的内部。如图 10 中所示, 从第一预解码器块 122-1 的输出端子块 PDO-11 和 PDO-12 延伸的信号线可以布置在显示面板 110 的两外侧区域中(即, 两侧), 其中第一预解码器块 122-1 位于显示面板 110 的外部(例如, 上方)。类似地, 从第二预解码器块 122-2 的输出端子块 PDO-21 和 PDO-22 延伸的信号线可以布置在显示面板 110 的两外侧区域中(即, 两侧), 其中第二预解码器块 122-2 位于显示面板 110 的外部(例如, 下方)。显示面板 110 可以从数据驱动单元 130(例如, 数据驱动 IC)接收数据信号, 并且可以从电力单元 140(例如, 电源 FPC)接收电力电压。图 10 示出具有 FHD 分辨率的显示面板 110。这里, 显示面板 110 的上显示区的所有扫描线 SL1 至 SLk 的数目可以是 540, 显示面板 110 的下显示区的所有扫描线 SLk+1 至 SLn 的数目可以是 540, 并且显示面板 110 的所有扫描线 SL1 至 SLn 的数目可以是 1080(即, $540+540=1080$)。在示例性实施例中, 布置在显示面板 110 的外侧区域中的信号线的数目可以是 25(即, $10+9+6=25$)。另一方面, 布置在上显示区不与下显示区分离的传统显示面板的外侧区域中的信号线的数目可以是 31(即, $12+10+9=31$)。例如, 假定一条信号线的宽度为 $90\ \mu\text{m}$, 并且两条信号线之间的宽度为 $30\ \mu\text{m}$, 则显示面板 110 的死区可能是 $3000\ \mu\text{m}$ (即, $(90\ \mu\text{m}+30\ \mu\text{m})\times 25=3000\ \mu\text{m}$)。另一方面, 传统显示面板的死区可能是 $3720\ \mu\text{m}$ (即, $(90\ \mu\text{m}+30\ \mu\text{m})\times 31=3720\ \mu\text{m}$)。结果, 与传统显示面板相比, 显示面板 110 在显示面板 110 的一个外侧区域中将死区缩小了 $720\ \mu\text{m}$ (即, $(90\ \mu\text{m}+30\ \mu\text{m})\times 6=720\ \mu\text{m}$), (即, 在显示面板 110 的两外侧区域中将死区缩小了 $1440\ \mu\text{m}$)。

[0105] 图 11 是示出用于控制图 1 的有机发光显示设备中包括的扫描驱动单元的方法的流程图。

[0106] 参照图 11, 在图 11 中示出控制扫描驱动单元 120。在实现 FHD 分辨率时, 显示面板 110 的所有扫描线 SL1 至 SLn 的数目是 1080(即, $0\sim 1079$)。为了便于描述, 假定显示面板 110 的上显示区的所有扫描线 SL1 至 SLk 的数目为 540(即, $0\sim 539$), 并且显示面板 110 的下显示区的所有扫描线 SLk+1 至 SLn 的数目为 540(即, $540\sim 1079$)。在此情形下, 图 11 的方法可以接收线计数器的值(步骤 S120), 并且可以检查线计数器的值是否在 0 与 539 之间(步骤 S140)。然后, 当线计数器的值在 0 与 539 之间时, 图 11 的方法可以选择显示面板 110 的上显示区(步骤 S160)。另一方面, 当线计数器的值在 540 与 1079 之间时, 图 11 的方法可以选择显示面板 110 的下显示区(步骤 S180)。如上所述, 扫描驱动单元 120 可以通过包括分别联接至显示面板 110 的上显示区和显示面板 110 的下显示区的两级上解码结构和两级下解码结构, 来减少显示面板 110 的外侧信号线的数目。然而, 尽管在显示面板 110 中, 上显示区与下显示区分离, 但显示面板 110 的上显示区和下显示区并不是彼此独立驱动。因此, 当线计数器的值指示显示面板 110 的上显示区时, 可以将线计数器的值与上扫描线选择信号 U1 至 U11 匹配。另一方面, 当线计数器的值指示显示面板 110 的下显示区时, 可以将通过从线计数器的值中减去上扫描线 SL1 至 SLk 的数目而生成的值与下扫描线选择信号 L1 至 L11 匹配。

[0107] 图 12 是示出具有图 1 的有机发光显示设备的电子设备的框图。

[0108] 参照图 12, 电子设备 200 可以包括处理器 210、存储(memory)设备 220、储存

(storage)设备 230、输入 / 输出(I/O)设备 240、电源 250 和有机发光显示设备 260。这里,有机发光显示设备 260 可以对应于图 1 的有机发光显示设备 100。另外,电子设备 200 可以进一步包括用于与视频卡、声卡、存储卡、通用串行总线(USB)设备、其它电子设备等进行通信的多个端口。

[0109] 处理器 210 可以执行各种计算功能。处理器 210 可以是微处理器,中央处理单元(CPU)等。处理器 210 可以通过寻址总线、控制总线、数据总线等联接至其它部件。进一步,处理器 210 可以联接至诸如外围部件互连(PCI)总线之类的外延总线。存储设备 220 可以存储用于电子设备 200 的运算的数据。例如,存储设备 220 可以包括至少一个非易失性存储设备和 / 或至少一个易失性存储设备,非易失性存储设备例如为可擦除可编程只读存储(EPROM)设备、电可擦可编程只读存储(EEPROM)设备、闪存设备、相变随机存取存储(PRAM)设备、阻抗随机存取存储(RRAM)设备、纳米浮栅存储(NFGM)设备、聚合物随机存取存储(PoRAM)设备、磁随机存取存储(MRAM)设备、铁电随机存取存储(FRAM)设备等,易失性存储设备例如为动态随机存取存储(DRAM)设备、静态随机存取存储(SRAM)设备、移动 DRAM 设备等。存储设备 230 可以是固态驱动(SSD)设备、硬盘驱动(HDD)设备、CD-ROM 设备等。

[0110] I/O 设备 240 可以是诸如键盘、键区、鼠标等的输入设备,以及诸如打印机、扬声器等的输出设备。根据一些示例性实施例,有机发光显示设备 260 可以包括在 I/O 设备 240 中。电源 250 可以提供用于电子设备 200 的运行的电力。有机发光显示设备 260 可以通过总线或其它通信链路与其它部件通信。如上所述,有机发光显示设备 260 可以包括显示面板、扫描驱动单元、数据驱动单元、电力单元和时序控制单元。另外,有机发光显示设备 260 可以采用数字驱动技术。然而,有机发光显示设备的驱动技术不限于此。在有机发光显示设备 260 中,扫描驱动单元可以通过包括分别联接至显示面板的上显示区和显示面板的下显示区的两级上解码结构和两级下解码结构,来减少显示面板的外侧信号线的数目。详细地,扫描驱动单元可以具有这样的结构,其中显示面板的上显示区和显示面板的下显示区分别联接至第一终级解码器块和第二终级解码器块,并且第一终级解码器块和第二终级解码器块分别联接至第一预解码器块和第二预解码器块。结果,可以缩小显示面板的死区。

[0111] 本发明构思可以应用于具有有机发光显示设备的系统。例如,本发明构思可以应用于计算机监视器、笔记本、数码相机、移动电话、智能电话、智能板、电视、个人数字助理(PDA)、便携多媒体播放器(PMP)、MP3 播放器、导航系统、游戏机、视频电话等。

[0112] 以上仅是示例性实施例的图示说明,而不应解释为用于限制示例性实施例。尽管已经描述了几个示例性实施例,但本领域技术人员会很容易理解,可以在实质不超出本发明构思的新颖教导和优点的情况下在示例性实施例中进行多种改变。相应地,所有的这些改变意在包括在权利要求所限定的本发明构思的范围内。因此,应当理解,以上内容是各示例性实施例的图示说明,而不应解释为限于所公开的特定示例性实施例,还应当理解,所公开的示例性实施例的改变以及其它示例性实施例,意在包括在所附权利要求的范围内。

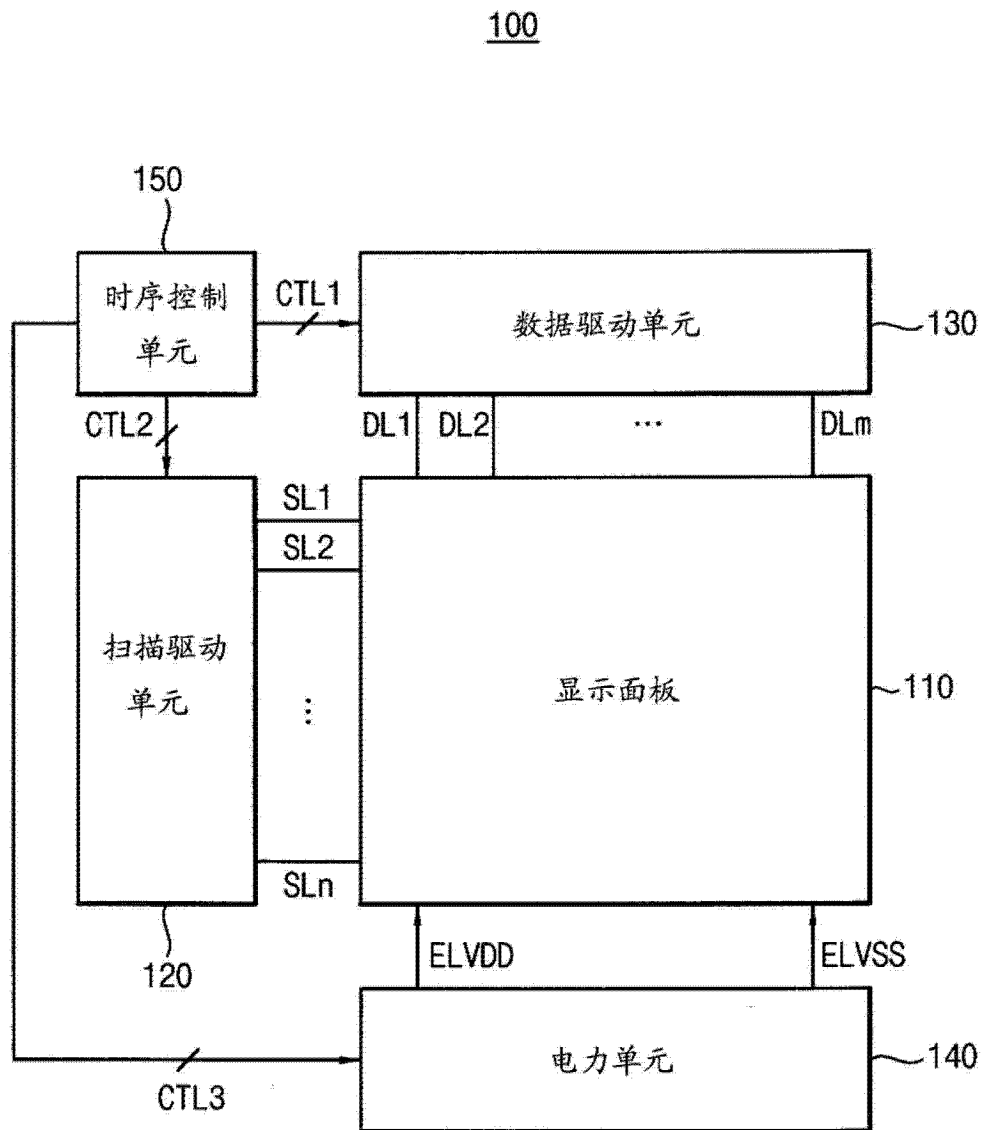


图 1

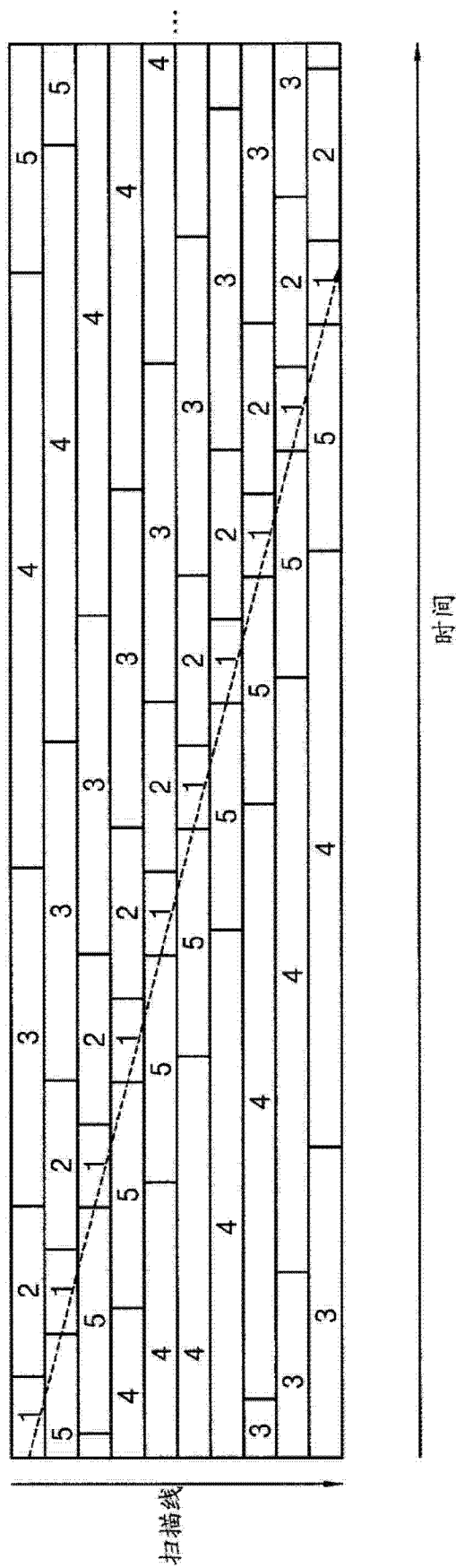


图 2

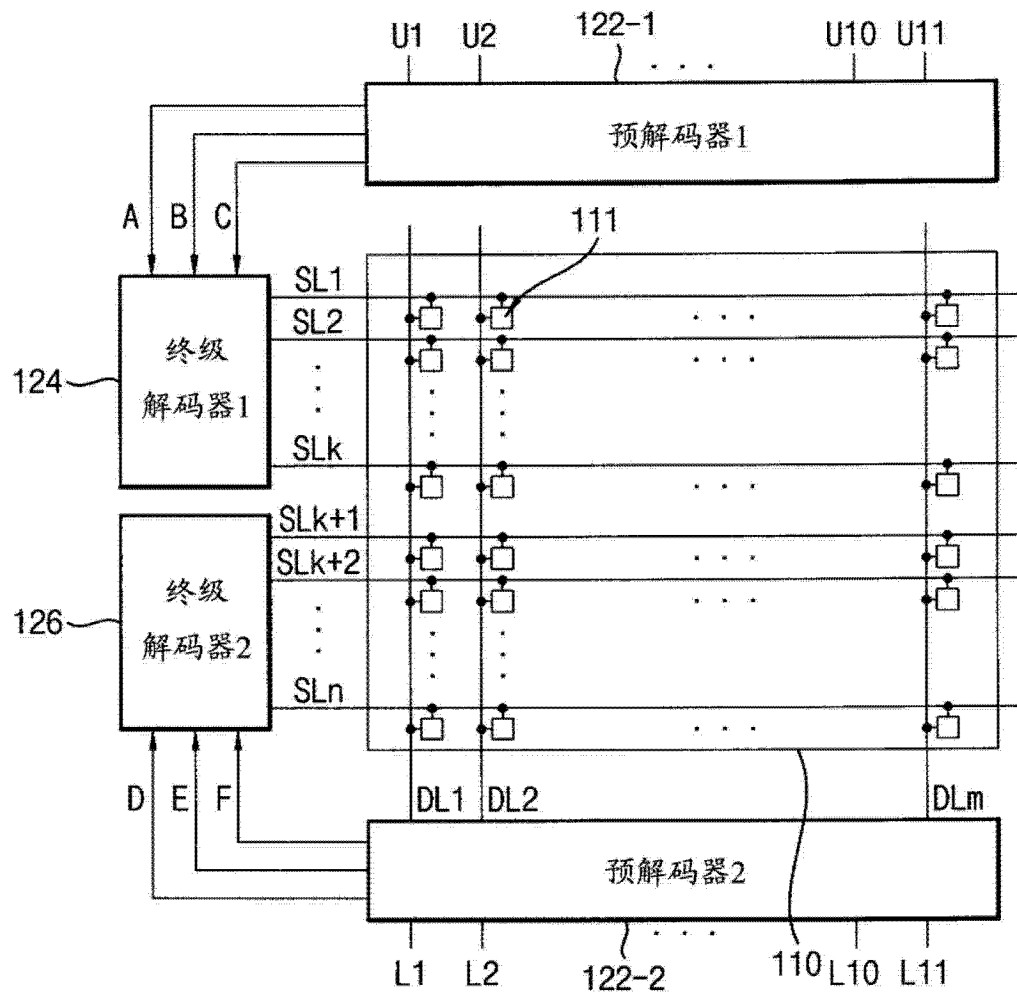


图 3

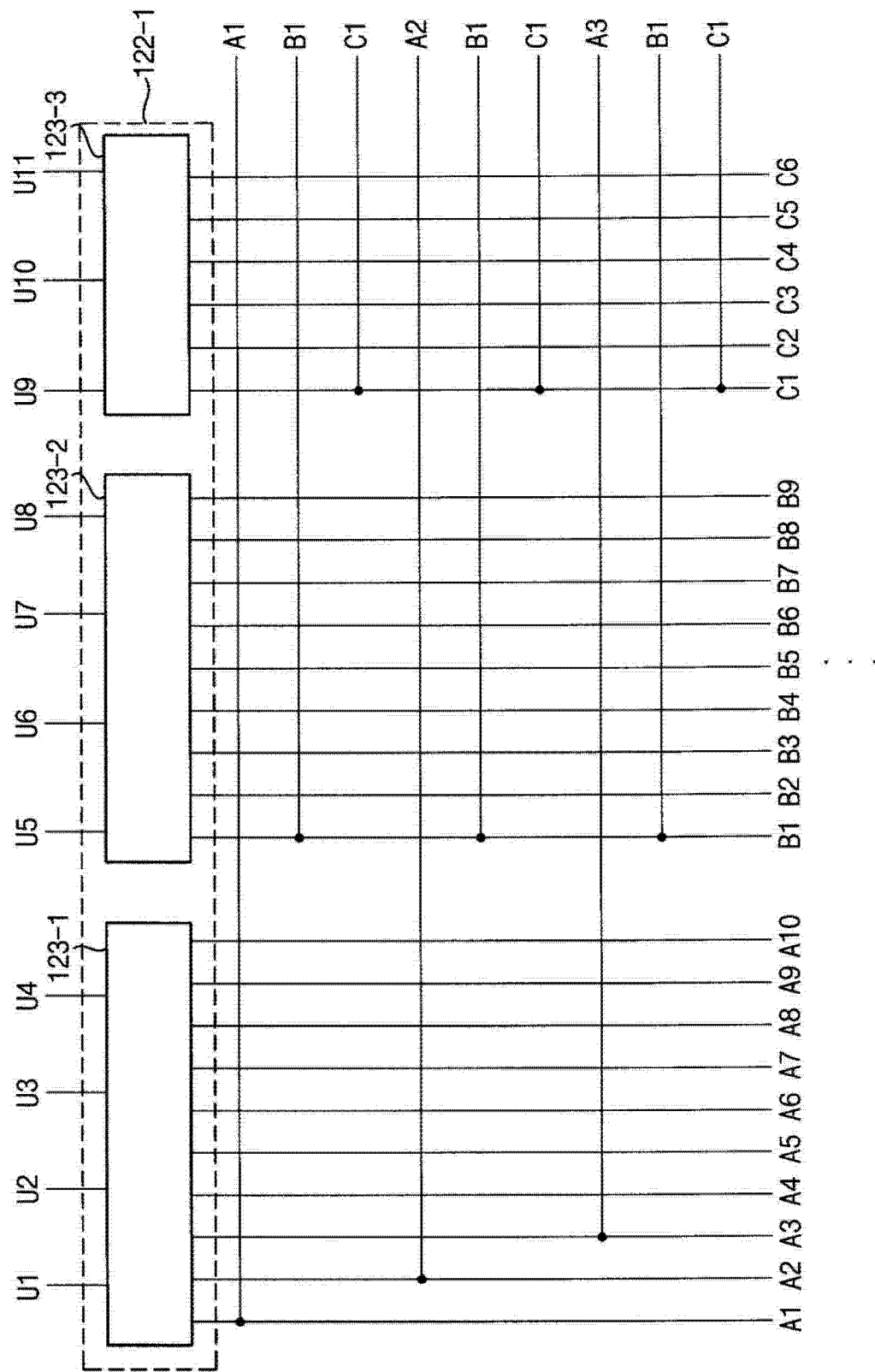


图 4A

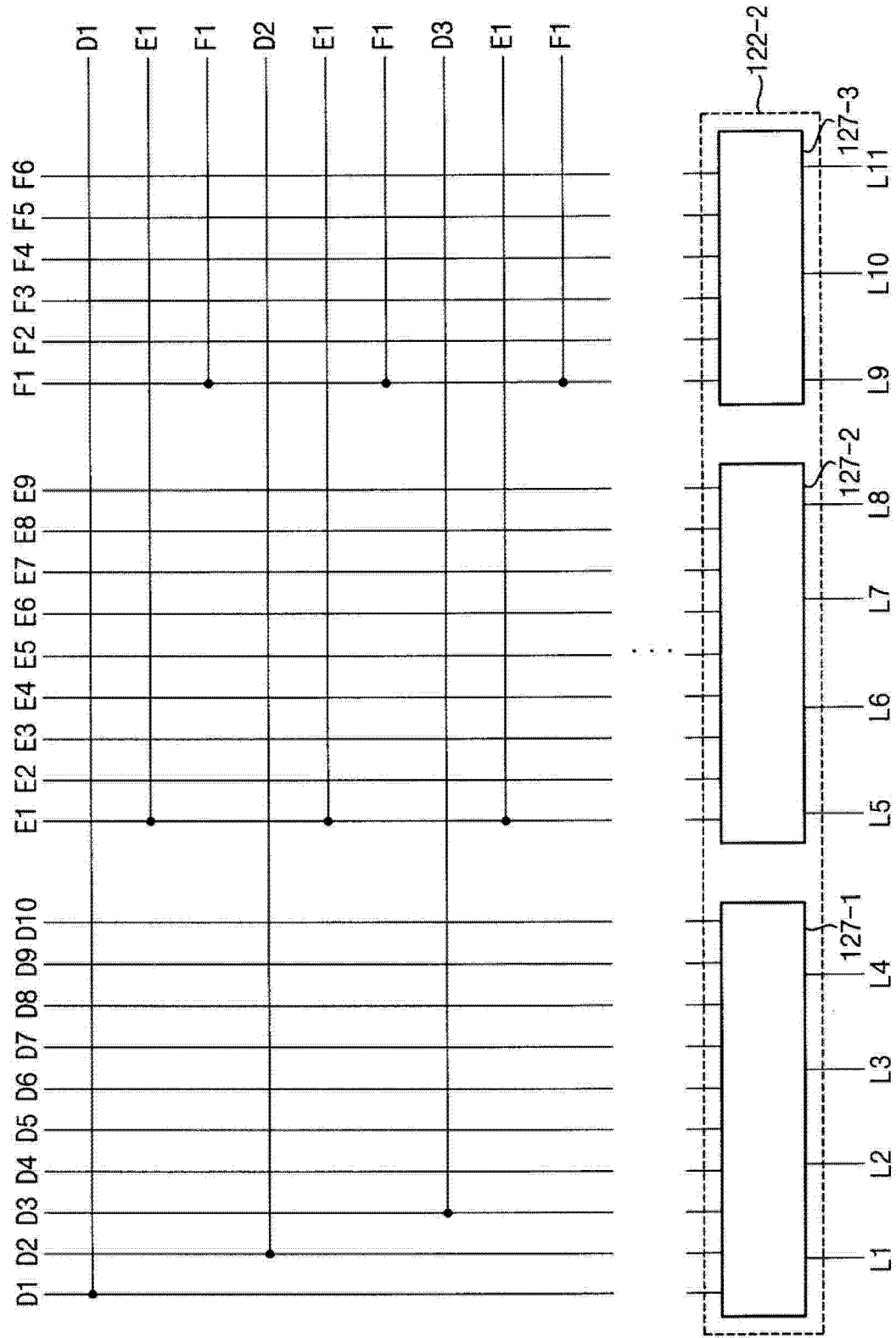


图 4B

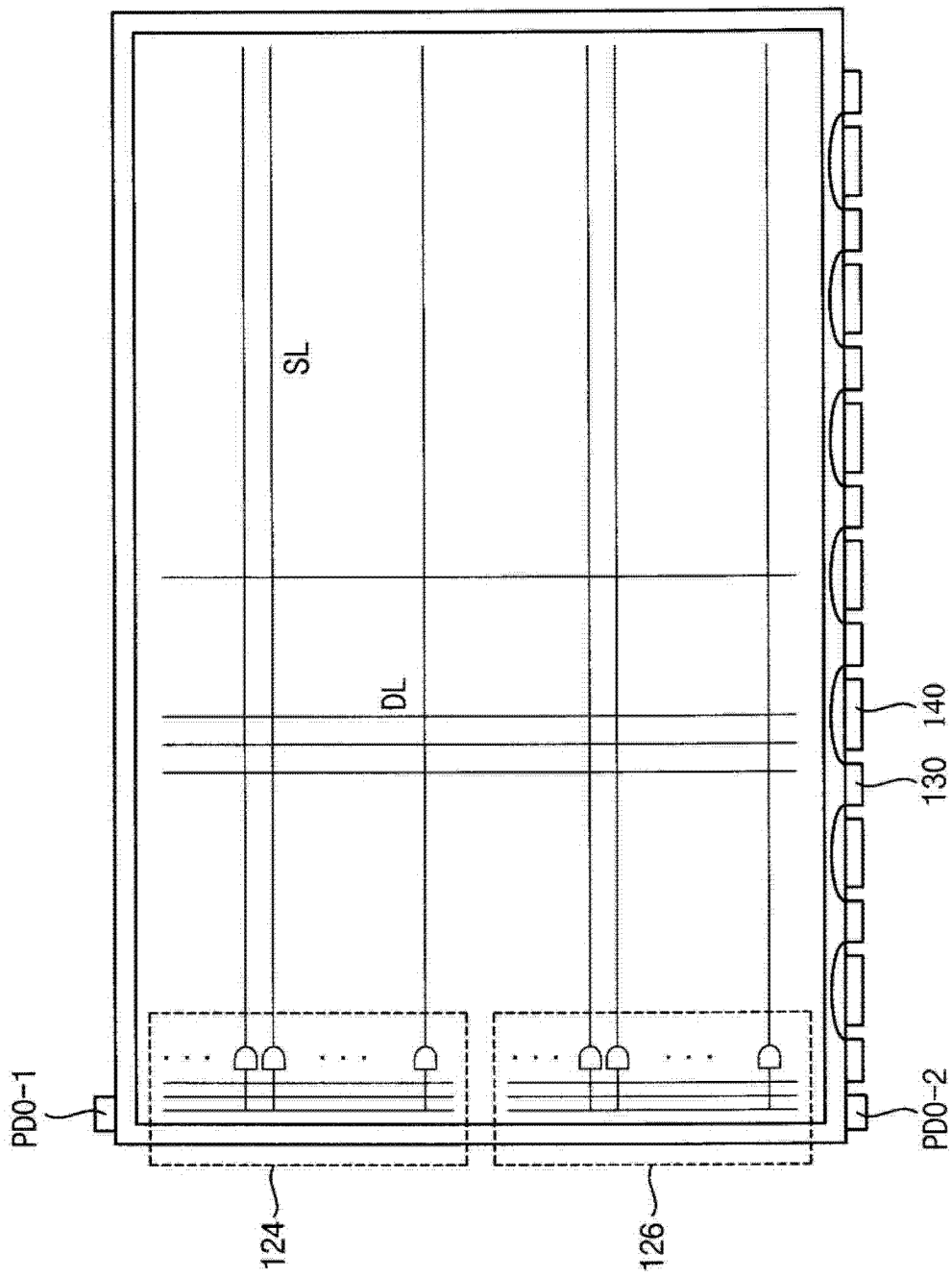


图 5

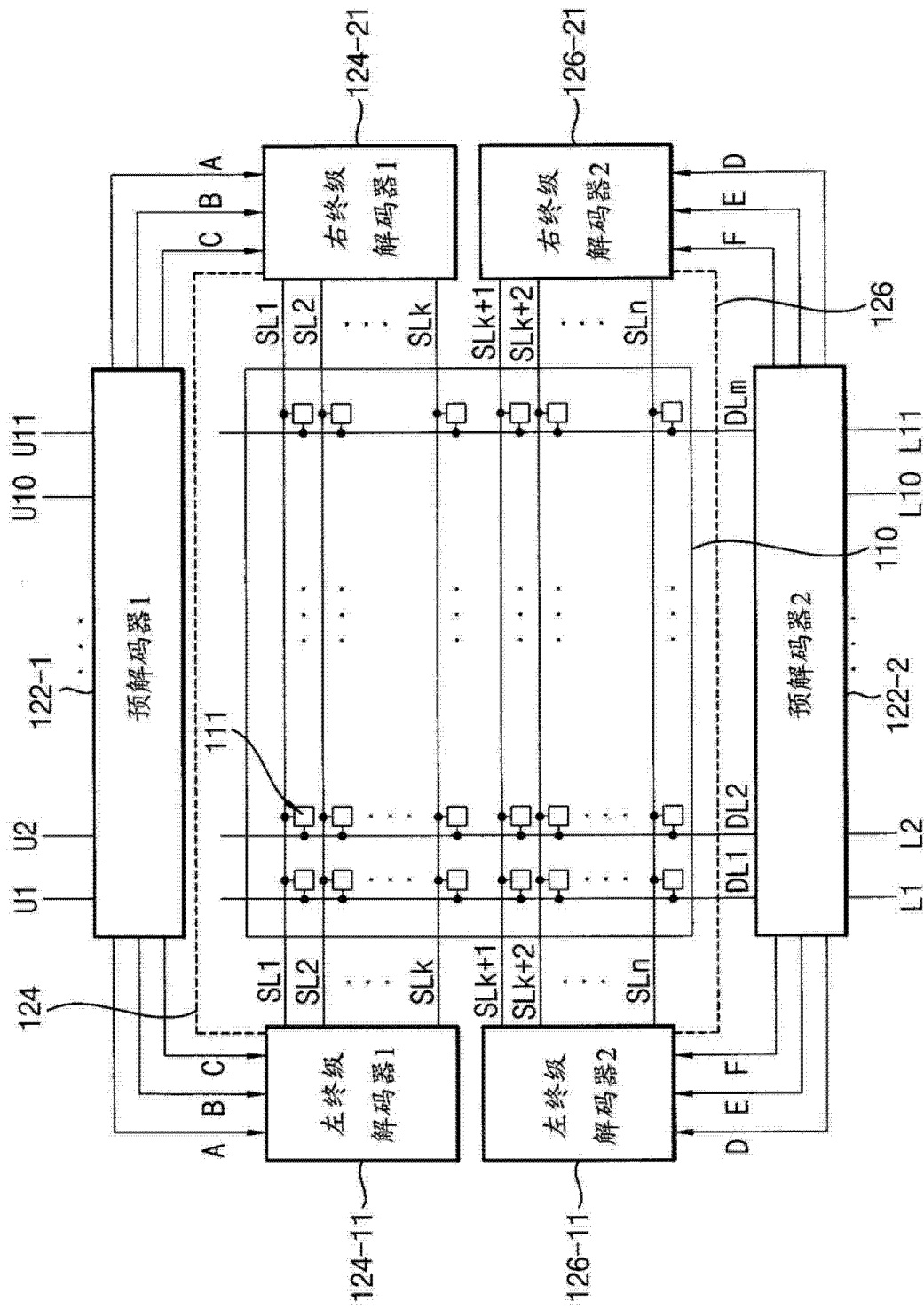


图 6

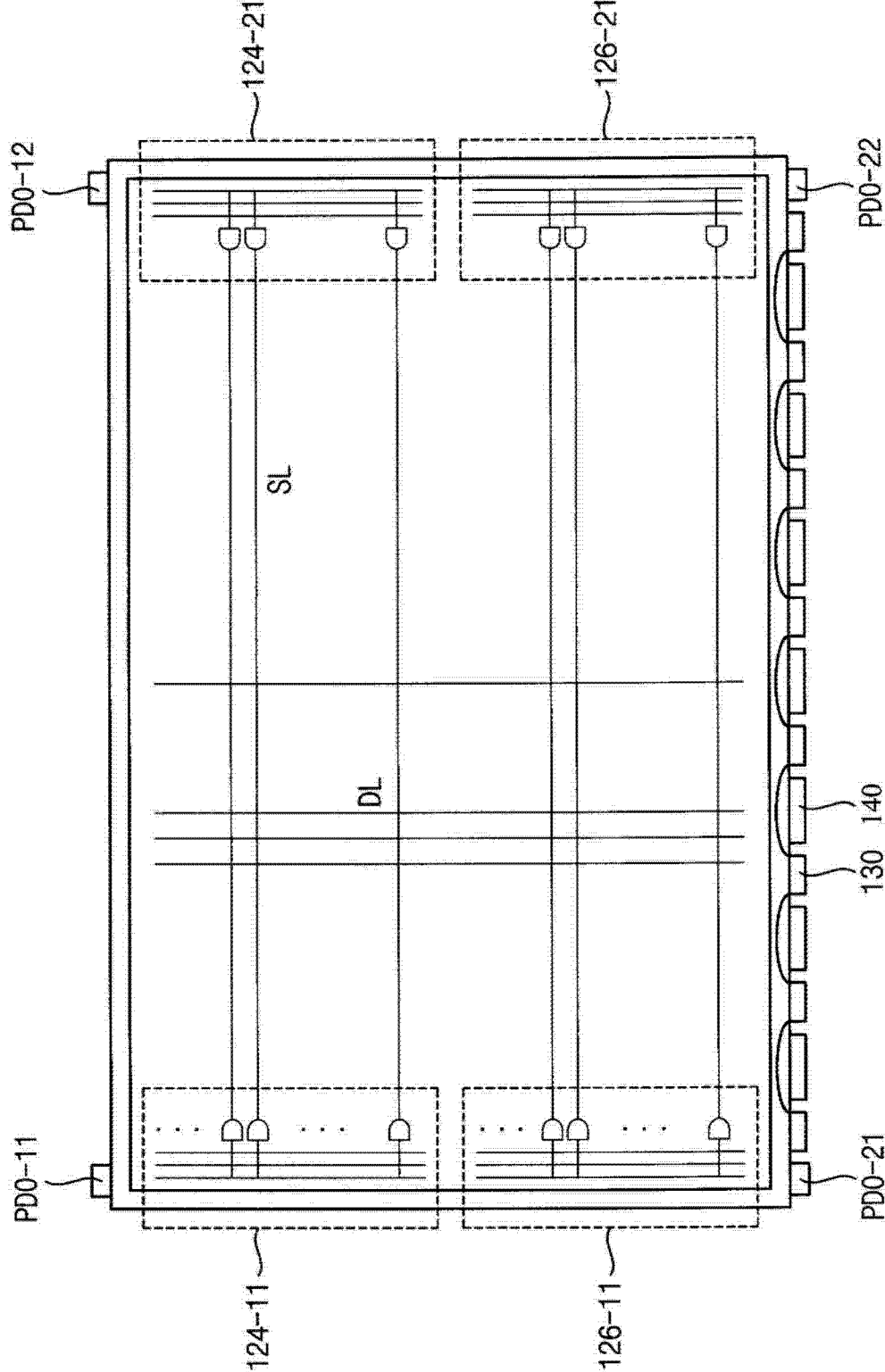


图 7

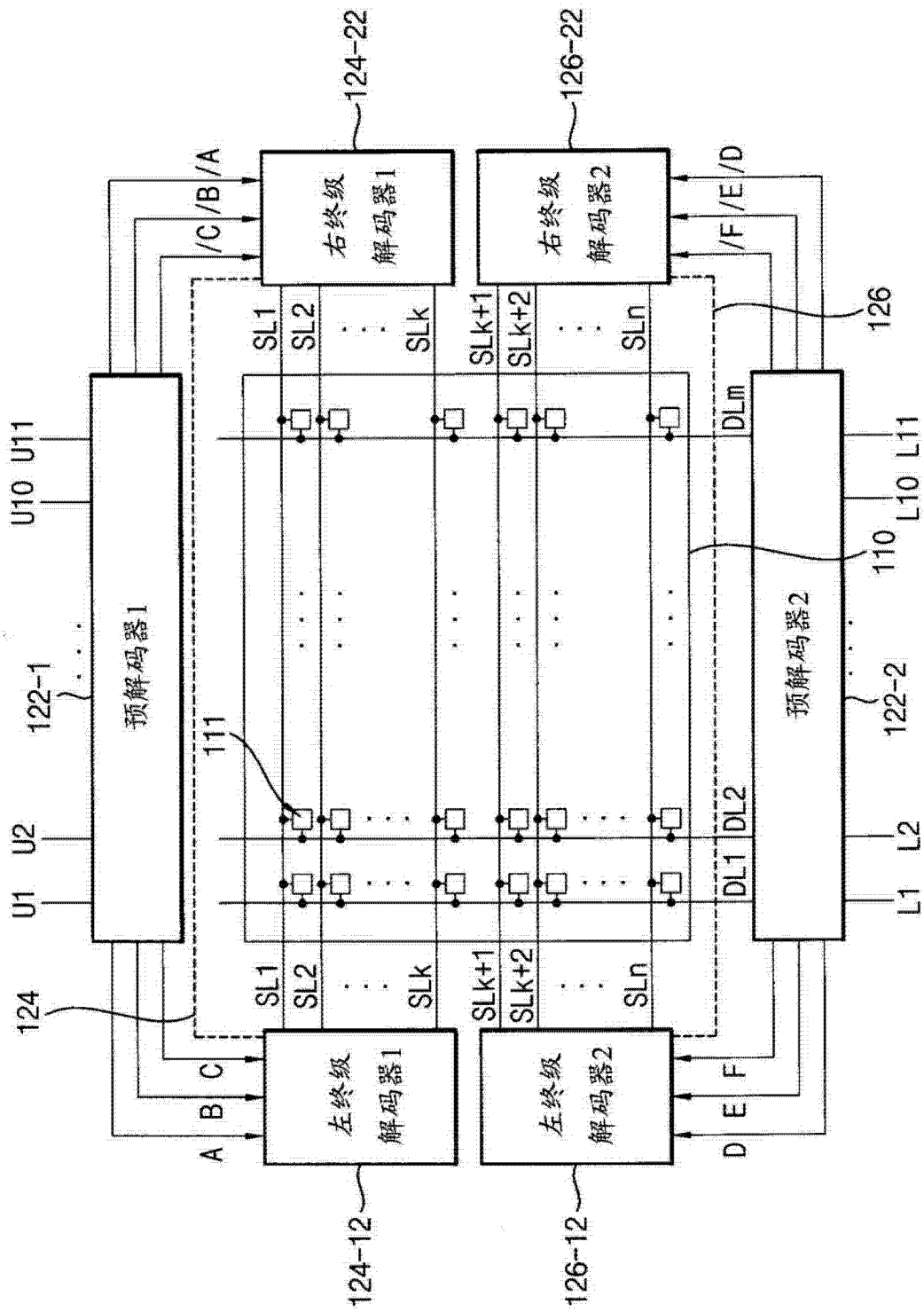


图 8

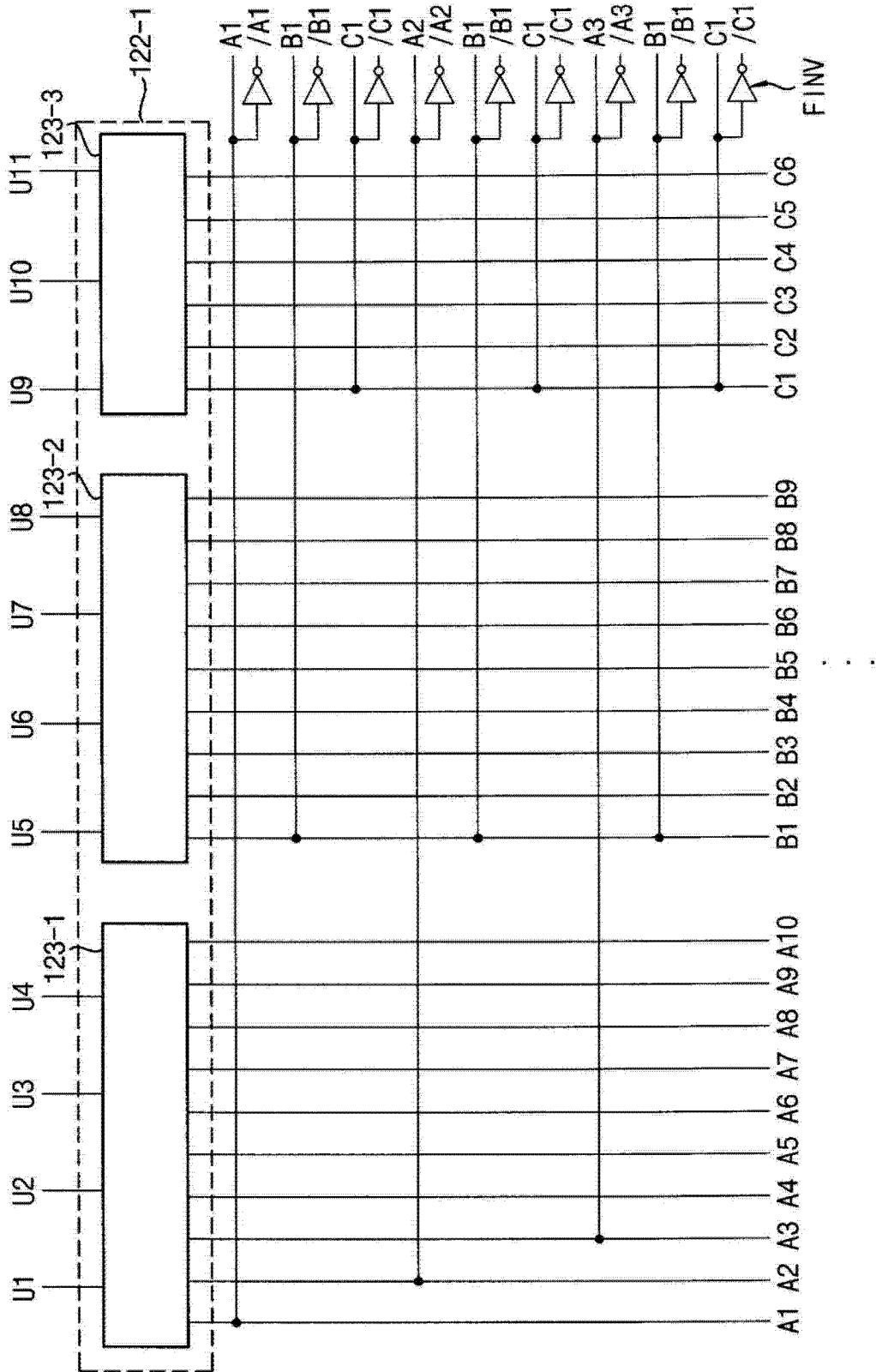


图 9A

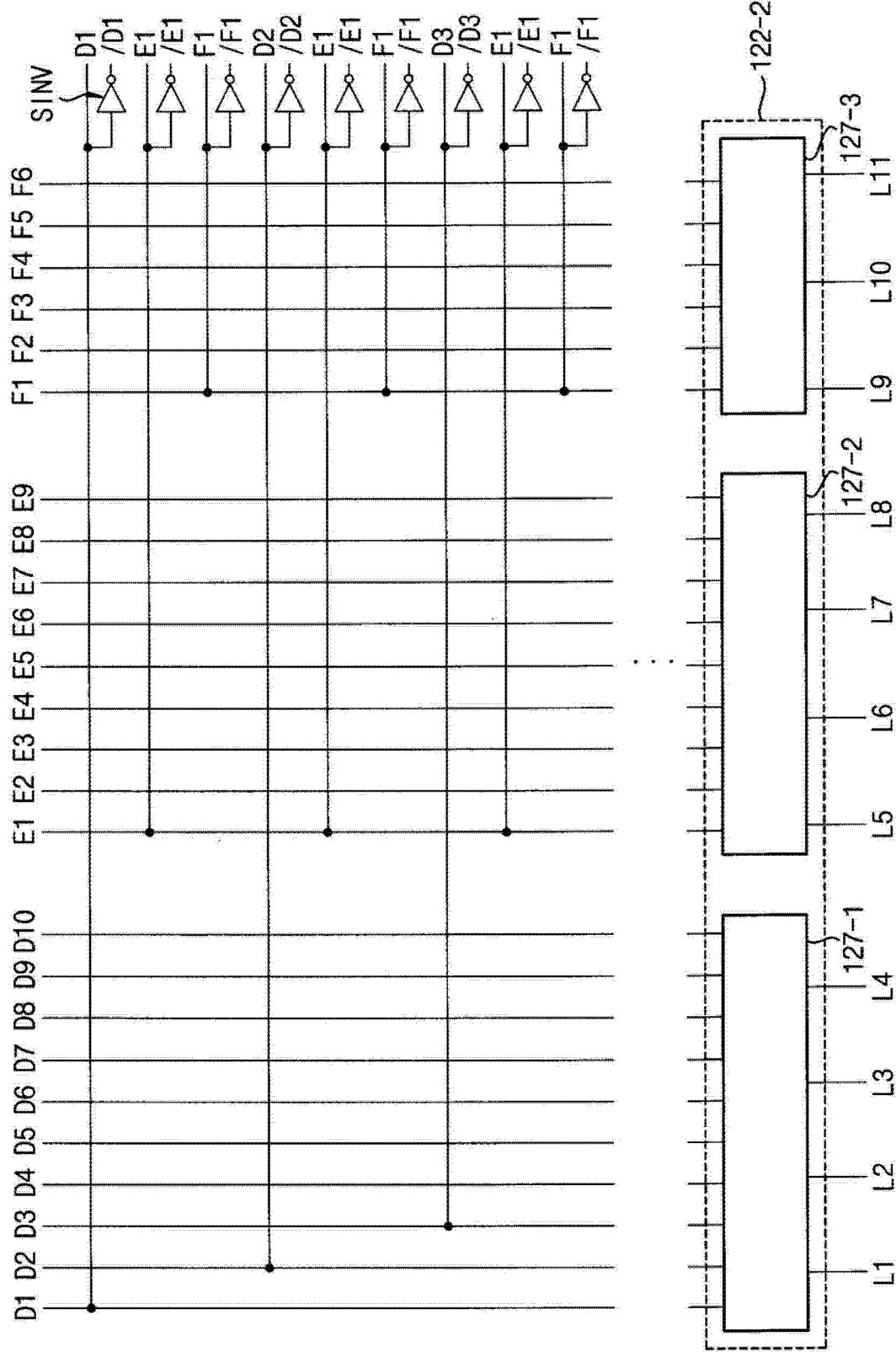


图 9B

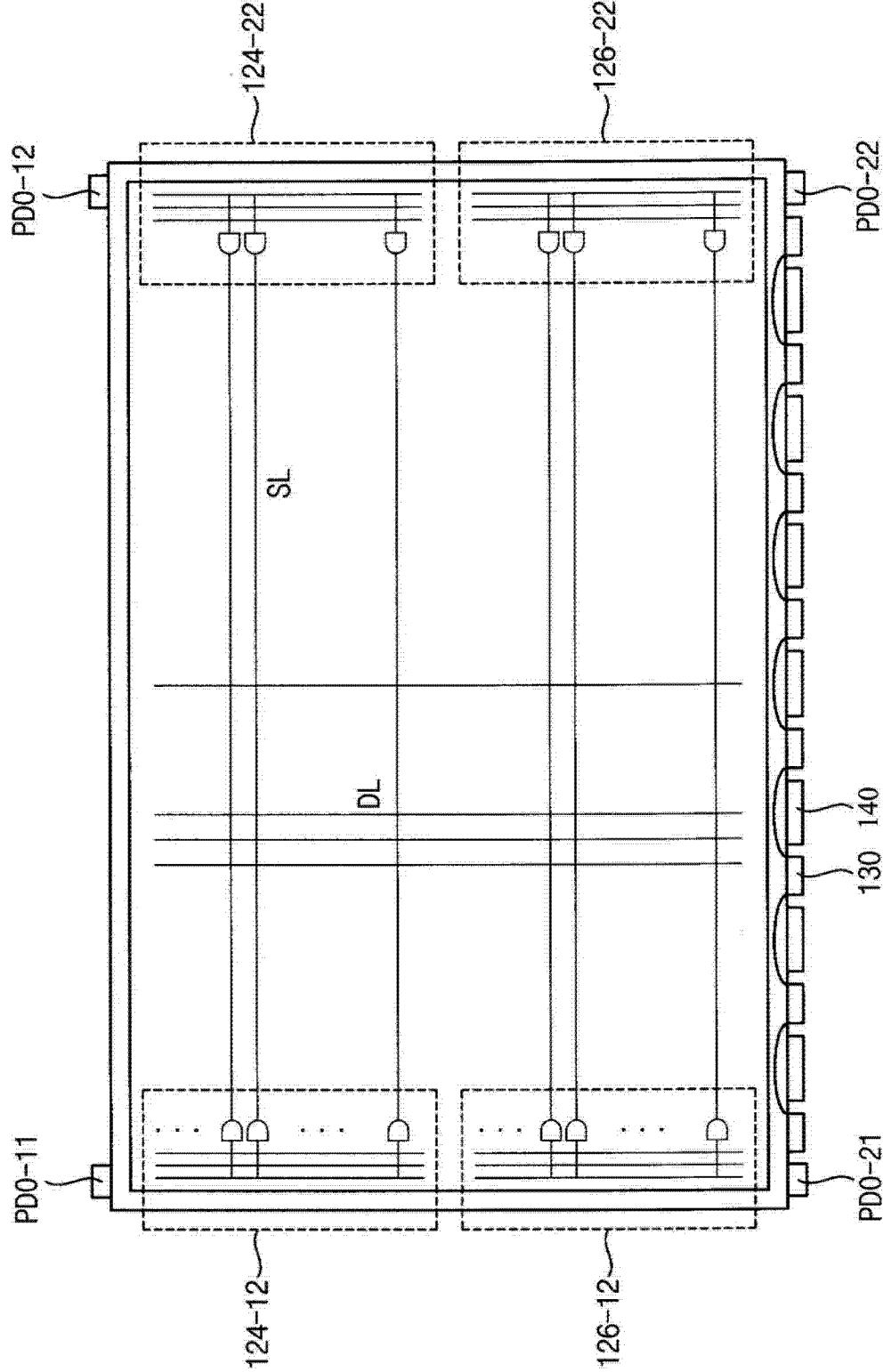


图 10

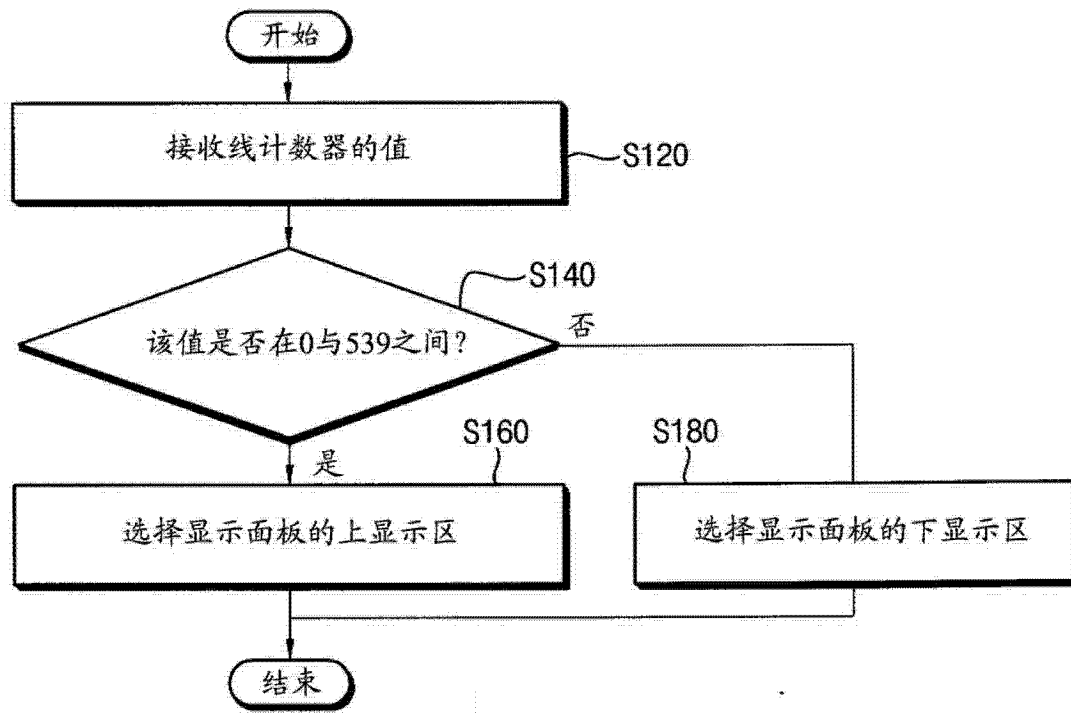


图 11

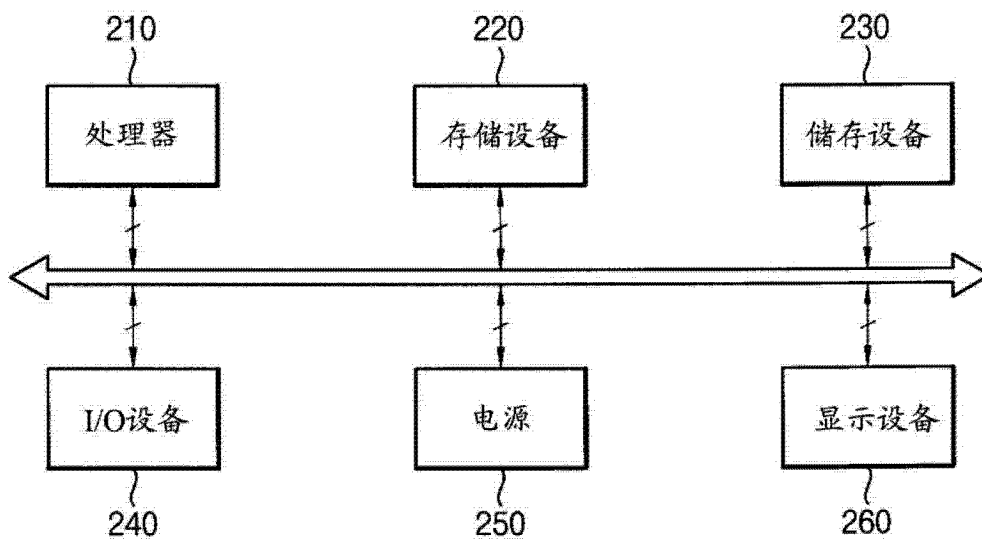
200

图 12

专利名称(译)	扫描驱动单元及具有该扫描驱动单元的有机发光显示设备		
公开(公告)号	CN103514835A	公开(公告)日	2014-01-15
申请号	CN201310194033.X	申请日	2013-05-23
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	李海衍 安定根		
发明人	李海衍 安定根		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3266 G09G2300/0426 G09G2310/0221 G09G2310/0281		
代理人(译)	郭艳芳		
优先权	1020120069633 2012-06-28 KR		
其他公开文献	CN103514835B		
外部链接	Espacenet SIPO		

摘要(译)

公开一种扫描驱动单元及具有该扫描驱动单元的有机发光显示设备。一方面，该单元包括第一预解码器块，第一预解码器块接收用于选择布置在显示面板的上显示区中的上扫描线中的一条的上扫描线选择信号，并基于上扫描线选择信号输出第一逻辑信号。该单元还包括第二预解码器块，第二预解码器块接收用于选择布置在显示面板的下显示区中的下扫描线中的一条的下扫描线选择信号，并基于下扫描线选择信号输出第二逻辑信号。该单元还包括：第一终级解码器块，联接在上显示区与第一预解码器块之间，基于第一逻辑信号选择上扫描线中的一条；以及第二终级解码器块，联接在下显示区与第二预解码器块之间，基于第二逻辑信号选择下扫描线中的一条。

