



(12) 发明专利

(10) 授权公告号 CN 102903328 B

(45) 授权公告日 2015. 08. 05

(21) 申请号 201210353882. 0

CN 102063861 A, 2011. 05. 18, 说明书第

(22) 申请日 2012. 09. 21

61-62 段、附图 6.

(73) 专利权人 昆山工研院新型平板显示技术中
心有限公司

审查员 王婷

地址 215300 江苏省苏州市昆山市昆山高新
区晨丰路 188 号

(72) 发明人 胡思明 邱勇 黄秀颀 高孝裕
永井肇

(74) 专利代理机构 北京汇泽知识产权代理有限
公司 11228

代理人 程殿军

(51) Int. Cl.

G09G 3/32(2006. 01)

(56) 对比文件

US 2006/0071884 A1, 2006. 04. 06, 全文.

US 2012/0026143 A1, 2012. 02. 02, 全文.

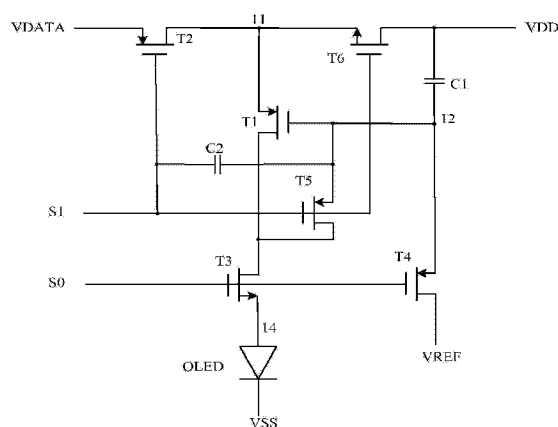
权利要求书1页 说明书4页 附图3页

(54) 发明名称

一种像素驱动电路

(57) 摘要

本发明公开了一种像素驱动电路,其包括有扫描线 S0、扫描线 S1 及一数据线,该 S0 连接至 TFT 管 T3 的栅极和 TFT 管 T4 的栅极, S1 连接至 TFT 管 T5 的栅极、TFT 管 T2 的栅极、TFT 管 T6 的栅极和电容 C2 的一端;数据线连接至该 T2 的源极;T4 的源极连接基准电压线, T6 的漏极连接 VDD 线,该 VDD 线连接电容 C1 的一端, C1 的另一端连接至 TFT 管 T1 的栅极、C2 的另一端、T5 的源极和 T4 的漏极;T1 的源极连接至 T2 的漏极和 T6 的源极, T3 的漏极连接至 T1 的漏极和 T5 的漏极, T3 的源极连接至 OLED 的阳极, OLED 的阴极连接至负电压 VSS。本发明可以使得屏体亮度均匀一致,并能实现屏体的窄边框。



1. 一种像素驱动电路,其特征在于,其包括有第一扫描线、第二扫描线及一数据线,该第一扫描线连接至一 TFT 管 T3 的栅极和一 TFT 管 T4 的栅极,该第二扫描线连接至一 TFT 管 T5 的栅极、一 TFT 管 T2 的栅极、一 TFT 管 T6 的栅极和一电容 C2 的一端;该数据线连接至该 TFT 管 T2 的源极;该 TFT 管 T4 的源极连接一基准电压线,该 TFT 管 T6 的漏极连接一 VDD 线,该 VDD 线连接一电容 C1 的一端,该电容 C1 的另一端连接至一 TFT 管 T1 的栅极、电容 C2 的另一端、TFT 管 T5 的源极和 TFT 管 T4 的漏极;该 TFT 管 T1 的源极连接至 TFT 管 T2 的漏极和 TFT 管 T6 的源极,该 TFT 管 T3 的漏极连接至 TFT 管 T1 的漏极和 TFT 管 T5 的漏极,该 TFT 管 T3 的源极连接至一有机发光二极管的阳极,该有机发光二极管的阴极连接至负电压 VSS;

所述基准电压线的电压为负电压,该电压小于所述数据线的最小电压。

2. 如权利要求 1 所述的像素驱动电路,其特征在于,所述 TFT 管 T3 和 TFT 管 T6 是 N 沟道薄膜场效应晶体管,所述 TFT 管 T1、TFT 管 T2、TFT 管 T4 与 TFT 管 T5 均为 P 沟道薄膜场效应晶体管。

3. 一种像素驱动电路,其特征在于,其包括第一扫描线、第二扫描线及一数据线,该第一扫描线连接至一 TFT 管 T3 的栅极和一 TFT 管 T4 的栅极,该第二扫描线连接至一 TFT 管 T5 的栅极、一 TFT 管 T2 的栅极、一 TFT 管 T6 的栅极和一电容 C2 的一端;该数据线连接至该 TFT 管 T2 的漏极;该 TFT 管 T4 的漏极连接一基准电压线,该 TFT 管 T6 的漏极连接一 VDD 线,该 VDD 线连接一电容 C1 的一端,该电容 C1 的另一端连接至一 TFT 管 T1 的栅极、电容 C2 的另一端、TFT 管 T5 的漏极和 TFT 管 T4 的源极;该 TFT 管 T1 的源极连接至 TFT 管 T2 的源极和 TFT 管 T6 的源极,该 TFT 管 T3 的漏极连接至该 TFT 管 T1 的漏极和 TFT 管 T5 的源极,该 TFT 管 T3 的源极连接至一有机发光二极管的阳极,该有机发光二极管的阴极连接至负电压 VSS;

所述基准电压线的电压为负电压,该电压小于所述数据线的最小电压。

4. 如权利要求 3 所述的像素驱动电路,其特征在于,所述 TFT 管 T3 和 TFT 管 T6 是 N 沟道薄膜场效应晶体管,所述 TFT 管 T1、TFT 管 T2、TFT 管 T4 与 TFT 管 T5 均为 P 沟道薄膜场效应晶体管。

一种像素驱动电路

技术领域

[0001] 本发明有关一种像素电路,特别是指一种能够使有源矩阵有机发光显示器(AMOLED, Active Matrix Organic Light Emitting Diode)亮度更加均匀的 AMOLED 像素驱动电路。

背景技术

[0002] 有机发光二极管(OLED)是主动发光器件,相比现在的主流平板显示技术薄膜场效应晶体管液晶显示器(TFT-LCD), OLED 具有对比度高,视角广,功耗低及体积更薄等优点,有望成为继 LCD 之后的下一代平板显示技术,是目前平板显示技术中受到关注最多的技术之一。

[0003] 对主动有机发光显示器(AMOLED)而言,图 1 为现有技术的像素电路示意图,图 2 为现有技术像素电路的工作时序图,发光器件 OLED 的亮度是由驱动 TFT (Thin Film Transistor, 薄膜场效应晶体管)产生的电流的大小来决定,以 PTFT 为例, OLED 的驱动电流 I_e 由下式计算

$$[0004] \quad I_e = (1/2) * u * C_{ox} * (W/L) * (V_{sg} + V_{th})^2 \quad (1)$$

[0005] 其中, V_{th} 是负值, u 是载流子迁移率, C_{ox} 是单位面积电容, W/L 是驱动 TFT 的宽长比, V_{sg} 是驱动 TFT 的源极与栅极之间的电压差, V_{th} 是驱动 TFT 的阈值电压。

[0006] 在 LTPS (Low Temperature Poly Silicon, 低温多晶硅)工艺中,需要经过一道激光结晶的步骤,由于激光的宽度有限,无法一次同时扫描所有像素的 TFT,因此需要通过多次的激光结晶步骤,方能将所有像素的 TFT 扫描过一次,但是每次激光的强度无法完全相同,因此在激光扫描不同的位置时,接受到的激光能量将会有所不同,进而使得不同时间被照射的 TFT 具有不同的阈值电压,这样使得每个像素中驱动 OLED 发光的电流不同,也造成不同的亮度,使得像素之间的亮度不一致,屏体一致性受到严重影响。因此,这种电路欲制作出均匀发光的显示面板十分困难。

发明内容

[0007] 有鉴于此,本发明的主要目的在于提供一种像素之间亮度一致、屏体一致性良好的像素驱动电路。

[0008] 为达到上述目的,本发明提供一种像素驱动电路,其包括有第一扫描线、第二扫描线及一数据线,该第一扫描线连接至一 TFT 管 T3 的栅极和一 TFT 管 T4 的栅极,该第二扫描线连接至一 TFT 管 T5 的栅极、一 TFT 管 T2 的栅极、一 TFT 管 T6 的栅极和一电容 C2 的一端;该数据线连接至该 TFT 管 T2 的源极;该 TFT 管 T4 的源极连接一基准电压线,该 TFT 管 T6 的漏极连接一 VDD 线,该 VDD 线连接一电容 C1 的一端,该电容 C1 的另一端连接至一 TFT 管 T1 的栅极、电容 C2 的另一端、TFT 管 T5 的源极和 TFT 管 T4 的漏极;该 TFT 管 T1 的源极连接至 TFT 管 T2 的漏极和 TFT 管 T6 的源极,该 TFT 管 T3 的漏极连接至 TFT 管 T1 的漏极和 TFT 管 T5 的漏极,该 TFT 管 T3 的源极连接至一有机发光二极管的阳极,该有机发光二极管

的阴极连接至负电压 VSS。

[0009] 所述 TFT 管 T3 和 TFT 管 T6 是 N 沟道薄膜场效应晶体管, 所述 TFT 管 T1、TFT 管 T2、TFT 管 T4 与 TFT 管 T5 均为 P 沟道薄膜场效应晶体管。

[0010] 所述基准电压线的电压为负电压, 该电压低于所述数据线的最小电压。

[0011] 本发明还提供一种像素驱动电路, 其包括第一扫描线、第二扫描线及一数据线, 该第一扫描线连接至一 TFT 管 T3 的栅极和一 TFT 管 T4 的栅极, 该第二扫描线连接至一 TFT 管 T5 的栅极、一 TFT 管 T2 的栅极、一 TFT 管 T6 的栅极和一电容 C2 的一端; 该数据线连接至该 TFT 管 T2 的漏极; 该 TFT 管 T4 的漏极连接一基准电压线, 该 TFT 管 T6 的漏极连接一 VDD 线, 该 VDD 线连接一电容 C1 的一端, 该电容 C1 的另一端连接至一 TFT 管 T1 的栅极、电容 C2 的另一端、TFT 管 T5 的漏极和 TFT 管 T4 的源极; 该 TFT 管 T1 的源极连接至 TFT 管 T2 的源极和 TFT 管 T6 的源极, 该 TFT 管 T3 的漏极连接至该 TFT 管 T1 的漏极和 TFT 管 T5 的源极, 该 TFT 管 T3 的源极连接至一有机发光二极管的阳极, 该有机发光二极管的阴极连接至负电压 VSS。

[0012] 所述 TFT 管 T3 和 TFT 管 T6 是 N 沟道薄膜场效应晶体管, 所述 TFT 管 T1、TFT 管 T2、TFT 管 T4 与 TFT 管 T5 均为 P 沟道薄膜场效应晶体管。

[0013] 所述基准电压线的电压为负电压, 该电压低于所述数据线的最小电压。

[0014] 采用本发明的像素驱动电路, 尽管阈值电压不同, 可以使得像素电路中流过 OLED 的电流一致, 可以使得屏体亮度均匀一致, 于是 AMOLED 显示屏的一致性得到较大的改善。并且采用本发明的像素驱动电路, 只有两个驱动信号, 较容易实现屏体的窄边框, 提高产品的美观度和竞争力。

附图说明

[0015] 图 1 为现有技术的像素电路的结构示意图;

[0016] 图 2 为现有技术像素电路的工作时序图;

[0017] 图 3 为本发明的有源矩阵有机发光显示器的像素驱动电路结构图;

[0018] 图 4 为本发明像素驱动电路的工作时序图;

[0019] 图 5 为采用本发明像素驱动电路的显示屏的连接方式图。

具体实施方式

[0020] 为便于对本发明的结构及达到的效果有进一步的了解, 现结合附图并举较佳实施例详细说明如下。

[0021] 图 3 为本发明的一种有源矩阵有机发光显示器的像素驱动电路示意图, 该像素驱动电路包括, 第一扫描线 S0、第二扫描线 S1 及一数据线 VDATA, 该第一扫描线 S0 连接至一 N 沟道 TFT 管 T3 的栅极和一 P 沟道 TFT 管 T4 的栅极, 第二扫描线 S1 连接至一 P 沟道 TFT 管 T5 的栅极、一 P 沟道 TFT 管 T2 的栅极、一 N 沟道 TFT 管 T6 的栅极和一电容 C2 的一端; 该数据线 VDATA 连接至该 TFT 管 T2 的源极; 该 TFT 管 T4 的源极连接一基准电压线 VREF, 该 TFT 管 T6 的漏极连接一 VDD (器件内部的工作电压) 线, 该 VDD 线连接一电容 C1 的一端, 该电容 C1 的另一端连接至一 P 沟道 TFT 管 T1 的栅极、电容 C2 的另一端、TFT 管 T5 的源极和 TFT 管 T4 的漏极; TFT 管 T1 的源极连接至 TFT 管 T2 的漏极和 TFT 管 T6 的源极, TFT 管

T3 的漏极连接至 TFT 管 T1 的漏极和 TFT 管 T5 的漏极, TFT 管 T3 的源极连接至一 OLED 的阳极, 该 OLED 的阴极连接至最低电位 VSS, 其中 VSS 为负电压。

[0022] 本发明的像素驱动电路还可以采用另一种结构, 该像素驱动电路包括, 第一扫描线 S0、第二扫描线 S1 及一数据线 VDATA, 该第一扫描线 S0 连接至一 N 沟道 TFT 管 T3 的栅极和一 P 沟道 TFT 管 T4 的栅极, 第二扫描线 S1 连接至一 P 沟道 TFT 管 T5 的栅极、一 P 沟道 TFT 管 T2 的栅极、一 N 沟道 TFT 管 T6 的栅极和一电容 C2 的一端; 该数据线 VDATA 连接至该 TFT 管 T2 的漏极; 该 TFT 管 T4 的漏极连接一基准电压线 VREF, 该 TFT 管 T6 的漏极连接一 VDD (器件内部的工作电压) 线, 该 VDD 线连接一电容 C1 的一端, 该电容 C1 的另一端连接至一 P 沟道 TFT 管 T1 的栅极、电容 C2 的另一端、TFT 管 T5 的漏极和 TFT 管 T4 的源极; TFT 管 T1 的源极连接至 TFT 管 T2 的源极和 TFT 管 T6 的源极, TFT 管 T3 的漏极连接至 TFT 管 T1 的漏极和 TFT 管 T5 的源极, TFT 管 T3 的源极连接至一 OLED 的阳极, 该 OLED 的阴极连接至最低电位 VSS。

[0023] 本发明中 T3 和 T6 是 N 型 TFT, 其余 TFT 管均是 P 型 TFT。

[0024] 图 4 为本发明像素驱动电路的工作时序图, 其工作方式如下:

[0025] t1 时段, 准备阶段。第一扫描线 S0 由原来的高电平变为低电平, 第二扫描线 S1 保持高电平, 像素电路中 T3 关断, OLED 停止发光, T4 打开, VREF (一般是负电压, 具体地说该电压小于 VDATA 的最小电压) 电压传至 T1 的栅极 12 端, 目的是消除上一帧的栅极电压, 以免对下一帧的阈值电压采样造成负面影响。

[0026] t1 和 t2 阶段之间, VDATA 数据电压到达 T2 的源极 (或者漏极)。

[0027] t2 时段, 阈值电压 Vth 采样阶段。第一扫描线 S0 由原来的低电平变为高电平, T3 打开, T4 关断, 由于 OLED 自身具有较大的电容, 使得第二扫描线 S1 和第一扫描线 S0 都为高电平的瞬间 OLED 仍然处于关闭状态。接下来第二扫描线 S1 由高电平变为低电平, T2 和 T5 导通, T6 关断, OLED 仍然不发光, VDATA 电压经过 T2 传输至 T1 的源极 11 端, T1 的栅极和漏极连接在一起, VDATA 电压开始对 T1 的栅极 12 端充电, 直到完成充电 12 端电压是 VDATA+Vth (Vth 是负值)。

[0028] t3 时段, OLED 发光阶段。第二扫描线 S1 由低电平变为高电平, T2 和 T5 关断, T6 导通, VDD 经过 T6 传输至 T1 的源极, 则

$$[0029] \quad V_{sg} + V_{th} = VDD - (VDATA + V_{th}) + V_{th} = VDD - VDATA \quad (2)$$

[0030] 根据公 (2), 流过 OLED 的电流

$$[0031] \quad I_e = K * (V_{sg} + V_{th})^2 = K (VDD - VDATA)^2 \quad (3)$$

[0032] K 是与关于电子迁移率、栅介质厚度和 TFT 尺寸相关的常量, Vth 是负值。

[0033] 依据公式 (3), 流过 OLED 电流的大小与 T1 管的阈值电压无关, 实现了补偿的目的。

[0034] 图 5 是采用该像素驱动电路的显示屏的连接方式, 但是 VREF 线的走向绝不限于横向, 纵向依然可以, 其他的驱动线和 VDATA 线亦是如此。

[0035] 因此, 采用本发明的像素驱动电路, 尽管阈值电压不同, 可以使得像素电路中流过 OLED 的电流一致, 可以使得屏体亮度均匀一致, 于是 AMOLED 显示屏的一致性得到较大的改善。并且采用本发明的像素驱动电路, 只有两个驱动信号, 较容易实现屏体的窄边框, 提高产品的美观度和竞争力。

[0036] 当然, 本发明中的 PTFT 管或者部分 PTFT 管也可以使用 NTFT 代替。

[0037] 综上所述,以上实施例仅用以说明本发明的技术方案而并非限制本发明,尽管参照较佳实施例对本发明进行了详细说明,任何所属技术领域中具有通常知识的人,在不脱离本发明的精神和范围内,当可作些许的更动与润饰,因此本发明的保护范围当视权利要求范围所界定者为准。

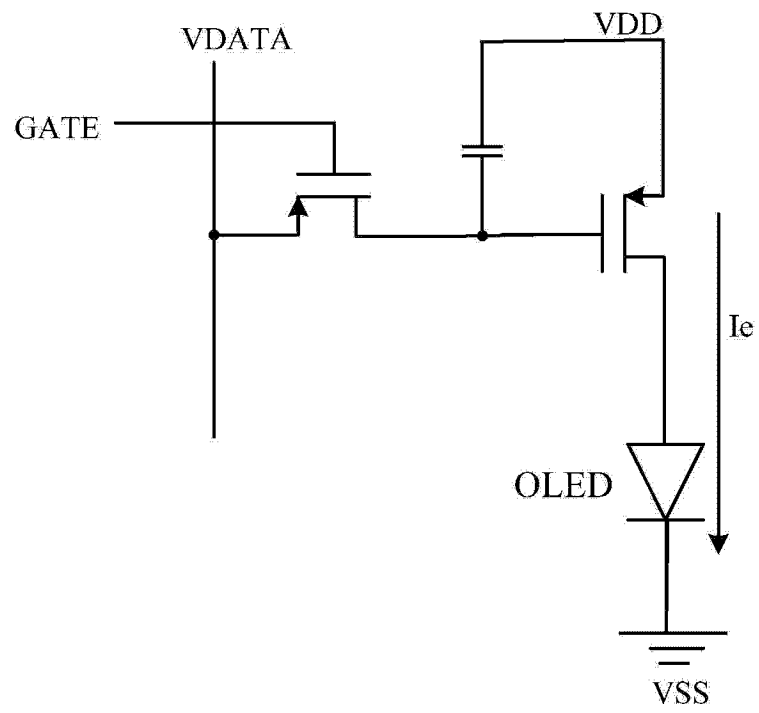


图 1

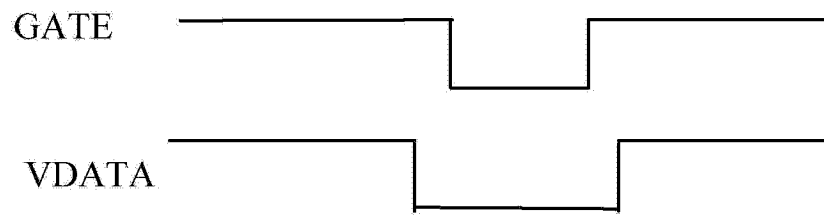


图 2

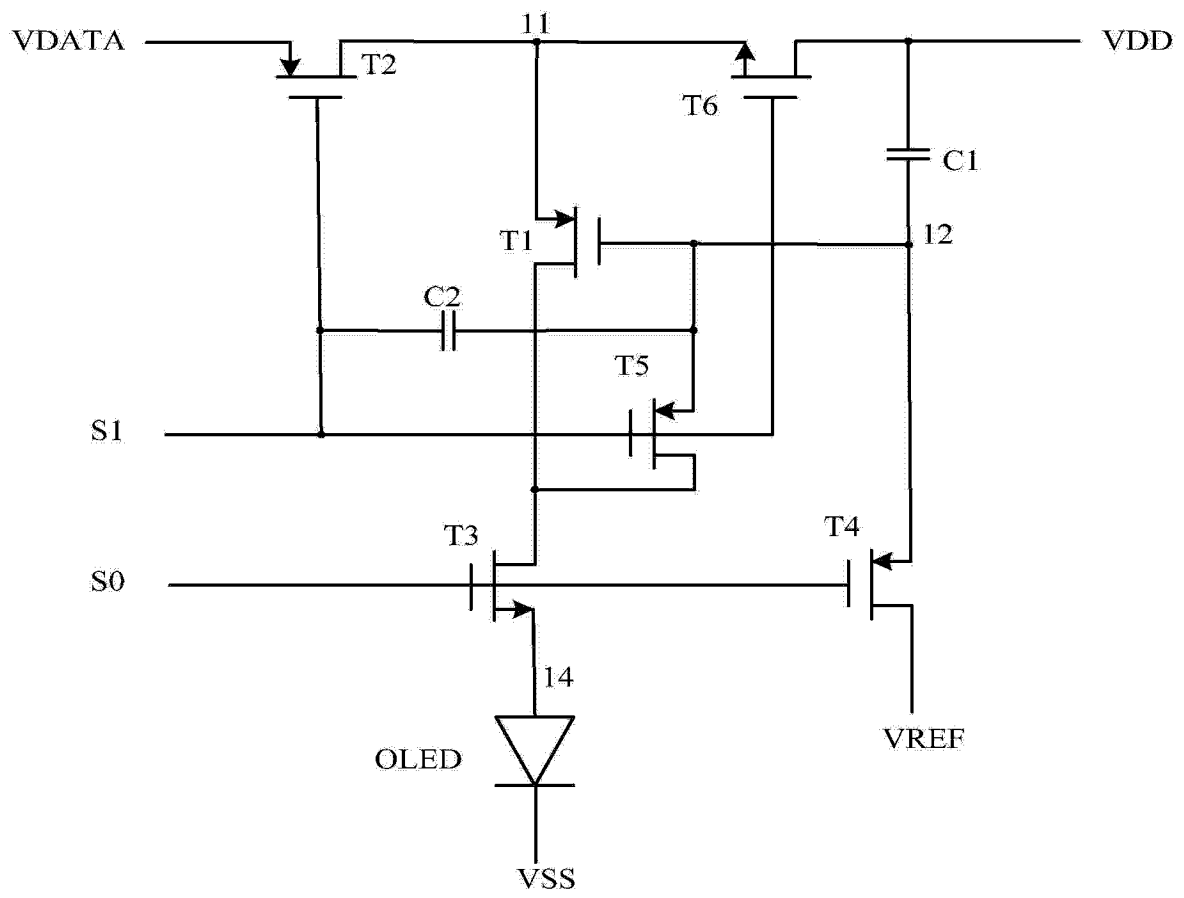


图 3

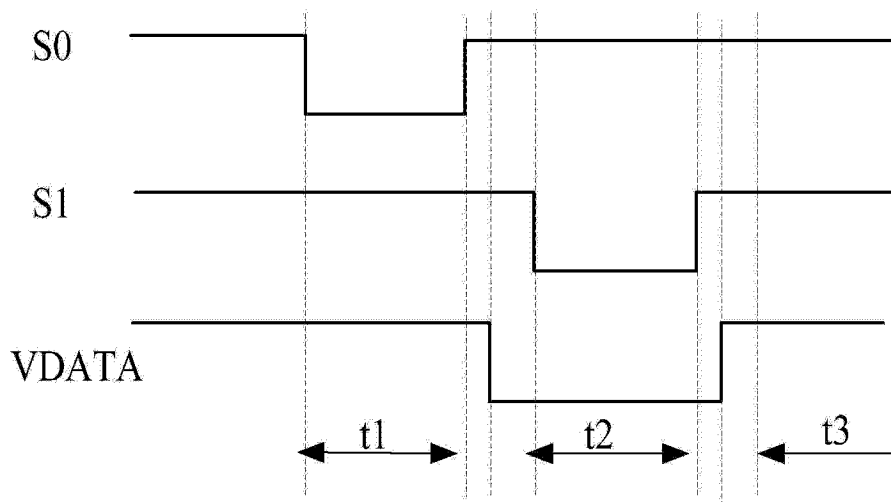


图 4

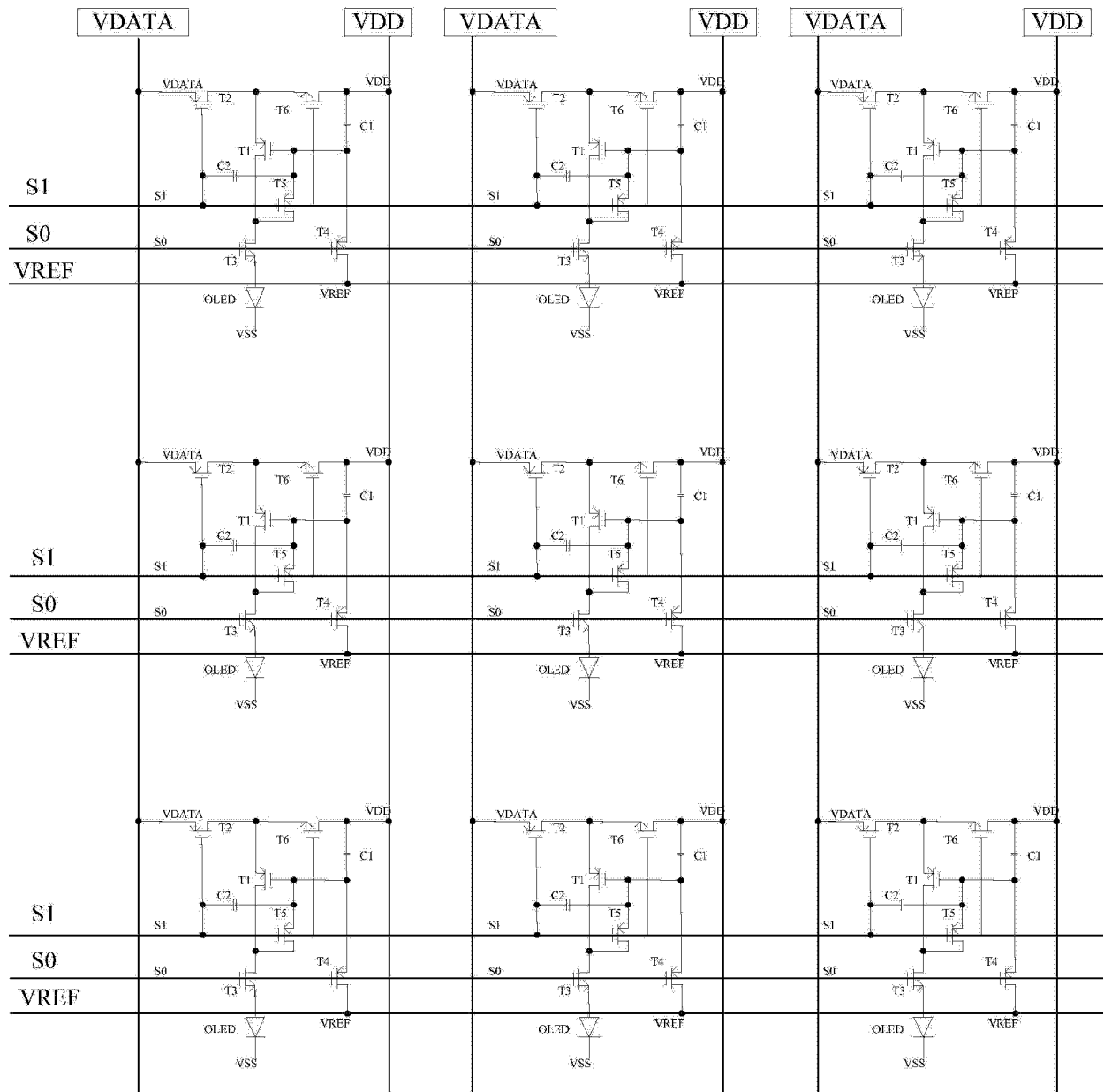


图 5

专利名称(译)	一种像素驱动电路		
公开(公告)号	CN102903328B	公开(公告)日	2015-08-05
申请号	CN201210353882.0	申请日	2012-09-21
[标]申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司		
申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司		
当前申请(专利权)人(译)	昆山工研院新型平板显示技术中心有限公司		
[标]发明人	胡思明 邱勇 黄秀颀 高孝裕 永井肇		
发明人	胡思明 邱勇 黄秀颀 高孝裕 永井肇		
IPC分类号	G09G3/32 G09G3/3233		
审查员(译)	王婷		
其他公开文献	CN102903328A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素驱动电路，其包括有扫描线S0、扫描线S1及一数据线，该S0连接至TFT管T3的栅极和TFT管T4的栅极，S1连接至TFT管T5的栅极、TFT管T2的栅极、TFT管T6的栅极和电容C2的一端；数据线连接至该T2的源极；T4的源极连接基准电压线，T6的漏极连接VDD线，该VDD线连接电容C1的一端，C1的另一端连接至TFT管T1的栅极、C2的另一端、T5的源极和T4的漏极；T1的源极连接至T2的漏极和T6的源极，T3的漏极连接至T1的漏极和T5的漏极，T3的源极连接至OLED的阳极，OLED的阴极连接至负电压VSS。本发明可以使得屏体亮度均匀一致，并能实现屏体的窄边框。

