



(12) 发明专利申请

(10) 申请公布号 CN 102081905 A

(43) 申请公布日 2011.06.01

(21) 申请号 201110050996.3

(22) 申请日 2011.02.25

(30) 优先权数据

099147035 2010.12.30 TW

(71) 申请人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区新竹市力行二路1号

(72) 发明人 蔡轩名 刘俊彦

(74) 专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 梁挥 祁建国

(51) Int. Cl.

G09G 3/32 (2006.01)

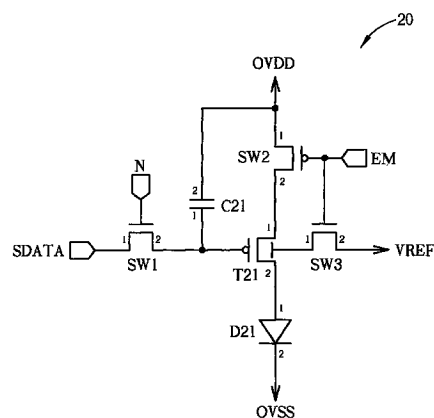
权利要求书 2 页 说明书 5 页 附图 8 页

(54) 发明名称

有机发光二极管的像素驱动电路

(57) 摘要

本发明公开一种有机发光二极管的像素驱动电路包含一第一开关、一电容、一晶体管、一第二开关、一第三开关以及一有机发光二极管。该像素驱动电路的操作主要包含晶体管重置、数据写入以及驱动发光三个阶段。该像素驱动电路可于晶体管重置以及数据写入阶段对该晶体管进行重置以帮助空穴释放,消除因晶体管迟滞现象所造成的影像残影。



1. 一种有机发光二极管的像素驱动电路,其特征在于,包含:

一第一开关,具有一第一端用来接收一数据信号,一第二端,以及一控制端用来接收一扫描信号;

一电容,具有一第一端电性连接于一第一电压源,以及一第二端电性连接于该第一开关的第二端;

一晶体管,具有一第一端,一控制端电性连接于该电容的第二端,一第二端以及一基体;

一第二开关,具有一第一端电性连接于该第一电压源,一第二端电性连接于该晶体管的第一端,以及一控制端用来接收一控制信号;

一第三开关,具有一第一端电性连接于该晶体管的基体,一第二端电性连接于一参考电压源,以及一控制端用来接收该控制信号;以及

一有机发光二极管,具有一第一端电性连接于该晶体管的第二端,以及一第二端电性连接于一第二电压源。

2. 根据权利要求1所述的像素驱动电路,其特征在于,该第一开关以及该第三开关为N型晶体管,该第二开关以及该晶体管为P型晶体管。

3. 根据权利要求1所述的像素驱动电路,其特征在于,该第二开关与该第三开关为互补的开关,当该第二开关开启时,该第三开关关闭,当该第二开关关闭时,该第三开关开启。

4. 根据权利要求3所述的像素驱动电路,其特征在于,当该第三开关被开启时,该晶体管的基体经该第三开关电性连接于该参考电压源,使该晶体管的基体的电子注入该晶体管的通道区进行空穴释放,以对该晶体管进行重置。

5. 根据权利要求1所述的像素驱动电路,其特征在于,当该第一开关以及第二开关被关闭且第三开关被开启时,该晶体管的基体经该第二开关电性连接于该参考电压源,使该晶体管的基体的电子注入该晶体管的通道区进行空穴释放,以对该晶体管进行重置。

6. 根据权利要求1所述的像素驱动电路,其特征在于,当该第一开关以及第三开关被开启且第二开关被关闭时,该数据信号经该第一开关将一数据电压传输至该晶体管的控制端。

7. 根据权利要求6所述的像素驱动电路,其特征在于,当该第一开关以及第三开关被关闭且第二开关被开启时,该有机发光二极管被根据该数据电压所产生的电流驱动而发光。

8. 一种有机发光二极管的像素驱动电路,其特征在于,包含:

一第一开关,具有一第一端用来接收一数据信号,一第二端,以及一控制端用来接收一扫描信号;

一电容,具有一第一端电性连接于一第一电压源,以及一第二端电性连接于该第一开关的第二端;

一第一晶体管,具有一第一端,一控制端电性连接于该电容的第二端,一第二端以及一基体,其中该基体具有一第一端电性连接于该第一电压源以及一第二端;

一第二晶体管,具有一第一端即为该第一晶体管的基体的第一端,一控制端即为该第一晶体管的控制端,以及一第二端即为该第一晶体管的基体的第二端;

一第二开关,具有一第一端电性连接于该第一电压源,一第二端电性连接于该第一晶

体管的第一端,以及一控制端用来接收一控制信号;

一第三开关,具有一第一端电性连接于该第二晶体管的第二端,一第二端电性连接于一参考电压源,以及一控制端用来接收该控制信号;以及

一有机发光二极管,具有一第一端电性连接于该第一晶体管的第二端,以及一第二端电性连接于一第二电压源。

9. 根据权利要求8所述的像素驱动电路,其特征在于,该第一开关、该第三开关以及该第二晶体管为N型晶体管,该第二开关以及该第一晶体管为P型晶体管。

10. 根据权利要求8所述的像素驱动电路,其特征在于,该第二开关与该第三开关为互补的开关,当该第二开关开启时,该第三开关关闭,当该第二开关关闭时,该第三开关开启。

11. 根据权利要求10所述的像素驱动电路,其特征在于,当该第三开关被开启时,该第二晶体管产生电子流通过该第一晶体管的通道区进行空穴释放,以对该第一晶体管进行重置。

12. 根据权利要求8所述的像素驱动电路,其特征在于,当该第一开关以及第二开关被关闭且第三开关被开启时,该第二晶体管产生电子流通过该第一晶体管的通道区进行空穴释放,以对该第一晶体管进行重置。

13. 根据权利要求8所述的像素驱动电路,其特征在于,当该第一开关以及第三开关被开启且第二开关被关闭时,该数据信号经该第一开关将一数据电压传输至该电容的第二端。

14. 根据权利要求13所述的像素驱动电路,其特征在于,当该第一开关以及第三开关被关闭且第二开关被开启时,该有机发光二极管被根据该数据电压所产生的电流驱动而发光。

有机发光二极管的像素驱动电路

技术领域

[0001] 本发明涉及一种有机发光二极管的像素驱动电路,尤指一种可改善残影的有机发光二极管的像素驱动电路。

背景技术

[0002] 请参考图 1,图 1 为现有技术的有机发光二极管 (organic light emitting diode, OLED) 的显示面板的示意图。显示面板 10 包括数据驱动器 11、扫描驱动器 12 以及显示阵列 13。数据驱动器 11 控制数据线 DL_1 至 DL_n ,且扫描驱动器 12 控制扫描线 SL_1 至 SL_m 。显示阵列 13 是由数据线 DL_1 至 DL_n 以及扫描线 SL_1 至 SL_m 交错所形成,且每一交错的数据线和扫描线形成一个显示单元,例如,数据线 DL_1 和扫描线 SL_1 形成显示单元 14。如图 1 所示,显示单元 14 (其他显示单元亦相同) 的等效电路包含开关晶体管 T11、储存电容 C11、驱动晶体管 T12 以及有机发光二极管 D11,其中开关晶体管 T11 为 N 型晶体管,驱动晶体管 T12 为 P 型晶体管。

[0003] 扫描驱动器 12 依序送出扫描信号至扫描线 SL_1 至 SL_m ,而使在同一时间仅开启某一行上所有显示单元的开关晶体管,而关闭其他列上所有显示单元的开关晶体管。数据驱动器 11 则是根据待显示的影像数据,经数据线 DL_1 至 DL_n ,送出对应的视讯信号 (灰阶值) 到一行的显示单元上。举例来说,当扫描驱动器 12 送出扫描信号至扫描线 SL_1 时,显示单元 14 的开关晶体管 T11 导通,数据驱动器 11 则通过数据线 DL_1 将对应的像素数据传送至显示单元 14 中,且由储存电容 C11 来储存像素数据的电压。驱动晶体管 T12 则根据储存电容 C11 所储存的电压,以提供驱动电流 I_{sd} 来驱动有机发光二极管 D11。

[0004] 由于有机发光二极管 D11 为电流驱动元件,驱动电流 I_{sd} 的值可决定有机发光二极管 D11 所产生的光亮度。驱动电流 I_{sd} 即流过驱动晶体管 T12 的电流,可表示为式 (1):

$$[0005] \quad I_{sd} = \frac{1}{2} k (V_{sg} - |V_{th}|)^2 \text{ 式 (1)}$$

[0006] 其中 k 为驱动晶体管 T12 的导电参数, V_{sg} 为驱动晶体管 T12 的源极与栅极的电压差, V_{th} 为驱动晶体管 T12 的临界电压值。

[0007] 然而, P 型晶体管的通道因为空穴捕捉 (Hole trap),使晶体管的通道在显示面板 10 转换画面时仍有残存的空穴,造成显示面板 10 的画面残影 (Imageretention)。

发明内容

[0008] 因此,本发明的一目的在于提供一种有机发光二极管的像素驱动电路,以解决上述的问题。

[0009] 本发明提供一种有机发光二极管的像素驱动电路,包含一第一开关、一电容、一晶体管、一第二开关、一第三开关以及一有机发光二极管。该第一开关具有一第一端用来接收一数据信号,一第二端,以及一控制端用来接收一扫描信号。该电容具有一第一端电性连接于一第一电压源,以及一第二端电性连接于该第一开关的第二端。该晶体管具有一第一端,

一控制端电性连接于该电容的第二端，一第二端以及一基体。该第二开关具有一第一端电性连接于该第一电压源，一第二端电性连接于该晶体管的第一端，以及一控制端用来接收一控制信号。该第三开关具有一第一端电性连接于该晶体管的基体，一第二端电性连接于一参考电压源，以及一控制端用来接收该控制信号。该有机发光二极管具有一第一端电性连接于该晶体管的第二端，以及一第二端电性连接于一第二电压源。

[0010] 本发明另提供一种有机发光二极管的像素驱动电路，包含一第一开关、一电容、一第一晶体管、一第二晶体管、一第二开关、一第三开关以及一有机发光二极管。该第一开关具有一第一端用来接收一数据信号，一第二端，以及一控制端用来接收一扫描信号。该电容具有一第一端电性连接于一第一电压源，以及一第二端电性连接于该第一开关的第二端。该第一晶体管具有一第一端，一控制端电性连接于该电容的第二端，一第二端以及一基体，其中该基体具有一第一端电性连接于该第一电压源以及一第二端。该第二晶体管具有一第一端即为第一晶体管的基体的第一端，一控制端电性连接于该第一晶体管的控制端，以及一第二端即为该第一晶体管的基体的第二端。该第二开关具有一第一端电性连接于该第一电压源，一第二端电性连接于该第一晶体管的第一端，以及一控制端用来接收一控制信号。该第三开关具有一第一端电性连接于该第二晶体管的第二端，一第二端电性连接于一参考电压源，以及一控制端用来接收该控制信号。该有机发光二极管具有一第一端电性连接于该第一晶体管的第二端，以及一第二端电性连接于一第二电压源。

[0011] 本发明的有益效果在于，本发明的机发光二极管的像素驱动电路包含一第一开关、一电容、一晶体管、一第二开关、一第三开关以及一有机发光二极管。该像素驱动电路的操作主要包含晶体管重置、数据写入以及驱动发光三个阶段。该像素驱动电路可于晶体管重置以及数据写入阶段对该晶体管进行重置以帮助空穴释放。

附图说明

- [0012] 图 1 为现有技术的有机发光二极管的显示面板的示意图；
[0013] 图 2 为本发明的有机发光二极管的像素驱动电路的第一实施例的示意图；
[0014] 图 3 为图 2 的有机发光二极管的像素驱动电路的操作波形图；
[0015] 图 4A 为晶体管进行空穴释放的示意图；
[0016] 图 4B 为晶体管驱动发光的示意图；
[0017] 图 5 为本发明的有机发光二极管的像素驱动电路的第二实施例的示意图；
[0018] 图 6 为图 5 的有机发光二极管的像素驱动电路的操作波形图；
[0019] 图 7A 为晶体管进行空穴释放的示意图；
[0020] 图 7B 为晶体管驱动发光的示意图。

[0021] 其中，附图标记

- | | |
|-----------------------------|----------------------|
| [0022] 10 显示面板 | 11 数据驱动器 |
| [0023] 12 扫描驱动 | 13 显示阵列 |
| [0024] 14 显示单元 | $DL_1 \sim DL_n$ 数据线 |
| [0025] $SL_1 \sim SL_m$ 扫描线 | T11 开关晶体管 |
| [0026] T12 驱动晶体管 | C11、C21 储存电容 |
| [0027] D11、D21 有机发光二极管 | 20、40 像素驱动电路 |

[0028]	401N 型半导体	403N+ 掺杂区
[0029]	405P+ 掺杂区	407 栅极金属层
[0030]	409 栅极绝缘层	701 多晶硅层
[0031]	703 栅极金属层	705P+ 掺杂区
[0032]	707N+ 掺杂区	709N- 掺杂区
[0033]	D21 有机发光二极管	SW1-SW3 第一至第三开关
[0034]	C21 电容	T21、T22 晶体管
[0035]	OVDD 第一电压源	OVSS 第二电压源
[0036]	EM 控制信号	N 扫描信号
[0037]	SDATA 数据信号	VDATA 数据电压
[0038]	VREF 参考电压	

具体实施方式

[0039] 请参考图 2, 图 2 为本发明的有机发光二极管的像素驱动电路的第一实施例的示意图。像素驱动电路 20 包含第一开关 SW1、电容 C21、晶体管 T21、第二开关 SW2、第三开关 SW3 以及有机发光二极管 D21。第一开关 SW1 的第一端接收数据信号 SDATA, 第一开关 SW1 的控制端接收扫描信号 N。电容 C21 的第一端电性连接于第一电压源 OVDD, 电容 C21 的第二端电性连接于第一开关 SW1 的第二端。晶体管 T21 的控制端电性连接于电容 C21 的第二端。第二开关 SW2 的第一端电性连接于第一电压源 OVDD, 第二开关 SW2 的第二端电性连接于晶体管 T21 的第一端, 第二开关 SW2 的控制端接收控制信号 EM。第三开关 SW3 的第一端电性连接于晶体管 T21 的基体 (body), 第三开关 SW3 的第二端电性连接于参考电压源 VREF, 第三开关 SW3 的控制端接收控制信号 EM。有机发光二极管 D21 的第一端电性连接于晶体管 T21 的第二端, 有机发光二极管 D21 的第二端电性连接于第二电压源 OVSS。第二开关 SW2 与第三开关 SW3 为互补的开关, 当第二开关 SW2 开启时, 第三开关 SW3 关闭, 当第二开关 SW2 关闭时, 第三开关 SW3 开启。在本实施例中, 第一开关 SW1 以及第三开关 SW3 为 N 型晶体管, 第二开关 SW2 以及晶体管 T21 为 P 型晶体管。

[0040] 请参考图 3, 图 3 为图 2 的有机发光二极管的像素驱动电路的操作波形图。像素驱动电路 20 的操作主要包含重置、数据写入以及驱动发光三个阶段。像素电路 20 于时段 TD1 进行重置。于时段 TD1, 扫描信号 N 为逻辑低电位, 所以第一开关 SW1 被关闭, 控制信号 EM 为逻辑低电位, 所以第二开关 SW2 被关闭, 第三开关 SW3 被开启。因此, 晶体管 T21 的基体经第三开关 SW3 电性连接电性连接参考电压 VREF, 晶体管 T21 的控制端接收电容 C21 的储存电压, 其中参考电压 VREF 为负电压。如此, 晶体管 T21 的第一端以及第二端浮接, 晶体管 T21 的控制端以及基体之间被施加正电压, 使晶体管 T21 的 N 型基体将电子注入晶体管 T21 的通道内, 以帮助进行空穴释放 (Hole de-trap)。当晶体管 T21 的通道中具有残存的空穴时, 将影响下一次有机发光二极管 D21 的发光亮度, 造成画面转换时的残影。本发明的像素驱动电路 20 可对晶体管 T21 的通道进行空穴释放, 改善残影的现象。像素电路 20 于时段 TD2 进行数据写入。于时段 TD2, 扫描信号 N 由逻辑低电位转换为逻辑高电位, 此时第一开关 SW1 被开启, 所以数据电压 VDATA 经第一开关 SW1 传送至晶体管 T21 的控制端。另一方面, 于时段 TD2, 控制信号 EM 的逻辑电位不变, 所以第二开关 SW2 维持关闭, 第三开关

SW3 维持开启,晶体管 T21 的通道持续进行空穴释放。像素电路 20 于时段 TD3 驱动有机发光二极管 D21 发光。于时段 TD3,扫描信号 N 以及控制信号 EM 由逻辑高电位转换为逻辑低电位,所以第一开关 SW1 以及第三开关 SW3 被关闭,第二开关 SW2 被开启。当第三开关 SW3 被关闭时,晶体管 T21 的基体浮接,晶体管 T21 将根据控制端的电压形成通道。因此,驱动有机发光二极管的电流 IOLED 由晶体管 T21 所决定。

[0041] 请参考图 4A-图 4B,图 4A 为晶体管进行空穴释放的示意图,图 4B 为晶体管驱动发光的示意图。晶体管 T21 为 P 型晶体管,晶体管 T21 的基体为 N 型半导体 401,通过 N+ 掺杂区 403 电性连接参考电压 VREF,晶体管 T21 的第一端以及第二端为 P+ 掺杂区 405,晶体管 T21 的控制端由栅极金属层 407 以及栅极绝缘层 409 所形成。如图 4A 所示,于时段 TD1、TD2,第二开关 SW2 关闭,第三开关 SW3 开启,所以晶体管 T21 的 P+ 掺杂区 407 浮接,晶体管 T21 的栅极金属层 407 以及 N+ 掺杂区 403 之间形成正电压,使 N 型半导体 401 中的电子往栅极金属层 407 移动,空穴则往 N+ 掺杂区 403 移动。因此,晶体管 T21 的基体的电子被注入晶体管 T21 的通道区内,以帮助进行空穴释放。如图 4B 所示,于时段 TD3,第二开关 SW2 开启,第三开关 SW3 关闭,晶体管 T21 的控制端的电压将吸引空穴形成通道。

[0042] 请参考图 5,图 5 为本发明的有机发光二极管的像素驱动电路的第二实施例的示意图。像素驱动电路 20 包含第一开关 SW1、电容 C21、第一晶体管 T21、第二晶体管 T22、第二开关 SW2、第三开关 SW3 以及有机发光二极管 D21。第一开关 SW1 的第一端接收数据信号 SDATA,第一开关 SW1 的控制端接收扫描信号 N。电容 C21 的第一端电性连接于第一电压源 OVDD,电容 C21 的第二端电性连接于第一开关 SW1 的第二端。第一晶体管 T21 的控制端电性连接于电容 C21 的第二端。第二晶体管 T22 与第一晶体管 T21 为共用栅极以及基体的结构,所以第一晶体管 T21 的基体的第一端即为第二晶体管 T22 的第一端,第一晶体管 T21 的控制端即为第二晶体管 T22 的控制端,第一晶体管 T21 的基体的第二端即为第二晶体管 T22 的第二端。第二开关 SW2 的第一端电性连接于第一电压源 OVDD,第二开关 SW2 的第二端电性连接于第一晶体管 T21 的第一端,第二开关 SW2 的控制端接收控制信号 EM。第三开关 SW3 的第一端电性连接于第一晶体管 T21 的基体 (body),第三开关 SW3 的第二端电性连接于参考电压源 VREF,第三开关 SW3 的控制端接收控制信号 EM。有机发光二极管 D21 的第一端电性连接于第一晶体管 T21 的第二端,有机发光二极管 D21 的第二端电性连接于第二电压源 OVSS。第二开关 SW2 与第三开关 SW3 为互补的开关,当第二开关 SW2 开启时,第三开关 SW3 关闭,当第二开关 SW2 关闭时,第三开关 SW3 开启。在本实施例中,第一开关 SW1 以及第三开关 SW3 为 N 型晶体管,第二开关 SW2 以及第一晶体管 T21 为 P 型晶体管。

[0043] 请参考图 6,图 6 为图 5 的有机发光二极管的像素驱动电路的操作波形图。像素驱动电路 50 的操作主要包含重置、数据写入以及驱动发光三个阶段。像素电路 50 于时段 TD1 进行重置。于时段 TD1,扫描信号 N 为逻辑低电位,所以第一开关 SW1 被关闭,控制信号 EM 为逻辑低电位,所以第二开关 SW2 被关闭,第三开关 SW3 被开启。因此,第二晶体管 T22 的第二端经第三开关 SW3 电性连接参考电压 VREF,第二晶体管 T22 的控制端接收电容 C21 的储存电压,其中参考电压 VREF 为负电压。如此,第二晶体管 T22 的第一端以及第二端之间将产生电子流,由于第二晶体管 T22 与第一晶体管 T21 为共用基体的结构,电子流通过第一晶体管 T21 的通道区可帮助进行空穴释放。当第一晶体管 T21 的通道中具有残存的空穴时,将影响下一次有机发光二极管 D21 的发光亮度,造成画面转换时的残影。本

发明的像素驱动电路 50 可对第一晶体管 T21 的通道进行空穴释放,改善残影的现象。像素电路 50 于时段 TD2 进行数据写入。于时段 TD2,扫描信号 N 由逻辑低电位转换为逻辑高电位,此时第一开关 SW1 被开启,所以数据电压 VDATA 经第一开关 SW1 传送至第一晶体管 T21 的控制端。另一方面,于时段 TD2,控制信号 EM 的逻辑电位不变,所以第二开关 SW2 维持关闭,第三开关 SW3 维持开启,第二晶体管 T22 仍然导通,第一晶体管 T21 的通道持续进行空穴释放。像素电路 50 于时段 TD3 驱动有机发光二极管 D21 发光。于时段 TD3,扫描信号 N 以及控制信号 EM 由逻辑高电位转换为逻辑低电位,所以第一开关 SW1 以及第三开关 SW3 被关闭,第二开关 SW2 被开启。当第三开关 SW3 被关闭时,第一晶体管 T21 的基体浮接,第一晶体管 T21 将根据控制端的电压形成通道。因此,驱动有机发光二极管的电流 IOLED 由第一晶体管 T21 所决定。第一晶体管 T21 以及晶体管 T22 的电路布局 60 请参考图 7A-图 7B。

[0044] 图 7A 为晶体管进行空穴释放的示意图,图 7B 为晶体管驱动发光的示意图。第一晶体管 T21 为 P 型晶体管,第一晶体管 T21 的基体为多晶硅层 701,栅极金属层 703 形成第一晶体管 T21 的控制端,P+ 掺杂区 705 形成第一晶体管 T21 的第一端以及第二端。另一方面,晶体管 T22 为 N 型晶体管,晶体管 T22 的基体为多晶硅层 701,栅极金属层 703 形成晶体管 T22 的控制端,N+ 掺杂区 707 以及 N- 掺杂区 709 形成晶体管 T22 的第一端以及第二端。如图 7A 所示,于时段 TD1、TD2,第二开关 SW2 关闭,第三开关 SW3 开启,所以第一晶体管 T21 的 P+ 掺杂区 705 浮接,晶体管 T22 的第一端电性连接于第一电压源 OVDD,晶体管 T22 的第二端电性连接于参考电压 VREF,由于晶体管 T22 为 N 型晶体管,所以晶体管 T22 的第一端以及第二端之间将产生电子流,电子流通过第一晶体管 T21 的通道区可帮助进行空穴释放。如图 7B 所示,于时段 TD3,第二开关 SW2 开启,第三开关 SW3 关闭,第一晶体管 T21 的控制端的电压将吸引空穴形成通道。另一方面,晶体管 T22 的第一端电性连接于第一电压源 OVDD,晶体管 T22 的第二端浮接,所以多晶硅层 701 与 N- 掺杂区 709 之间分别形成逆向二极管,不会影响第一晶体管 T21 的操作。

[0045] 综上所述,本发明的机发光二极管的像素驱动电路包含一第一开关、一电容、一晶体管、一第二开关、一第三开关以及一有机发光二极管。该像素驱动电路的操作主要包含晶体管重置、数据写入以及驱动发光三个阶段。该像素驱动电路可于晶体管重置以及数据写入阶段对该晶体管进行重置以帮助空穴释放。

[0046] 当然,本发明还可有其它多种实施例,在不背离本发明精神及其实质的情况下,熟悉本领域的技术人员当可根据本发明作出各种相应的改变和变形,但这些相应的改变和变形都应属于本发明所附的权利要求的保护范围。

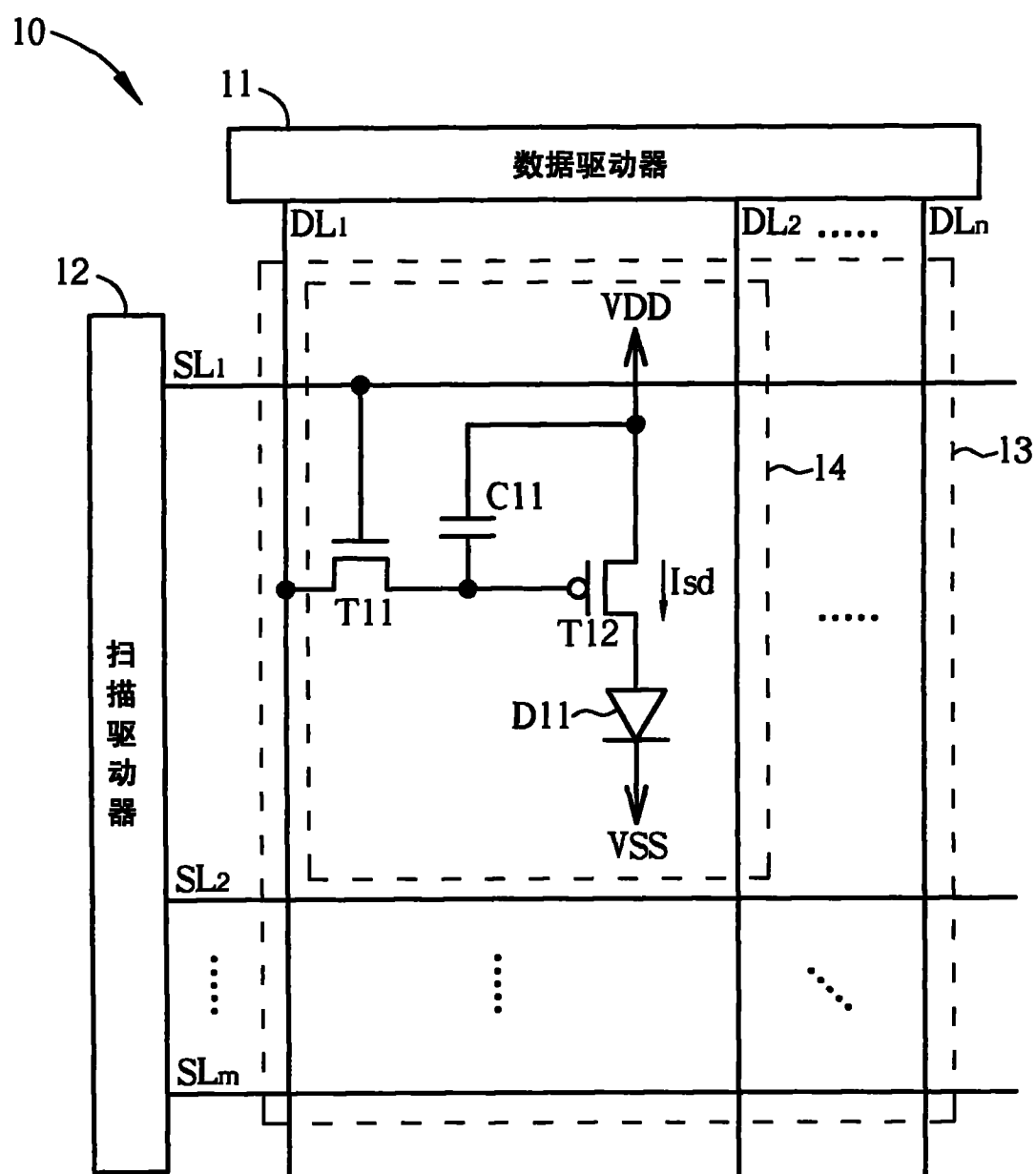


图 1

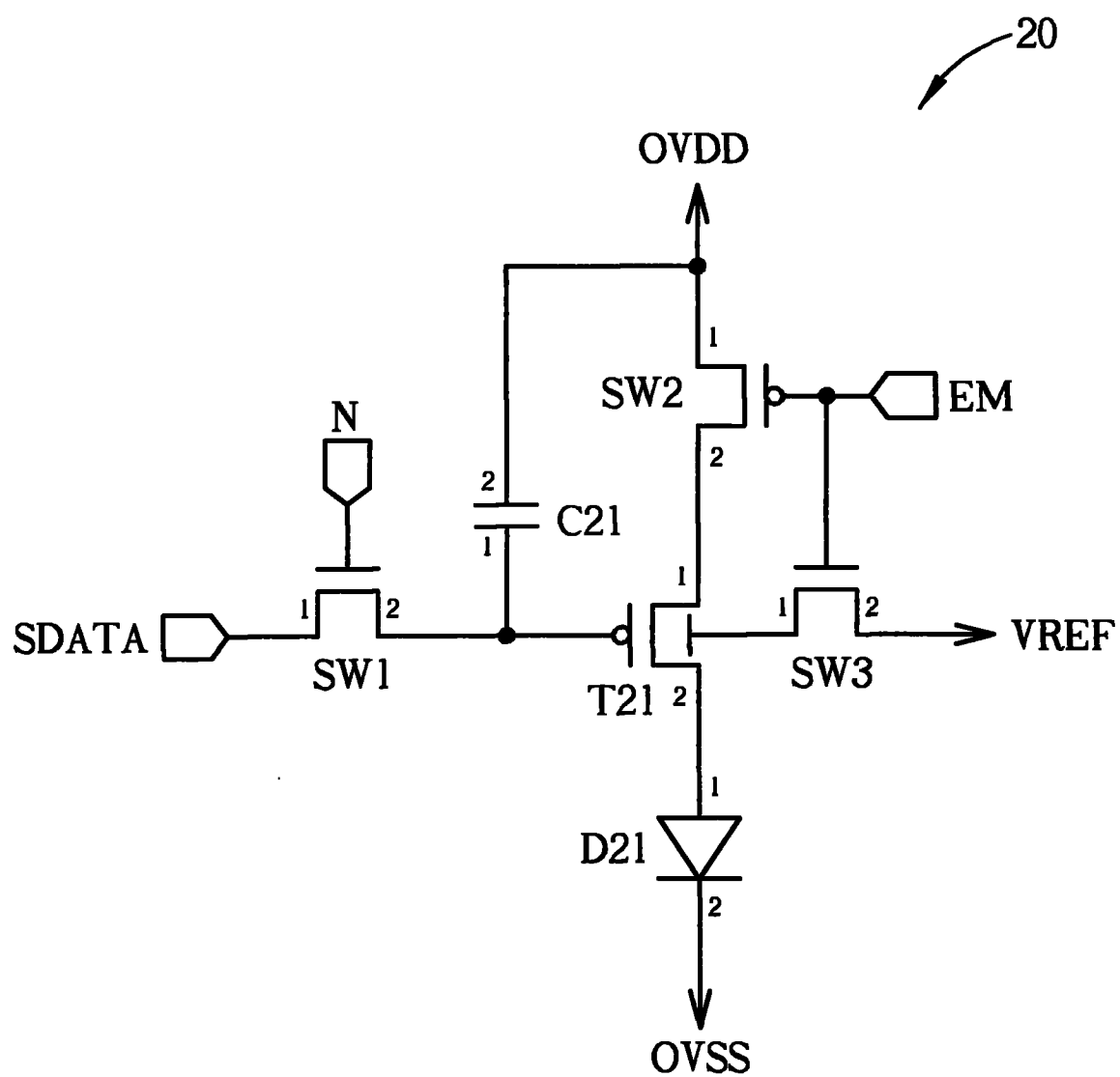


图 2

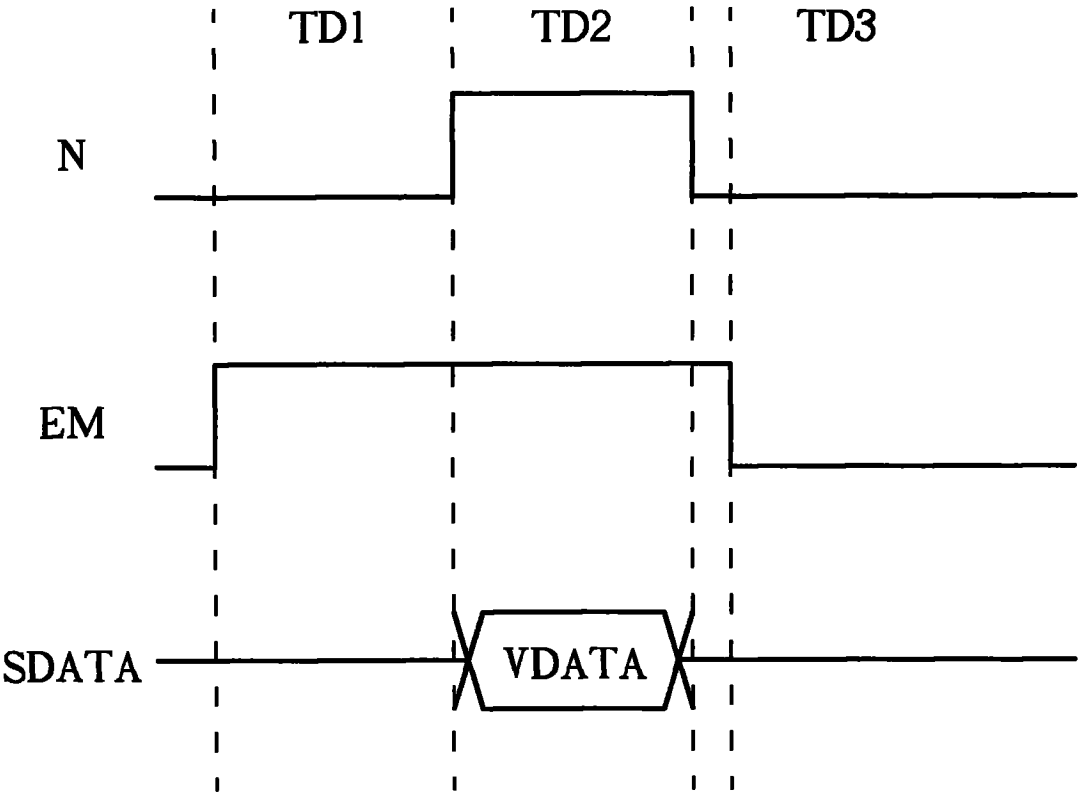


图 3

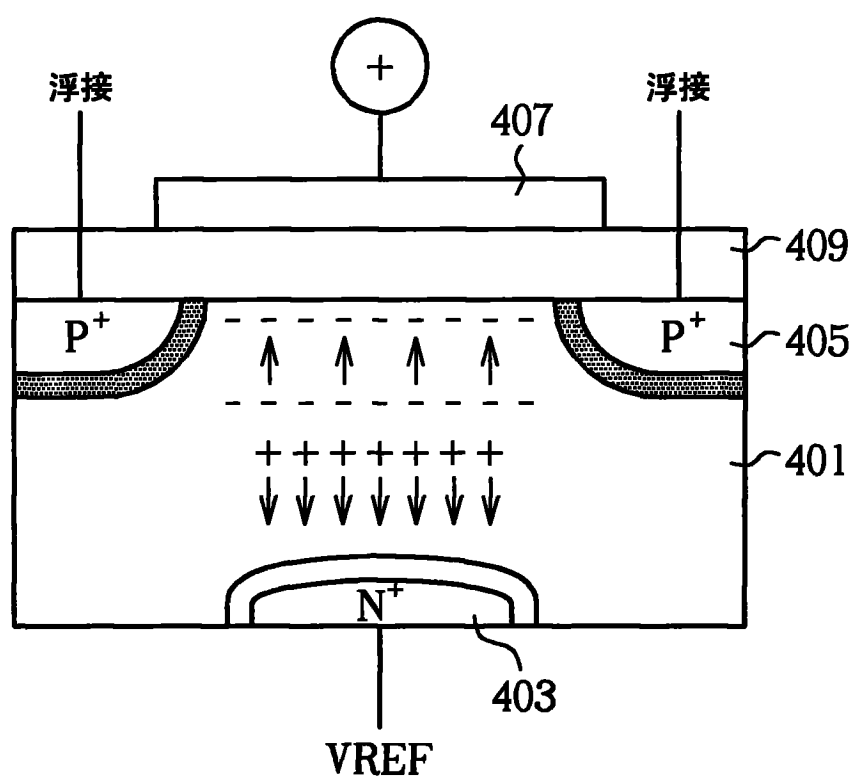


图 4A

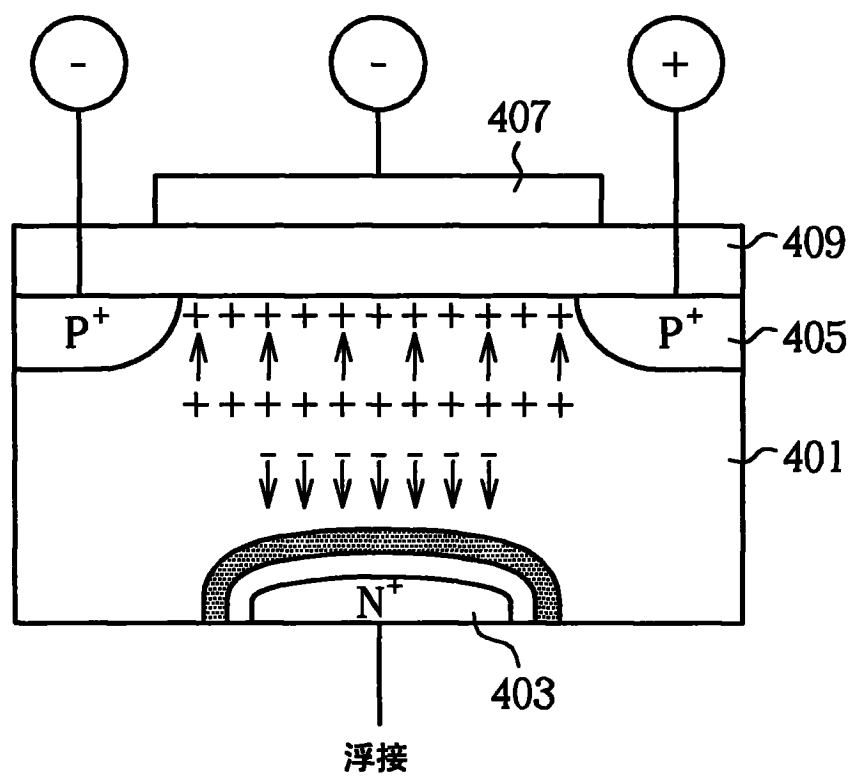


图 4B

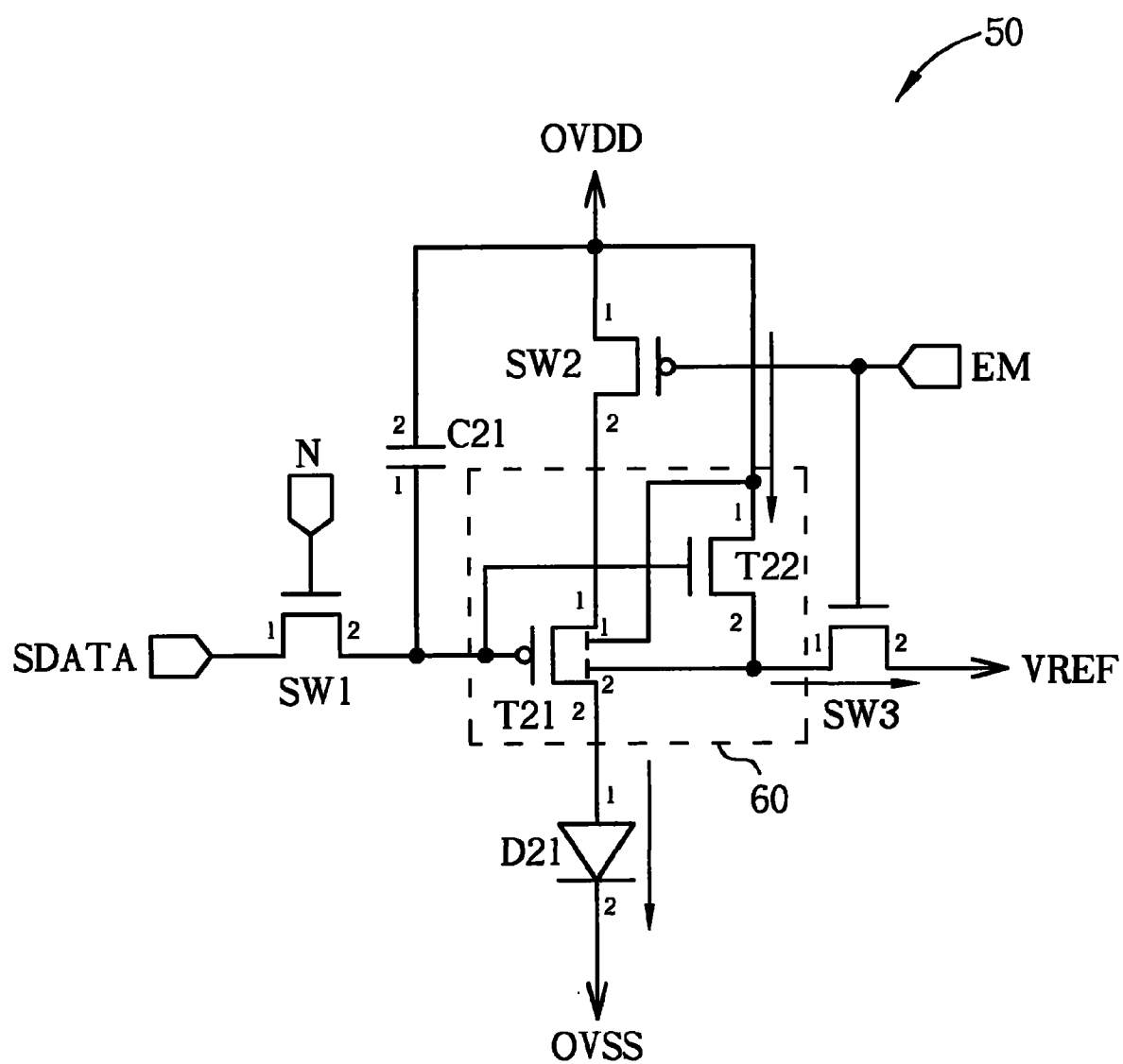


图 5

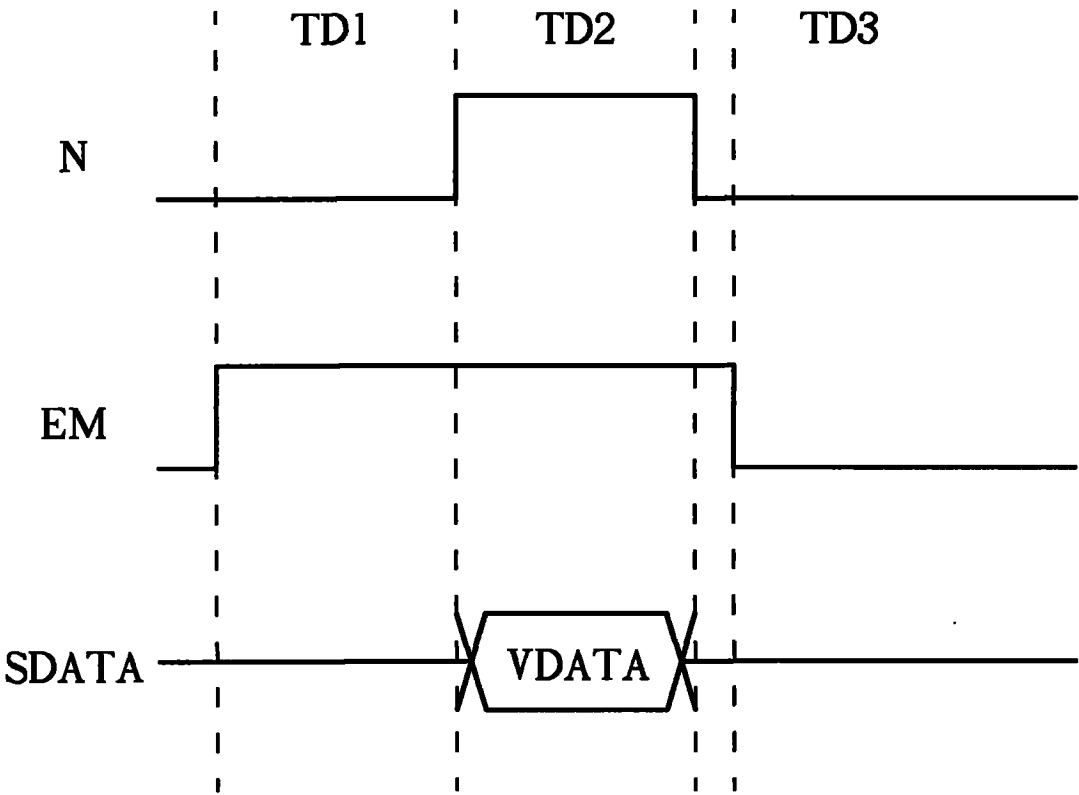


图 6

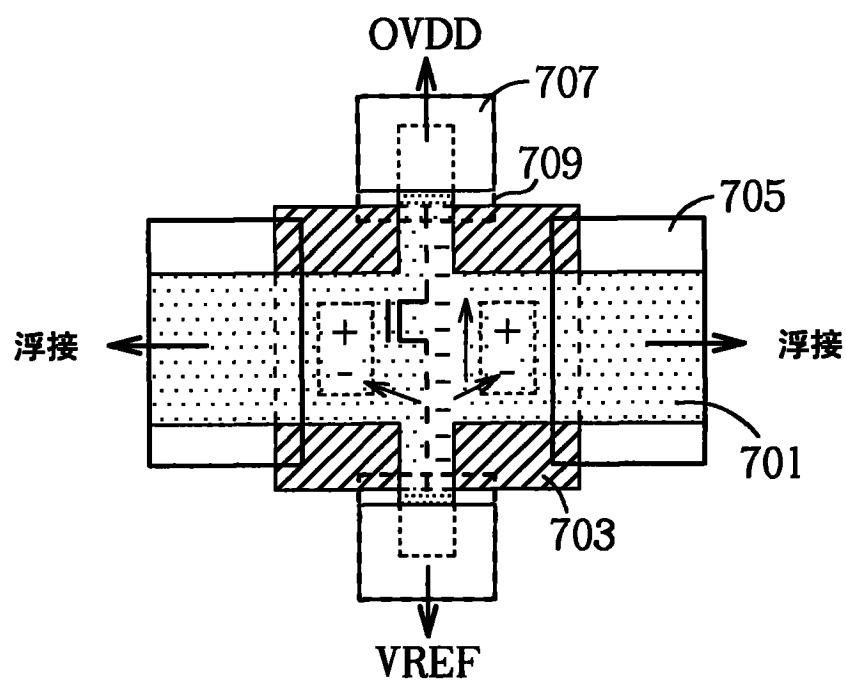


图 7A

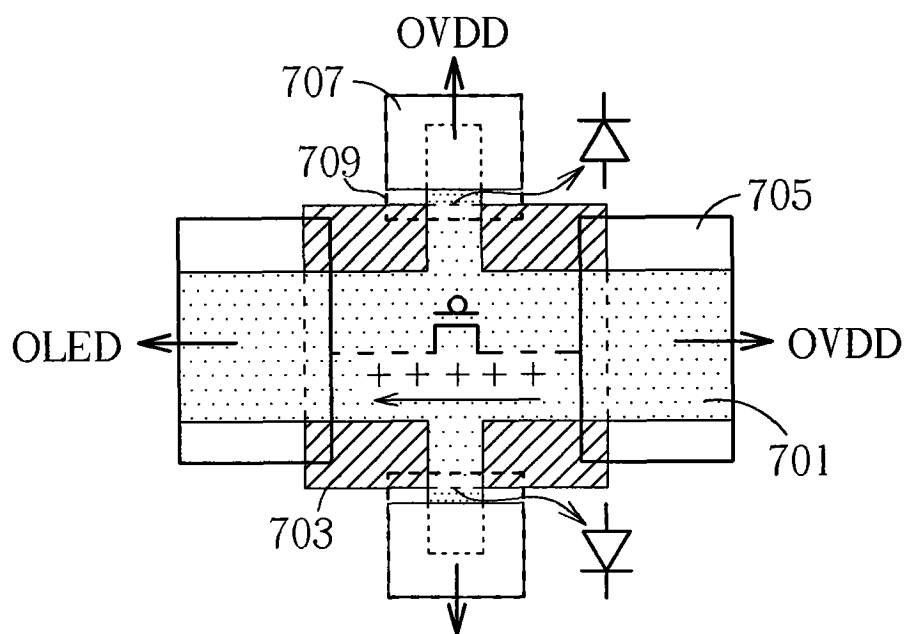


图 7B

专利名称(译)	有机发光二极管的像素驱动电路		
公开(公告)号	CN102081905A	公开(公告)日	2011-06-01
申请号	CN201110050996.3	申请日	2011-02-25
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	蔡轩名 刘俊彦		
发明人	蔡轩名 刘俊彦		
IPC分类号	G09G3/32		
CPC分类号	G09G2300/0842 G09G2310/0251 G09G3/32 G09G3/3233		
优先权	099147035 2010-12-30 TW		
其他公开文献	CN102081905B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种有机发光二极管的像素驱动电路包含一第一开关、一电容、一晶体管、一第二开关、一第三开关以及一有机发光二极管。该像素驱动电路的操作主要包含晶体管重置、数据写入以及驱动发光三个阶段。该像素驱动电路可于晶体管重置以及数据写入阶段对该晶体管进行重置以帮助空穴释放，消除因晶体管迟滞现象所造成的影像残影。

