



(12)发明专利申请

(10)申请公布号 CN 111091781 A

(43)申请公布日 2020.05.01

(21)申请号 201811494865.2

(22)申请日 2018.12.07

(30)优先权数据

16/167,537 2018.10.23 US

(71)申请人 联咏科技股份有限公司

地址 中国台湾新竹科学工业园区

(72)发明人 陈泽源 宋荣轩 陈建宇

(74)专利代理机构 北京市柳沈律师事务所

11105

代理人 徐协成

(51)Int.Cl.

G09G 3/3208(2016.01)

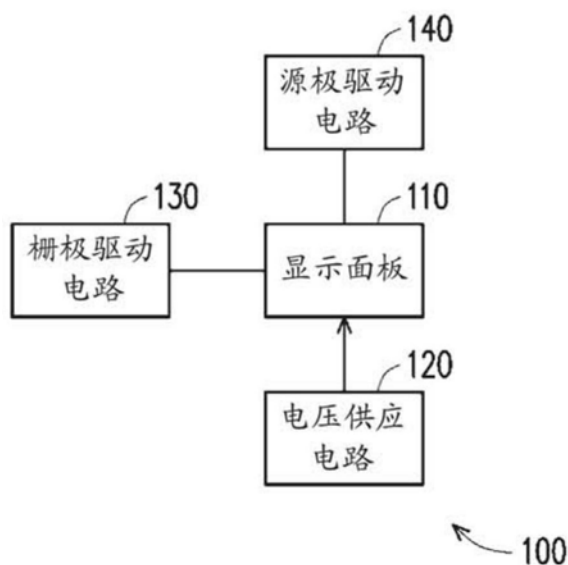
权利要求书3页 说明书9页 附图5页

(54)发明名称

显示装置及其显示面板的操作方法

(57)摘要

本发明公开一种显示装置及其显示面板的操作方法。所述显示装置包括显示面板以及电压供应电路。显示面板包括像素电路与共同电压线。像素电路包括有机发光二极管,其中有机发光二极管的阴极耦接至共同电压线。电压供应电路耦接至显示面板的共同电压线。电压供应电路在正常操作期间供应共同电压至共同电压线。电压供应电路在恢复期间供应高于共同电压的逆偏电压至共同电压线,以逆偏有机发光二极管。



1. 一种显示装置,其特征在于,所述显示装置包括:

显示面板,包括像素电路与共同电压线,其中该像素电路包括有机发光二极管,该有机发光二极管的阴极耦接至该共同电压线;以及

电压供应电路,耦接至该显示面板的该共同电压线,其中该电压供应电路在正常操作期间供应共同电压至该共同电压线,以及该电压供应电路在恢复期间供应高于该共同电压的逆偏电压至该共同电压线以逆偏该有机发光二极管。

2. 如权利要求1所述的显示装置,其特征在于,所述逆偏电压为该显示面板的电源电压,该共同电压为该显示面板的接地电压。

3. 如权利要求1所述的显示装置,其特征在于,所述显示面板还包括电源电压线、扫描线与数据线,而该像素电路还包括:

晶体管,具有第一端、第二端与控制端,其中该晶体管的该第一端耦接至该电源电压线,该晶体管的该第二端耦接至该有机发光二极管的阳极;

存储电容,耦接至该晶体管的该控制端;以及

开关,具有第一端、第二端与控制端,其中该开关的该第一端耦接至该数据线,该开关的该第二端耦接至该晶体管的该控制端,以及该开关的该控制端耦接至该扫描线,

其中该电压供应电路在该正常操作期间供应高于该共同电压的电源电压至该电源电压线,以及该电压供应电路在该恢复期间供应低于该逆偏电压的电压至该电源电压线以逆偏该有机发光二极管。

4. 如权利要求3所述的显示装置,其特征在于,所述显示装置还包括:

栅极驱动电路,耦接至该显示面板的该扫描线,其中该栅极驱动电路在该恢复期间导通该开关;以及

源极驱动电路,耦接至该显示面板的该数据线,其中该源极驱动电路在该恢复期间供应数据电压至该晶体管的该控制端以导通该晶体管。

5. 如权利要求1所述的显示装置,其特征在于,所述显示面板还包括电源电压线、初始化电压线、发光控制线、第一扫描线、第二扫描线与数据线,而该像素电路还包括:

第一开关,具有第一端、第二端与控制端,其中该第一开关的该第一端耦接至该电源电压线,以及该第一开关的该控制端耦接至该发光控制线;

晶体管,具有第一端、第二端与控制端,其中该晶体管的该第一端耦接至该第一开关的该第二端;

存储电容,耦接至该晶体管的该控制端;

第二开关,具有第一端、第二端与控制端,其中该第二开关的该第一端耦接至该数据线,该第二开关的该控制端耦接至该第二扫描线,以及该第二开关的该第二端耦接至该晶体管的该第一端;

第三开关,具有第一端、第二端与控制端,其中该第三开关的该第一端耦接至该晶体管的该控制端,该第三开关的该第二端耦接至该晶体管的该第二端,以及该第三开关的该控制端耦接至该第二扫描线;

第四开关,具有第一端、第二端与控制端,其中该第四开关的该第一端耦接至该初始化电压线,该第四开关的该第二端耦接至该晶体管的该控制端,以及该第四开关的该控制端耦接至该第一扫描线;

第五开关,具有第一端、第二端与控制端,其中该第五开关的该第一端耦接至该晶体管的该第二端,该第五开关的该第二端耦接至该有机发光二极管的一阳极,以及该第五开关的该控制端耦接至该发光控制线;以及

第六开关,具有第一端、第二端与控制端,其中该第六开关的该第一端耦接至该初始化电压线,该第六开关的该第二端耦接至该有机发光二极管的该阳极,以及该第六开关的该控制端耦接至该第一扫描线,其中该电压供应电路在该正常操作期间供应高于该共同电压的初始化电压至该初始化电压线,以及该电压供应电路在该恢复期间供应低于该逆偏电压的电压至该初始化电压线以逆偏该有机发光二极管。

6. 如权利要求5所述的显示装置,其特征在于,所述显示装置还包括:

栅极驱动电路,耦接至该显示面板的该第一扫描线,其中该栅极驱动电路在该恢复期间导通该第六开关。

7. 如权利要求1所述的显示装置,其特征在于,所述显示面板还包括电源电压线、初始化电压线、发光控制线、第一扫描线、第二扫描线与数据线,而该像素电路还包括:

第一开关,具有第一端、第二端与控制端,其中该第一开关的该第一端耦接至该电源电压线,以及该第一开关的该控制端耦接至该发光控制线;

晶体管,具有第一端、第二端与控制端,其中该晶体管的该第一端耦接至该第一开关的该第二端,以及该晶体管的该第二端耦接至该有机发光二极管的阳极;

存储电容,具有第一端耦接至该晶体管的该控制端,其中该存储电容的第二端耦接至该晶体管的该第二端;

第二开关,具有第一端、第二端与控制端,其中该第二开关的该第一端耦接至该数据线,该第二开关的该控制端耦接至该第二扫描线,以及该第二开关的该第二端耦接至该晶体管的该控制端;

第三开关,具有第一端、第二端与控制端,其中该第三开关的该第一端耦接至该初始化电压线,该第三开关的该第二端耦接至该有机发光二极管的该阳极,以及该第三开关的该控制端耦接至该第一扫描线;以及

保持电容,具有第一端耦接至该电源电压线,其中该保持电容的第二端耦接至该第三开关的该第二端;

其中该电压供应电路在该正常操作期间供应高于该共同电压的初始化电压至该初始化电压线,以及该电压供应电路在该恢复期间供应低于该逆偏电压的电压至该初始化电压线以逆偏该有机发光二极管。

8. 如权利要求7所述的显示装置,其特征在于,所述显示装置还包括:

栅极驱动电路,耦接至该显示面板的该第一扫描线,其中该栅极驱动电路在该恢复期间导通该第三开关。

9. 如权利要求1所述的显示装置,其特征在于,所述显示面板还包括电源电压线、逆偏控制线、扫描线与数据线,而该像素电路还包括:

晶体管,具有第一端、第二端与控制端,其中该晶体管的该第一端耦接至该电源电压线,该晶体管的该第二端耦接至该有机发光二极管的阳极;

存储电容,耦接至该晶体管的该控制端;

第一开关,具有第一端、第二端与控制端,其中该第一开关的该第一端耦接至该数据

线,该第一开关的该第二端耦接至该晶体管的该控制端,以及该第一开关的该控制端耦接至该扫描线;以及

第二开关,具有第一端、第二端与控制端,其中该第二开关的该第一端耦接至该数据线,该第二开关的该第二端耦接至该有机发光二极管的该阳极,以及该第二开关的该控制端耦接至该逆偏控制线;

其中该逆偏电压高于该数据线的的数据电压以逆偏该有机发光二极管。

10. 如权利要求9所述的显示装置,其特征在于,所述显示装置还包括:

栅极驱动电路,耦接至该显示面板的该逆偏控制线,其中该栅极驱动电路在该恢复期间导通该第二开关;以及

源极驱动电路,耦接至该显示面板的该数据线,其中该源极驱动电路在该恢复期间供应该数据电压或负压至该数据线。

11. 一种显示面板的操作方法,所述显示面板包括一像素电路与共同电压线,所述像素电路包括有机发光二极管,所述有机发光二极管的阴极耦接至该共同电压线,其特征在于,所述操作方法包括:

在正常操作期间供应共同电压至该共同电压线;以及

在恢复期间供应高于该共同电压的逆偏电压至该共同电压线,以逆偏该有机发光二极管。

12. 如权利要求11所述的操作方法,其特征在于,所述逆偏电压为该显示面板的电源电压,该共同电压为该显示面板的接地电压。

13. 如权利要求11所述的操作方法,其特征在于,所述显示面板还包括初始化电压线,所述像素电路还包括开关,所述开关的第一端耦接至该初始化电压线,所述开关的第二端耦接至该有机发光二极管的阳极,所述操作方法还包括:

在该恢复期间导通该开关;以及

在该恢复期间供应低于该逆偏电压的电压至该初始化电压线,以逆偏该有机发光二极管。

14. 如权利要求11所述的操作方法,其特征在于,所述显示面板还包括数据线,所述像素电路还包括开关,所述开关的第一端耦接至该数据线,所述开关的第二端耦接至该有机发光二极管的阳极,所述操作方法还包括:

在该恢复期间导通该开关;以及

在该恢复期间供应数据电压或负压至该数据线,以逆偏该有机发光二极管,其中该数据电压与该负压低于该逆偏电压。

显示装置及其显示面板的操作方法

技术领域

[0001] 本发明涉及一种显示装置,且特别涉及一种显示面板的操作方法。

背景技术

[0002] 很多的显示装置配置了发光二极管(light-emitting diode,以下称LED)显示面板,例如有机发光二极管(organic LED,以下称OLED)显示面板。当OLED使用一段时间后,OLED会发生衰退(decay)的现象,造成显示的异常。

发明内容

[0003] 本发明提供一种显示装置及其显示面板的操作方法,以抑制或改善像素电路的有机发光二极管的衰退现象。

[0004] 本发明的实施例提供一种显示装置。所述显示装置包括显示面板以及电压供应电路。显示面板包括像素电路与共同电压线。像素电路包括有机发光二极管,其中有机发光二极管的阴极耦接至共同电压线。电压供应电路耦接至显示面板的共同电压线。电压供应电路在正常操作期间供应共同电压至共同电压线。电压供应电路在恢复期间供应高于共同电压的逆偏电压至共同电压线,以逆偏有机发光二极管。

[0005] 本发明的实施例提供一种显示面板的操作方法。所述显示面板包括像素电路与共同电压线。所述像素电路包括有机发光二极管,其中所述有机发光二极管的阴极耦接至共同电压线。所述操作方法包括:在正常操作期间供应共同电压至共同电压线;以及在恢复期间供应高于共同电压的逆偏电压至共同电压线,以逆偏有机发光二极管。

[0006] 基于上述,本发明诸实施例所述显示装置及其显示面板的操作方法可以在恢复期间对像素电路的有机发光二极管施加逆偏电压。在逆偏有机发光二极管一段时间后,有机发光二极管的光电特性可以被相当程度的恢复。因此,所述显示装置及其显示面板的操作方法可以抑制或改善像素电路的有机发光二极管的衰退现象。

[0007] 为让本发明的上述特征和优点能更明显易懂,下文特举实施例,并配合附图作详细说明如下。

附图说明

[0008] 图1是依照本发明的一实施例的一种显示装置的电路方块(circuit block)示意图。

[0009] 图2是依照本发明的一实施例的一种像素电路的电路方块示意图。

[0010] 图3是依照本发明的另一实施例的一种像素电路的电路方块示意图。

[0011] 图4是依照本发明的一实施例说明图3所示像素电路的控制信号在正常操作期间的时序示意图。

[0012] 图5是依照本发明的一实施例说明图3所示像素电路的控制信号在恢复期间的时序示意图。

[0013] 图6是依照本发明的另一实施例说明图3所示像素电路的控制信号在恢复期间中的时序示意图。

[0014] 图7是依照本发明的又一实施例说明图3所示像素电路的控制信号在恢复期间中的时序示意图。

[0015] 图8是依照本发明的又一实施例的一种像素电路的电路方块示意图。

[0016] 图9是依照本发明的一实施例说明图8所示像素电路的控制信号在恢复期间中的时序示意图。

[0017] 图10是依照本发明的另一实施例说明图8所示像素电路的控制信号在恢复期间中的时序示意图。

[0018] 图11是依照本发明的又一实施例说明图8所示像素电路的控制信号在恢复期间中的时序示意图。

[0019] 图12是依照本发明的再一实施例的一种像素电路的电路方块示意图。

[0020] 图13是依照本发明的一实施例说明图12所示像素电路的控制信号在恢复期间中的时序示意图。

[0021] **【符号说明】**

[0022] 100:显示装置

[0023] 110:显示面板

[0024] 120:电压供应电路

[0025] 130:栅极驱动电路

[0026] 140:源极驱动电路

[0027] 200:像素电路

[0028] 210:晶体管

[0029] 220:有机发光二极管 (OLED)

[0030] 230:存储电容

[0031] 240:开关

[0032] 300:像素电路

[0033] 310:LED

[0034] 320:晶体管

[0035] 330:存储电容

[0036] 341:第一开关

[0037] 342:第二开关

[0038] 343:第三开关

[0039] 344:第四开关

[0040] 345:第五开关

[0041] 346:第六开关

[0042] 800:像素电路

[0043] 810:LED

[0044] 820:晶体管

[0045] 830:存储电容

- [0046] 841:第一开关
- [0047] 842:第二开关
- [0048] 843:第三开关
- [0049] 850:保持电容
- [0050] 1200:像素电路
- [0051] 1210:LED
- [0052] 1220:晶体管
- [0053] 1230:存储电容
- [0054] 1241:第一开关
- [0055] 1242:第二开关
- [0056] DATA:数据线
- [0057] ELVDD:电源电压线
- [0058] ELVSS:共同电压线
- [0059] EMIT:发光控制线
- [0060] FP:帧时长
- [0061] REV:逆偏控制线
- [0062] RP:恢复期间
- [0063] S1:第一扫描线
- [0064] S2:第二扫描线
- [0065] SCAN:扫描线
- [0066] T1:初始化期间
- [0067] T2:补偿期间
- [0068] T3:发光期间
- [0069] VREF:初始化电压线

具体实施方式

[0070] 在本申请说明书全文(包括权利要求书)中所使用的“耦接(或连接)”一词可指任何直接或间接的连接手段。举例而言,若文中描述第一装置耦接(或连接)于第二装置,则应该被解释成该第一装置可以直接连接于该第二装置,或者该第一装置可以通过其他装置或某种连接手段而间接地连接至该第二装置。另外,凡可能之处,在图式及实施方式中使用相同标号的元件/构件/步骤代表相同或类似部分。不同实施例中使用相同标号或使用相同用语的元件/构件/步骤可以相互参照相关说明。

[0071] 图1是依照本发明的一实施例的一种显示装置100的电路方块(circuit block)示意图。图1所示显示装置100包括显示面板110、电压供应电路120、栅极驱动电路130以及源极驱动电路140。显示面板110包括多个像素电路(未绘示于图1)。栅极驱动电路130连接至显示面板110的控制线(未绘示于图1,例如扫描线),以便扫描这些像素电路。源极驱动电路140连接至显示面板110的数据线(未绘示于图1),以便将数据电压输入这些像素电路中。所述像素电路的实现方式可以依照设计需求来决定。举例来说,显示面板110的所述像素电路可以参照图2所示像素电路200、图3所示像素电路300、图8所示像素电路800或图12所示像

素电路1200的相关说明。

[0072] 显示面板110的这些像素电路的每一个包括有机发光二极管(organic light-emitting diode,简称OLED,未绘示于图1)。OLED的阴极耦接至显示面板110的共同电极(或共同电压线,未绘示于图1)。电压供应电路120耦接至显示面板110的共同电压线。电压供应电路120在正常操作期间供应共同电压至显示面板110的共同电压线。本实施例并不限制显示面板110在正常操作期间的操作细节。举例来说,显示面板110在正常操作期间的操作可以是已知的驱动操作或是其他驱动操作。

[0073] 电压供应电路120在恢复期间供应高于共同电压的逆偏电压至显示面板110的共同电压线,以逆偏像素电路的OLED。上述共同电压的电平与上述逆偏电压的电平可以依照设计需求来决定。举例来说,在一些实施例中,上述逆偏电压可以是显示面板110的电源电压,而上述共同电压可以是显示面板110的接地电压。本实施例并不限制电压供应电路120的实现方式。举例来说,在一些实施例中,电压供应电路120可以包含已知的稳压器或是其他功率转换电路/元件。不同的稳压器可以提供不同的电压电平。藉由切换机制,电压供应电路120可以选择性地将不同的电压电平(例如所述共同电压或所述逆偏电压)供应至显示面板110的共同电压线。

[0074] 显示面板110的操作方法包括下述步骤。在正常驱动步骤中,电压供应电路120可以在正常操作期间供应共同电压(低电压)至显示面板110的共同电压线。易言之,OLED的阴极可以在正常操作期间经由显示面板110的共同电极接收到共同电压(低电压)。在恢复步骤中,电压供应电路120可以在恢复期间供应逆偏电压(高电压)至显示面板110的共同电压线。OLED的阴极可以在恢复期间经由显示面板110的共同电极接收到逆偏电压(高电压),因此OLED可以被逆偏。

[0075] 依照设计需求,所述恢复期间可以被安排在显示装置的操作过程的任何时间带。举例来说,在一些实施例中,所述恢复期间可以被安排在两个帧(frame)之间的垂直消隐期间(vertical blanking period)中。在另一些实施例中,所述恢复期间可以被安排在显示装置100的上电(power on)初始化期间或是掉电(power off)处理期间中。显示装置100可以在恢复期间对像素电路的OLED施加逆偏电压。在OLED被逆偏一段时间后,OLED的光电特性可以被相当程度的恢复。因此,显示装置100及其显示面板的操作方法可以抑制(或改善)像素电路的OLED的衰退现象。

[0076] 图2是依照本发明的一实施例的一种像素电路200的电路方块示意图。图2所示像素电路200包括晶体管210、OLED 220、存储电容230以及开关240。晶体管210的第一端(例如源极)耦接至显示面板110的电源电压线ELVDD。晶体管210的第二端(例如漏极)耦接至OLED 220的阳极。OLED 220的阴极耦接至显示面板110的共同电压线ELVSS。在正常操作期间中,电压供应电路120可以供应显示面板110的电源电压至电源电压线ELVDD,以及供应显示面板110的共同电压(例如接地电压或其他参考电压)至共同电压线ELVSS。所述电源电压高于所述共同电压。电源电压线ELVDD将所述电源电压传输给像素电路200,而共同电压线ELVSS可以将所述共同电压传输给像素电路200。

[0077] 存储电容230的第一端耦接至显示面板110的电源电压线ELVDD。存储电容230的第二端耦接至晶体管210的控制端(例如栅极)。开关240的第一端耦接至显示面板110的数据线DATA。开关240的第二端耦接至晶体管210的控制端。开关240的控制端耦接至显示面板

110的扫描线SCAN。栅极驱动电路130可以经由扫描线SCAN控制开关240。在正常操作期间中,当开关240为导通(turn on)时,源极驱动电路140可以将数据电压经由数据线DATA存入存储电容230。此数据电压可以决定流经晶体管210的电流,进而决定OLED 220的亮度。

[0078] 在恢复期间中,电压供应电路120供应逆偏电压(逆偏电压高于所述共同电压)至显示面板110的共同电压线ELVSS,以及电压供应电路120可以供应一个低电压(例如负电压或是其他低于所述逆偏电压的电压)至电源电压线ELVDD,以便逆偏OLED 220。栅极驱动电路130可以在此恢复期间导通开关240,而源极驱动电路140可以在此恢复期间供应数据电压至晶体管210的控制端以导通晶体管210。当晶体管210导通时,电源电压线ELVDD的低电压与共同电压线ELVSS的逆偏电压(高电压)可以逆偏OLED 220。在OLED 220被逆偏一段时间后,OLED 220的光电特性可以被相当程度的恢复。

[0079] 图3是依照本发明的另一实施例的一种像素电路300的电路方块示意图。图3所示像素电路300包括OLED 310、晶体管320、存储电容330、第一开关341、第二开关342、第三开关343、第四开关344、第五开关345以及第六开关346。第一开关341的第一端耦接至电源电压线ELVDD。第一开关341的控制端耦接至发光控制线EMIT。晶体管320的第一端(例如源极)耦接至第一开关341的第二端。存储电容330的第一端耦接至电源电压线ELVDD。存储电容330的第二端耦接至晶体管320的控制端(例如栅极)。第二开关342的第一端耦接至数据线DATA。第二开关342的控制端耦接至第二扫描线S2。第二开关342的第二端耦接至晶体管320的第一端。

[0080] 第三开关343的第一端耦接至晶体管320的控制端。第三开关343的第二端耦接至晶体管320的第二端(例如漏极)。第三开关343的控制端耦接至第二扫描线S2。第四开关344的第一端耦接至初始化电压线VREF。第四开关344的第二端耦接至晶体管320的控制端。第四开关344的控制端耦接至第一扫描线S1。第五开关345的控制端耦接至发光控制线EMIT。第五开关345的第一端耦接至晶体管320的第二端。第五开关345的第二端耦接至OLED 310的阳极。OLED 310的阴极耦接至共同电压线ELVSS。第六开关346的第一端耦接至初始化电压线VREF。第六开关346的第二端耦接至OLED 310的阳极。第六开关346的控制端耦接至第一扫描线S1。

[0081] 在正常操作期间中,电压供应电路120可以供应显示面板110的电源电压至电源电压线ELVDD,供应初始化电压至初始化电压线VREF,以及供应显示面板110的共同电压(例如接地电压或其他参考电压)至共同电压线ELVSS。其中,所述电源电压高于所述共同电压,以及所述初始化电压亦高于所述共同电压。所述初始化电压与所述共同电压之间的压差小于OLED 310的阈电压(threshold voltage),因此当第六开关346导通时OLED 310并不会被点亮。

[0082] 图4是依照本发明的一实施例说明图3所示像素电路300的控制信号在正常操作期间中的时序示意图。在正常操作期间中,像素电路300的驱动操作可以分为初始化期间(initial period)T1、补偿期间(compensation period)T2与发光期间(emission period)T3。请参照图1、图3与图4。源极驱动电路140耦接至显示面板110的数据线DATA。栅极驱动电路130耦接至显示面板110的第一扫描线S1、第二扫描线S2与发光控制线EMIT。

[0083] 在初始化期间T1中,第一扫描线S1的电压为低电平,而第二扫描线S2与发光控制线EMIT的电压为高电平。因此,第四开关344与第六开关346为导通,而第一开关341、第二开

关342、第三开关343与第五开关345为截止(turn off)。此时,初始化电压线VREF的初始化电压可以对OLED 310进行预充电,以及重置存储电容330的电压。

[0084] 在补偿期间T2中,第二扫描线S2的电压为低电平,而第一扫描线S1与发光控制线EMIT的电压为高电平。因此,第二开关342与第三开关343为导通,而第一开关341、第四开关344、第五开关345与第六开关346为截止。此时,数据线DATA的数据电压可以经由第二开关342、晶体管320与第三开关343而被存入存储电容330。

[0085] 在发光期间T3中,发光控制线EMIT的电压为低电平,而第一扫描线S1与第二扫描线S2的电压为高电平。因此,第一开关341与第五开关345为导通,而第二开关342、第三开关343、第四开关344与第六开关346为截止。此时,存储电容330的数据电压可以决定流经晶体管320的电流,进而决定OLED 310的亮度。

[0086] 请参照图3。在恢复期间中,电压供应电路120可以供应逆偏电压(逆偏电压高于所述共同电压)至显示面板110的共同电压线ELVSS,以及电压供应电路120可以供应一个低电压(例如负电压或是其他低于所述逆偏电压的电压)至初始化电压线VREF,以便逆偏OLED 310。栅极驱动电路在此恢复期间中可以导通第六开关346。数据线DATA的电压在恢复期间中可以是浮接(floating)状态。当第六开关346导通时,初始化电压线VREF的低电压与共同电压线ELVSS的逆偏电压(高电压)可以逆偏OLED 310。在OLED310被逆偏一段时间后,OLED 310的光电特性可以被相当程度的恢复。

[0087] 图5是依照本发明的一实施例说明图3所示像素电路300的控制信号在恢复期间RP中的时序示意图。请参照图3与图5。在恢复期间RP中,发光控制线EMIT的电压被保持为高电平,亦即第一开关341与第五开关345被保持为截止。在图5所示范例中,恢复期间RP的时长为多个帧时长FP。在图5所示每一个帧时长FP中,第一扫描线S1与第二扫描线S2的电压具有一个负脉冲(pulse)。当第一扫描线S1与第二扫描线S2的电压为低电压时,第二开关342、第三开关343、第四开关344与第六开关346为导通。当第六开关346为导通时,初始化电压线VREF的低电压与共同电压线ELVSS的逆偏电压(高电压)可以逆偏OLED 310。在OLED 310被逆偏一段时间后,OLED 310的光电特性可以被相当程度的恢复。

[0088] 图6是依照本发明的另一实施例说明图3所示像素电路300的控制信号在恢复期间RP中的时序示意图。请参照图3与图6。在恢复期间RP中,发光控制线EMIT的电压被保持为高电平,亦即第一开关341与第五开关345被保持为截止。在图6所示范例中,恢复期间RP的时长为多个帧时长FP。在图6所示每一个帧时长FP中,第一扫描线S1与第二扫描线S2的电压具有多个负脉冲。当第一扫描线S1与第二扫描线S2的电压为低电压时,第二开关342、第三开关343、第四开关344与第六开关346为导通。当第六开关346为导通时,初始化电压线VREF的低电压与共同电压线ELVSS的逆偏电压(高电压)可以逆偏OLED 310。在OLED 310被逆偏一段时间后,OLED 310的光电特性可以被相当程度的恢复。

[0089] 图7是依照本发明的又一实施例说明图3所示像素电路300的控制信号在恢复期间RP中的时序示意图。请参照图3与图7。在恢复期间RP中,发光控制线EMIT的电压被保持为高电平,而第一扫描线S1与第二扫描线S2的电压被保持为低电平。因此,在恢复期间RP中,第一开关341与第五开关345被保持为截止,而第二开关342、第三开关343、第四开关344与第六开关346被保持为导通。当第六开关346为导通时,初始化电压线VREF的低电压与共同电压线ELVSS的逆偏电压(高电压)可以逆偏OLED 310。在OLED 310被逆偏一段时间后,OLED

310的光电特性可以被相当程度的恢复。

[0090] 图8是依照本发明的又一实施例的一种像素电路800的电路方块示意图。源极驱动电路140可以耦接至显示面板110的数据线DATA。栅极驱动电路130可以耦接至显示面板110的第一扫描线S1、第二扫描线S2与发光控制线EMIT。图8所示像素电路800包括OLED 810、晶体管820、存储电容830、第一开关841、第二开关842、第三开关843以及保持电容850。第一开关841的第一端耦接至电源电压线ELVDD。第一开关841的控制端耦接至发光控制线EMIT。晶体管820的第一端(例如漏极)耦接至第一开关841的第二端。晶体管820的第二端(例如源极)耦接至OLED 810的阳极。OLED 810的阴极耦接至共同电压线ELVSS。

[0091] 存储电容830的第一端耦接至晶体管820的控制端(例如栅极)。存储电容830的第二端耦接至晶体管820的第二端。第二开关842的第一端耦接至数据线DATA。第二开关842的控制端耦接至第二扫描线S2。第二开关842的第二端耦接至晶体管820的控制端。第三开关843的第一端耦接至初始化电压线VREF。第三开关843的第二端耦接至OLED 810的阳极。第三开关843的控制端耦接至第一扫描线S1。保持电容850的第一端耦接至电源电压线ELVDD。保持电容850的第二端耦接至第三开关843的第二端。

[0092] 在正常操作期间中,电压供应电路120可以供应显示面板110的电源电压至电源电压线ELVDD,供应初始化电压至初始化电压线VREF,以及供应显示面板110的共同电压(例如接地电压或其他参考电压)至共同电压线ELVSS。其中,所述电源电压高于所述共同电压,以及所述初始化电压亦高于所述共同电压。所述初始化电压与所述共同电压之间的压差小于OLED 810的阈值电压,因此当第三开关843导通时OLED 810并不会被点亮。第一扫描线S1、第二扫描线S2与发光控制线EMIT在正常操作期间中的驱动操作可以参考图3所示第一扫描线S1、第二扫描线S2与发光控制线EMIT的相关说明来类推。

[0093] 在恢复期间中,电压供应电路120可以供应逆偏电压(逆偏电压高于所述共同电压)至显示面板110的共同电压线ELVSS,以及电压供应电路120可以供应一个低电压(例如负电压或是其他低于所述逆偏电压的电压)至初始化电压线VREF,以便逆偏OLED 810。栅极驱动电路130在此恢复期间中可以导通第三开关843。数据线DATA的电压在恢复期间中可以是被保持在任何一个固定电压。当第三开关843导通时,初始化电压线VREF的低电压与共同电压线ELVSS的逆偏电压(高电压)可以逆偏OLED 810。在OLED 810被逆偏一段时间后,OLED 810的光电特性可以被相当程度的恢复。

[0094] 图9是依照本发明的一实施例说明图8所示像素电路800的控制信号在恢复期间RP中的时序示意图。请参照图8与图9。在恢复期间RP中,发光控制线EMIT的电压被保持为低电平,亦即第一开关841被保持为截止。在图9所示范例中,恢复期间RP的时长为多个帧时长FP。在图9所示每一个帧时长FP中,第一扫描线S1与第二扫描线S2的电压具有一个正脉冲。当第一扫描线S1与第二扫描线S2的电压为高电压时,第二开关842与第三开关843为导通。当第三开关843为导通时,初始化电压线VREF的低电压与共同电压线ELVSS的逆偏电压(高电压)可以逆偏OLED 810。

[0095] 图10是依照本发明的另一实施例说明图8所示像素电路800的控制信号在恢复期间RP中的时序示意图。请参照图8与图10。在恢复期间RP中,发光控制线EMIT的电压被保持为低电平,亦即第一开关841被保持为截止。在图10所示范例中,恢复期间RP的时长为多个帧时长FP。在图10所示每一个帧时长FP中,第一扫描线S1与第二扫描线S2的电压具有多个

正脉冲。当第一扫描线S1与第二扫描线S2的电压为高电压时，第二开关842与第三开关843为导通。当第三开关843为导通时，初始化电压线VREF的低电压与共同电压线ELVSS的逆偏电压(高电压)可以逆偏OLED 810。

[0096] 图11是依照本发明的又一实施例说明图8所示像素电路800的控制信号在恢复期间RP中的时序示意图。请参照图8与图11。在恢复期间RP中，发光控制线EMIT的电压被保持为低电平，而第一扫描线S1与第二扫描线S2的电压被保持为高电平。因此，在恢复期间RP中，第一开关341被保持为截止，而第二开关842与第三开关843被保持为导通。当第三开关843为导通时，初始化电压线VREF的低电压与共同电压线ELVSS的逆偏电压(高电压)可以逆偏OLED 810。

[0097] 图12是依照本发明的再一实施例的一种像素电路1200的电路方块示意图。源极驱动电路140可以耦接至显示面板110的数据线DATA。栅极驱动电路130可以耦接至显示面板110的扫描线SCAN与逆偏控制线REV。图12所示像素电路1200包括OLED 1210、晶体管1220、存储电容1230、第一开关1241以及第二开关1242。晶体管1220的第一端(例如源极)耦接至电源电压线ELVDD。晶体管1220的第二端(例如漏极)耦接至OLED 1210的阳极。OLED 1210的阴极耦接至共同电压线ELVSS。存储电容1230耦接至晶体管1220的控制端(例如栅极)。第一开关1241的第一端耦接至数据线DATA。第一开关1241的第二端耦接至晶体管1220的控制端。第一开关1241的控制端耦接至扫描线SCAN。第二开关1242的第一端耦接至数据线DATA。第二开关1242的第二端耦接至OLED 1210的阳极。第二开关1242的控制端耦接至逆偏控制线REV。

[0098] 在正常操作期间中，电压供应电路120可以供应显示面板110的电源电压至电源电压线ELVDD，以及供应显示面板110的共同电压(例如接地电压或其他参考电压)至共同电压线ELVSS。其中，所述电源电压高于所述共同电压。逆偏控制线REV的电压在正常操作期间中被保持为高电压，亦即第二开关1242被保持为截止。图12所示像素电路1200在正常操作期间中的驱动操作可以参考图2所示像素电路200的相关说明来类推，故不再赘述。

[0099] 在恢复期间中，电压供应电路120可以供应逆偏电压(逆偏电压高于所述共同电压)至显示面板110的共同电压线ELVSS。此外，此逆偏电压高于至数据线DATA的数据电压，以便于逆偏OLED 1210。栅极驱动电路130在此恢复期间中可以导通第二开关1242。源极驱动电路140在恢复期间中供应数据电压(或负压)至数据线DATA。当第二开关1242导通时，数据线DATA的数据电压(或负压)与共同电压线ELVSS的逆偏电压(高电压)可以逆偏OLED 1210。在OLED 1210被逆偏一段时间后，OLED 1210的光电特性可以被相当程度的恢复。

[0100] 图13是依照本发明的一实施例说明图12所示像素电路1200的控制信号在恢复期间RP中的时序示意图。请参照图12与图13。在恢复期间RP中，扫描线SCAN的电压被保持为高电平，亦即第一开关1241被保持为截止。在图13所示范例中，恢复期间RP的时长为多个帧时长FP。在图13所示每一个帧时长FP中，逆偏控制线REV的电压具有一个负脉冲。在其他实施例中，逆偏控制线REV的电压具有多个负脉冲，或逆偏控制线REV的电压被保持为低电平。当逆偏控制线REV的电压为低电压时，第二开关1242为导通。当第二开关1242为导通时，数据线DATA的数据电压(或负压)与共同电压线ELVSS的逆偏电压(高电压)可以逆偏OLED 1210。

[0101] 综上所述，本发明诸实施例所述显示装置100及其显示面板110的操作方法可以在恢复期间对像素电路的OLED施加逆偏电压。在OLED被逆偏一段时间后，OLED的光电特性可

以被相当程度的恢复。因此,所述显示装置100及其显示面板110的操作方法可以抑制或改善像素电路的OLED的衰退现象。

[0102] 虽然本发明已以实施例公开如上,然其并非用以限定本发明,本领域技术人员在不脱离本发明的精神和范围内,当可作些许的更动与润饰,故本发明的保护范围当视所附权利要求书界定范围为准。

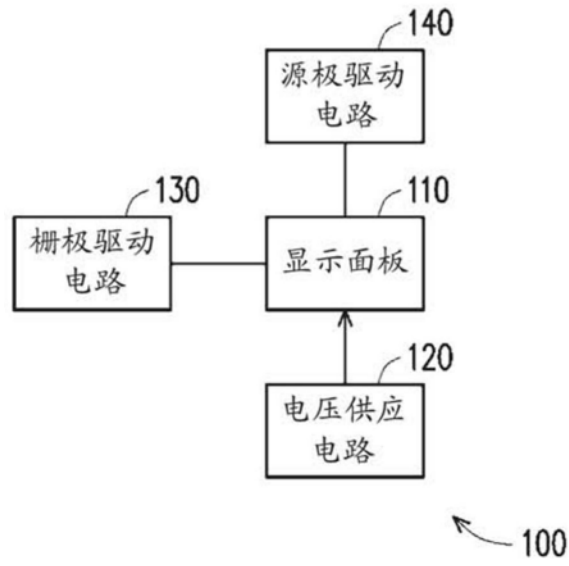


图1

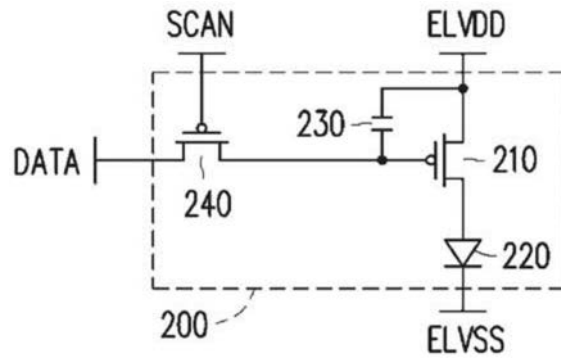


图2

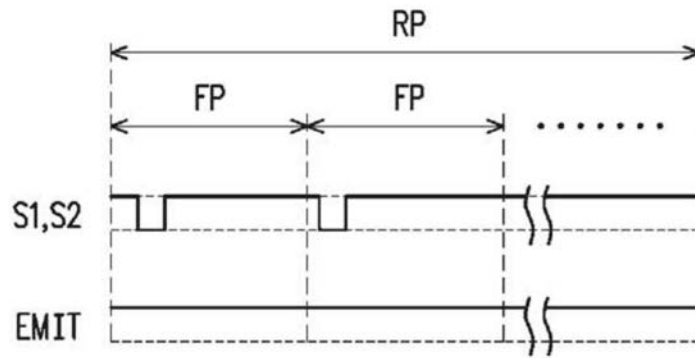


图5

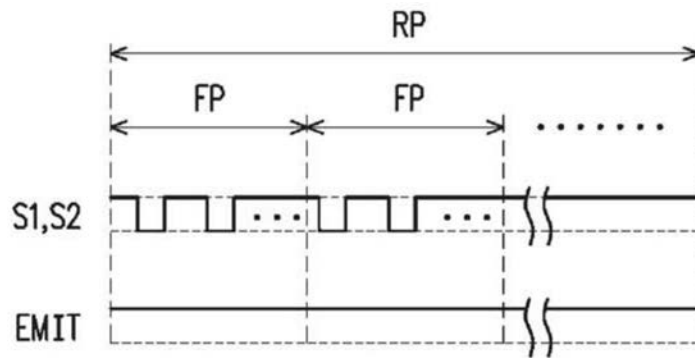


图6

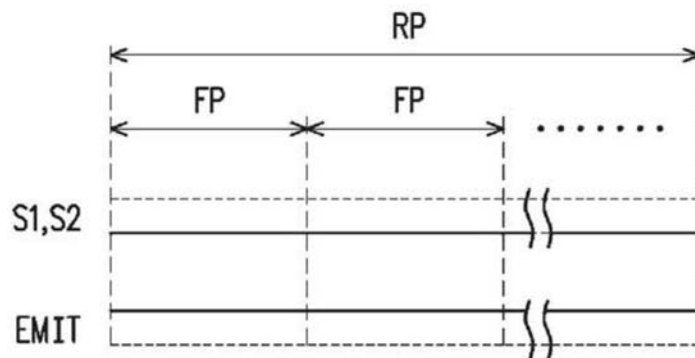


图7

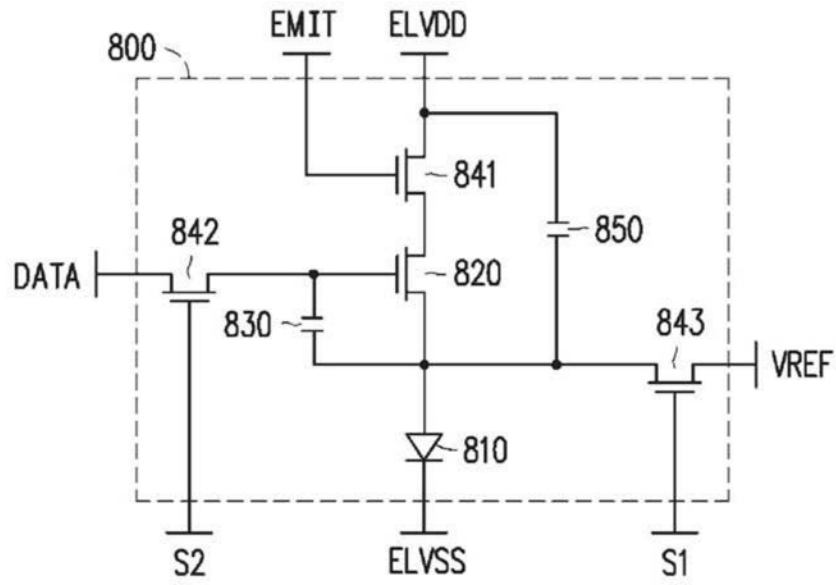


图8

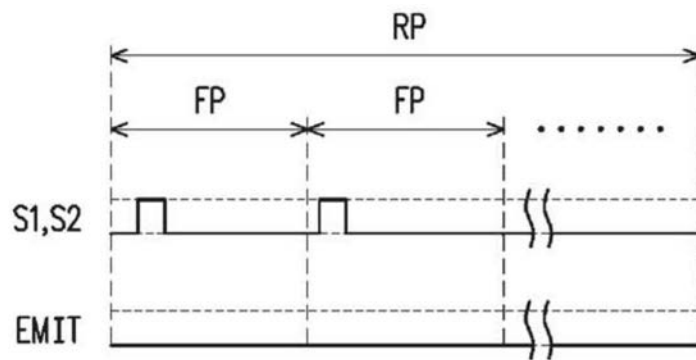


图9

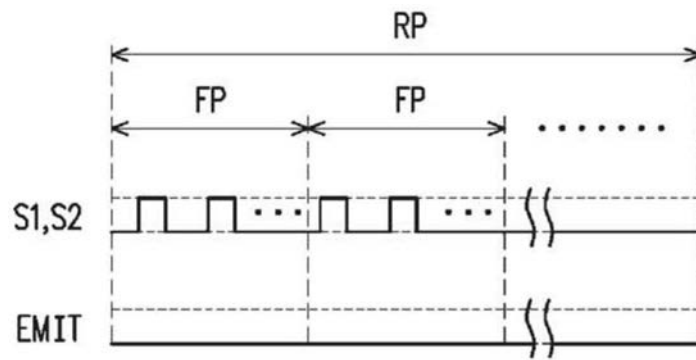


图10

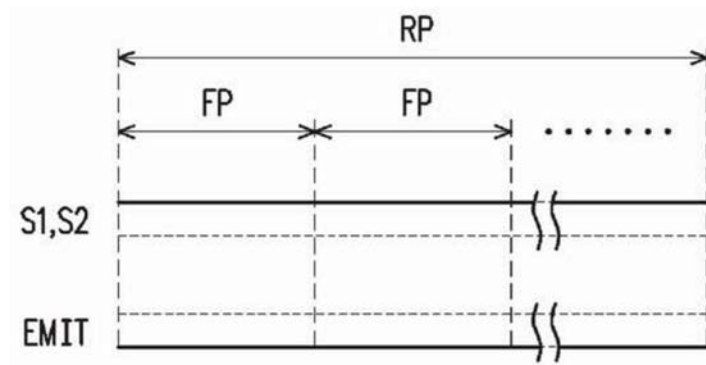


图11

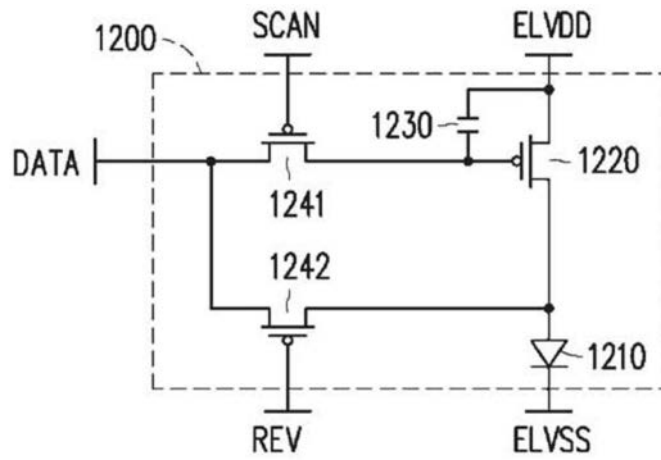


图12

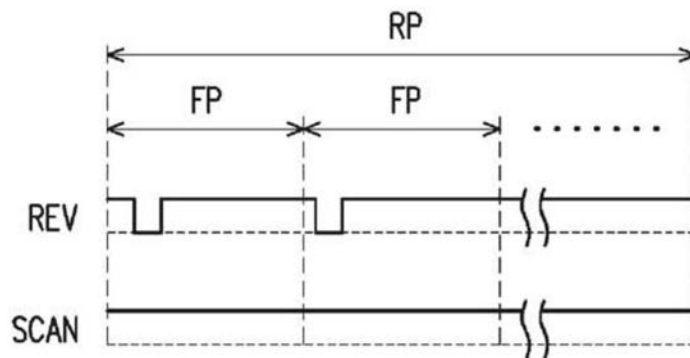


图13

专利名称(译)	显示装置及其显示面板的操作方法		
公开(公告)号	CN111091781A	公开(公告)日	2020-05-01
申请号	CN201811494865.2	申请日	2018-12-07
[标]申请(专利权)人(译)	联咏科技股份有限公司		
申请(专利权)人(译)	联咏科技股份有限公司		
当前申请(专利权)人(译)	联咏科技股份有限公司		
[标]发明人	陈泽源 陈建宇		
发明人	陈泽源 宋荣轩 陈建宇		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3233 G09G2300/0814 G09G2300/0819 G09G2320/045 G09G3/3258 G09G2310/0264 H01L51/5206 H01L51/5221		
优先权	16/167537 2018-10-23 US		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开一种显示装置及其显示面板的操作方法。所述显示装置包括显示面板以及电压供应电路。显示面板包括像素电路与共同电压线。像素电路包括有机发光二极管，其中有有机发光二极管的阴极耦接至共同电压线。电压供应电路耦接至显示面板的共同电压线。电压供应电路在正常操作期间供应共同电压至共同电压线。电压供应电路在恢复期间供应高于共同电压的逆偏电压至共同电压线，以逆偏有机发光二极管。

