



(12)发明专利申请

(10)申请公布号 CN 110473978 A

(43)申请公布日 2019. 11. 19

(21)申请号 201910388347.0

(22)申请日 2019.05.10

(30)优先权数据

10-2018-0053725 2018.05.10 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道龙仁市

(72)发明人 郑胤谟 李卓泳 尹柱善

(74)专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 张晓 刘灿强

(51)Int.Cl.

H01L 51/52(2006.01)

H01L 27/32(2006.01)

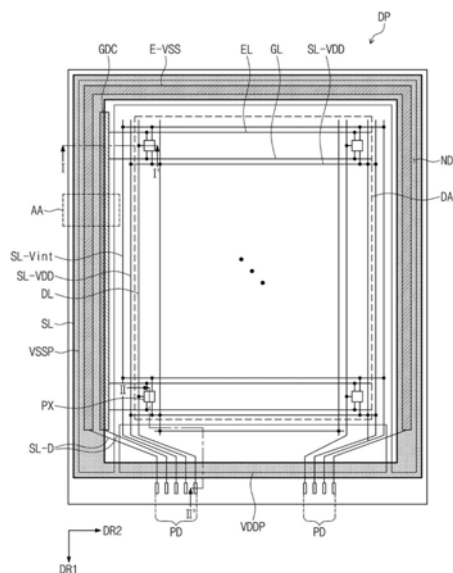
权利要求书3页 说明书14页 附图10页

(54)发明名称

有机发光显示设备

(57)摘要

提供一种有机发光显示设备。所述有机发光显示设备包括基体层、电路元件层、显示元件层、封装层和密封构件。电路元件层包括位于基体层上的电源线以及位于电源线上并且连接到电源线的辅助电源图案。显示元件层包括顺序地堆叠在电路元件层上的第一电极、发光层和第二电极。第二电极电连接到辅助电源图案。当在平面图中观看时,密封构件位于电路元件层与封装层之间以与辅助电源图案叠置。



1. 一种有机发光显示设备,所述有机发光显示设备包括:
基基层,包括显示区域和与所述显示区域相邻的非显示区域;
电路元件层,包括位于所述基基层上以接收共电压的电源线和位于所述电源线上的辅助电源图案,所述辅助电源图案与所述电源线叠置并且连接到所述电源线;
显示元件层,包括位于所述电路元件层上的第一电极、位于所述第一电极上的发光层以及位于所述发光层上并且电连接到所述辅助电源图案的第二电极;
封装层,位于所述显示元件层上;以及
密封构件,位于所述电路元件层与所述封装层之间,并且当在平面图中观看时,定位在所述非显示区域中以与所述辅助电源图案叠置。
2. 根据权利要求1所述的有机发光显示设备,其中,所述辅助电源图案接触所述密封构件。
3. 根据权利要求1所述的有机发光显示设备,其中,所述显示元件层还包括位于所述非显示区域中的辅助图案,所述辅助图案定位在与所述第一电极相同的层上并且连接到所述辅助电源图案。
4. 根据权利要求3所述的有机发光显示设备,其中,所述电路元件层还包括:
第一中间绝缘层,位于所述电源线与所述辅助电源图案之间,并且包括所述电源线穿过其连接到所述辅助电源图案的接触孔;以及
第二中间绝缘层,位于所述辅助电源图案与所述辅助图案之间,并且包括所述辅助电源图案穿过其连接到所述辅助图案的接触孔,所述显示元件层还包括位于所述辅助图案与所述第二电极之间的像素限定层,所述像素限定层包括所述辅助图案穿过其连接到所述第二电极的接触孔并且包括其中定位有所述发光层的开口。
5. 根据权利要求1所述的有机发光显示设备,其中,所述电路元件层还包括:
开关晶体管,包括用于接收扫描信号的控制电极、接收数据信号的输入电极以及输出电极;
驱动晶体管,包括连接到所述开关晶体管的所述输出电极的输入电极;以及
发光控制晶体管,包括用于接收发光信号的控制电极,并且连接在电压线与所述驱动晶体管之间或者位于所述驱动晶体管与所述第一电极之间。
6. 根据权利要求5所述的有机发光显示设备,其中,所述电路元件层还包括:
发光线驱动电路,向所述发光控制晶体管施加所述发光信号;以及
栅极驱动电路,向所述开关晶体管施加所述扫描信号,当在平面图中观看时,所述发光线驱动电路比所述栅极驱动电路距所述显示区域远。
7. 根据权利要求6所述的有机发光显示设备,其中,所述辅助电源图案与所述发光线驱动电路叠置。
8. 根据权利要求1所述的有机发光显示设备,其中,所述辅助电源图案包括具有比所述电源线的熔点高的熔点的材料。
9. 根据权利要求1所述的有机发光显示设备,其中,所述电路元件层还包括:
电压线,接收比所述共电压大的源电压;以及
辅助电压图案,位于所述电压线上方并且连接到所述电压线。
10. 根据权利要求9所述的有机发光显示设备,其中,所述辅助电压图案位于与所述辅

助电源图案相同的层上并且与所述密封构件叠置。

11. 根据权利要求9所述的有机发光显示设备, 其中, 所述辅助电压图案接触所述密封构件。

12. 根据权利要求9所述的有机发光显示设备, 其中, 所述电路元件层还包括位于所述非显示区域中的垫部分, 并且当在平面图中观看时, 所述辅助电压图案位于所述垫部分与所述显示区域之间。

13. 根据权利要求12所述的有机发光显示设备, 其中, 所述电路元件层还包括:

数据线; 以及

解多路复用器, 连接在所述垫部分与所述数据线之间, 并且当在平面图中观看时, 所述辅助电压图案覆盖所述解多路复用器。

14. 根据权利要求12所述的有机发光显示设备, 其中, 所述电路元件层还包括位于所述非显示区域中的抗静电图案, 并且当在平面图中观看时, 所述辅助电压图案覆盖所述抗静电图案。

15. 根据权利要求1所述的有机发光显示设备, 其中, 所述电路元件层还包括位于所述辅助电源图案下方的绝缘层, 所述辅助电源图案包括穿过所述辅助电源图案的孔, 并且所述密封构件穿过所述孔接触所述绝缘层或所述基体层。

16. 一种有机发光显示设备, 所述有机发光显示设备包括:

基体层;

电源线, 位于所述基体层上以接收共电压;

电压供应线, 位于所述基体层上以接收比所述共电压大的源电压;

辅助电源图案, 位于所述电源线上, 与所述电源线叠置, 并且连接到所述电源线;

辅助电压图案, 位于所述电压供应线上方, 与所述电压供应线叠置, 并且连接到所述电压供应线;

有机发光二极管, 位于所述辅助电源图案和所述辅助电压图案上方;

封装层, 位于所述有机发光二极管上; 以及

密封构件, 位于所述基体层与所述封装层之间以密封所述有机发光二极管, 并且与所述辅助电源图案和所述辅助电压图案叠置。

17. 根据权利要求16所述的有机发光显示设备, 其中, 所述辅助电源图案位于与所述辅助电压图案相同的层上。

18. 根据权利要求16所述的有机发光显示设备, 其中, 所述辅助电源图案和所述辅助电压图案中的每个包括具有比所述电源线和所述电压供应线中的每个的熔点高的熔点的材料。

19. 根据权利要求16所述的有机发光显示设备, 其中, 所述辅助电源图案和所述辅助电压图案中的每个接触所述密封构件。

20. 一种有机发光显示设备, 所述有机发光显示设备包括:

基体层;

晶体管, 位于所述基体层上并且包括控制电极、输入电极和输出电极;

有机发光二极管, 位于所述晶体管上方并且连接到所述晶体管;

电源线, 位于所述基体层上以接收恒定电压, 并且定位在与所述晶体管的所述控制电

极、所述输入电极和所述输出电极中的一个相同的层上；

辅助电源图案,位于所述电源线和所述晶体管上方,定位在所述有机发光二极管下方,并且连接到所述电源线;

封装层,位于所述有机发光二极管上;以及

密封构件,位于所述基体层与所述封装层之间以密封所述有机发光二极管,并且与所述辅助电源图案叠置。

有机发光显示设备

[0001] 本申请要求于2018年5月10日提交的第10-2018-0053725号韩国专利申请的优先权和权益,所述韩国专利申请的内容通过引用全部包含于此。

技术领域

[0002] 本公开的实施例的方面涉及一种有机发光显示设备。

背景技术

[0003] 近年来,由于有机发光显示设备具有诸如宽视角、优异对比度和快速响应速度的优点,有机发光显示设备已经用于各种显示设备中。

[0004] 有机发光显示设备包括有机发光二极管以发射光,有机发光二极管易受湿气和氧的影响。对于有机发光二极管,密封构件设置在有机发光显示设备的外部以密封有机发光二极管。

[0005] 密封构件可以通过将可固化材料放置在下基底与上基底之间并使可固化材料固化来形成;然而,在固化工艺期间,在密封构件周围的电路元件中会出现缺陷。

发明内容

[0006] 根据本公开的实施例的方面,有机发光显示设备能够减小显示面板的非显示区域。

[0007] 根据本公开的实施例的另一方面,有机发光显示设备能够防止或基本防止与密封构件叠置的电路元件在针对密封构件的固化工艺期间变得有缺陷。

[0008] 根据发明构思的一个或更多个实施例,有机发光显示设备包括基体层、电路元件层、显示元件层、封装层和密封构件。

[0009] 在一个或更多个实施例中,基体层包括显示区域和与显示区域相邻的非显示区域。

[0010] 在一个或更多个实施例中,电路元件层包括电源线和辅助电源图案。电源线位于基体层上以接收共电压。辅助电源图案位于电源线上,与电源线叠置,并且连接到电源线。

[0011] 在一个或更多个实施例中,显示元件层包括第一电极、发光层和第二电极。第一电极位于电路元件层上。发光层位于第一电极上。第二电极位于发光层上并且电连接到辅助电源图案。

[0012] 在一个或更多个实施例中,封装层位于显示元件层上。

[0013] 在一个或更多个实施例中,密封构件位于电路元件层与封装层之间,并且当在平面图中观看时,设置在非显示区域中以与辅助电源图案叠置。

[0014] 在一个或更多个实施例中,辅助电源图案接触密封构件。

[0015] 在一个或更多个实施例中,显示元件层还包括位于非显示区域中的辅助图案,辅助图案与第一电极定位在同一层上并且连接到辅助电源图案。

[0016] 在一个或更多个实施例中,电路元件层还包括第一中间绝缘层和第二中间绝缘

层。第一中间绝缘层位于电源线与辅助电源图案之间,并且包括电源线穿过其连接到辅助电源图案的接触孔。第二中间绝缘层位于辅助电源图案与辅助图案之间,并且包括辅助电源图案穿过其连接到辅助图案的接触孔。

[0017] 在一个或多个实施例中,显示元件层还包括位于辅助图案与第二电极之间的像素限定层,像素限定层包括辅助图案穿过其连接到第二电极的接触孔,以及其中定位有发光层的开口。

[0018] 在一个或多个实施例中,电路元件层还包括开关晶体管、驱动晶体管和发光控制晶体管。

[0019] 在一个或多个实施例中,开关晶体管包括用于接收扫描信号的控制电极、用于接收数据信号的输入电极以及输出电极。

[0020] 在一个或多个实施例中,驱动晶体管包括连接到开关晶体管的输出电极的输入电极。

[0021] 在一个或多个实施例中,发光控制晶体管包括用于接收发光信号的控制电极,并且连接在电压线与驱动晶体管之间或者驱动晶体管与第一电极之间。

[0022] 在一个或多个实施例中,电路元件层还包括发光线驱动电路和栅极驱动电路。发光线驱动电路向发光控制晶体管施加发光信号。栅极驱动电路向开关晶体管施加扫描信号。当在平面图中观看时,发光线驱动电路比栅极驱动电路距显示区域远。

[0023] 在一个或多个实施例中,辅助电源图案与发光线驱动电路叠置。

[0024] 在一个或多个实施例中,辅助电源图案包括具有比电源线的熔点高的熔点的材料。

[0025] 在一个或多个实施例中,电路元件层还包括接收比共电压大的源电压的电压线,以及位于电压线上方并且连接到电压线的辅助电压图案。

[0026] 在一个或多个实施例中,辅助电压图案位于与辅助电源图案相同的层上并且与密封构件叠置。

[0027] 在一个或多个实施例中,辅助电压图案接触密封构件。

[0028] 在一个或多个实施例中,电路元件层还包括位于非显示区域中的垫部分。当在平面图中观看时,辅助电压图案位于垫部分与显示区域之间。

[0029] 在一个或多个实施例中,电路元件层还包括数据线和解多路复用器。解多路复用器连接在垫部分与数据线之间。当在平面图中观看时,辅助电压图案覆盖解多路复用器。

[0030] 在一个或多个实施例中,电路元件层还包括位于非显示区域中的抗静电图案。当在平面图中观看时,辅助电压图案覆盖抗静电图案。

[0031] 在一个或多个实施例中,电路元件层还包括位于辅助电源图案下方的绝缘层。辅助电源图案包括穿过辅助电源图案限定的孔,密封构件穿过所述孔接触绝缘层或基体层。

[0032] 根据发明构思的一个或多个实施例,有机发光显示设备包括基体层、电源线、电压供应线、辅助电源图案、辅助电压图案、有机发光二极管、封装层和密封构件。

[0033] 在一个或多个实施例中,电源线位于基体层上以接收共电压。

[0034] 在一个或多个实施例中,电压供应线位于基体层上以接收比共电压大的源电压。

[0035] 在一个或多个实施例中,辅助电源图案位于电源线上,与电源线叠置,并且连接到电源线。

[0036] 在一个或多个实施例中,辅助电压图案位于电压供应线上方,与电压供应线叠置,并且连接到电压供应线。

[0037] 在一个或多个实施例中,有机发光二极管位于辅助电源图案和辅助电压图案上方。

[0038] 在一个或多个实施例中,封装层位于有机发光二极管上。

[0039] 在一个或多个实施例中,密封构件位于基体层与封装层之间以密封有机发光二极管,并且与辅助电源图案和辅助电压图案叠置。

[0040] 在一个或多个实施例中,辅助电源图案与辅助电压图案位于同一层上。

[0041] 在一个或多个实施例中,辅助电源图案和辅助电压图案中的每个包括具有比电源线和电压供应线中的每个的熔点高的熔点的材料。

[0042] 在一个或多个实施例中,辅助电源图案和辅助电压图案中的每个接触密封构件。

[0043] 根据发明构思的一个或多个实施例,有机发光显示设备包括基体层、晶体管、有机发光二极管、电源线、辅助电源图案、封装层和密封构件。

[0044] 在一个或多个实施例中,晶体管位于基体层上并且包括控制电极、输入电极和输出电极。

[0045] 在一个或多个实施例中,有机发光二极管位于晶体管上方并且连接到晶体管。

[0046] 在一个或多个实施例中,电源线位于基体层上以接收恒定电压,并且与晶体管的控制电极、输入电极和输出电极中的一个位于同一层上。

[0047] 在一个或多个实施例中,辅助电源图案位于电源线和晶体管上方,位于有机发光二极管下方,并且连接到电源线。

[0048] 在一个或多个实施例中,封装层位于有机发光二极管上。

[0049] 在一个或多个实施例中,密封构件位于基体层与封装层之间以密封有机发光二极管,并且与辅助电源图案和辅助电压图案叠置。

[0050] 根据本公开的实施例的方面,可以减小显示面板的非显示区域。

[0051] 另外,可以防止或基本防止与密封构件叠置的电路元件在密封构件被固化时变得有缺陷。

附图说明

[0052] 当结合附图考虑时,通过参照下面的具体实施方式,本公开的以上和其它方面将变得显而易见,在附图中:

[0053] 图1是示出根据本公开的示例性实施例的显示设备的透视图;

[0054] 图2是示出图1的显示模块的剖视图;

[0055] 图3是示出根据本公开的示例性实施例的显示面板的平面图;

[0056] 图4是示出根据本公开的示例性实施例的像素的等效电路图;

[0057] 图5是沿图3的线I-I'截取的剖视图;

[0058] 图6是示出图3的区域“AA”的图;

- [0059] 图7是沿图3的线II-II'截取的剖视图；
- [0060] 图8是示出根据本公开的另一示例性实施例的显示设备的显示面板的一部分的剖视图；
- [0061] 图9是示出根据本公开的另一示例性实施例的显示设备的显示面板的一部分的电路图；以及
- [0062] 图10是示出根据图9的示例性实施例的显示面板的所述部分的剖视图。

具体实施方式

[0063] 这里，将参照附图进一步详细地说明本发明的一些示例实施例。在下面的描述中，将理解的是，当诸如区域、层或部分的元件被称为在“在”另一元件或层“上”、“连接到”或“结合到”另一元件或层时，该元件可以直接在另一元件或层上、直接连接到或直接结合到另一元件或层，或者可以存在一个或更多个中间元件或层。

[0064] 同样的标记始终指同样的元件。在附图中，为了清楚性，可以夸大元件的厚度和尺寸。如这里所使用，术语“和/或”包括一个或更多个相关所列项的任意组合和所有组合。

[0065] 术语“第一”、“第二”等的使用不表示任何顺序或重要性，而是相反，术语“第一”、“第二”等用于将一个元件与另一元件区分开。因此，在不脱离本公开的教导的情况下，下面讨论的第一元件、组件、区域、层或部分可以被称作第二元件、组件、区域、层或部分。将理解的是，除非上下文另外清楚地指出，否则单数形式“一个(者/种)”和“该(所述)”包括多个所指事物。

[0066] 为了易于描述，这里可以使用诸如“在……之下”、“在……下”、“下”、“在……上方”、“上”等空间相对术语来描述如附图中示出的一个元件或特征与另外的元件或特征的关系。

[0067] 还将理解的是，术语“包括”及其变型用在本说明书中时，说明存在陈述的特征、整体、步骤、操作、元件、组件和/或它们的组，但是不排除存在或添加一个或更多个其它特征、整体、步骤、操作、元件、组件和/或它们的组。

[0068] 除非另有定义，否则这里使用的所有术语(包括技术术语和科学术语)具有与发明构思的示例实施例所属领域的普通技术人员通常理解的含义相同的含义。还将理解的是，术语(诸如在通用词典中定义的术语)应被解释为具有与它们在相关领域的上下文中的含义一致的含义，而将不以理想化或过于正式的含义来进行解释，除非这里明确地如此定义。

[0069] 图1是示出根据本公开的示例性实施例的显示设备1000的透视图；图2是示出图1的显示模块DM的剖视图。

[0070] 显示设备1000可以应用于诸如电视机和监视器的大型电子装置，以及诸如以移动电话、平板电脑、汽车导航单元、游戏单元和智能手表为例的中小型电子装置。

[0071] 参照图1，根据实施例的显示设备1000包括显示模块DM、窗构件WM和外壳构件HM。

[0072] 显示模块DM的图像IM通过其显示的显示表面IS基本与由第一方向轴DR1和第二方向轴DR2限定的表面平行。第三方向轴DR3表示显示表面IS的法线方向，即，显示模块DM的厚度方向。每个构件的前(或上)表面和后(或下)表面通过第三方向轴DR3彼此区分。然而，由第一方向轴DR1、第二方向轴DR2和第三方向轴DR3表示的方向是彼此相对的，因此，由第一方向轴DR1、第二方向轴DR2和第三方向轴DR3表示的方向可以改变为其它方向。这里，分别

由第一方向轴DR1、第二方向轴DR2和第三方向轴DR3表示的第一方向、第二方向和第三方向将被赋予与第一方向轴DR1、第二方向轴DR2和第三方向轴DR3的附图标记相同的附图标记。

[0073] 在实施例中,显示模块DM可以是平坦且刚性的显示装置;然而,显示模块DM不限于平坦且刚性的显示装置。即,显示模块DM可以是柔性显示模块。

[0074] 如图1中所示,显示模块DM包括通过其显示图像IM的显示区域DM-DA以及与显示区域DM-DA相邻设置的非显示区域DM-NDA。图像IM不通过非显示区域DM-NDA显示。图1示出了作为图像IM的代表性示例的花瓶。作为示例,显示区域DM-DA可以具有四边形形状,并且非显示区域DM-NDA围绕显示区域DM-DA,但是本公开不限于此或由此限制。即,显示区域DM-DA的形状和非显示区域DM-NDA的形状可以相对于彼此设计或变化。

[0075] 窗构件WM设置在显示模块DM上。窗构件WM保护显示模块DM。窗构件WM结合到外壳构件HM以限定窗构件WM与外壳构件HM之间的内部空间。窗构件WM和外壳构件HM限定显示设备1000的外观。

[0076] 当在平面图中观看时,窗构件WM被划分为透射区域TA和边框区域BA。透射区域TA透射入射到其的大部分光。透射区域TA具有光学透明性。在实施例中,透射区域TA具有约90%或更大的透光率。透射区域TA与显示模块DM的显示区域DM-DA对应。

[0077] 边框区域BA阻挡入射到其的大部分光。在实施例中,边框区域BA确保或提供布置在窗构件WM下方的组件从窗构件WM的外部不可见。另外,边框区域BA减少了从窗构件WM的外部入射到其的光的反射。边框区域BA与显示模块DM的非显示区域DM-NDA对应。

[0078] 边框区域BA与透射区域TA相邻。透射区域TA在平面图中的形状由边框区域BA限定。

[0079] 外壳构件HM提供内部空间(例如,预定的内部空间)。显示模块DM容纳在内部空间中。除显示模块DM之外,各种电子部件(例如,电源、存储器件、声音输入/输出模块和照相机)可以布置在外壳构件HM的内部空间中。

[0080] 图2是示出根据本公开的示例性实施例的显示模块DM的剖视图。图2示出了由第一方向轴DR1和第三方向轴DR3限定的剖面。

[0081] 如图2中所示,在实施例中,显示模块DM包括显示面板DP和触摸感测单元(或“触摸感测层”)TS。尽管未单独示出,但是根据本公开的示例性实施例的显示模块DM还可以包括设置在显示面板DP的下表面上的保护构件。

[0082] 显示面板DP可以是发光型显示面板,但不受具体限制。例如,显示面板DP可以是有机发光显示面板或量子点发光显示面板。有机发光显示面板的发光层包括有机发光材料。量子点发光显示面板的发光层包括量子点或量子棒。这里,有机发光显示面板将被描述为显示面板DP。

[0083] 显示面板DP包括基体层SUB、电路元件层DP-CL、显示元件层DP-OLED和封装层ENP。电路元件层DP-CL、显示元件层DP-OLED和封装层ENP设置在基体层SUB上。尽管未单独示出,但是显示面板DP还可以包括诸如折射率控制层的功能层。

[0084] 在实施例中,基体层SUB可以包括至少一个塑料膜。基体层SUB可以是柔性基底并且可以包括塑料基底、玻璃基底、金属基底或有机-无机杂化材料基底。参照图1描述的显示区域DM-DA和非显示区域DM-NDA可以被限定在基体层SUB中。

[0085] 电路元件层DP-CL包括至少一个中间绝缘层和电路元件。在实施例中,中间绝缘层

包括至少一个中间无机层和至少一个中间有机层。电路元件包括信号线、用于像素的驱动电路等。这些将在后面进一步详细描述。

[0086] 显示元件层DP-OLED至少包括有机发光二极管。显示元件层DP-OLED还可以包括诸如像素限定层的有机层。

[0087] 封装层ENP设置在显示元件层DP-OLED上并且封装显示元件层DP-OLED。

[0088] 显示面板DP还可以包括设置在电路元件层DP-CL与封装层ENP之间的密封构件SL。密封构件SL设置在电路元件层DP-CL与封装层ENP之间以粘附电路元件层DP-CL和封装层ENP。密封构件SL与电路元件层DP-CL和封装层ENP一起阻挡显示元件层DP-OLED受外部湿气和氧的影响。

[0089] 触摸感测单元TS获取外部输入的坐标信息。触摸感测单元TS可以设置在封装层ENP上。触摸感测单元TS可以通过粘合剂层粘附到封装层ENP,并且可以通过薄膜工艺形成在封装层ENP上。

[0090] 触摸感测单元TS可以例如使用静电电容法来感测外部输入。然而,触摸感测单元TS的操作方法不受具体限制,并且根据本公开的示例性实施例的触摸感测单元TS可以使用电磁感应方法或压力感测方法来感测外部输入。

[0091] 图3是示出根据本公开的示例性实施例的显示面板DP的平面图。

[0092] 参照图3,当在平面图中观看时,显示面板DP包括显示区域DA和非显示区域NDA。在本示例性实施例中,非显示区域NDA可以沿显示区域DA的边缘限定。显示面板DP的显示区域DA和非显示区域NDA分别与图1中示出的显示模块DM的显示区域DM-DA和非显示区域DM-NDA对应。然而,显示面板DP的显示区域DA和非显示区域NDA不必与显示模块DM的显示区域DM-DA和非显示区域DM-NDA相同,并且可以根据显示面板DP的结构和设计而改变。

[0093] 显示面板DP包括多个像素PX。像素PX布置在显示区域DA中。像素PX中的每个包括有机发光二极管和连接到有机发光二极管的像素驱动电路。

[0094] 显示面板DP可以包括多条信号线和垫(pad,又称为“焊盘”或“焊垫”)部分PD。信号线可以包括扫描线GL、数据线DL、发光线EL、控制信号线SL-D、初始化线SL-Vint、电压线SL-VDD和电源线E-VSS。信号线和垫部分PD可以包括在图2中示出的电路元件层DP-CL中。垫部分PD可以位于非显示区域NDA中。

[0095] 扫描线GL、数据线DL、发光线EL、控制信号线SL-D、初始化线SL-Vint、电压线SL-VDD以及电源线E-VSS中的一些线布置在同一层上,其它线布置在不同的层上。

[0096] 扫描线GL中的每条连接到像素PX之中的对应的像素PX,数据线DL中的每条连接到像素PX之中的对应的像素PX。在实施例中,发光线EL中的每条被布置成平行于扫描线GL之中的对应的扫描线。控制信号线SL-D将控制信号施加到像素驱动电路GDC。初始化线SL-Vint将初始化电压施加到像素PX。电压线SL-VDD连接到像素PX并且将源电压(例如,第一电压)施加到像素PX。电压线SL-VDD包括在第一方向DR1上延伸的多条线和在第二方向DR2上延伸的多条线。在实施例中,电源线E-VSS设置在非显示区域NDA中以围绕显示区域DA的三个侧表面。电源线E-VSS将共电压(例如,恒定的第二电压)施加到像素PX。共电压可以具有低于源电压的电压电平。

[0097] 显示面板DP还可以包括像素驱动电路GDC。像素驱动电路GDC设置在非显示区域NDA的侧部处并且连接到扫描线GL和发光线EL。

[0098] 像素驱动电路GDC可以包括栅极驱动电路GTC(图6)和发光线驱动电路ETC(图6)。栅极驱动电路GTC(图6)可以将信号施加到扫描线GL,发光线驱动电路ETC(图6)可以将信号施加到发光线EL。

[0099] 像素驱动电路GDC可以包括在图2中示出的电路元件层DP-CL中。在实施例中,像素驱动电路GDC可以包括通过与像素PX的驱动电路相同的工艺(例如,低温多晶硅(LTPS)工艺或低温多晶氧化物(LTPO)工艺)形成的多个薄膜晶体管。

[0100] 垫部分PD包括多个垫。垫部分PD中的一些垫连接到数据线DL、控制信号线SL-D、初始化线SL-Vint以及电压线SL-VDD的端部,垫部分PD的其它垫连接到触摸感测单元TS的触摸信号线。

[0101] 尽管未在附图中示出,但是显示面板DP还可以包括设置在显示区域DA与垫部分PD之间的堤(未示出)。另外,显示面板DP还可以包括围绕显示区域DA的边缘的坝部(未示出)。当在显示面板DP的制造期间通过印刷方法来形成特定的层时,堤和坝部可以防止或基本防止所述特定的层溢出堤或坝部。

[0102] 当在平面图中观看时,密封构件SL设置在显示面板DP的非显示区域NDA中以围绕显示区域DA。在实施例中,密封构件SL设置为与电源线E-VSS叠置。在实施例中,密封构件SL与像素驱动电路GDC的一部分叠置。

[0103] 显示面板DP还可以包括辅助电源图案VSSP和辅助电压图案VDDP。

[0104] 在实施例中,当在平面图中观看时,辅助电源图案VSSP电连接到电源线E-VSS并且与密封构件SL叠置。

[0105] 在实施例中,当在平面图中观看时,辅助电压图案VDDP电连接到电压线SL-VDD并且与密封构件SL叠置。当在平面图中观看时,辅助电压图案VDDP设置在垫部分PD与显示区域DA之间。

[0106] 图4是示出图3的像素PX的等效电路图。

[0107] 根据本公开的示例性实施例的像素PX可以包括多个薄膜晶体管T1至T7、存储电容器Cst和有机发光二极管OLED。

[0108] 在实施例中,薄膜晶体管T1至T7包括驱动晶体管T1、开关晶体管T2、补偿晶体管T3、初始化晶体管T4、第一发光控制晶体管T5、第二发光控制晶体管T6和旁路晶体管T7。

[0109] 像素PX包括将第n扫描信号Sn传输到开关晶体管T2和补偿晶体管T3的第一扫描线14、将第(n-1)扫描信号Sn-1传输到初始化晶体管T4的第二扫描线24、将第(n+1)扫描信号Sn+1传输到旁路晶体管T7的第三扫描线34、将发光控制信号En传输到第一发光控制晶体管T5和第二发光控制晶体管T6的发光线15、传输数据信号Dm的数据线16、传输源电压ELVDD的电压线26以及传输初始化电压Vint以使驱动晶体管T1初始化的初始化线22。

[0110] 驱动晶体管T1的栅电极G1连接到存储电容器Cst的第一电极C1。驱动晶体管T1的源电极S1经由第一发光控制晶体管T5连接到电压线26。驱动晶体管T1的漏电极D1经由第二发光控制晶体管T6电连接到有机发光二极管OLED的阳极。驱动晶体管T1响应于开关晶体管T2的开关操作接收数据信号Dm,以向有机发光二极管OLED提供驱动电流Id。

[0111] 开关晶体管T2的栅电极G2连接到第一扫描线14。开关晶体管T2的源电极S2连接到数据线16。开关晶体管T2的漏电极D2连接到驱动晶体管T1的源电极S1,并且经由第一发光控制晶体管T5连接到电压线26。开关晶体管T2响应于通过第一扫描线14施加到其的第n扫

描信号 S_n 而导通,以执行将施加到数据线16的数据信号 D_m 传输到驱动晶体管T1的源电极S1的开关操作。

[0112] 补偿晶体管T3的栅电极G3连接到第一扫描线14。补偿晶体管T3的源电极S3连接到驱动晶体管T1的漏电极D1,并且经由第二发光控制晶体管T6连接到有机发光二极管OLED的阳极。补偿晶体管T3的漏电极D3连接到存储电容器Cst的第一电极C1、初始化晶体管T4的源电极S4以及驱动晶体管T1的栅电极G1。补偿晶体管T3响应于通过第一扫描线14施加到其的第 n 扫描信号 S_n 而导通,以将驱动晶体管T1的栅电极G1连接到驱动晶体管T1的漏电极D1,因此,驱动晶体管T1以二极管配置连接。

[0113] 初始化晶体管T4的栅电极G4连接到第二扫描线24。初始化晶体管T4的漏电极D4连接到初始化线22。初始化晶体管T4的源电极S4连接到存储电容器Cst的第一电极C1、补偿晶体管T3的漏电极D3和驱动晶体管T1的栅电极G1。初始化晶体管T4响应于通过第二扫描线24施加到其的第 $(n-1)$ 扫描信号 S_{n-1} 而导通,并且将初始化电压 V_{int} 施加到驱动晶体管T1的栅电极G1以使驱动晶体管T1的栅电极G1的电压初始化。

[0114] 第一发光控制晶体管T5的栅电极G5连接到发光线15。第一发光控制晶体管T5连接在电压线26与驱动晶体管T1之间。第一发光控制晶体管T5的源电极S5连接到电压线26。第一发光控制晶体管T5的漏电极D5连接到驱动晶体管T1的源电极S1和开关晶体管T2的漏电极D2。当发光控制信号 E_n 施加到第一发光控制晶体管T5的栅电极G5时,第一发光控制晶体管T5导通,因此驱动电流 I_d 流过有机发光二极管OLED。第一发光控制晶体管T5可以确定驱动电流 I_d 流过有机发光二极管OLED的时序。

[0115] 第二发光控制晶体管T6的栅电极G6连接到发光线15。第二发光控制晶体管T6连接在驱动晶体管T1与有机发光二极管OLED之间。第二发光控制晶体管T6的源电极S6连接到驱动晶体管T1的漏电极D1和补偿晶体管T3的源电极S3。第二发光控制晶体管T6的漏电极D6电连接到有机发光二极管OLED的阳极。第一发光控制晶体管T5和第二发光控制晶体管T6响应于通过发光线15提供的发光控制信号 E_n 而导通。当发光控制信号 E_n 施加到第二发光控制晶体管T6的栅电极G6时,第二发光控制晶体管T6导通,因此驱动电流 I_d 流过有机发光二极管OLED。第二发光控制晶体管T6可以确定驱动电流 I_d 流过有机发光二极管OLED的时序。

[0116] 旁路晶体管T7的栅电极G7连接到第三扫描线34。旁路晶体管T7的源电极S7连接到有机发光二极管OLED的阳极。旁路晶体管T7的漏电极D7连接到初始化线22。旁路晶体管T7响应于通过第三扫描线34施加到其的第 $(n+1)$ 扫描信号 S_{n+1} 而导通,以使有机发光二极管OLED的阳极初始化。

[0117] 存储电容器Cst的第二电极C2连接到电压线26。存储电容器Cst的第一电极C1连接到驱动晶体管T1的栅电极G1、补偿晶体管T3的漏电极D3以及初始化晶体管T4的源电极S4。

[0118] 有机发光二极管OLED的阴极接收参考电压ELVSS。有机发光二极管OLED从驱动晶体管T1接收驱动电流 I_d 以发射光。

[0119] 在根据本公开的示例性实施例的像素PX中,开关晶体管T2的栅电极G2、补偿晶体管T3的栅电极G3、初始化晶体管T4的栅电极G4和旁路晶体管T7的栅电极G7可以从参照图3描述的像素驱动电路GDC的栅极驱动电路GTC(图6)接收信号。

[0120] 在根据本公开的示例性实施例的像素PX中,第一发光控制晶体管T5和第二发光控制晶体管T6可以从参照图3描述的像素驱动电路GDC的发光线驱动电路ETC(图6)接收信号。

[0121] 在本公开的另一示例性实施例中,像素PX中的晶体管T1至T7的数量和连接可以以各种方式改变。

[0122] 图5是沿图3的线I-I'截取的剖视图;图6是示出图3的区域“AA”的图。

[0123] 参照图2和图5,基体层SUB可以由诸如玻璃、金属或塑料的各种材料形成。在实施例中,塑料可以是聚酰亚胺(PI)、聚萘二甲酸乙二醇酯(PEN)、聚对苯二甲酸乙二醇酯(PET)、聚芳酯、聚碳酸酯(PC)、聚醚酰亚胺(PEI)或聚醚砜(PES)。

[0124] 在实施例中,显示面板DP的显示区域DA和非显示区域NDA可以基本相同地限定在基体层SUB中。

[0125] 电路元件层DP-CL设置在基体层SUB上。

[0126] 电路元件层DP-CL可以包括参照图3描述的像素驱动电路GDC、信号线和垫部分PD以及参照图4描述的像素PX的晶体管T1至T7。

[0127] 参照图3至图6,当在平面图中观看时,像素驱动电路GDC的发光线驱动电路ETC比栅极驱动电路GTC远离显示面板DP的显示区域DA设置。栅极驱动电路GTC和发光线驱动电路ETC中的每个可以包括多个晶体管和电子元件。

[0128] 图5示出了其中设置有发光线驱动电路ETC的发光线驱动电路区域ETCA以及其中设置有栅极驱动电路GTC的栅极驱动电路区域GTCA。图5示出了作为代表性示例的包括在发光线驱动电路ETC中的第一晶体管TFT1以及包括在栅极驱动电路GTC中的第二晶体管TFT2。另外,图5示出了包括在像素PX中的第三晶体管TFT3。

[0129] 第一晶体管TFT1包括第一半导体图案SM1、第一控制电极CE1、第一输入电极IE1和第一输出电极OE1。

[0130] 第二晶体管TFT2包括第二半导体图案SM2、第二控制电极CE2、第二输入电极IE2和第二输出电极OE2。

[0131] 第三晶体管TFT3包括第三半导体图案SM3、第三控制电极CE3、第三输入电极IE3和第三输出电极OE3。

[0132] 电路元件层DP-CL可以包括缓冲层110以及第一绝缘层120、第二绝缘层130、第三绝缘层140和第四绝缘层150。

[0133] 缓冲层110设置在基体层SUB上。设置缓冲层110以使基体层SUB的上表面平坦化,或者防止或基本防止外来物质进入第一晶体管TFT1的第一半导体图案SM1、第二晶体管TFT2的第二半导体图案SM2和第三晶体管TFT3的第三半导体图案SM3。在实施例中,缓冲层110可以由氧化硅或氮化硅形成。

[0134] 第一半导体图案SM1、第二半导体图案SM2和第三半导体图案SM3可以设置在缓冲层110上。

[0135] 第一绝缘层120可以设置在第一半导体图案SM1、第二半导体图案SM2和第三半导体图案SM3上。第一绝缘层120可以包括有机或无机绝缘层。

[0136] 第一控制电极CE1、第二控制电极CE2和第三控制电极CE3可以设置在第一绝缘层120上。

[0137] 第二绝缘层130可以设置在第一控制电极CE1、第二控制电极CE2和第三控制电极CE3上。第二绝缘层130可以包括有机或无机绝缘层。

[0138] 第一输入电极IE1、第二输入电极IE2和第三输入电极IE3以及第一输出电极OE1、

第二输出电极OE2和第三输出电极OE3可以设置在第二绝缘层130上。

[0139] 第一输入电极IE1和第一输出电极OE1彼此分隔开,并且通过穿过第二绝缘层130形成的接触孔(未示出)连接到第一半导体图案SM1。

[0140] 第二输入电极IE2和第二输出电极OE2彼此分隔开,并且通过穿过第二绝缘层130形成的接触孔(未示出)连接到第二半导体图案SM2。

[0141] 第三输入电极IE3和第三输出电极OE3彼此分隔开,并且通过穿过第二绝缘层130形成的接触孔(未示出)连接到第三半导体图案SM3。

[0142] 根据本公开的另一示例性实施例,第一半导体图案SM1、第二半导体图案SM2、第三半导体图案SM3、第一控制电极CE1、第二控制电极CE2、第三控制电极CE3、第一输入电极IE1、第二输入电极IE2、第三输入电极IE3、第一输出电极OE1、第二输出电极OE2以及第三输出电极OE3的位置可以根据图5中示出的第一晶体管TFT1、第二晶体管TFT2和第三晶体管TFT3中的每个的结构而变化。

[0143] 根据本公开的另一示例性实施例,第一晶体管TFT1、第二晶体管TFT2和第三晶体管TFT3中的一些层可以形成在与辅助电源图案VSSP的层相同的层上,并且由与辅助电源图案VSSP的材料相同的材料形成。例如,在实施例中,第三晶体管TFT3的第三输入电极IE3和第三输出电极OE3与电源线E-VSS设置在同一层上;然而,根据另一实施例,第三晶体管TFT3的第三输入电极IE3和第三输出电极OE3可以与辅助电源图案VSSP设置在同一层上,并且可以通过穿过第二绝缘层130和第三绝缘层140形成的接触孔连接到第三半导体图案SM3。

[0144] 根据本公开的另一示例性实施例,当形成辅助电源图案VSSP时形成第一晶体管TFT1、第二晶体管TFT2和第三晶体管TFT3的金属层,可以改善第一晶体管TFT1、第二晶体管TFT2和第三晶体管TFT3的设计余量,结果,可以改善显示质量。

[0145] 再次参照图5,电源线E-VSS可以设置在第二绝缘层130上。在本公开的示例性实施例中,电源线E-VSS可以与第一输入电极IE1、第二输入电极IE2和第三输入电极IE3以及第一输出电极OE1、第二输出电极OE2和第三输出电极OE3设置在同一层上。在本公开的示例性实施例中,初始化线SL-Vint和电压线SL-VDD可以与电源线E-VSS设置在同一层上。

[0146] 电源线E-VSS可以包括单个层或多个层。作为示例,电源线E-VSS可以具有其中钛/铝/钛(Ti/Al/Ti)顺序地堆叠的结构。

[0147] 第三绝缘层140可以设置在电源线E-VSS以及第一晶体管TFT1、第二晶体管TFT2和第三晶体管TFT3上。第三绝缘层140可以包括有机或无机绝缘层。第三绝缘层140可以被定义为第一中间绝缘层。

[0148] 辅助电源图案VSSP可以设置在第三绝缘层140上。辅助电源图案VSSP可以与电源线E-VSS叠置。辅助电源图案VSSP可以通过穿过第三绝缘层140形成的接触孔(未示出)电连接到电源线E-VSS。

[0149] 在实施例中,辅助电源图案VSSP可以由具有比第一控制电极CE1、第一输入电极IE1和第一输出电极OE1的熔点高的熔点的材料形成。

[0150] 辅助电源图案VSSP可以包括金属材料,例如,钼(Mo)。

[0151] 第四绝缘层150可以设置在辅助电源图案VSSP上。第四绝缘层150可以与辅助电源图案VSSP的一部分叠置。第四绝缘层150可以包括有机或无机绝缘层。第四绝缘层150可以被定义为第二中间绝缘层。

[0152] 显示元件层DP-OLED可以包括像素限定层PDL和有机发光元件OLED。

[0153] 像素限定层PDL设置在第四绝缘层150上。像素限定层PDL设置有穿过其限定的多个开口。有机发光元件OLED可以设置在每个开口中。

[0154] 有机发光元件OLED包括第一电极E1、第二电极E2和发光层EML。第一电极E1可以设置在电路元件层DP-CL上。第一电极E1可以在穿透第三绝缘层140和第四绝缘层150之后电连接到第三晶体管TFT3。第一电极E1可以设置为多个。第一电极E1中的每个的至少部分可以通过开口被暴露。

[0155] 第二电极E2设置在第一电极E1上。第二电极E2可以与第一电极E1和像素限定层PDL叠置。当有机发光元件OLED设置为多个时,有机发光元件OLED中的每个的第二电极E2可以接收相同的电压。因此,可以省略形成第二电极E2所需的附加图案化工艺。在实施例中,第二电极E2可以设置为多个,使得第二电极E2分别与开口对应。

[0156] 发光层EML设置在第一电极E1与第二电极E2之间。发光层EML可以设置为多个以分别与开口对应。有机发光元件OLED可以根据第一电极E1与第二电极E2之间的电势差使发光层EML激活以产生光。

[0157] 尽管未在附图中示出,但是有机发光元件OLED还可以包括设置在第一电极E1与发光层EML之间的电子控制层以及设置在发光层EML与第二电极E2之间的空穴控制层。

[0158] 显示元件层DP-OLED还可以包括设置在第四绝缘层150上的辅助图案VSP。辅助图案VSP可以与第一电极E1设置在同一层上。

[0159] 辅助图案VSP可以设置在显示面板DP的非显示区域NDA中。辅助图案VSP可以通过穿过第四绝缘层150形成的接触孔(未示出)连接到辅助电源图案VSSP。

[0160] 第二电极E2可以通过在非显示区域NDA中穿过像素限定层PDL形成的接触孔(未示出)连接到辅助图案VSP。

[0161] 电源线E-VSS可以通过辅助电源图案VSSP和辅助图案VSP向第二电极E2施加共电压。

[0162] 密封构件SL可以与辅助电源图案VSSP叠置。密封构件SL可以设置在辅助电源图案VSSP与封装层ENP之间,并且可以与辅助电源图案VSSP接触。

[0163] 密封构件SL可以包括将被结合到辅助电源图案VSSP、第三绝缘层140和封装层ENP的光可固化树脂或热可固化树脂。

[0164] 密封构件SL可以与图3的像素驱动电路GDC的一部分(即,发光线驱动电路ETC)叠置。因此,可以减小显示面板DP的非显示区域NDA。

[0165] 辅助电源图案VSSP可以覆盖电路元件层DP-CL的与密封构件SL叠置的金属层。在实施例中,辅助电源图案VSSP可以覆盖电源线E-VSS和发光线驱动电路ETC的组件,即第一晶体管TFT1。

[0166] 可以通过在辅助电源图案VSSP与封装层ENP之间设置可固化材料并且从封装层ENP的上侧向下照射激光束来形成密封构件SL。当激光束照射到可固化材料时,如果设置在与可固化材料叠置的区域中的金属层(例如,像素驱动电路GDC的元件和电源线E-VSS)的温度升高到高于金属层的熔点,则会发生缺陷。

[0167] 然而,根据本公开的示例性实施例的显示设备,当辅助电源图案VSSP设置在像素驱动电路GDC和电源线E-VSS上方以与密封构件SL叠置时,可以防止或基本防止像素驱动电

路GDC和电源线E-VSS由于激光束而变得有缺陷。为此,辅助电源图案VSSP可以包括具有比电源线E-VSS的金属层的熔点高的熔点的材料。在电源线E-VSS的金属层包括多个层的情况下,辅助电源图案VSSP可以包括具有比电源线E-VSS的金属层之中的具有最低熔点的金属层的熔点高的熔点的材料。

[0168] 另外,辅助电源图案VSSP连接到电源线E-VSS以减小供应共电压的线的电阻,因此共电压可以均匀地施加到第二电极E2。

[0169] 发光线驱动电路ETC在大部分像素操作时段导通,以减小由形成在辅助电源图案VSSP与发光线驱动电路ETC之间的寄生电容器造成的影响。因此,发光线驱动电路ETC可以形成为与辅助电源图案VSSP叠置以减小显示面板DP的非显示区域NDA。

[0170] 栅极驱动电路GTC在大部分像素操作时段截止,并且相对受到形成在栅极驱动电路GTC与其它元件之间的寄生电容器的影响。即,由于从栅极驱动电路GTC输出的脉冲信号具有与像素操作时段中的非常小的时段(小于像素操作时段的约1%)对应的脉冲宽度,因此由于由寄生电容器造成的延迟引起的波形损坏会在电路的操作中导致缺陷。因此,在本公开的示例性实施例中,栅极驱动电路GTC可以设置为不与辅助电源图案VSSP叠置。

[0171] 图7是沿图3的线II-II'截取的剖视图。

[0172] 垫部分PD可以包括第一垫层PD1和第二垫层PD2。

[0173] 第一垫层PD1可以与第一控制电极CE1、第二控制电极CE2和第三控制电极CE3设置在同一层上。第二垫层PD2可以与电压线SL-VDD设置在同一层上。第二垫层PD2可以通过穿过第二绝缘层130形成的接触孔(未示出)与第一垫层PD1接触。

[0174] 在实施例中,显示面板DP还可以包括柔性印刷电路板FPC。柔性印刷电路板FPC可以在附着到显示面板DP之后朝向显示面板DP的后表面弯曲。

[0175] 柔性印刷电路板FPC可以通过导电粘合剂构件ACF连接到垫部分PD。柔性印刷电路板FPC可以包括柔性基体膜BF、电路板垫CPD和集成电路芯片IC。电路板垫CPD可以设置在基体膜BF上以与导电粘合剂构件ACF接触。集成电路芯片IC可以安装在基体膜BF上并且可以通过电路板垫CPD施加驱动显示面板DP所需的信号。

[0176] 电压线SL-VDD可以与电源线E-VSS设置在同一层上。

[0177] 辅助电压图案VDDP可以设置在第三绝缘层140上。辅助电压图案VDDP可以与电压线SL-VDD叠置。辅助电压图案VDDP可以通过穿过第三绝缘层140形成的接触孔(未示出)电连接到电压线SL-VDD。

[0178] 辅助电压图案VDDP可以与参照图5描述的辅助电源图案VSSP设置在同一层上并且可以与参照图5描述的辅助电源图案VSSP包括相同的材料。

[0179] 密封构件SL可以与辅助电压图案VDDP叠置。密封构件SL可以设置在辅助电压图案VDDP与封装层ENP之间,并且可以与辅助电压图案VDDP接触。

[0180] 辅助电压图案VDDP可以连接到电压线SL-VDD以减小施加源电压的线的电阻,并且源电压可以均匀地施加到参照图4描述的第一发光控制晶体管T5。

[0181] 图8是示出根据本公开的另一示例性实施例的显示设备的显示面板DP1的一部分的剖视图。图8示出了根据本公开的另一示例性实施例的在显示面板DP1中与图3的线I-I'对应的剖面。

[0182] 除了辅助电源图案VSSP1包括一个或更多个孔HL1和HL2之外,参照图8描述的显示

面板DP1的辅助电源图案VSSP1具有与参照图5描述的辅助电源图案VSSP基本相同的结构。

[0183] 如图8中所示,一个第一孔HL1和一个第二孔HL2穿过辅助电源图案VSSP1来限定;然而,第一孔HL1和第二孔HL2中的每个的数量不限于一个。即,第一孔HL1和第二孔HL2中的每个可以穿过辅助电源图案VSSP1而被设置为多个,或者第一孔HL1和第二孔HL2中的仅一个可以被设置为穿过辅助电源图案VSSP1。

[0184] 第一孔HL1和第二孔HL2可以设置为与密封构件SL叠置。第一孔HL1和第二孔HL2可以穿透辅助电源图案VSSP1。

[0185] 在实施例中,第一孔HL1还可以按照第三绝缘层140、第二绝缘层130和第一绝缘层120以及缓冲层110的顺序穿透缓冲层110以及第一绝缘层120、第二绝缘层130和第三绝缘层140中的至少一个。作为代表性示例,图8示出了穿透缓冲层110以及第一绝缘层120、第二绝缘层130和第三绝缘层140中的全部的第一孔HL1。

[0186] 在实施例中,第二孔HL2可以穿透辅助电源图案VSSP1并且可以不穿透第一绝缘层120、第二绝缘层130、第三绝缘层140和缓冲层110。

[0187] 在实施例中,第三孔HL3可以穿过第三绝缘层140来限定。第三孔HL3可以与密封构件SL叠置并且可以不与辅助电源图案VSSP1叠置。第三孔HL3还可以按照第二绝缘层130和第一绝缘层120以及缓冲层110的顺序穿透缓冲层110以及第一绝缘层120和第二绝缘层130中的至少一个。作为代表性示例,图8示出了穿透缓冲层110以及第一绝缘层120和第二绝缘层130中的全部的第三孔HL3。

[0188] 在实施例中,密封构件SL可以由通过将可固化材料与玻璃原料混合而获得的材料形成。密封构件SL可以更牢固地粘附到绝缘层和由玻璃材料而不是金属材料形成的基体层SUB。

[0189] 根据本公开的示例性实施例的显示设备,密封构件SL与缓冲层110、第一绝缘层120、第二绝缘层130和第三绝缘层140以及基体层SUB接触的区域由于第一孔HL1、第二孔HL2和第三孔HL3中的至少一个而增大,因此可以改善显示面板DP1的机械强度。

[0190] 图9是示出根据本公开的另一示例性实施例的显示设备的显示面板的一部分的电路图;图10是示出根据图9的示例性实施例的显示面板DP2的所述部分的剖视图。图10示出了根据本公开的另一示例性实施例的在显示面板DP2中与图3的线II-II'对应的剖面。

[0191] 参照图9,一个垫部分PD可以通过解多路复用器DX连接到至少两条数据线DL1和DL2。作为代表性示例,图9示出了连接到第一数据线DL1和第二数据线DL2的一个垫部分PD。

[0192] 解多路复用器DX可以包括第一开关器件SW1和第二开关器件SW2。

[0193] 第一开关器件SW1可以响应于第一控制信号CS1而导通,第二开关器件SW2可以响应于第二控制信号CS2而导通。第一开关器件SW1和第二开关器件SW2可以以彼此不同的时序而导通。

[0194] 施加到垫部分PD的信号可以通过以彼此不同的时序而导通的第一开关器件SW1和第二开关器件SW2向第一数据线DL1和第二数据线DL2提供彼此不同的数据。

[0195] 参照图10,根据另一示例性实施例的显示面板DP2的解多路复用器DX可以被提供到电路元件层DP-CL。包括在解多路复用器DX中的第一开关器件SW1和第二开关器件SW2可以与第三晶体管TFT3具有相同的结构。作为代表性示例,图10示出了第一开关器件SW1。

[0196] 第一开关器件SW1可以包括第四半导体图案SM4、第四控制电极CE4、第四输入电极

IE4和第四输出电极OE4。

[0197] 另外,电路元件层DP-CL还可以包括抗静电图案ESD。抗静电图案ESD可以设置为多个,并且每个抗静电图案ESD可以具有岛形状。抗静电图案ESD可以设置为浮置状态并且彼此分隔开。抗静电图案ESD可以形成在各个层上并且可以包括金属材料。在本公开的示例性实施例中,抗静电图案ESD可以与第三晶体管TFT3的第三控制电极CE3设置在同一层上。抗静电图案ESD可以防止或基本防止外部静电进入设置在显示区域DA中的元件。

[0198] 辅助电压图案VDDP可以覆盖解多路复用器DX,即,第一开关器件SW1。第一开关器件SW1可以与密封构件SL叠置。

[0199] 在实施例中,辅助电压图案VDDP可以覆盖抗静电图案ESD。抗静电图案ESD可以与密封构件SL叠置。

[0200] 当将激光束照射到可固化材料的同时形成密封构件SL时,如果第一开关器件SW1和抗静电图案ESD(设置在与可固化材料叠置的区域中)的温度升高到高于它们的熔点,则会发生缺陷。

[0201] 然而,根据本公开的示例性实施例的显示设备,辅助电压图案VDDP可以包括具有比第四控制电极CE4、第四输入电极IE4和第四输出电极OE4的熔点高的熔点的材料。

[0202] 当辅助电压图案VDDP设置为与第一开关器件SW1和抗静电图案ESD叠置时,可以防止或基本防止第一开关器件SW1和抗静电图案ESD由于激光束而变得有缺陷。

[0203] 尽管已经描述了本发明的一些示例性实施例,但是将理解的是,本发明不应限于这些示例性实施例,而是本领域普通技术人员可以在如这里所保护的本发明的精神和范围内进行各种改变和修改。

[0204] 因此,所公开的主题不应该限于这里描述的任何单个实施例,并且本发明构思的范围应根据所附权利要求来确定。

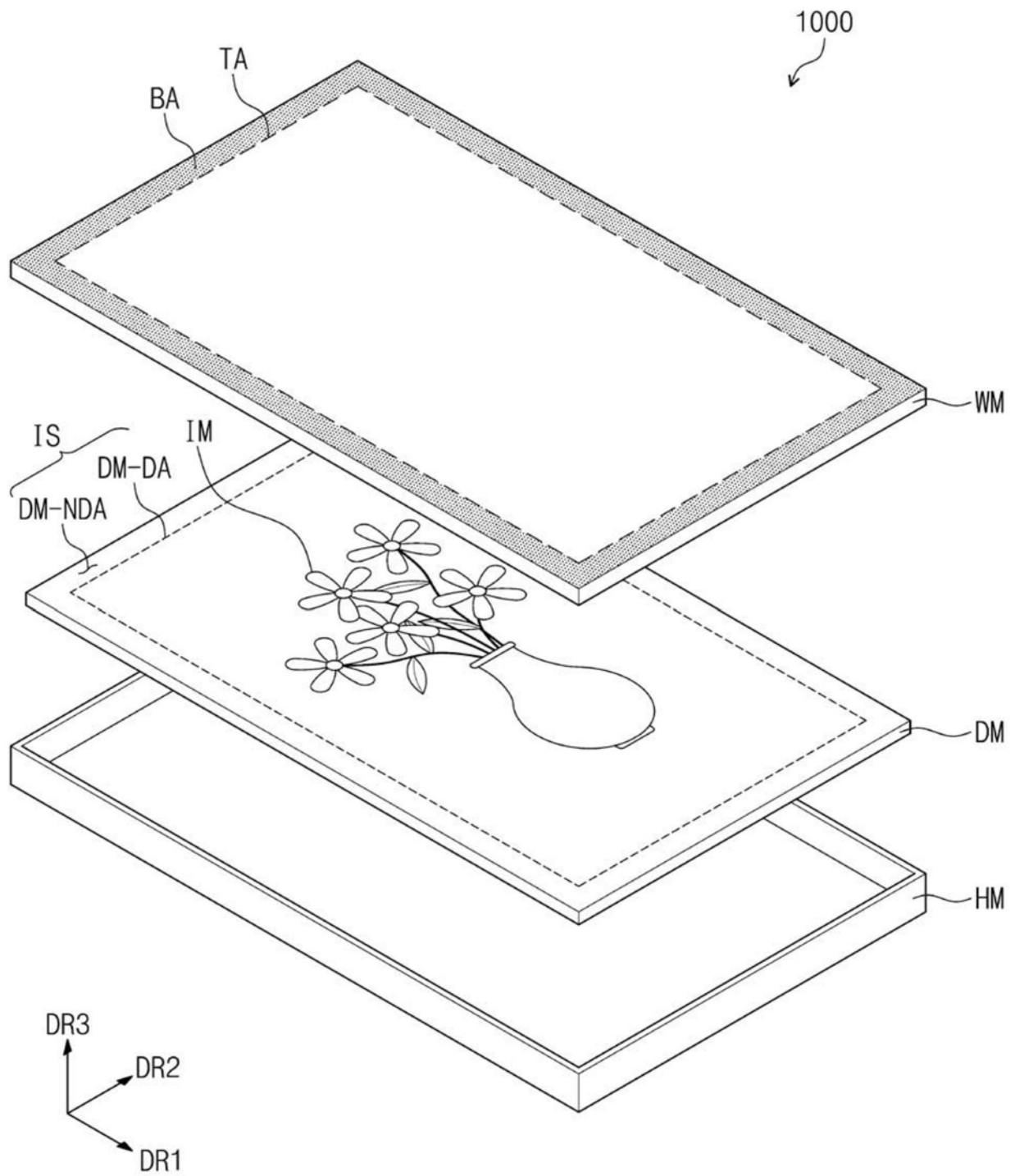


图1

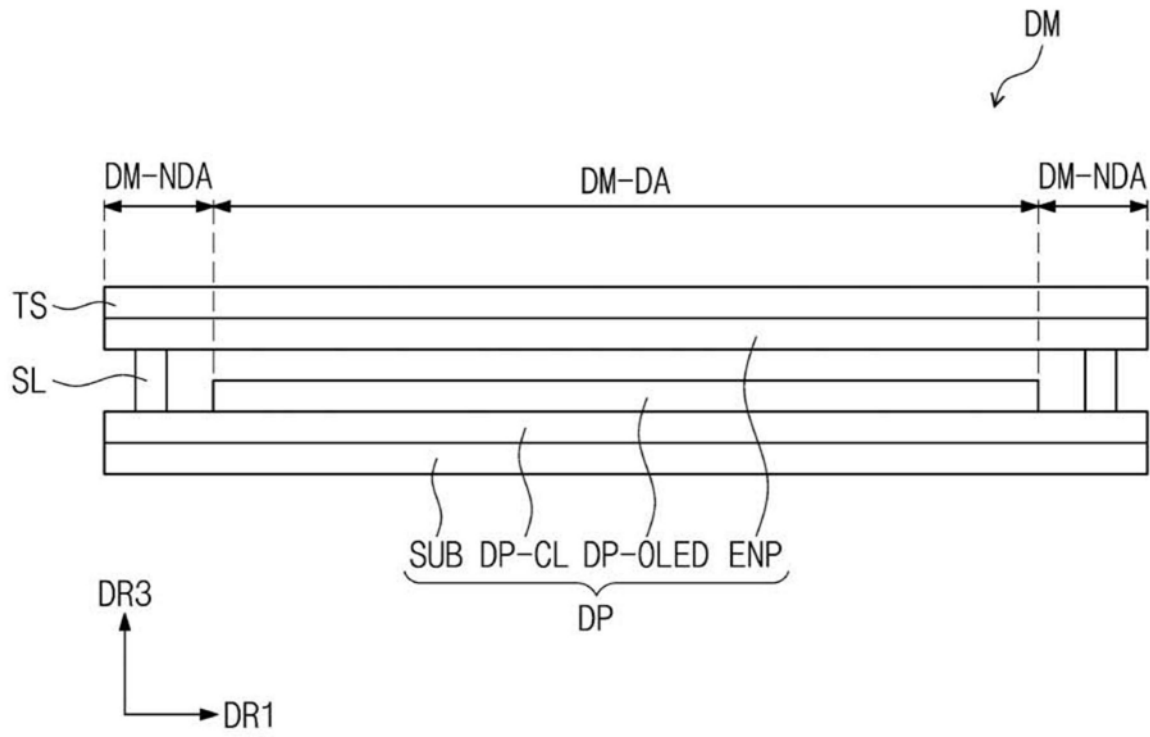


图2

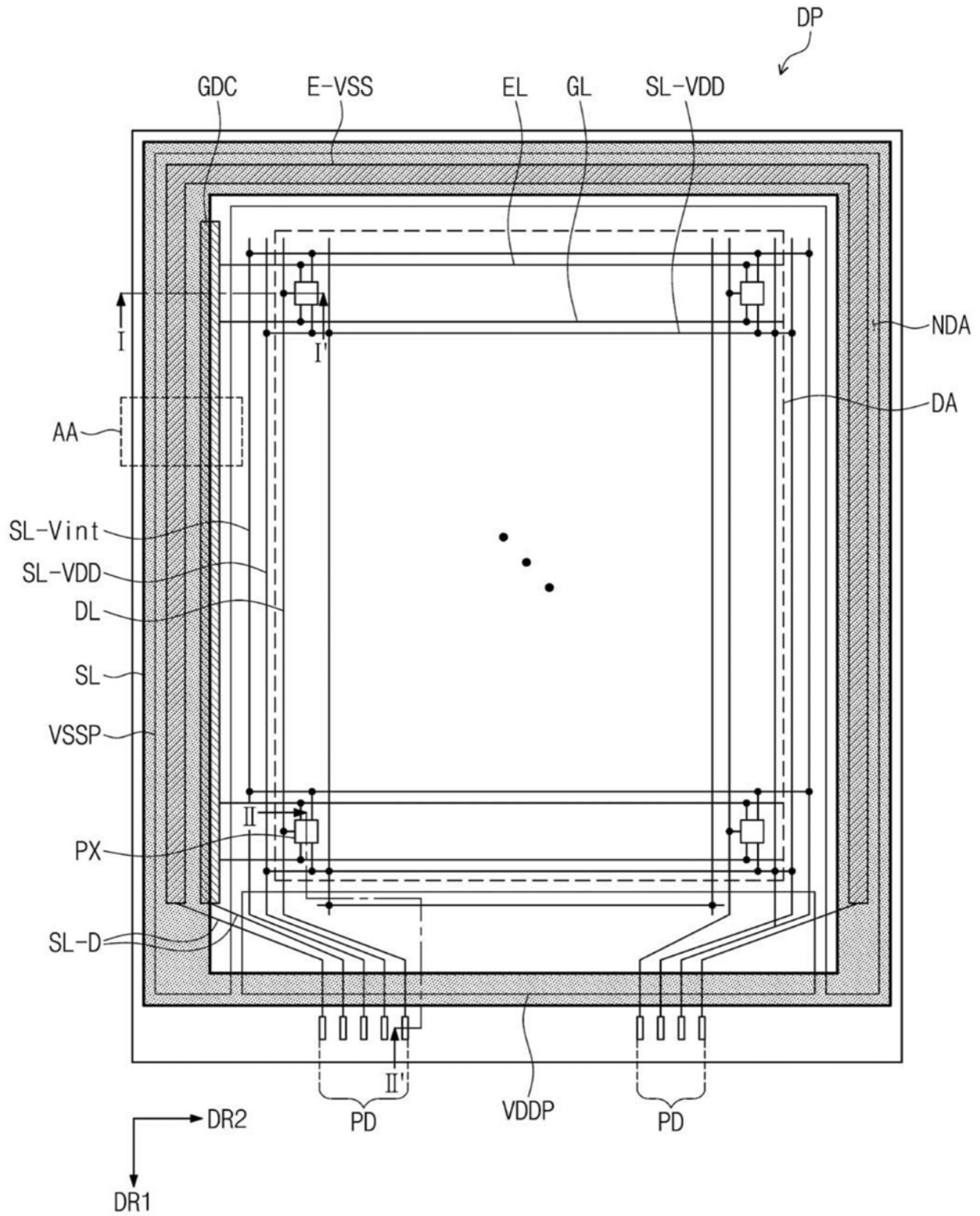


图3

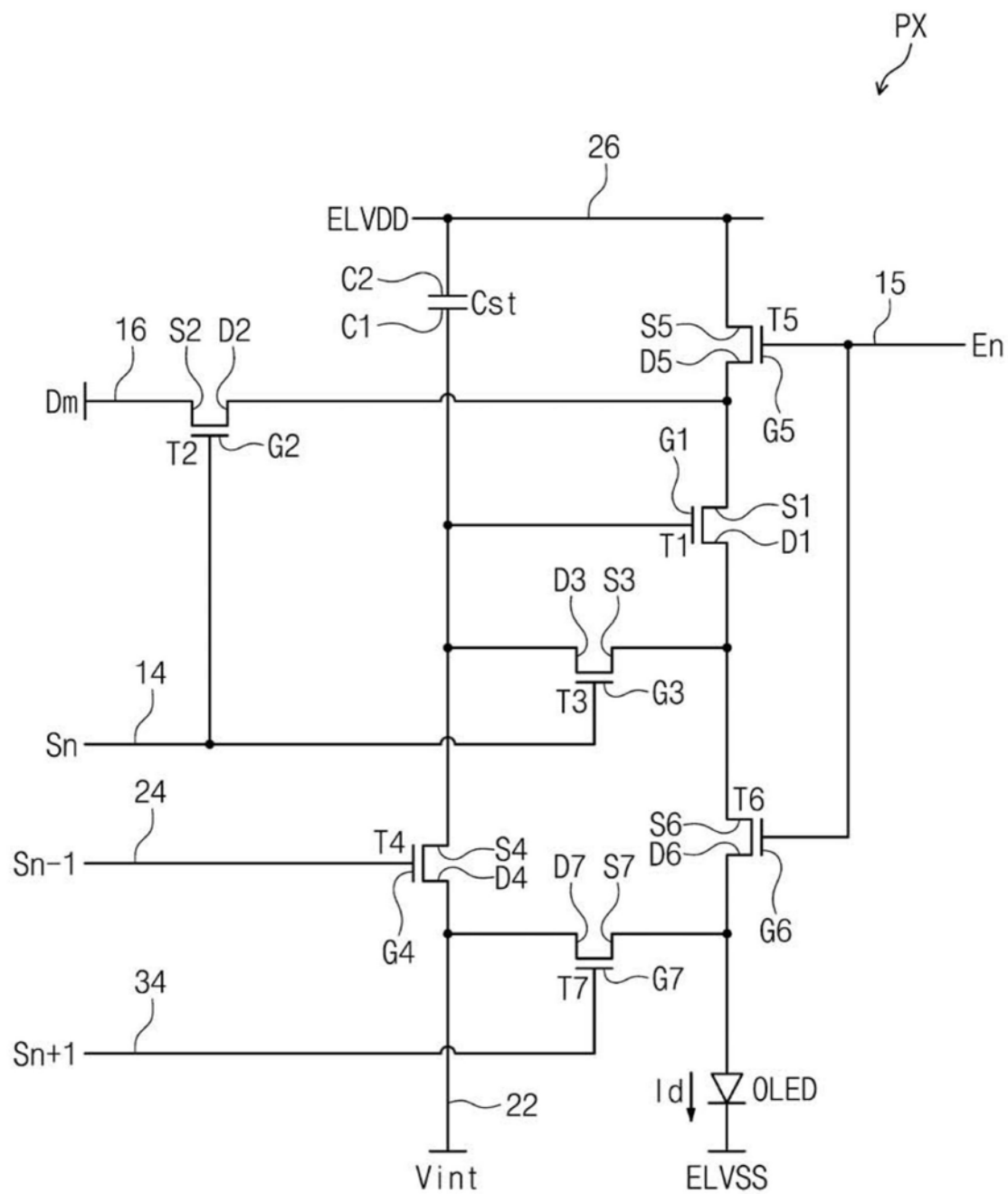


图4

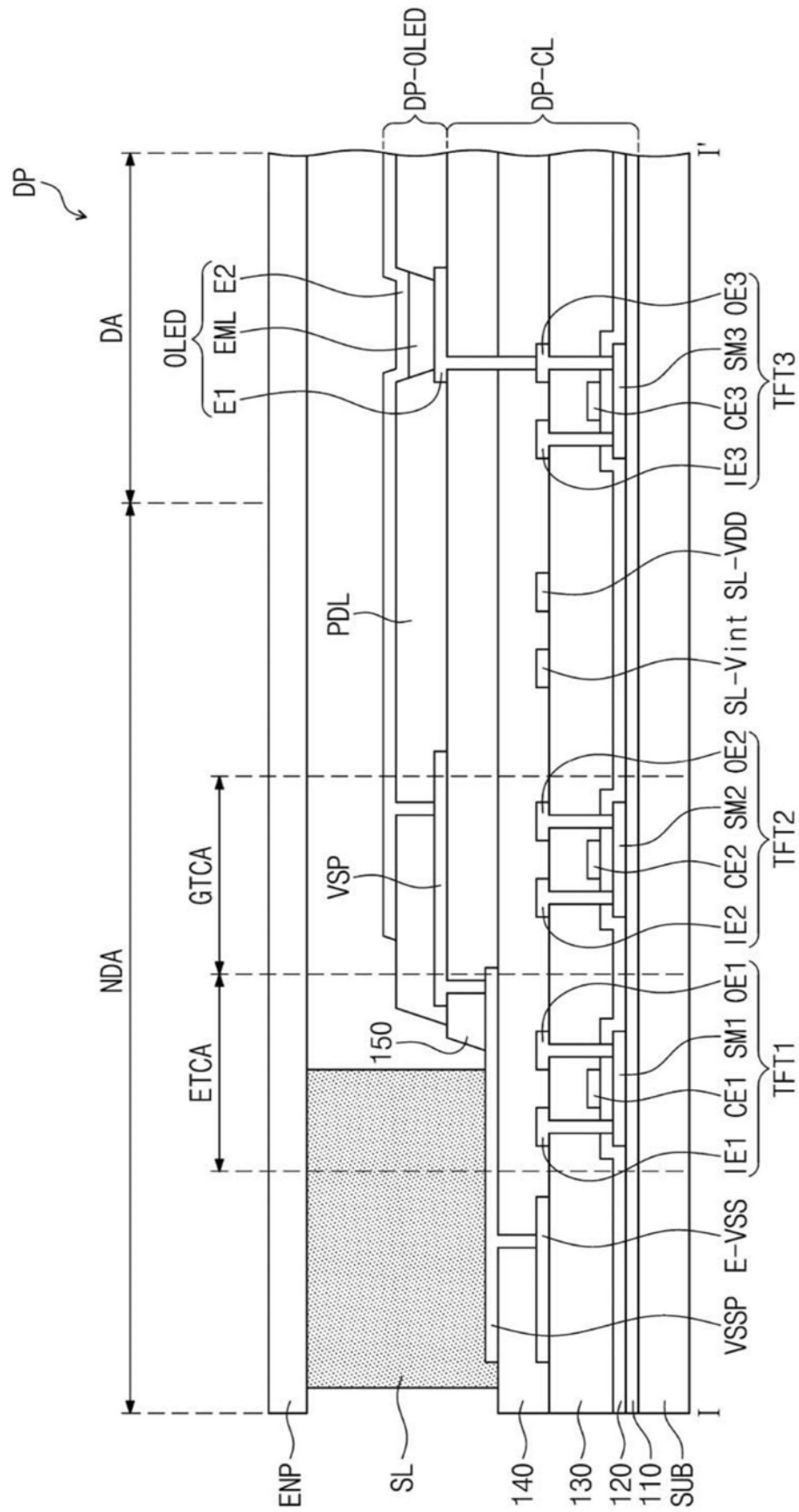


图5

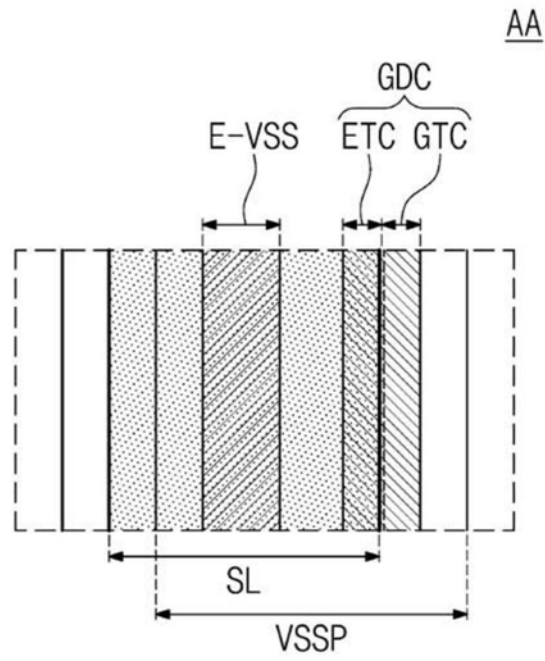


图6

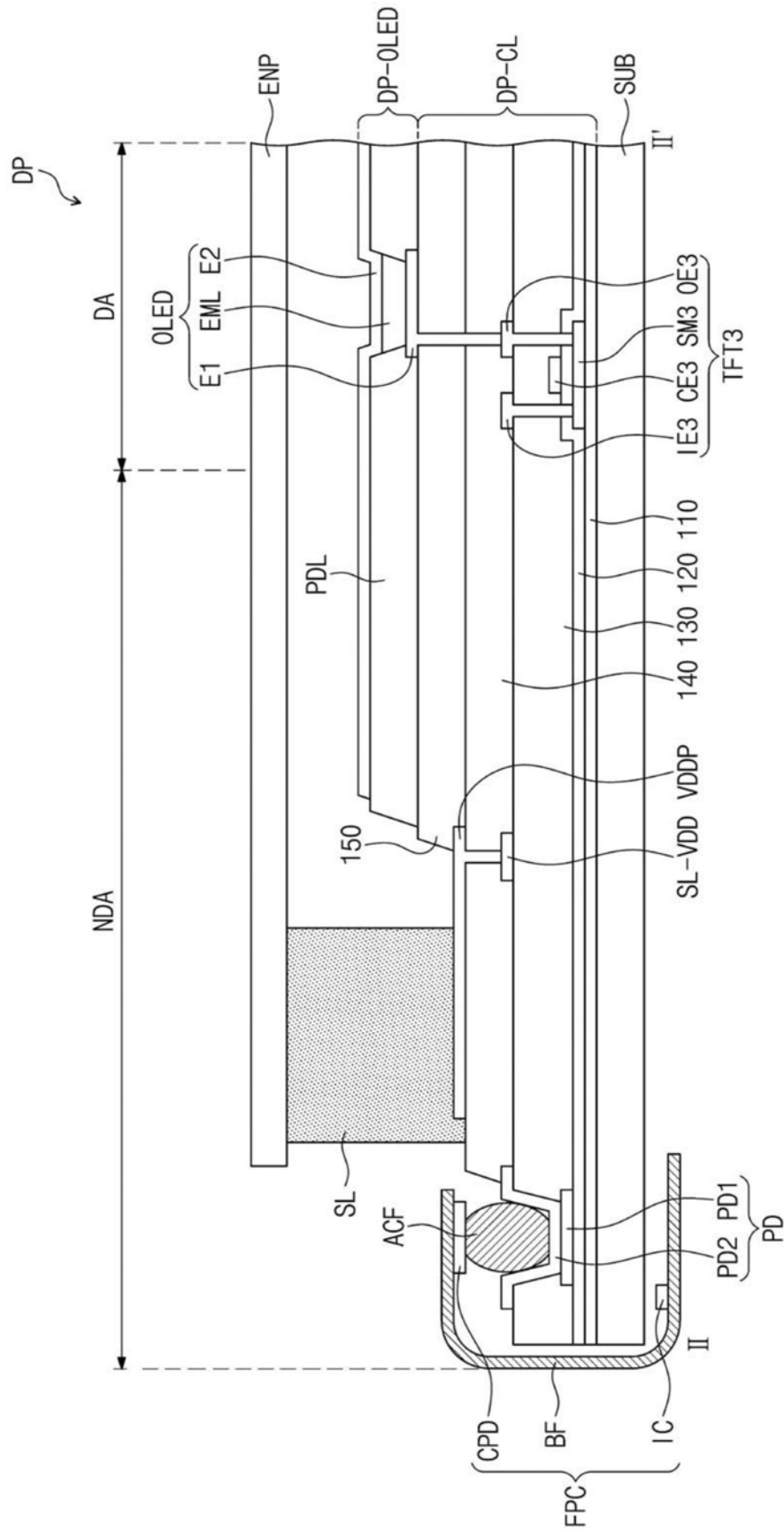


图7

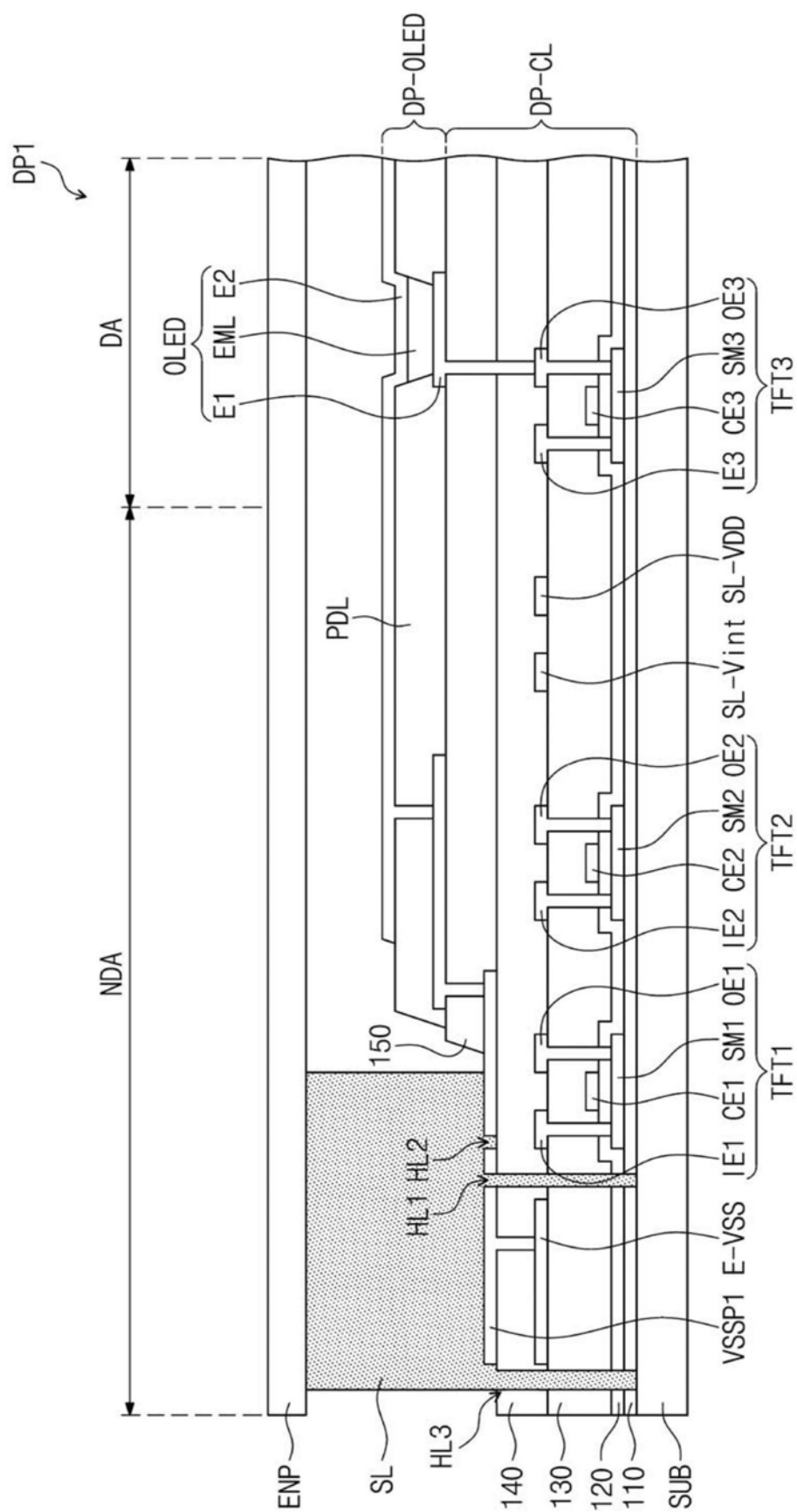


图8

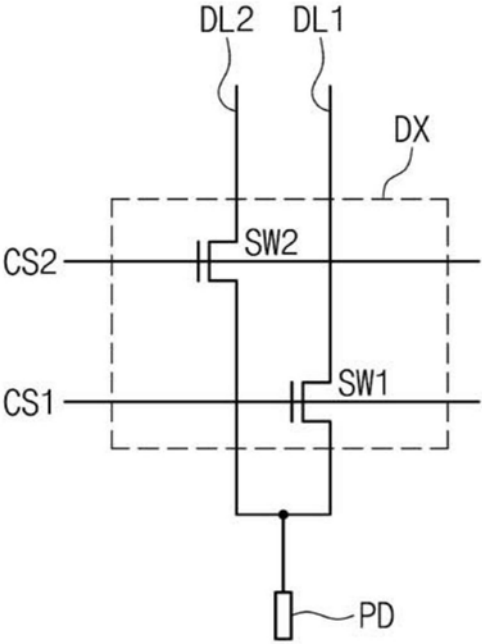


图9

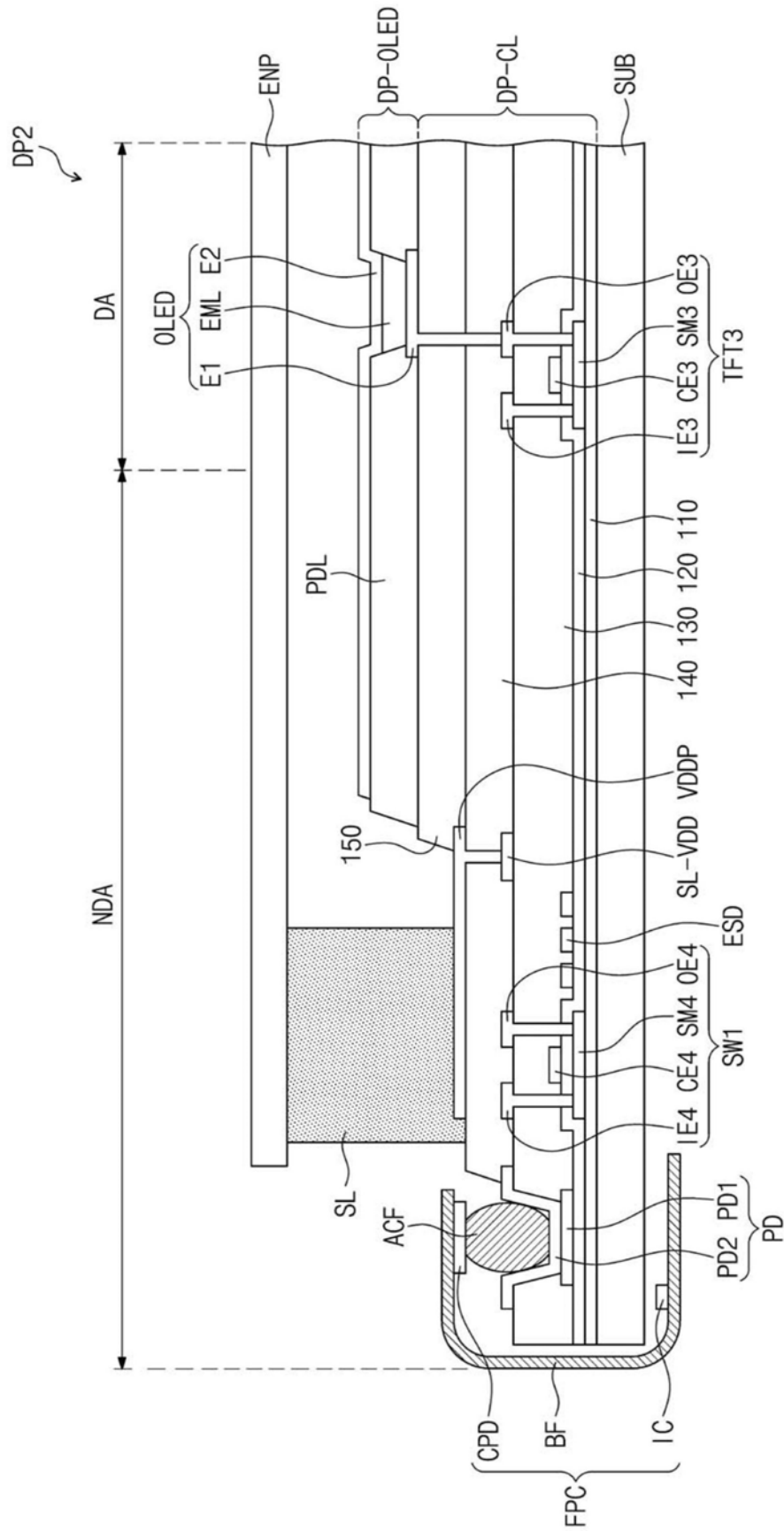


图10

专利名称(译)	有机发光显示设备		
公开(公告)号	CN110473978A	公开(公告)日	2019-11-19
申请号	CN201910388347.0	申请日	2019-05-10
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	郑胤谟 李卓泳 尹柱善		
发明人	郑胤谟 李卓泳 尹柱善		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L27/3276 H01L51/5237 H01L51/5246 G09G3/3233 G09G3/3266 H01L27/0296 H01L27/323 H01L27/3246 H01L27/3258 H01L27/3262 H01L27/3279		
代理人(译)	张晓 刘灿强		
优先权	1020180053725 2018-05-10 KR		
外部链接	Espacenet SIPO		

摘要(译)

提供一种有机发光显示设备。所述有机发光显示设备包括基体层、电路元件层、显示元件层、封装层和密封构件。电路元件层包括位于基体层上的电源线以及位于电源线上并且连接到电源线的辅助电源图案。显示元件层包括顺序地堆叠在电路元件层上的第一电极、发光层和第二电极。第二电极电连接到辅助电源图案。当在平面图中观看时，密封构件位于电路元件层与封装层之间以与辅助电源图案叠置。

