



(12) 发明专利申请

(10) 申请公布号 CN 105405397 A

(43) 申请公布日 2016. 03. 16

(21) 申请号 201510660444. 2

(22) 申请日 2015. 10. 14

(71) 申请人 上海天马有机发光显示技术有限公司

地址 201201 上海市浦东新区汇庆路 889 号

申请人 天马微电子股份有限公司

(72) 发明人 孙阔 李旺 钱栋

(51) Int. Cl.

G09G 3/3225(2016. 01)

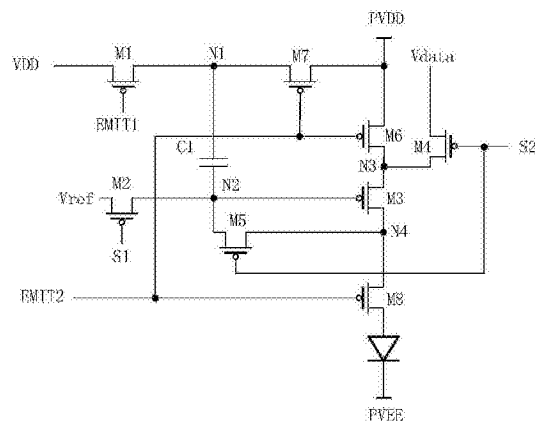
权利要求书2页 说明书5页 附图4页

(54) 发明名称

一种像素电路及其驱动方法、一种有机发光显示装置

(57) 摘要

本发明提供一种像素电路,其特征在于,包括:第一晶体管,第二晶体管,第三晶体管,第四晶体管,第四晶体管,第六晶体管,第七晶体管,第八晶体管,发光管和第一电容;其中,第一晶体管的栅极接收第一发光控制信号,第一晶体管的第一极接收第一参考电压,第一晶体管的第二极和第七晶体管的第二极电连接至第一节点,第二晶体管的第二极和第三晶体管的栅极电连接至第二节点,第一电容电连接于第一节点和第二节点之间;由于第一电容能够保持所述第二节点的电位以实现对所述第三晶体管的阈值进行补偿,同时能够在所述第一节点和所述第二节点之间形成耦合作用以消除走线负载的作用,电路结构更简单,节省成本。



1. 一种像素电路,其特征在于,包括:

第一晶体管,具有接收第一发光控制信号的栅极,接收第一参考电压的第一极,以及连接第一节点的第二极;

第二晶体管,具有接收第一扫描信号的栅极,接收第二参考电压的第一极,以及连接第二节点的第二极;

第三晶体管,具有连接所述第二节点的栅极,以及连接第三节点的第一极和连接第四节点的第二极;

第四晶体管,具有接收第二扫描信号的栅极,接收数据信号的第一极,以及连接所述第三节点的第二极;

第五晶体管,具有接收所述第二扫描信号的栅极,以及连接所述第四节点的第一极和连接所述第二节点的第二极;

第六晶体管,具有接收第二发光信号的栅极,接收第一电源电压的第一极,以及连接所述第三节点的第二极;

第七晶体管,具有接收所述第二发光信号的栅极,接收所述第一电源电压的第一极,以及连接所述第一节点的第二极;

第八晶体管,具有接收所述第二发光信号的栅极,连接所述第四节点的第一极;

发光管,具有连接所述第八晶体管的第二极的第一端,以及接收第二电源电压的第二端;

第一电容,具有连接所述第一节点的第一端和连接所述第二节点的第二端。

2. 根据权利要求1所述的像素电路,其特征在于,还包括第二电容,所述第二电容具有连接所述第五晶体管的栅极的第一端和连接所述第二节点的第二端。

3. 根据权利要求1或2所述的像素电路,其特征在于,还包括第九晶体管,所述第九晶体管具有接收所述第一扫描信号的栅极,接收所述第二参考电压的第一极,以及连接所述第八晶体管的第二极的第二极。

4. 根据权利要求1所述的像素电路,其特征在于,所述第一电源电压为高电平信号,所述第二电源电压为低电平信号。

5. 根据权利要求1所述的像素电路,其特征在于,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管、所述第七晶体管和所述第八晶体管均为P型晶体管。

6. 根据权利要求3所述的像素电路,其特征在于,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管、所述第七晶体管和所述第八晶体管和所述第九晶体管均为P型晶体管。

7. 根据权利要求1所述的像素电路,其特征在于,所述第一电容能够保持所述第二节点的电位以实现所述第三晶体管的阈值进行补偿,亦能够在所述第一节点和所述第二节点之间形成耦合以消除第一电源电压走线压降的作用。

8. 根据权利要求1所述的像素电路,其特征在于,所述发光管为发光二极管。

9. 一种有机发光显示装置,包括

用于传输扫描信号的多条扫描线;

用于传输数据信号的多条数据线;

设置在所述多条扫描线和所述多条数据线的交叉处的多个如权利要求 1 所述的像素电路。

10. 一种驱动如权利要求 1 所述像素电路的驱动方法,其特征在于,包括:

在第一时刻,所述第一晶体管响应所述第一发光控制信号向所述第一节点传输第一参考电压,所述第二晶体管响应所述第一扫描信号向所述第二节点传输所述第二参考电压;

在第二时刻,所述第四晶体管响应所述第二扫描信号向所述第三节点传输所述数据信号,所述第五晶体管响应所述第二扫描信号将所述第三晶体管形成一个二极管的连接方式直至所述第二节点的电位等于所述数据信号与所述第三晶体管的阈值的差值;

在第三时刻,所述第七晶体管响应第二发光信号将所述第一电源电压传输至所述第一节点,由于所述第一电容的耦合作用,所述第二节点的电位变化与所述第一节点的电位变化相同,所述发光管的发光亮度不取决于所述第一电源电压。

11. 根据权利要求 10 所述的驱动方法,其中,

在第一时刻,所述第一晶体管响应所述第一发光控制信号向所述第一节点传输第一参考电压,所述第二晶体管响应所述第一扫描信号向所述第二节点传输所述第二参考电压的具体步骤为:

在第一时刻,第一发光控制信号为低电平,第一扫描信号为低电平,第一晶体管开启,将第一参考电压传输至第一节点,第二晶体管开启,将第二参考电压传输至第二节点,即在第一时间,第一节点的电压 $V_{N1} = VDD$,第二节点 $N2$ 的电压 $V_{N2} = V_{ref}$;

在第二时刻,所述第四晶体管响应所述第二扫描信号向所述第三节点传输所述数据信号,所述第五晶体管响应所述第二扫描信号将所述第三晶体管形成一个二极管的连接方式直至所述第二节点的电位等于所述数据信号与所述第三晶体管的阈值的差值的具体步骤为:

在第二时刻,第一发光控制信号为低电平,第二扫描信号为低电平,第一节点的电压 $V_{N1} = VDD$,第五晶体管开启,在第二节点和第四节点之间形成通路,同时,第四晶体管 $M4$ 开启,数据信号依次经过第四晶体管、第三晶体管和第五晶体管传输至第二节点,直至第二节点的电压值 $V_{N2} = Vdata - V_{th}$ 时,第三晶体管关闭,即在第二时刻,第二节点的电压值 V_{N2} 固定在 $Vdata - V_{th}$;

在第三时刻,所述第七晶体管响应第二发光信号将所述第一电源电压传输至所述第一节点,由于所述第一电容的耦合作用,所述第二节点的电位变化与所述第一节点的电位变化相同,所述发光管的发光亮度取决于所述第一参考电压和所述数据信号的具体步骤为:

在第三时刻,第二发光信号为低电平,第六晶体管和第七晶体管开启,第一电源电压经过第七晶体管传输至第一节点,第一节点的电压 $V_{N1} = PVDD$,由于第一电容 $C1$ 的耦合作用,第二节点 $N2$ 的电压为 $V_{N2} = Vdata - V_{th} + (PVDD - VDD) * C_1 / C_{总}$,其中 $C_1 \approx C_{总}$,同时第三节点的电压值为 $V_{N3} = PVDD$,因此,根据像素电路的发光管的发光公式: $I_{OLED} = K(V_{SG} - V_{th})^2$, $V_{SG} = V_S - V_G = V_{N3} - V_{N2} = PVDD - [Vdata - V_{th} + (PVDD - VDD) * C_1 / C_{总}]$,即 $I_{OLED} = K(VDD - Vdata)^2$ 。

一种像素电路及其驱动方法、一种有机发光显示装置

技术领域

[0001] 本发明属于显示领域,特别涉及一种像素电路及其驱动方法,包含该像素电路的一种有机发光显示装置。

背景技术

[0002] 在现有技术中,像素电路中发光管的发光亮度一般取决于电源电压和数据信号电压,众所周知,传输电源电压信号的电源电压走线受压降的影响较大,因此在整个屏幕上,这种压降的影响会导致整个屏幕的显示不均,同时,现有的像素电路中同样要进行阈值补偿,这将导致整个电路的结构越来越复杂,增加了成本。

发明内容

[0003] 鉴于现有技术存在的问题,本发明提供了如下技术方案,具体包括:

[0004] 提供一种像素电路,其特征在于,包括:

[0005] 第一晶体管,具有接收第一发光控制信号的栅极,接收第一参考电压的第一极,以及连接第一节点的第二极;

[0006] 第二晶体管,具有接收第一扫描信号的栅极,接收第二参考电压的第一极,以及连接第二节点的第二极;

[0007] 第三晶体管,具有连接所述第二节点的栅极,以及连接第三节点的第一极和连接第四节点的第二极;

[0008] 第四晶体管,具有接收第二扫描信号的栅极,接收数据信号的第一极,以及连接所述第三节点的第二极;

[0009] 第五晶体管,具有接收所述第二扫描信号的栅极,以及连接所述第四节点的第一极和连接所述第二节点的第二极;

[0010] 第六晶体管,具有接收第二发光信号的栅极,接收第一电源电压的第一极,以及连接所述第三节点的第二极;

[0011] 第七晶体管,具有接收所述第二发光信号的栅极,接收所述第一电源电压的第一极,以及连接所述第一节点的第二极;

[0012] 第八晶体管,具有接收所述第二发光信号的栅极,连接所述第四节点的第一极;

[0013] 发光管,具有连接所述第八晶体管的第二极的第一端,以及接收第二电源电压的第二端;

[0014] 第一电容,具有连接所述第一节点的第一端和连接所述第二节点的第二端。

[0015] 通过采用本发明提供的一种像素电路,由于第一电容能够保持所述第二节点的电位以实现对所述第三晶体管的阈值进行补偿,同时能够在所述第一节点和所述第二节点之间形成耦合作用以消除走线负载的作用,电路结构更简单,节省成本。

附图说明

[0016] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0017] 图 1 是本发明实施例提供的一种像素电路;

[0018] 图 2 是本发明实施例提供的一种像素电路的驱动方法;

[0019] 图 3 是本发明实施例提供的又一种像素电路;

[0020] 图 4 是本发明实施例提供的又一种像素电路;

[0021] 图 5 是本发明实施例提供的一种有机发光显示装置。

具体实施方式

[0022] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0023] 图 1 所示为本发明实施例提供的一种像素电路,具体包括:第一晶体管 M1、第二晶体管 M2、第三晶体管 M3、第四晶体管 M4、第五晶体管 M5、第六晶体管 M6、第七晶体管 M7、第八晶体管 M8 和第一电容 C1。其中,第一晶体管 M1 具有接收第一发光控制信号 EMIT1 的栅极,接收第一参考电压 VDD 的第一极,以及连接第一节点 N1 的第二极;第二晶体管 M2 具有接收第一扫描信号 S1 的栅极,接收第二参考电压 Vref 的第一极,以及连接第二节点 N2 的第二极;第三晶体管 M3 具有连接第二节点 N2 的栅极,连接第三节点 N3 的第一极,以及连接第四节点 N4 的第二极;第四晶体管 M4 具有接收第二扫描信号 S2 的栅极,接收数据信号 Vdata 的第一极,以及连接第三节点 N3 的第二极;第五晶体管 M5 具有接收第二扫描信号 S2 的栅极,连接第四节点 N4 的第一极,以及连接第二节点 N2 的第二极;第六晶体管 M6 具有接收第二发光信号 EMIT2 的栅极,接收第一电源电压 PVDD 的第一极,以及连接所述第三节点 N3 的第二极;第七晶体管 M7 具有接收第二发光信号 EMIT2 的栅极,接收第一电源电压 PVDD 的第一极,以及连接第一节点 N1 的第二极;第八晶体管 M8 具有接收第二发光信号 EMIT2 的栅极,连接第四节点 N4 的第一极,以及连接发光管 L 的第二极;发光管 L 具有连接第八晶体管 M8 的第二极的第一端,以及接收第二电源电压 PVEE 的第二端;第一电容 C1,具有连接第一节点 N1 的第一端和连接第二节点 N2 的第二端。

[0024] 图 2 是本发明实施例提供的一种与图 1 像素电路相对应的驱动时序图,接下来,将结合图 1 和图 2 来阐述像素电路的驱动方法。

[0025] 具体的,像素电路的驱动方法包括第一时刻 T1、第二时刻 T2 和第三时刻 T3。在第一时刻 T1,第一发光控制信号 EMIT1 为低电平,第一扫描信号 S1 为低电平,第一晶体管 M1 的栅极接收低电平的第一发光控制信号 EMIT1 而开启,将第一参考电压 VDD 传输至第一节点 N1,第二晶体管的栅极接收低电平的传输而开启,将第二参考电压 Vref 传输至第二节点 N2,即在第一时刻 T1,第一节点 N1 的电压 $V_{N1} = VDD$,第二节点 N2 的电压 $V_{N2} = Vref$;

[0026] 在第二时刻 T2,第一发光控制信号 EMIT1 为低电平,第二扫描信号 S2 为低电平,第一节点 N1 的电压 $V_{N1} = VDD$,第五晶体管 M5 的栅极因接收低电平的第二扫描信号 S2 而

开启,因此将第三晶体管 M3 的栅极和第三晶体管的第二极电连接在了一起,即在第二节点 N2 和第四节点 N4 之间形成了通路,同时,第四晶体管 M4 的栅极因接收低电平的第二扫描信号 S2 而开启,因此数据信号 Vdata 依次经过第四晶体管 M4、第三晶体管 M3 和第五晶体管 M5 传输至第二节点 N2,直至第二节点 N2 的电压值 $V_{N2} = Vdata - V_{th}$ 时 (V_{th} 为第三晶体管 M3 的阈值电压),第三晶体管 M3 关闭,因此,在第二时刻 T2,第二节点 N2 的电压值 V_{N2} 固定在 $Vdata - V_{th}$ 。

[0027] 在第三时刻 T3,第二发光信号 EMIT2 为低电平,第六晶体管 M6 和第七晶体管 M7 的栅极因接收低电平的第二发光信号 EMIT2 而开启,第一电源电压 PVDD 经过第七晶体管 M7 传输至第一节点 N1,由于在第二时刻,第一节点 N1 的电压 $V_{N1} = VDD$,并且在第三时刻 T3,第一发光信号 EMIT1 为高电平,第一晶体管 M1 关闭,即在第三时刻 T3,第一节点的电压 $V_{N1} = PVDD$,由于第一电容 C1 的耦合作用,与第一节点 N1 电连接的第一电容 C1 的第一端的电压变化量为 $(PVDD - VDD)$,该变化量将会引起与第二节点 N2 电连接的第一电容 C1 的第二端的电压值变化相同的变化量 $(PVDD - VDD)$,因此在第三时刻 T3,第二节点 N2 的电压 $V_{N2} = Vdata - V_{th} + (PVDD - VDD) * C_1 / C_{总}$,其中 C_1 为第一电容 C1 的电容值, $C_{总}$ 为第二晶体管 M2、第三晶体管 M3 和第五晶体管 M5 的寄生电容值之和,同时第三节点的电压值为 $V_{N3} = PVDD$,因此,根据像素电路的发光管的发光公式: $I_{OLED} = K(V_{SG} - V_{th})^2$,其中 $V_{SG} = V_S - V_G = V_{N3} - V_{N2} = PVDD - [Vdata - V_{th} + (PVDD - VDD) * C_1 / C_{总}]$,其中 $C_1 \approx C_{总}$,因此, $V_{SG} = VDD - Vdata + V_{th}$,因此, $I_{OLED} = K(VDD - Vdata)^2$ 。由该公式可知,由于参数 K 的大小取决于第三晶体管 M3 自身因素(膜层的介电常数、晶体管的沟道宽长比、载流子迁移率等),因此,当第三晶体管 M3 确定以后,参数 K 不会发生变化,因此,像素电路的发光管的发光大小取决于第一参考电压 VDD 与数据信号 Vdata 的差值,由于第一参考电压 VDD 与第一电源电压 PVDD 不同,具体的,提供第一电源电压 PVDD 的走线属于电源走线,其主要作用是为发光管提供电流,因此在整个显示面板上该电源走线的电流值很大,而提供第一参考电压 VDD 和提供数据信号 Vdata 的走线不属于电源走线,二者只是负责给显示面板上的电容提供信号,因此提供第一参考电压 VDD 和提供数据信号 Vdata 的走线上的电流值相较于提供第一电源电压 PVDD 的走线上的电流值小很多,因此采用发明实施例提供的电路设计,在整个显示面板上的电流分布和亮度分布更加均匀。

[0028] 通过采用图 1 所示的像素电路,在像素电路的驱动过程中,第一电容 C1 的设置能够保持第二节点 N2 的电位以实现第三晶体管 M3 的阈值进行补偿,同时第一电容 C1 的设置能够在第一节点 N1 和第二节点 N2 之间形成耦合以消除第一电源电压走线压降的作用,晶体管和电容的数量少,电路结构简单。

[0029] 需要说明的是,对于图 1 所示的一种像素电路,其最终的像素电路的发光管的发光大小取决于第一参考电压 VDD 与数据信号 Vdata 的差值,更具体的,像素电路的发光管的发光大小与第一参考电压 VDD 及数据信号 Vdata 有关,但在此不作限定,可选的,最终的像素电路的发光管的发光大小也可以不取决于第一参考电压 VDD 或数据信号 Vdata,还可以取决于显示面板上其它的电压信号,如第二参考电压 Vref 或其它电压信号等。正如前述内容提到的,对于显示面板而言,提供第一电源电压 PVDD 的走线属于电源走线,其主要作用是为发光管提供电流,因此在整个显示面板上该电源走线的电流值很大。因此,只要保证像素电路的发光管的发光大小最终不取决于第一电源电压 PVDD(即与第一电源电压 PVDD 无

关),就可以达到消除提供第一电源电压 PVDD 的第一电源电压走线上的压降影响,使得显示面板上的电流分布和亮度分布更加均匀,具体内容不再赘述。

[0030] 需要说明的是,对于图 1 所示的一种像素电路,第一电源电压 PVDD 为高电平信号,第二电源电压 PVEE 为低电平信号。

[0031] 可选的,对于图 1 所示的一种像素电路,发光管 L 为发光二极管。

[0032] 需要说明的是,在图 1 所示的一种像素电路中,第一晶体管 M1、第二晶体管 M2、第三晶体管 M3、第四晶体管 M4、第五晶体管 M5、第六晶体管 M6、第七晶体管 M7、第八晶体管 M8 均为 P 型晶体管,在此不作限定,可选的第一晶体管 M1、第二晶体管 M2、第三晶体管 M3、第四晶体管 M4、第五晶体管 M5、第六晶体管 M6、第七晶体管 M7、第八晶体管 M8 也可以均为 N 型晶体管,在此种情况下,第一电源电压 PVDD 和第二电源电压 PVEE 的位置需要交换,即第六晶体管 M6 的第一极和第七晶体管 M7 的第一极接收第二电源电压 PVEE,发光管 L 的第二端接收第一电源电压 PVDD,同时,与该像素电路相对应的驱动时序图应该与图 2 所示的像素电路驱动时序图取反相,具体不再赘述。

[0033] 图 3 所示为本发明实施例提供的又一种像素电路,与图 1 所示实施例中的像素电路的结构基本相同,在此不再赘述,区别在于:在图 2 所示的像素电路中,还包括第二电容 C2,第二电容 C2 具有连接第五晶体管 M5 的栅极的第一端和连接第二节点 N2 的第二端。可选的,与图 3 所示的像素电路相对应的驱动时序图与图 2 相同,因此整个图 3 所示的驱动电路的工作原理不再赘述,可以参考前述内容。相较于图 1 所示实施例中的像素电路,采用图 3 所示实施例中的像素电路的好处在于:通过增设了第二电容 C2,由于第二电容 C2 的第一端接收第二扫描信号 S2,第二电容 C2 的第一端电连接第二节点 N2,,参考图 2 所示的驱动时序图,在第三时刻 T3,第二扫描信号 S2 由低电平跳变为高电平,由于第二电容 C2 的耦合作用,第二节点 N2 的电位将被进一步提高,因此第三晶体管 M3 的栅极因接收更高的电位信号而使得第三晶体管 M3 关闭的更完全,因此使得整个像素电路在发光之前的暗态显得更暗,提高了像素电路的对比度。

[0034] 图 4 所示为本发明实施例提供的又一种像素电路,与图 1 所示实施例中的像素电路的结构基本相同,在此不再赘述,区别在于:在图 4 所示的像素电路中,还包括第九晶体管 M9,第九晶体管 M9 具有接收第一扫描信号 S1 的栅极,接收第二参考电压 Vref 的第一极,以及连接第八晶体管 M8 的第二极的第二极。可选的,与图 4 所示的像素电路相对应的驱动时序图与图 2 相同,因此整个图 4 所示的驱动电路的工作原理不再赘述,可以参考前述内容。相较于图 1 所示实施例中的像素电路,采用图 4 所示实施例中的像素电路的好处在于:参考图 2 所示的驱动时序图,通过增设了第九晶体管 M9,在第一时刻 T1,第一扫描信号 S1 为低电平,因此第九晶体管 M9 的栅极因接收低电平的第一扫描信号 S1 而开启,低电平的 Vref 通过第九晶体管 M9 传输至发光管 L 的第一端,对发光管 L 进行复位,因此使得整个像素电路在发光之前的暗态显得更暗,提高了像素电路的对比度。

[0035] 需要说明的是,在图 1 所示的一种像素电路中,第一晶体管 M1、第二晶体管 M2、第三晶体管 M3、第四晶体管 M4、第五晶体管 M5、第六晶体管 M6、第七晶体管 M7、第八晶体管 M8 和第九晶体管 M9 均为 P 型晶体管,在此不作限定,可选的,第一晶体管 M1、第二晶体管 M2、第三晶体管 M3、第四晶体管 M4、第五晶体管 M5、第六晶体管 M6、第七晶体管 M7、第八晶体管 M8 和第九晶体管 M9 也可以均为 N 型晶体管,在此种情况下,第一电源电压 PVDD 和第二电源

电压 PVEE 的位置需要交换,即第六晶体管 M6 的第一极和第七晶体管 M7 的第一极接收第二电源电压 PVEE,发光管 L 的第二端接收第一电源电压 PVDD,同时,与该像素电路相对应的驱动时序图应该与图 2 所示的像素电路驱动时序图取反相,具体不再赘述。

[0036] 图 5 所示为本发明实施例提供的一种有机发光显示装置,包括用于传输扫描信号的多条扫描线 S1 至 Sn,用于传输数据信号的多条数据线 D1 至 Dn,用于传输第一参考电压的多条第一参考电压扫描线 V1 至 Vn,用于传输第一发光控制信号的多条第一发光控制信号线 E1 至 En+2,用于传输第二发光控制信号的多条第二发光控制信号线 E2 至 En+3,用于传输第一电源电压的第一电源电压供应端 LPVDD,用于传输第二电源电压的第二电源电压供应端 LPVEE,以及设置在多条扫描线 S1 至 Sn 和多条数据线 D1 至 Dn 的交叉处的多个如图 1、图 3 和图 4 所示实施例中公开的像素电路 101。

[0037] 以上对本发明实施例所提供的一种像素电路及其驱动方法、一种有机发光显示装置进行了详细介绍,本文中应用了具体个例对本发明的原理及实施方式进行了阐述,以上实施例的说明只是用于帮助理解本发明的方法及其核心思想;同时,对于本领域的一般技术人员,依据本发明的思想,在具体实施方式及应用范围上均会有改变之处,综上所述,本说明书内容不应理解为对本发明的限制。

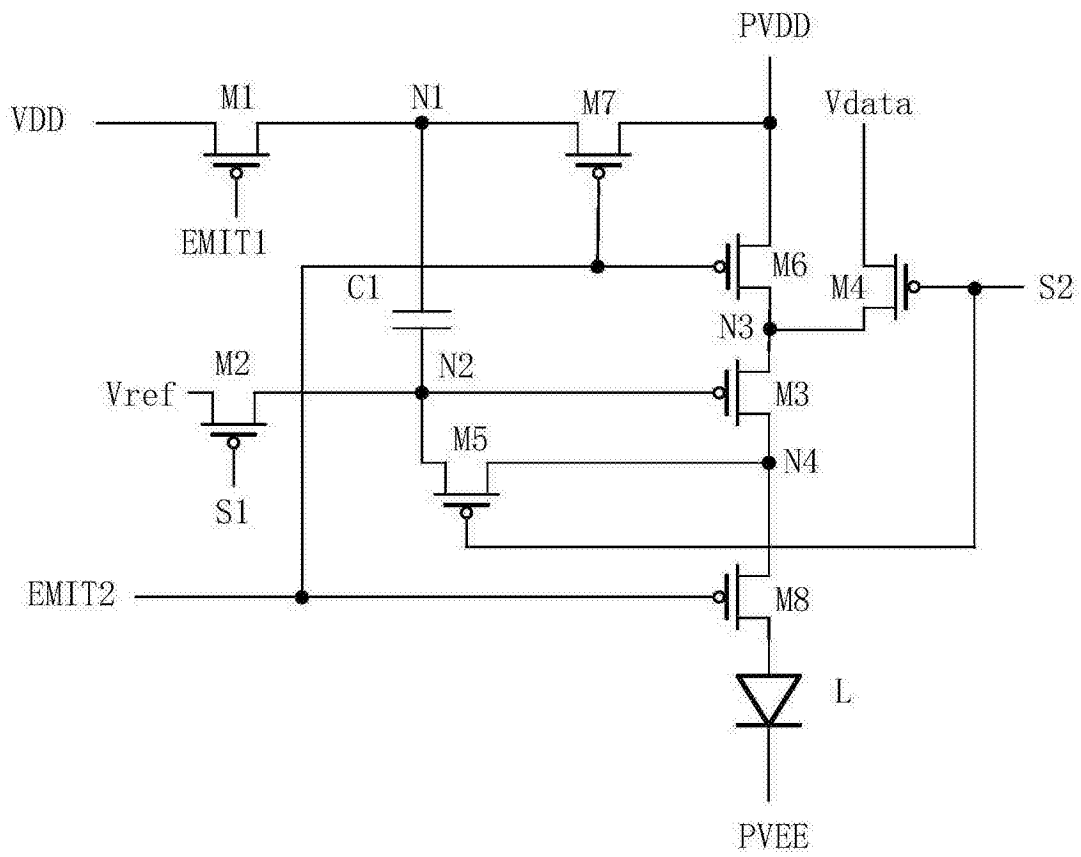


图 1

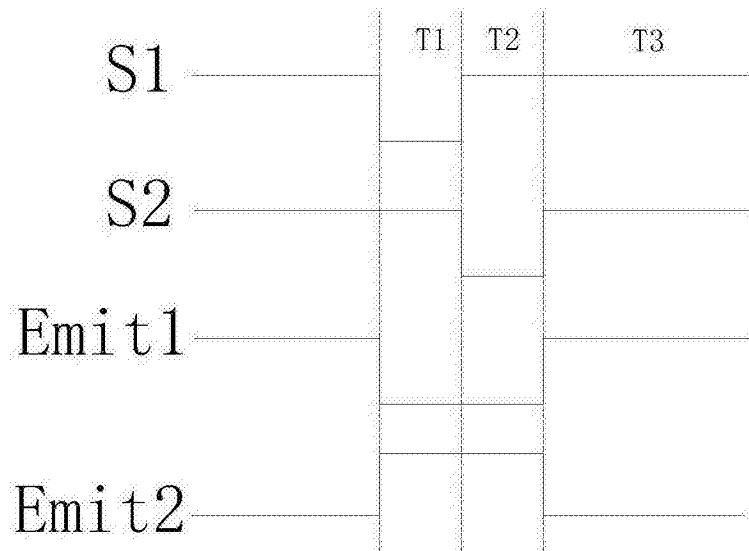


图 2

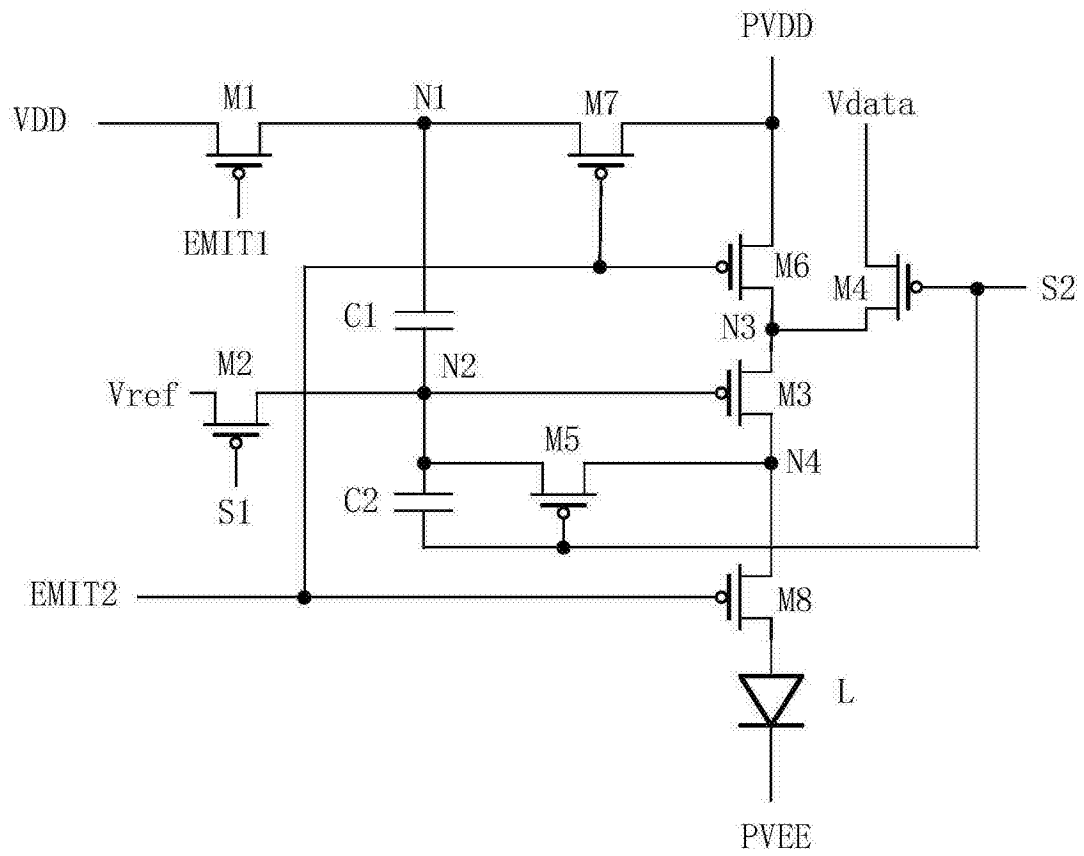


图 3

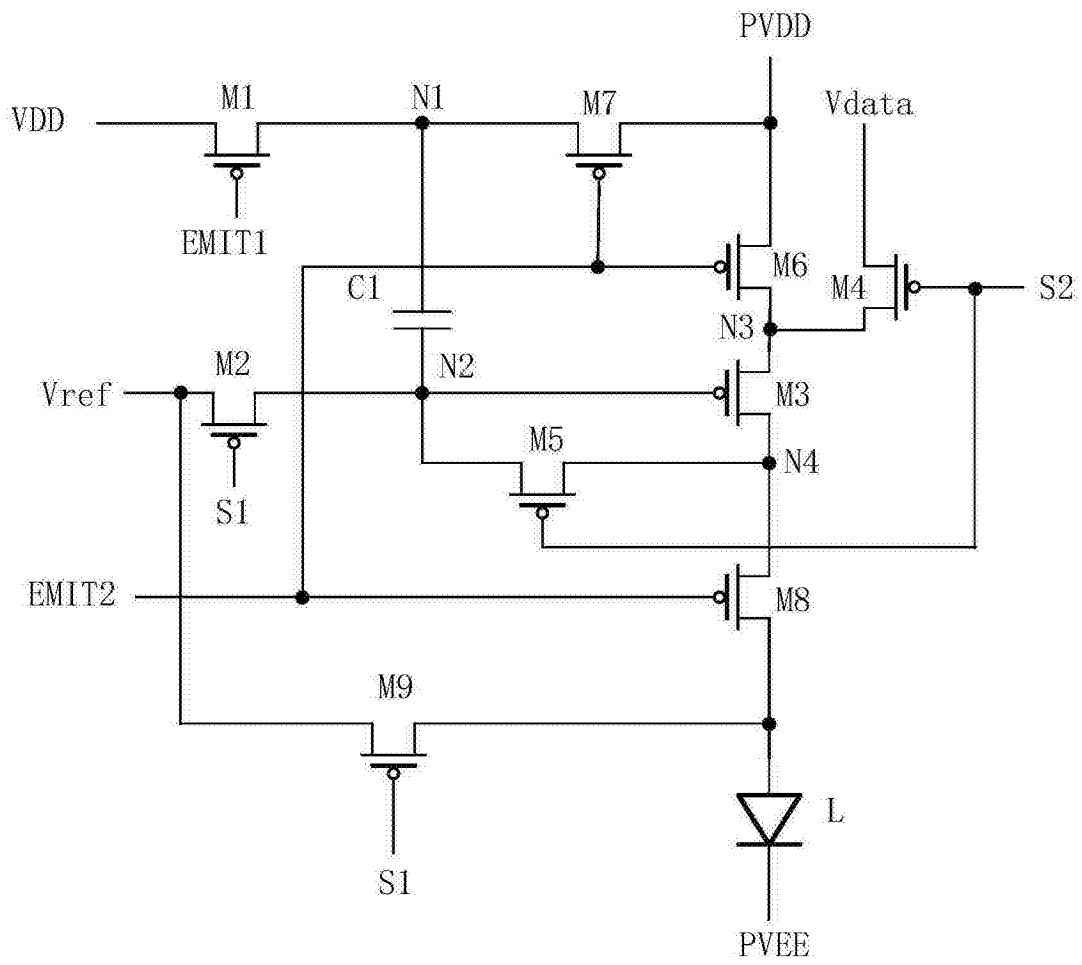


图 4

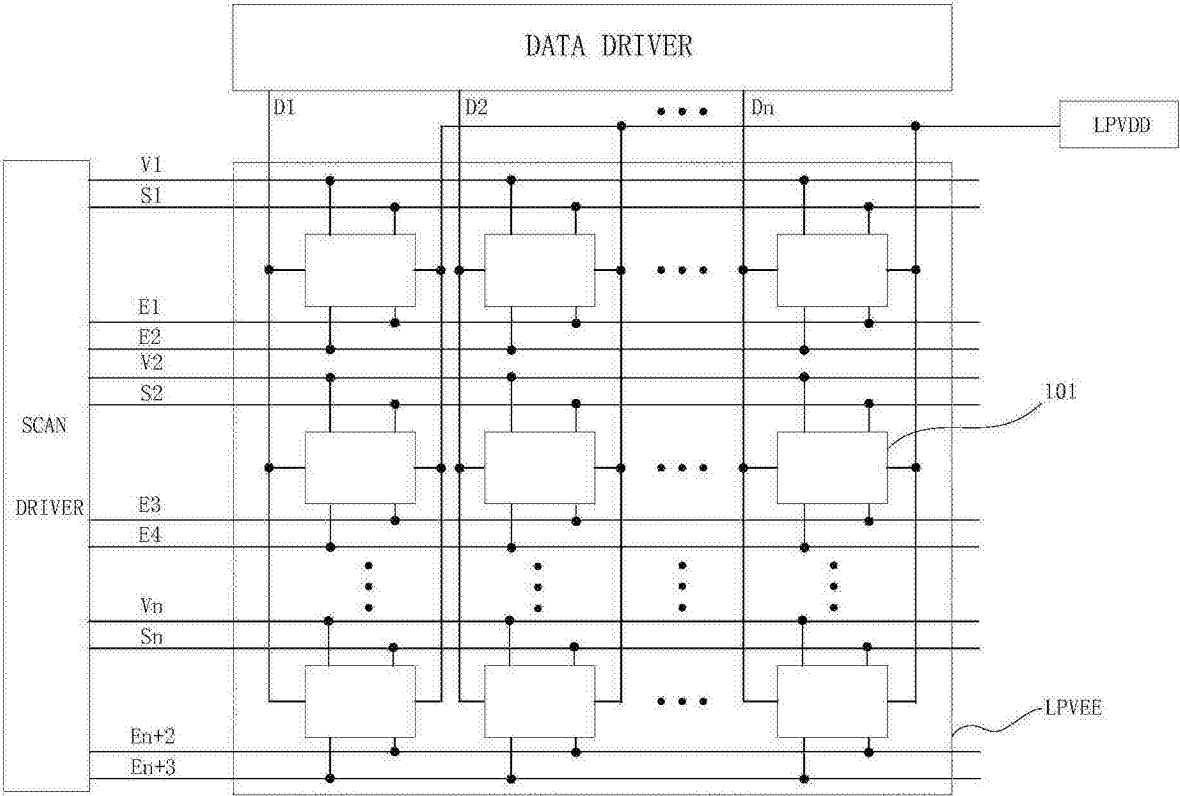


图 5

专利名称(译)	一种像素电路及其驱动方法、一种有机发光显示装置		
公开(公告)号	CN105405397A	公开(公告)日	2016-03-16
申请号	CN201510660444.2	申请日	2015-10-14
[标]申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
当前申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
[标]发明人	孙阔 李旺 钱栋		
发明人	孙阔 李旺 钱栋		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3258 G09G3/3291 G09G2300/0473 G09G2300/0809 G09G2300/0819 G09G2310/0202 G09G2310/0216 G09G2310/0262 G09G2320/0223 G09G2320/0233 G09G2320/045 G09G2320/0646		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种像素电路，其特征在于，包括：第一晶体管，第二晶体管，第三晶体管，第四晶体管，第四晶体管，第六晶体管，第七晶体管，第八晶体管，发光管和第一电容；其中，第一晶体管的栅极接收第一发光控制信号，第一晶体管的第一极接收第一参考电压，第一晶体管的第二极和第七晶体管的第二极电连接至第一节点，第二晶体管的第二极和第三晶体管的栅极电连接至第二节点，第一电容电连接于第一节点和第二节点之间；由于第一电容能够保持所述第二节点的电位以实现与所述第三晶体管的阈值进行补偿，同时能够在所述第一节点和所述第二节点之间形成耦合作用以消除走线负载的作用，电路结构更简单，节省成本。

