



(21)申请号 201620917837.7

(22)申请日 2016.08.22

(73)专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

专利权人 鄂尔多斯市源盛光电有限责任公司

(72)发明人 张毅 张锴 玄明花 高永益
皇甫鲁江

(74)专利代理机构 北京市柳沈律师事务所
11105

代理人 彭久云

(51)Int.Cl.

G09G 3/3208(2016.01)

(ESM)同样的发明创造已同日申请发明专利

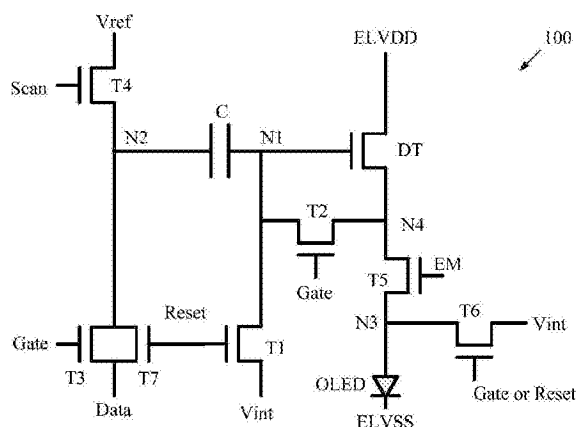
权利要求书3页 说明书13页 附图5页

(54)实用新型名称

像素电路、显示面板及显示设备

(57)摘要

一种像素电路、显示面板及显示设备,该像素电路包括存储电容、有机发光二极管、驱动晶体管、发光控制电路、复位电路、阈值补偿电路、第一数据写入电路、参考电压写入电路以及初始化电路。该像素电路、显示面板及显示设备,可对显示面板进行电阻压降和阈值电压补偿,提高了驱动电流的均匀性,进而提高了显示面板显示的均匀性,同时减小漏电流以保证黑态时的高对比度,以及通过调整发光时间占一帧显示时间段的比例使得在低灰阶条件下保证精确显示。



1. 一种像素电路,其特征在于,包括:

存储电容,包括与第一节点连接的第一端和与第二节点连接的第二端;

有机发光二极管,包括与第三节点连接的第一极;

驱动晶体管,包括与所述第一节点连接的栅极,其中,所述驱动晶体管被配置为根据所述第一节点的电压控制所述有机发光二极管发光;

发光控制电路,被配置为接收发光控制信号并根据所述发光控制信号控制所述有机发光二极管发光或关断;

复位电路,被配置为接收复位控制信号并根据所述复位控制信号向所述第一节点写入复位电压;

阈值补偿电路,被配置为接收第一扫描信号并根据所述第一扫描信号向所述第一节点写入补偿电压,其中,所述补偿电压为第一电源电压与所述驱动晶体管的阈值电压之和;

第一数据写入电路,被配置为接收第一扫描信号和数据信号并根据所述第一扫描信号向所述第二节点写入所述数据信号;

参考电压写入电路,被配置为接收第二扫描信号并根据所述第二扫描信号向所述第二节点写入参考电压;以及

初始化电路,被配置为接收所述第一扫描信号或所述复位控制信号并根据所述第一扫描信号或所述复位控制信号向第三节点写入初始化电压。

2. 根据权利要求1所述的像素电路,其特征在于,所述初始化电压等于所述复位电压。

3. 根据权利要求1所述的像素电路,其特征在于,所述有机发光二极管还包括第二极,所述有机发光二极管的第二极与第二电源线电连接以接收第二电源电压,所述有机发光二极管的第一极为阳极,所述有机发光二极管的第二极为阴极,所述初始化电压与所述第二电源电压之差小于所述有机发光二极管的起亮电压。

4. 根据权利要求3所述的像素电路,其特征在于,所述初始化电压小于等于所述第二电源电压。

5. 根据权利要求1-4任一项所述的像素电路,其特征在于,所述复位电路包括第一晶体管,所述阈值补偿电路包括第二晶体管,所述第一数据写入电路包括第三晶体管,所述参考电压写入电路包括第四晶体管,所述发光控制电路包括第五晶体管,所述初始化电路包括第六晶体管。

6. 根据权利要求5所述的像素电路,其特征在于,

所述驱动晶体管的栅极与所述第一节点电连接,所述驱动晶体管的第一极与第一电源线电连接以接收第一电源电压,所述驱动晶体管的第二极与第四节点电连接;

所述有机发光二极管的第一极与所述第三节点电连接,所述有机发光二极管的第二极与第二电源线电连接以接收第二电源电压;

所述存储电容的第一端与所述第一节点电连接,所述存储电容的第二端与所述第二节点电连接;

所述第一晶体管的栅极与复位控制信号线电连接以接收所述复位控制信号,所述第一晶体管的第一极与复位电压线电连接以接收所述复位电压,所述第一晶体管的第二极与所述第一节点电连接;

所述第二晶体管的栅极与第一扫描信号线电连接以接收第一扫描信号,所述第二晶体

管的第一极与所述第一节点电连接,所述第二晶体管的第二极与所述第四节点电连接;

所述第三晶体管的栅极与所述第一扫描信号线电连接以接收所述第一扫描信号,所述第三晶体管的第一极与数据信号线电连接以接收所述数据信号,所述第三晶体管的第二极与所述第二节点电连接;

所述第四晶体管的栅极与第二扫描信号线电连接以接收所述第二扫描信号,所述第四晶体管的第一极与参考电压线电连接以接收所述参考电压,所述第四晶体管的第二极与所述第二节点电连接;

所述第五晶体管的栅极与发光控制信号线电连接以接收所述发光控制信号,所述第五晶体管的第一极与所述第三节点电连接,所述第五晶体管的第二极与所述第四节点电连接;

所述第六晶体管的栅极与第一扫描信号线或复位控制信号线电连接以接收所述第一扫描信号或所述复位控制信号,所述第六晶体管的第一极与所述复位电压线电连接以接收所述复位电压,所述第六晶体管的第二极与所述第三节点电连接。

7. 根据权利要求5所述的像素电路,其特征在于,所述驱动晶体管、所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管以及所述第六晶体管均为P型晶体管。

8. 根据权利要求5所述的像素电路,其特征在于,所述驱动晶体管、所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管以及所述第六晶体管均为薄膜晶体管。

9. 根据权利要求1-4任一项所述的像素电路,其特征在于,还包括第二数据写入电路,被配置为接收所述复位控制信号和所述数据信号并根据所述复位控制信号向所述第二节点写入所述数据信号。

10. 根据权利要求9所述的像素电路,其特征在于,所述复位电路包括第一晶体管,所述阈值补偿电路包括第二晶体管,所述第一数据写入电路包括第三晶体管,所述参考电压写入电路包括第四晶体管,所述发光控制电路包括第五晶体管,所述初始化电路包括第六晶体管,所述第二数据写入电路包括第七晶体管。

11. 根据权利要求10所述的像素电路,其特征在于,

所述驱动晶体管的栅极与所述第一节点电连接,所述驱动晶体管的第一极与第一电源线电连接以接收第一电源电压,所述驱动晶体管的第二极与第四节点电连接;

所述有机发光二极管的第一极与所述第三节点电连接,所述有机发光二极管的第二极与第二电源线电连接以接收第二电源电压;

所述存储电容的第一端与所述第一节点电连接,所述存储电容的第二端与所述第二节点电连接;

所述第一晶体管的栅极与复位控制信号线电连接以接收所述复位控制信号,所述第一晶体管的第一极与复位电压线电连接以接收所述复位电压,所述第一晶体管的第二极与所述第一节点电连接;

所述第二晶体管的栅极与第一扫描信号线电连接以接收第一扫描信号,所述第二晶体管的第一极与所述第一节点电连接,所述第二晶体管的第二极与所述第三节点电连接;

所述第三晶体管的栅极与所述第一扫描信号线电连接以接收所述第一扫描信号,所述

第三晶体管的第一极与数据信号线电连接以接收所述数据信号,所述第三晶体管的第二极与所述第二节点电连接;

所述第四晶体管的栅极与第二扫描信号线电连接以接收所述第二扫描信号,所述第四晶体管的第一极与参考电压线电连接以接收所述参考电压,所述第四晶体管的第二极与所述第二节点电连接;

所述第五晶体管的栅极与发光控制信号线电连接以接收所述发光控制信号,所述第五晶体管的第一极与所述第三节点电连接,所述第五晶体管的第二极与所述第四节点电连接;

所述第六晶体管的栅极与第一扫描信号线或复位控制信号线电连接以接收所述第一扫描信号或所述复位控制信号,所述第六晶体管的第一极与所述复位电压线电连接以接收所述复位电压,所述第六晶体管的第二极与所述第三节点电连接;

所述第七晶体管的栅极与复位控制信号线电连接以接收所述复位控制信号,所述第七晶体管的第一极与数据信号线电连接以接收所述数据信号,所述第七晶体管的第二极与所述第二节点电连接。

12. 根据权利要求10所述的像素电路,其特征在于,所述驱动晶体管、所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管以及所述第七晶体管均为P型晶体管。

13. 根据权利要求10所述的像素电路,其特征在于,所述驱动晶体管、所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管以及所述第七晶体管均为薄膜晶体管。

14. 一种显示面板,其特征在于,包括如权利要求1-13任一项所述的像素电路。

15. 根据权利要求14所述的显示面板,其特征在于,还包括:

数据驱动器,被配置为向所述像素电路提供所述数据信号;

扫描驱动器,被配置为向所述像素电路提供所述发光控制信号、所述第一扫描信号、所述第二扫描信号以及所述复位控制信号。

16. 一种显示设备,其特征在于,包括如权利要求14或15所述的显示面板。

像素电路、显示面板及显示设备

技术领域

[0001] 本公开的实施例涉及一种像素电路、显示面板及显示设备。

背景技术

[0002] 在显示领域,有机发光二极管(OLED)显示面板具有自发光、对比度高、能耗低、视角广、响应速度快、可用于挠曲性面板、使用温度范围广、制造简单等特点,具有广阔的发展前景。

[0003] 由于上述特点,有机发光二极管(OLED)显示面板可以适用于手机、显示器、笔记本电脑、数码相机、仪器仪表等具有显示功能的装置。

实用新型内容

[0004] 本公开的实施例提供一种像素电路,包括:存储电容,包括与第一节点连接的第一端和与第二节点连接的第二端;有机发光二极管,包括与第三节点连接的第一极;驱动晶体管,包括与所述第一节点连接的栅极,其中,所述驱动晶体管被配置为根据所述第一节点的电压控制所述有机发光二极管发光;发光控制电路,被配置为接收发光控制信号并根据所述发光控制信号控制所述有机发光二极管发光或关断;复位电路,被配置为接收复位控制信号并根据所述复位控制信号向所述第一节点写入复位电压;阈值补偿电路,被配置为接收第一扫描信号并根据所述第一扫描信号向所述第一节点写入补偿电压,其中,所述补偿电压为第一电源电压与所述驱动晶体管的阈值电压之和;第一数据写入电路,被配置为接收第一扫描信号和数据信号并根据所述第一扫描信号向所述第二节点写入所述数据信号;参考电压写入电路,被配置为接收第二扫描信号并根据所述第二扫描信号向所述第二节点写入参考电压;以及初始化电路,被配置为接收所述第一扫描信号或所述复位控制信号并根据所述第一扫描信号或所述复位控制信号向第三节点写入所述初始化电压。

[0005] 例如,在本公开实施例提供的像素电路中,所述初始化电压等于所述复位电压。

[0006] 例如,在本公开实施例提供的像素电路中,所述有机发光二极管还包括第二极,所述有机发光二极管的第二极与第二电源线电连接以接收第二电源电压,所述有机发光二极管的第一极为阳极,所述有机发光二极管的第二极为阴极,所述初始化电压与所述第二电源电压之差小于所述有机发光二极管的起亮电压。

[0007] 例如,在本公开实施例提供的像素电路中,所述初始化电压小于等于所述第二电源电压。

[0008] 例如,在本公开实施例提供的像素电路中,所述复位电路包括第一晶体管,所述阈值补偿电路包括第二晶体管,所述第一数据写入电路包括第三晶体管,所述参考电压写入电路包括第四晶体管,所述发光控制电路包括第五晶体管,所述初始化电路包括第六晶体管。

[0009] 例如,在本公开实施例提供的像素电路中,所述驱动晶体管的栅极与所述第一节点电连接,所述驱动晶体管的第一极与第一电源线电连接以接收第一电源电压,所述驱动

晶体管的第二极与第四节点电连接;所述有机发光二极管的第一极与所述第三节点电连接,所述有机发光二极管的第二极与第二电源线电连接以接收第二电源电压;所述存储电容的第一端与所述第一节点电连接,所述存储电容的第二端与所述第二节点电连接;所述第一晶体管的栅极与复位控制信号线电连接以接收所述复位控制信号,所述第一晶体管的第一极与复位电压线电连接以接收所述复位电压,所述第一晶体管的第二极与所述第一节点电连接;所述第二晶体管的栅极与第一扫描信号线电连接以接收第一扫描信号,所述第二晶体管的第一极与所述第一节点电连接,所述第二晶体管的第二极与所述第四节点电连接;所述第三晶体管的栅极与所述第一扫描信号线电连接以接收所述第一扫描信号,所述第三晶体管的第一极与数据信号线电连接以接收所述数据信号,所述第三晶体管的第二极与所述第二节点电连接;所述第四晶体管的栅极与第二扫描信号线电连接以接收所述第二扫描信号,所述第四晶体管的第一极与参考电压线电连接以接收所述参考电压,所述第四晶体管的第二极与所述第二节点电连接;所述第五晶体管的栅极与发光控制信号线电连接以接收所述发光控制信号,所述第五晶体管的第一极与所述第三节点电连接,所述第五晶体管的第二极与所述第四节点电连接;所述第六晶体管的栅极与第一扫描信号线或复位控制信号线电连接以接收所述第一扫描信号或所述复位控制信号,所述第六晶体管的第一极与所述复位电压线电连接以接收所述复位电压,所述第六晶体管的第二极与所述第三节点电连接。

[0010] 例如,在本公开实施例提供的像素电路中,所述驱动晶体管、所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管以及所述第六晶体管均为P型晶体管。

[0011] 例如,在本公开实施例提供的像素电路中,所述驱动晶体管、所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管以及所述第六晶体管均为薄膜晶体管。

[0012] 例如,本公开实施例提供的像素电路,还包括第二数据写入电路,被配置为接收所述复位控制信号和所述数据信号并根据所述复位控制信号向所述第二节点写入所述数据信号。

[0013] 例如,在本公开实施例提供的像素电路中,所述复位电路包括第一晶体管,所述阈值补偿电路包括第二晶体管,所述第一数据写入电路包括第三晶体管,所述参考电压写入电路包括第四晶体管,所述发光控制电路包括第五晶体管,所述初始化电路包括第六晶体管,所述第二数据写入电路包括第七晶体管。

[0014] 例如,在本公开实施例提供的像素电路中,所述驱动晶体管的栅极与所述第一节点电连接,所述驱动晶体管的第一极与第一电源线电连接以接收第一电源电压,所述驱动晶体管的第二极与第四节点电连接;所述有机发光二极管的第一极与所述第三节点电连接,所述有机发光二极管的第二极与第二电源线电连接以接收第二电源电压;所述存储电容的第一端与所述第一节点电连接,所述存储电容的第二端与所述第二节点电连接;所述第一晶体管的栅极与复位控制信号线电连接以接收所述复位控制信号,所述第一晶体管的第一极与复位电压线电连接以接收所述复位电压,所述第一晶体管的第二极与所述第一节点电连接;所述第二晶体管的栅极与第一扫描信号线电连接以接收第一扫描信号,所述第二晶体管的第一极与所述第一节点电连接,所述第二晶体管的第二极与所述第三节点电连

接;所述第三晶体管的栅极与所述第一扫描信号线电连接以接收所述第一扫描信号,所述第三晶体管的第一极与数据信号线电连接以接收所述数据信号,所述第三晶体管的第二极与所述第二节点电连接;所述第四晶体管的栅极与第二扫描信号线电连接以接收所述第二扫描信号,所述第四晶体管的第一极与参考电压线电连接以接收所述参考电压,所述第四晶体管的第二极与所述第二节点电连接;所述第五晶体管的栅极与发光控制信号线电连接以接收所述发光控制信号,所述第五晶体管的第一极与所述第三节点电连接,所述第五晶体管的第二极与所述第四节点电连接;所述第六晶体管的栅极与第一扫描信号线或复位控制信号线电连接以接收所述第一扫描信号或所述复位控制信号,所述第六晶体管的第一极与所述复位电压线电连接以接收所述复位电压,所述第六晶体管的第二极与所述第三节点电连接;所述第七晶体管的栅极与复位控制信号线电连接以接收所述复位控制信号,所述第七晶体管的第一极与数据信号线电连接以接收所述数据信号,所述第七晶体管的第二极与所述第二节点电连接。

[0015] 例如,在本公开实施例提供的像素电路中,所述驱动晶体管、所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管以及所述第七晶体管均为P型晶体管。

[0016] 例如,在本公开实施例提供的像素电路中,所述驱动晶体管、所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管、所述第五晶体管、所述第六晶体管以及所述第七晶体管均为薄膜晶体管。

[0017] 本公开的实施例还提供一种显示面板,包括本公开任一实施例提供的像素电路。

[0018] 例如,本公开实施例提供的显示面板,还包括:数据驱动器,被配置为向所述像素电路提供所述数据信号;扫描驱动器,被配置为向所述像素电路提供所述发光控制信号、所述第一扫描信号、所述第二扫描信号以及所述复位控制信号。

[0019] 本公开的实施例还提供一种显示设备,包括本公开任一实施例提供的显示面板。

[0020] 本公开提供一种像素电路、显示面板及显示设备,可对显示面板进行电阻压降和阈值电压补偿,提高了驱动电流的均匀性,进而提高了显示面板显示的均匀性,同时减小漏电流以保证黑态时的高对比度,以及通过调整发光时间占一帧显示时间段的比例使得在低灰阶条件下保证精确显示。

附图说明

[0021] 为了更清楚地说明本公开实施例的技术方案,下面将对实施例或相关技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅涉及本公开的一些实施例,并非对本公开的限制。

[0022] 图1是本公开实施例提供的一种像素电路的示意图之一;

[0023] 图2是本公开实施例提供的一种像素电路的示意图之二;

[0024] 图3是本公开实施例提供的一种像素电路的示意图之三;

[0025] 图4是本公开实施例提供的一种像素电路的示意图之四;

[0026] 图5是本公开实施例提供的一种像素电路的示意图之五;

[0027] 图6是本公开实施例提供的一种显示面板的示意图;

[0028] 图7是本公开实施例提供的一种显示设备的示意图;

[0029] 图8和图9是本公开实施例提供的如图3所示的像素电路的示例性的驱动时序图；以及

[0030] 图10和图11是本公开实施例提供的如图5所示的像素电路的示例性的驱动时序图。

具体实施方式

[0031] 下面将结合附图，对本公开实施例中的技术方案进行清楚、完整地描述参考在附图中示出并在以下描述中详述的非限制性示例实施例，更加全面地说明本公开的示例实施例和它们的多种特征及有利细节。应注意的是，图中示出的特征不是必须按照比例绘制。本公开省略了已知材料、组件和工艺技术的描述，从而不使本公开的示例实施例模糊。所给出的示例仅旨在有利于理解本公开示例实施例的实施，以及进一步使本领域技术人员能够实施示例实施例。因而，这些示例不应被理解为对本公开的实施例的范围的限制。

[0032] 除非另外特别定义，本公开使用的技术术语或者科学术语应当为本公开所属领域内具有一般技能的人士所理解的通常意义。本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。此外，在本公开各个实施例中，相同或类似的参考标号表示相同或类似的构件。

[0033] 在有机发光二极管(Organic Light-Emitting Diode, OLED)显示面板中，会存在电阻压降(IR drop)现象，电阻压降是由于显示面板中导线的自身电阻分压造成的，即电流经过显示面板中的导线时，根据欧姆定律，导线上会产生一定的电压降。因此，位于不同位置的像素单元受到电阻压降影响的程度也不相同，这会导致显示面板显示不均匀。因此，需要对OLED显示面板中的电阻压降进行补偿。

[0034] 而且，在OLED显示面板中，各个像素单元中的驱动晶体管的阈值电压由于制备工艺可能彼此之间存在差异，而且由于例如温度变化的影响，驱动晶体管的阈值电压也会产生漂移的现象。因此，各个驱动晶体管的阈值电压的不同也可能会导致显示面板显示不均匀。因此，这样也导致需要对阈值电压进行补偿。

[0035] 而且，OLED像素补偿电路中可能存在漏电流，在黑态时仍可能有0.01~0.03尼特(nit)的亮度，导致不能得到真正的纯黑，因此无法实现高对比度。

[0036] 另外，OLED显示器件的灰阶区分受驱动电路的数据电压控制，在显示低灰阶时(例如，在夜间使用时)，驱动电路在输出低灰阶数据电压的条件下很难做到精确控制。

[0037] 本公开的实施例提供一种像素电路、显示面板、显示设备及驱动方法，可对显示面板进行电阻压降和阈值电压补偿，提高了驱动电流的均匀性，进而提高了显示面板显示的均匀性，同时减小漏电流以保证黑态时的高对比度，以及通过调整发光时间占一帧显示时间段的比例使得在低灰阶条件下保证精确显示。

[0038] 本公开的实施例提供一种像素电路100，如图1所示，该像素电路100包括：存储电容C、有机发光二极管OLED、驱动晶体管DT、发光控制电路110、复位电路120、阈值补偿电路130、第一数据写入电路140、参考电压写入电路150以及初始化电路160。

[0039] 例如，如图1所示，存储电容C包括与第一节点N1连接的第一端和与第二节点N2连接的第二端。有机发光二极管OLED包括与第三节点N3连接的第一极。驱动晶体管DT包括与第一节点N1连接的栅极；驱动晶体管DT被配置为根据第一节点N1的电压控制有机发光二极

管OLED发光。发光控制电路110被配置为接收发光控制信号EM并根据发光控制信号EM控制有机发光二极管OLED发光或关断。复位电路120被配置为接收复位控制信号Reset并根据复位控制信号Reset向第一节点N1写入复位电压Vint。阈值补偿电路130被配置为接收第一扫描信号Gate并根据第一扫描信号Gate向第一节点N1写入补偿电压,所述补偿电压为第一电源电压ELVDD与所述驱动晶体管的阈值电压Vth之和 $ELVDD+V_{th}$ 。第一数据写入电路140被配置为接收第一扫描信号Gate和数据信号Data并根据第一扫描信号Gate向第二节点N2写入数据信号Data。参考电压写入电路150被配置为接收第二扫描信号Scan并根据第二扫描信号Scan向第二节点N2写入参考电压Vref。初始化电路160被配置为接收第一扫描信号Gate或复位控制信号Reset并根据第一扫描信号Gate或复位控制信号Reset向第三节点N3写入初始化电压Vre。

[0040] 例如,如图2所示,在本公开实施例提供的像素电路100中,初始化电压Vre等于复位电压Vint。也就是说,复位电压可以同时用于复位电路120和初始化电路160,这种设置可以节省电压输出端口,简化电路,节省成本。

[0041] 例如,如图2所示,在本公开实施例提供的像素电路100中,有机发光二极管OLED还包括第二极,有机发光二极管OLED的第二极与第二电源线电连接以接收第二电源电压ELVSS。例如,有机发光二极管的第一极为阳极,有机发光二极管的第二极为阴极。初始化电压Vre与第二电源电压ELVSS之差小于有机发光二极管OLED的起亮电压。这样,初始化电路160向第三节点N3写入初始化电压Vre,可以对第三节点N3的电压(即有机发光二极管的阳极的电压)初始化,初始化电压Vre与第二电源电压ELVSS之差小于有机发光二极管OLED的起亮电压可以避免初始化后有机发光二极管的异常发光,提升显示品质。

[0042] 例如,在本公开实施例提供的像素电路100中,初始化电压Vre小于等于第二电源电压ELVSS。例如,初始化电压Vre小于等于第二电源电压ELVSS可以使初始化后有机发光二极管处于反向截止的状态,防止有机发光二极管的异常发光,提升显示品质。

[0043] 例如,如图3所示,在本公开实施例提供的像素电路100中,复位电路120包括第一晶体管T1,阈值补偿电路130包括第二晶体管T2,第一数据写入电路140包括第三晶体管T3,参考电压写入电路150包括第四晶体管T4,发光控制电路110包括第五晶体管T5,初始化电路160包括第六晶体管T6。

[0044] 例如,如图3所示,在本公开实施例提供的像素电路100中,驱动晶体管DT的栅极与第一节点N1电连接;驱动晶体管DT的第一极与第一电源线电连接以接收第一电源电压ELVDD;驱动晶体管DT的第二极与第四节点N4电连接。有机发光二极管OLED的第一极与第三节点N3电连接;有机发光二极管OLED的第二极与第二电源线电连接以接收第二电源电压ELVSS。存储电容C的第一端与第一节点N1电连接;存储电容C的第二端与第二节点N2电连接。第一晶体管T1的栅极与复位控制信号线电连接以接收复位控制信号Reset;第一晶体管T1的第一极与复位电压线电连接以接收复位电压Vint;第一晶体管T1的第二极与第一节点N1电连接。第二晶体管T2的栅极与第一扫描信号线电连接以接收第一扫描信号Gate;第二晶体管T2的第一极与第一节点N1电连接;第二晶体管T2的第二极与第四节点N4电连接。第三晶体管T3的栅极与第一扫描信号线电连接以接收第一扫描信号Gate;第三晶体管T3的第一极与数据信号线电连接以接收数据信号Data;第三晶体管T3的第二极与第二节点N2电连接。第四晶体管T4的栅极与第二扫描信号线电连接以接收第二扫描信号Scan;第四晶体管

T4的第一极与参考电压线电连接以接收参考电压Vref;第四晶体管T4的第二极与第二节点N2电连接。第五晶体管T5的栅极与发光控制信号线电连接以接收发光控制信号EM;第五晶体管T5的第一极与第三节点N3电连接;第五晶体管T5的第二极与第四节点N4电连接。第六晶体管T6的栅极与第一扫描信号线或复位控制信号线电连接以接收第一扫描信号Gate或复位控制信号Reset;第六晶体管T6的第一极与复位电压线电连接以接收复位电压Vint;第六晶体管T6的第二极与第三节点N3电连接。

[0045] 需要说明的是,第六晶体管T6的第一极包括但不限于图3所示的与复位电压线电连接以接收复位电压Vint的情形,第六晶体管T6的第一极也可以与初始化电压线电连接以接收初始化电压Vre。

[0046] 例如,在本公开实施例提供的像素电路100中,驱动晶体管DT、第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5以及第六晶体管T6均为P型晶体管。

[0047] 例如,在本公开实施例提供的像素电路100中,驱动晶体管DT、第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5以及第六晶体管T6均为薄膜晶体管,例如P型薄膜晶体管。

[0048] 需要说明的是,本公开的实施例中采用的晶体管均可以为薄膜晶体管或场效应晶体管或其他特性相同的开关器件。这里采用的晶体管的源极、漏极在结构上可以是对称的,所以其源极、漏极在结构上可以是没有区别的。在本公开的实施例中,为了区分晶体管除栅极之外的两极,直接描述了其中一极为第一极,另一极为第二极,所以本公开实施例中全部或部分晶体管的第一极和第二极根据需要是可以互换的。例如,本公开实施例所述的晶体管的第一极可以为源极,第二极可以为漏极;或者,晶体管的第一极为漏极,第二极为源极。此外,按照晶体管的特性区分可以将晶体管分为N型和P型晶体管,本公开的实施例以驱动晶体管DT、第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5以及第六晶体管T6均为P型晶体管为例进行说明。基于本公开对该实现方式的描述和教导,本领域普通技术人员在没有做出创造性劳动前提下能够容易想到本公开实施例采用N型晶体管或N型和P型晶体管组合的实现方式,因此,这些实现方式也是在本公开的保护范围内的。

[0049] 例如,如图4所示,本公开实施例提供的像素电路100还包括第二数据写入电路170。第二数据写入电路170被配置为接收复位控制信号Reset和数据信号Data并根据复位控制信号Reset向第二节点N2写入数据信号Data。

[0050] 例如,如图5所示,在本公开实施例提供的像素电路100中,复位电路120包括第一晶体管T1,阈值补偿电路130包括第二晶体管T2,第一数据写入电路140包括第三晶体管T3,参考电压写入电路150包括第四晶体管T4,发光控制电路110包括第五晶体管T5,初始化电路160包括第六晶体管T6,第二数据写入电路170包括第七晶体管T7。

[0051] 例如,如图5所示,在本公开实施例提供的像素电路100中,驱动晶体管DT的栅极与第一节点N1电连接;驱动晶体管DT的第一极与第一电源线电连接以接收第一电源电压ELVDD;驱动晶体管DT的第二极与第四节点N4电连接。有机发光二极管OLED的第一极与第三节点N3电连接;有机发光二极管OLED的第二极与第二电源线电连接以接收第二电源电压ELVSS。存储电容C的第一端与第一节点N1电连接;存储电容C的第二端与第二节点N2电连接。第一晶体管T1的栅极与复位控制信号线电连接以接收复位控制信号Reset;第一晶体管T1的第一极与复位电压线电连接以接收复位电压Vint;第一晶体管T1的第二极与第一节点

N1电连接。第二晶体管T2的栅极与第一扫描信号线电连接以接收第一扫描信号Gate；第二晶体管T2的第一极与第一节点N1电连接；第二晶体管T2的第二极与第四节点N4电连接。第三晶体管T3的栅极与第一扫描信号线电连接以接收第一扫描信号Gate；第三晶体管T3的第一极与数据信号线电连接以接收数据信号Data；第三晶体管T3的第二极与第二节点N2电连接。第四晶体管T4的栅极与第二扫描信号线电连接以接收第二扫描信号Scan；第四晶体管T4的第一极与参考电压线电连接以接收参考电压Vref；第四晶体管T4的第二极与第二节点N2电连接。第五晶体管T5的栅极与发光控制信号线电连接以接收发光控制信号EM；第五晶体管T5的第一极与第三节点N3电连接；第五晶体管T5的第二极与第四节点N4电连接。第六晶体管T6的栅极与第一扫描信号线或复位控制信号线电连接以接收第一扫描信号Gate或复位控制信号Reset；第六晶体管T6的第一极与复位电压线电连接以接收复位电压Vint；第六晶体管T6的第二极与第三节点N3电连接。第七晶体管T7的栅极与复位控制信号线电连接以接收复位控制信号Reset；第七晶体管T7的第一极与数据信号线电连接以接收数据信号Data；第七晶体管T7的第二极与第二节点N2电连接。

[0052] 需要说明的是，第六晶体管T6的第一极包括但不限于图5所示的与复位电压线电连接以接收复位电压Vint的情形，第六晶体管T6的第一极也可以与初始化电压线电连接以接收初始化电压Vre。

[0053] 例如，在本公开实施例提供的像素电路100中，驱动晶体管DT、第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6以及第七晶体管T7均为P型晶体管。

[0054] 例如，在本公开实施例提供的像素电路100中，驱动晶体管DT、第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6以及第七晶体管T7均为薄膜晶体管，例如P型薄膜晶体管。

[0055] 本公开的实施例还提供一种显示面板10，如图6所示，显示面板10包括本公开任一实施例提供的像素电路100。

[0056] 例如，显示面板10包括多个呈矩阵排布的像素电路100，每个像素电路100用于驱动至少一个子像素发光，该至少一个子像素所发出的可以为红光、绿光、蓝光，亦或者为白光等。

[0057] 例如，如图6所示，本公开实施例提供的显示面板10还包括：数据驱动器11、扫描驱动器12和控制器13。数据驱动器11被配置为根据控制器13的指令向像素电路100提供数据信号Data；扫描驱动器12被配置为根据控制器13的指令向像素电路100提供发光控制信号EM、第一扫描信号Gate、第二扫描信号Scan以及复位控制信号Reset等。

[0058] 例如，显示面板10还包括数据信号线、发光控制信号线、第一扫描信号线、第二扫描信号线和复位控制信号线(图6中未示出)。数据驱动器11通过数据信号线为向像素电路100提供数据信号Data；扫描驱动器12分别通过发光控制信号线、第一扫描信号线、第二扫描信号线和复位控制信号线向各个像素电路100提供发光控制信号EM、第一扫描信号Gate、第二扫描信号Scan以及复位控制信号Reset等。

[0059] 例如，显示面板10还包括电源(电压源或电流源，图中未示出)、第一电源线、第二电源线、参考电压线以及复位电压线(图6中未示出)，所述电源被配置为分别通过第一电源线、第二电源线、参考电压线以及复位电压线向像素电路100提供第一电源电压ELVDD、第二

电源电压ELVSS、参考电压Vref以及复位电压Vint等。

[0060] 本公开的实施例还提供一种显示设备1,如图7所示,显示设备1包括本公开任一实施例提供的显示面板10。

[0061] 例如,本公开实施例提供的显示设备可以包括手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0062] 本公开的实施例还提供一种如图3所示的像素电路100的驱动方法。例如,如图8所示,在一帧显示时间段内,该驱动方法包括复位阶段t1、数据写入及阈值补偿阶段t2、压降补偿阶段t3和发光阶段t4。

[0063] 在复位阶段t1,设置发光控制信号EM为关闭电压,设置复位控制信号Reset为开启电压,设置第一扫描信号Gate为关闭电压,设置第二扫描信号Scan为开启电压,设置数据信号Data为无效数据信号。

[0064] 在数据写入及阈值补偿阶段t2,设置发光控制信号EM为关闭电压,设置复位控制信号Reset为关闭电压,设置第一扫描信号Gate为开启电压,设置第二扫描信号Scan为关闭电压,设置数据信号Data为有效数据信号。

[0065] 在压降补偿阶段t3,设置发光控制信号EM为关闭电压,设置复位控制信号Reset为关闭电压,设置第一扫描信号Gate为关闭电压,设置第二扫描信号Scan为开启电压,设置数据信号Data为无效数据信号。

[0066] 在发光阶段t4,设置发光控制信号EM为开启电压,设置复位控制信号Reset为关闭电压,设置第一扫描信号Gate为关闭电压,设置第二扫描信号Scan为开启电压,设置数据信号Data为无效数据信号。

[0067] 例如,本公开实施例中的开启电压是指能使相应晶体管第一极和第二级导通的电压,关闭电压是指能使相应晶体管的第一极和第二级断开的电压。当晶体管为P型晶体管时,开启电压为低电压(例如,0V),关闭电压为高电压(例如,5V);当晶体管为N型晶体管时,开启电压为高电压(例如,5V),关闭电压为低电压(例如,0V)。图8至图11所示的驱动波形均以P型晶体管为例进行说明,即开启电压为低电压(例如,0V),关闭电压为高电压(例如,5V)。无效数据信号例如为低电压信号(例如,0V),有效数据信号例如为包括发光数据信息的信号,在图8至图11中以高电压信号为例进行说明。

[0068] 例如,参见图3和图8,在复位阶段t1,发光控制信号EM为关闭电压,复位控制信号Reset为开启电压,第一扫描信号Gate为关闭电压,第二扫描信号Scan为开启电压,数据信号Data为无效数据信号。此时,第一晶体管T1和第四晶体管T4处于导通状态,第二晶体管T2、第三晶体管T3和第五晶体管T5处于关闭状态。第一晶体管T1将复位电压Vint传输到第一节点N1,第四晶体管T4将参考电压Vref传输到第二节点N2。即,复位电路接收复位控制信号Reset并根据复位控制信号Reset向第一节点N1写入复位电压Vint;参考电压写入电路接收第二扫描信号Scan并根据第二扫描信号Scan向第二节点N2写入参考电压Vref。

[0069] 在数据写入及阈值补偿阶段t2,发光控制信号EM为关闭电压,复位控制信号Reset为关闭电压,第一扫描信号Gate为开启电压,第二扫描信号Scan为关闭电压,数据信号Data为有效数据信号。此时,第二晶体管T2和第三晶体管T3处于导通状态,第一晶体管T1、第四晶体管T4和第五晶体管T5处于关闭状态。此时,第三晶体管T3将有效数据信号的电压Vdata传输到第二节点N2,第二节点N2的电压由复位阶段t1的Vref变化为Vdata,即,第一数据写

入电路接收第一扫描信号Gate和数据信号Data并根据第一扫描信号Gate向第二节点N2写入数据信号Data。第二晶体管T2导通将驱动晶体管DT连接成二极管结构,第一节点N1的电压为 $ELVDD+V_{th}$,其中, $ELVDD$ 为第一电源电压, V_{th} 为驱动晶体管的阈值电压,即,阈值补偿电路接收第一扫描信号Gate并根据第一扫描信号Gate向第一节点N1写入补偿电压,所述补偿电压为第一电源电压 $ELVDD$ 与所述驱动晶体管的阈值电压 V_{th} 之和 $ELVDD+V_{th}$ 。例如,在此阶段,存储电容C两端的电压差为 $ELVDD+V_{th}-V_{data}$ 。

[0070] 在压降补偿阶段 t_3 ,发光控制信号EM为关闭电压,复位控制信号Reset为关闭电压,第一扫描信号Gate为关闭电压,第二扫描信号Scan为开启电压,数据信号Data为无效数据信号。第四晶体管T4处于导通状态,第一晶体管T1、第二晶体管T2、第三晶体管T3和第五晶体管T5处于关闭状态。此时,第四晶体管T4再次将参考电压 V_{ref} 传输到第二节点N2,由于存储电容C的自举作用(即存储电容两端的电压不会突变),第一节点N1的电压变为 $ELVDD+V_{th}-V_{data}+V_{ref}$ 。

[0071] 在发光阶段 t_4 ,发光控制信号EM为开启电压,复位控制信号Reset为关闭电压,第一扫描信号Gate为关闭电压,第二扫描信号Scan为开启电压,数据信号Data为无效数据信号。第四晶体管T4和第五晶体管处于导通状态,第一晶体管T1、第二晶体管T2和第三晶体管T3处于关闭状态。第一节点N1的电压保持在 $ELVDD+V_{th}-V_{data}+V_{ref}$,发光电流 I_{oIed} 通过驱动晶体管DT和第五晶体管T5流入有机发光二极管OLED,有机发光二极管OLED发光。即,发光控制电路接收发光控制信号EM并根据发光控制信号EM控制有机发光二极管OLED发光。发光电流 I_{oIed} 满足如下饱和电流公式:

$$[0072] \quad K(V_{gs}-V_{th})^2 = K(ELVDD+V_{th}-V_{data}+V_{ref}-ELVDD-V_{th})^2 = K(V_{ref}-V_{data})^2$$

[0073] 其中, $K = 0.5\mu_n C_{ox} \frac{W}{L}$, μ_n 为驱动晶体管的沟道迁移率, C_{ox} 为驱动晶体管单位面积的沟道电容, W 和 L 分别为驱动晶体管的沟道宽度和沟道长度, V_{gs} 为驱动晶体管的栅源电压(驱动晶体管的栅极电压与源极电压之差)。

[0074] 由上式中可以看到流经OLED的电流与驱动晶体管DT的阈值电压无关,与 $ELVDD$ 的电压也无关。因此,本像素电路非常好的补偿了驱动晶体管DT的阈值电压与 $ELVDD$ 走线上的电阻压降(IR drop)。

[0075] 例如,当第六晶体管T6的栅极与第一扫描信号线电连接接收第一扫描信号Gate时,在数据写入及阈值补偿阶段 t_2 ,第六晶体管T6处于导通状态,第三节点N3的电位为初始化电压 V_{re} (例如,初始化电压 V_{re} 等于复位电压 V_{int})。例如,初始化电压 V_{re} 与第二电源电压 $ELVSS$ 之差小于有机发光二极管OLED的起亮电压,又例如,初始化电压 V_{re} 小于等于第二电源电压 $ELVSS$,可以防止有机发光二极管的异常发光,提升显示品质。在在发光阶段 t_4 ,第六晶体管T6处于关闭状态,当显示黑色画面时第三节点N3点的电压可以由第六晶体管T6的漏电流流出,保证了黑画面时的低亮度,提高了显示效果。

[0076] 例如,当第六晶体管T6的栅极与复位控制信号线电连接接收复位控制信号Reset时,在复位阶段 t_1 ,第六晶体管T6处于导通状态,第三节点N3的电位为初始化电压 V_{re} (例如,初始化电压 V_{re} 等于复位电压 V_{int})。例如,初始化电压 V_{re} 与第二电源电压 $ELVSS$ 之差小于有机发光二极管OLED的起亮电压,又例如,初始化电压 V_{re} 小于等于第二电源电压 $ELVSS$,可以防止有机发光二极管的异常发光,提升显示品质。在在发光阶段 t_4 ,第六晶体管T6处于

关闭状态,当显示黑色画面时第三节点N3点的电压可以由第六晶体管T6的漏电流流出,保证了黑画面时的低亮度,提高了显示效果。

[0077] 例如,根据上文所述,初始化电路接收第一扫描信号Gate或复位控制信号Reset并根据第一扫描信号Gate或复位控制信号Reset向第三节点N3写入初始化电压Vre。初始化电压Vre例如等于复位电压Vint。

[0078] 例如,在本公开实施例提供的驱动方法中,发光阶段t4的时长占一帧显示时间段F的比例可被调节。这样,可以通过调节发光阶段t4的时长占一帧显示时间段F的比例控制发光亮度。

[0079] 例如,通过控制显示面板中的扫描驱动器12实现调节发光阶段t4的时长占一帧显示时间段F的比例。

[0080] 例如,本公开实施例提供的驱动方法,如图9所示,在一帧显示时间段F内,还包括发光延续阶段,发光延续阶段包括至少一个关闭子阶段和至少一个发光子阶段。例如,发光延续阶段包括n个关闭子阶段(t51……t5n)和n个发光子阶段(t61……t6n)。在关闭子阶段,设置发光控制信号EM为关闭电压,设置复位控制信号Reset为关闭电压,设置第一扫描信号Gate为关闭电压,设置第二扫描信号Scan为开启电压,设置数据信号Data为无效数据信号;在发光子阶段,设置发光控制信号EM为开启电压,设置复位控制信号Reset为关闭电压,设置第一扫描信号Gate为关闭电压,设置第二扫描信号Scan为开启电压,设置数据信号Data为无效数据信号。这种设置可以在一帧显示时间段内使有机发光二极管在发光状态和不发光状态之间多次切换,即增加了有机发光二极管发光的频率,减小或避免了因视觉暂留效果导致的闪烁现象。

[0081] 例如,在一帧显示时间段内包括三个关闭子阶段和三个发光子阶段,即n=3,即可较好地改善闪烁现象。

[0082] 例如,在本公开实施例提供的驱动方法中,发光阶段t4的时长和全部发光子阶段的总时长之和占一帧显示时间段F的比例可被调节。

[0083] 例如,在本公开实施例提供的驱动方法中,每个关闭子阶段的时长等于复位阶段t1的时长、数据写入及阈值补偿阶段t2的时长和压降补偿阶段t3的时长之和,每个发光子阶段的时长等于发光阶段t4的时长。这种设置可以保证有机发光二极管每次发光时长相同,并且每次发光时段之间的间隔相等,便于简化时序控制,保证电路稳定。

[0084] 本公开的实施例还提供一种如图5所示的像素电路100的驱动方法,在一帧显示时间段内,包括复位阶段t1、数据写入及阈值补偿阶段t2、压降补偿阶段t3和发光阶段t4。

[0085] 在复位阶段t1,设置发光控制信号EM为关闭电压,设置复位控制信号Reset为开启电压,设置第一扫描信号Gate为关闭电压,设置第二扫描信号Scan为关闭电压,设置数据信号Data为有效数据信号。

[0086] 在数据写入及阈值补偿阶段t2,设置发光控制信号EM为关闭电压,设置复位控制信号Reset为关闭电压,设置第一扫描信号Gate为开启电压,设置第二扫描信号Scan为关闭电压,设置数据信号Data为有效数据信号。

[0087] 在压降补偿阶段t3,设置发光控制信号EM为关闭电压,设置复位控制信号Reset为关闭电压,设置第一扫描信号Gate为关闭电压,设置第二扫描信号Scan为开启电压,设置数据信号Data为无效数据信号。

[0088] 在发光阶段t4,设置发光控制信号EM为开启电压,设置复位控制信号Reset为关闭电压,设置第一扫描信号Gate为关闭电压,设置第二扫描信号Scan为开启电压,设置数据信号Data为无效数据信号。

[0089] 例如,参见图5和图10,在复位阶段t1,发光控制信号EM为关闭电压,复位控制信号Reset为开启电压,第一扫描信号Gate为关闭电压,第二扫描信号Scan为关闭电压,数据信号Data为有效数据信号。此时,第一晶体管T1和第七晶体管T7处于导通状态,第二晶体管T2、第三晶体管T3、第四晶体管T4和第五晶体管T5处于关闭状态。第一晶体管T1将复位电压Vint传输到第一节点N1,第七晶体管T7将有效数据信号的电压Vdata传输到第二节点N2。即,复位电路接收复位控制信号Reset并根据复位控制信号Reset向第一节点N1写入复位电压Vint;第二数据写入电路接收复位控制信号Reset和数据信号Data并根据复位控制信号Reset向第二节点N2写入数据信号Data。

[0090] 在数据写入及阈值补偿阶段t2,发光控制信号EM为关闭电压,复位控制信号Reset为关闭电压,第一扫描信号Gate为开启电压,第二扫描信号Scan为关闭电压,数据信号Data为有效数据信号。此时,第二晶体管T2和第三晶体管T3处于导通状态,第一晶体管T1、第四晶体管T4、第五晶体管T5和第七晶体管T7处于关闭状态。此时,第三晶体管T3继续将有效数据信号的电压Vdata传输到第二节点N2,即,第一数据写入电路接收第一扫描信号Gate和数据信号Data并根据第一扫描信号Gate向第二节点N2写入数据信号Data。第二晶体管T2导通将驱动晶体管DT连接成二极管结构,第一节点N1的电压为ELVDD+Vth,其中,ELVDD为第一电源电压,Vth为驱动晶体管的阈值电压,即,阈值补偿电路接收第一扫描信号Gate并根据第一扫描信号Gate对第一节点N1的电压进行阈值电压补偿。在此阶段,存储电容C两端的电压为ELVDD+Vth-Vdata。

[0091] 在压降补偿阶段t3,发光控制信号EM为关闭电压,复位控制信号Reset为关闭电压,第一扫描信号Gate为关闭电压,第二扫描信号Scan为开启电压,数据信号Data为无效数据信号。第四晶体管T4处于导通状态,第一晶体管T1、第二晶体管T2、第三晶体管T3、第五晶体管T5和第七晶体管T7处于关闭状态。此时,第四晶体管T4再次将参考电压Vref传输到第二节点N2,由于存储电容C的自举作用(即存储电容两端的电压不会突变),第一节点N1的电压变为ELVDD+Vth-Vdata+Vref。

[0092] 在发光阶段t4,发光控制信号EM为开启电压,复位控制信号Reset为关闭电压,第一扫描信号Gate为关闭电压,第二扫描信号Scan为开启电压,数据信号Data为无效数据信号。第四晶体管T4、第五晶体管T5和第七晶体管T7处于导通状态,第一晶体管T1、第二晶体管T2和第三晶体管T3处于关闭状态。第一节点N1的电压保持在ELVDD+Vth-Vdata+Vref,发光电流IoIed通过驱动晶体管DT和第五晶体管T5流入有机发光二极管OLED,有机发光二极管OLED发光。即,发光控制电路接收发光控制信号EM并根据发光控制信号EM控制有机发光二极管OLED发光。发光电流IoIed满足如下饱和电流公式:

$$[0093] \quad K(V_{gs}-V_{th})^2 = K(ELVDD+V_{th}-V_{data}+V_{ref}-ELVDD-V_{th})^2 = K(V_{ref}-V_{data})^2$$

[0094] 其中, $K = 0.5\mu_n C_{ox} \frac{W}{L}$, μ_n 为驱动晶体管的沟道迁移率, C_{ox} 为驱动晶体管单位面积的沟道电容, W 和 L 分别为驱动晶体管的沟道宽度和沟道长度, V_{gs} 为驱动晶体管的栅源电压(驱动晶体管的栅极电压与源极电压之差)。

[0095] 由上式中可以看到流经OLED的电流与驱动晶体管DT的阈值电压无关,与ELVDD的电压也无关。因此,本像素电路非常好的补偿了驱动晶体管DT的阈值电压与ELVDD走线上的电阻压降(IR drop)。

[0096] 例如,相比于图3所示驱动电路的驱动方法,图5所示驱动电路的驱动方法在复位阶段t1即开始向第二节点N2写入数据信号,增加了数据信号写入的时间,同时防止复位阶段t1向数据写入及阈值补偿阶段t2转换时,第二节点N2电压变化过大对电路造成的冲击,有利于电路的稳定。

[0097] 例如,当第六晶体管T6的栅极与第一扫描信号线电连接接收第一扫描信号Gate时,在数据写入及阈值补偿阶段t2,第六晶体管T6处于导通状态,第三节点N3的电位为初始化电压Vre(例如,初始化电压Vre等于复位电压Vint)。例如,初始化电压Vre与第二电源电压ELVSS之差小于有机发光二极管OLED的起亮电压,又例如,初始化电压Vre小于等于第二电源电压ELVSS,可以防止有机发光二极管的异常发光,提升显示品质。在在发光阶段t4,第六晶体管T6处于关闭状态,当显示黑色画面时第三节点N3点的电压可以由第六晶体管T6的漏电流流出,保证了黑画面时的低亮度,提高了显示效果。

[0098] 例如,当第六晶体管T6的栅极与复位控制信号线电连接接收复位控制信号Reset时,在复位阶段t1,第六晶体管T6处于导通状态,第三节点N3的电位为初始化电压Vre(例如,初始化电压Vre等于复位电压Vint)。例如,初始化电压Vre与第二电源电压ELVSS之差小于有机发光二极管OLED的起亮电压,又例如,初始化电压Vre小于等于第二电源电压ELVSS,可以防止有机发光二极管的异常发光,提升显示品质。在在发光阶段t4,第六晶体管T6处于关闭状态,当显示黑色画面时第三节点N3点的电压可以由第六晶体管T6的漏电流流出,保证了黑画面时的低亮度,提高了显示效果。

[0099] 例如,根据上文所述,初始化电路接收第一扫描信号Gate或复位控制信号Reset并根据第一扫描信号Gate或复位控制信号Reset向第三节点N3写入初始化电压Vre。初始化电压Vre例如等于复位电压Vint。

[0100] 例如,在本公开实施例提供的驱动方法中,发光阶段t4的时长占一帧显示时间段F的比例可被调节。这样,可以通过调节发光阶段t4的时长占一帧显示时间段F的比例控制发光亮度。

[0101] 例如,通过控制显示面板中的扫描驱动器12实现调节发光阶段t4的时长占一帧显示时间段F的比例。

[0102] 例如,本公开实施例提供的驱动方法,如图11所示,在一帧显示时间段F内,还包括发光延续阶段,发光延续阶段包括至少一个关闭子阶段和至少一个发光子阶段。例如,发光延续阶段包括n个关闭子阶段(t51……t5n)和n个发光子阶段(t61……t6n)。在关闭子阶段,设置发光控制信号EM为关闭电压,设置复位控制信号Reset为关闭电压,设置第一扫描信号Gate为关闭电压,设置第二扫描信号Scan为开启电压,设置数据信号Data为无效数据信号;在发光子阶段,设置发光控制信号EM为开启电压,设置复位控制信号Reset为关闭电压,设置第一扫描信号Gate为关闭电压,设置第二扫描信号Scan为开启电压,设置数据信号Data为无效数据信号。这种设置可以在一帧显示时间段内使有机发光二极管在发光状态和不发光状态之间多次切换,即增加了有机发光二极管发光的频率,减小或避免了因视觉暂留效果导致的闪烁现象。

[0103] 例如,在一帧显示时间段内包括三个关闭子阶段和三个发光子阶段,即 $n=3$,即可较好地改善闪烁现象。

[0104] 例如,在本公开实施例提供的驱动方法中,发光阶段 t_4 的时长和全部发光子阶段的总时长之和占一帧显示时间段 F 的比例可被调节。

[0105] 例如,在本公开实施例提供的驱动方法中,每个关闭子阶段的时长等于复位阶段 t_1 的时长、数据写入及阈值补偿阶段 t_2 的时长和压降补偿阶段 t_3 的时长之和,每个发光子阶段的时长等于发光阶段 t_4 的时长。这种设置可以保证有机发光二极管每次发光时长相同,并且每次发光时段之间的间隔相等,便于简化时序控制,保证电路稳定。

[0106] 本公开的实施例提供一种像素电路、显示面板、显示设备及驱动方法,可对显示面板进行电阻压降和阈值电压补偿,提高了驱动电流的均匀性,进而提高了显示面板显示的均匀性,同时减小漏电流以保证黑态时的高对比度,以及通过调整发光时间占一帧显示时间段的比例使得在低灰阶条件下保证精确显示。

[0107] 虽然上文中已经用一般性说明及具体实施方式,对本公开作了详尽的描述,但在本公开实施例基础上,可以对之作一些修改或改进,这对本领域技术人员而言是显而易见的。因此,在不偏离本公开精神的基础上所做的这些修改或改进,均属于本公开要求保护的范围。

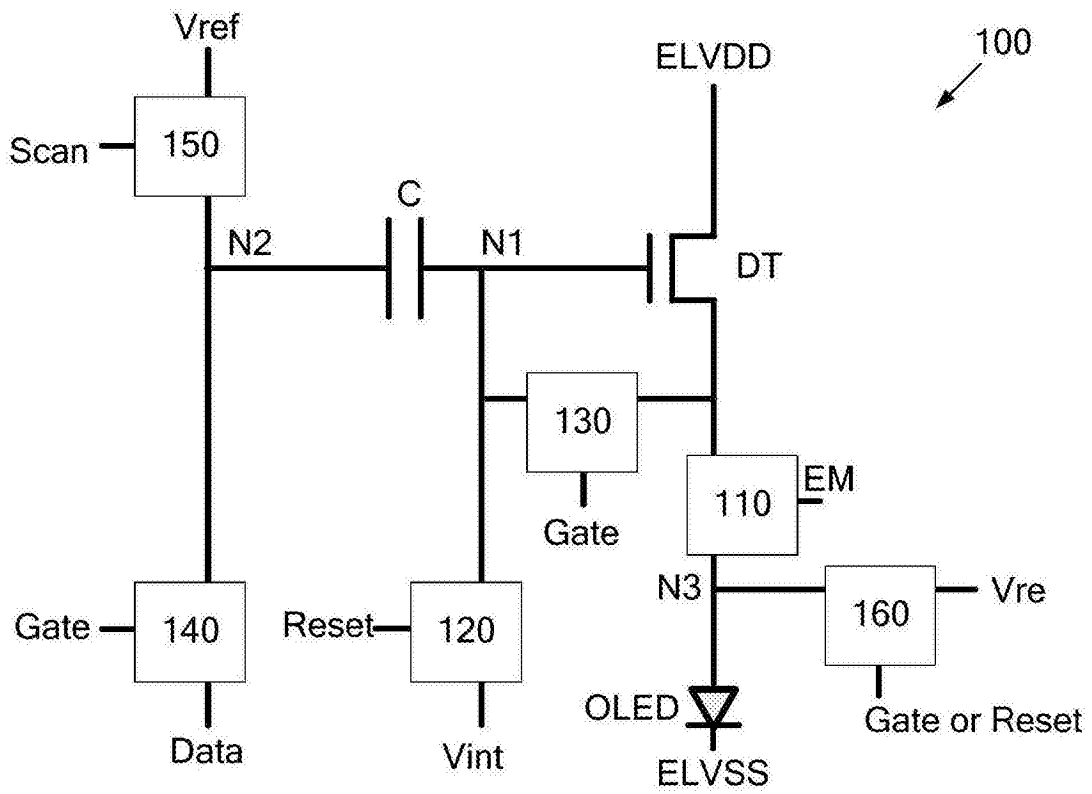


图1

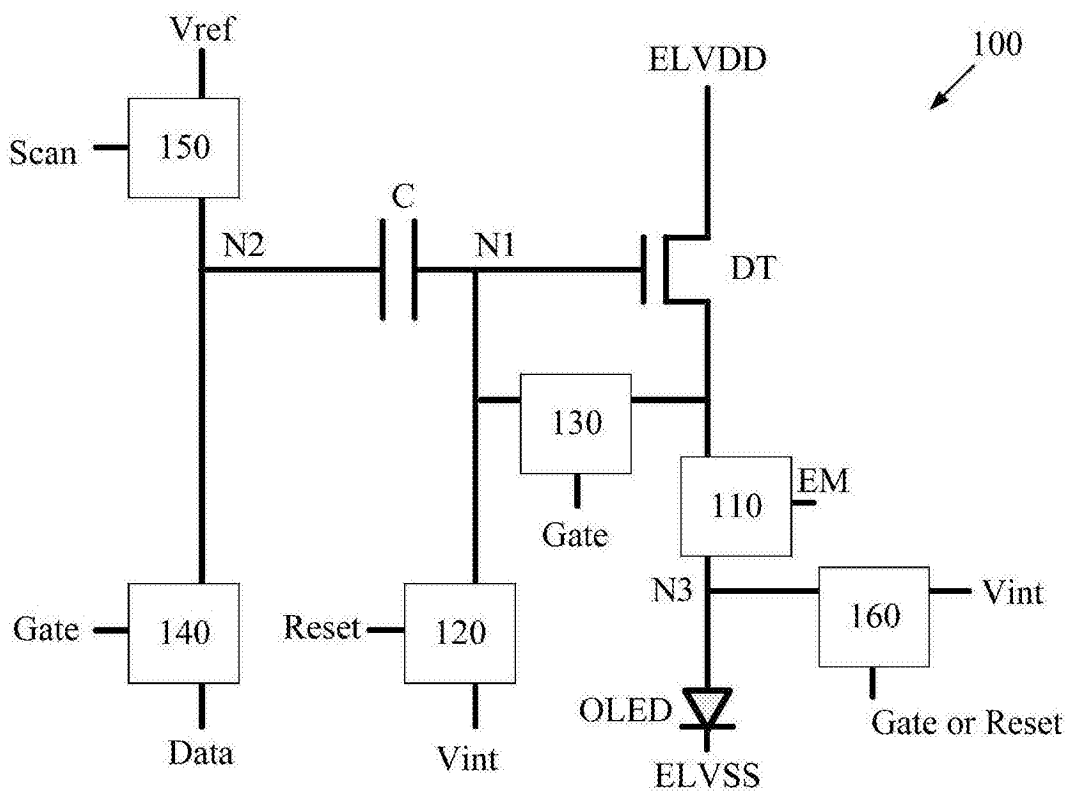


图2

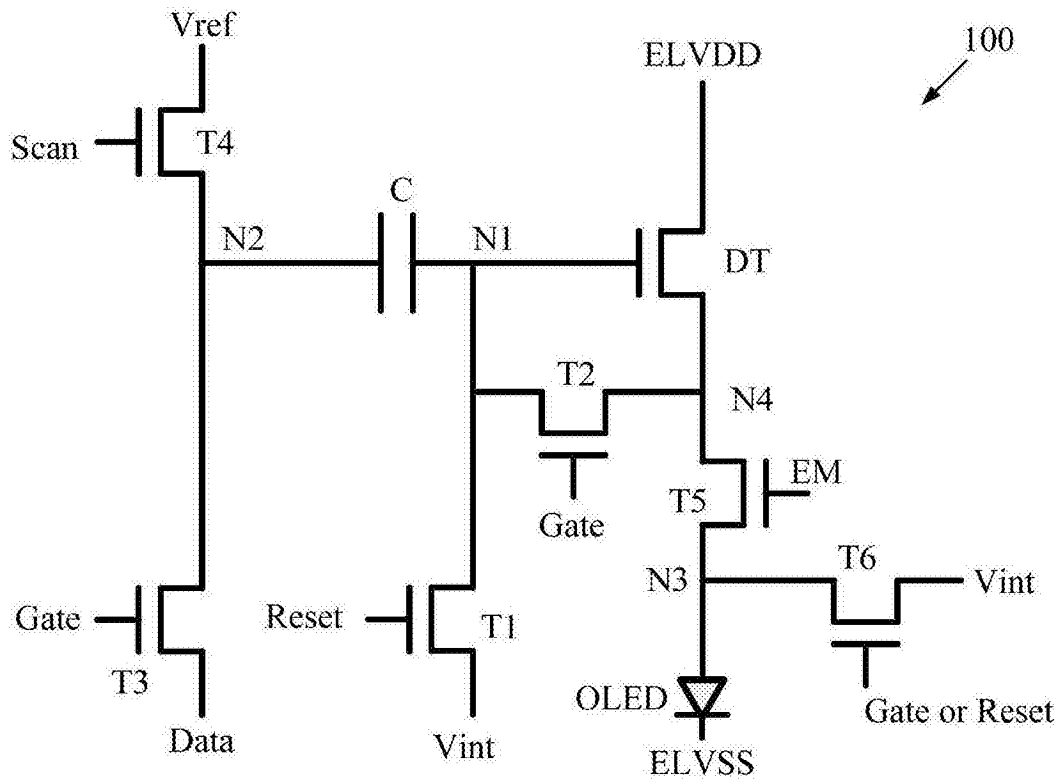


图3

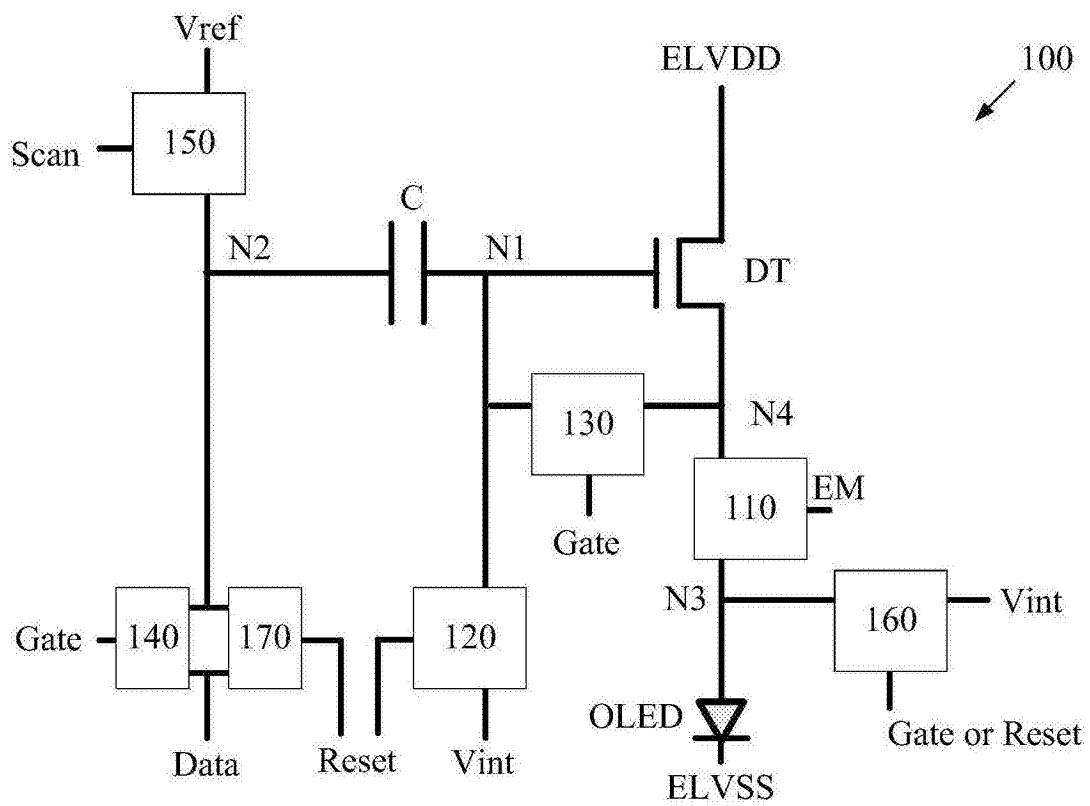


图4

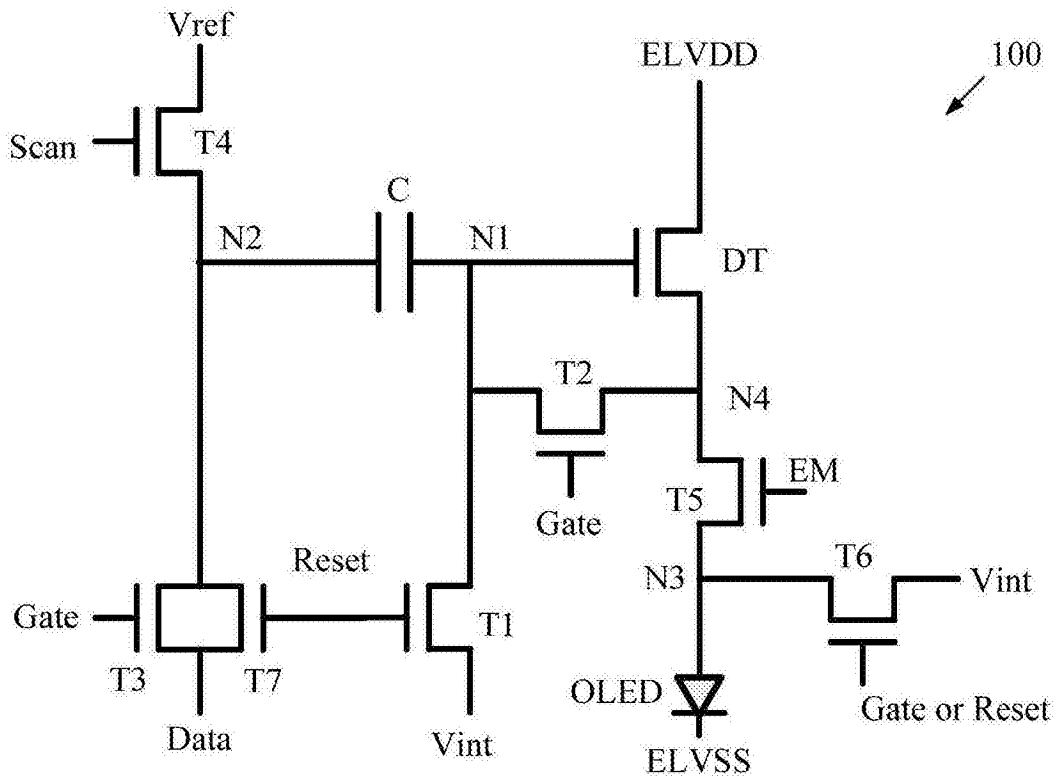


图5

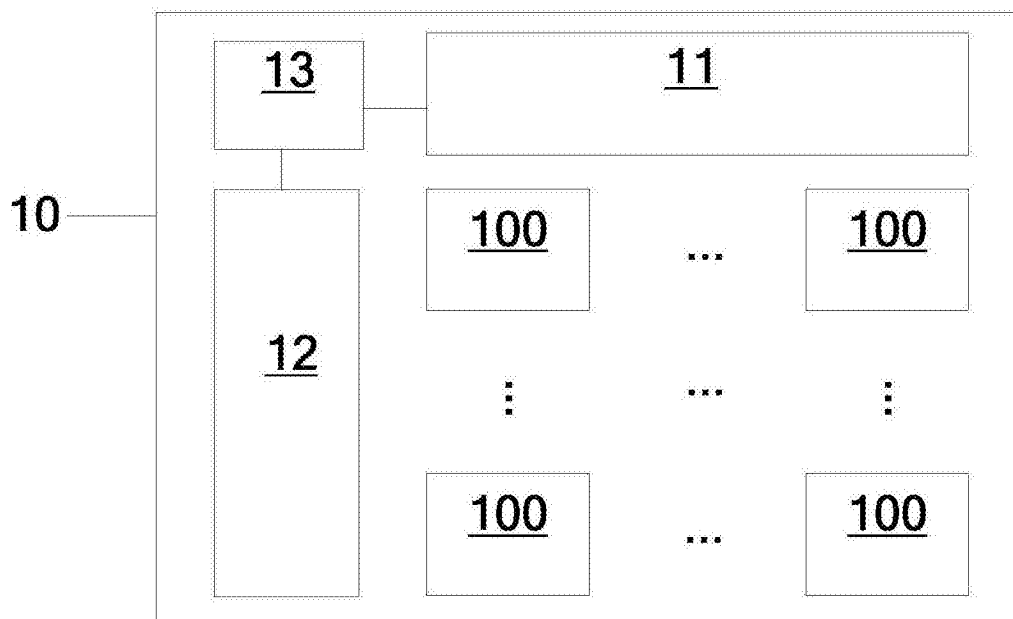


图6

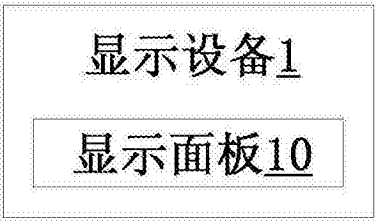


图7

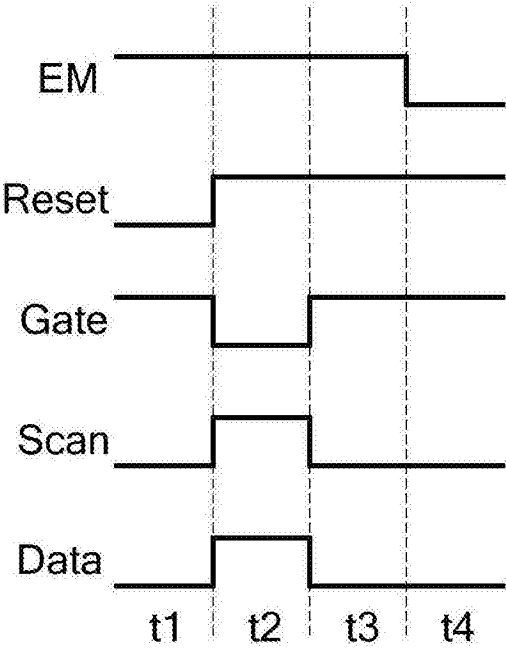


图8

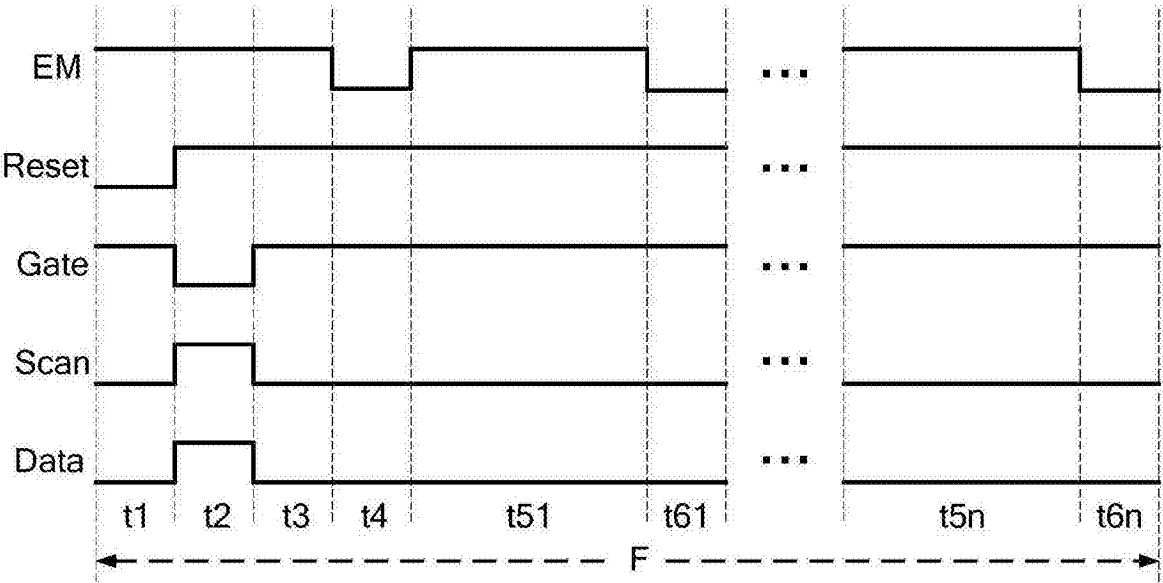


图9

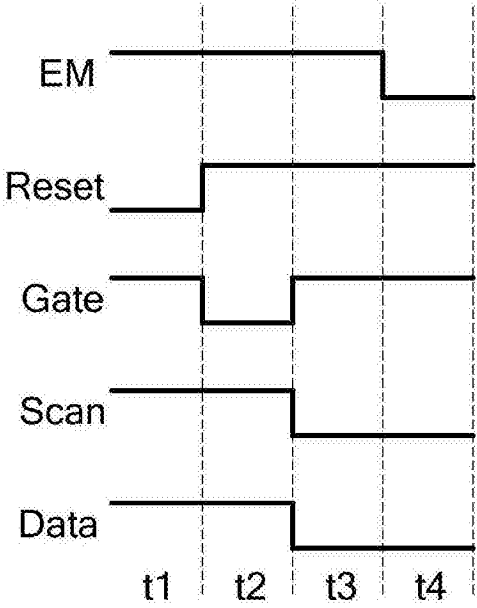


图10

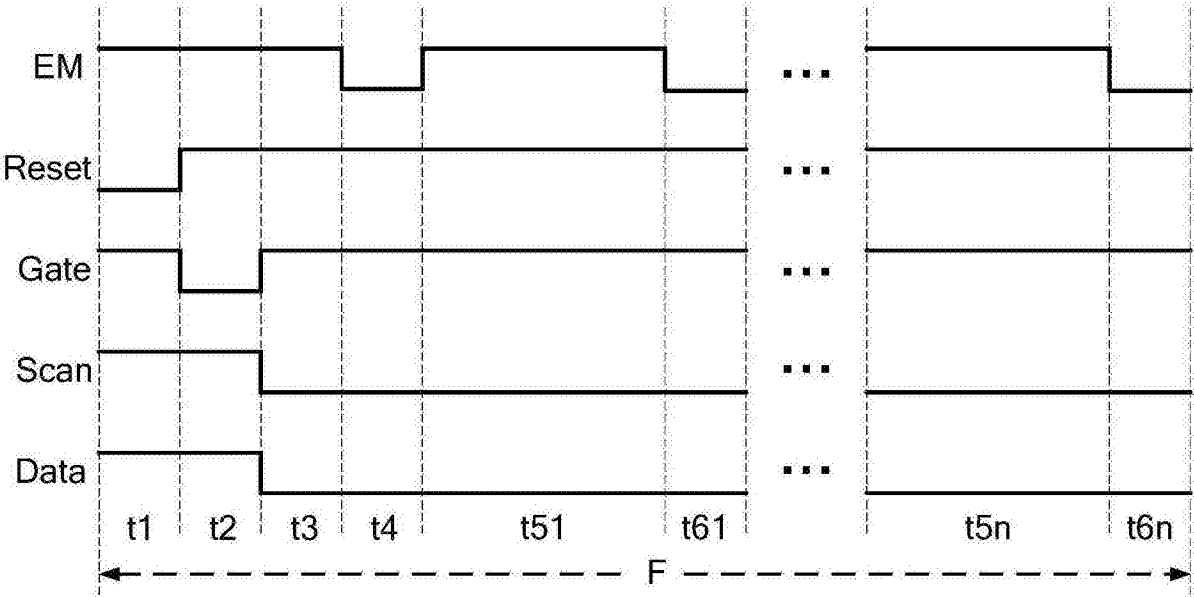


图11

专利名称(译)	像素电路、显示面板及显示设备		
公开(公告)号	CN205920745U	公开(公告)日	2017-02-01
申请号	CN201620917837.7	申请日	2016-08-22
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 鄂尔多斯市源盛光电有限责任公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 鄂尔多斯市源盛光电有限责任公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 鄂尔多斯市源盛光电有限责任公司		
[标]发明人	张毅 张锴 玄明花 高永益 皇甫鲁江		
发明人	张毅 张锴 玄明花 高永益 皇甫鲁江		
IPC分类号	G09G3/3208		
外部链接	Espacenet SIPO		

摘要(译)

一种像素电路、显示面板及显示设备，该像素电路包括存储电容、有机发光二极管、驱动晶体管、发光控制电路、复位电路、阈值补偿电路、第一数据写入电路、参考电压写入电路以及初始化电路。该像素电路、显示面板及显示设备，可对显示面板进行电阻压降和阈值电压补偿，提高了驱动电流的均匀性，进而提高了显示面板显示的均匀性，同时减小漏电流以保证黑态时的高对比度，以及通过调整发光时间占一帧显示时间段的比例使得在低灰阶条件下保证精确显示。

