



(12)发明专利申请

(10)申请公布号 CN 111028783 A

(43)申请公布日 2020.04.17

(21)申请号 201910934067.5

G09G 3/00(2006.01)

(22)申请日 2019.09.29

(30)优先权数据

10-2018-0118558 2018.10.04 KR

10-2018-0165076 2018.12.19 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

申请人 东国大学校产学协力团

(72)发明人 吴惠美 金凡植 金承泰 禹景敦

林明基 李秉宰 崔智水 宋敏圭

(74)专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国

(51)Int.Cl.

G09G 3/3233(2016.01)

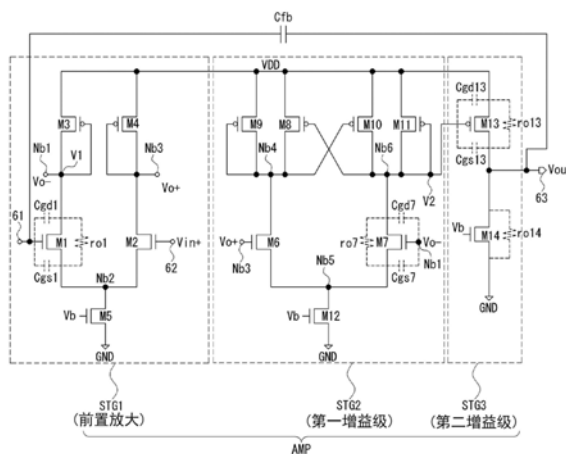
权利要求书3页 说明书14页 附图11页

(54)发明名称

像素感测装置、有机发光显示装置及其像素补偿方法

(57)摘要

公开一种像素感测装置、有机发光显示装置及其像素补偿方法。像素感测装置包括：用于感测多个像素的驱动特性的多个电流积分器。每个电流积分器包括：运算放大器，配备有反相输入端，根据像素的像素电流向反相输入端施加第一输入电压；非反相输入端，根据像素电流向非反相输入端施加第二输入电压；和输出端，通过输出端输出与像素电流相对应的积分电压。每个电流积分器还包括反馈电容器，连接在反相输入端和输出端之间。运算放大器包括：前置放大单元，用于降低放大器输入增益，并配备有反相和非反相输入端；以及两个增益放大单元，用于接收前置放大单元的输出，并用于使放大器输出增益高于放大器输入增益。



1. 一种像素感测装置,包括:

多个电流积分器,用于感测多个像素的驱动特性,

其中,每个电流积分器包括:

运算放大器,所述运算放大器配备有:反相输入端,根据所述像素的像素电流向所述反相输入端施加第一输入电压;非反相输入端,根据所述像素电流向所述非反相输入端施加第二输入电压;及输出端,通过所述输出端输出与所述像素电流相对应的积分电压;以及

反馈电容器,连接在所述反相输入端和所述输出端之间,

其中,所述运算放大器包括:

前置放大单元,用于降低放大器输入增益,并配备有所述反相输入端和所述非反相输入端;及

两个增益放大单元,用于接收所述前置放大单元的输出,并用于使放大器输出增益高于所述放大器输入增益。

2. 根据权利要求1所述的像素感测装置,其中,所述两个增益放大单元包括:

第一增益放大单元,用于接收所述前置放大单元的输出,并通过以差分二极管方式连接的MOS晶体管将所述放大器输出增益增加第一值;及

第二增益放大单元,连接到所述第一增益放大单元,配备有所述输出端,并用于将所述放大器输出增益增加小于所述第一值的第二值。

3. 根据权利要求2所述的像素感测装置,其中,所述前置放大单元包括:

第一MOS晶体管,配备有连接到所述反相输入端的栅极、连接到第一节点的漏极以及连接到第二节点的源极;

第二MOS晶体管,配备有连接到所述非反相输入端的栅极、连接到第三节点的漏极以及连接到所述第二节点的源极;

第三MOS晶体管,配备有连接到所述第一节点的栅极和漏极以及连接到高电位驱动电压源的源极;

第四MOS晶体管,配备有连接到所述第三节点的栅极和漏极以及连接到所述高电位驱动电压源的源极;及

第五MOS晶体管,配备有连接到偏置电压源的栅极、连接到所述第二节点的漏极以及连接到低电位驱动电压源的源极。

4. 根据权利要求3所述的像素感测装置,其中,通过所述第一节点输出所述前置放大单元的反相输出电压,并且通过所述第三节点输出所述前置放大单元的非反相输出电压,

其中所述第一MOS晶体管、第二MOS晶体管和第五MOS晶体管实现为N型,所述第三MOS晶体管和第四MOS晶体管实现为P型。

5. 根据权利要求3所述的像素感测装置,其中,所述第一增益放大单元包括:

第六MOS晶体管,配备有连接到所述第三节点的栅极、连接到第四节点的漏极以及连接到第五节点的源极;

第七MOS晶体管,配备有连接到所述第一节点的栅极、连接到第六节点的漏极以及连接到所述第五节点的源极;

第八MOS晶体管,配备有连接到所述第六节点的栅极、连接到所述第四节点的漏极以及连接到所述高电位驱动电压源的源极;

第九MOS晶体管,配备有连接到所述第四节点的栅极和漏极以及连接到所述高电位驱动电压源的源极;

第十MOS晶体管,配备有连接到所述第四节点的栅极、连接到所述第六节点的漏极以及连接到所述高电位驱动电压源的源极;

第十一MOS晶体管,配备有连接到所述第六节点的栅极和漏极以及连接到所述高电位驱动电压源的源极;以及

第十二MOS晶体管,配备有连接到所述偏置电压源的栅极、连接到所述第五节点的漏极以及连接到所述低电位驱动电压源的源极。

6. 根据权利要求5所述的像素感测装置,其中,所述第六MOS晶体管、第七MOS晶体管和第十二MOS晶体管实现为N型,并且所述第八MOS晶体管、第九MOS晶体管、第十MOS晶体管和第十一MOS晶体管实现为P型。

7. 根据权利要求5所述的像素感测装置,其中,所述第二增益放大单元包括:

第十三MOS晶体管,配备有连接到所述第六节点的栅极、连接到所述输出端的漏极以及连接到所述高电位驱动电压源的源极;及

第十四MOS晶体管,配备有连接到所述偏置电压源的栅极、连接到所述输出端的漏极以及连接到所述低电位驱动电压源的源极。

8. 根据权利要求1所述的像素感测装置,其中,所述运算放大器的输入阻抗与所述放大器输出增益成比例,并且与所述放大器输入增益成反比。

9. 根据权利要求1所述的像素感测装置,其中,每个电流积分器感测响应于用于感测的数据电压而流经每个像素的驱动TFT的像素电流,并且感测响应于用于感测的数据电压而在每个像素的电容器中累积的总电荷量。

10. 根据权利要求7所述的像素感测装置,其中,所述第十三MOS晶体管实现为P型,所述第十四MOS晶体管实现为N型。

11. 根据权利要求3所述的像素感测装置,其中,在施加所述像素电流时,所述运算放大器的积分电压减小,所述第一MOS晶体管的栅极电压由于通过所述反馈电容器的负反馈的影响而减小,并且所述积分电压由于在所述反馈电容器中累积的像素电流而小于所述第二MOS晶体管的栅极电压。

12. 一种有机发光显示装置,包括:

显示面板,配备有多个像素以及连接到所述像素的感测线和数据线;

数据驱动电路,被配置为向所述数据线提供用于感测的数据电压;

根据权利要求1至11中任一项所述的像素感测装置;以及

时序控制器,被配置为基于所述像素感测装置的感测结果来补偿要写入在所述显示面板上的数字图像数据,

其中,所述像素感测装置被配置为通过所述感测线感测响应于用于感测的数据电压而在每个像素中流动的像素电流,并且通过所述数据线感测响应于用于感测的数据电压而在每个像素的电容器中累积的总电荷量。

13. 根据权利要求12所述的有机发光显示装置,其中,所述电容器包括与每个像素中包括的驱动TFT的栅极耦接的存储电容器和寄生电容器。

14. 根据权利要求13所述的有机发光显示装置,还包括:

第一开关,连接在每条数据线和所述数据驱动电路的输出用于感测的数据电压的输出端之间;

第二开关,连接到每条感测线和所述数据驱动电路的输出参考电压的输出端;

第三开关,连接在每条感测线和包括在所述像素感测装置中的运算放大器的反相输入端之间;及

第四开关,连接在每条数据线和包括在所述像素感测装置中的运算放大器的反相输入端之间。

15. 根据权利要求14所述的有机发光显示装置,其中,在所述像素感测装置感测每个像素的像素电流期间,所述第一开关和第三开关保持其导通状态,并且所述第二开关和第四开关保持其关断状态,及

其中,在所述像素感测装置感测每个像素的电容器中累积的总电荷量期间,所述第二开关和第四开关保持其导通状态,并且所述第一开关和第三开关保持其关断状态。

16. 根据权利要求12所述的有机发光显示装置,其中,所述时序控制器被配置为:

计算与所述像素感测装置对于所述像素电流的第一感测结果对应的第一补偿参数,并基于所述第一补偿参数补偿要写入在所述显示面板上的数字图像数据,以及

计算与所述像素感测装置对于所述像素电流的第二感测结果对应的第二补偿参数,并基于所述第二补偿参数进一步补偿要写入在所述显示面板上的数字图像数据。

17. 一种有机发光显示装置的像素补偿方法,所述有机发光显示装置包括:多个像素;根据权利要求1至11中任一项所述的像素感测装置,通过感测线和数据线连接所述像素;数据驱动电路,用于向所述数据线提供用于感测的数据电压;以及时序控制器,用于基于所述像素感测装置的感测结果补偿要写入到所述像素的数字图像数据,所述像素补偿方法包括:

由所述像素感测装置通过所述感测线感测响应于用于感测的数据电压而在每个像素中流动的像素电流;

由所述时序控制器计算与所述像素感测装置对于所述像素电流的第一感测结果对应的第一补偿参数,并基于所述第一补偿参数补偿要写入到所述像素的数字图像数据;

由所述像素感测装置通过所述数据线感测响应于用于感测的数据电压而在每个像素的电容器中累积的总电荷量;及

由所述时序控制器计算与所述像素感测装置对于所述像素电流的第二感测结果对应的第二补偿参数,并基于所述第二补偿参数进一步补偿要写入到所述像素的数字图像数据。

18. 根据权利要求17所述的像素补偿方法,其中,所述电容器包括与每个像素中包括的驱动TFT的栅极耦接的存储电容器和寄生电容器。

像素感测装置、有机发光显示装置及其像素补偿方法

[0001] 本申请要求享有2018年10月4日提交的韩国专利申请No.10-2018-0118558和2018年12月19日提交的韩国专利申请No.10-2018-0165076的权益,为了所有用途通过引用的方式将其并入本文,如同在本文完全阐述一样。

技术领域

[0002] 本发明涉及一种有机发光显示装置,具体地,涉及一种像素感测装置和像素补偿方法。

背景技术

[0003] 有源矩阵有机发光显示装置包括能够自身发光的有机发光二极管OLED,并且具有许多优点,例如响应时间快、发光效率高、亮度高、视角宽等。

[0004] 有机发光显示装置以矩阵形式布置各自包括OLED的像素,并基于视频数据的灰度级来调整像素的亮度。每个像素包括驱动薄膜晶体管TFT,其基于驱动TFT的栅极和源极之间的电压 V_{gs} 控制流过OLED的像素电流。OLED和驱动TFT的驱动特性由于温度或劣化而改变。如果OLED和/或驱动TFT的驱动特性按每个像素不同,则即使将相同的图像数据写入像素,像素之间的亮度也不同,因此难以实现期望的图像质量。

[0005] 众所周知,外部补偿方案用于补偿OLED或驱动TFT的驱动特性的变化。外部补偿方案感测OLED或驱动TFT的驱动特性的变化,并基于感测结果调制图像数据。

发明内容

[0006] 有机发光装置使用电流积分器来感测与OLED或驱动TFT的驱动特性相对应的像素电流。电流积分器包括运算放大器和连接在运算放大器的反相输入端和非反相输入端之间的反馈电容器。在将像素电流输入到运算放大器的反相输入端的预定时间(感测时间)期间,可以通过在反馈电容器中累积的感测电压来确定像素电流的变化量。由于运算放大器的输入阻抗不是无限的,因此像素电流不能全部传输到反馈电容器,像素电流的一部分可以流入运算放大器的内部而成为漏电流。

[0007] 根据高分辨率和高清晰度的趋势,像素电流变得更小。从等式 $C \cdot V = I \cdot T$ (C 是反馈电容器的电容, V 是输出电压, I 是像素电流, T 是感测时间)可知,反馈电容器的电容必须设计得较小,以便在保持感测时间和输出电压(或感测电压)恒定的同时感测精细电流。然而,如果反馈电容器的电容变小,则反馈电容器的阻抗可能变大到运算放大器的输入阻抗的水平。于是,由于流入运算放大器的漏电流增大而施加到反馈电容器的像素电流减小,因此不可能精确地感测像素电流。如果降低感测性能,则不能精确地补偿OLED和/或驱动TFT的驱动特性。

[0008] 同时,可进一步包括取决于面板位置的工艺变化,作为降低屏幕一致性以及OLED或驱动TFT的驱动特性的变化的因素。工艺变化包括取决于面板位置的TFT和像素部件的沉积厚度变化。这表示连接到驱动TFT的栅极的电容器的电容变化。除非补偿电容变化,否则

可以降低用于驱动TFT的补偿性能。

[0009] 因此,本发明提供了一种像素感测装置以及包括像素感测装置的有机发光显示装置,能够通过增加包括在电流积分器中的运算放大器的输入阻抗来减小漏电流。

[0010] 此外,本发明提供了一种像素感测方法以及应用像素感测方法的有机发光显示装置,其可通过进一步补偿连接到驱动TFT的栅极的电容器的电容变化以及驱动TFT的特性变化来改善补偿性能。

[0011] 根据本发明的像素感测装置包括:用于感测多个像素的驱动特性的多个电流积分器。每个电流积分器包括:运算放大器,配备有反相输入端,根据像素的像素电流向反相输入端施加第一输入电压;非反相输入端,根据像素电流向非反相输入端施加第二输入电压;和输出端,通过输出端输出与像素电流相对应的积分电压。每个电流积分器还包括反馈电容器,连接在反相输入端和输出端之间。运算放大器包括:前置放大单元,用于降低放大器输入增益,并配备有反相和非反相输入端;以及两个增益放大单元,用于接收前置放大单元的输出,并用于使放大器输出增益高于放大器输入增益。

[0012] 本发明还提供一种有机发光显示装置,包括:显示面板,配备有多个像素以及连接到像素的感测线和数据线;数据驱动电路,被配置为向数据线提供用于感测的数据电压;上述像素感测装置;及时序控制器,被配置为基于像素感测装置的感测结果来补偿要写在显示面板上的数字图像数据,其中,像素感测装置被配置为通过感测线感测响应于用于感测的数据电压而在每个像素中流动的像素电流,并且通过数据线感测响应于用于感测的数据电压而在每个像素的电容器中累积的总电荷量。

[0013] 本发明还提供一种有机发光显示装置的像素补偿方法,有机发光显示装置包括:多个像素;上述像素感测装置,通过感测线和数据线连接像素;数据驱动电路,用于向数据线提供用于感测的数据电压;及时序控制器,用于基于像素感测装置的感测结果补偿要写入像素的数字图像数据,像素补偿方法包括:由像素感测装置通过感测线感测响应于用于感测的数据电压而在每个像素中流动的像素电流;由时序控制器计算与像素感测装置对于像素电流的第一感测结果对应的第一补偿参数,并基于第一补偿参数补偿要写入像素的数字图像数据;由像素感测装置通过数据线感测响应于用于感测的数据电压而在每个像素的电容器中累积的总电荷量;及由时序控制器计算与像素感测装置对于像素电流的第二感测结果对应的第二补偿参数,并基于第二补偿参数进一步补偿要写入像素的数字图像数据。

附图说明

[0014] 被包括用来提供对本发明的进一步理解并且并入本说明书且构成本说明书的一部分的附图示出了本发明的实施方式,并与说明一起用于解释本发明的原理。在附图中:

[0015] 图1示出了例示根据本发明实施方式的有机发光显示装置的框图。

[0016] 图2示出了包括本发明的像素感测装置和像素阵列的数据驱动电路的连接配置。

[0017] 图3示出了构成像素阵列的像素的连接配置。

[0018] 图4示出了构成像素阵列的像素的另一连接配置。

[0019] 图5简单地示出了包括除了前置放大单元之外的两级运算放大器的传统电流积分器,作为与本发明的比较例。

- [0020] 图6是用于实现根据本发明的像素感测装置的感测单元,并且简单地示出了包括具有前置放大单元的三级运算放大器的电流积分器。
- [0021] 图7比较了图5中的两级运算放大器的规格与图6中的三级运算放大器的规格。
- [0022] 图8至10是用于说明图5的两级放大器的配置和输入阻抗的视图。
- [0023] 图11和12是用于说明图6的三级放大器的配置和输入阻抗的视图。
- [0024] 图13是用于说明图6的三级放大器的示意性操作的图。
- [0025] 图14是用于说明通过使用包括图6的三级放大器的电流积分器来感测像素中的驱动TFT的特性,连接到驱动TFT的栅极的电容器的总电容的操作的图。
- [0026] 图15是示出根据本发明的有机发光显示装置的像素补偿方法的流程图。
- [0027] 图16示出了用于感测驱动TFT的特性的驱动信号的波形。
- [0028] 图17示出了用于感测与驱动TFT的栅极连接的电容器的总电容的驱动信号的波形。

具体实施方式

- [0029] 通过参考示例性实施方式的以下详细描述和附图,可以更容易地理解本发明的优点和特征以及其实现方法。然而,本发明可以以许多不同的形式实施,不应被解释为限于本文阐述的示例性实施方式。而是,提供这些示例性实施方式是以便本公开内容透彻和完整,并且将本发明的概念完全传达给所属领域技术人员,本发明由所附权利要求书限定。
- [0030] 用于描述本发明的示例性实施方式而在附图中所示的形状、尺寸、百分比、角度、数量等仅仅是示例,并不限于图中所示的那些。在整个说明书中相似的附图标记表示相似的元件。当使用术语“包括”、“具有”、“包含”等时,可以添加其他部分,除非使用了术语“仅”。
- [0031] 即使没有明确说明,要素也可以被解释为包括误差容限。
- [0032] 当使用术语“上”、“上方”、“下”、“之后”等描述两个部分之间的位置关系时,一个或多个部分可以位于这两个部分之间,除非使用了术语“紧接着”或“直接”。
- [0033] 将理解,尽管术语“第一”、“第二”等可以用于描述各种元件,但是这些元件不应受这些术语的限制。这些术语仅用于将一个元件与另一个元件区分开。因此,下面提到的第一元件可以是本发明范围内的第二元件。
- [0034] 在整个说明书中,相同的附图标记基本上表示相同的元件。
- [0035] 在本说明书中,形成在显示面板的基板上的像素电路和栅极驱动器可以由N型MOSFET结构的TFT实现,但是本发明不限于此,因此像素电路和栅极驱动器可以由P型MOSFET结构的TFT实现。TFT或晶体管是3电极元件,包括栅极、源极和漏极。源极是用于向晶体管提供载流子的电极。在TFT内,载流子开始从源极流动。漏极是载流子离开TFT的电极。即,MOSFET中的载流子从源极流到漏极。在N型MOSFET NMOS的情况下,由于载流子是电子,所以源极电压具有低于漏极电压的电压,使得电子可以从源极流到漏极。在N型MOSFET中,电流方向是从漏极到源极,因为电子从源极流到漏极。另一方面,在P型MOSFET PMOS的情况下,由于载流子是空穴,所以源极电压具有高于漏极电压的电压,使得空穴可以从源极流到漏极。在P型MOSFET中,电流方向是从源极到漏极,因为空穴从源极流到漏极。应注意,MOSFET的源极和漏极不是固定的。例如,MOSFET的源极和漏极可以根据施加的电压而变化。

[0036] 在下文中,将参照附图详细描述本发明的各种实施方式。在以下实施方式中,将主要关于包括有机发光材料的有机发光显示装置描述电致发光显示装置。然而,本发明不限于有机发光显示装置,而是可以应用于包括无机发光材料的无机发光显示装置。

[0037] 在描述本发明时,将省略与本发明相关的公知功能或配置的详细描述,以避免不必要地使本发明难以理解。

[0038] 图1示出了例示根据本发明实施方式的有机发光显示装置的框图,图2示出了包括本发明的像素感测装置和像素阵列的数据驱动电路的连接配置,图3和4示出了构成像素阵列的像素的各种连接配置。

[0039] 参照图1至图4,根据本发明实施方式的有机发光显示装置可以包括显示面板10、时序控制器11和数据驱动电路12以及栅极驱动电路13。数据驱动电路12包括根据本发明实施方式的电流感测电路(像素感测装置)122。

[0040] 多条数据线14和感测线16以及多条栅极线15在显示面板10上彼此交叉,并且用于感测的像素P以矩阵形式布置以形成像素阵列。如图4所示,多条栅极线15可以包括多条第一栅极线15A和多条第二栅极线15B,扫描控制信号SCAN被提供给多条第一栅极线15A,感测控制信号SEN被提供给多条第二栅极线15B。当扫描控制信号SCAN和感测控制信号SEN彼此具有相同的相位时,第一栅极线15A和第二栅极线15B可以统一成一条栅极线15,如图3所示。

[0041] 每个像素P可以连接到数据线14中的一条,感测线16中的一条和栅极线15中的一条。构成像素阵列的像素P可以包括用于显示红色的红色像素,用于显示绿色的绿色像素,用于显示蓝色的蓝色像素和用于显示白色的白色像素。包括红色像素、绿色像素、蓝色像素和白色像素的四个像素可以构成一个像素单元UPXL。但是,像素单元UPXL的配置不限于此。构成相同像素单元UPXL的多个像素P可以共享一条感测线16。虽然图中未示出,但是构成相同像素单元UPXL的多个像素P可以独立地连接到不同的感测线。每个像素P从电力发生器接收高电源电压EVDD和低电源电压EVSS。

[0042] 如图3和图4所示,根据本发明的像素可以包括OLED、驱动TFT DT、存储电容器Cst、第一开关TFT ST1和第二开关TFT ST2,但是不限于此。TFT可以由P型、N型或P型和N型混合的混合型实现。TFT的半导体层可以包括非晶硅、多晶硅或氧化物。

[0043] OLED是发光元件。OLED可以包括连接到源极节点Ns的阳极电极,连接到低电位像素电压源EVSS的输入端的阴极电极,以及设置在阳极电极和阴极电极之间的有机化合物层。有机化合物层可以包括空穴注入层HIL、空穴传输层HTL、发光层EML、电子传输层ETL和电子注入层EIL。

[0044] 驱动TFT DT根据栅极和源极之间的电压差 V_{gs} 控制从源极流到漏极以输入到OLED的电流的大小。驱动TFT DT包括连接到栅极节点Ng的栅极,连接到高电源电压EVDD的输入端的漏极和连接到源极节点Ns的源极。存储电容器Cst连接在栅极节点Ng和源极节点Ns之间,以在一段时间内保持驱动TFT DT的栅极和源极之间的电压 V_{gs} 。第一开关TFT ST1根据扫描控制信号SCAN切换数据线14和栅极节点Ng之间的电连接。第一开关TFT ST1包括连接到第一栅极线15A的栅极,连接到数据线14的第一电极和连接到栅极节点Ng的第二电极。第二开关TFT ST2根据感测控制信号SEN切换感测线16与源极节点Ns之间的电连接。第二开关TFT ST2配备有连接到第二栅极线15B的栅极,连接到感测线16的第一电极和连接到源极节

点Ns的第二电极。

[0045] 第一栅极线15A和第二栅极线15B可以统一为一条栅极线15(参照图3)。在这种情况下,扫描控制信号SCAN和感测控制信号SEN可以具有相同的相位。

[0046] 包括像素阵列的有机发光显示装置采用外部补偿方案。外部补偿方案感测配备在像素P中的OLED和/或驱动TFT DT的驱动特性,并根据感测值校正输入图像数据。OLED的驱动特性表示OLED的工作点电压。驱动TFT DT的特性表示驱动TFT的阈值电压和电子迁移率。

[0047] 根据本发明的外部补偿方案还包括以下操作:响应于用于感测的数据电压来感测在每个像素P的电容器中累积的总电荷量,并且根据感测值校正输入图像数据DATA。此处,电容器包括与每个像素P中包括的驱动TFT DT的栅极耦接的寄生电容器和存储电容器Cst。

[0048] 连接到驱动TFT DT的栅极的电容器的总电容可以根据驱动TFT的沉积厚度在像素P之间变化。在这种情况下,即使将用于感测的相同数据电压施加到像素P,在各个像素P中的电感器中累积的总电荷量也可能存在变化。在本发明中,通过感测像素P之间的电容差,并且基于感测结果进一步校正输入图像数据DATA,可以显著改善补偿性能。根据本发明的有机发光显示装置执行图像显示操作和外部补偿操作。外部补偿操作可以在图像显示操作期间的垂直消隐区间(interval)中执行,在图像显示开始之前的通电序列中执行或在图像显示结束之后的断电序列中执行。垂直消隐区间是不写入图像数据的时段,并且设置在写入图像数据的垂直有效区间之间。通电序列表示紧接在施加驱动电源后直至显示图像的时段。断电序列表示紧接在图像显示终止后直至关闭驱动电源的时段。

[0049] 时序控制器11基于时序信号(比如垂直同步信号Vsync、水平同步信号Hsync、点时钟信号DCLK、数据使能信号DE等),生成用于控制数据驱动电路12的操作时序的数据控制信号DDC和用于控制栅极驱动电路13的操作时序的栅极控制信号GDC。时序控制器11可以在时间上分离执行图像显示操作的时段和执行外部补偿操作的时段,并生成用于图像显示操作的控制信号DDC和GDC以及用于外部补偿操作的控制信号DDC和GDC。

[0050] 栅极控制信号GDC可以包括栅极起始脉冲GSP、栅极移位时钟GSC等。将栅极起始脉冲GSP施加到生成第一扫描信号的栅极级以控制栅极级生成第一扫描信号。将栅极移位时钟GSC共同提供给栅极级以移位栅极起始脉冲GSP。

[0051] 数据控制信号DDC包括源极起始脉冲SSP、源极采样时钟SSC、源极输出使能信号SOE等。源极起始脉冲SSP控制数据驱动电路12的数据采样起始时序。源极采样时钟SSC基于上升沿或下降沿控制各个源极驱动IC中的数据的采样时序。源极输出使能信号SOE控制数据驱动电路12的输出时序。数据控制信号DDC还可以包括用于控制包括在数据驱动电路12中的电流感测装置或电路122的操作的各种信号。

[0052] 时序控制器11从数据驱动电路12接收根据外部补偿操作的数字感测结果值SD。时序控制器可以通过基于数字感测结果值SD校正输入图像数据DATA来补偿像素P之间的驱动TFT的劣化偏差或OLED的劣化偏差。此外,时序控制器11可以补偿像素P之间的驱动TFT的沉积厚度变化。时序控制器11将校正后的数字图像数据DATA传送到数据驱动电路12。

[0053] 数据驱动电路12包括至少一个源极驱动器IC。源极驱动器IC配备有锁存阵列、连接到每条数据线14的多个数模转换器DAC 121、通过感测通道连接到每条感测线的电流感测装置122及模数转换器ADC。

[0054] 锁存阵列基于数据控制信号DDC锁存从时序控制器11输入的数字图像数据DATA并

将其提供给DAC。DAC在执行图像显示操作时将从时序控制器11输入的数字图像数据DATA转换为用于显示的数据电压并将其提供给数据线14。DAC可以在执行外部补偿操作时生成用于在某一电平感测的数据电压,并将其提供给数据线14。

[0055] 电流感测装置122包括多个感测单元SU。

[0056] 每个感测单元SU用于通过感测线16感测响应于用于感测的数据电压在每个像素P中流动的像素电流。而且,每个感测单元SU起到通过数据线14感测响应于用于感测的数据电压而累积在每个像素的电容器中的总电荷量的作用。

[0057] 每个感测单元SU可以实现为包括电流积分器的电流感测类型。每个感测单元SU具有三级运算放大器的配置,以便增加包括在电流积分器中的运算放大器的输入阻抗。三级运算放大器的输入阻抗与放大器输出增益成比例,与放大器输入增益成反比。因此,三级运算放大器包括相对降低放大器输入增益的前置放大单元(第一放大级),以及两个增益放大单元(第二和第三放大级),用于使放大器输出增益增大到高于放大器输入增益。稍后将参照图6和7以及图11至12详细描述构成本发明的电流感测装置的感测单元SU。

[0058] 栅极驱动电路13基于栅极控制信号GDC生成扫描控制信号SCAN,以匹配图像显示操作和外部补偿操作,然后将它们提供给第一栅极线15A。此外,栅极驱动电路13基于栅极控制信号GDC生成感测控制信号SEN以匹配图像显示操作和外部补偿操作,然后将它们提供给第二栅极线15B。或者,栅极驱动电路13可以基于栅极控制信号GDC生成相同相位的扫描控制信号SCAN和感测控制信号SEN,以匹配图像显示操作和外部补偿操作,然后将它们提供给栅极线15。

[0059] 图5简单地示出了包括除了前置放大单元之外的两级运算放大器的传统电流积分器,作为与本发明的比较例。图6是用于实现根据本发明的像素感测装置的感测单元,并且简单地示出了包括具有前置放大单元的三级运算放大器的电流积分器。并且,图7比较了图5中的两级运算放大器的规格与图6中的三级运算放大器的规格。

[0060] 在电流积分器具有如图5和7所示的两级运算放大器AMP的情况下,由于没有前置放大器并且放大器输出增益相对较低,所以减小了像素电流 I_{pix} 中施加到反馈电容器 C_{fb} 的有效电流分量 I_{int} 。并且,由于流入运算放大器AMP的漏电流分量 I_{leak} 增加而有效电流分量 I_{int} 减小,因此不可能准确地感测像素电流 I_{pix} 。如果感测性能劣化,则可能无法准确地补偿OLED和/或驱动TFT的驱动特性。

[0061] 另一方面,在本发明的电流积分器具有如图6和7所示的三级运算放大器AMP的情况下,放大器输入增益由于附加的前置放大单元而降低,并且放大器输出增益由于两个增益放大单元而相对增加。因此,流入运算放大器AMP的漏电流分量 I_{leak} 显著减小,并且流入反馈电容器 C_{fb} 的有效电流分量 I_{int} 增加了漏电流分量 I_{leak} 减小的量。因此,与具有两级运算放大器的电流积分器相比,可以更准确地感测像素电流 I_{pix} 。

[0062] 图8至10是用于说明图5的两级放大器的配置和输入阻抗的视图。

[0063] 参照图8,根据比较例的电流积分器包括运算放大器AMP和反馈电容器 C_{fb} 。运算放大器AMP配备有根据像素电流施加有负输入电压 V_{in-} 的反相输入端51,根据像素电流施加有正输入电压 V_{in+} 的非反相输入端52和输出对应于像素电流的积分电压 V_{out} 的输出端53。反馈电容器 C_{fb} 连接在反相输入端51和输出端53之间。正输入电压 V_{in+} 表示图6中的 V_{cm} 。

[0064] 运算放大器AMP包括用于对放大器输出增益首先放大的第一放大级STG1和用于对

放大器输出增益次级放大的第二放大级STG2。

[0065] 第一放大级STG1由第一至第五MOS晶体管M1至M5实现。在第一MOS晶体管M1中,栅极连接到反相输入端51,漏极连接到第一节点Na1,源极连接到第二节点Na2。在第二MOS晶体管M2中,栅极连接到非反相输入端52,漏极连接到第三节点Na3,源极连接到第二节点Na2。在第三MOS晶体管M3中,栅极和漏极连接到第一节点Na1,源极连接到高电位驱动电压源VDD。在第四MOS晶体管M4中,栅极连接到第一节点Na1,源极连接到高电位驱动电压源VDD,漏极连接到第三节点Na3。在第五MOS晶体管M5中,栅极连接到偏置电压源Vb,漏极连接到第二节点Na2,源极连接到低电位驱动电压源GND。此处,第一MOS晶体管M1、第二MOS晶体管M2和第五MOS晶体管M5实现为N型,第三MOS晶体管M3和第四MOS晶体管M4实现为P型。

[0066] 第二放大级STG2由第六晶体管M6和第七MOS晶体管M7实现。在第六MOS晶体管M6中,栅极连接到第三节点Na3,源极连接到高电位驱动电压源VDD,漏极连接到输出端53。在第七MOS晶体管M7中,栅极连接到偏置电压源Vb,漏极连接到输出端53,源极连接到低电位驱动电压源GND。此处,第六MOS晶体管M6实现为P型,第七MOS晶体管M7实现为N型。

[0067] 在运算放大器AMP的这种反馈结构中,如果相对于小信号分析受负输入电压 V_{in} 影响的第一MOS晶体管M1和第三MOS晶体管M3以便获得输入阻抗,则它们可以如图9所示表达。在图9中, V_x 表示用于计算输入阻抗的测试电压源, gmV_x 表示由测试电压源 V_x 和第一放大级STG1中的第一MOS晶体管M1生成的电流。并且, gm_1 表示第一MOS晶体管M1的跨导, gm_3 表示第三MOS晶体管M3的跨导, C_{gd} 表示第一MOS晶体管M1的栅极和漏极之间的寄生电容, C_{gs} 表示第一MOS晶体管M1的栅极和源极之间的寄生电容, C_{gs1} 表示在 V_x 端子与低电位驱动电压源GND例如接地端子之间的电容, C_{gd1} 表示在 V_x 端子和 V_y 端子之间的电容, V_y 表示用于计算输入阻抗的测试电压源。

[0068] 基于图9的第一MOS晶体管M1和第三MOS晶体管M3的输入阻抗可以如等式1中所示建模。在等式1中, I_x 表示从测试电压源 V_x 输入到第一放大级STG1的测试电流。

[0069] [等式1]

$$[0070] \quad V_x = (I_x - gm_1 V_x) \frac{1}{gm_3} + \frac{I_x}{C_{gd1} s}$$

$$[0071] \quad \frac{V_x}{I_x} = \frac{1 + C_{gd1} s / gm_3}{C_{gd1} s (1 + \frac{gm_1}{gm_3})}$$

$$[0072] \quad \therefore Z_{in} = Z_x || \frac{1}{C_{gs1} s}$$

[0073] 接下来,可以如等式2从诸如图10的反馈电路的总体小信号模型获得反馈电路中的输入阻抗($Z_{in,closed}$)。在等式2中, β 是反馈因子,并且表示从放大器输出端53反馈到反相输入端51的幅度, S 表示角频率。并且, A_v 表示放大器输出增益, C_F 表示反馈电容器的电容。

[0074] [等式2]

$$[0075] \quad Z_{in,closed} = Z_{in} (1 + \beta A_v)$$

$$[0076] \quad \beta = \frac{C_F}{C_F + C_{gs} + \left(1 + \frac{g_{m1}}{g_{m3}}\right) C_{gd}}$$

$$[0077] \quad \therefore Z_{in, closed} = \frac{1 + \frac{C_{gd}S}{g_{m3}}}{C_{gd}S \left(1 + \frac{g_{m1}}{g_{m3}}\right) + C_{gs}S \left(1 + \frac{C_{gd}S}{g_{m3}}\right)} (1 + \beta A_v)$$

[0078] 如关于图5所描述的,必须增加输入阻抗 ($Z_{in, closed}$) 以便减小漏电流分量 I_{leak} 。如从等式2所知,基于与放大器输入增益相关的因子 g_{m1}/g_{m3} 和与放大器输出增益相关的 βA_v 来确定输入阻抗 ($Z_{in, closed}$)。因此,为了增加输入阻抗 ($Z_{in, closed}$),必须减小 g_{m1}/g_{m3} 或者必须增加 βA_v 。为了减小 g_{m1}/g_{m3} ,必须减小放大器输入增益,并且为了增加 βA_v ,必须增加放大器输出增益。

[0079] 图11和12是用于说明图6的三级放大器的配置和输入阻抗的视图。

[0080] 参照图11,根据本发明实施方式的电流积分器包括运算放大器AMP和反馈电容器 C_{fb} 。运算放大器AMP配备有根据像素电流施加有负输入电压 V_{in-} 的反相输入端61,根据像素电流施加有正输入电压 V_{in+} 的非反相输入端62和输出对应于像素电流的积分电压 V_{out} 的输出端63。反馈电容器 C_{fb} 连接在反相输入端61和输出端63之间。

[0081] 运算放大器AMP具有包括第一至第三放大级STG1的三级配置。运算放大器AMP的第一放大级STG1是前置放大单元,用于降低放大器输入增益。第二放大级STG2和第三放大级STG3是第一和第二增益放大单元,用于将放大器输出增益放大得远大于放大器输入增益。

[0082] 前置放大单元STG1包括反相输入端61和非反相输入端62,并且由第一MOS晶体管M1至第五MOS晶体管M5实现。在第一MOS晶体管M1中,栅极连接到反相输入端61,漏极连接到第一节点Nb1,源极连接到第二节点Nb2。在第二MOS晶体管M2中,栅极连接到非反相输入端62,漏极连接到第三节点Nb3,源极连接到第二节点Nb2。在第三MOS晶体管M3中,栅极和漏极连接到第一节点Nb1,源极连接到高电位驱动电压源VDD。在第四MOS晶体管M4中,栅极和漏极连接到第三节点Nb3,源极连接到高电位驱动电压源VDD。并且,在第五MOS晶体管M5中,栅极连接到偏置电压源 V_b ,漏极连接到第二节点Nb2,源极连接到低电位驱动电压源GND。此处,第一节点Nb1对应于前置放大单元STG1的反相输出电压 V_{o-} ,第三节点Nb3对应于前置放大单元STG1的非反相输出电压 V_{o+} 。为了确保操作安全性,第一MOS晶体管M1、第二MOS晶体管M2和第五MOS晶体管M5实现为N型,第三MOS晶体管M3和第四MOS晶体管M4实现为P型。

[0083] 第一增益放大单元STG2接收前置放大单元STG1的输出 V_{o-} 和 V_{o+} ,并且通过以差分二极管方式 (differential diode manner) 彼此连接的MOS晶体管M8至M11将放大输出增益提高第一值。第一增益放大单元STG2将放大器输出增益放大得远大于图8中的第一放大级STG1。具体地,图8的第一放大级STG1的放大程度(增益)以 $g_m (r_{o1} || r_{o2})$ 形式表示,但是当假设 g_{m11} 与 g_{m10} 相同时,本发明的第一增益放大单元STG2的放大程度(增益)可以以 $g_{m7} r_{o7}$ 形式表示。如果图8和图11中的电路具有相同的 g_m 和 r_o ,则 $g_{m7} r_{o7}$ 远大于 $g_m (r_{o1} || r_{o2})$ 。

[0084] 第一增益放大单元STG2由第六MOS晶体管M6至第十二MOS晶体管M12实现。在第六MOS晶体管M6中,栅极连接到第三节点Nb3,漏极连接到第四节点Nb4,源极连接到第五节点Nb5。在第七MOS晶体管M7中,栅极连接到第一节点Nb1,漏极连接到第六节点Nb6,源极连接

到第五节点Nb5。在第八MOS晶体管M8中,栅极连接到第六节点Nb6,源极连接到高电位驱动电压源VDD,漏极连接到第四节点Nb4。在第九MOS晶体管M9中,栅极和漏极连接到第四节点Nb4,源极连接到高电位驱动电压源VDD。在第十MOS晶体管M10中,栅极连接到第四节点Nb4,源极连接到高电位驱动电压源VDD,漏极连接到第六节点Nb6。在第十一MOS晶体管M11中,栅极和漏极连接到第六节点Nb6,源极连接到高电位驱动电压源VDD。并且,在第十二MOS晶体管M12中,栅极连接到偏置电压源Vb,漏极连接到第五节点Nb5,源极连接到低电位驱动电压源GND。为了确保操作安全性,第六MOS晶体管M6、第七MOS晶体管M7和第十二MOS晶体管M12实现为N型,第八MOS晶体管M8至第十一MOS晶体管M11实现为P型。

[0085] 第二增益放大单元STG3具有输出端63,并且通过第六节点Nb6连接到

[0086] 第一增益放大单元STG2。第二增益放大单元STG3将放大器输出增益提高第二值,并且第二值小于第一增益放大单元STG2的第一值。第二增益放大单元STG3可以具有与图8中的第二放大级STG2类似的放大程度(增益)。

[0087] 第二增益放大单元STG3由第十三MOS晶体管M13和第十四MOS晶体管M14实现。在第十三MOS晶体管M13中,栅极连接到第六节点Nb6,源极连接到高电位驱动电压源VDD,漏极连接到输出端63。在第十四MOS晶体管M14中,栅极连接到偏置电压源Vb,漏极连接到输出端63,源极连接到低电位驱动电压源GND。此处,为了确保操作安全性,第十三MOS晶体管M13实现为P型,第十四MOS晶体管M14实现为N型。

[0088] 由于运算放大器AMP具有对称结构,因此可以应用半电路分析方法,其中通过基于第五MOS晶体管M5和第十二MOS晶体管M12的尾电流(tail current)对电路进行划分来分析构成运算放大器AMP的电路。因此,本发明可以通过在运算放大器AMP的上述反馈结构中基于负输入电压Vin-应用半电路分析方法来计算输入阻抗。如果根据半电路分析方法针对小信号分析运算放大器AMP,则可以如图12表示。

[0089] 在图12中,V1表示前置放大单元STG1的反相输出电压Vo-,V2表示施加到第六节点Nb6的电压,Vx表示用于计算输入阻抗的测试电压源。并且,gm1、gm3、gm10、gm11和gm13分别表示第一MOS晶体管M1、第三MOS晶体管M3、第十MOS晶体管M10、第十一MOS晶体管M11和第十三MOS晶体管M13的跨导。另外,gm1Vx表示输入到第一MOS晶体管M1的栅极的测试电流,gm7V1表示输入到第七MOS晶体管M7的栅极的工作电流,gm13V2表示输入到第十三MOS晶体管M13的栅极的工作电流。Cgd1表示第一MOS晶体管M1的栅极和漏极之间的寄生电容,Cgs1表示第一MOS晶体管M1的栅极和源极之间的寄生电容。Cgd7表示第七MOS晶体管M7的栅极和漏极之间的寄生电容,Cgs7表示第七MOS晶体管M7的栅极和源极之间的寄生电容。并且,ro1表示从第一MOS晶体管M1的漏极看到的阻抗,ro7表示从第七MOS晶体管M7的漏极看到的阻抗,ro13表示从第十三MOS晶体管M13的漏极看到的阻抗,ro14表示从第十四MOS晶体管M14的漏极看到的阻抗。

[0090] 在图12的小信号建模结果中,基于V1和V2的阻抗Zv1和Zv2与等式3相同。在等式3中,Zv2可以由在右方向上从V2看到的阻抗分量Cgs13、Cgd13、gm13V2、ro13和ro14表示,并且Zv1可以由在右方向上从V1看到的阻抗分量Cgs7、Cgd7、gm7V1、ro7、 $1/(gm11-gm10)$ 和Zv2表示。

[0091] 在等式3中,ro13||ro14表示施加到第二增益放大单元STG3的放大器输出端63的阻抗,并且还表示分别从第十三MOS晶体管M13和第十四MOS晶体管M14的漏极看到的ro13和

ro14的并联连接。

[0092] [等式3]

$$[0093] \quad Z_{v2} = \frac{1}{C_{gs13} + (1 + g_{m13}(r_{o13} || r_{o14}))C_{gd13}}$$

$$[0094] \quad Z_{v1} = C_{gs7} || \frac{V_{v1}}{I_{v1}}$$

[0095] 等式3的 V_{v1}/I_{v1} 再次表示为例如等式4。 V_{v1}/I_{v1} 是通过从 Z_{v1} 中排除 C_{gs7} 而计算的阻抗。在等式4中, S 表示各自的频率。

[0096] [等式4]

$$[0097] \quad \frac{V_{v1}}{I_{v1}} = \frac{1 + C_{gd7} \frac{1}{r_{o7} || \frac{1}{g_{m11} - g_{m10}} || Z_{v2}}}{C_{gd7} S (1 + g_{m7} \left(\frac{1}{r_{o7} || \frac{1}{g_{m11} - g_{m10}} || Z_{v2}} \right))}$$

[0098] 基于图12中的第一MOS晶体管M1、第三MOS晶体管M3、第七MOS晶体管M7、第十MOS晶体管M10、第十一MOS晶体管M11、第十三MOS晶体管M13和第十四MOS晶体管M14的输入阻抗 Z_{in} 可以例如按照等式5进行建模。

[0099] [等式5]

$$[0100] \quad Z_{in} = C_{gs1} || \frac{V_{in}}{I_{in}}$$

[0101] 等式5中的 V_{in}/I_{in} 可以重新表示为等式6。

[0102] [等式6]

$$[0103] \quad \frac{V_{in}}{I_{in}} = \frac{1 + C_{gd1} \frac{1}{r_{o1} || \frac{1}{g_{m3}} || Z_{v1}}}{C_{gd1} S (1 + 2g_{m1} \left(\frac{1}{r_{o1} || \frac{1}{g_{m3}} || Z_{v1}} \right))}$$

[0104] 如果将等式6代入等式5,则输入阻抗 Z_{in} 表示为例如等式7。在等式7中, $Av_{\textcircled{1}}$ 表示前置放大单元STG1的放大器输入增益。

[0105] [等式7]

$$[0106] \quad Z_{in} = \frac{1}{C_{gs1} + C_{gd1} S (1 + Av_{\textcircled{1}})}$$

[0107] 因此,反馈电路中的输入阻抗($Z_{in, \text{closed}}$)可以如等式8从反馈电路的总小信号模型获得。在等式8中, β 是反馈因子,并且表示从放大器输出端63反馈到反相输入端61的幅度, S 表示角频率。并且, Av 表示放大器输出增益,并且表示为前置放大单元STG1的放大器输入增益 $Av_{\textcircled{1}}$ 、第一增益放大单元STG2的增益 $Av_{\textcircled{2}}$ 和第二增益放大单元STG3的增益 $Av_{\textcircled{3}}$ 的乘积。

[0108] [等式8]

$$[0109] \quad Z_{in, closed} = \frac{(1 + \beta)A_v}{C_{gs1} + C_{gd1}s(1 + Av_{\textcircled{1}})}$$

[0110] $A_v = Av_{\textcircled{1}}Av_{\textcircled{2}}Av_{\textcircled{3}}$

[0111] 从等式8可以清楚地看出,反馈电路中的输入阻抗($Z_{in, closed}$)与放大器输入增益 $Av_{\textcircled{1}}$ 成反比,并且与放大器输出增益 Av 成比例。即,输入阻抗($Z_{in, closed}$)随着放大器输入增益 $Av_{\textcircled{1}}$ 减小以及放大器输出增益 Av 增加而增加。本发明可以通过前置放大单元STG1降低放大器输入增益 $Av_{\textcircled{1}}$ 并且增加前置放大单元STG1的后端上的增益放大单元STG2和STG3的增益,由此实现非常高的输入阻抗($Z_{in, closed}$)。根据本发明,在像素电流 I_{pix} 中,流入运算放大器AMP内部的漏电流分量 I_{leak} 减小,并且施加到反馈电容器 C_{fb} 的有效电流分量 I_{int} 增加,因此可以准确地感测像素电流 I_{pix} 。如果提高了感测性能,则可以准确地补偿OLED和/或驱动TFT的驱动特性。

[0112] 同时,可以以相同的方式根据半电路分析方法基于正输入电压 V_{in+} 来分析第二MOS晶体管M2、第四MOS晶体管M4、第六MOS晶体管M6、第八MOS晶体管M8、第九MOS晶体管M9、第十三MOS晶体管M13和第十四MOS晶体管M14的小信号建模。

[0113] 图13是用于说明图6的三级放大器的示意性操作的图。

[0114] 参照图13,在本发明的三级放大器AMP中,当通过感测线施加像素电流时,第一MOS晶体管M1的栅极电压 V_{in-} (即,电压①)增加。当第一MOS晶体管M1的栅极电压 V_{in-} 增加时,第三MOS晶体管M3的漏极电压(电压②)减小。当第三MOS晶体管M3的漏极电压减小时,第十三MOS晶体管M13的栅极电压(电压③)增加并且输出电压(积分电压 V_{out})(电压④)减小。当输出电压 V_{out} 减小时,第一MOS晶体管M1的栅极电压(电压⑤)由于通过反馈电容器 C_{fb} 的负反馈的影响而减小。如上所述,本发明的三级放大器AMP通过上述负反馈操作来感测像素电流 I_{pix} 。由于电压①的增加和电压⑤的减小的影响,第一MOS晶体管M1的栅极电压 V_{in-} 变得与第二MOS晶体管M2的栅极电压 V_{in+} 相同。此时,输出电压 V_{out} 由于在反馈电容器 C_{fb} 中累积的像素电流 I_{pix} 而变得小于第二MOS晶体管M2的栅极电压 V_{in+} 。

[0115] 图14是用于说明通过使用包括图6的三级放大器的电流积分器来感测像素中的驱动TFT的特性,连接到驱动TFT的栅极的电容器的总电容的操作的图。

[0116] 参照图14,根据本发明的有机发光显示装置通过使用包括上述三级放大器AMP的电流积分器CI来感测每个像素P的像素电流和每个像素P的电容器中累积的总电荷量。除了存储电容器之外,电容器还可以包括连接在驱动TFT DT的栅极和漏极之间的第一寄生电容器,连接在驱动TFT DT的栅极和源极之间的第二寄生电容器,连接在第一开关TFT ST1的栅极和源极之间的第三寄生电容器及其他寄生电容器。

[0117] 电流积分器CI还包括连接在运算放大器AMP的反相输入端(-)和输出端之间的复位开关RST。复位开关RST可以并联连接到反馈电容器 C_{fb} 。复位开关RST用于在感测之前将运算放大器AMP的输出端的电压 V_{out} 初始化为非反相输入端(+)的初始电压 V_{pre} 。初始电压 V_{pre} 是指图6中的 V_{cm} 。

[0118] 电流积分器CI通过感测线16感测响应于用于感测的数据电压 $V_{data-SEN}$ 在每个像素P中流动的像素电流,并且通过数据线14感测响应于用于感测的数据电压 $V_{data-SEN}$ 而累积在每个像素P的电容器 C_{st} 、 C_{gd} 和 C_{gs} 中的总电荷量。选择性地激活经由感测线16的第一

感测路径①和经由数据线14的第二感测路径②。即,当激活第一感测路径①时,停用第二感测路径②;相反,当激活第二感测路径②时,停用第一感测路径①。

[0119] 为此,本发明的有机发光显示装置还包括用于提供数据的开关D-SW,用于提供参考电压的开关R-SW,用于第一感测路径的开关SW1和用于第二感测路径的开关SW2。用于提供数据的开关D-SW连接在每条数据线14和数据驱动电路12的输出端之间,通过该输出端输出用于感测的数据电压Vdata-SEN。用于提供参考电压的开关R-SW连接在每条感测线16和数据驱动电路12的输出端之间,通过该输出端输出参考电压VREF。用于第一感测路径的开关SW1连接在每条感测线16与构成电流积分器C1的运算放大器AMP的反相输入端(-)之间。用于第二感测路径的开关SW2连接在每条数据线14和运算放大器AMP的反相输入端(-)之间。

[0120] 在本发明的感测单元SU中,在感测每个像素P的像素电流的同时(参考图16中的Tsen1和Tsen2),用于提供数据的开关D-SW和用于第一感测路径的开关SW1保持其导通状态ON,并且用于提供参考电压的开关R-SW和用于第二感测路径的开关SW2保持其关断状态OFF。并且,在本发明的感测单元SU中,在感测在每个像素P的电容器Cst、Cgd和Cgs中累积的总电荷量(参见图17中的Tsen)的同时,用于提供参考电压的开关R-SW和用于第二感测路径的开关SW2保持其导通状态ON,并且用于提供数据的开关D-SW和用于第一感测路径的开关SW1保持其关断状态OFF。

[0121] 同时,本发明的感测单元SU还可以包括采样和保持单元SH,用于采样并保持电流积分器CI的积分电压Vout。采样和保持单元SH配备有:采样开关SAM和保持开关HOLD,它们串联连接在电流积分器C1和模数转换器ADC之间;以及采样电容器Cs,连接在地电压源GND和连接在两个串联连接的开关SAM和HOLD的中间的节点之间。

[0122] 图15是示出根据本发明的有机发光显示装置的像素补偿方法的流程图,图16示出了用于感测驱动TFT的驱动信号的波形,图17示出了用于感测与驱动TFT的栅极连接的电容器的总电容的驱动信号的波形。将参照图14描述根据本发明的实施方式的有机发光显示器的像素补偿方法。参照图14至图16,像素补偿方法在第一初始化时段Tint1和第一感测时段Tsen1中感测流经驱动TFT DT的低灰度级的像素电流,并且在第二初始化时段Tint2和第二感测时段Tsen2中感测流经驱动TFT DT的高灰度级的像素电流(步骤S1)。两次感测像素电流的原因是找出驱动TFT DT的阈值电压变化和电子迁移率变化。

[0123] 在第一初始化时段Tint1中,第一开关TFT ST1和第二开关TFT ST2响应于扫描控制信号SCAN而导通,并且感测单元SU的复位开关RST和采样开关SAM导通。而且,用于提供数据的开关D-SW和用于第一感测路径的开关SW1导通。因此,驱动TFT DT的栅极-源极电压Vgs1被设置为用于感测的数据电压Vdata-SEN与初始电压Vpre之间的差值,并且对应于栅极-源极电压Vgs1的第一像素电流流经驱动TFT DT。

[0124] 在第一感测时段Tsen1中,第一开关TFT ST1和第二开关TFT ST2,用于提供数据的开关D-SW,用于第一感测路径的开关SW1和采样开关SAM保持其导通状态,并且复位开关RST变为关断状态。因此,感测单元SU对第一像素电流进行积分并输出从初始电压Vpre减小的第一积分电压Vout。第一积分电压Vout在采样和保持单元SH中被采样并保持,然后通过ADC转换为第一感测结果值,并且将第一感测结果值输出到时序控制器11。

[0125] 在第二初始化时段Tint2中,第一开关TFT ST1和第二开关TFT ST2响应于扫描控

制信号SCAN而导通,并且感测单元SU的复位开关RST和采样开关SAM导通。而且,用于提供数据的开关D-SW和用于第一感测路径的开关SW1导通。因此,驱动TFT DT的栅极-源极电压 V_{gs2} 被设置为用于感测的数据电压 $V_{data-SEN}$ 和初始电压 V_{pre} 之间的差值,并且对应于栅极-源极电压 V_{gs2} 的第二像素电流流经驱动TFT DT。

[0126] 在第二感测时段 T_{sen2} 中,第一TFT ST1和第二开关TFT ST2,用于提供数据的开关D-SW,用于第一感测路径的开关SW1和采样开关SAM保持其导通状态,并且复位开关RST变为关断状态。所以,感测单元SU对第二像素电流进行积分并输出从初始电压 V_{pre} 减小的第二积分电压 V_{out} 。第二积分电压 V_{out} 在采样和保持单元SH中被采样并保持,然后通过ADC转换为第二感测结果值,并且将第二感测结果值输出到时序控制器11。

[0127] 时序控制器11将第一和第二感测结果值与先前的感测结果值进行比较,并计算或提取用于补偿驱动TFT DT的阈值电压变化和电子迁移率变化的第一补偿参数(步骤S2)。

[0128] 时序控制器11首先基于第一补偿参数补偿要写入像素P的数字图像数据DATA(步骤S3)。

[0129] 参照图14、15和17,根据本发明实施方式的有机发光显示装置的像素补偿方法在数据写入时段 T_{wt} 、升压时段 T_{bst} 和感测时段 T_{sen} 中感测耦接到驱动TFT DT的栅极的电容器 C_{st} 、 C_{gd} 和 C_{gs} 的总电荷量(步骤S4)。

[0130] 在数据写入时段 T_{wt} 中,第一开关TFT ST1和第二开关TFT ST2以及用于提供数据的开关D-SW导通,并且用于提供参考电压的开关R-SW、用于第二感测路径的开关SW2和采样开关SAM关断。因此,根据用于感测的数据电压 $V_{data-SEN}$,电荷累积在耦接到驱动TFT DT的栅极的电容器 C_{st} 、 C_{gd} 和 C_{gs} 中。

[0131] 在升压时段 T_{bst} 中,第一开关TFT ST1和第二开关TFT ST2以及用于提供数据的开关D-SW关断,并且用于提供参考电压的开关R-SW、用于第二感测路径的开关SW2和采样开关SAM导通。因此,驱动TFT DT的栅极-源极电压被设置为用于感测的数据电压 $V_{data-SEN}$ 和参考电压 V_{REF} 之间的差值,并且与栅极-源极电压相对应的像素电流流经驱动TFT DT。在通过像素电流保持栅极-源极电压的同时,驱动TFT DT的栅极的电压DTG和驱动TFT DT的源极的电压DTS提升。

[0132] 在感测时段 T_{sen} 中,第一开关TFT ST1和第二开关TFT ST2导通,用于提供数据的开关D-SW保持其关断状态,并且用于提供参考电压的开关R-SW、用于第二感测路径的开关SW2和采样开关SAM保持其导通状态。因此,感测单元SU对驱动TFT DT的栅极的升压电压DTG进行积分,并输出从初始电压 V_{pre} 减小的积分电压 V_{out} 。积分电压 V_{out} 在采样和保持单元SH中被采样并保持,然后通过ADC转换为感测结果值,并且将感测结果值输出到时序控制器11。

[0133] 时序控制器11将感测结果值与先前的感测结果值进行比较,并计算或提取用于补偿耦接到驱动TFT DT的栅极的电容器电容偏差的第二补偿参数(步骤S5)。

[0134] 时序控制器11进一步基于第二补偿参数补偿要写入像素P的数字图像数据DATA(步骤S6)。

[0135] 如上所述,本发明通过经由前置放大单元减小放大器输入增益并增加前置放大单元的后端上的增益放大单元的增益来实现非常高的输入阻抗。根据本发明,在像素电流中,流入运算放大器的漏电流分量减小,并且施加到反馈电容器的有效电流分量增加,因此可

以准确地感测像素电流。如果提高了感测性能,则可以准确地补偿OLED和/或驱动TFT的驱动特性。

[0136] 通过进一步不仅补偿驱动TFT的特性偏差,还补偿连接到驱动TFT的栅极的电容偏差,本发明可以显著地改善补偿性能。

[0137] 在整个说明书中,所属领域技术人员应理解,在不脱离本发明的技术原理的情况下,可以进行各种改变和修改。因此,本发明的技术范围不限于本说明书中的详细描述,而是应由所附权利要求书的范围限定。

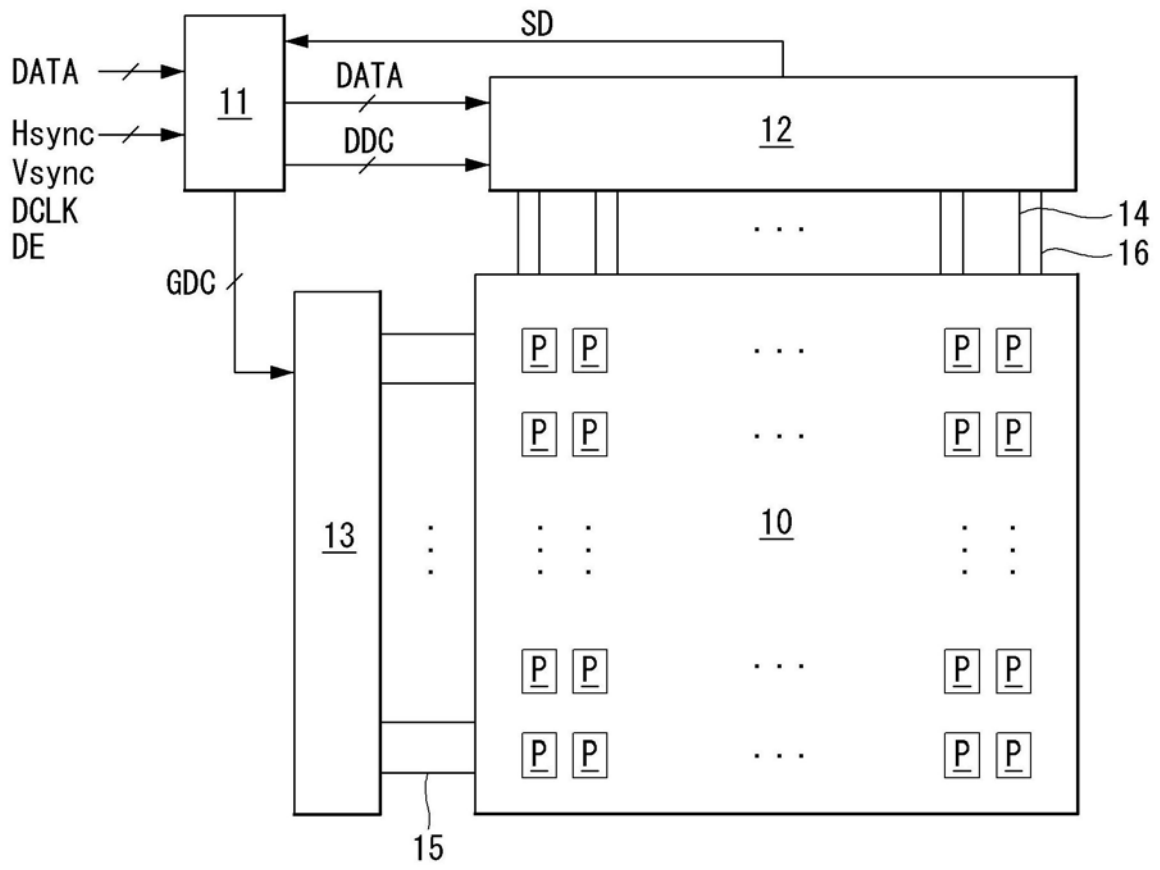


图1

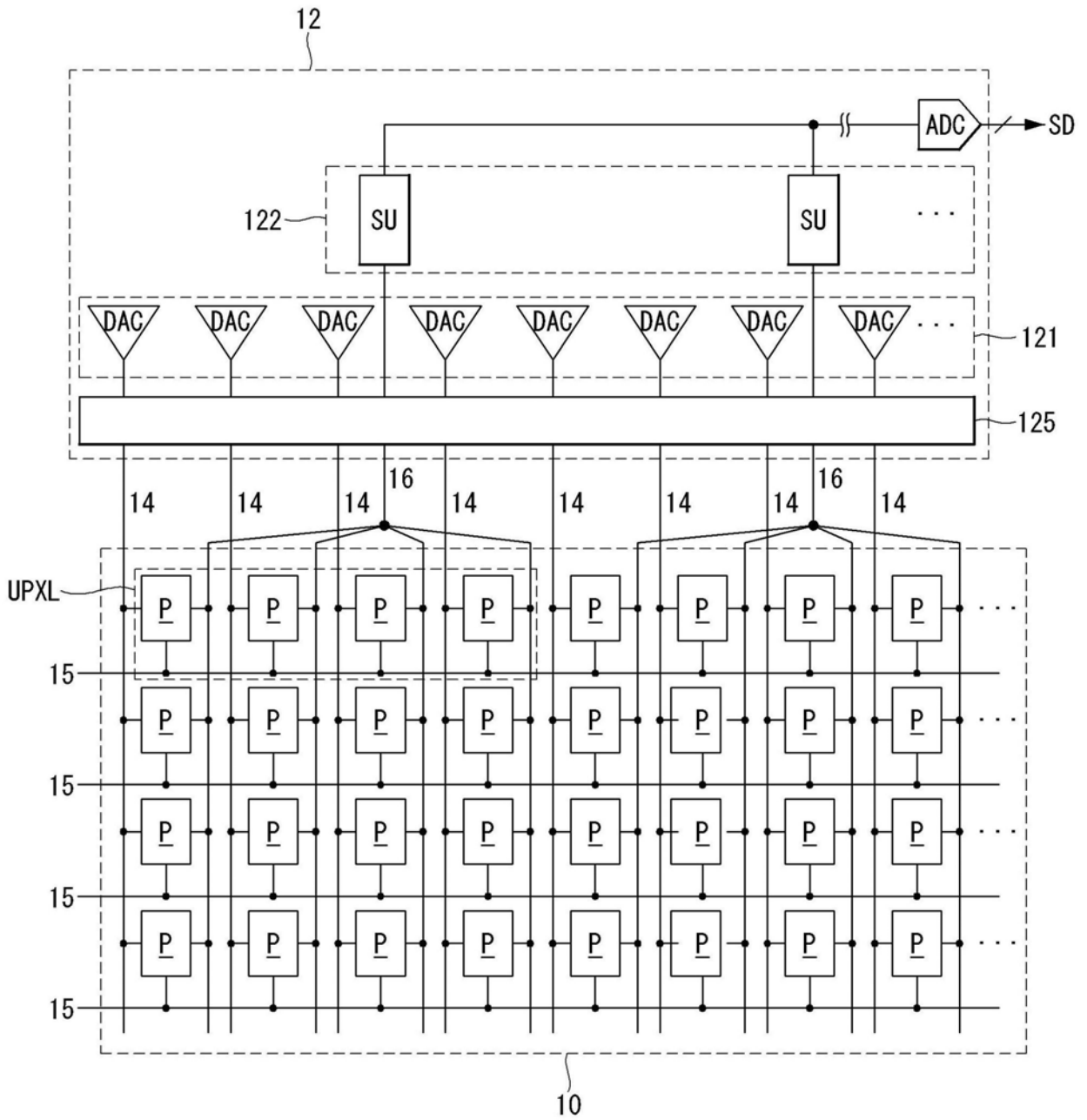


图2

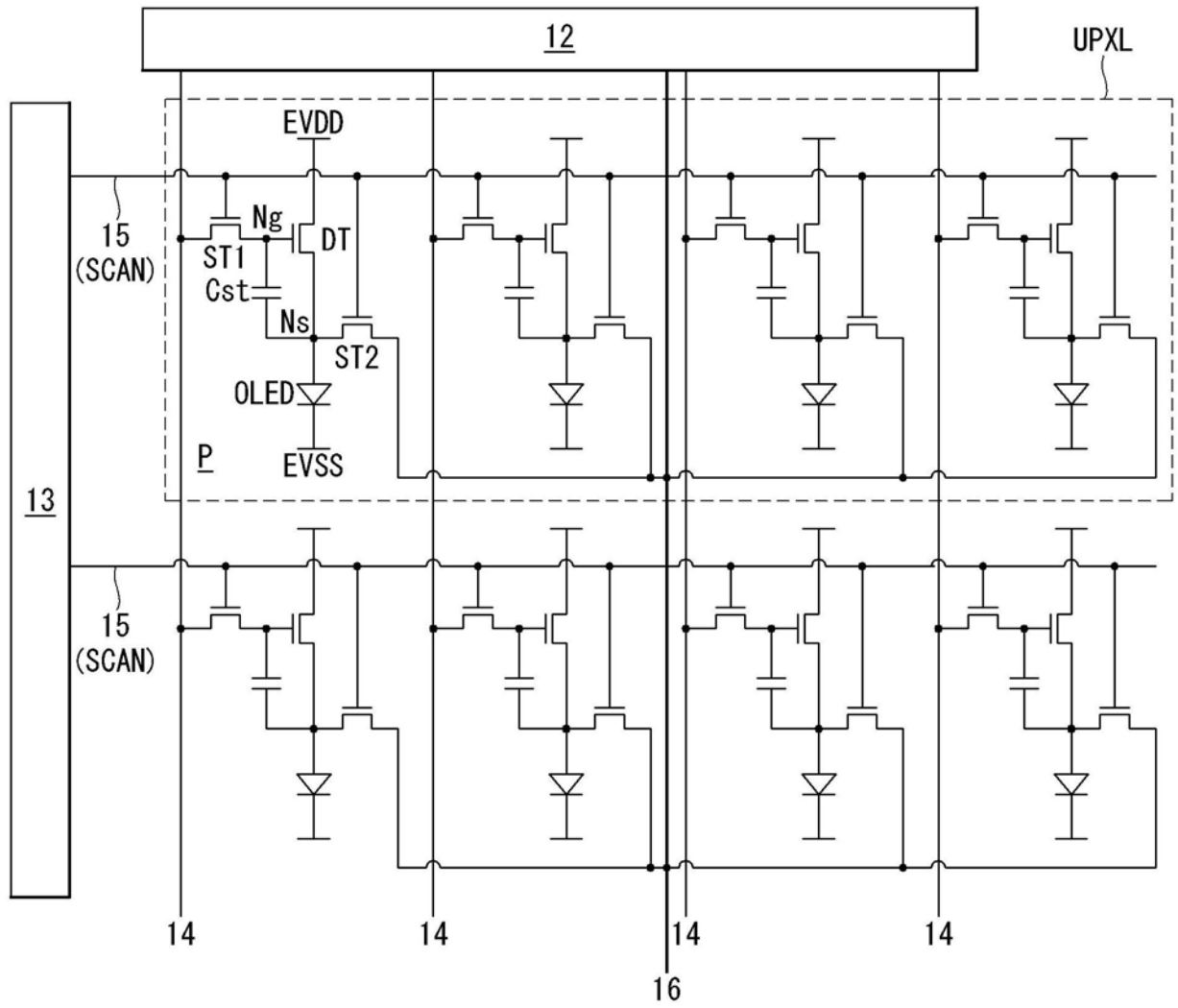


图3

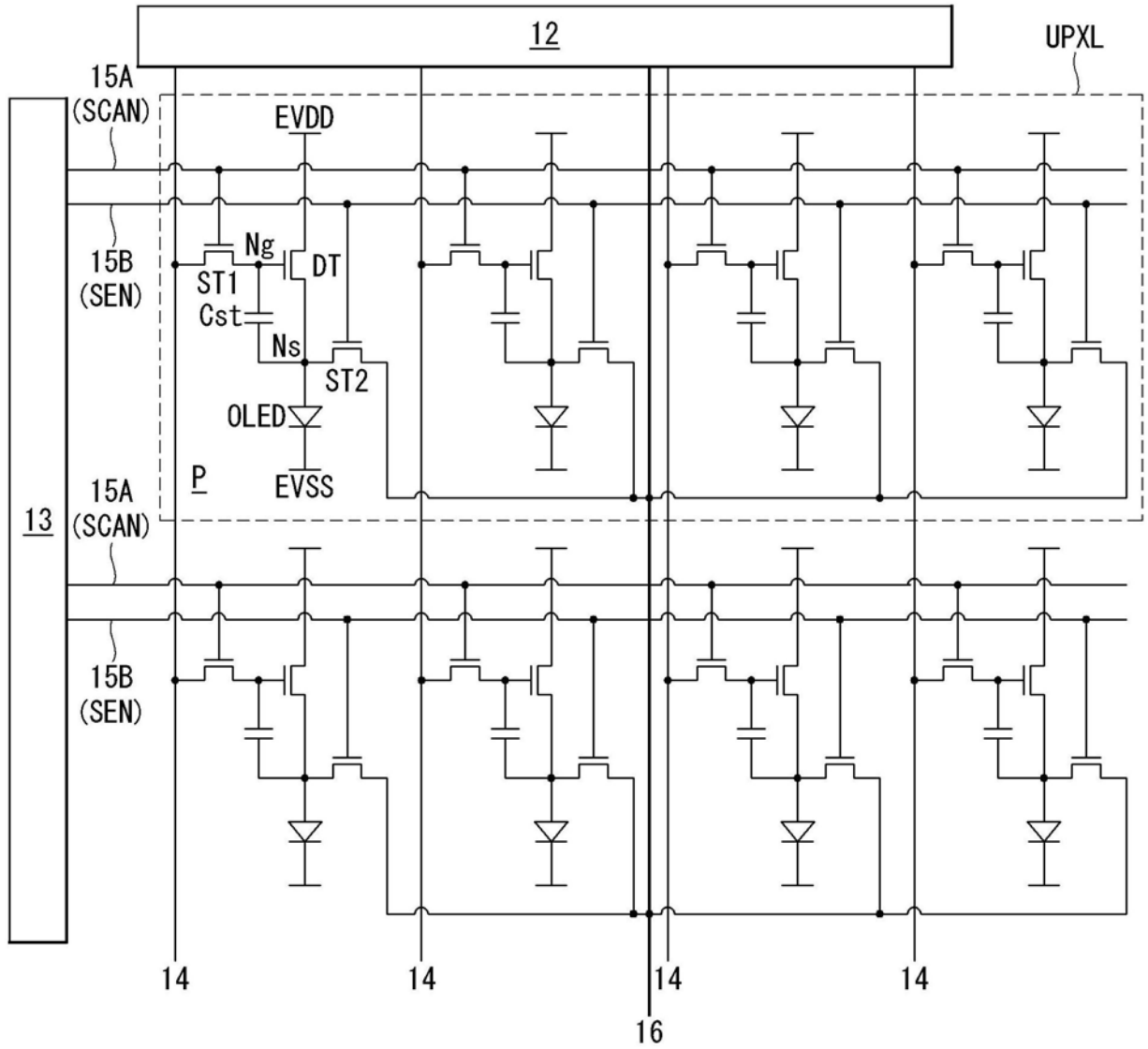


图4

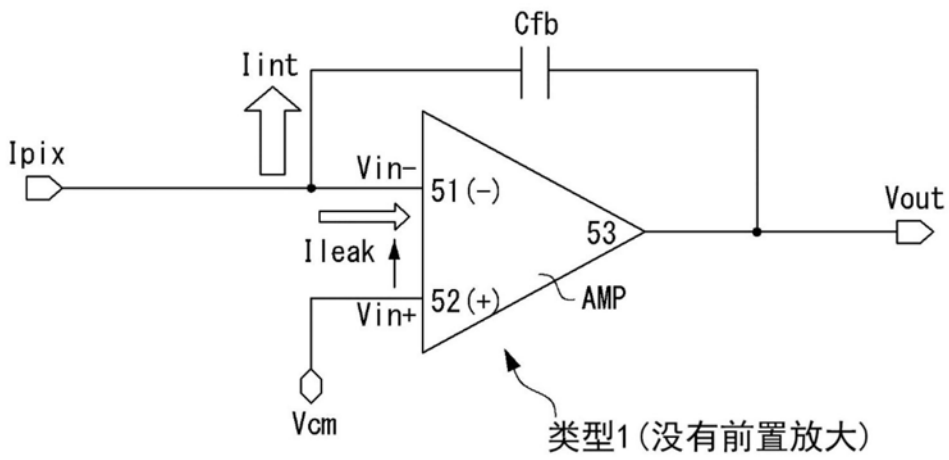


图5

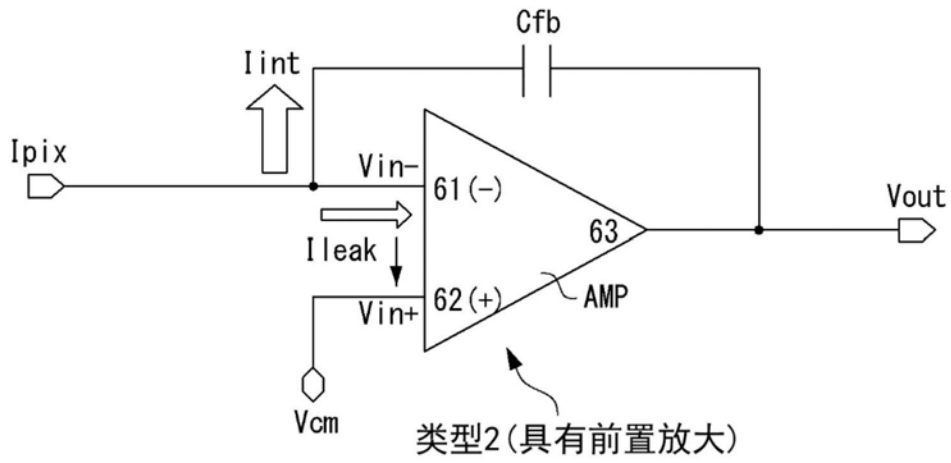


图6

	类型1		类型2	
增益	74dB		78dB	
$Z_{in, closed}$ 计算	3.32T Ω		5.54T Ω	
I_{pix}	10nA	10pA	10nA	10pA
I_{leak}	12.7pA	1.95fA	2.9pA	0.9fA

图7

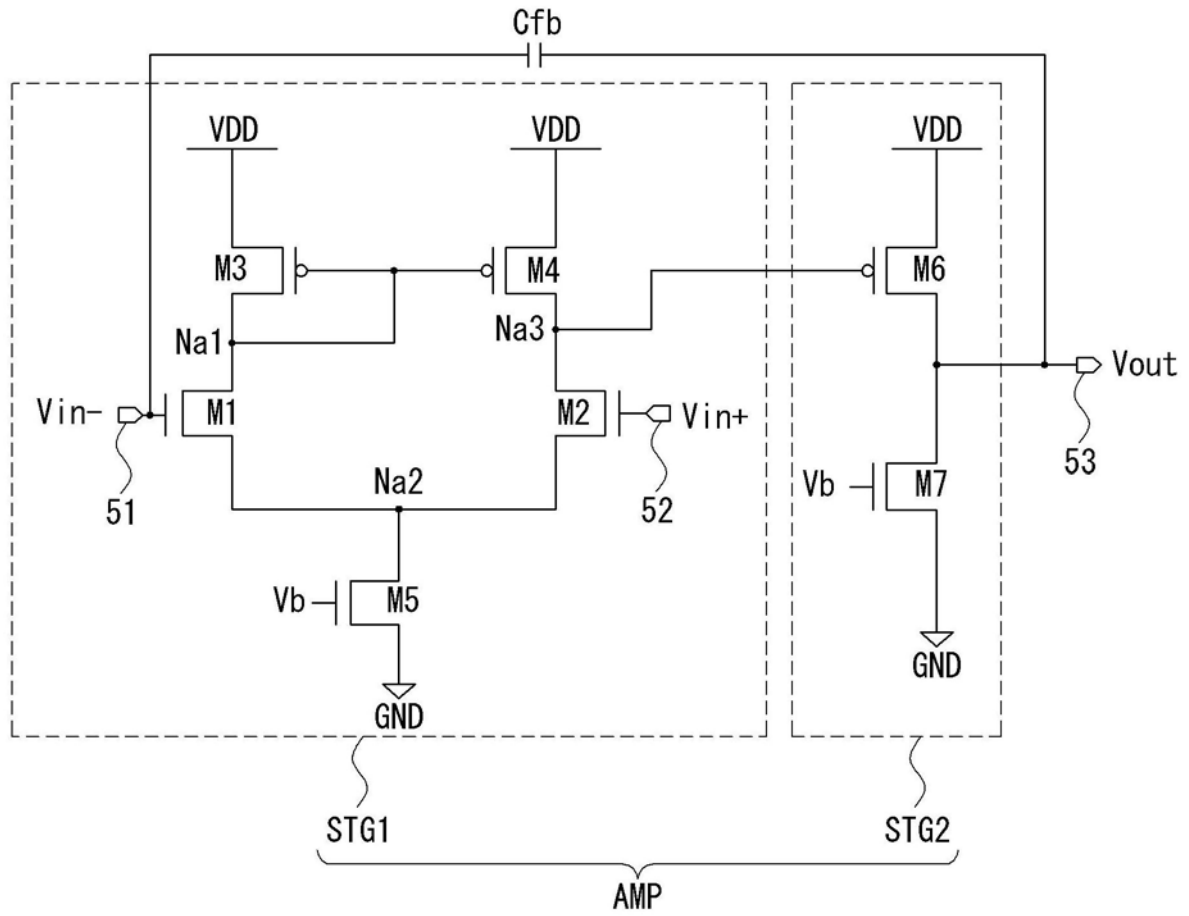


图8

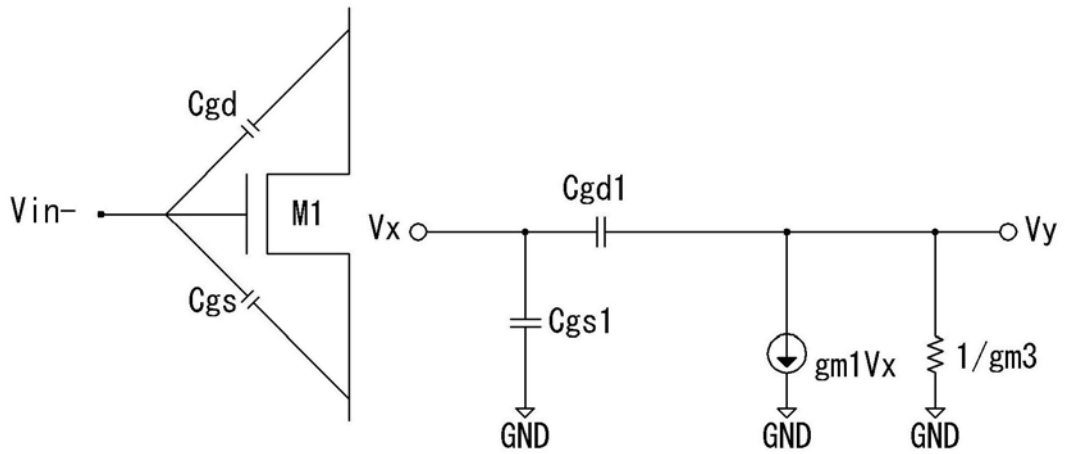


图9

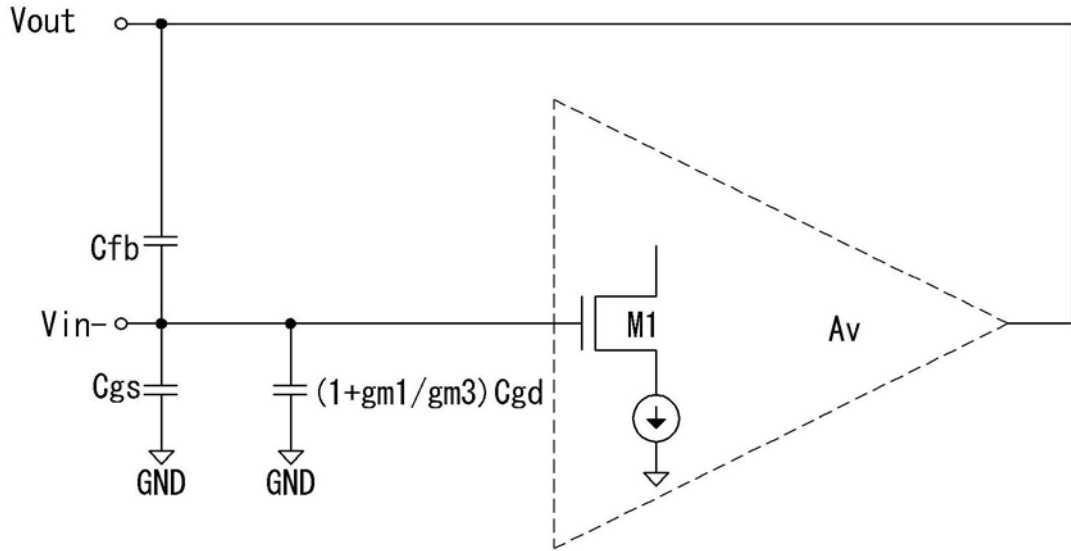


图10

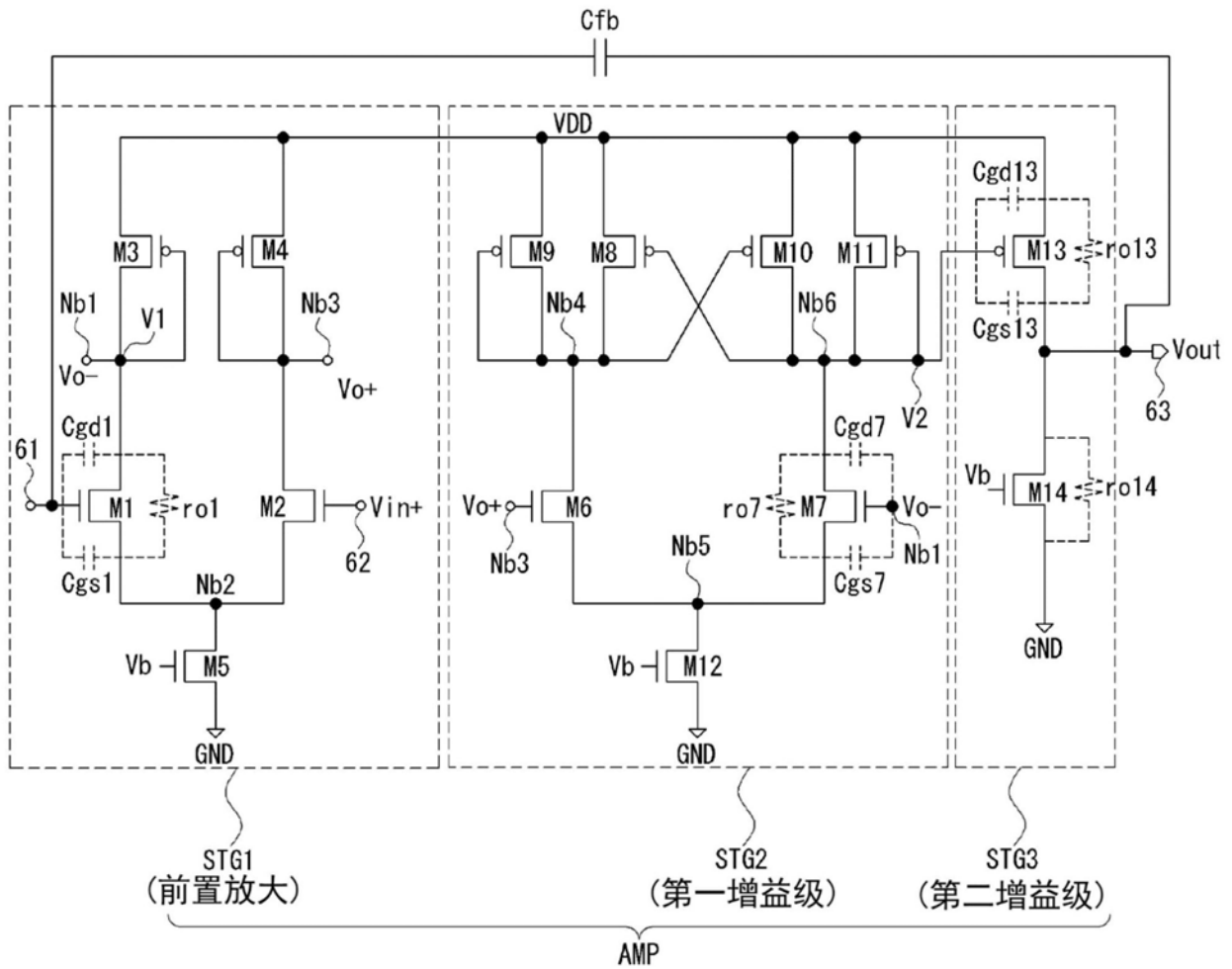


图11

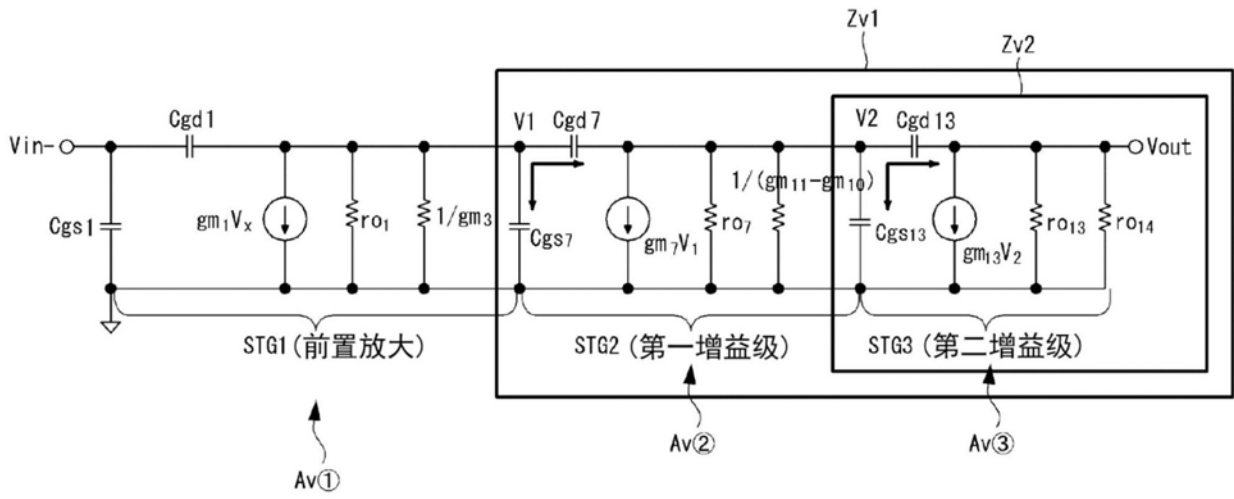


图12

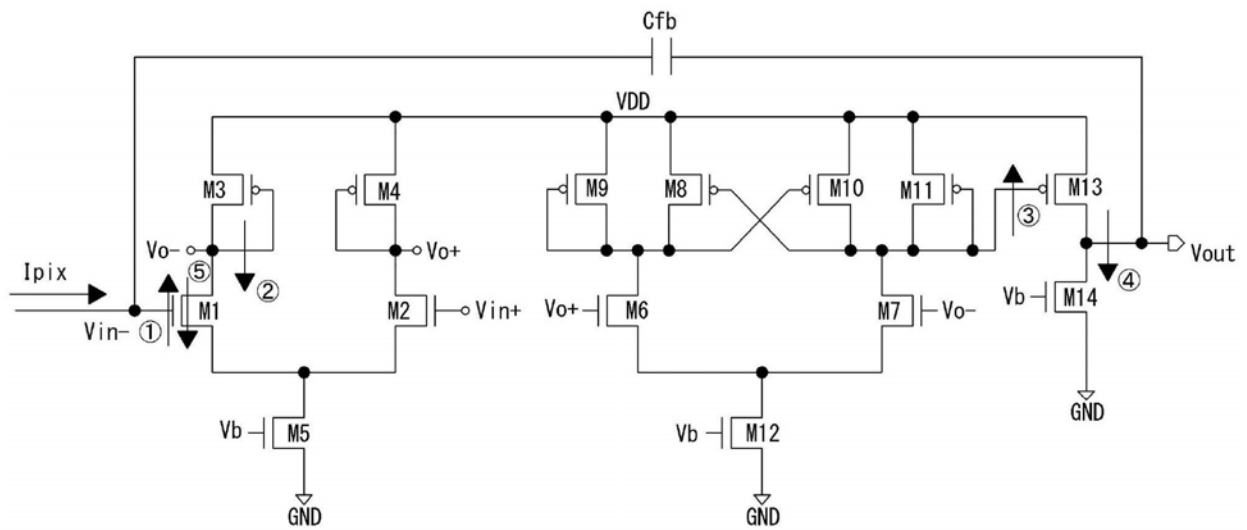


图13

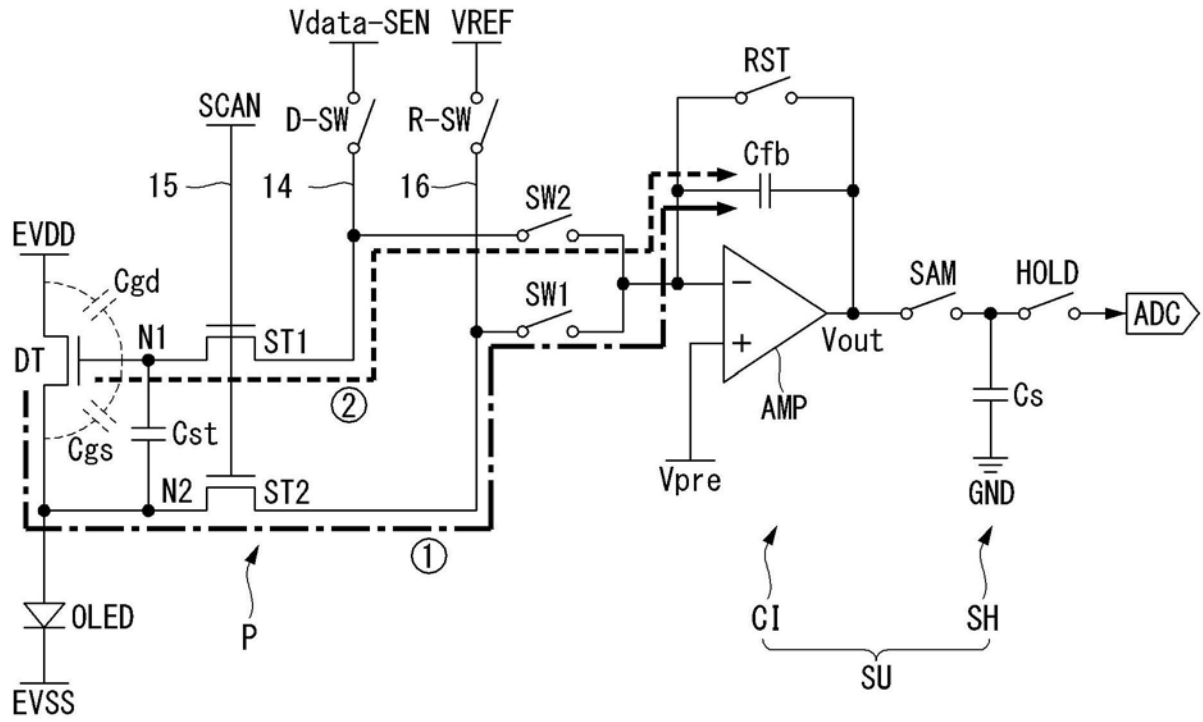


图14

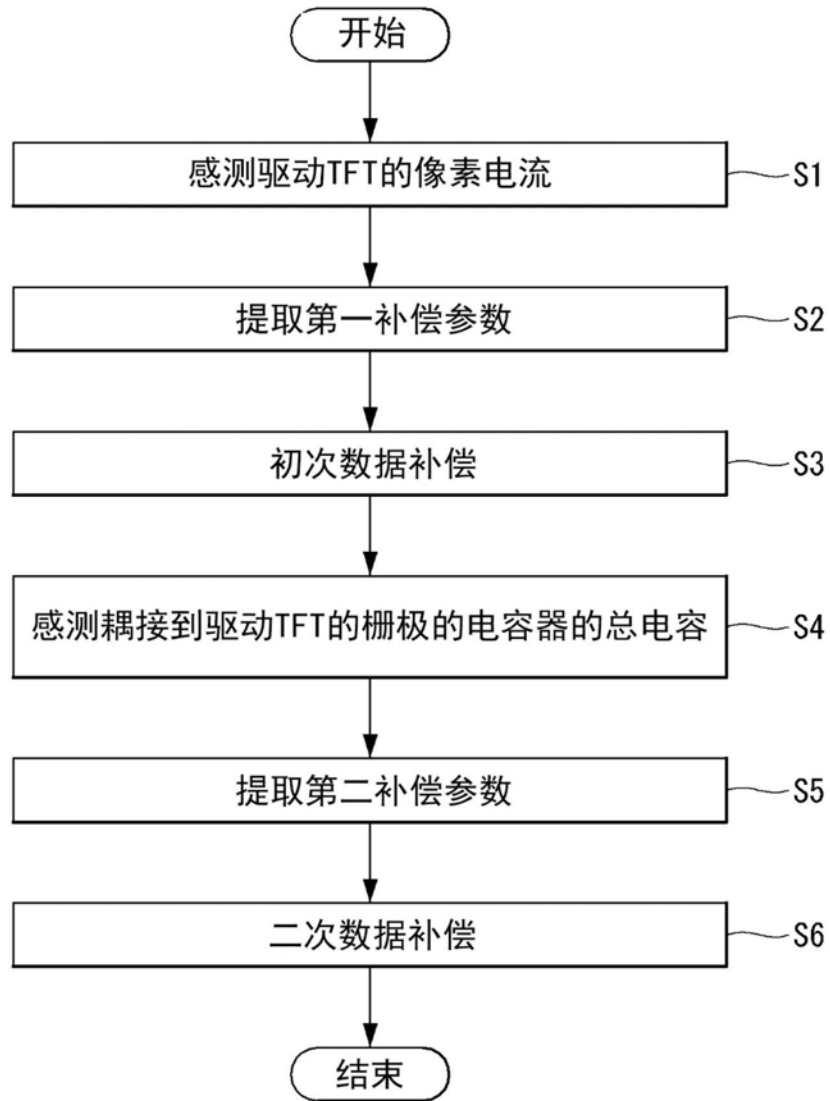


图15

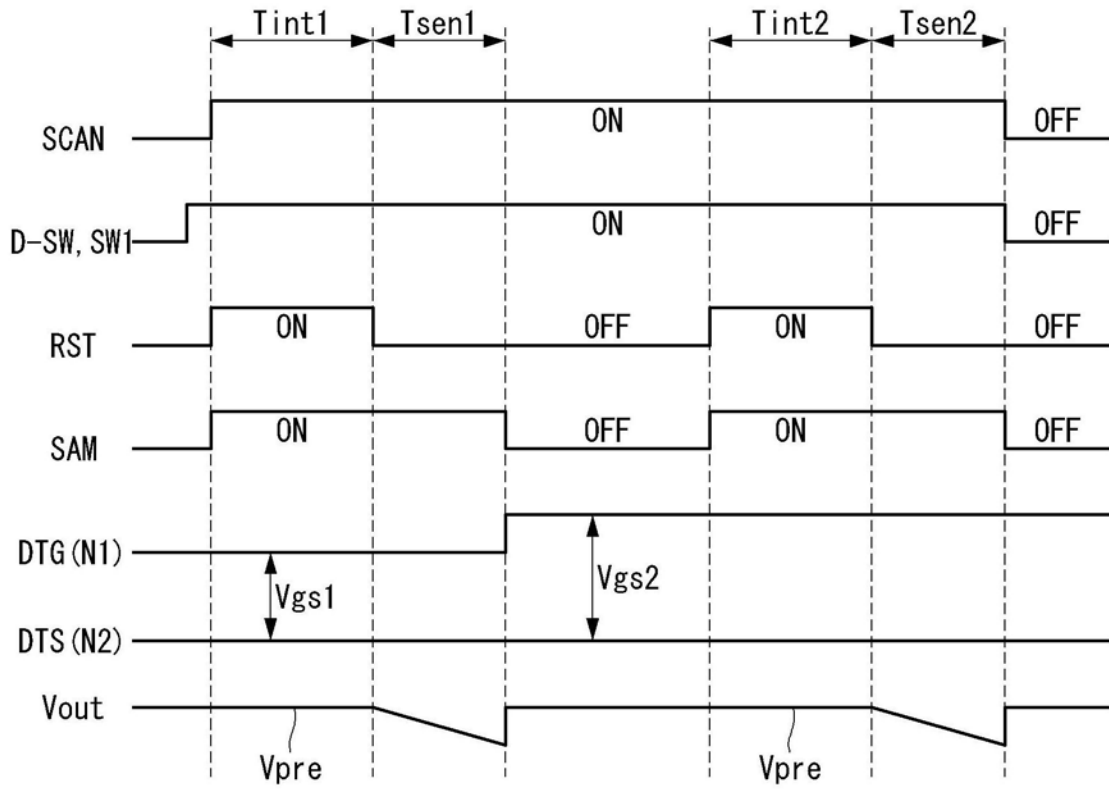


图16

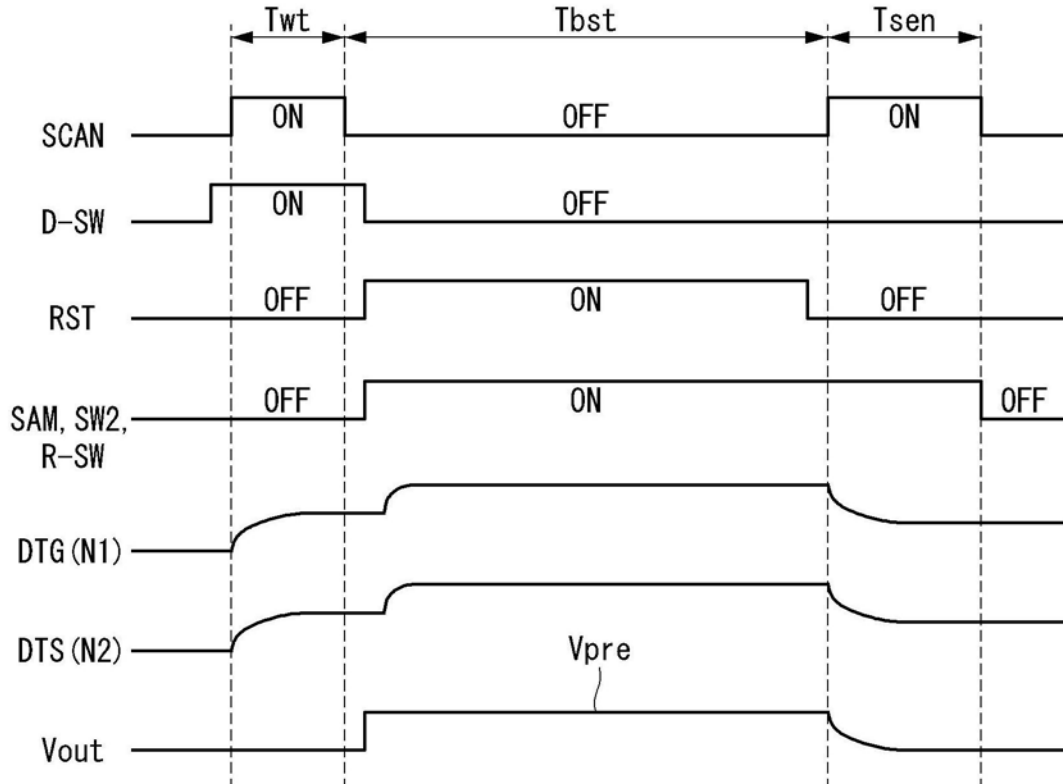


图17

专利名称(译)	像素感测装置、有机发光显示装置及其像素补偿方法		
公开(公告)号	CN111028783A	公开(公告)日	2020-04-17
申请号	CN201910934067.5	申请日	2019-09-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司 东国大学校产学协力团		
当前申请(专利权)人(译)	乐金显示有限公司 东国大学校产学协力团		
[标]发明人	吴惠美 金凡植 金承泰 禹景敦 林明基 李秉宰 宋敏圭		
发明人	吴惠美 金凡植 金承泰 禹景敦 林明基 李秉宰 崔智水 宋敏圭		
IPC分类号	G09G3/3233 G09G3/00		
CPC分类号	G09G3/006 G09G3/3233 G09G2300/0842 G09G2310/0291 G09G2320/0295 G09G2320/043 G09G2320/045 G09G3/3291 G09G2300/0426 G09G2300/0819 G09G2310/08 G09G2320/0233		
代理人(译)	徐金国		
优先权	1020180118558 2018-10-04 KR 1020180165076 2018-12-19 KR		
外部链接	Espacenet SIPO		

摘要(译)

公开一种像素感测装置、有机发光显示装置及其像素补偿方法。像素感测装置包括：用于感测多个像素的驱动特性的多个电流积分器。每个电流积分器包括：运算放大器，配备有反相输入端，根据像素的像素电流向反相输入端施加第一输入电压；非反相输入端，根据像素电流向非反相输入端施加第二输入电压；和输出端，通过输出端输出与像素电流相对应的积分电压。每个电流积分器还包括反馈电容器，连接在反相输入端和输出端之间。运算放大器包括：前置放大单元，用于降低放大器输入增益，并配备有反相和非反相输入端；以及两个增益放大单元，用于接收前置放大单元的输出，并用于使放大器输出增益高于放大器输入增益。

