



(12)发明专利申请

(10)申请公布号 CN 109509774 A

(43)申请公布日 2019.03.22

(21)申请号 201811072151.2

(22)申请日 2018.09.14

(30) 优先权数据

10-2017-0117728 2017.09.14 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道龙仁市

(72)发明人 金兑炫 李承珉 崔仙暎 朴常镐

沈栋焕 李政奎 赵承奂

(74)专利代理机构 北京铭硕知识产权代理有限公司

公司 11286

代理人 田野 刘美华

(51) Int.Cl.

H01L 27/32(2006.01)

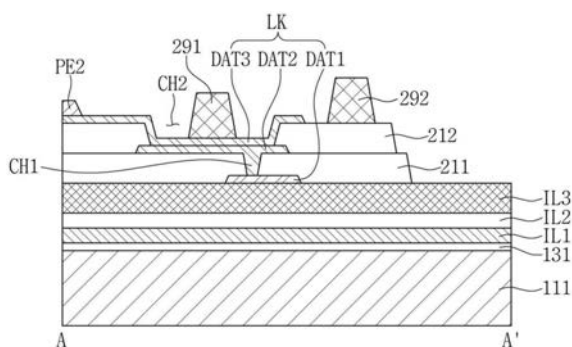
权利要求书3页 说明书15页 附图6页

(54)发明名称

有机发光显示装置

(57)摘要

提供了一种有机发光显示装置。所述有机发光显示装置包括:基底,包括显示区域和非显示区域;有机发光元件,包括第一电极、位于第一电极上的有机发光层和位于有机发光层上的第二电极;第一导线,位于基底的非显示区域处;第一有机层,位于第一导线上;第二导线,位于第一有机层上并连接到第一导线;第二有机层,位于第二导线上;以及第三导线,位于第二有机层上并连接到第二导线。第三导线连接到第二电极。第一电极位于基底的显示区域处。



1. 一种有机发光显示装置,所述有机发光显示装置包括:
基底,包括显示区域和非显示区域;
有机发光元件,包括第一电极、位于所述第一电极上的有机发光层和位于所述有机发光层上的第二电极,其中,所述第一电极位于所述基底的所述显示区域处;
第一导线,位于所述基底的所述非显示区域处;
第一有机层,位于所述第一导线上;
第二导线,位于所述第一有机层上并连接到所述第一导线;
第二有机层,位于所述第二导线上;以及
第三导线,位于所述第二有机层上并连接到所述第二导线,
其中,所述第三导线连接到所述第二电极。
2. 根据权利要求1所述的有机发光显示装置,其中,所述第一导线、所述第二导线和所述第三导线构成连接线。
3. 根据权利要求1所述的有机发光显示装置,其中,所述第一有机层具有第一接触孔,所述第二有机层具有第二接触孔,
所述第二导线通过所述第一接触孔连接到所述第一导线,并且
所述第三导线通过所述第二接触孔连接到所述第二导线。
4. 根据权利要求1所述的有机发光显示装置,所述有机发光显示装置还包括位于所述第三导线上的分隔件。
5. 根据权利要求4所述的有机发光显示装置,其中,所述分隔件包括多个层。
6. 根据权利要求4所述的有机发光显示装置,其中,所述第三导线在所述第二导线与所述分隔件之间的区域处具有多个孔。
7. 根据权利要求6所述的有机发光显示装置,其中,所述多个孔中的每个孔具有从 $1\mu\text{m}$ 至 $5\mu\text{m}$ 的直径。
8. 根据权利要求1所述的有机发光显示装置,其中,所述第三导线在与所述第一有机层和所述第二有机层叠置的区域处具有多个孔。
9. 根据权利要求8所述的有机发光显示装置,所述多个孔中的每个孔具有从 $1\mu\text{m}$ 至 $5\mu\text{m}$ 的直径。
10. 根据权利要求1所述的有机发光显示装置,所述有机发光显示装置还包括位于所述第一导线与所述第一有机层之间的无机层。
11. 根据权利要求1所述的有机发光显示装置,所述有机发光显示装置还包括位于所述第一有机层与所述第二导线之间的无机层。
12. 根据权利要求1所述的有机发光显示装置,所述有机发光显示装置还包括:栅极线和数据线,位于所述基底上;
薄膜晶体管,连接到所述栅极线和所述数据线;
第一辅助电极,与所述薄膜晶体管叠置并连接到所述薄膜晶体管;以及
第二辅助电极,位于所述第一辅助电极与所述第一电极之间,其中,所述第二辅助电极连接到所述第一辅助电极和所述第一电极中的每者。
13. 根据权利要求12所述的有机发光显示装置,其中,所述第一导线和所述第一辅助电极设置在彼此相同的层上。

14. 根据权利要求13所述的有机发光显示装置, 其中, 所述第二导线和所述第二辅助电极设置在彼此相同的层上, 并且

所述第三导线和所述第一电极设置在彼此相同的层上。

15. 根据权利要求12所述的有机发光显示装置, 所述有机发光显示装置还包括平行于所述数据线的共电力线, 其中, 所述共电力线包括第一电力线和第二电力线。

16. 根据权利要求15所述的有机发光显示装置, 其中, 所述第一电力线、所述第一导线和所述第一辅助电极设置在彼此相同的层上, 并且

所述第二电力线、所述第二导线和所述第二辅助电极设置在彼此相同的层上。

17. 根据权利要求1所述的有机发光显示装置, 所述有机发光显示装置还包括位于所述第二电极和所述第三导线上的薄膜封装层,

其中, 所述薄膜封装层包括:

无机层; 以及

有机层。

18. 根据权利要求1所述的有机发光显示装置, 其中, 所述基底包括弯曲部。

19. 一种有机发光显示装置, 所述有机发光显示装置包括:

基底, 包括显示区域和非显示区域;

有机发光元件, 包括第一电极、位于所述第一电极上的有机发光层和位于所述有机发光层上的第二电极, 其中, 所述第一电极位于所述基底的所述显示区域处;

第一导线, 位于所述基底的所述非显示区域处;

第一有机层, 位于所述第一导线上;

第二导线, 位于所述第一有机层上并连接到所述第一导线;

第二有机层, 位于所述第二导线上;

第三导线, 位于所述第二有机层上并连接到所述第二导线; 以及

分隔件, 位于所述第三导线上,

其中, 所述第三导线在与所述第二导线和所述分隔件叠置的区域处具有多个第一孔。

20. 根据权利要求19所述的有机发光显示装置, 其中, 所述第三导线在与所述第一有机层和所述第二有机层叠置的区域处具有多个第二孔。

21. 根据权利要求20所述的有机发光显示装置, 其中, 所述多个第一孔和所述多个第二孔中的每者具有从 $1\mu\text{m}$ 至 $5\mu\text{m}$ 的直径。

22. 根据权利要求19所述的有机发光显示装置, 其中, 所述第三导线连接到所述第二电极。

23. 一种有机发光显示装置, 所述有机发光显示装置包括:

有机发光二极管, 所述有机发光二极管包括部分位于非显示区域中的第二电极; 以及连接线, 包括在所述非显示区域中顺序堆叠的第一导线、第二导线和第三导线,

其中, 所述有机发光二极管的位于所述非显示区域中的所述第二电极直接位于所述第三导线上。

24. 根据权利要求23所述的有机发光显示装置, 其中, 所述有机发光二极管包括位于显示区域中的第一电极, 所述第一电极在所述显示区域中直接位于第二有机层上。

25. 根据权利要求24所述的有机发光显示装置, 其中, 所述第三导线通过位于所述非显

示区域中的所述第二有机层中的开口直接连接到所述第二导线,并且,所述第二导线通过位于所述非显示区域中的第一有机层中的开口直接连接到所述第一导线。

有机发光显示装置

[0001] 本申请要求于2017年9月14日在韩国知识产权局(KIPO)提交的第10-2017-0117728号韩国专利申请的优先权,该韩国专利申请的公开通过引用其全部而包含于此。

技术领域

[0002] 本发明的示例性实施例涉及一种有机发光二极管(“OLED”)显示装置。

背景技术

[0003] OLED显示装置是自发光显示装置,因为它们不使用背光。例如,OLED显示装置使用多个发光OLED来显示图像。OLED显示装置具有诸如低功耗、高亮度、高反应速度等的各种特性。

[0004] 对于具有大尺寸、高分辨率和优异的显示质量的OLED显示装置的需求日益增长。目前正在进行开发这种OLED显示装置的研究。正在进行另外的研究以减少非显示区域和边框的平面面积,并增加OLED显示装置的屏幕上的图像尺寸。

发明内容

[0005] 根据本发明的示例性实施例,有机发光显示装置包括:基底,包括显示区域和非显示区域;有机发光元件,包括第一电极、位于第一电极上的有机发光层和位于有机发光层上的第二电极;第一导线,位于基底的非显示区域处;第一有机层,位于第一导线上;第二导线,位于第一有机层上并连接到第一导线;第二有机层,位于第二导线上;以及第三导线,位于第二有机层上并连接到第二导线。第三导线连接到第二电极。第一电极位于基底的显示区域处。

[0006] 第一导线、第二导线和第三导线可以构成连接线。

[0007] 第一有机层可以具有第一接触孔。第二有机层可以具有第二接触孔。第二导线可以通过第一接触孔连接到第一导线。第三导线可以通过第二接触孔连接到第二导线。

[0008] 有机发光显示装置还可以包括位于第三导线上的分隔件。

[0009] 分隔件可以包括多个层。

[0010] 第三导线可以在第二导线与分隔件之间的区域处具有多个孔。

[0011] 位于第二导线与分隔件之间的所述多个孔中的每个孔可以具有从大约1 μ m至大约5 μ m的直径。

[0012] 第三导线可以在与第一有机层和第二有机层叠置的区域处具有多个孔。

[0013] 与第一有机层和第二有机层叠置的所述多个孔中的每个孔可以具有从大约1 μ m至大约5 μ m的直径。

[0014] 该有机发光显示装置还可以包括位于第一导线与第一有机层之间的无机层。

[0015] 该有机发光显示装置还可以包括位于第一有机层与第二导线之间的无机层。

[0016] 该有机发光显示装置还可以包括:栅极线和数据线,位于基底上;薄膜晶体管,连接到栅极线和数据线;第一辅助电极,与薄膜晶体管叠置并连接到薄膜晶体管;以及第二辅

助电极,位于第一辅助电极与第一电极之间。第二辅助电极可以连接到第一辅助电极和第一电极中的每者。

[0017] 第一导线和第一辅助电极可以设置在彼此相同的层上。

[0018] 第二导线和第二辅助电极可以设置在彼此相同的层上,并且第三导线和第一电极可以设置在彼此相同的层上。

[0019] 该有机发光显示装置还可以包括平行于数据线的共电力线。共电力线可以包括第一电力线 and 第二电力线。

[0020] 第一电力线、第一导线和第一辅助电极可以设置在彼此相同的层上。第二电力线、第二导线和第二辅助电极可以设置在彼此相同的层上。

[0021] 该有机发光显示装置还可以包括位于第二电极和第三导线上的薄膜封装层。薄膜封装层可以包括:无机层;以及有机层。

[0022] 基底可以包括弯曲部。

[0023] 根据本发明的示例性实施例,有机发光显示装置包括:基底,包括显示区域和非显示区域;有机发光元件,包括第一电极、位于第一电极上的有机发光层和位于有机发光层上的第二电极;第一导线,位于基底的非显示区域处;第一有机层,位于第一导线上;第二导线,位于第一有机层上并连接到第一导线;第二有机层,位于第二导线上;第三导线,位于第二有机层上并连接到第二导线;以及分隔件,位于第三导线上。第三导线在与第二导线和分隔件叠置的区域处具有多个第一孔。第一电极位于基底的显示区域处。

[0024] 第三导线可以在与所述第一有机层和所述第二有机层叠置的区域处具有多个第二孔。

[0025] 所述多个第一孔和所述多个第二孔中的每者可以具有从大约 $1\mu\text{m}$ 至大约 $5\mu\text{m}$ 的直径。

[0026] 第三导线可以连接到第二电极。

[0027] 根据本发明的示例性实施例,有机发光显示装置包括:有机发光二极管,该有机发光二极管包括部分位于非显示区域中的第二电极;以及连接线,包括在非显示区域中顺序堆叠的第一导线、第二导线和第三导线。有机发光二极管的位于非显示区域中的第二电极直接位于第三导线上。

[0028] 有机发光二极管可以包括位于显示区域中的第一电极,第一电极在显示区域中直接位于第二有机层上。

[0029] 第三导线可以通过位于非显示区域中的第二有机层中的开口直接连接到第二导线,并且第二导线可以通过位于非显示区域中的第一有机层中的开口直接连接到第一导线。

附图说明

[0030] 通过参照附图对本发明的示例性实施例进行详细地描述,本发明的以上和其它特征将变得更明显,在附图中:

[0031] 图1是示出根据本发明的示例性实施例的有机发光二极管(“OLED”)显示装置的框图;

[0032] 图2是示出根据本发明的示例性实施例的基底弯曲的情况的剖视图;

- [0033] 图3是示出根据本发明的示例性实施例的OLED显示装置的像素的电路图；
- [0034] 图4是示出根据本发明的示例性实施例的OLED显示装置的像素的平面图；
- [0035] 图5是沿图4的线I-I'截取的剖视图；
- [0036] 图6是沿图1的线A-A'截取的剖视图；
- [0037] 图7是将图5的剖视图和图6的剖视图进行比较的图；
- [0038] 图8是根据本发明的另一示例性实施例的沿图1的线A-A'截取的剖视图；
- [0039] 图9是示出根据本发明的又一示例性实施例的OLED显示装置的剖视图；以及
- [0040] 图10是示出根据本发明的又一示例性实施例的OLED显示装置的剖视图。

具体实施方式

[0041] 现在,将在下文中参照附图更充分地描述本发明的示例性实施例。然而,本发明可以以许多不同的形式来实施,并且不应被解释为局限于这里所阐述的示例性实施例。

[0042] 在附图中,为了附图的清楚和易于描述的目的,可以以放大的方式示出多个层和区域的厚度。当层、区域或板被称为“在”另一层、区域或板“上”时,该层、区域或板可以直接在所述另一层、区域或板上,或者在它们之间可以存在中间层、区域或板。

[0043] 在整个说明书中,当元件被称为“连接”到另一元件时,该元件可以“直接连接”到所述另一元件,或者在一个或多个中间元件置于其间的情况下“电连接”到所述另一元件。

[0044] 如这里使用的“大约”或“近似”可以包括所陈述的值并且意味着:考虑到所讨论的测量和与特定量的测量有关的误差(例如,测量系统的局限性),在如由本领域普通技术人员所确定的特定值的可接受的偏差范围内。例如,“大约”可以意味着在一个或多个标准偏差内,或者在所陈述的值的 $\pm 30\%$ 、 $\pm 20\%$ 、 $\pm 10\%$ 、 $\pm 5\%$ 内。

[0045] 在下文中,将参照图1至图7来描述本发明的示例性实施例。

[0046] 图1是示出根据本发明的示例性实施例的有机发光二极管(OLED)显示装置101的框图。

[0047] 参照图1,OLED显示装置101被划分为显示区域DPA和非显示区域NDA,并且包括时序控制器100、扫描驱动器200、数据驱动器300和多个像素PX。

[0048] 时序控制器100接收输入图像信号并产生图像数据DATA。此外,时序控制器100输出图像数据DATA以及各种控制信号DCS和SCS。

[0049] 扫描驱动器200从时序控制器100接收栅极控制信号SCS。栅极控制信号SCS可以包括用于启动扫描驱动器200的操作的垂直起始信号、用于确定将从扫描驱动器200输出的信号的输出时序的时钟信号等。扫描驱动器200产生多个扫描信号,并向多条栅极线SL顺序地输出多个扫描信号。此外,扫描驱动器200响应于栅极控制信号SCS而产生多个发射控制信号,并向多条发射控制线EM输出多个发射控制信号。

[0050] 图1示出了从一个扫描驱动器200输出多个扫描信号和多个发射控制信号,但本发明的示例性实施例不限于此。在本发明的示例性实施例中,多个扫描驱动器可以用于划分并输出多个扫描信号并且划分并输出多个发射控制信号。此外,在本发明的示例性实施例中,可以提供用于产生并输出多个扫描信号的驱动器以及用于产生并输出多个发射控制信号的驱动器。

[0051] 数据驱动器300从时序控制器100接收数据控制信号DCS和图像数据DATA。数据驱动器300将图像数据DATA转换为数据信号,并向多条数据线DL输出数据信号。数据信号可以是与图像数据DATA的灰度级值对应的模拟电压。数据驱动器300可以通过位于基底111的一个端部处的端子DPD连接到设置在基底111上的数据线DL。

[0052] 多条栅极线SL、多条发射控制线EM、多条数据线DL和多个像素PX在显示区域DPA中布置在基底111上。多条栅极线SL在第一方向DR1上延伸,并沿与第一方向DR1交叉的第二方向DR2布置。多条发射控制线EM中的每条可以与多条栅极线SL中的对应的一条栅极线SL平行地布置。多条数据线DL与多条栅极线SL绝缘并交叉。

[0053] 像素PX连接到栅极线SL中的至少一条、发射控制线EM中的一条和数据线DL中的一条。像素PX接收第一电压ELVDD和具有小于第一电压ELVDD的电平的第二电压ELVSS。像素PX连接到施加第一电压ELVDD的共电力线PL和接收初始化电压Vint的初始化线RL。共电力线PL通过位于非显示区域NDA处的共电源线PSL接收第一电压ELVDD。第一电压ELVDD也可以被称为共电压。此外,像素PX通过OLED的第二电极PE2(下面将参考图5、图6和图7进行描述)接收第二电压ELVSS。第二电极PE2通过位于非显示区域NDA处的连接线LK接收第二电压ELVSS,这将在下面详细描述。

[0054] 一个像素PX可以电连接到两条栅极线SL。如图1中所示,连接到第二栅极线的像素PX(在下文中,称为第二像素行的像素)也可以连接到第一栅极线。第二像素行的像素PX接收施加到第二栅极线的扫描信号和施加到第一栅极线的扫描信号。

[0055] 像素PX可以包括发射红光的红色像素、发射绿光的绿色像素和发射蓝光的蓝色像素。红色像素的OLED、绿色像素的OLED和蓝色像素的OLED可以包括均分别包括不同材料的有机发光层。像素PX包括用于控制OLED的光发射的电路部。电路部可以包括多个薄膜晶体管和电容器,这将在下面详细描述。

[0056] 多条栅极线SL、多条发射控制线EM、多条数据线DL、共电力线PL、初始化线RL、共电源线PSL、连接线LK和多个像素PX可以通过多个图案化工艺形成在基底111上。此外,可以通过多个沉积或涂覆工艺在基底111上形成多个绝缘层。每个绝缘层可以包括有机层和无机层中的至少一者。

[0057] 图2是示出基底111弯曲的情况的剖视图。

[0058] 基底111包括至少一个弯曲部BD。例如,弯曲部BD可以位于显示区域DPA处。此外,弯曲部BD可以位于非显示区域NDA处以与扫描驱动器200相邻,并且可以位于非显示区域NDA处以与数据驱动器300相邻。此外,弯曲部BD可以设置在围绕显示区域DPA的所有四个边缘处。

[0059] 如图2中所示,基底111具有柔性特性并且能够弯曲180度。基底111可以包括例如塑料膜。

[0060] 根据本发明的示例性实施例的OLED显示装置101包括位于基底111的一个端部处的端子DPD。各种驱动装置可以通过端子DPD连接到基底111上的各种信号线。例如,数据驱动器300可以通过位于基底111的一个端部处的端子DPD连接到基底111上的数据线DL。

[0061] 参照图2,基底111可以在弯曲部BD处弯曲使得基底111的一部分与基底111的另一部分叠置。换言之,基底111的包括端子DPD的一个端部可以设置在OLED显示装置101的与显示区域DPA对应的部分的后表面上。如上所述,由于基底111的一部分弯曲使得端子DPD设置

在OLED显示装置101的与显示区域DPA对应的部分的后表面或后侧上,所以可以制造包括窄边框的OLED显示装置101。

[0062] 根据本发明的示例性实施例,当基底111弯曲时,弯曲部BD的内曲率半径R1可以为大约1000 μm 或更小。例如,当基底111弯曲时,弯曲部BD的内曲率半径R1可以在大约0 μm 至大约500 μm 的范围内。当使用具有高柔性的薄型基底111时,在基底111弯曲的情况下,弯曲部BD的内曲率半径R1可以在大约0 μm 至大约50 μm 的范围内。例如,当透明聚合物膜被用作薄型基底111时,在基底111弯曲的情况下,弯曲部BD的内曲率半径R1可以在大约0.1 μm 至大约50 μm 的范围内。

[0063] 图3是示出根据本发明的示例性实施例的OLED显示装置101的像素PX的电路图。

[0064] 参照图3,根据本发明的示例性实施例的OLED显示装置101的一个像素PX包括多个薄膜晶体管T1、T2、T3、T4、T5、T6和T7、选择性地连接到多个薄膜晶体管T1、T2、T3、T4、T5、T6和T7的多条布线SLn、SLn-1、SLn-2、EM、RL、DL和PL、电容器Cst和有机发光二极管(“OLED”)。

[0065] 多个薄膜晶体管T1、T2、T3、T4、T5、T6和T7包括第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4、第五薄膜晶体管T5、第六薄膜晶体管T6和第七薄膜晶体管T7。

[0066] 第一薄膜晶体管T1的第一栅电极G1连接到第三薄膜晶体管T3的第三漏电极D3和第四薄膜晶体管T4的第四漏电极D4。第一薄膜晶体管T1的第一源电极S1连接到第二薄膜晶体管T2的第二漏电极D2和第五薄膜晶体管T5的第五漏电极D5。第一薄膜晶体管T1的第一漏电极D1连接到第三薄膜晶体管T3的第三源电极S3和第六薄膜晶体管T6的第六源电极S6。

[0067] 第二薄膜晶体管T2的第二栅电极G2连接到第一栅极线SLn,第二薄膜晶体管T2的第二源电极S2连接到数据线DL,第二薄膜晶体管T2的第二漏电极D2连接到第一薄膜晶体管T1的第一源电极S1和第五薄膜晶体管T5的第五漏电极D5。

[0068] 第三薄膜晶体管T3的第三栅电极G3连接到第一栅极线SLn,第三薄膜晶体管T3的第三源电极S3连接到第一薄膜晶体管T1的第一漏电极D1和第六薄膜晶体管T6的第六源电极S6,第三薄膜晶体管T3的第三漏电极D3连接到第一薄膜晶体管T1的第一栅电极G1和第四薄膜晶体管T4的第四漏电极D4。

[0069] 第四薄膜晶体管T4的第四栅电极G4连接到第二栅极线SLn-1,第四薄膜晶体管T4的第四源电极S4连接到初始化线RL,第四薄膜晶体管T4的第四漏电极D4连接到第一薄膜晶体管T1的第一栅电极G1和第三薄膜晶体管T3的第三漏电极D3。通过初始化线RL施加初始化电压Vint。

[0070] 第五薄膜晶体管T5的第五栅电极G5连接到发射控制线EM,第五薄膜晶体管T5的第五源电极S5连接到共电力线PL,第五薄膜晶体管T5的第五漏电极D5连接到第一薄膜晶体管T1的第一源电极S1和第二薄膜晶体管T2的第二漏电极D2。

[0071] 第六薄膜晶体管T6的第六栅电极G6连接到发射控制线EM,第六薄膜晶体管T6的第六源电极S6连接到第一薄膜晶体管T1的第一漏电极D1和第三薄膜晶体管T3的第三源电极S3。第六薄膜晶体管T6的第六漏电极D6连接到OLED的第一电极PE1。第一电极PE1可以是像素电极。例如,在图5中示出了第一电极PE1。

[0072] 第七薄膜晶体管T7的第七栅电极G7连接到第三栅极线SLn-2,第七薄膜晶体管T7的第七源电极S7连接到OLED的第一电极PE1,第七薄膜晶体管T7的第七漏电极D7连接到初

始化线RL和第四薄膜晶体管T4的第四源电极S4。

[0073] 如此,用于传输扫描信号的信号线包括:第一栅极线 SL_n ,用于向第二薄膜晶体管T2的第二栅电极G2和第三薄膜晶体管T3的第三栅电极G3中的每个传输第一扫描信号;第二栅极线 SL_{n-1} ,用于向第四薄膜晶体管T4的第四栅电极G4传输第二扫描信号;第三栅极线 SL_{n-2} ,用于向第七薄膜晶体管T7的第七栅电极G7传输第三扫描信号;以及发射控制线EM,用于向第五薄膜晶体管T5的第五栅电极G5和第六薄膜晶体管T6的第六栅电极G6中的每个传输发射控制信号。

[0074] 电容器Cst包括:第一电极CE1,连接到共电力线PL;以及第二电极CE2,连接到第一薄膜晶体管T1的第一栅电极G1、第三薄膜晶体管T3的第三漏电极D3和第四薄膜晶体管T4的第四漏电极D4。

[0075] OLED包括第一电极PE1、位于第一电极PE1上的第二电极PE2以及位于第一电极PE1与第二电极PE2之间的有机发光层OL(见图5)。OLED的第一电极PE1连接到第七薄膜晶体管T7的第七源电极S7和第六薄膜晶体管T6的第六漏电极D6中的每个。通过第二电极PE2施加第二电压ELVSS。

[0076] 在下文中,将通过示例的方式来描述像素PX的操作。

[0077] 首先,当第三扫描信号传输到第三栅极线 SL_{n-2} 并且第七薄膜晶体管T7导通时,流过OLED的第一电极PE1的剩余电流通过第七薄膜晶体管T7释放到第四薄膜晶体管T4。因此,可以抑制由于流过OLED的第一电极PE1的剩余电流引起的OLED的非预期的光发射。

[0078] 接下来,当第二扫描信号传输到第二栅极线 SL_{n-1} 并且初始化信号传输到初始化线RL时,第四薄膜晶体管T4导通并且基于初始化信号的初始化电压 V_{int} 通过第四薄膜晶体管T4施加到第一薄膜晶体管T1的第一栅电极G1和电容器Cst的第二电极CE2。因此,第一栅电极G1和电容器Cst被初始化。在这种情况下,第一栅电极G1被初始化并且第一薄膜晶体管T1导通。

[0079] 随后,当第一扫描信号传输到第一栅极线 SL_n 并且数据信号传输到数据线DL时,第二薄膜晶体管T2和第三薄膜晶体管T3中的每个导通并且基于数据信号的数据电压 V_d 通过第二薄膜晶体管T2、第一薄膜晶体管T1和第三薄膜晶体管T3施加到第一栅电极G1。

[0080] 在本示例性实施例中,施加到第一栅电极G1的电压是补偿电压 $V_d + V_{th}$,其中 V_{th} 具有负(-)值,其通过从数据电压 V_d (从初始化的数据线DL施加)中减去第一薄膜晶体管T1的阈值电压 V_{th} 而获得。施加到第一栅电极G1的补偿电压 $V_d + V_{th}$ 也施加到电容器Cst的连接到第一栅电极G1的第二电极CE2。

[0081] 接下来,基于驱动信号的驱动电压(即,第一电压ELVDD)从共电力线PL施加到电容器Cst的第一电极CE1,并且补偿电压 $V_d + V_{th}$ 施加到第二电极CE2。因此,与施加到电容器Cst的相对电极的电压之间的差对应的电荷存储在电容器Cst中,因此,第一薄膜晶体管T1导通达预定的时间。

[0082] 接下来,当发射控制信号施加到发射控制线EM时,第五薄膜晶体管T5和第六薄膜晶体管T6中的每个导通。因此,基于来自共电力线PL的驱动信号的驱动电压通过第五薄膜晶体管T5施加到第一薄膜晶体管T1。

[0083] 在本示例性实施例中,由于驱动电压通过由电容器Cst导通的第一薄膜晶体管T1,所以驱动电流 I_d 流过第一薄膜晶体管T1的第一漏电极D1,并且驱动电流 I_d 通过第六薄膜晶

晶体管T6施加到OLED。因此，OLED发光达预定的时间段。将理解的是，驱动电流 I_d 对应于驱动电压和由电容器Cst施加到第一栅电极G1的电压之间的差。

[0084] 以上参照图3描述的OLED显示装置101的像素PX的构造不限于此。例如，OLED显示装置101的像素PX可以包括多个薄膜晶体管的布线、一个或更多个电容器、一个或更多个栅极线以及一个或更多个驱动电力线。

[0085] 图4是示出根据本发明的示例性实施例的OLED显示装置的像素PX的平面图，图5是沿图4的线I-I'截取的剖视图。

[0086] 参照图4和图5，基底111上的像素PX包括第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4、第五薄膜晶体管T5、第六薄膜晶体管T6、第七薄膜晶体管T7、第一栅极线SLn、第二栅极线SLn-1、第三栅极线SLn-2、发射控制线EM、电容器Cst、数据线DL、共电力线PL、栅极桥GB、初始化线RL和OLED。

[0087] 缓冲层131位于基底111上。缓冲层131用于基本防止不需要的元素的渗透并使其下方的表面平坦化。缓冲层131可以包括用于防止不需要的元素的渗透的材料。缓冲层131也可以包括有助于使其下方的表面平坦化的元件。例如，缓冲层131可以包括以下之一：氮化硅(SiN_x)层、氧化硅(SiO_2)层和氮氧化硅(SiO_xN_y)层。然而，取决于基底111的类型和基底111的工艺条件，可以不需要缓冲层131。

[0088] 第一薄膜晶体管T1位于基底111上，并且包括第一有源层A1和第一栅电极G1。

[0089] 第一有源层A1包括第一源电极S1、第一沟道C1和第一漏电极D1。第一源电极S1连接到第二薄膜晶体管T2的第二漏电极D2和第五薄膜晶体管T5的第五漏电极D5中的每个，第一漏电极D1连接到第三薄膜晶体管T3的第三源电极S3和第六薄膜晶体管T6的第六源电极S6中的每个。作为第一有源层A1的与第一栅电极G1叠置的沟道区域的第一沟道C1弯曲并延伸至少一次(见图4)。第一有源层A1可以包括多晶硅或氧化物半导体。氧化物半导体可以包括从由以下组成的组中选择的至少一种：基于钛(Ti)、铪(Hf)、锆(Zr)、铝(Al)、钽(Ta)、锗(Ge)、锌(Zn)、镓(Ga)、锡(Sn)和/或铟(In)的氧化物和/或它们的复合氧化物，诸如，氧化锌(ZnO)、氧化铟镓锌(InGaZnO_4)、氧化铟锌(Zn-In-O)、氧化锌锡(Zn-Sn-O)、氧化铟镓(In-Ga-O)、氧化铟锡(In-Sn-O)、氧化铟锆(In-Zr-O)、氧化铟锆锌(In-Zr-Zn-O)、氧化铟锆锡(In-Zr-Sn-O)、氧化铟锆镓(In-Zr-Ga-O)、氧化铟铝(In-Al-O)、氧化铟锌铝(In-Zn-Al-O)、氧化铟锡铝(In-Sn-Al-O)、氧化铟铝镓(In-Al-Ga-O)、氧化铟钽(In-Ta-O)、氧化铟钽锌(In-Ta-Zn-O)、氧化铟钽锡(In-Ta-Sn-O)、氧化铟钽镓(In-Ta-Ga-O)、氧化铟锗(In-Ge-O)、氧化铟锗锌(In-Ge-Zn-O)、氧化铟锗锡(In-Ge-Sn-O)、氧化铟锗镓(In-Ge-Ga-O)、氧化钛镓锌(Ti-In-Zn-O)和氧化铪镓锌(Hf-In-Zn-O)。当第一有源层A1包括氧化物半导体时，可以添加额外的保护层以保护氧化物半导体免受外部环境(例如，高温)的影响。

[0090] 第一有源层A1的第一沟道C1可以是掺杂有N型杂质或P型杂质的沟道。第一源电极S1和第一漏电极D1中的每个可以彼此间隔开，并且第一沟道C1置于第一源电极S1与第一漏电极D1之间。第一源电极S1和第一漏电极D1中的每个可以掺杂有掺杂杂质，该掺杂杂质具有与用于掺杂第一沟道C1的掺杂杂质的类型相反的类型。

[0091] 第一栅电极G1可以位于第一有源层A1的第一沟道C1上，并且可以具有岛形状。第一栅电极G1通过穿过多个接触孔CNT中的一个的栅极桥GB而电连接到第四薄膜晶体管T4的第四漏电极D4和第三薄膜晶体管T3的第三漏电极D3。第一栅电极G1与电容器Cst的第一电

极CE1叠置。第一栅电极G1可以用作第一薄膜晶体管T1的栅电极,并且也可以用作电容器Cst的第二电极CE2。换言之,第一栅电极G1与电容器Cst的第一电极CE1一起形成电容器Cst。

[0092] 第二薄膜晶体管T2位于基底111上,并包括第二有源层A2和第二栅电极G2。

[0093] 第二有源层A2包括第二源电极S2、第二沟道C2和第二漏电极D2。第二源电极S2通过接触孔CNT中的一个(图5中的左侧接触孔)连接到数据线DL,第二漏电极D2连接到第一薄膜晶体管T1的第一源电极S1。作为第二有源层A2的与第二栅电极G2叠置的沟道区域的第二沟道C2位于第二源电极S2和第二漏电极D2之间。换言之,第二有源层A2连接到第一有源层A1。

[0094] 第二有源层A2的第二沟道C2可以是掺杂有N型杂质或P型杂质的沟道。第二源电极S2和第二漏电极D2中的每个可以彼此间隔开,并且第二沟道C2置于第二源电极S2与第二漏电极D2之间。第二源电极S2和第二漏电极D2中的每个可以掺杂有掺杂杂质,该掺杂杂质具有与用于掺杂第二沟道C2的掺杂杂质的类型相反的类型。第二有源层A2位于与其上定位有第一有源层A1的层基本相同的层上,包括与第一有源层A1中包括的材料基本相同的材料,并且与第一有源层A1一体地形成。

[0095] 第二栅电极G2位于第二有源层A2的第二沟道C2上,并与第一栅极线SLn一体地形成。

[0096] 第三薄膜晶体管T3位于基底111上,并包括第三有源层A3和第三栅电极G3。

[0097] 第三有源层A3包括第三源电极S3、第三沟道C3和第三漏电极D3。第三源电极S3连接到第一漏电极D1,第三漏电极D3通过穿过接触孔CNT中的一个的栅极桥GB而连接到第一薄膜晶体管T1的第一栅电极G1。作为第三有源层A3的与第三栅电极G3叠置的沟道区域的第三沟道C3位于第三源电极S3与第三漏电极D3之间。

[0098] 第三有源层A3连接在第一有源层A1与第一栅电极G1之间。

[0099] 第三有源层A3的第三沟道C3可以是掺杂有N型杂质或P型杂质的沟道。第三源电极S3和第三漏电极D3中的每个可以彼此间隔开,并且第三沟道C3置于第三源电极S3与第三漏电极D3之间。第三源电极S3和第三漏电极D3中的每个可以掺杂有掺杂杂质,该掺杂杂质具有与用于掺杂第三沟道C3的掺杂杂质的类型相反的类型。第三有源层A3位于与其上定位有第一有源层A1和第二有源层A2的层基本相同的层上,包括与第一有源层A1和第二有源层A2中包括的材料基本相同的材料,并且与第一有源层A1和第二有源层A2一体地形成。

[0100] 第三栅电极G3位于第三有源层A3的第三沟道C3上,并与第一栅极线SLn一体地形成。第三栅电极G3形成双栅电极。

[0101] 第四薄膜晶体管T4位于基底111上,并且包括第四有源层A4和第四栅电极G4。

[0102] 第四有源层A4包括第四源电极S4、第四沟道C4和第四漏电极D4。第四源电极S4通过接触孔CNT中的一个连接到初始化线RL,第四漏电极D4通过穿过接触孔CNT中的一个的栅极桥GB而连接到第一薄膜晶体管T1的第一栅电极G1。作为第四有源层A4的与第四栅电极G4叠置的沟道区域的第四沟道C4位于第四源电极S4与第四漏电极D4之间。换言之,第四有源层A4连接在初始化线RL与第一栅电极G1之间,并且连接到第三有源层A3和第一栅电极G1中的每个。

[0103] 第四有源层A4的第四沟道C4可以是掺杂有N型杂质或P型杂质的沟道。第四源电极

S4和第四漏电极D4中的每个可以彼此间隔开,并且第四沟道C4置于第四源电极S4与第四漏电极D4之间。第四源电极S4和第四漏电极D4中的每个可以掺杂有掺杂杂质,该掺杂杂质具有与用于掺杂第四沟道C4的掺杂杂质的类型相反的类型。第四有源层A4位于与其上定位有第一有源层A1、第二有源层A2和第三有源层A3的层基本相同的层上,包括与第一有源层A1、第二有源层A2和第三有源层A3中包括的材料基本相同的材料,并且与第一有源层A1、第二有源层A2和第三有源层A3一体地形成。

[0104] 第四栅电极G4位于第四有源层A4的第四沟道C4上,并与第二栅极线SL_{n-1}一体地形成。第四栅电极G4形成为双栅电极。

[0105] 第五薄膜晶体管T5位于基底111上,并包括第五有源层A5和第五栅电极G5。

[0106] 第五有源层A5包括第五源电极S5、第五沟道C5和第五漏电极D5。第五源电极S5通过接触孔CNT中的一个连接到共电力线PL,第五漏电极D5连接到第一薄膜晶体管T1的第一源电极S1。作为第五有源层A5的与第五栅电极G5叠置的沟道区域的第五沟道C5位于第五源电极S5与第五漏电极D5之间。换言之,第五有源层A5连接在用于供应第一电压ELVDD的共电力线PL与第一有源层A1之间。

[0107] 第五有源层A5的第五沟道C5可以是掺杂有N型杂质或P型杂质的沟道。第五源电极S5和第五漏电极D5中的每个可以彼此间隔开,并且第五沟道C5置于第五源电极S5与第五漏电极D5之间。第五源电极S5和第五漏电极D5中的每个可以掺杂有掺杂杂质,该掺杂杂质具有与用于掺杂第五沟道C5的掺杂杂质的类型相反的类型。第五有源层A5位于与其上定位有第一有源层A1、第二有源层A2、第三有源层A3和第四有源层A4的层基本相同的层上,包括与第一有源层A1、第二有源层A2、第三有源层A3和第四有源层A4中包括的材料基本相同的材料,并且与第一有源层A1、第二有源层A2、第三有源层A3和第四有源层A4一体地形成。

[0108] 第五栅电极G5位于第五有源层A5的第五沟道C5上,并且与发射控制线EM一体地形成。

[0109] 第六薄膜晶体管T6位于基底111上,并且包括第六有源层A6和第六栅电极G6。

[0110] 第六有源层A6包括第六源电极S6、第六沟道C6和第六漏电极D6。第六源电极S6连接到第一薄膜晶体管T1的第一漏电极D1,第六漏电极D6通过第一辅助电极AE1、第二辅助电极AE2和多个接触孔CNT(图5中的右侧的接触孔)连接到OLED的第一电极PE1。作为第六有源层A6的与第六栅电极G6叠置的沟道区域的第六沟道C6位于第六源电极S6和第六漏电极D6之间。换言之,第六有源层A6连接在第一有源层A1与OLED的第一电极PE1之间。

[0111] 第六有源层A6的第六沟道C6可以是掺杂有N型杂质或P型杂质的沟道。第六源电极S6和第六漏电极D6中的每个可以彼此间隔开,并且第六沟道C6置于第六源电极S6与第六漏电极D6之间。第六源电极S6和第六漏电极D6中的每个可以掺杂有掺杂杂质,该掺杂杂质具有与用于掺杂第六沟道C6的掺杂杂质的类型相反的类型。第六有源层A6位于与其上定位有第一有源层A1、第二有源层A2、第三有源层A3、第四有源层A4和第五有源层A5的层基本相同的层上,包括与第一有源层A1、第二有源层A2、第三有源层A3、第四有源层A4和第五有源层A5中包括的材料基本相同的材料,并且与第一有源层A1、第二有源层A2、第三有源层A3、第四有源层A4和第五有源层A5一体地形成。

[0112] 第六栅电极G6位于第六有源层A6的第六沟道C6上,并且与发射控制线EM一体地形成。

[0113] 第七薄膜晶体管T7位于基底111上,并且包括第七有源层A7和第七栅电极G7。

[0114] 第七有源层A7包括第七源电极S7、第七沟道C7和第七漏电极D7。第七源电极S7连接到图4中未示出的另一像素(例如,位于图4中示出的像素PX的上方的像素)的OLED的第一电极PE1。第七漏电极D7连接到第四薄膜晶体管T4的第四源电极S4。作为第七有源层A7的与第七栅电极G7叠置的沟道区域的第七沟道C7位于第七源电极S7与第七漏电极D7之间。换言之,第七有源层A7连接在第四有源层A4与另一像素的OLED的第一电极PE1之间。

[0115] 第七有源层A7的第七沟道C7可以是掺杂有N型杂质或P型杂质的沟道。第七源电极S7和第七漏电极D7中的每个可以彼此间隔开,并且第七沟道C7置于第七源电极S7与第七漏电极D7之间。第七源电极S7和第七漏电极D7中的每个可以掺杂有掺杂杂质,该掺杂杂质具有与用于掺杂第七沟道C7的掺杂杂质的类型相反的类型。第七有源层A7位于与其上定位有第一有源层A1、第二有源层A2、第三有源层A3、第四有源层A4、第五有源层A5和第六有源层A6的层基本相同的层上,包括与第一有源层A1、第二有源层A2、第三有源层A3、第四有源层A4、第五有源层A5和第六有源层A6中包括的材料基本相同的材料,并且与第一有源层A1、第二有源层A2、第三有源层A3、第四有源层A4、第五有源层A5和第六有源层A6一体地形成。

[0116] 第七栅电极G7位于第七有源层A7的第七沟道C7上,并且与第三栅极线SLn-2一体地形成。

[0117] 第一薄膜晶体管T1的第一有源层A1、第二薄膜晶体管T2的第二有源层A2、第三薄膜晶体管T3的第三有源层A3、第四薄膜晶体管T4的第四有源层A4、第五薄膜晶体管T5的第五有源层A5、第六薄膜晶体管T6的第六有源层A6和第七晶体管T7的第七有源层A7彼此连接。

[0118] 第一绝缘层IL1、第二绝缘层IL2和第三绝缘层IL3顺序地堆叠在第一有源层A1、第二有源层A2、第三有源层A3、第四有源层A4、第五有源层A5、第六有源层A6和第七有源层A7上。第一绝缘层IL1、第二绝缘层IL2和第三绝缘层IL3中的每个可以是有机绝缘层或诸如氮化硅或氧化硅的无机绝缘层。此外,每个绝缘层可以形成为单层或多层。多个接触孔CNT可以选择性地限定在第一绝缘层IL1、第二绝缘层IL2和第三绝缘层IL3中的每个中。第一绝缘层IL1与第一有源层A1、第二有源层A2、第三有源层A3、第四有源层A4、第五有源层A5、第六有源层A6和第七有源层A7中的每个接触。

[0119] 第一栅极线SLn位于第二有源层A2和第三有源层A3上,并且在与第二有源层A2和第三有源层A3交叉的一个方向上延伸。此外,第一栅极线SLn与第二栅电极G2和第三栅电极G3一体地形成,以连接到第二栅电极G2和第三栅电极G3。

[0120] 第二栅极线SLn-1与第一栅极线SLn间隔开,位于第四有源层A4上,在与第四有源层A4交叉的一个方向上延伸,并且与第四栅电极G4一体地形成以连接到第四栅电极G4。

[0121] 第三栅极线SLn-2与第二栅极线SLn-1间隔开,位于第七有源层A7上,在与第七有源层A7交叉的一个方向上延伸,并且与第七栅电极G7一体地形成以连接到第七栅电极G7。

[0122] 发射控制线EM与第一栅极线SLn间隔开,位于第五有源层A5和第六有源层A6上,在与第五有源层A5和第六有源层A6交叉的一个方向上延伸,并且与第五栅电极G5和第六栅电极G6一体地形成以连接到第五栅电极G5和第六栅电极G6。

[0123] 上述的发射控制线EM、第三栅极线SLn-2、第二栅极线SLn-1、第一栅极线SLn、第一栅电极G1、第二栅电极G2、第三栅电极G3、第四栅电极G4、第五栅电极G5、第六栅电极G6和第

七栅电极G7基本位于同一层上,并且包括基本相同的材料。然而,本发明的示例性实施例不限于此,并且发射控制线EM、第三栅极线SLn-2、第二栅极线SLn-1、第一栅极线SLn、第一栅电极G1、第二栅电极G2、第三栅电极G3、第四栅电极G4、第五栅电极G5、第六栅电极G6和第七栅电极G7中的每者可以选择性地形成在彼此不同的层上,并且包括彼此不同的材料。

[0124] 电容器Cst包括彼此面对且绝缘层置于其间的第一电极CE1和第二电极CE2。在本示例性实施例中,第二电极CE2可以是第一栅电极G1。电容器Cst的第一电极CE1位于第一栅电极G1上并且通过接触孔CNT中的一个(图5中的中间的接触孔)连接到共电力线PL。

[0125] 电容器Cst的第一电极CE1与第一栅电极G1一起形成电容器Cst。第一栅电极G1和电容器Cst的第一电极CE1可以位于彼此不同的层上,并且可以包括彼此基本相同的金属或彼此不同的金属。

[0126] 电容器Cst的第一电极CE1包括通过其使第一栅电极G1的一部分暴露的开口OA,栅极桥GB通过开口OA连接到第一栅电极G1。

[0127] 数据线DL位于第一栅极线SLn上,在与第一栅极线SLn交叉的方向上延伸,并且通过接触孔CNT中的一个连接到第二有源层A2的第二源电极S2。数据线DL延伸以与第一栅极线SLn、第二栅极线SLn-1、第三栅极线SLn-2和发射控制线EM交叉。

[0128] 栅极桥GB位于第一栅极线SLn上,与共电力线PL间隔开,并且通过接触孔CNT中的一个电连接到第三有源层A3的第三漏电极D3和第四有源层A4的第四漏电极D4中的每个。此外,栅极桥GB连接到第一栅电极G1。

[0129] 共电力线PL与数据线DL间隔开,位于第一栅极线SLn上,并且在与第一栅极线SLn交叉的方向上延伸。换言之,共电力线PL延伸以与第一栅极线SLn、第二栅极线SLn-1、第三栅极线SLn-2和发射控制线EM交叉。

[0130] 共电力线PL通过至少一个薄膜晶体管连接到OLED。参照图4和图5,共电力线PL通过接触孔CNT中的一个连接到电容器Cst的第一电极CE1、通过接触孔CNT中的一个连接到第五有源层A5的第五源电极S5并且通过接触孔CNT中的一个连接到第一有源层A1。

[0131] 根据本发明的示例性实施例,共电力线PL具有多层结构。参照图5,共电力线PL具有双层结构。然而,本发明的示例性实施例不局限于图5,并且共电力线PL可以具有单层结构或者包括三层或更多层的结构。

[0132] 根据本发明的示例性实施例,共电力线PL包括第一电力线PL1和与第一电力线PL1叠置的第二电力线PL2。此外,像素PX包括位于第一电力线PL1和第二电力线PL2之间的第一有机层211。第一电力线PL1和第二电力线PL2通过第一有机层211中的接触孔CNT而彼此接触。

[0133] 由于共电力线PL具有多层结构,因此通过共电力线PL的电流和电力供应可以变得平稳。因此,可以基本防止电压降(例如,IR降),并且OLED显示装置101可以具有优异的发光效率和高亮度。具体地,基本防止大尺寸的OLED显示装置101中的电压降(例如,IR降),并且提高具有大尺寸的OLED显示装置101的显示质量。此外,根据本发明的示例性实施例,由于提高了OLED的反应速度,并且减小了共电力线PL的线宽,所以高分辨率的OLED显示装置101可以具有高亮度。

[0134] 第二有机层212设置在第二电力线PL2上。第二有机层212可以用作绝缘层和平坦化层。

[0135] 数据线DL、共电力线PL的第一电力线PL1以及栅极桥GB基本位于同一层上,并且包括基本相同的材料。在本发明的示例性实施例中,数据线DL、共电力线PL和栅极桥GB中的每个可以选择性地形成在彼此不同的层上,并且可以包括彼此不同的材料。

[0136] 初始化线RL位于第二栅极线SL_{n-1}上,并且通过接触孔CNT中的一个连接到第四有源层A4的第四源电极S4。初始化线RL可以形成在与其上形成有OLED的第一电极PE1的层基本相同的层上,并且可以包括与OLED的第一电极PE1的材料基本相同的材料。在本发明的另一示例性实施例中,初始化线RL和第一电极PE1可以位于彼此不同的层上,并且可以包括彼此不同的材料。

[0137] 像素限定层290具有开口,并且OLED的第一电极PE1通过该开口而被像素限定层290暴露。像素限定层290可以限定OLED的发光区域。

[0138] OLED包括第一电极PE1、有机发光层OL和第二电极PE2。第一电极PE1通过第一辅助电极AE1、第二辅助电极AE2和多个接触孔CNT连接到第六薄膜晶体管T6的第六漏电极D6。

[0139] 在本示例性实施例中,第一辅助电极AE1和第二辅助电极AE2彼此叠置,并且第一有机层211设置在第一辅助电极AE1与第二辅助电极AE2之间。第一辅助电极AE1位于与其上形成有数据线DL、共电力线PL的第一电力线PL1和栅极桥GB的层相同的层上,并且包括与数据线DL、共电力线PL的第一电力线PL1和栅极桥GB中包括的材料基本相同的材料。第二辅助电极AE2和第二电力线PL2基本位于同一层上,并且包括基本相同的材料。

[0140] 有机发光层OL位于第一电极PE1与第二电极PE2之间。第二电极PE2位于有机发光层OL上。第一电极PE1和第二电极PE2中的一个可以具有透光性。可以在朝向第一电极PE1和第二电极PE2中的至少一个的方向上发射从有机发光层OL发射的光。

[0141] 此外,可以在OLED上设置覆盖OLED的盖层。此外,可以在OLED上设置薄膜封装层,或者可以在OLED上设置封装基底。

[0142] 图6是沿图1的线A-A'截取的剖视图。换言之,图6是示出根据本发明的示例性实施例的OLED显示装置101的非显示区域NDA的一部分的剖视图。

[0143] 参照图1和图6,根据本示例性实施例的OLED显示装置101包括设置在基底111的非显示区域NDA处的连接线LK。连接线LK连接到从显示区域DPA延伸到非显示区域NDA的第二电极PE2,第二电极PE2通过位于非显示区域NDA处的连接线LK接收第二电压ELVSS。连接线LK可以与第二电极PE2的至少一部分叠置。根据本示例性实施例的连接线LK被描述为在非显示区域NDA中沿第一方向DR1延伸,但本发明不限于此。例如,连接线LK可以以各种形式来布置以连接到第二电极PE2。

[0144] 根据本示例性实施例的连接线LK具有多层结构。例如,连接线LK具有三层结构,该三层结构包括彼此叠置的第一导线DAT1、第二导线DAT2和第三导线DAT3,并且绝缘层211和212置于第一导线DAT1、第二导线DAT2和第三导线DAT3之间。绝缘层211和212可以包括位于第一导线DAT1与第二导线DAT2之间的第一有机层211以及位于第二导线DAT2与第三导线DAT3之间的第二有机层212。

[0145] 第一导线DAT1和第二导线DAT2通过第一接触孔CH1彼此接触,第二导线DAT2和第三导线DAT3通过第二接触孔CH2彼此接触。此外,第一导线DAT1、第二导线DAT2和第三导线DAT3中的至少一条可以形成在平面上围绕显示区域DPA的闭环形状。例如,第一导线DAT1、第二导线DAT2和第三导线DAT3可以形成在平面上围绕显示区域DPA的闭环形状。根据该构

造,能够基本上防止诸如湿气的杂质渗透穿过第一有机层211的侧表面。

[0146] 由于根据本示例性实施例的OLED显示装置101包括三层的连接线LK,该三层的连接线LK包括彼此叠置的第一导线DAT1、第二导线DAT2和第三导线DAT3,因此通过连接线LK供应的第二电压ELVSS可以是平稳的。此外,由于基本防止了电压降(例如,IR降),所以可以提高OLED显示装置101的显示质量。此外,由于可以减小连接线LK的线宽,所以可以减小非显示区域NDA的平面面积。

[0147] 此外,如图6中所示,多个分隔件291和292可以分别设置在第三导线DAT3和第二有机层212上。然而,本发明的示例性实施例不限于此,并且可以省略分隔件291和292。

[0148] 图7是将图5的剖视图和图6的剖视图进行比较的图。

[0149] 参照图7,位于OLED显示装置101的显示区域DPA处的第一电极PE1与第一辅助电极AE1和第二辅助电极AE2叠置,并且第一电极PE1通过第一辅助电极AE1和第二辅助电极AE2连接到第六漏电极D6。

[0150] 此外,位于非显示区域NDA处的连接线LK具有包括第一导线DAT1、第二导线DAT2和第三导线DAT3的三层结构,并且连接到第二电极PE2。换言之,第二电极PE2通过连接线LK接收第二电压ELVSS。

[0151] 在本示例性实施例中,连接线LK的第一导线DAT1位于与其上定位有第一辅助电极AE1的层基本相同的层上,并且可以包括与包括在第一辅助电极AE1中的材料基本相同的材料。此外,连接线LK的第二导线DAT2位于与其上定位有第二辅助电极AE2的层基本相同的层上,并且可以包括与包括在第二辅助电极AE2中的材料基本相同的材料。此外,连接线LK的第三导线DAT3位于与其上定位有第一电极PE1的层基本相同的层上,并且可以包括与第一电极PE1中包括的材料基本相同的材料。

[0152] 分隔件291设置在连接线LK的第三导线DAT3上。分隔件291和像素限定层290可以包括基本相同的材料,并且可以以基本相同的工艺基本同时制造。例如,可以使用曝光掩模来形成像素限定层290和分隔件291,并且可以通过调整掩模的透光率来调节像素限定层290和分隔件291的高度。

[0153] 在下文中,将参照图8来描述本发明的另一示例性实施例。从下面的图8的描述中将省略与前面的实施例中已经描述的构造和元件相同的构造和元件。

[0154] 图8是根据本发明的另一示例性实施例的沿图1的线A-A'截取的剖视图。换言之,图8是示出根据本发明的另一示例性实施例的OLED显示装置102的非显示区域NDA的一部分的剖视图。

[0155] 参照图8,根据本发明的另一示例性实施例的连接线LK的第三导线DAT3包括位于第二导线DAT2与分隔件291之间的多个第一孔H1,并且在与第一有机层211和第二有机层212叠置的区域处具有多个第二孔H2。多个第一孔H1和多个第二孔H2均可以具有在大约1 μ m至大约5 μ m的范围内的直径。

[0156] 当形成诸如第一有机层211、第二有机层212和分隔件291的有机层时,通过热处理会产生湿气或氧等。所产生的湿气或氧不会逃逸到外部并且会残留在有机层中。因此,金属会被残留的湿气或氧污染或氧化,并且会发生图案化失败。

[0157] 因此,当连接线LK的第三导线DAT3在与第一有机层211、第二有机层212和分隔件291叠置的区域处具有多个第一孔H1和多个第二孔H2时,在热处理工艺中产生的湿气或氧

可以逃逸到外部。因此,可以提高OLED显示装置102的可靠性。

[0158] 在下文中,将参照图9来描述本发明的又一示例性实施例。从下面的图9的描述中将省略与前面的实施例中已经描述的构造和元件相同的构造和元件。

[0159] 图9是示出根据本发明的又一示例性实施例的OLED显示装置103的剖视图。

[0160] 参照图9,根据本发明的又一示例性实施例的OLED显示装置103包括第一有机层211,并且还包括均与第一有机层211叠置的第一无机层221和第二无机层222。

[0161] 构成共电力线PL的第一电力线PL1和第二电力线PL2、连接到第一电极PE1的第一辅助电极AE1和第二辅助电极AE2以及构成连接线LK的第一导线DAT1和第二导线DAT2中的每个可以包括金属。当该金属直接设置在第一有机层211上时,该金属会通过第一有机层211中残留的湿气或氧的影响而被氧化。在金属被氧化的情况下,在蚀刻工艺(例如,干蚀刻工艺)中不会实现精确的图案化,并且在图案化之后杂质会残留在第一有机层211上。这样的杂质会引起产品缺陷。

[0162] 根据图9的示例性实施例,第一无机层221设置在第一有机层211与包括数据线DL、第一电力线PL1、栅极桥GB、第一辅助电极AE1和第一导线DAT1的金属层之间。此外,第二无机层222设置在第一有机层211与包括第二电力线PL2、第二辅助电极AE2和第二导线DAT2的金属层之间。因此,在形成多个金属层的工艺中可以基本防止图案化失败。

[0163] 此外,根据图9的示例性实施例的OLED显示装置103可以包括具有多层结构的分隔件291和293。换言之,为了增加分隔件的高度,可以堆叠分隔件291和293。

[0164] 在下文中,将参照图10描述本发明的又一示例性实施例。从下面的图10的描述中将省略与前面的实施例中已经描述的构造和元件相同的构造和元件。

[0165] 图10是示出根据本发明的又一示例性实施例的OLED显示装置104的剖视图。

[0166] 参照图10,根据本发明的又一示例性实施例的OLED显示装置104还包括设置在第二电极PE2和连接线LK上的薄膜封装层401、402和403。例如,薄膜封装层401、402和403也可以设置在分隔件291和第二有机层212上。

[0167] 薄膜封装层401、402和403可以包括一个或更多个无机层401和403以及一个或更多个有机层402。此外,薄膜封装层401、402和403可以具有其中无机层401和403以及有机层402交替堆叠的结构。在本示例性实施例中,无机层401位于薄膜封装层401、402和403的最下部。换言之,薄膜封装层401、402和403中的无机层401被定位为最靠近OLED。尽管根据本示例性实施例的薄膜封装层401、402和403被描绘为包括两个无机层401和403以及一个有机层402,但本发明不限于此。例如,薄膜封装层401、402和403可以包括一个无机层和两个有机层。

[0168] 无机层401和403包括一种或更多种无机材料,所述无机材料由以下组成: Al_2O_3 、 TiO_2 、 ZrO 、 SiO_2 、 AlON 、 AlN 、 SiON 、 Si_3N_4 、 ZnO 和 Ta_2O_5 。无机层401和403可以通过诸如化学气相沉积(CVD)或原子层沉积(ALD)的方法形成。然而,本发明的示例性实施例不限于此,并且可以使用各种其它方法来形成无机层401和403。

[0169] 有机层402可以包括聚合物类材料。聚合物类材料的示例可以包括例如丙烯酸树脂、环氧树脂、聚酰亚胺和聚乙烯。此外,有机层402可以通过热沉积工艺形成。用于形成有机层402的热沉积工艺可以在不会损坏OLED的温度范围内执行。然而,本发明的示例性实施例不限于此,并且可以使用各种其它方法来形成有机层402。

[0170] 具有高密度薄膜的无机层401和403可以在很大程度上防止或减少湿气或氧的渗透。换言之,可以通过无机层401和403在很大程度上防止湿气或氧渗透到OLED中。

[0171] 薄膜封装层401、402和403可以具有小于或等于大约10 μ m的厚度。因此,显示面板的总厚度可以是薄的。由于使用薄膜封装层401、402和403,所以显示面板可以变得更柔韧。

[0172] 如在上文中所阐述的,根据本发明的一个或更多个示例性实施例的OLED显示装置包括位于非显示区域处的多层结构的连接线,因此,可以实现优异的显示质量,并且可以减少非显示区域的平面面积。此外,当基底被弯曲为使得基底的一部分设置在基底的与显示区域对应的部分的后表面上时,可以提供窄边框。

[0173] 虽然已经参照本发明的示例性实施例示出并描述了本发明,但对于本领域普通技术人员而言将明显的是,在不脱离如由权利要求限定的本发明的精神和范围的情况下,可以对其进行形式和细节上的各种改变。

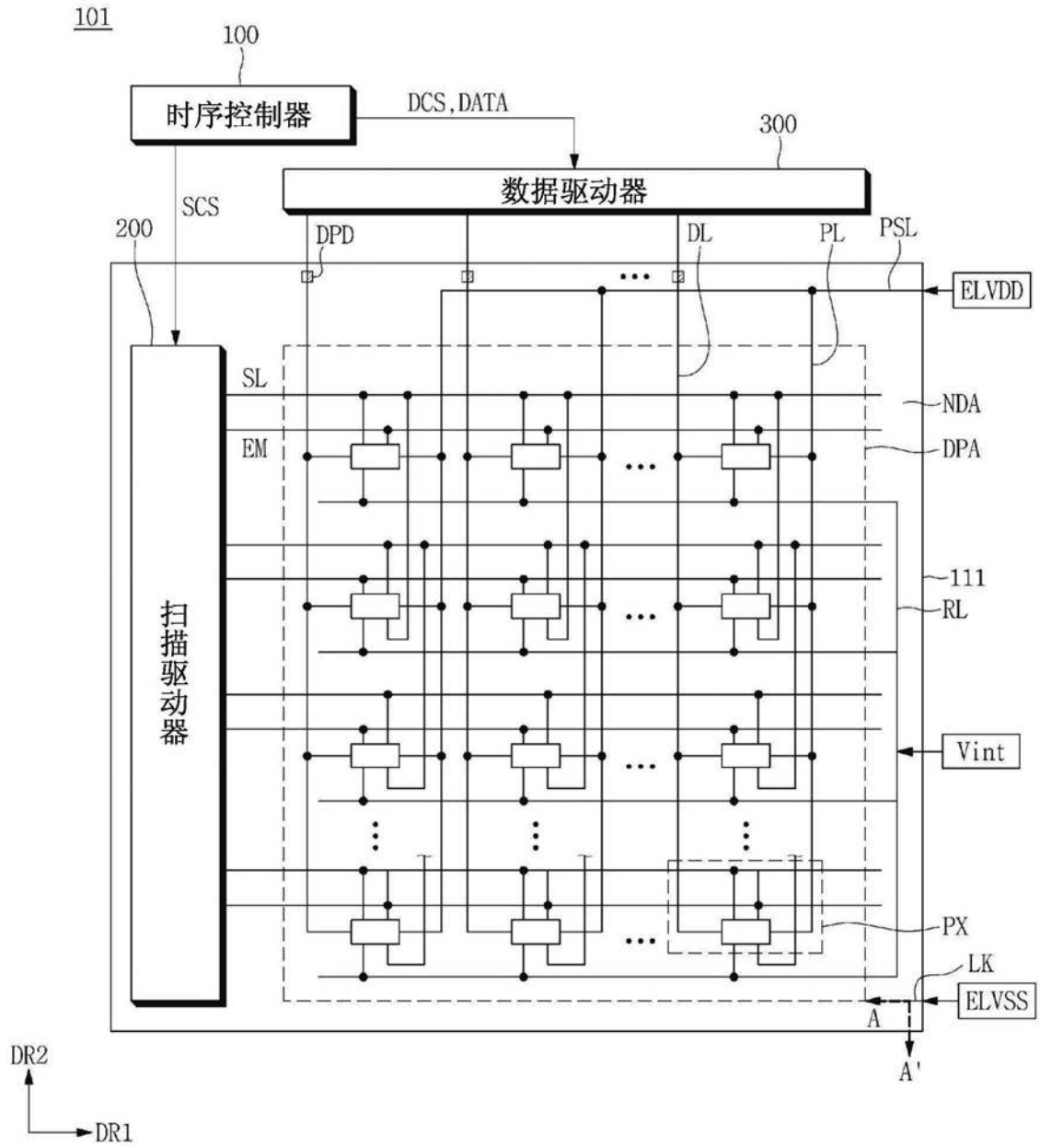


图1

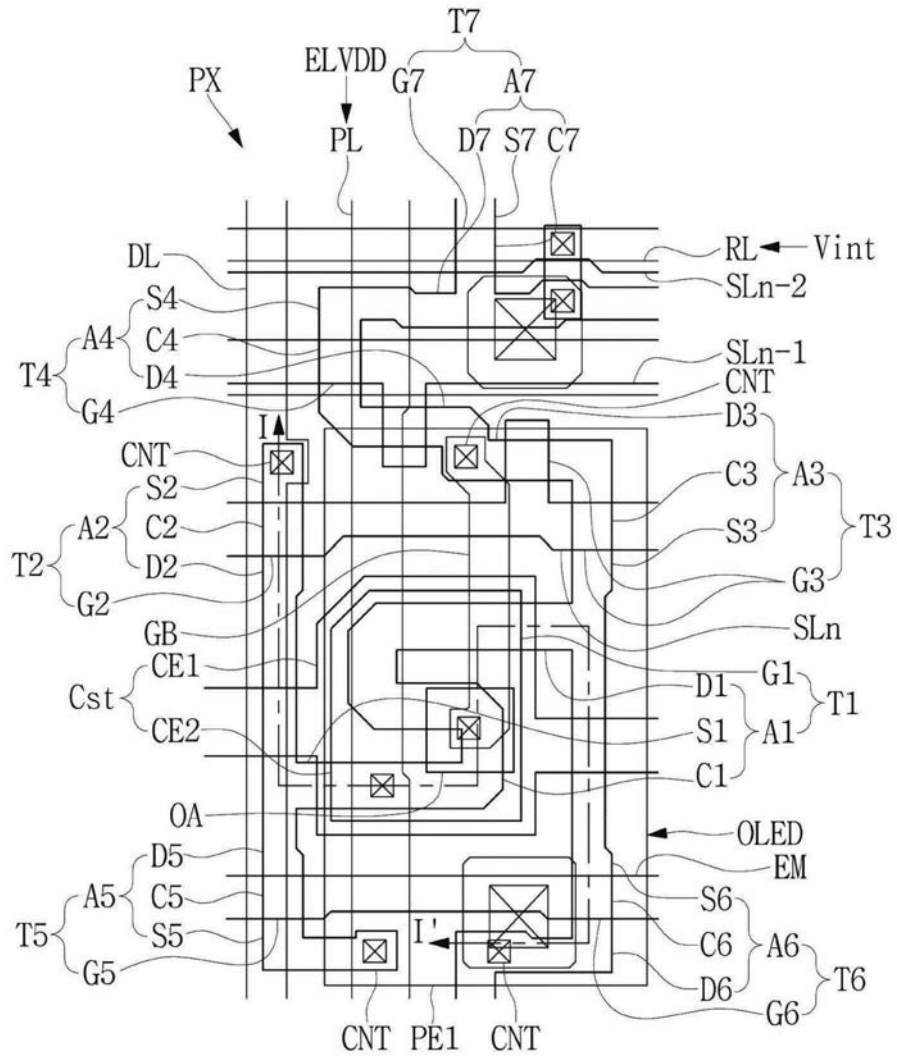


图4

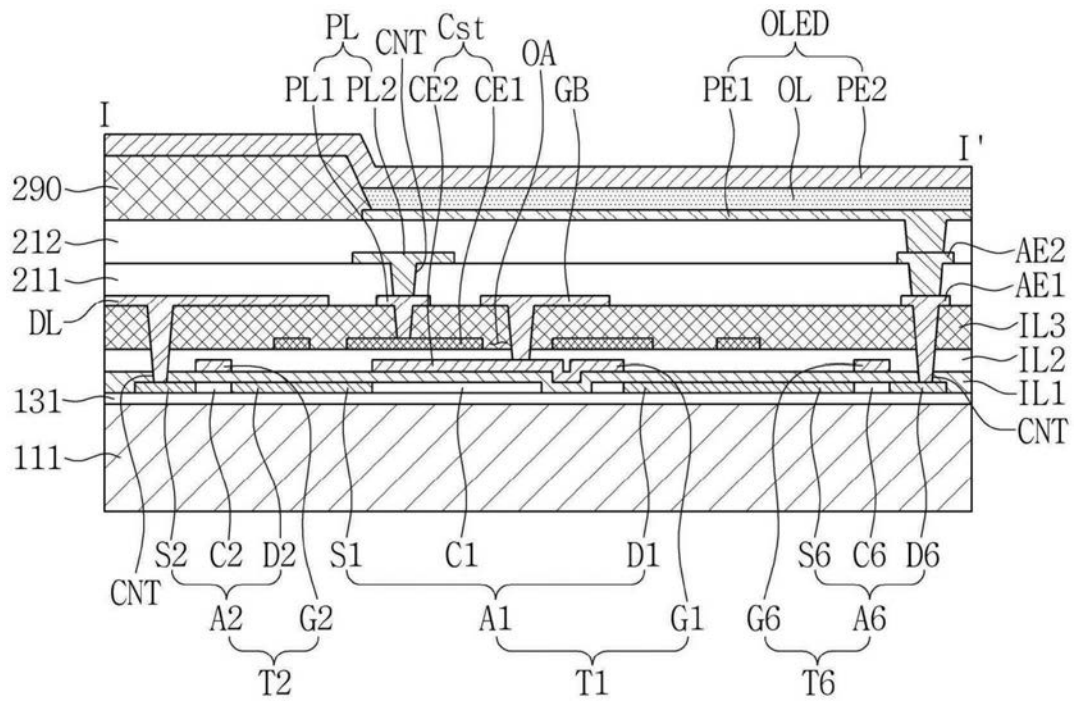


图5

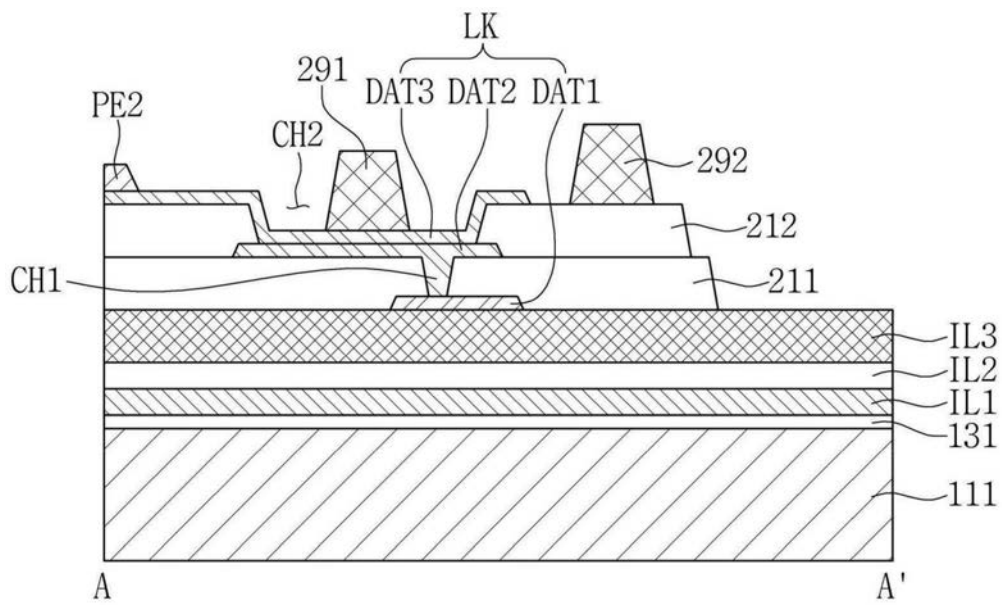


图6

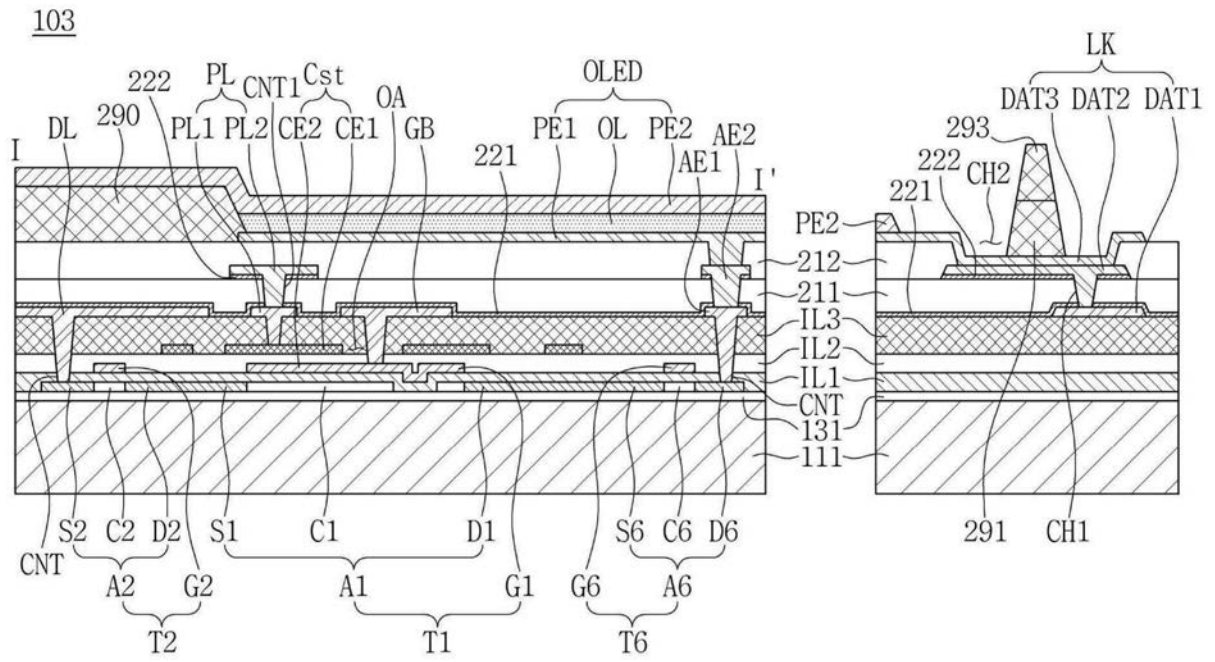


图9

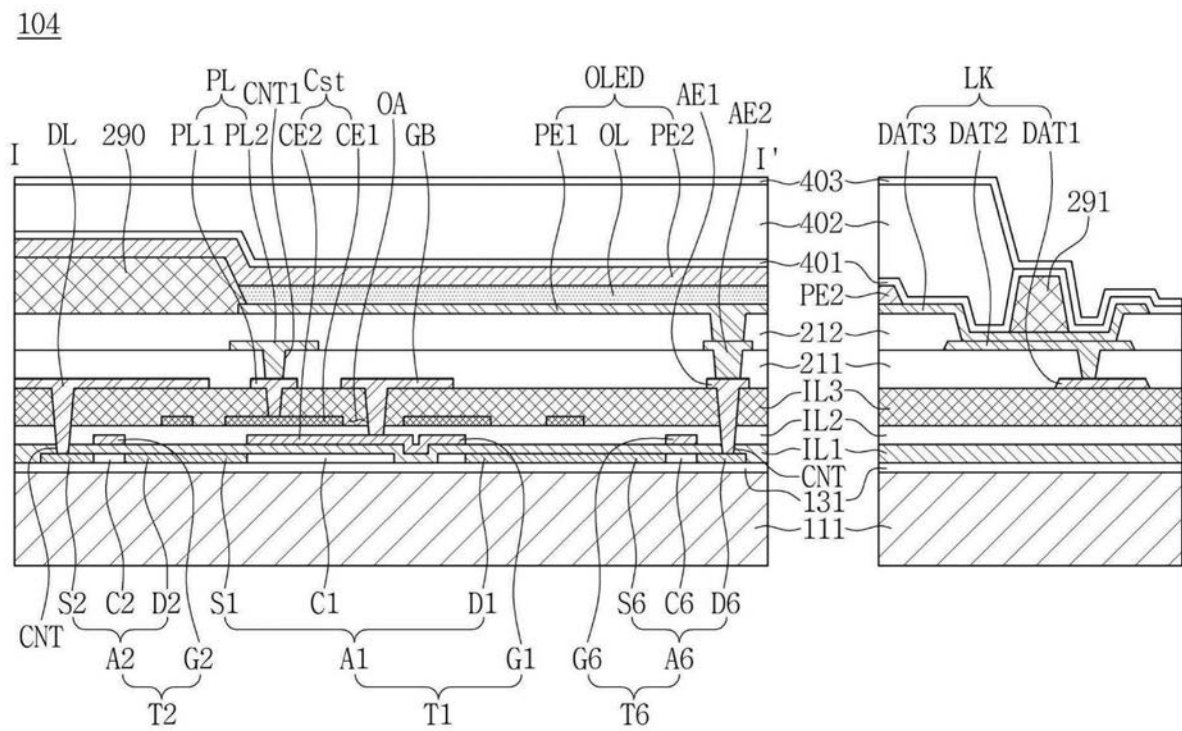


图10

[illegible]