



(12)发明专利申请

(10)申请公布号 CN 107481671 A
(43)申请公布日 2017.12.15

(21)申请号 201710912157.5

(22)申请日 2017.09.29

(71)申请人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路10号
申请人 合肥京东方光电科技有限公司

(72)发明人 马俊才 储浩

(74)专利代理机构 北京三高永信知识产权代理
有限责任公司 11138
代理人 滕一斌

(51) Int. Cl.
G09G 3/3208(2016.01)

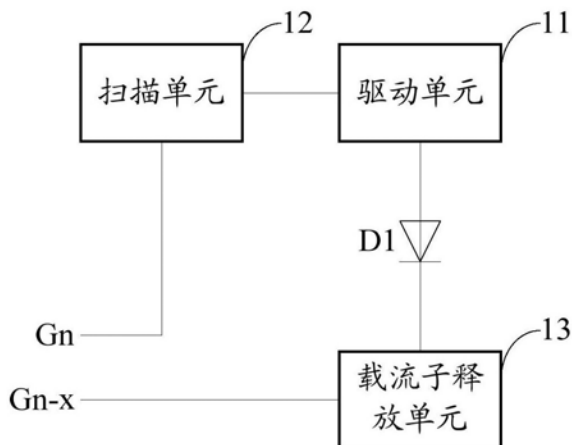
权利要求书2页 说明书10页 附图5页

(54)发明名称

像素电路及其驱动方法、阵列基板、显示装置

(57)摘要

本发明公开了一种像素电路及其驱动方法、阵列基板、显示装置,属于显示领域。所述像素电路包括发光元件、驱动单元、扫描单元和载流子释放单元;其中,驱动单元连接发光元件的第一极,驱动单元用于存储驱动电压,并根据驱动电压控制经过发光元件的电流的大小;扫描单元连接驱动单元,扫描单元用于在第一扫描信号的有效时段内更新驱动单元所存储的驱动电压;载流子释放单元连接发光元件的第二极,载流子释放单元用于在第二扫描信号的有效时段内向发光元件的第二极处提供反向偏置电压,每个显示周期内第二扫描信号的有效时段被配置在第一扫描信号的有效时段之前。本发明可以延缓有机发光元件的发光效率随使用时间的下降,延长OLED显示装置的使用年限。



1. 一种像素电路,其特征在于,包括发光元件、驱动单元、扫描单元和载流子释放单元;其中,

所述驱动单元连接所述发光元件的第一极,所述驱动单元用于存储驱动电压,并根据所述驱动电压控制经过所述发光元件的电流的大小;

所述扫描单元连接所述驱动单元,所述扫描单元用于在第一扫描信号的有效时段内更新所述驱动单元所存储的驱动电压;

所述载流子释放单元连接所述发光元件的第二极,所述载流子释放单元用于在第二扫描信号的有效时段内向所述发光元件的第二极处提供反向偏置电压,每个显示周期内所述第二扫描信号的有效时段被配置在所述第一扫描信号的有效时段之前;

所述发光元件的第一极和第二极分别是正极和负极中的一个。

2. 根据权利要求1所述的像素电路,其特征在于,所述载流子释放单元包括:

与所述发光元件的第二极相连的第一切换模块,用于在所述第二扫描信号的有效时段内向所述发光元件的第二极处提供反向偏置电压;

与所述发光元件的第二极相连的第二切换模块,用于在除所述第二扫描信号的有效时段以外的时段内向所述发光元件的第二极处提供所述发光元件的第二极的电源电压。

3. 根据权利要求2所述的像素电路,其特征在于,所述第一切换模块包括第一电容和第一晶体管;其中,

所述第一电容的第一端连接所述发光元件的第二极,所述第一电容的第二端连接所述发光元件的第二极的电源电压;

所述第一晶体管的栅极连接所述第二扫描信号,所述第一晶体管的源极和漏极中的一个连接所述反向偏置电压,另一个连接所述发光元件的第二极;

所述第二扫描信号在有效时段内的电压处于能使所述第一晶体管开启的栅极电压的范围内。

4. 根据权利要求2所述的像素电路,其特征在于,所述第二切换模块包括第二晶体管,

所述第二晶体管的栅极连接所述第二扫描信号,所述第二晶体管的源极和漏极中的一个连接所述发光元件的第二极,另一个连接所述发光元件的第二极的电源电压;

所述第二扫描信号在有效时段内的电压处于能使所述第二晶体管关闭的栅极电压的范围内。

5. 根据权利要求1至4中任一项所述的像素电路,其特征在于,所述驱动单元包括第二电容和第三晶体管;其中,

所述第二电容的第一端连接所述发光元件的第一极的电源电压,所述第二电容的第二端连接所述第三晶体管的栅极;

所述第三晶体管的栅极连接所述扫描单元,所述第三晶体管的源极和漏极中的一个连接所述发光元件的第一极的电源电压,另一个连接所述发光二极管的第一极。

6. 根据权利要求1至4中任一项所述的像素电路,其特征在于,所述扫描单元包括第四晶体管,

所述第四晶体管的栅极连接所述第一扫描信号,所述第四晶体管的源极和漏极中的一个连接数据电压,另一个连接所述驱动单元。

7. 根据权利要求1至4中任一项所述的像素电路,其特征在于,所述发光元件包括在第

一极与第二极之间依次层叠的空穴注入层、空穴传输层、有机发光层、电子传输层和电子注入层。

8. 一种阵列基板,其特征在于,包括若干个如权利要求1至7中任一项所述的像素电路。

9. 根据权利要求8所述的阵列基板,其特征在于,若干个所述像素电路排成多行多列,所述阵列基板还包括分别与每一行像素电路相连的多行扫描线;其中,

任一像素电路中的扫描单元与所在行的扫描线相连,以通过该扫描线连接所述第一扫描信号;

除第一行以外的任一像素电路中的载流子释放单元与所在行的上一行的扫描线相连,以通过该扫描线连接所述第二扫描信号。

10. 一种显示装置,其特征在于,包括如权利要求1至7中任一项所述的像素电路,或者如权利要求8或9所述的阵列基板。

11. 一种像素电路的驱动方法,其特征在于,所述像素电路包括发光元件,所述驱动方法包括:

根据所存储的驱动电压控制经过所述发光元件的电流的大小;

在第一扫描信号的有效时段内,更新所存储的驱动电压;

在第二扫描信号的有效时段内,向所述发光元件的第二极处提供反向偏置电压;

其中,每个显示周期内所述第二扫描信号的有效时段被配置在所述第一扫描信号的有效时段之前;所述发光元件的第一极和第二极分别是正极和负极中的一个。

像素电路及其驱动方法、阵列基板、显示装置

技术领域

[0001] 本发明涉及显示领域，特别涉及一种像素电路及其驱动方法、阵列基板、显示装置。

背景技术

[0002] 电致发光器件是一种自发光的显示器件，其凭借宽视角、高对比度和高响应速度等优势而被广泛关注。而随着电致发光领域的发展，相对于无机电致发光器件而言，例如有机发光二极管(Organic Light Emitting Diode, OLED)显示器件的有机电致发光器件可以实现更优异的亮度、功耗、响应速率和色域，因而成为目前显示市场的主流之一。

[0003] 然而，例如OLED的发光元件存在着发光效率随使用时间逐渐下降的问题。在一些实际测试当中，在驱动4000~5000小时之后，OLED的发光效率会下降至初始状态下的一半，因而画面质量会有很大程度上的劣化。对此，比照发光效率的下降而增大驱动电压虽然能在一定程度上延缓OLED显示装置的画面质量的劣化，但更大的驱动电压同时也会给OLED造成更大的损耗，严重影响OLED器件的寿命和OLED显示装置的使用年限。

发明内容

[0004] 本发明提供一种像素电路及其驱动方法、阵列基板、显示装置，可以延缓有机发光元件的发光效率随使用时间的下降。

[0005] 第一方面，本发明提供了一种像素电路，所述像素电路，包括发光元件、驱动单元、扫描单元和载流子释放单元；其中，

[0006] 所述驱动单元连接所述发光元件的第一极，所述驱动单元用于存储驱动电压，并根据所述驱动电压控制经过所述发光元件的电流的大小；

[0007] 所述扫描单元连接所述驱动单元，所述扫描单元用于在第一扫描信号的有效时段内更新所述驱动单元所存储的驱动电压；

[0008] 所述载流子释放单元连接所述发光元件的第二极，所述载流子释放单元用于在第二扫描信号的有效时段内向所述发光元件的第二极处提供反向偏置电压，每个显示周期内所述第二扫描信号的有效时段被配置在所述第一扫描信号的有效时段之前；

[0009] 所述发光元件的第一极和第二极分别是正极和负极中的一个。

[0010] 在一种可能的实现方式中，所述载流子释放单元包括：

[0011] 与所述发光元件的第二极相连的第一切换模块，用于在所述第二扫描信号的有效时段内向所述发光元件的第二极处提供反向偏置电压；

[0012] 与所述发光元件的第二极相连的第二切换模块，用于在除所述第二扫描信号的有效时段以外的时段内向所述发光元件的第二极处提供所述发光元件的第二极的电源电压。

[0013] 在一种可能的实现方式中，所述第一切换模块包括第一电容和第一晶体管；其中，

[0014] 所述第一电容的第一端连接所述发光元件的第二极，所述第一电容的第二端连接所述发光元件的第二极的电源电压；

[0015] 所述第一晶体管的栅极连接所述第二扫描信号,所述第一晶体管的源极和漏极中的一个连接所述反向偏置电压,另一个连接所述发光元件的第二极;

[0016] 所述第二扫描信号在有效时段内的电压处于能使所述第一晶体管开启的栅极电压的范围内。

[0017] 在一种可能的实现方式中,所述第二切换模块包括第二晶体管,

[0018] 所述第二晶体管的栅极连接所述第二扫描信号,所述第二晶体管的源极和漏极中的一个连接所述发光元件的第二极,另一个连接所述发光元件的第二极的电源电压;

[0019] 所述第二扫描信号在有效时段内的电压处于能使所述第二晶体管关闭的栅极电压的范围内。

[0020] 在一种可能的实现方式中,所述驱动单元包括第二电容和第三晶体管;其中,

[0021] 所述第二电容的第一端连接所述发光元件的第一极的电源电压,所述第二电容的第二端连接所述第三晶体管的栅极;

[0022] 所述第三晶体管的栅极连接所述扫描单元,所述第三晶体管的源极和漏极中的一个连接所述发光元件的第一极的电源电压,另一个连接所述发光二极管的第一极。

[0023] 在一种可能的实现方式中,所述扫描单元包括第四晶体管,

[0024] 所述第四晶体管的栅极连接所述第一扫描信号,所述第四晶体管的源极和漏极中的一个连接数据电压,另一个连接所述驱动单元。

[0025] 在一种可能的实现方式中,所述发光元件包括在第一极与第二极之间依次层叠的空穴注入层、空穴传输层、有机发光层、电子传输层和电子注入层。

[0026] 第二方面,本发明还提供了一种阵列基板,所述阵列基板包括若干个上述任意一种的像素电路。

[0027] 在一种可能的实现方式中,若干个所述像素电路排成多行多列,所述阵列基板还包括分别与每一行像素电路相连的多行扫描线;其中,

[0028] 任一像素电路中的扫描单元与所在行的扫描线相连,以通过该扫描线连接所述第一扫描信号;

[0029] 除第一行以外的任一像素电路中的载流子释放单元与所在行的上一行的扫描线相连,以通过该扫描线连接所述第二扫描信号。

[0030] 第三方面,本发明还提供了一种显示装置,所述显示装置包括上述任意一种的像素电路或者上述任意一种的阵列基板。

[0031] 第四方面,本发明还提供了一种像素电路的驱动方法,所述像素电路包括发光元件,所述驱动方法包括:

[0032] 根据所存储的驱动电压控制经过所述发光元件的电流的大小;

[0033] 在第一扫描信号的有效时段内,更新所存储的驱动电压;

[0034] 在第二扫描信号的有效时段内,向所述发光元件的第二极处提供反向偏置电压;

[0035] 其中,每个显示周期内所述第二扫描信号的有效时段被配置在所述第一扫描信号的有效时段之前;所述发光元件的第一极和第二极分别是正极和负极中的一个。

[0036] 由上述技术方案可知,基于上述像素电路所具有的构造,本发明能周期性地将发光元件置为反向偏置状态,使得积累在发光元件的两极上的载流子能够周期性地得到释放,避免发光元件内部的内建电场逐渐增强而阻碍发光。由此,本发明能够延缓发光元件的

发光效率随使用时间的下降,有助于延长发光元件的发光寿命、抑制OLED显示装置随使用时间的画面质量劣化,延长OLED显示装置的使用年限。

附图说明

[0037] 为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,而非对本发明的限制。

[0038] 图1是本发明一个实施例提供的像素电路的结构框图;

[0039] 图2A、图2B、图2C和图2D是本发明一个实施例中第一扫描信号与第二扫描信号的时序关系示例的示意图;

[0040] 图3是本发明一个实施例提供的像素电路的电路结构示意图;

[0041] 图4是本发明又一实施例提供的像素电路的电路结构示意图;

[0042] 图5是本发明一个实施例提供的像素电路的电路时序图;

[0043] 图6是本发明一个实施例提供的阵列基板在显示区域内的电路结构示意图;

[0044] 图7是本发明一个对比示例提供的像素电路的结构示意图;

[0045] 图8是本发明一个实施例提供的像素电路的驱动方法的流程示意图。

具体实施方式

[0046] 为使本发明的目的、技术方案和优点更加清楚,下面将结合附图对本发明实施方式作进一步地详细描述。显然,所描述的实施例是本发明的一部分实施例,而不是全部的实施例。除非另外定义,本文使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本文中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,且该连接可以是直接的或间接的。

[0047] 图1是本发明一个实施例提供的像素电路的结构框图。参见图1,该像素电路包括发光元件D1、驱动单元11、扫描单元12和载流子释放单元13,其中发光元件D1以一个二极管的电路符号进行示例性的表示。

[0048] 如图1所示,所述驱动单元11连接所述发光元件D1的第一极(本实施例中为发光元件D1的正极),所述驱动单元11用于存储驱动电压,并根据所述驱动电压控制经过所述发光元件D1的电流的大小。应理解的是,发光元件D1可以例如是有机发光二极管(Organic Light Emitting Diode,OLED)的电致发光器件,能够在不同的正负极电流下发出不同亮度的光,从而驱动单元11所存储的驱动电压的大小能够控制发光元件D1的发光亮度。

[0049] 所述扫描单元12连接所述驱动单元11,所述扫描单元12用于在第一扫描信号Gn的有效时段内更新所述驱动单元11所存储的驱动电压。应理解的是,第一扫描信号Gn可以在每个显示周期内的一段时间内处于有效电平,从而扫描单元12能够通过每个显示周期内更新驱动单元11所存储的驱动电压来控制发光元件D1在多个显示周期之间的亮度变化。需要说明的是,本文中的有效电平与无效电平分别指的是针对特定电路节点或信号而言预先配

置的两个不同的电压范围。在一个示例中,所有有效电平均为所在数字电路中的高电平。在又一示例中,所有有效电平均为所在数字电路中的低电平。

[0050] 所述载流子释放单元13连接所述发光元件D1的第二极(本实施例中为发光元件D1的负极),所述载流子释放单元13用于在第二扫描信号 G_{n-x} 的有效时段内向所述发光元件D1的第二极处提供反向偏置电压,其中所述第二扫描信号 G_{n-x} 的有效时段(即第二扫描信号 G_{n-x} 为有效电平的时段)被配置在每个显示周期内第一扫描信号 G_n 的有效时段之前。应理解的是,上述反向偏置电压指的是连接在发光元件D1的第二极后能使发光元件D1处于反向偏置的电压,在本实施例中可以例如是相比于发光元件D1的第二极处的电压而言电位相同或者电位更高的电压。

[0051] 应理解的是,由于每个显示周期内第二扫描信号 G_{n-x} 的有效时段处在第一扫描信号 G_n 的有效时段之前,因而在扫描单元12更新驱动单元11所存储的驱动电压的时段内,以及此后驱动单元11根据所存储的驱动电压控制发光元件D1发光的时段内,发光元件D1都可以保持在正向偏置的状态,而可以不受到载流子释放单元13的影响。而且,在第二扫描信号 G_{n-x} 有效的时段内,载流子释放单元13向发光元件D1的第二极提供反向偏置电压,使得在驱动单元11所存储的驱动电压更新之前使发光元件D1处于反向偏置状态一段时间,能够使得发光元件D1内部堆积的电子和空穴(统称“载流子”)得到释放,避免发光元件D1中的内建电场影响发光元件D1的发光效率。

[0052] 可以看出,基于上述像素电路所具有的构造,本发明实施例能周期性地将发光元件置为反向偏置状态,使得积累在发光元件的两极上的载流子能够周期性地得到释放,避免发光元件内部的内建电场逐渐增强而阻碍发光。由此,本发明实施例能够延缓发光元件的发光效率随使用时间的下降,有助于延长发光元件的发光寿命、抑制OLED显示装置随使用时间的画面质量劣化,延长OLED显示装置的使用年限。

[0053] 关于第一扫描信号 G_n 和第二扫描信号 G_{n-x} 之间的时序关系,图2A、图2B、图2C和图2D分别是一种示例性的实现方式。图2A中,第一扫描信号 G_n 和第二扫描信号 G_{n-x} 在每个显示帧内处于有效电平的时长相同,并且第一扫描信号 G_n 的上升沿与第二扫描信号 G_{n-x} 的下降沿对齐。图2B中,第一扫描信号 G_n 在每个显示帧内处于有效电平的时长小于第二扫描信号 G_{n-x} 在每个显示帧内处于有效电平的时长,并且第一扫描信号 G_n 的上升沿与第二扫描信号 G_{n-x} 的下降沿对齐。图2C中,第一扫描信号 G_n 和第二扫描信号 G_{n-x} 在每个显示帧内处于有效电平的时长相同,并且第一扫描信号 G_n 的上升沿与第二扫描信号 G_{n-x} 的下降沿之间存在时间上的间隔。图2D中,第一扫描信号 G_n 在每个显示帧内处于有效电平的时长大于第二扫描信号 G_{n-x} 在每个显示帧内处于有效电平的时长,并且第一扫描信号 G_n 的上升沿与第二扫描信号 G_{n-x} 的下降沿对齐。当然,第一扫描信号 G_n 和第二扫描信号 G_{n-x} 之间的时序关系可以不仅限于以上示例性的实现方式。

[0054] 图3是本发明一个实施例提供的像素电路的电路结构示意图。参见图3,本实施例的像素电路包括发光元件D1、驱动单元11、扫描单元12和载流子释放单元13,其中发光元件D1为有机发光二极管,载流子释放单元13包括第一切换模块13a和第二切换模块13b,其中:

[0055] 驱动单元11包括第二电容C2和第三晶体管T3,所述第二电容C1的第一端连接所述发光元件D1的第一极(本实施例中为发光元件D1的正极)的电源电压——正极电源电压Vdd,所述第二电容C2的第二端连接所述第三晶体管的栅极T3,所述第三晶体管T3的栅极连

接所述扫描单元12,所述第三晶体管T3的源极和漏极中的一个连接所述发光元件D1的第一极的电源电压,另一个连接所述发光二极管D1的第一极。需要说明的是,根据晶体管具体类型的不同,可以设置其源极和漏极分别所具有的连接关系,以与流过晶体管的电流的方向相匹配;在晶体管具有源极与漏极对称的结构时,源极和漏极可以视为不作特别区分的两个电极。基于此,当第二电容C1的两端之间存储有先前通过充放电得到的充电电压时,第二电容C1的钳位作用可以作用于第三晶体管T3的栅极和漏极之间,从而在电源电压——正极电源电压Vdd的作用下经过发光元件D1的电流可以被固定在一个与第二电容C1两端电压相关的电流值上,从而实现上述驱动单元11的存储驱动电压,并根据所述驱动电压控制经过所述发光元件D1的电流的大小的功能。应理解的是,驱动单元11的电路结构可以参照相关技术中的OLED像素单元或是AM (Active-Matrix,有源矩阵) OLED像素电路进行设置,而可以不仅限于上述形式。例如,在一些可能的实现方式中,第二电容C1可以改接发光元件D1的第一极,或者另一个晶体管的源极(在一个示例中,该晶体管的栅极连接发光开关信号,漏极连接电源电压——正极电源电压Vdd),并可以不仅限于此。

[0056] 如图3所示,扫描单元12包括第四晶体管T4,所述第四晶体管T4的栅极连接所述第一扫描信号Gn,所述第四晶体管T4的源极和漏极中的一个连接用于提供数据电压的数据线Data,另一个连接所述驱动单元11。在一个示例中,可以设置第一扫描信号Gn在有效时段内的电压处于能使所述第四晶体管T4开启的栅极电压的范围内。基于此,第一扫描信号Gn时第四晶体管T4开启,数据线Data上的电压能够作为充电电压为第二电容C2进行充电,使得第二电容C2的第二端处的电压经过第二电容C2的充放电达到此时数据线Data上的数据电压,实现上述扫描单元12的在第一扫描信号Gn的有效时段内更新所述驱动单元11所存储的驱动电压的功能。应理解的是,驱动单元11的电路结构可以参照相关技术中的OLED像素单元或是AM-OLED像素电路进行设置,而可以不仅限于上述形式。例如,在一些可能的实现方式中,扫描单元12中可以还包括用于补偿第三晶体管T3的阈值电压的电路结构,和/或用于检测第三晶体管T3的阈值电压的电路结构,可以还连接除第一扫描信号以外的扫描信号,并可以不仅限于此。需要说明的是,根据像素电路的电路结构的不同,驱动单元11所存储的驱动电压并不一定只与写入像素电路的数据线Data上的数据电压有关,还可能与第三晶体管T3的阈值电压和/或电压值预设的外部电压有关。

[0057] 第一切换模块13a与发光元件D1的第二极(本实施例中为发光元件D1的负极)相连,用于在第二扫描信号Gn-x的有效时段内向发光元件D1的第二极处提供反向偏置电压。图3中,具体以包括第一晶体管T1和第一电容C1的结构作为第一切换模块13a的电路结构示例。其中,所述第一电容C1的第一端连接所述发光元件D1的第二极,所述第一电容C1的第二端连接所述发光元件D1的第二极的电源电压——负极电源电压Vss;所述第一晶体管T1的栅极连接所述第二扫描信号Gn-x,所述第一晶体管T1的源极和漏极中的一个连接作为反向偏置电压的发光元件D1的第一极的电源电压——正极电源电压Vdd,另一个连接所述发光元件D1的第二极。而且,所述第二扫描信号Gn-x在有效时段内的电压处于能使所述第一晶体管T1开启的栅极电压的范围内。基于上述结构,当第二扫描信号Gn-x有效时第一晶体管T1开启。基于在电源电压——正极电源电压Vdd的作用下流向第一电容C1的第一端处第一晶体管T1的源漏电流,第一电容C1可以被充电至第一端处达到电源电压——正极电源电压Vdd的状态。而同一时刻下,发光元件D1的第一端处在第三晶体管T3和第二电容C2的共同作

用下也会达到等于电源电压——正极电源电压V_{dd}或者小于电源电压——正极电源电压V_{dd}的电位处,从而使得发光元件D1处于反向偏置状态。由此,可以实现上述第一切换模块13a的在第二扫描信号G_{n-x}的有效时段内向发光元件D1的第二极处提供反向偏置电压的功能。

[0058] 第二切换模块13b与所述发光元件D1的第二极相连,用于在除所述第二扫描信号的G_{n-x}有效时段以外的时段内向所述发光元件D1的第二极处提供所述发光元件D1的第二极的电源电压——负极电源电压V_{ss}。图3中,具体以包括第二晶体管T2的结构作为第二切换模块13b的电路结构示例。该第二晶体管T2的栅极连接所述第二扫描信号G_{n-x},所述第二晶体管T2的源极和漏极中的一个连接所述发光元件D1的第二极,另一个连接所述发光元件D1的第二极的电源电压——负极电源电压V_{ss}。而且,所述第二扫描信号G_{n-x}在有效时段内的电压处于能使所述第二晶体管T2关闭的栅极电压的范围内。例如在第一晶体管M1第三晶体管M3和第四晶体管M4均为N型薄膜晶体管时,第二晶体管M2可以为P型的薄膜晶体管。基于上述结构,当第二扫描信号G_{n-x}有效时第二晶体管T2关闭,第一切换模块13a可以顺利地向发光元件D1的第二极处提供反向偏置电压;而当第二扫描信号G_{n-x}无效时,第二晶体管T2开启,第一电容C1两端均被置为电源电压——负极电源电压V_{ss},并使得发光元件D1恢复正向偏置状态。由此,可以实现上述第二切换模块13b的在除所述第二扫描信号的G_{n-x}有效时段以外的时段内向所述发光元件D1的第二极处提供所述发光元件D1的第二极的电源电压——负极电源电压V_{ss}的功能。

[0059] 基于上述第一切换模块13a和第二切换模块13b的设置,载流子释放单元13能够在第二扫描信号G_{n-x}有效时向发光元件D1的第二极处提供反向偏置电压,而在第二扫描信号G_{n-x}无效时向发光元件D1的第二极处提供发光元件D1的第二极的电源电压——负极电源电压V_{ss},从而在不影响驱动单元11和扫描单元12正常工作的情况下周期性地为发光元件D1置为反向偏置状态,使得像素电路能够延缓发光元件D1的发光效率随使用时间的下降。

[0060] 图4是本发明又一实施例提供的像素电路的电路结构示意图。参见图4,该像素电路包括发光元件D1、驱动单元11、扫描单元12和载流子释放单元13,其中发光元件D1为有机发光二极管,载流子释放单元13包括第一切换模块13a和第二切换模块13b,其中:

[0061] 驱动单元11包括第二电容C2和第三晶体管T3,所述第二电容C1的第一端连接所述发光元件D1的第一极(本实施例中为发光元件D1的负极)的电源电压——负极电源电压V_{ss},所述第二电容C2的第二端连接所述第三晶体管的栅极T3,所述第三晶体管T3的栅极连接所述扫描单元12,所述第三晶体管T3的源极和漏极中的一个连接所述发光元件D1的第一极的电源电压,另一个连接所述发光二极管D1的第一极。

[0062] 扫描单元12包括第四晶体管T4,所述第四晶体管T4的栅极连接所述第一扫描信号G_n,所述第四晶体管T4的源极和漏极中的一个连接用于提供数据电压的数据线Data,另一个连接所述驱动单元11。

[0063] 第一切换模块13a与发光元件D1的第二极(本实施例中为发光元件D1的正极)相连,用于在第二扫描信号G_{n-x}的有效时段内向发光元件D1的第二极处提供反向偏置电压。图3中,具体以包括第一晶体管T1和第一电容C1的结构作为第一切换模块13a的电路结构示例。其中,所述第一电容C1的第一端连接所述发光元件D1的第二极,所述第一电容C1的第二端连接所述发光元件D1的第二极的电源电压——正极电源电压V_{dd};所述第一晶体管T1的

栅极连接所述第二扫描信号 G_{n-x} ,所述第一晶体管T1的源极和漏极中的一个连接作为反向偏置电压的发光元件D1的第一极的电源电压——负极电源电压 V_{ss} ,另一个连接所述发光元件D1的第二极。

[0064] 第二切换模块13b与所述发光元件D1的第二极相连,用于在除所述第二扫描信号的 G_{n-x} 有效时段以外的时段内向所述发光元件D1的第二极处提供所述发光元件D1的第二极的电源电压——正极电源电压 V_{dd} 。图3中,具体以包括第二晶体管T2的结构作为第二切换模块13b的电路结构示例。该第二晶体管T2的栅极连接所述第二扫描信号 G_{n-x} ,所述第二晶体管T2的源极和漏极中的一个连接所述发光元件D1的第二极,另一个连接所述发光元件D1的第二极的电源电压——正极电源电压 V_{dd} 。

[0065] 应理解的是,图4所示的像素电路与图3所示像素电路具有相同的工作原理,因而相关说明可参照上文,在此不再赘述。

[0066] 在一个示例,如图3所示的像素电路的电路时序如图5所示,本示例中像素电路按照例如图6所示的连接方式设置在一个阵列基板的显示区域(Active Area,AA)当中。参见图6,若干个如图3所示的像素电路PX排成多行多列(图6中以四行五列作为示例),阵列基板上的每一行扫描线(如扫描线 G_1 、 G_2 、 G_3 、 G_4)分别与每一行像素电路相连,阵列基板上的每一列数据线(如数据线 D_1 、 D_2 、 D_3 、 D_4 、 D_5)分别与每一列像素电路相连。为清楚起见而未在图6中详细示出的是,任一像素电路PX中的扫描单元12与所在行的扫描线相连,以通过该扫描线连接所述第一扫描信号;除第一行以外的任一像素电路PX中的载流子释放单元13与所在行的上一行的扫描线相连,以通过该扫描线连接所述第二扫描信号。例如,图6中以最上一行为第一行,以最左一列为第一列,对于第三行第四列的像素电路PX,其中的扫描单元12与所在行的扫描线 G_3 相连,而其中的载流子释放单元13与所在行的上一行的扫描线 G_2 相连。由此,扫描线 G_3 上的扫描信号即该像素电路PX的第一扫描信号 G_n ,扫描线 G_2 上的扫描信号即像素电路PX的第二扫描信号 G_{n-x} 。此外,任一像素电路PX中的扫描单元12可以还与所在列的数据线相连,以通过该数据线上电压更新驱动单元11所存储的驱动电压。例如,第三行第四列的像素电路PX中的扫描单元12连接所在列的数据线 D_4 ,以从数据线 D_4 上获取数据电压,用以在第一扫描信号 G_n 有效时利用数据线 D_4 上的数据电压更新驱动单元11所存储的驱动电压。

[0067] 下面以第三行第四列的像素电路PX为例,说明图5所示的电路时序:图5示出了相邻的两个显示帧之间该像素电路PX的电路时序,可以看出正极电源电压 V_{dd} 一直保持恒定,而该像素电路PX的第一扫描信号 G_n 每个显示帧内处于有效电平一小段时间,该像素电路PX的第二扫描信号 G_{n-x} 处于有效电平一小段时间,并且第一扫描信号 G_n 和第二扫描信号 G_{n-x} 在每个显示帧内处于有效电平的时长相同,每个显示帧内第一扫描信号 G_n 的上升沿与第二扫描信号 G_{n-x} 的下降沿对齐。在相邻的两个显示帧的前一显示帧中第一扫描信号 G_n 的有效时段 A_1 内,与像素电路PX相连的数据线Data(即图6中的数据线 D_4)上的电压大小为 V_1 ;在相邻的两个显示帧的后一显示帧中第一扫描信号 G_n 的有效时段 A_2 内,与像素电路PX相连的数据线Data(即图6中的数据线 D_4)上的电压大小为 V_2 。由此,在第一扫描信号 G_n 的有效时段 A_1 内,如图3所示的第二电容 C_2 两端所存储的驱动电压 U_{st} 被扫描单元11更新为大小等于 $V_{dd}-V_1$ 的电压。而在第一扫描信号 G_n 的有效时段 A_2 内,如图3所示的第二电容 C_2 两端所存储的驱动电压 U_{st} 被扫描单元11更新为大小等于 $V_{dd}-V_2$ 的电压。

[0068] 可以推知,在第二扫描信号 G_{n-x} (即图6中扫描线G2上的扫描信号)的有效时段B1和B2内,第二行的像素电路PX也会按照同样的过程更新所存储的驱动电压。但是在这一时段内,第三行的像素电路PX中的载流子释放单元13将会向发光元件D1提供反向偏置电压,这一过程既不会影响第二行的像素电路PX更新所存储的驱动电压的过程,也不会影响此后第三行的像素电路PX更新所存储的驱动电压的过程。

[0069] 还可以推知的是,以第三行第四列的像素电路PX为例,在时段A1与时段B2之间,该像素电路PX中的发光元件D1保持在正向偏置状态,因而能够按照所存储的驱动电压 $U_{st} = V_{dd} - V_1$ 对应发光,其他的发光时段也都是在前一帧的第一扫描信号 G_n 的有效时段结束之后和最后一帧的第二扫描信号 G_{n-x} 的有效时段开始之前。由于时段B1和时段B2占显示帧的比例非常小,因而如图5所示的电路时序下时段B1和时段B2的存在并不会对正常的显示发光造成显著的影响。

[0070] 图7是本发明一个对比示例提供的像素电路的结构示意图。参见图7,图7具体示出了具体为OLED的发光元件D1的内部器件结构,而且图7所示出的像素电路相比于图3所示的结构而言去除了载流子释放单元13的设置,并将发光元件D1的第二极(发光元件D1的负极)直接连接到了发光元件D1的第二极的电源电压——负极电源电压 V_{ss} 上。如图7所示,发光元件D1除了包括正极21和负极22之外,还包括在正极21和负极22之间依次层叠的空穴注入层27、空穴传输层26、有机发光层25、电子传输层24和电子注入层23。

[0071] 在对比示例中,由第三晶体管T3和第二电容C2组成的驱动单元11仍然能存储驱动电压并根据所存储的驱动电压控制经过发光元件D1的电流的大小,扫描单元12仍然能在显示帧之间更新驱动单元11所存储的驱动电压。但是,如图7所示,随着有机发光层25中不断有来自负极22的电子和来自正极21的空穴发生复合而发光,有机发光层25与电子传输层24之间会逐渐积累未参与复合的空穴,有机发光层25与电子传输层24之间会逐渐累积未参与复合的电子,从而在发光元件D1内部形成与外电场方向相反的内建电场。在内建电场的作用下,空穴从正极21迁移至有机发光层25中的过程和电子从负极22迁移至有机发光层25的过程都会受到阻碍,从外部表现为发光元件D1的发光效率的降低。

[0072] 而在本发明的实施例中,由于载流子释放单元13能够周期性地将发光元件D1置为反向偏置状态,此时积累在有机发光层25与电子传输层24之间的空穴可以在外电场作用下回到正极21,而积累在有机发光层25与电子传输层24之间的电子可以在外电场作用下回到负极22。因而,本发明实施例的像素电路能够帮助消除发光元件D1内部逐渐积累的未参与复合的载流子,继而能够帮助消除其在发光元件D1内部形成的内建电场,因而有助于避免发光元件内部的内建电场逐渐增强而阻碍发光,延缓发光元件D1的发光效率随使用时间的下降。由此,本发明实施例能够延缓发光元件的发光效率随使用时间的下降,有助于延长发光元件的发光寿命、抑制OLED显示装置随使用时间的画面质量劣化,延长OLED显示装置的使用年限。

[0073] 应当理解的是,图5所示的电路时序还可以用来表示图4所示的像素电路的电路时序,所涉及的原理和过程均是相同或相似的,在此不再赘述。还应理解的是,除了可以利用上一行的扫描线得到第二扫描信号之外,还可以利用例如上一行的上一行扫描线或者外部信号线得到相应的第二扫描信号,不同实现方式对于发光元件的显示发光的影响有所差别,因而可以根据实际应用需求进行设置。还应理解的是,图7所示出的发光元件D1的OLED

的内部器件结构可以适用于上述任意一种的像素电路,而且OLED的实现方式可以不仅限于此。

[0074] 需要说明的是,在上文的说明中,图3中和图4中的在第一晶体管M1第三晶体管M3和第四晶体管M4均为N型薄膜晶体管,第二晶体管M2为P型薄膜晶体管。然而在上述实现方式的基础上,也可以采用低电平作为有效电平、高电平作为无效电平,和/或将部分或全部的N型晶体管变更为P型晶体管的设置。例如,可以在本实施例的基础上进行如下变更:将图3和图4中的N型晶体管全部设置为P型晶体管,将N型晶体管全部设置为P型晶体管,并将相关信号的高电平与低电平相互交换,例如使第一扫描信号和第二扫描信号的有效电平均为低电平。容易理解的是,这样的变更会使得电路工作原理中的高电平变为低电平、低电平变为高电平,电位上拉变为电位下拉、电位下拉变为电位上拉,而电路工作原理的实质则保持不变。因此,变更后的电路结构、电路时序和电路工作原理可以比照上述实施例进行理解,在此不再赘述。

[0075] 基于同样的发明构思,本发明实施例还提供了一种阵列基板,该阵列基板可以包括上述任意一种的像素电路,并可以是上述任意一种所述及的阵列基板。基于所包括的像素电路所能取得的有益效果,该阵列基板可以取得相同或者相应的有益效果。在一种可能的实现方式中,若干个所述像素电路排成多行多列,所述阵列基板还包括分别与每一行像素电路相连的多行扫描线;其中,任一像素电路中的扫描单元与所在行的扫描线相连,以通过该扫描线连接所述第一扫描信号;除第一行以外的任一像素电路中的载流子释放单元与所在行的上一行的扫描线相连,以通过该扫描线连接所述第二扫描信号。

[0076] 基于同样的发明构思,本发明实施例还提供了一种显示装置,该显示装置包括上述任意一种的像素电路或者上述任意一种的阵列基板。本发明实施例中的显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。基于所包括的像素电路或阵列基板所能取得的有益效果,该显示装置可以取得相同或者相应的有益效果。

[0077] 图8是本发明一个实施例提供的像素电路的驱动方法的流程示意图,其中的像素电路种包括发光元件。参见图8,所述驱动方法包括:

[0078] 步骤101、根据所存储的驱动电压控制经过发光元件的电流的大小。

[0079] 步骤102、在第一扫描信号的有效时段内,更新所存储的驱动电压;

[0080] 步骤103、在第二扫描信号的有效时段内,向发光元件的第二极处提供反向偏置电压。

[0081] 其中,每个显示周期内第二扫描信号的有效时段被配置在第一扫描信号的有效时段之前;发光元件的第一极和第二极分别是正极和负极中的一个。

[0082] 应理解的是,上述任意一种像素电路的工作过程均可以视作上述驱动方法的一种实现方式示例,因此上述各步骤的具体过程示例可以参见上文,在此不再赘述。还应理解的是,上述步骤的标号并不暗示步骤之间的执行顺序,例如上述步骤101与步骤102之间可以不分先后,上述步骤101和步骤103之间可以不分先后,并可以不仅限于此。

[0083] 可以看出,本发明实施例能周期性地将发光元件置为反向偏置状态,使得积累在发光元件的两极上的载流子能够周期性地得到释放,避免发光元件内部的内建电场逐渐增强而阻碍发光。由此,本发明实施例能够延缓发光元件的发光效率随使用时间的下降,有助

于延长发光元件的发光寿命、抑制OLED显示装置随使用时间的画面质量劣化,延长OLED显示装置的使用年限。

[0084] 以上所述仅为本发明的较佳实施例,并不用以限制本发明,凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。

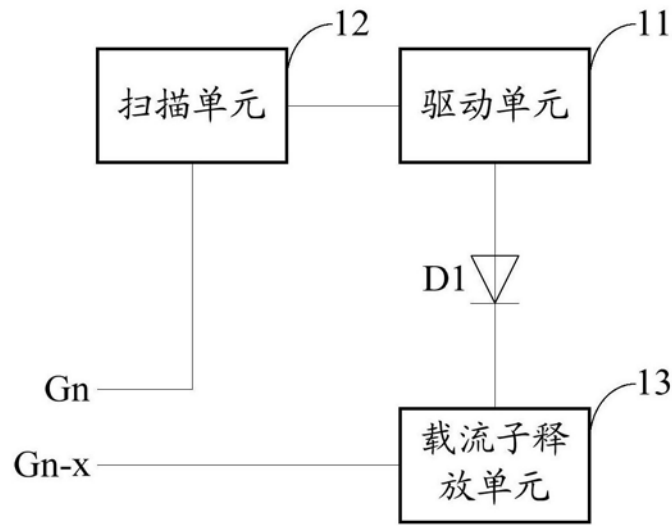


图1

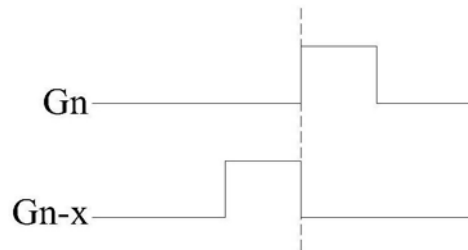


图2A

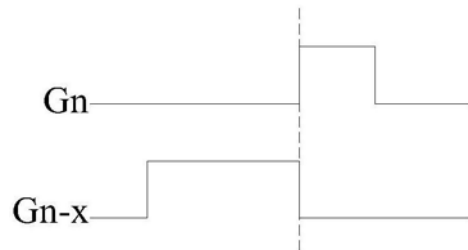


图2B

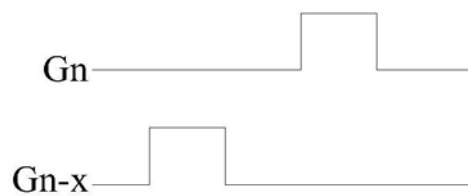


图2C

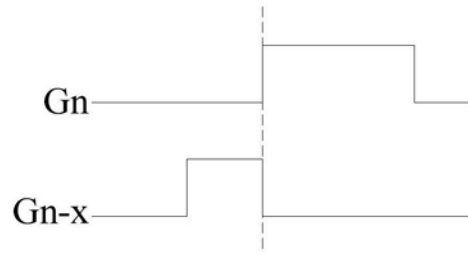


图2D

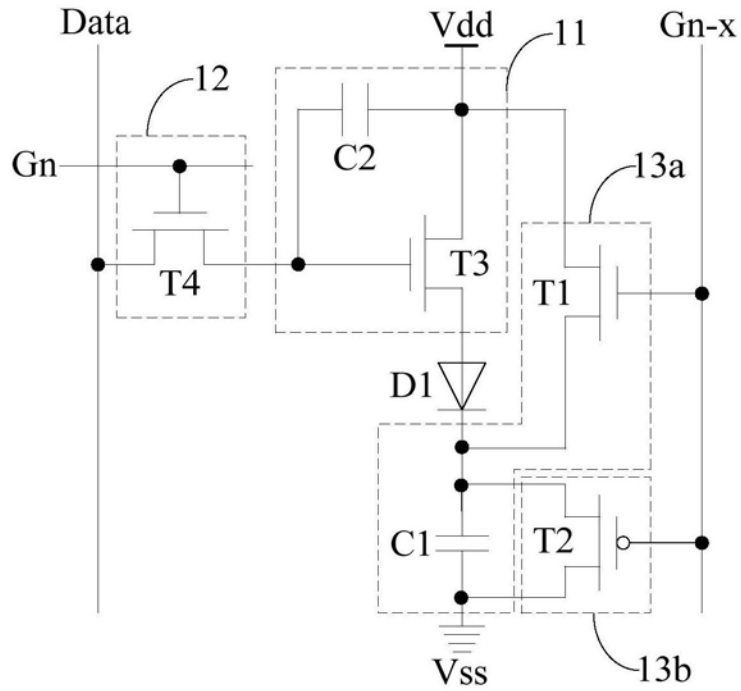


图3

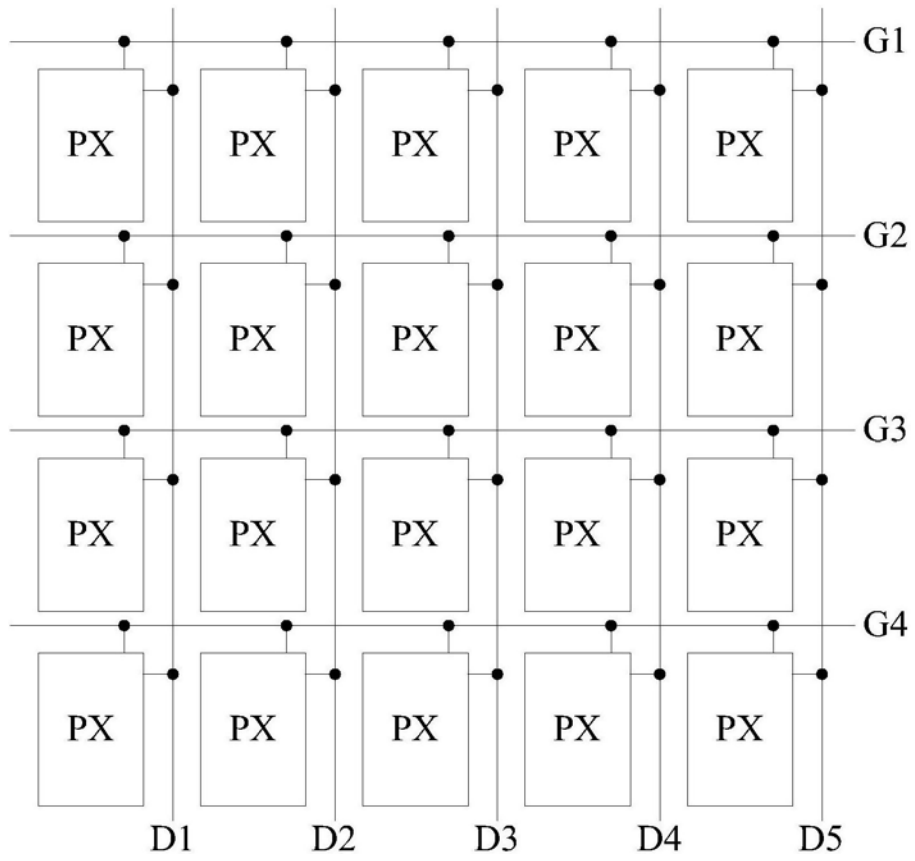


图6

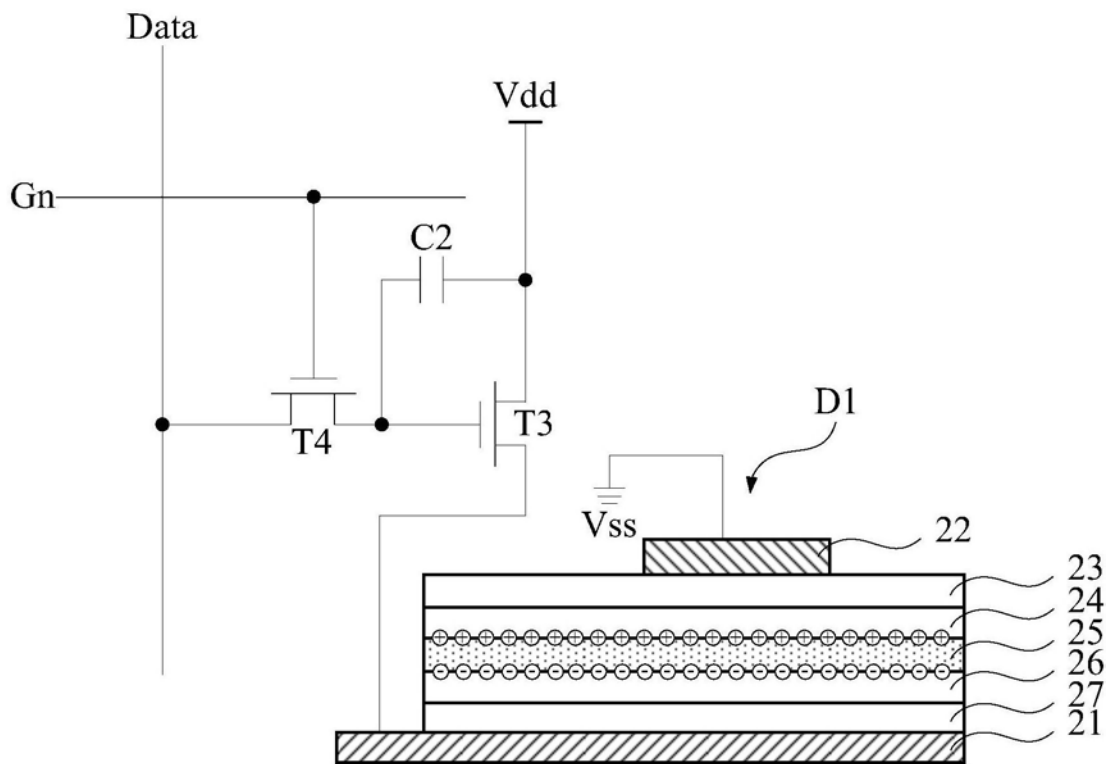


图7

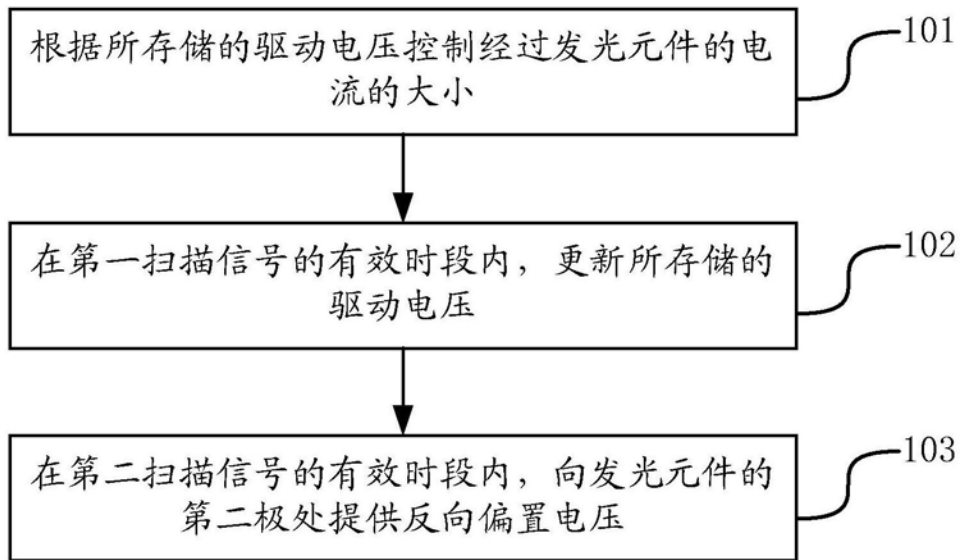


图8

专利名称(译)	像素电路及其驱动方法、阵列基板、显示装置		
公开(公告)号	CN107481671A	公开(公告)日	2017-12-15
申请号	CN201710912157.5	申请日	2017-09-29
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 合肥京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 合肥京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 合肥京东方光电科技有限公司		
[标]发明人	马俊才 储浩		
发明人	马俊才 储浩		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208 G09G3/3233 G09G2300/0852 G09G2300/0861 G09G2310/0262 G09G3/3258 G09G2310/0267 H01L51/5056 H01L51/5072 H01L51/5092 H01L51/5203		
其他公开文献	CN107481671B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素电路及其驱动方法、阵列基板、显示装置，属于显示领域。所述像素电路包括发光元件、驱动单元、扫描单元和载流子释放单元；其中，驱动单元连接发光元件的第一极，驱动单元用于存储驱动电压，并根据驱动电压控制经过发光元件的电流的大小；扫描单元连接驱动单元，扫描单元用于在第一扫描信号的有效时段内更新驱动单元所存储的驱动电压；载流子释放单元连接发光元件的第二极，载流子释放单元用于在第二扫描信号的有效时段内向发光元件的第二极处提供反向偏置电压，每个显示周期内第二扫描信号的有效时段被配置在第一扫描信号的有效时段之前。本发明可以延缓有机发光元件的发光效率随使用时间的下降，延长OLED显示装置的使用年限。

