



(12)发明专利申请

(10)申请公布号 CN 106409233 A

(43)申请公布日 2017. 02. 15

(21)申请号 201611067423.0

(22)申请日 2016.11.28

(71)申请人 上海天马有机发光显示技术有限公司

地址 201201 上海市浦东新区龙东大道
6111号1幢509

申请人 天马微电子股份有限公司

(72)发明人 熊志勇 夏婉婉 刘海民

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 刘松

(51)Int. Cl.

G09G 3/3266(2016.01)

G09G 3/3233(2016.01)

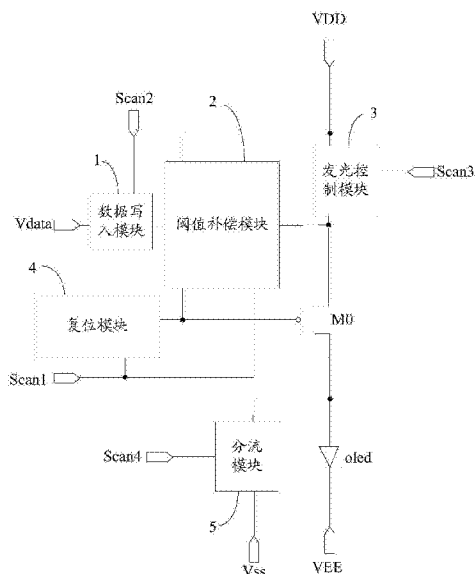
权利要求书2页 说明书8页 附图10页

(54)发明名称

一种像素电路、其驱动方法及有机发光显示面板

(57)摘要

本发明公开了一种像素电路、其驱动方法及有机发光显示面板,其中像素电路包括数据写入模块、阈值补偿模块、发光控制模块、复位模块、驱动晶体管、发光二极管和分流模块;由于阈值补偿模块可以对驱动晶体管进行阈值补偿,从而可以补偿驱动晶体管的阈值电压漂移,避免阈值电压对发光二极管的影响,进而提高显示画面亮度的均匀性。并且,由于还设置有与驱动晶体管的第二极相连的分流模块,这样当需要发光二极管为暗态时,就可以在第四扫描信号的控制下将驱动晶体管的漏电流分流至分流端,从而改善现有像素电路存在的暗态不暗的问题。



1. 一种像素电路,其特征在于,包括:数据写入模块、阈值补偿模块、发光控制模块、复位模块、驱动晶体管、发光二极管和分流模块;其中,

所述复位模块与所述驱动晶体管的栅极相连,用于在第一扫描信号的控制下对所述驱动晶体管的栅极进行复位;所述阈值补偿模块分别与所述驱动晶体管的栅极、所述驱动晶体管的第一极、所述数据写入模块以及第一电源电压端相连,用于在所述第一扫描信号的控制下对所述驱动晶体管进行阈值补偿;所述数据写入模块用于在第二扫描信号的控制下向所述像素电路提供数据信号;所述发光控制模块分别与所述驱动晶体管的第一极和所述第一电源电压端相连,用于在第三扫描信号的控制下使所述第一电源电压端与所述驱动晶体管的第一极处于导通状态;所述分流模块分别与所述驱动晶体管的第二极和分流端相连,用于在第四扫描信号的控制下将所述驱动晶体管的漏电流分流至所述分流端;所述发光二极管连接于第二电源电压端与所述驱动晶体管的第二极之间。

2. 如权利要求1所述的像素电路,其特征在于,所述阈值补偿模块包括第一晶体管、第一电容和第二电容;其中,

所述第一电容的第一端与所述驱动晶体管的栅极相连,所述第一电容的第二端分别与所述第二电容的第一端、所述第一晶体管的第一极以及所述数据写入模块相连;所述第二电容的第二端与所述第一电源电压端相连;所述第一晶体管的第二极与所述驱动晶体管的第一极相连,所述第一晶体管的栅极用于接收所述第一扫描信号。

3. 如权利要求1所述的像素电路,其特征在于,所述数据写入模块包括第二晶体管;其中,

所述第二晶体管的栅极用于接收所述第二扫描信号,所述第二晶体管的第一极用于接收所述数据信号,所述第二晶体管的第二极与所述阈值补偿模块相连。

4. 如权利要求1所述的像素电路,其特征在于,所述复位模块包括第三晶体管;其中,

所述第三晶体管的栅极用于接收所述第一扫描信号,所述第三晶体管的第一极用于接收参考信号,所述第三晶体管的第二极与所述驱动晶体管的栅极相连。

5. 如权利要求1所述的像素电路,其特征在于,所述发光控制模块包括第四晶体管;其中,

所述第四晶体管的栅极用于接收所述第三扫描信号,所述第四晶体管的第一极与所述第一电源电压端相连,所述第四晶体管的第二极与所述驱动晶体管的第一极相连。

6. 如权利要求1所述的像素电路,其特征在于,所述分流端与所述第二电源电压端为同一端。

7. 如权利要求1-6任一项所述的像素电路,其特征在于,所述分流模块包括第五晶体管;其中,

所述第五晶体管的栅极用于接收所述第四扫描信号,所述第五晶体管的第一极与所述驱动晶体管的第二极相连,所述第五晶体管的第二极与所述分流端相连。

8. 如权利要求7所述的像素电路,其特征在于,所述第一扫描信号与所述第四扫描信号为同一信号。

9. 如权利要求1-6任一项所述的像素电路,其特征在于,还包括连接于所述驱动晶体管的第二极与所述发光二极管的阳极之间的截流模块,所述截流模块用于在第五扫描信号的控制下使所述驱动晶体管的第二极与所述发光二极管处于开路状态。

10. 如权利要求9所述的像素电路,其特征在于,所述截流模块包括第六晶体管;其中,所述第六晶体管的栅极用于接收所述第五扫描信号,所述第六晶体管的第一极与所述驱动晶体管的第二极相连,所述第六晶体管的第二极与所述发光二极管的阳极相连。

11. 一种有机发光显示面板,其特征在于,包括如权利要求1-10任一项所述的像素电路。

12. 一种如权利要求1-10任一项所述的像素电路的驱动方法,其特征在于,包括:

在第一时间段,所述复位模块在第一扫描信号的控制下对所述驱动晶体管的栅极进行复位;所述发光控制模块在第三扫描信号的控制下使所述第一电源电压端与所述驱动晶体管的第一极处于导通状态;所述分流模块在第四扫描信号的控制下将所述驱动晶体管的漏电流分流至所述分流端;

在第二时间段,所述复位模块在第一扫描信号的控制下对所述驱动晶体管的栅极进行复位;所述阈值补偿模块在所述第一扫描信号的控制下对所述驱动晶体管进行阈值补偿;所述分流模块在第四扫描信号的控制下将所述驱动晶体管的漏电流分流至所述分流端;

在第三时间段,所述数据写入模块在第二扫描信号的控制下向所述像素电路提供数据信号;

在第四时间段,所述发光控制模块在第三扫描信号的控制下使所述第一电源电压端与所述驱动晶体管的第一极处于导通状态;所述发光二极管发光。

13. 如权利要求12所述的驱动方法,其特征在于,当所述像素电路中包括截流模块时,所述驱动方法还包括:

在第一时间段和在第二时间段,所述截流模块在第五扫描信号的控制下使所述驱动晶体管的第二极与所述发光二极管处于开路状态。

一种像素电路、其驱动方法及有机发光显示面板

技术领域

[0001] 本发明涉及显示技术领域,尤指一种像素电路、其驱动方法及有机发光显示面板。

背景技术

[0002] 有机发光显示器(Organic Light Emitting Diode,OLED)是当今平板显示器研究领域的热点之一,与液晶显示器相比,OLED具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点,目前,在手机、PDA、数码相机等显示领域OLED已经开始取代传统的LCD显示屏。其中,像素电路设计是OLED显示器核心技术内容,具有重要的研究意义。

[0003] 与LCD利用稳定的电压控制亮度不同,OLED属于电流驱动,需要稳定的电流来控制发光。由于工艺制程和器件老化等原因,会使像素电路的驱动晶体管的阈值电压 V_{th} 存在不均匀性,这样就导致了流过每个像素点OLED的电流发生变化使得显示亮度不均,从而影响整个图像的显示效果。

[0004] 例如传统的2T1C的像素电路中,如图1所示,该电路由1个驱动晶体管T2,一个开关晶体管T1和一个存储电容Cs组成,当扫描线Scan选择某一行时,扫描线Scan输入低电平信号,P型的开关晶体管T1导通,数据线Data的电压写入存储电容Cs;当该行扫描结束后,扫描线Scan输入的信号变为高电平,P型的开关晶体管T1关断,存储电容Cs存储的栅极电压使驱动晶体管T2产生电流来驱动OLED,保证OLED在一帧内持续发光。其中,驱动晶体管T2的饱和电流公式为 $I_{OLED}=K(V_{SG}-V_{th})^2$,正如前述,由于工艺制程和器件老化等原因,驱动晶体管T2的阈值电压 V_{th} 会漂移,这样就导致了流过每个OLED的电流因驱动晶体管的阈值电压 V_{th} 的变化而变化,从而导致图像亮度不均匀。

[0005] 为了补偿驱动晶体管的阈值电压漂移,现有的像素电路一般是在传统的像素电路中增加了一些开关晶体管,在像素电路控制OLED进行显示之前先进行阈值电压的补偿。但是现有的像素电路在进行阈值电压补偿时会使驱动晶体管有漏电流流向OLED,从而带来暗态不暗的问题,极大地影响了显示品质。

发明内容

[0006] 有鉴于此,本发明实施例提供了一种像素电路、其驱动方法及有机发光显示面板,用于在提高显示画面亮度的均匀性的基础上改善暗态不暗的问题。

[0007] 本发明实施例提供了一种像素电路,包括:数据写入模块、阈值补偿模块、发光控制模块、复位模块、驱动晶体管、发光二极管和分流模块;其中,

[0008] 所述复位模块与所述驱动晶体管的栅极相连,用于在第一扫描信号的控制下对所述驱动晶体管的栅极进行复位;所述阈值补偿模块分别与所述驱动晶体管的栅极、所述驱动晶体管的第一极、所述数据写入模块以及第一电源电压端相连,用于在所述第一扫描信号的控制下对所述驱动晶体管进行阈值补偿;所述数据写入模块用于在第二扫描信号的控制下向所述像素电路提供数据信号;所述发光控制模块分别与所述驱动晶体管的第一极和所述第一电源电压端相连,用于在第三扫描信号的控制下使所述第一电源电压端与所述驱

动晶体管的第一极处于导通状态；所述分流模块分别与所述驱动晶体管的第二极和分流端相连，用于在第四扫描信号的控制下将所述驱动晶体管的漏电流分流至所述分流端；所述发光二极管连接于第二电源电压端与所述驱动晶体管的第二极之间。

[0009] 相应地，本发明实施例还提供了一种有机发光显示面板，包括本发明实施例提供的上述任一种像素电路。

[0010] 相应地，本发明实施例还提供了一种上述任一种像素电路的驱动方法，包括：

[0011] 在第一时间段，所述复位模块在第一扫描信号的控制下对所述驱动晶体管的栅极进行复位；所述分流模块在第四扫描信号的控制下将所述驱动晶体管的漏电流分流至所述分流端；

[0012] 在第二时间段，所述复位模块在第一扫描信号的控制下对所述驱动晶体管的栅极进行复位；所述发光控制模块在第三扫描信号的控制下使所述第一电源电压端与所述驱动晶体管的第一极处于导通状态；所述阈值补偿模块在所述第一扫描信号的控制下对所述驱动晶体管进行阈值补偿；所述分流模块在第四扫描信号的控制下将所述驱动晶体管的漏电流分流至所述分流端；

[0013] 在第三时间段，所述数据写入模块在第二扫描信号的控制下向所述像素电路提供数据信号；

[0014] 在第四时间段，所述发光控制模块在第三扫描信号的控制下使所述第一电源电压端与所述驱动晶体管的第一极处于导通状态；所述发光二极管发光。

[0015] 本发明有益效果如下：

[0016] 本发明实施例提供的上述像素电路、其驱动方法及有机发光显示面板，像素电路中包括数据写入模块、阈值补偿模块、发光控制模块、复位模块、驱动晶体管、发光二极管和分流模块；由于阈值补偿模块可以对驱动晶体管进行阈值补偿，从而可以补偿驱动晶体管的阈值电压漂移，避免阈值电压对发光二极管的影响，进而提高显示画面亮度的均匀性。并且，由于还设置有与驱动晶体管的第二极相连的分流模块，这样当需要发光二极管为暗态时，就可以在第四扫描信号的控制下将驱动晶体管的漏电流分流至分流端，从而改善现有像素电路存在的暗态不暗的问题。

附图说明

[0017] 图1为现有的像素电路的结构示意图；

[0018] 图2为本发明实施例提供的一种像素电路的结构示意图；

[0019] 图3为本发明实施例提供的又一种像素电路的结构示意图；

[0020] 图4为本发明实施例提供的又一种像素电路的结构示意图；

[0021] 图5为本发明实施例提供的又一种像素电路的结构示意图；

[0022] 图6为本发明实施例提供的又一种像素电路的结构示意图；

[0023] 图7为本发明实施例提供的又一种像素电路的结构示意图；

[0024] 图8为图4所示像素电路对应的电路时序示意图；

[0025] 图9为图6所示像素电路对应的电路时序示意图；

[0026] 图10为本发明实施例提供的像素电路的驱动方法的流程图。

具体实施方式

[0027] 下面结合附图,对本发明实施例提供的像素电路、其驱动方法及有机发光显示面板的具体实施方式进行详细地说明。

[0028] 本发明实施例提供一种像素电路,如图2所示,包括:数据写入模块1、阈值补偿模块2、发光控制模块3、复位模块4、驱动晶体管M0、发光二极管oIed和分流模块5;其中,

[0029] 复位模块4与驱动晶体管M0的栅极相连,用于在第一扫描信号Scan1的控制下对驱动晶体管M0的栅极进行复位;

[0030] 阈值补偿模块2分别与驱动晶体管M0的栅极、驱动晶体管M0的第一极、数据写入模块1以及第一电源电压端VDD相连,用于在第一扫描信号Scan1的控制下对驱动晶体管M0进行阈值补偿;

[0031] 数据写入模块1用于在第二扫描信号Scan2的控制下向像素电路提供数据信号Vdata;

[0032] 发光控制模块3分别与驱动晶体管M0的第一极和第一电源电压端VDD相连,用于在第三扫描信号Scan3的控制下使第一电源电压端VDD与驱动晶体管M0的第一极处于导通状态;

[0033] 分流模块5分别与驱动晶体管M0的第二极和分流端Vss相连,用于在第四扫描信号Scan4的控制下将驱动晶体管M0的漏电流分流至分流端Vss;

[0034] 发光二极管oIed连接于第二电源电压端VEE与驱动晶体管M0的第二极之间。

[0035] 本发明实施例提供的上述像素电路,包括数据写入模块、阈值补偿模块、发光控制模块、复位模块、驱动晶体管、发光二极管和分流模块;由于阈值补偿模块可以对驱动晶体管进行阈值补偿,从而可以补偿驱动晶体管的阈值电压漂移,避免阈值电压对发光二极管的影响,进而提高显示画面亮度的均匀性。并且,由于还设置有与驱动晶体管的第二极相连的分流模块,这样当需要发光二极管为暗态时,就可以在第四扫描信号的控制下将驱动晶体管的漏电流分流至分流端,从而改善现有像素电路存在的暗态不暗的问题。

[0036] 在具体实施时,在本发明实施例提供的上述像素电路中,分流端需要满足在驱动晶体管导通时,分流端的电位小于驱动晶体管的第二极的电位,这样才能将驱动晶体管的漏电流分流至分流端。

[0037] 可选的,在本发明实施例提供的上述像素电路中,如图3所示,分流端Vss与第二电源电压端VEE为同一端,将驱动晶体管M0的漏电流通过第二电源电压端VEE端进行分流,从而可以减少电路布线。

[0038] 需要说明的是,本发明实施例提供的像素电路是以驱动晶体管为P型晶体管为例进行说明的,对于驱动晶体管为N型晶体管原理相同,但是当驱动晶体管为N型晶体管时,需要将发光二极管的阳极接第一电源电压端,但是不限于此。当驱动晶体管为P型晶体管时,由于P型晶体管的阈值电压 V_{th} 为负值,为了保证驱动晶体管M0能正常工作,第一电源电压端的电压一般高于第二电源电压端的电压,且驱动晶体管的第一极为源极,驱动晶体管的第二极为漏极。

[0039] 下面结合具体实施例,对本发明进行详细说明。需要说明的是,本实施例是为了更好的解释本发明,但不限制本发明。

[0040] 可选的,在本发明实施例提供的上述像素电路中,如图4所示,阈值补偿模块2包括第一晶体管M1、第一电容C1和第二电容C2;其中,

[0041] 第一电容C1的第一端与驱动晶体管M0的栅极相连,第一电容C1的第二端分别与第二电容C2的第一端、第一晶体管M1的第一极以及数据写入模块1相连;第二电容C2的第二端与第一电源电压端VDD相连;第一晶体管M1的第二极与驱动晶体管M0的第一极相连,第一晶体管M1的栅极用于接收第一扫描信号Scan1。

[0042] 以上仅是举例说明像素电路中阈值补偿模块的具体结构,在具体实施时,阈值补偿模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不做限定。

[0043] 可选的,在本发明实施例提供的上述像素电路中,如图4所示,数据写入模块1包括第二晶体管M2;其中,

[0044] 第二晶体管M2的栅极用于接收第二扫描信号Scan2,第二晶体管M2的第一极用于接收数据信号Vdata,第二晶体管M2的第二极与阈值补偿模块2相连。

[0045] 以上仅是举例说明像素电路中数据写入模块的具体结构,在具体实施时,数据写入模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不做限定。

[0046] 可选的,在本发明实施例提供的上述像素电路中,如图4所示,复位模块4包括第三晶体管M3;其中,

[0047] 第三晶体管M3的栅极用于接收第一扫描信号Scan1,第三晶体管M3的第一极用于接收参考信号Vref,第三晶体管M3的第二极与驱动晶体管M0的栅极相连。

[0048] 在具体实施时,在本发明实施例提供的上述像素电路中,参考信号Vref的电位需要满足能够使驱动晶体管导通。

[0049] 以上仅是举例说明像素电路中复位模块的具体结构,在具体实施时,复位模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不做限定。

[0050] 可选的,在本发明实施例提供的上述像素电路中,如图4所示,发光控制模块3包括第四晶体管M4;其中,

[0051] 第四晶体管M4的栅极用于接收第三扫描信号Scan3,第四晶体管M4的第一极与第一电源电压端VDD相连,第四晶体管M4的第二极与驱动晶体管M0的第一极相连。

[0052] 以上仅是举例说明像素电路中发光控制模块的具体结构,在具体实施时,发光控制模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不做限定。

[0053] 可选的,在本发明实施例提供的上述像素电路中,如图4所示,分流模块5包括第五晶体管M5;其中,

[0054] 第五晶体管M5的栅极用于接收第四扫描信号Scan4,第五晶体管M5的第一极与驱动晶体管M0的第二极相连,第五晶体管M5的第二极与分流端VSS(图4中是以分流端VSS与第二电源电压端VEE为同一端为例)相连。

[0055] 以上仅是举例说明像素电路中分流模块的具体结构,在具体实施时,分流模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结

构,在此不做限定。

[0056] 进一步地,在本发明实施例提供的上述像素电路中,如图5所示,第一扫描信号Scan1与第四扫描信号Scan4为同一信号。由于第一扫描信号Scan1与第四扫描信号Scan4为同一信号,这样可以减少一条用于提供第一扫描信号Scan1或第四扫描信号Scan4的走线。

[0057] 进一步地,在本发明实施例提供的上述像素电路中,如图6和图7所示,还包括连接于驱动晶体管M0的第二极与发光二极管oIed的阳极之间的截流模块6,截流模块6用于在第五扫描信号Scan5的控制下使驱动晶体管M0的第二极与发光二极管oIed处于开路状态,这样当需要发光二极管oIed为暗态时,截流模块6使驱动晶体管M0与发光二极管oIed处于开路状态,从而将驱动晶体管M0的漏电流全部从分流模块分流。

[0058] 可选的,在本发明实施例提供的上述像素电路中,如图6和图7所示,截流模块6包括第六晶体管M6;其中,

[0059] 第六晶体管M6的栅极用于接收第五扫描信号Scan5,第六晶体管M6的第一极与驱动晶体管M0的第二极相连,第六晶体管M6的第二极与发光二极管oIed的阳极相连。

[0060] 以上仅是举例说明像素电路中截流模块的具体结构,在具体实施时,截流模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不做限定。

[0061] 在具体实施时,为了简化像素电路的制作工艺流程,在本发明实施例提供的上述像素电路中,第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管和第六晶体管可以均为P型晶体管,也可以均为N型晶体管,在此不作限定。

[0062] 当然在具体时,在本发明实施例提供的上述像素电路中,第五扫描信号和第四扫描信号也可以为同一信号,这样可以简化电路布线,但是需要第五晶体管和第六晶体管中一个为P型晶体管,另一个为N型晶体管。

[0063] 需要说明的是,本发明上述实施例中提到的晶体管可以是薄膜晶体管(TFT, Thin Film Transistor),也可以是金属氧化物半导体场效应管(MOS, Metal Oxide Semiconductor),在此不作限定。在具体实施中,这些晶体管的第一极可以为源极,第二极为漏极,当然也可以是第一极为漏极,第二极为源极。

[0064] 下面分别以图4和图6所示的像素电路为例对本发明实施例提供的像素电路的工作过程作以描述。为了便于描述,将第一电容C1、第二电容C2和第二开关晶体管M2的连接处记为第一节点A,驱动晶体管M0的栅极记为第二节点B,驱动晶体管M0的第一极记为第三节点C,且下述描述中以1表示高电平信号,0表示低电平信号。

[0065] 以图4所示的像素电路的结构为例对其工作过程作以描述,其中在图4所示的像素电路中,所有晶体管均为P型晶体管,各P型晶体管在高电平信号作用下截止,在低电平信号作用下导通;对应的输入时序图如图8所示。具体地,选取如图8所示的输入时序图中的T1、T2、T3和T4四个时间段。

[0066] 在第一时间段T1, Scan1=0, Scan2=1, Scan3=0, Scan4=0。

[0067] 第二晶体管M2处于截止状态,第一晶体管M1、第三晶体管M3、第四晶体管M4和第五晶体管M5处于导通状态。参考信号Vref通过导通的第三晶体管M3传输到第二节点B,第二节点B的电位为Vref,驱动晶体管M0导通;第一电源电压端VDD的电压Vdd依次通过导通的第四晶体管M4和第一晶体管M1传输至第一节点A,第三节点C和第一节点A的电位均为Vdd;同时

驱动晶体管M0的漏电流通过导通的第五晶体管M5分流至第二电源电压端VEE,发光二极管oIed处于暗态。

[0068] 在第二时间段T2,Scan1=0,Scan2=1,Scan3=1,Scan4=0。

[0069] 第二晶体管M2和第四晶体管M4处于截止状态,第一晶体管M1、第三晶体管M3和第五晶体管M5处于导通状态。第二节点B与第三节点C之间的电位差逐渐接近驱动晶体管M0的阈值电压 V_{th} ,当第二节点B与第三节点C之间的电位差等于阈值电压 V_{th} 时,驱动晶体管M0截止。此时,第二节点B的电位仍为Vref,第三节点C和第一节点A的电位由Vdd变为Vref- V_{th} ,实现了阈值电压的补偿。并且在驱动晶体管M0导通时,驱动晶体管M0的漏电流通过导通的第五晶体管M5分流至第二电源电压端,因此,此阶段中发光二极管oIed始终处于暗态。

[0070] 在第三时间段T3,Scan1=1,Scan2=0,Scan3=1,Scan4=1。

[0071] 第一晶体管M1、第三晶体管M3、第四晶体管M4和第五晶体管M5处于截止状态,第二晶体管M2处于导通状态。数据信号Vdata通过导通的第二晶体管M2提供给第一节点A,使第一节点A的电位变为Vdata,由于第一电容C1为浮接状态,根据电容电量守恒原理,第二节点B的电位变为Vdata+ V_{th} ,从而实现数据写入。

[0072] 在第四时间段T4,Scan1=1,Scan2=1,Scan3=0,Scan4=1。

[0073] 第一晶体管M1、第二晶体管M2、第三晶体管M3和第五晶体管M5处于截止状态,第四晶体管M4处于导通状态。第一电源电压端VDD的电压Vdd通过导通的第四晶体管M4传输至第三节点C,第三节点C为Vdd,由于第一电容C1和第二电容C2的作用,第二节点B的电位保持为Vdata+ V_{th} ,驱动晶体管M0工作处于饱和状态,根据饱和状态电流特性可知,流过驱动晶体管M0且用于驱动发光二极管oIed发光的工作电流 I_{oIed} 满足公式: $I_{oIed} = K (V_{gs} - V_{th})^2 = K [(Vdata + V_{th}) - Vdd - V_{th}]^2 = K (Vdata - Vdd)^2$,其中K为结构参数,相同结构中此数值相对稳定,可以算作常量。

[0074] 可以看出流过发光二极管的工作电流已经不受驱动晶体管的阈值电压影响,仅与数据信号和第一电源电压端有关,彻底解决了驱动晶体管由于工艺制程以及长时间操作造成的阈值电压漂移对发光二极管的工作电流 I_{oIed} 的影响,改善面板显示不均匀性。

[0075] 并且,由于在第一时间段和第二时间段中,第五晶体管处于导通状态,导通的第五晶体管使驱动晶体管的漏电极分流制第二电源电压端,从而可以改善发光二极管暗态不暗的问题。

[0076] 以图6所示的像素电路的结构为例对其工作过程作以描述,对应的输入时序图如图9所示。具体地,选取如图9所示的输入时序图中的T1、T2、T3和T4四个时间段。

[0077] 在第一时间段T1,Scan1=0,Scan2=1,Scan3=0,Scan4=0,Scan5=1。

[0078] 第二晶体管M2和第六晶体管M6处于截止状态,第一晶体管M1、第三晶体管M3、第四晶体管M4和第五晶体管M5处于导通状态。参考信号Vref通过导通的第三晶体管M3传输到第二节点B,第二节点B的电位为Vref,驱动晶体管M0导通;第一电源电压端VDD的电压Vdd依次通过导通的第四晶体管M4和第一晶体管M1传输至第一节点A,第三节点C和第一节点A的电位均为Vdd;同时由于第六晶体管M6使驱动晶体管M0与发光二极管oIed断开,驱动晶体管M0的漏电流全部通过导通的第五晶体管M5分流至第二电源电压端VEE,发光二极管oIed完全处于暗态。

[0079] 在第二时间段T2,Scan1=0,Scan2=1,Scan3=1,Scan4=0,Scan5=1。

[0080] 第二晶体管M2、第四晶体管M4和第六晶体管M6处于截止状态,第一晶体管M1、第三晶体管M3和第五晶体管M5处于导通状态。第二节点B与第三节点C之间的电位差逐渐接近驱动晶体管M0的阈值电压 V_{th} ,当第二节点B与第三节点C之间的电位差等于阈值电压 V_{th} 时,驱动晶体管M0截止。此时,第二节点B的电位仍为 V_{ref} ,第三节点C和第一节点A的电位由 V_{dd} 变为 $V_{ref}-V_{th}$,实现了阈值电压的补偿。并且在驱动晶体管M0导通时,由于第六晶体管M6使驱动晶体管M0与发光二极管oIed断开,驱动晶体管M0的漏电流全部通过导通的第五晶体管M5分流至第二电源电压端VEE,因此,此阶段中发光二极管oIed始终处于暗态。

[0081] 在第三时间段T3,Scan1=1,Scan2=0,Scan3=1,Scan4=1,Scan5=0。

[0082] 第一晶体管M1、第三晶体管M3、第四晶体管M4和第五晶体管M5处于截止状态,第二晶体管M2和第六晶体管M6处于导通状态。数据信号Vdata通过导通的第二晶体管M2提供给第一节点A,使第一节点A的电位变为Vdata,由于第一电容C1为浮接状态,根据电容电量守恒原理,第二节点B的电位变为 $V_{data}+V_{th}$,从而实现数据写入。

[0083] 在第四时间段T4,Scan1=1,Scan2=1,Scan3=0,Scan4=1,Scan5=0。

[0084] 第一晶体管M1、第二晶体管M2、第三晶体管M3和第五晶体管M5处于截止状态,第四晶体管M4和第六晶体管M6处于导通状态。第一电源电压端VDD的电压 V_{dd} 通过导通的第四晶体管M4传输至第三节点C,第三节点C为 V_{dd} ,由于第一电容C1和第二电容C2的作用,第二节点B的电位保持为 $V_{data}+V_{th}$,驱动晶体管M0工作处于饱和状态,根据饱和状态电流特性可知,流过驱动晶体管M0且用于驱动发光二极管oIed发光的工作电流 I_{oIed} 满足公式: $I_{oIed}=K(V_{gs}-V_{th})^2=K[(V_{data}+V_{th})-V_{dd}-V_{th}]^2=K(V_{data}-V_{dd})^2$,其中K为结构参数,相同结构中此数值相对稳定,可以算作常量。

[0085] 可以看出流过发光二极管的工作电流已经不受驱动晶体管的阈值电压影响,仅与数据信号和第一电源电压端有关,彻底解决了驱动晶体管由于工艺制程以及长时间操作造成的阈值电压漂移对发光二极管的工作电流 I_{oIed} 的影响,改善面板显示不均匀性。

[0086] 并且,由于在第一时间段和第二时间段中,第六晶体管M6使驱动晶体管M0与发光二极管oIed断开,第五晶体管处于导通状态,导通的第五晶体管使驱动晶体管的漏电极分流至第二电源电压端,从而解决了发光二极管暗态不暗的问题。

[0087] 基于同一发明构思,本发明实施例还提供了一种上述像素电路的驱动方法,如图10所示,包括:

[0088] S101、在第一时间段,复位模块在第一扫描信号的控制下对驱动晶体管的栅极进行复位;发光控制模块在第三扫描信号的控制下使第一电源电压端与驱动晶体管的第一极处于导通状态;分流模块在第四扫描信号的控制下将驱动晶体管的漏电流分流至分流端;

[0089] S102、在第二时间段,复位模块在第一扫描信号的控制下对驱动晶体管的栅极进行复位;阈值补偿模块在第一扫描信号的控制下对驱动晶体管进行阈值补偿;分流模块在第四扫描信号的控制下将驱动晶体管的漏电流分流至分流端;

[0090] S103、在第三时间段,数据写入模块在第二扫描信号的控制下向像素电路提供数据信号;

[0091] S104、在第四时间段,发光控制模块在第三扫描信号的控制下使第一电源电压端与驱动晶体管的第一极处于导通状态;发光二极管发光。

[0092] 本发明实施例提供的上述像素电路,由于阈值补偿模块可以对驱动晶体管进行阈

值补偿,从而可以补偿驱动晶体管的阈值电压漂移,避免阈值电压对发光二极管的影响,进而提高显示画面亮度的均匀性。并且,由于在第一时间段和第二时间段,分流模块在第四扫描信号的控制下将驱动晶体管的漏电流分流至分流端,从而改善现有像素电路存在的暗态不暗的问题。

[0093] 进一步地,当像素电路中包括截流模块时,在本发明实施例提供的上述驱动方法中,还包括:

[0094] 在第一时间段和在第二时间段,截流模块在第五扫描信号的控制下使驱动晶体管的第二极与发光二极管处于开路状态。这样可以彻底解决现有像素电路存在的暗态不暗的问题。

[0095] 基于同一发明构思,本发明实施例还提供了一种有机发光显示面板,包括本发明实施例提供的上述像素电路,该有机发光显示面板可以是电脑、手机、电视、笔记本、一体机等的显示面板,对于显示面板的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0096] 本发明实施例提供的上述像素电路、其驱动方法及有机发光显示面板,其中像素电路包括数据写入模块、阈值补偿模块、发光控制模块、复位模块、驱动晶体管、发光二极管和分流模块;由于阈值补偿模块可以对驱动晶体管进行阈值补偿,从而可以补偿驱动晶体管的阈值电压漂移,避免阈值电压对发光二极管的影响,进而提高显示画面亮度的均匀性。并且,由于还设置有与驱动晶体管的第二极相连的分流模块,这样当需要发光二极管为暗态时,就可以在第四扫描信号的控制下将驱动晶体管的漏电流分流至分流端,从而改善现有像素电路存在的暗态不暗的问题。

[0097] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

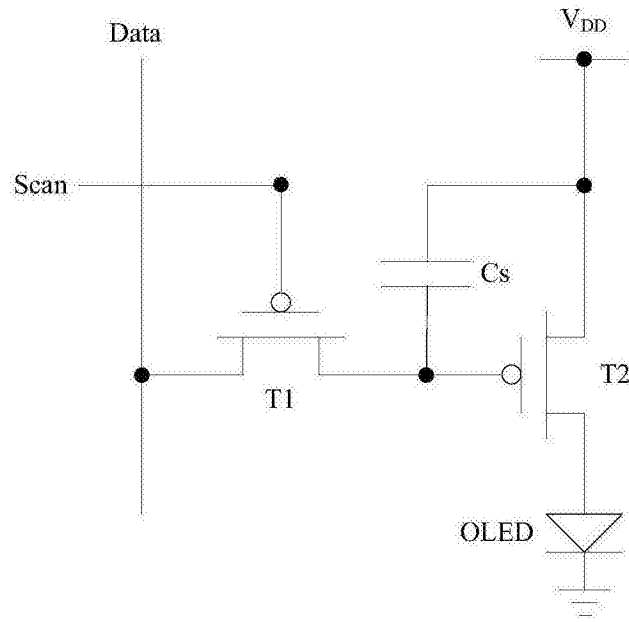


图1

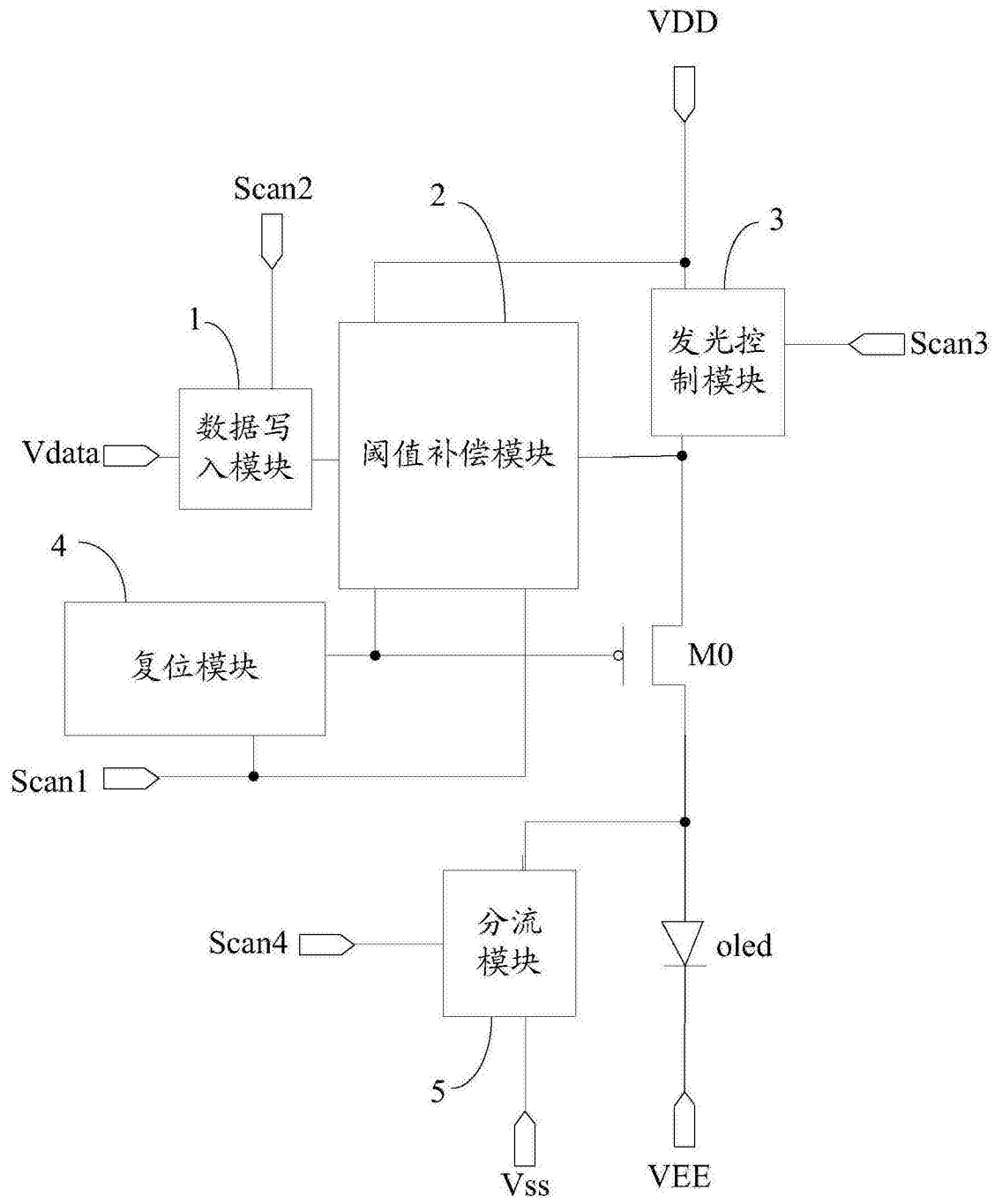


图2

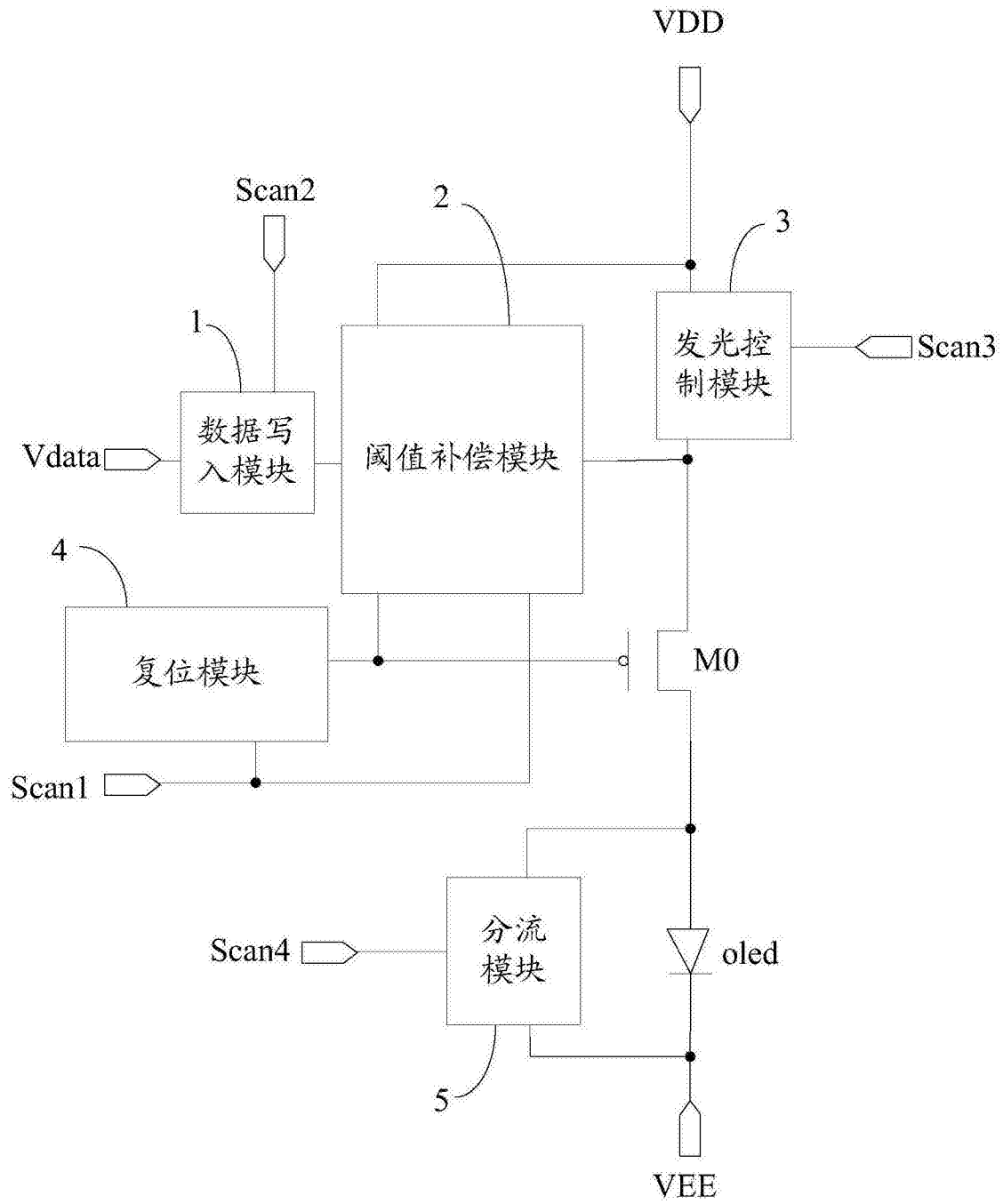


图3

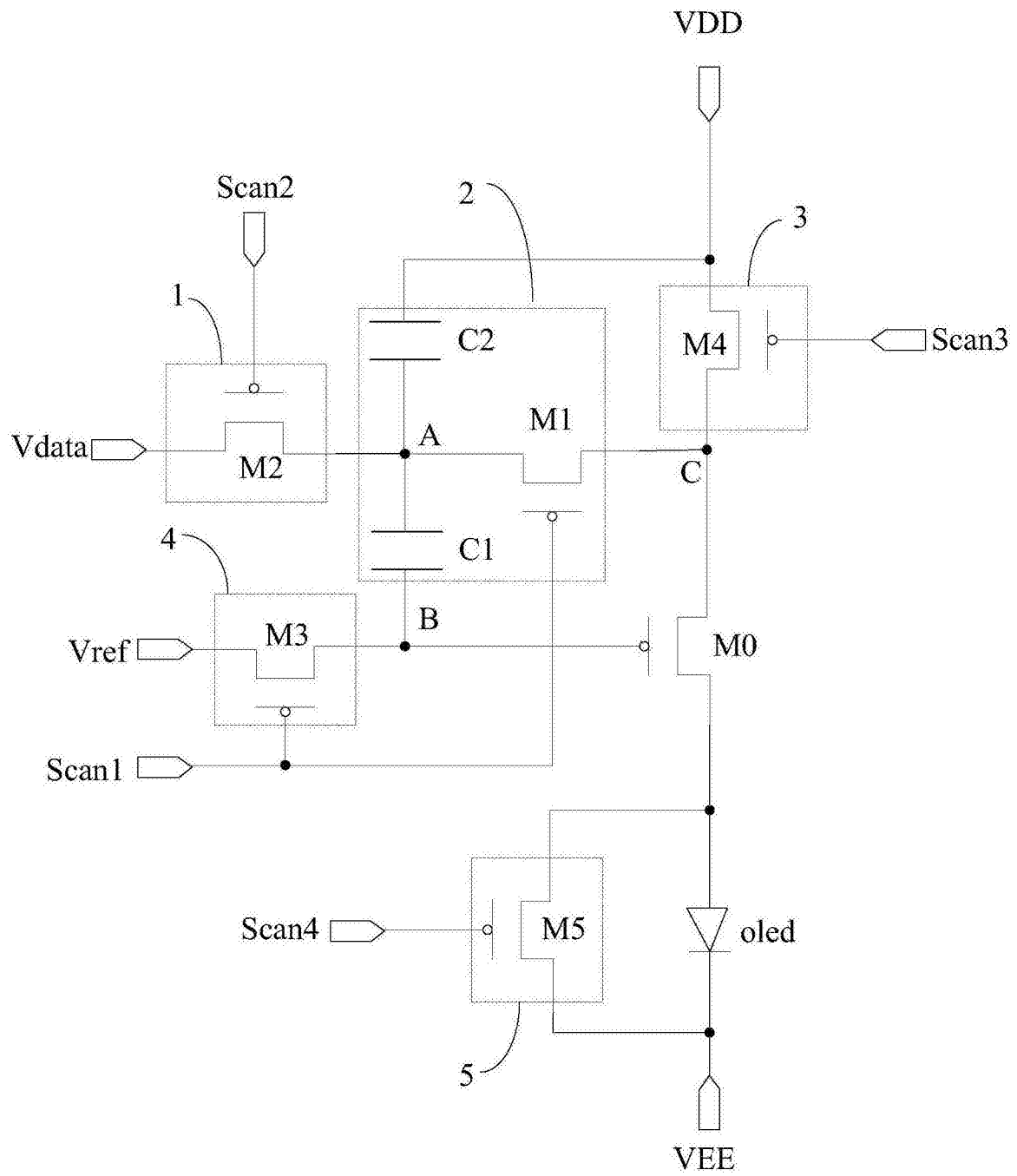


图4

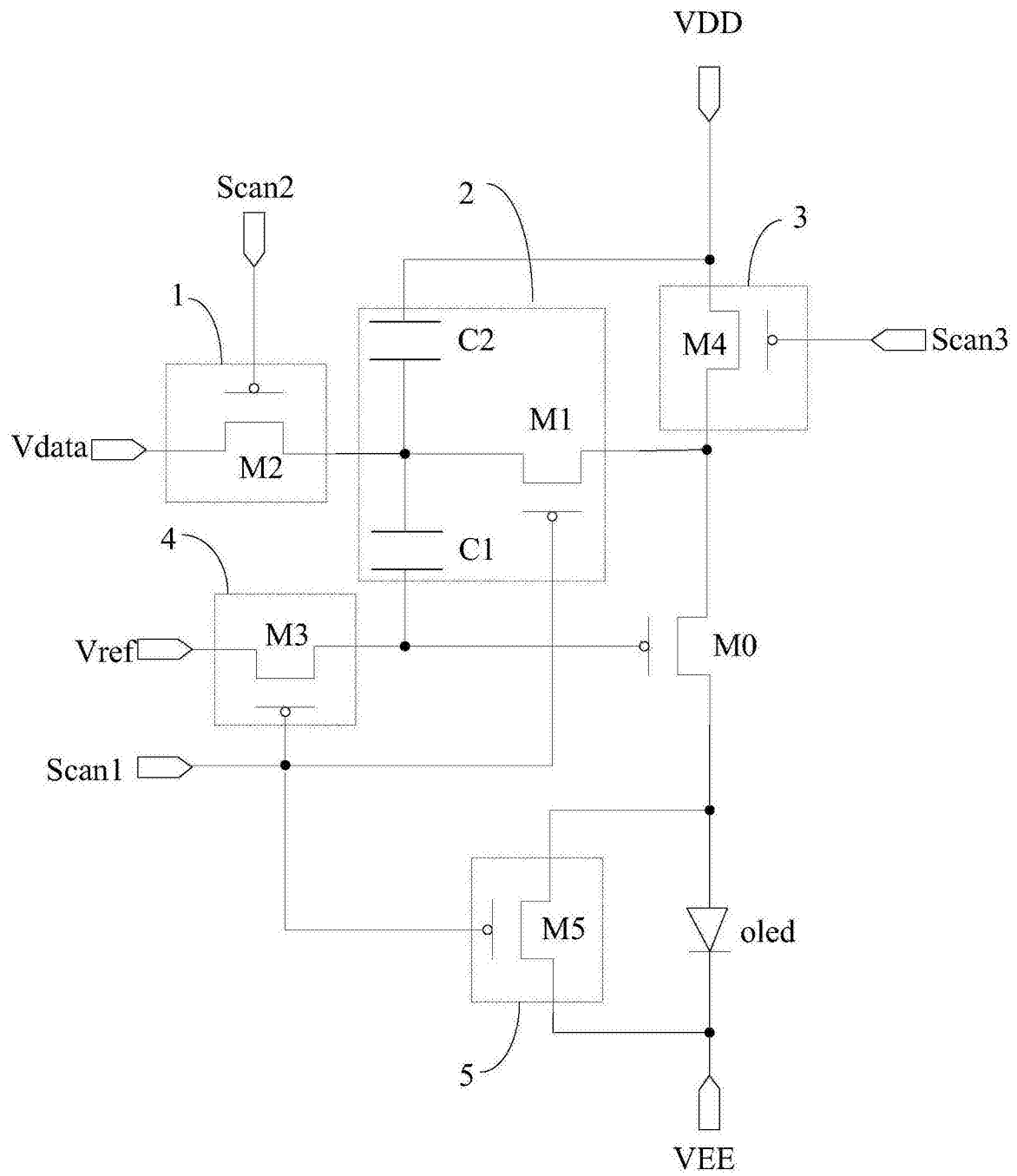


图5

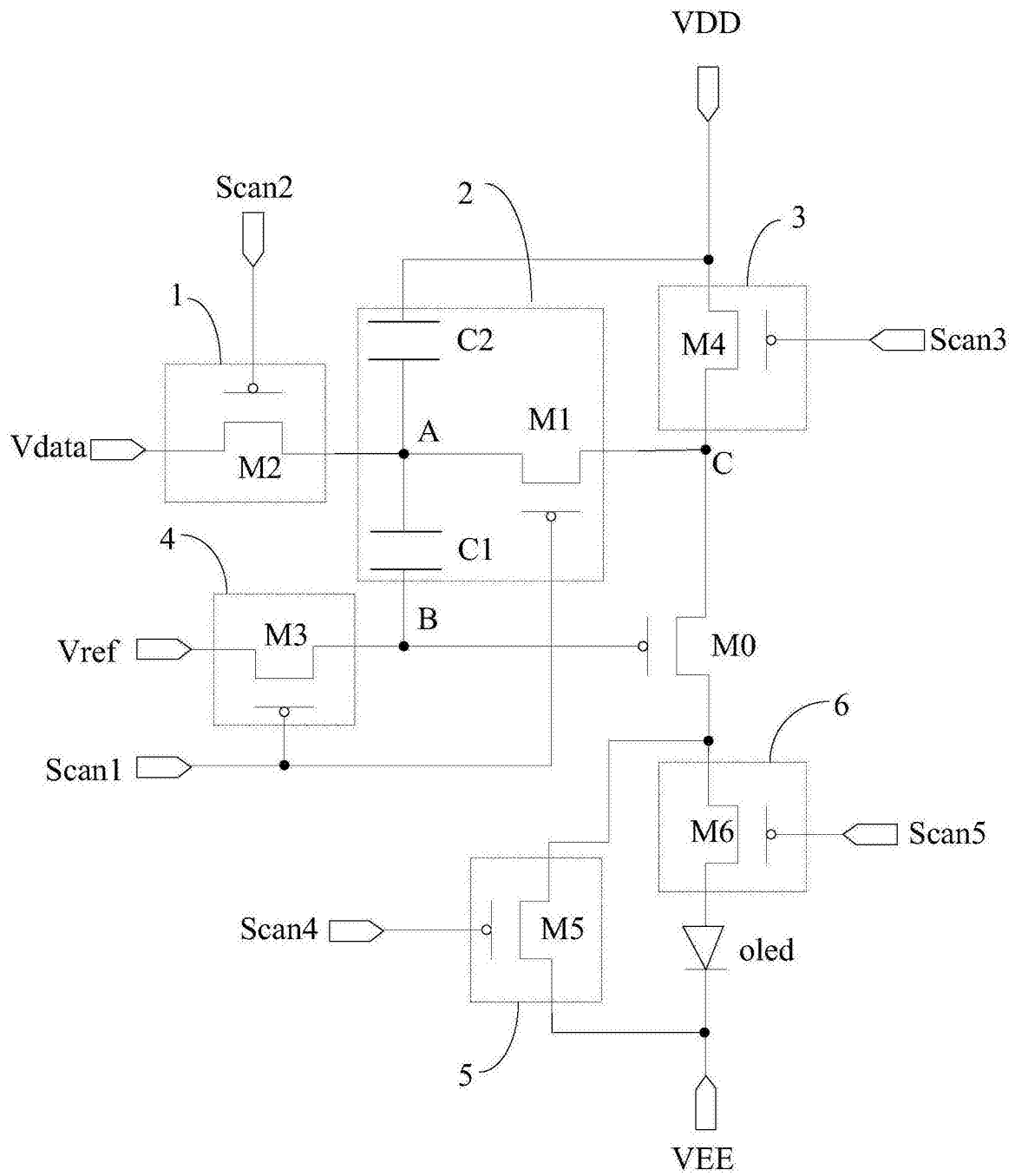


图6

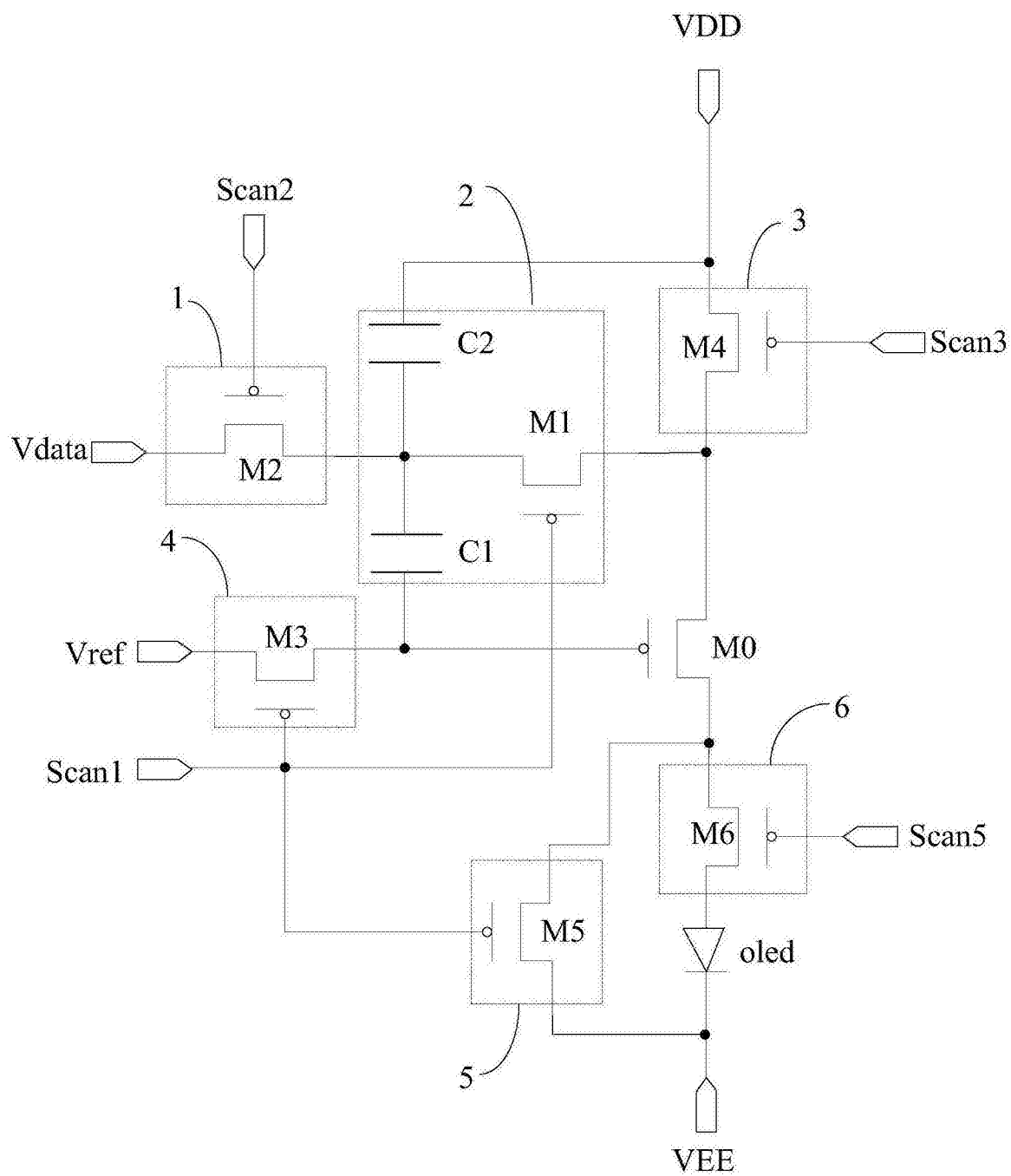


图7

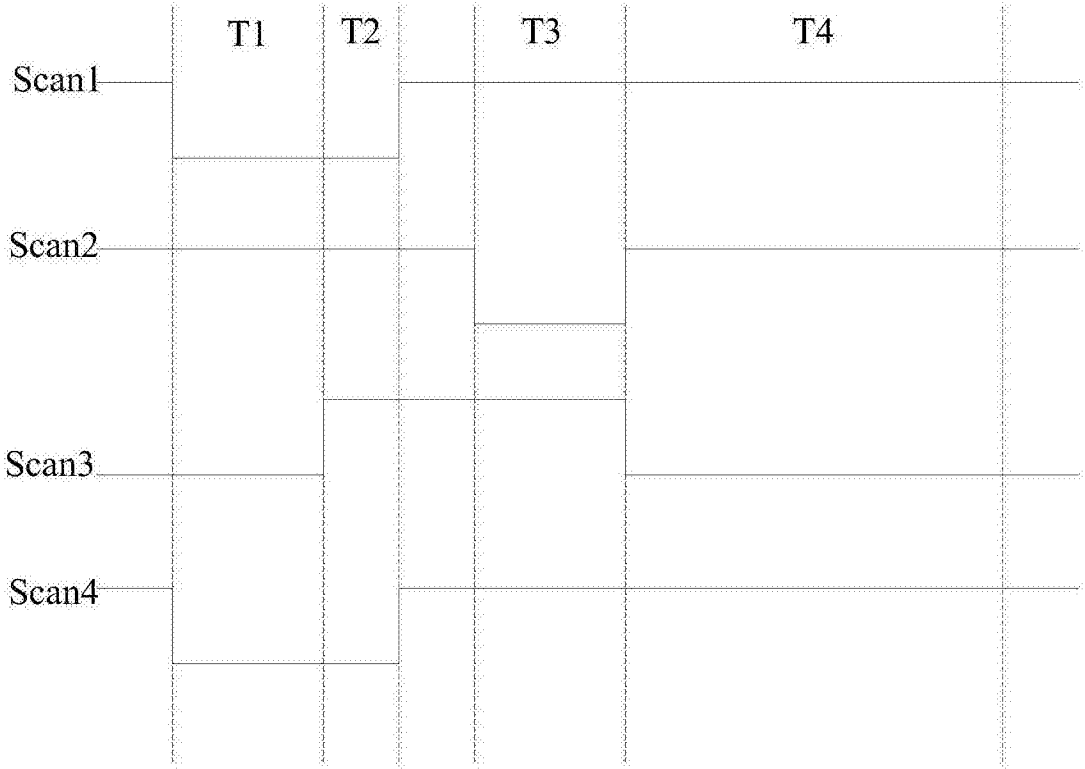


图8

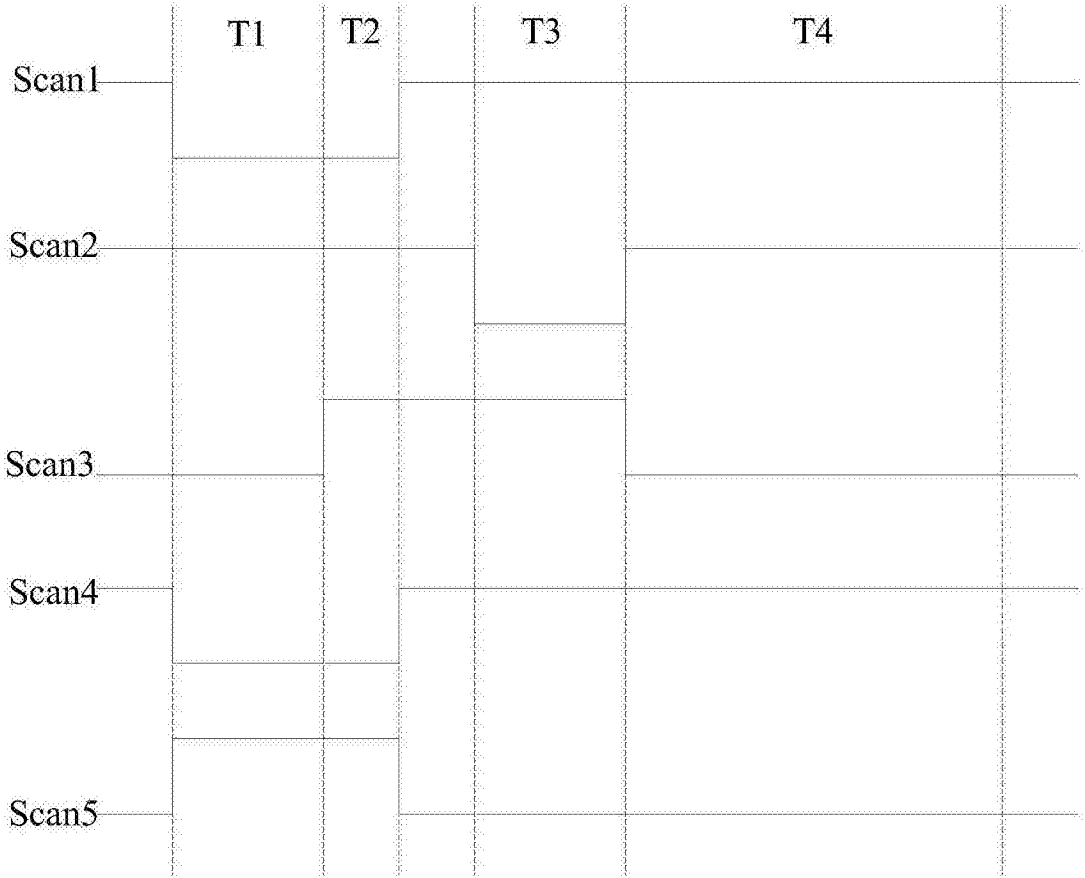


图9

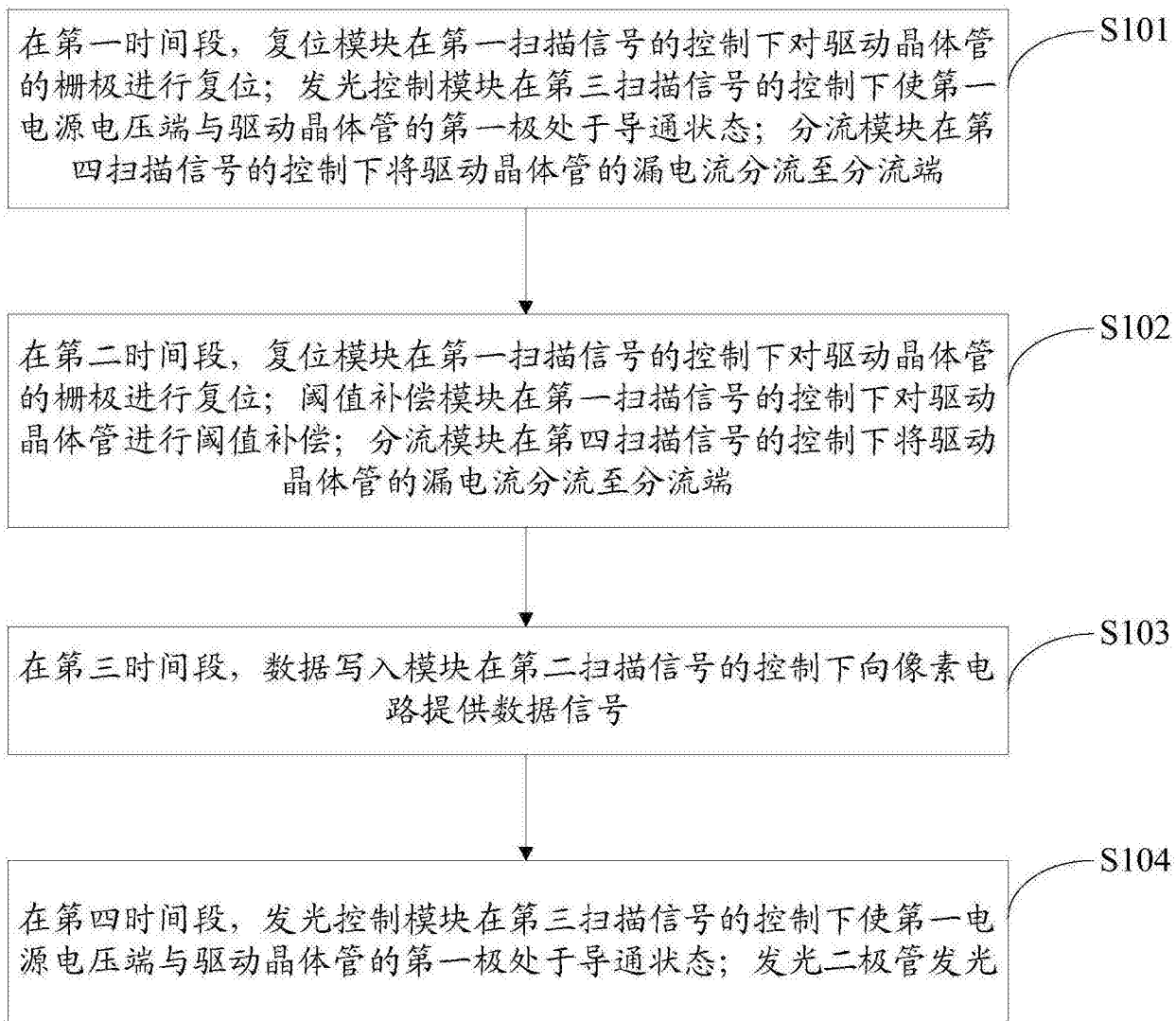


图10

专利名称(译)	一种像素电路、其驱动方法及有机发光显示面板		
公开(公告)号	CN106409233A	公开(公告)日	2017-02-15
申请号	CN201611067423.0	申请日	2016-11-28
[标]申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
当前申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
[标]发明人	熊志勇 夏婉婉 刘海民		
发明人	熊志勇 夏婉婉 刘海民		
IPC分类号	G09G3/3266 G09G3/3233		
CPC分类号	G09G3/3233 G09G3/3266		
代理人(译)	刘松		
其他公开文献	CN106409233B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素电路、其驱动方法及有机发光显示面板，其中像素电路包括数据写入模块、阈值补偿模块、发光控制模块、复位模块、驱动晶体管、发光二极管和分流模块；由于阈值补偿模块可以对驱动晶体管进行阈值补偿，从而可以补偿驱动晶体管的阈值电压漂移，避免阈值电压对发光二极管的影响，进而提高显示画面亮度的均匀性。并且，由于还设置有与驱动晶体管的第二极相连的分流模块，这样当需要发光二极管为暗态时，就可以在第四扫描信号的控制下将驱动晶体管的漏电流分流至分流端，从而改善现有像素电路存在的暗态不暗的问题。

