



(12) 发明专利申请

(10) 申请公布号 CN 104103234 A

(43) 申请公布日 2014. 10. 15

(21) 申请号 201410125869. 9

(22) 申请日 2014. 03. 31

(30) 优先权数据

10-2013-0035459 2013. 04. 01 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 康起宁 金那英 赵秀范 李在镐
许命九

(74) 专利代理机构 北京英赛嘉华知识产权代理
有限责任公司 11204

代理人 余滕 杨莘

(51) Int. Cl.

G09G 3/32 (2006. 01)

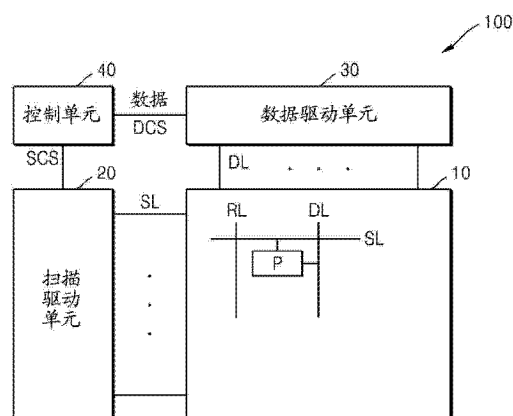
权利要求书3页 说明书19页 附图17页

(54) 发明名称

有机发光显示装置及其修复和驱动方法

(57) 摘要

一种有机发光显示装置包括：在列和行中对齐的多个发光像素，每个所述发光像素包括发光装置和联接至所述发光装置的第一像素电路；虚拟像素，包括位于所述发光像素的每列中的第二像素电路；以及位于每列中的修复线；其中相同的数据信号被提供给与所述修复线和联接的所述发光像素中的一个以及与所述修复线联接的所述虚拟像素，以及所述发光像素被配置为同时发光。



1. 一种有机发光显示装置,包括:

在列和行中对齐的多个发光像素,每个所述发光像素包括发光装置和联接至所述发光装置的第一像素电路;

虚拟像素,包括位于所述发光像素的每列中的第二像素电路;以及
位于每列中的修复线;

其中相同的数据信号被提供给与所述修复线联接的所述发光像素中一个和与所述修复线联接的所述虚拟像素,以及

所述发光像素被配置为同时发光。

2. 如权利要求 1 所述的有机发光显示装置,其中所述虚拟像素位于第一行和最后一行的至少一个中。

3. 如权利要求 1 所述的有机发光显示装置,其中所述发光像素位于显示区域,所述虚拟像素位于非显示区域。

4. 如权利要求 1 所述的有机发光显示装置,其中所述第一像素电路和所述第二像素电路具有相同的配置。

5. 如权利要求 1 所述的有机发光显示装置,其中与所述修复线联接的所述发光像素的第一像素电路从所述发光装置去耦。

6. 如权利要求 5 所述的有机发光显示装置,其中所述发光装置包括阳极、阴极和位于所述阳极与所述阴极之间的发光层,以及

与所述修复线联接的所述发光像素的第一像素电路的配线从所述发光装置的阳极去耦。

7. 如权利要求 1 所述的有机发光显示装置,其中联接至所述修复线的所述发光像素包括与所述发光装置的阳极接触的第一导电单元和用于将所述第一导电单元联接至所述修复线的第一接触金属,以及

联接至所述修复线的所述虚拟像素包括从所述第二像素电路延伸的第二导电单元和用于将所述第二导电单元联接至所述修复线的第二接触金属。

8. 如权利要求 7 所述的有机发光显示装置,其中所述第一导电单元和所述修复线位于同一层。

9. 如权利要求 7 所述的有机发光显示装置,其中所述修复线与所述第一像素电路和所述第二像素电路的薄膜晶体管的源电极和漏电极位于同一层且包括相同的材料。

10. 如权利要求 7 所述的有机发光显示装置,其中所述修复线与所述阳极位于同一层且包括相同的材料。

11. 如权利要求 1 所述的有机发光显示装置,还包括位于所述修复线与第一导电单元之间和位于所述修复线与第二导电单元之间的至少一个绝缘层,其中,所述第一导电单元与联接至所述修复线的所述发光像素的发光装置的阳极接触,所述第二导电单元与联接至所述修复线的所述虚拟像素的第二像素电路联接,

其中所述第一导电单元和所述第二导电单元被激光焊接至所述修复线。

12. 如权利要求 11 所述的有机发光显示装置,其中所述第一导电单元和所述第二导电单元与所述第一像素电路和所述第二像素电路的薄膜晶体管的栅电极位于同一层且包括相同的材料,

所述修复线与所述薄膜晶体管的源电极和漏电极位于同一层且包括相同的材料。

13. 一种驱动有机发光显示装置的方法,所述发光显示装置包括位于行和列中的多个发光像素,所述发光像素均包括发光装置和与所述发光装置联接的第一像素电路,所述有机发光显示装置还包括虚拟像素,所述虚拟像素包括位于每列中的第二像素电路和位于每列中的修复线,所述方法包括:

将数据信号顺序地提供给所述发光像素和所述虚拟像素,其中将相同的数据信号提供给联接至所述修复线的所述发光像素中的一个和联接至所述修复线的所述虚拟像素;以及根据与所述数据信号对应的驱动电流,从所述发光像素的发光装置同时发光。

14. 如权利要求 13 所述的方法,其中所述虚拟像素位于所述虚拟像素的对应列的顶部和底部的至少之一处。

15. 如权利要求 13 所述的方法,其中在帧中,在从发光装置同时发光之前顺序地提供数据信号。

16. 如权利要求 13 所述的方法,其中顺序地提供数据信号和从发光装置同时发光部分和暂时重叠。

17. 一种修复有机发光显示装置的方法,所述有机发光显示装置包括位于列和行中的多个发光像素,每个所述发光像素包括发光装置和与所述发光装置联接的第一像素电路,所述有机发光显示装置还包括虚拟像素,所述虚拟像素包括位于每列中的第二像素电路和位于每列中的修复线,所述发光像素被配置同时发光,所述方法包括:

将所述发光像素的第一有缺陷的像素的发光装置从所述第一有缺陷的像素的第一像素电路去耦;

将所述第一有缺陷的像素的发光装置联接至与所述第一有缺陷的像素位于同一列中的修复线;以及

将所述修复线联接至与所述第一有缺陷的像素位于同一列中的第一虚拟像素的第二像素电路,以使所述第一虚拟像素接收与被提供给所述第一有缺陷的像素的数据信号匹配的数据信号、经由所述修复线将与接收的数据信号对应的驱动电流提供给所述第一有缺陷的像素的发光装置、以及允许所述第一有缺陷的像素与所述发光像素同时发光。

18. 如权利要求 17 所述的方法,其中将所述第一有缺陷的像素的发光装置联接至所述修复线包括:在与所述第一有缺陷的像素的发光装置的阳极联接的第一导电单元上形成第一接触金属,以及

将所述修复线联接至所述第一虚拟像素的第二像素电路包括:在与所述第一虚拟像素的第二像素电路联接的第二导电单元上形成第二接触金属。

19. 如权利要求 17 所述的方法,其中将所述第一有缺陷的像素的发光装置联接至所述修复线包括:使用激光焊接将与所述第一有缺陷的像素的发光装置的阳极联接的第一导电单元电联接至通过至少一个绝缘层与所述第一导电单元绝缘的所述修复线,以及

将所述修复线联接至所述第一虚拟像素的第二像素电路包括:使用激光焊接将与所述第一虚拟像素的第二像素电路联接的第二导电单元电联接至通过至少一个绝缘层与所述第二导电单元绝缘的所述修复线。

20. 如权利要求 17 所述的方法,还包括:

将与所述第一有缺陷的像素位于同一列的第二有缺陷的像素的发光装置从所述第一

像素电路去耦；

切割位于所述第一有缺陷的像素与所述第二有缺陷的像素之间的所述修复线；以及
将与所述第一有缺陷的像素位于同一列的第二虚拟像素的第二像素电路联接至所述修复线因切割而与所述第一有缺陷的像素电隔离的部分，以被配置为接收与被提供给所述第二有缺陷的像素的数据信号匹配的数据信号、经由所述修复线将与接收的数据信号对应的驱动电流提供给所述第二有缺陷的像素的发光装置、以及允许所述第二有缺陷的像素与所述多个发光像素同时发光。

有机发光显示装置及其修复和驱动方法

[0001] 相关专利申请的交叉引用

[0002] 本申请要求于 2013 年 4 月 1 日向韩国专利局提交的第 10-2013-0035459 号韩国专利申请的优先权,该韩国专利申请的全部公开内容通过引用并入本文。

技术领域

[0003] 本发明的实施方式涉及有机发光显示装置、修复有机发光显示装置的方法和驱动有机发光显示装置的方法。

背景技术

[0004] 如果某一像素有缺陷,则像素可能不断地发光而不管扫描信号和数据信号的存在。一直发光的像素被认为是亮斑(或热斑),并且具有高能见度,因此容易被用户识别。由此,具有高能见度且被看作亮点的有缺陷的像素通常被转变成暗斑以允许有缺陷的像素更少可能地被识别。然而,随着像素电路的复杂性变得相对复杂,因电路缺陷引起的亮斑可能不容易被解决。

发明内容

[0005] 本发明的实施方式提供了一种用于在面板的每列像素中形成冗余图案和用于通过使用冗余图案正常地驱动有缺陷的像素的显示装置。

[0006] 根据本发明的实施方式的一个方面,提供了一种有机发光显示装置,其包括:在列和行中对齐的多个发光像素,每个所述发光像素包括发光装置和联接至所述发光装置的第一像素电路;虚拟像素,包括位于所述发光像素的每列中的第二像素电路;以及位于每列中的修复线;其中相同的数据信号被提供给与所述修复线联接的所述发光像素中的一个和与所述修复线联接的所述虚拟像素,以及所述发光像素被配置为同时发光。

[0007] 所述虚拟像素可位于第一行或最后一行。

[0008] 所述发光像素可位于显示区域,所述虚拟像素可位于非显示区域。

[0009] 所述第一像素电路和所述第二像素电路可具有相同的配置。

[0010] 与所述修复线联接的所述发光像素的第一像素电路可从所述发光装置去耦。

[0011] 所述发光装置可包括阳极、阴极和位于所述阳极与所述阴极之间的发光层,并且与所述修复线联接的所述发光像素的第一像素电路的配线可从所述发光装置的阳极去耦。

[0012] 联接至所述修复线的所述发光像素可包括与所述发光装置的阳极接触的第一导电单元和用于将所述第一导电单元联接至所述修复线的第一接触金属,并且联接至所述修复线的所述虚拟像素可包括从所述第二像素电路延伸的第二导电单元和用于将所述第二导电单元联接至所述修复线的第二接触金属。

[0013] 所述第一导电单元和所述修复线可位于同一层。

[0014] 所述修复线与所述第一像素电路和所述第二像素电路的薄膜晶体管的源电极和漏电极可位于同一层且可包括相同的材料。

[0015] 所述修复线与所述阳极可位于同一层且可包括相同的材料。

[0016] 所述有机发光显示装置还可包括位于所述修复线与第一导电单元之间和位于所述修复线与第二导电单元之间的至少一个绝缘层,其中,所述第一导电单元与联接至所述修复线的所述发光像素的发光装置的阳极接触,所述第二导电单元与联接至所述修复线的所述虚拟像素的第二像素电路联接,所述第一导电单元和所述第二导电单元可被激光焊接至所述修复线。

[0017] 所述第一导电单元和所述第二导电单元与所述第一像素电路和所述第二像素电路的薄膜晶体管的栅电极可位于同一层且可包括相同的材料,所述修复线与所述薄膜晶体管的源电极和漏电极可位于同一层且可包括相同的材料。

[0018] 根据本发明的实施方式的另一方面,提供了一种驱动有机发光显示装置的方法,所述有机发光显示装置包括位于行和列中的多个发光像素,所述发光像素均包括发光装置和与所述发光装置联接的第一像素电路,所述有机发光显示装置还包括虚拟像素,所述虚拟像素包括位于每列中的第二像素电路和位于每列中的修复线,所述方法包括:将数据信号顺序地提供给所述发光像素和所述虚拟像素,其中将相同的数据信号提供给联接至所述修复线的所述发光像素中的一个和联接至所述修复线的所述虚拟像素;以及根据与所述数据信号对应的驱动电流,从所述发光像素的发光装置同时发光。

[0019] 所述虚拟像素可位于所述虚拟像素的对应列的顶部或底部。

[0020] 在帧中,可在从发光装置同时发光之前顺序地提供数据信号。

[0021] 顺序地提供数据信号和从发光装置同时发光可部分和暂时重叠。

[0022] 根据本方面的实施方式的另一方面,提供了一种修复有机发光显示装置的方法,所述有机发光显示装置包括位于列和行中的多个发光像素,每个所述发光像素包括发光装置和与所述发光装置联接的第一像素电路,所述有机发光显示装置还包括虚拟像素,所述虚拟像素包括位于每列中的第二像素电路和位于每列中的修复线,所述发光像素被配置同时发光,所述方法包括:将所述发光像素的第一有缺陷的像素的发光装置从所述第一有缺陷的像素的第一像素电路去耦;将所述第一有缺陷的像素的发光装置联接至与所述有缺陷的像素位于同一列中的所述修复线;以及将所述修复线联接至与所述第一有缺陷的像素位于同一列中的第一虚拟像素的第二像素电路,以使所述第一虚拟像素接收与被提供给所述第一有缺陷的像素的数据信号匹配的数据信号、经由所述修复线将与接收的数据信号对应的驱动电流提供给所述第一有缺陷的像素的发光装置、以及允许所述第一有缺陷的像素与所述发光像素同时发光。

[0023] 将所述第一有缺陷的像素的发光装置联接至所述修复线可包括:在与所述第一有缺陷的像素的发光装置的阳极联接的第一导电单元上形成第一接触金属,并且将所述修复线联接至所述第一虚拟像素的第二像素电路可包括:在与所述第一虚拟像素的第二像素电路联接的第二导电单元上形成第二接触金属。

[0024] 将所述第一有缺陷的像素的发光装置联接至所述修复线可包括:使用激光焊接将与所述第一有缺陷的像素的发光装置的阳极联接的第一导电单元电联接至通过至少一个绝缘层与所述第一导电单元绝缘的所述修复线,并且将所述修复线联接至所述第一虚拟像素的第二像素电路可包括:使用激光焊接将与所述第一虚拟像素的第二像素电路联接的第二导电单元电联接至通过至少一个绝缘层与所述第二导电单元绝缘的所述修复线。

[0025] 所述方法还可包括：将与所述第一有缺陷的像素位于同一列的第二有缺陷的像素的发光装置从所述第一像素电路去耦；切割位于所述第一有缺陷的像素与所述第二有缺陷的像素之间的所述修复线；以及将与所述第一有缺陷的像素位于同一列的第二虚拟像素的第二像素电路联接至所述修复线因切割而与所述第一有缺陷的像素电隔离的部分，以被配置为接收与被提供给所述第二有缺陷的像素的数据信号匹配的数据信号、经由所述修复线将与接收的数据信号对应的驱动电流提供给所述第二有缺陷的像素的发光装置、以及允许所述第二有缺陷的像素与所述多个发光像素同时发光。

附图说明

[0026] 通过参考附图详细描述本发明的示例性实施方式，本发明的实施方式的上面和其它方面将变得更加明显，在附图中：

[0027] 图 1 是根据本发明的实施方式的显示装置的框图；

[0028] 图 2 至图 4 是图 1 所示的显示面板的实施例的示意图；

[0029] 图 5 是根据本发明的实施方式的发光像素的示意图；

[0030] 图 6 是根据本发明的实施方式的虚拟像素的示意图；

[0031] 图 7 和图 8 是用于描述根据本发明的实施方式的驱动显示装置的方法的图示；

[0032] 图 9 是用于描述根据本发明的一个实施方式的修复有缺陷的像素的方法的图示；

[0033] 图 10 示出了具有使用图 9 所示的实施方式的方法修复的像素的显示面板的扫描驱动单元提供的扫描信号和数据驱动单元提供的数据信号的波形；

[0034] 图 11 是用于描述根据本发明的另一实施方式的修复有缺陷的像素的方法的图示；

[0035] 图 12 示出了具有使用图 11 所示的实施方式的方法修复的像素的显示面板的扫描驱动单元提供的扫描信号和数据驱动单元提供的数据信号的波形；

[0036] 图 13 是用于描述的根据本发明的另一实施方式的修复有缺陷的像素的方法的图示；

[0037] 图 14 示出了具有图 13 所示的实施方式的方法修复的像素的显示面板的扫描驱动单元提供的扫描信号和数据驱动单元提供的数据信号的波形；

[0038] 图 15 是根据本发明的一个实施方式的发光像素的电路图；

[0039] 图 16 是用于描述图 15 所示的实施方式的驱动发光像素的方法的时序图；

[0040] 图 17 是根据本发明的另一实施方式的发光像素的电路图；

[0041] 图 18 是用于描述驱动图 17 所示的实施方式的发光像素的方法的时序图；

[0042] 图 19 是根据本发明的又一实施方式的发光像素的电路图；

[0043] 图 20 是用于描述驱动图 19 所示的实施方式的发光像素的方法的时序图；

[0044] 图 21 和图 22 是用于描述根据本发明的实施方式的修复背面发光显示装置中的发光像素的方法的截面图；

[0045] 图 23 是用于描述根据本发明的实施方式的联接背面发光显示装置中的虚拟像素的方法的截面图；

[0046] 图 24 是用于描述根据本发明的一个实施方式的修复正面发光显示装置中的发光像素的方法的截面图；

[0047] 图 25 是用于描述根据本发明的一个实施方式的联接正面发光显示装置中的虚拟像素的方法的截面图；

[0048] 图 26 是用于描述根据本发明的另一实施方式的修复背面发光显示装置中的发光像素的方法的截面图；

[0049] 图 27 是用于描述根据本发明的另一实施方式的联接背面发光显示装置中的虚拟像素的方法的截面图；以及

[0050] 图 28 是根据本发明的另一实施方式的显示面板的示意图。

具体实施方式

[0051] 下文通过参考附图说明本发明的示例性实施方式详细描述本发明的实施方式。至始至终相似的参考标号表示相似的元件。在本发明的实施方式的下面描述中,被并入本文的已知功能和配置的详细描述在使本发明的主题可能更不清楚时将被省略。

[0052] 在附图中,为了清楚起见层和区域的厚度可被夸大。将理解,当一个层被称为“位于”另一层或衬底“之上”时,它可直接位于另一层或衬底之上,或者也可能存在一个或多个中间层。

[0053] 还理解,术语“包括(comprises)”和/或“包括(comprising)”在本说明书中使用,指定所述特征、整数、步骤、操作、元件和/或部件的存在,但不排除一个或多个特征、整数、步骤、操作、元件、操作和/或其组合的存在或附加、而且,术语“位于…之上”指目标的上侧或下侧,不总是表示相对于重力方向的上侧。

[0054] 将理解,尽管术语第一、第二等可在本文中用于描述各种元件,这些元件不应该受限于这些术语。这些术语仅用于区分一个元件与另一个元件。例如,第一元件可被称为第二元件,相似地,第二元件可被称为第一元件,而不背离本发明的范围。

[0055] 如本文所使用的,术语“和/或”包括所列的相关项的任意和全部组合。例如“至少一个”的表达位于一系列元件之前时修改整列元件,但不修改列中的单独元件。

[0056] 图 1 是根据本发明的实施方式的显示装置 100 的框图。

[0057] 参考图 1,显示装置 100 包括具有多个像素的显示面板 10、扫描驱动单元 20、数据驱动单元 30 和控制单元 40。扫描驱动单元 20、数据驱动单元 30 和控制单元 40 可分离地位于不同的半导体芯片上,或者集成在一个半导体芯片上。而且,扫描驱动单元 20 可与显示面板 10 形成于同一衬底上。

[0058] 沿水平方向延伸的多个扫描线 SL、沿竖直方向延伸且与扫描线 SL 垂直交叉的多个数据线 DL 形成于显示面板 10。而且,基本平行于数据线 DL 且与数据线 DL 间隔开延伸并且与扫描线 SL 垂直交叉的多个修复线 RL 形成于显示面板 10。以基本矩阵形状/配置对齐的多个像素 P 形成于扫描线 SL、数据线 DL 和修复线 RL 彼此交叉的位置。

[0059] 尽管在图 1 中数据线 DL 形成于像素 P 的右侧并且修复线 RL 形成于像素 P 的左侧,但是本发明不限于此并且数据线 DL 和修复线 RL 的位置可交换。而且,根据像素 P 的设计,修复线 RL 可被形成为平行于扫描线 SL,并且一个或多个修复线 RL 可形成于每个像素列中。尽管在图 1 中未示出,但用于提供发光控制信号的多个发光控制线、用于提供初始电压的初始电压线、用于提供电源电压的驱动电压线等可附加地形成于显示面板 10。

[0060] 扫描驱动单元 20 可生成扫描信号并且经由扫描线 SL 顺序地将扫描信号提供给显

示面板 10。

[0061] 数据驱动单元 30 可经由数据线 DL 顺序地将数据信号提供给显示面板 10。数据驱动单元 30 将从控制单元 40 输入且具有灰度的输入图像数据 DATA 转变成电压或电流数据信号。

[0062] 控制单元 40 生成扫描控制信号 SCS 和数据控制信号 DCS 并且分别将它们发送至扫描驱动单元 20 和数据驱动单元 30。如此,扫描驱动单元 20 顺序地将扫描信号提供给扫描线 SL,并且数据驱动单元 30 将数据信号提供给像素 P。而且,第一电源电压 ELVDD、第二电源电压 ELVSS、发光控制信号 EM、初始电压 V_{int} 等可在控制单元 40 的控制下被提供给像素 P。而且,控制单元 40 控制扫描驱动单元 20 将扫描信号提供给虚拟像素并且控制数据驱动单元 30 以在扫描信号被提供给虚拟像素时将与被提供给或待被提供给有缺陷的像素的数据信号相同的数据信号提供给虚拟像素。

[0063] 图 2 至图 4 是图 1 所示的显示面板的实施例的示意图。

[0064] 参考图 2 至图 4,以基本矩形形状对齐的多个像素 P 形成于显示面板 10a、10b 或 10c 上的多个扫描线 SL 与多个数据线 DL 和多个修复线 RL 交叉的位置处。像素 P 包括形成于显示区域 AA 的发光像素 EP 和形成于非显示区域 NA 的虚拟像素 DP。非显示区域 NA 可形成于显示区域 AA 上、下、或上和上的区域。如此,一个或多个虚拟像素 DP 可形成于像素列的顶部区域和底部区域的至少一个区域上的每个像素列中。

[0065] 参考图 2,显示面板 10a 包括显示区域 AA 和形成于显示区域 AA 下方的非显示区域 NA。第一扫描线 SL1 至第 n 扫描线 SLn 形成于显示区域 AA,并且第 (n+1) 扫描线 SLn+1 形成于非显示区域 NA。第一数据线 DL1 至第 m 数据线 DLm 和第一修复线 RL1 至第 m 修复线 RLm 分离地在像素列中形成于显示区域 AA 和非显示区域 NA。联接至第一扫描线 SL1 至第 n 扫描线 SLn 和第一数据线 DL1 至第 m 数据线 DLm 的多个发光像素 EP 形成于显示区域 AA。联接至第 (n+1) 扫描线 SLn+1 和第一数据线 DL1 至第 m 数据线 DLm 的多个虚拟像素 DP 形成于非显示区域 NA。

[0066] 参考图 3,显示面板 10b 包括显示区域 AA 和形成于显示区域 AA 上方的非显示区域 NA。在第 0 扫描线 SL0 至第 n 扫描线 SLn 中,第一扫描线 SL1 至第 n 扫描线 SLn 形成于显示区域 AA,并且第 0 扫描线 SL0 形成于非显示区域 NA。第一数据线 DL1 至第 m 数据线 DLm 和第一修复线 RL1 至第 m 修复线 RLm 分离地在像素列中形成于显示区域 AA 和非显示区域 NA。联接至第一扫描线 SL1 至第 n 扫描线 SLn 和第一数据线 DL1 至第 m 数据线 DLm 的多个发光像素 EP 形成于显示区域 AA,并且联接至第 0 扫描线 SL0 和第一数据线 DL1 至第 m 数据线 DLm 的多个虚拟像素 DP 形成于非显示区域 NA。

[0067] 参考图 4,显示面板 10c 包括显示区域 AA 和形成于显示区域上方和下方的非显示区域 NA。第一扫描线 SL1 至第 n 扫描线 SLn 形成于显示区域 AA,并且第 0 扫描线 SL0 和第 (n+1) 扫描线 SLn+1 形成于非显示区域 NA。第一数据线 DL1 至第 m 数据线 DLm 和第一修复线 RL1 至第 m 修复线 RLm 分别在像素列中形成于显示区域 AA 和非显示区域 NA。联接至第一扫描线 SL1 至第 n 扫描线 SLn 和第一数据线 DL1 至第 m 数据线 DLm 的多个发光像素 EP 形成于显示区域 AA。联接至第 0 扫描线 SL0 和第 (n+1) 扫描线 SLn+1 以及第一数据线 DL1 至第 m 数据线 DLm 的多个虚拟像素 DP 形成于非显示区域 NA。

[0068] 图 5 是根据本发明的实施方式的发光像素的示意图。参考图 5,联接至第 i 扫描

线 SL_i (其中 $i=1, \dots, n$, n 是自然数) 和第 j 数据线 DL_j (其中 $j=1, \dots, m$, m 是自然数) 的发光像素 EP_{ij} 包括像素电路 PC 和使用从像素电路 PC 接收的驱动电流发出光的发光装置 E。像素电路 PC 可包括至少一个薄膜晶体管 (TFT) 和至少一个电容器。发光装置 E 可以是有机发光二极管 (OLED), 有机发光二极管包括阳极、阴极和位于它们之间的发光层。

[0069] 图 6 是根据本发明的实施方式的虚拟像素的示意图。参考图 6, 联接至第 k 扫描线 SL_k (其中 $k=0$ 或 $n+1$, n 是自然数) 和第 j 数据线 DL_j (其中 $j=1, \dots, m$, m 是自然数) 的虚拟像素 DP_{kj} 仅包括像素电路 PC, 不包括发光装置 E。虚拟像素 DP_{kj} 的像素电路 PC 与发光像素 EP_{ij} 的像素电路 PC 相同。

[0070] 图 7 和图 8 是用于描述根据本发明的实施方式的驱动显示装置 100 的方法的图示。参考图 7, 显示装置 100 在一个帧的扫描周期 1 (例如, 扫描 (1)) 和发光周期 2 (例如, 发光 (2)) 被驱动。在扫描周期 1 中, 扫描信号被顺序地提供给多个扫描线, 并且与数据信号对应的电压被充入每个发光像素 EP 的电容器中。在发光周期 2 中, 所有发光像素 EP 的 OLED 接收与充入的电压对应的电流, 并且发出与接收的电流对应的对应亮度的光 (例如, 同时发出光)。

[0071] 如果发光像素 EP 之一有缺陷, 则相同列中的虚拟像素 DP 被使用, 在扫描周期 1 中, 扫描信号被顺序地提供给包括与虚拟像素 DP 联接的扫描线的多个扫描线。在这种情况下, 与提供给有缺陷的像素的数据信号相同的数据信号被提供给虚拟像素 DP。在发光周期 2 中, 所有发光像素 EP (包括有缺陷的像素) 的 OLED 接收与充入的电压对应的电流, 并且发出与接收的电流对应的对应亮度的光 (例如, 同时发出光)。这里, 有缺陷的像素的 OLED 从虚拟像素 DP 接收电流, 并且发出与接收的电流对应的亮度的光。

[0072] 扫描周期 1 在发光周期 2 之前执行。与第 N 帧的数据信号对应的电压在扫描周期 1 中被充入发光像素 EP 和虚拟像素 DP, 并且所有发光像素 EP 的 OLED 可在发光周期 2 中根据与第 N 帧的数据信号对应的电流发出光。

[0073] 参考图 8, 显示装置 100 在一个帧的扫描和发光周期 3 (例如, 扫描 & 发光 (3)) 中被驱动。在扫描和发光周期 3 中, 扫描信号被顺序地提供给扫描线, 并且与第 N 帧的数据信号对应的电压被充入每个发光像素 EP 的电容器中。与此同时, 在扫描和发光周期 3 中, 所有发光像素 EP 的 OLED 接收与对应于第 $(N-1)$ 帧的数据信号的充入电压对应的电流, 并且发出与接收的电流对应的对应亮度的光 (例如, 同时发出光)。在扫描和发光周期 3 中, 发光周期可与扫描周期相同, 或者可与扫描周期同时开始但在扫描周期结束之前结束。

[0074] 如果存在有缺陷的发光像素 EP, 则相同列中的虚拟像素 DP 被使用, 在扫描和发光周期 3 中, 第 N 帧中的扫描信号和数据信号被顺序地提供给包括联接至虚拟像素 DP 的扫描线的多个扫描线。在这种情况下, 与提供给有缺陷的像素的数据信号相同的数据信号被提供给虚拟像素 DP。与此同时, 在扫描和发光周期 3 中, 所有发光像素 EP (包括有缺陷的像素) 的 OLED 接收与对应于第 $(N-1)$ 帧的数据信号的充入电压对应的电流, 并且发出与接收的电流对应的对应亮度的光 (例如, 同时发出光)。这里, 有缺陷的像素的 OLED 从虚拟像素 DP 接收电流, 并且发出与接收的电流对应的亮度的光。

[0075] 尽管在图 7 和图 8 中在一个帧中仅执行扫描周期和发光周期, 但是在一个帧中可附加地执行其它周期 (例如, 初始化周期、用于补偿阈值电压的补偿周期、发光关闭周期等)。

[0076] 图 9 是用于描述根据本发明的一个实施方式的修复有缺陷的像素的方法的图示。如同图 2 中所示的显示面板 10a, 图 9 示出了虚拟像素 DP_{n+1} 联接至第一扫描线 SL_1 至第 $(n+1)$ 扫描线 SL_{n+1} 中的第 $(n+1)$ 扫描线 SL_{n+1} 的情况。在图 9 中, 为了方便起见仅示出了第 j 列, 并且显示 OLED 作为发光装置 E。

[0077] 参考图 9, 如果联接至第 i 扫描线的发光像素 EP_i 的像素电路 PC_i 有缺陷, 则将联接至像素电路 PC_i 的 OLED 从像素电路 PC_i 去耦。为此, 通过将激光束照射到用于将像素电路 PC_i 电联接至 OLED 的切割单元 130 来切割切割单元 130, 由此将像素电路 PC_i 与 OLED 电分离。例如, 可切割 OLED 的阳极与有缺陷的发光像素 EP_i 的像素电路 PC_i 的连接区域, 以将像素电路 PC_i 与 OLED 电隔离。

[0078] 然后, 第一修复单元 140a 将有缺陷的发光像素 EP_i 的 OLED 联接至修复线 RL_j , 并且第二修复单元 140b 将虚拟像素 DP_{n+1} 的像素电路 PC_{n+1} 联接至修复线 RL_j 。例如, 有缺陷的发光像素 EP_i 的 OLED 的阳极可联接至修复线 RL_j , 并且虚拟像素 DP_{n+1} 的像素电路 PC_{n+1} 中的 TFT 的一个电极可联接至修复线 RL_j 。如此, 有缺陷的发光像素 EP_i 的 OLED 从有缺陷的发光像素 EP_i 的像素电路 PC_i 去耦, 并且经由修复线 RL_j 电联接至虚拟像素 DP_{n+1} 的像素电路 PC_{n+1} 。

[0079] 图 10 示出了具有使用图 9 所示的方法修复的像素的显示面板的扫描驱动单元提供的扫描信号和数据驱动单元提供的数据信号的波形。

[0080] 参考图 10, 在扫描周期中, 第一扫描信号 S_1 至第 $(n+1)$ 扫描信号 S_{n+1} 被顺序地提供给第一扫描线 SL_1 至第 $(n+1)$ 扫描线 SL_{n+1} 中的对应扫描线。第一数据信号 D_1 至第 n 数据信号 D_n 与第一扫描信号 S_1 至第 $(n+1)$ 扫描信号 S_{n+1} 同步被顺序地提供给第 j 数据线 DL_j 。在这种情况下, 与提供给有缺陷的发光像素 EP_i 的数据信号 D_i 相同的数据信号 D_i 被再次提供给虚拟像素 DP_{n+1} 。由此, 有缺陷的发光像素 EP_i 的 OLED 可经由虚拟像素 DP_{n+1} 的像素电路 PC_{n+1} 和修复线 RL_j 接收与数据信号 D_i 对应的电流。如此, 在发光周期中, 包括有缺陷的发光像素 EP_i 的所有发光像素可发光(例如, 可同时发光), 因此可抑制亮斑或暗斑的生成。

[0081] 图 11 是用于描述根据本发明的另一实施方式的修复有缺陷的像素的方法的图示。如同图 3 中所示的显示面板 10b, 图 11 示出了虚拟像素 DP_0 联接至第 0 扫描线 SL_0 至第 n 扫描线 SL_n 中的第 0 扫描线 SL_0 。在图 11 中, 为了方便起见仅示出了第 j 列, 并且显示 OLED 作为发光装置 E。

[0082] 参考图 11, 如果联接至第 i 扫描线的发光像素 EP_i 的像素电路 PC_i 有缺陷, 则将联接至像素电路 PC_i 的 OLED 从像素电路 PC_i 去耦。为此, 通过将激光束照射到用于将像素电路 PC_i 联接至 OLED 的切割单元 130 来切割切割单元 130, 由此将像素电路 PC_i 与 OLED 电分离。例如, 可切割 OLED 的阳极的连接区域以与有缺陷的发光像素 EP_i 的像素电路 PC_i 电隔离。

[0083] 然后, 第一修复单元 140a 将有缺陷的发光像素 EP_i 的 OLED 联接至修复线 RL_j , 并且第二修复单元 140b 将虚拟像素 DP_0 的像素电路 PC_0 联接至修复线 RL_j 。例如, 有缺陷的发光像素 EP_i 的 OLED 的阳极可联接至修复线 RL_j , 并且虚拟像素 DP_0 的像素电路 PC_0 中的 TFT 的一个电极也可联接至修复线 RL_j 。如此, 有缺陷的发光像素 EP_i 的 OLED 从有缺陷的发光像素 EP_i 的像素电路 PC_i 去耦, 并且经由修复线 RL_j 电联接至虚拟像素 DP_0 的像素电

路 PC0。

[0084] 图 12 示出了具有使用图 11 中所示的方法修复的像素的显示面板的扫描驱动单元提供的扫描信号和数据驱动单元提供的数据信号的波形。参考图 12, 在扫描周期中, 第 0 扫描信号 S0 至第 n 扫描信号 Sn 被顺序且分别地提供给第 0 扫描线 SL0 至第 n 扫描线 SLn。第一数据信号 D1 至第 n 数据信号 Dn 与第 0 扫描信号 S0 至第 n 扫描信号 Sn 同步被顺序地提供给第 j 数据线 DLj。在这种情况下, 与提供给有缺陷的发光像素 EPi 的数据信号 Di 相同的数据信号 Di 被初始提供给虚拟像素 DP0 (例如, 数据信号 Di 在被提供给有缺陷的发光像素 EPi 之前被提供给虚拟像素 DP0)。由此, 有缺陷的发光像素 EPi 的 OLED 可经由虚拟像素 DP0 的像素电路 PC0 和修复线 RLj 接收与数据信号 Di 对应的电流。如此, 在发光周期中, 包括有缺陷的发光像素 EPi 的所有发光像素可发光 (例如, 同时发光), 因此可抑制亮斑或暗斑的生成。

[0085] 图 13 是用于描述根据本发明的另一实施方式的修复有缺陷的像素的方法的图示。如同图 4 中所示的显示面板 10c, 图 13 示出了虚拟像素 DP0 和 DPn+1 联接至第 0 扫描线 SL0 至第 (n+1) 扫描线 SLn+1 中的第 0 扫描线 SL0 和第 (n+1) 扫描线 SLn+1。在图 13 中, 为了方便起见仅示出了第 j 列, 并且显示 OLED 作为发光装置 E。

[0086] 参考图 13, 如果联接至第 i 扫描线的发光像素 EPi 的像素电路 PCi 和联接至第 p 扫描线的发光像素 EPp 的像素电路 PCp 有缺陷, 则将分别联接至像素电路 PCi 和 PCp 的 OLED 从像素电路 PCi 和 PCp 去耦。为此, 通过将激光束照射到用于将像素电路 PCi 和 PCp 联接至对应的 OLED 的切割单元 130 来切割切割单元 130, 由此将像素电路 PCi、PCp 与 OLED 电分离。例如, 可切割 OLED 的阳极与有缺陷的发光像素 EPi、EPp 的像素电路 PCi、PCp 的连接区域以与 OLED 与像素电路 PCi、PCp 电隔离。

[0087] 另外, 通过将激光束照射到修复线 RLj 的分离单元 150 来切割分离单元 150, 由此将修复线 RLj 分离成上部和下部。如此, 两个虚拟像素 DP0 和 DPn+1 的像素电路 PC0 和 PCn+1 彼此电分离。

[0088] 然后, 第一修复单元 140a 将有缺陷的发光像素 EPi 和 EPp 的 OLED 连接至修复线 RLj 的上部和下部, 并且第二修复单元 140b 将虚拟像素 DP0 和 DPn+1 的像素电路 PC0 和 PCn+1 连接至修复线 RLj。例如, 有缺陷的发光像素 EPi 和 EPp 的 OLED 的阳极可联接至修复线 RLj, 并且虚拟像素 DP0 和 DPn+1 的像素电路 PC0 和 PCn+1 中的对应 TFT 的电极可联接至修复线 RLj。如此, 有缺陷的发光像素 EPi 和 EPp 的 OLED 从有缺陷的发光像素 EPi 和 EPp 的像素电路 PCi 和 PCp 去耦, 并且经由修复线 RLj 电联接至虚拟像素 DP0 和 DPn+1 的像素电路 PC0 和 PCn+1。

[0089] 图 14 示出了具有使用图 13 中所示的方法修复的像素的显示面板的扫描驱动单元提供的扫描信号和数据驱动单元提供的数据信号的波形。参考图 14, 在扫描周期中, 第 0 扫描信号 S0 至第 (n+1) 扫描信号 Sn+1 被顺序地提供给第 0 扫描线 SL0 至第 (n+1) 扫描线 SLn+1 中的对应扫描线。第一数据信号 D1 至第 n 数据信号 Dn 与第 0 扫描信号 S0 至第 (n+1) 扫描信号 Sn+1 同步被顺序地提供给第 j 数据线 DLj。在这种情况下, 与随后被提供给有缺陷的发光像素 EPi 的数据信号 Di 相同的数据信号 Di 被初始地提供给虚拟像素 DP0。而且, 与提供给有缺陷的发光像素 EPp 的数据信号 Dp 相同的数据信号 Dp 被再次提供给虚拟像素 DPn+1。

[0090] 由此,有缺陷的发光像素 EP_i 的 OLED 可经由虚拟像素 DP_0 的像素电路 PC_0 和修复线 RL_j 接收与数据信号 Di 对应的电流。而且,有缺陷的发光像素 EP_p 的 OLED 可经由虚拟像素 DP_{n+1} 的像素电路 PC_{n+1} 和修复线 RL_j 接收与数据信号 D_p 对应的电流。如此,在发光周期中,所有发光像素(包括有缺陷的发光像素 EP_i 和 EP_p)可发光(例如,同时发光),因此可抑制亮斑或暗斑的生成。

[0091] 图 15 是根据本发明的实施方式的发光像素 EP_1 的电路图。图 16 是用于描述驱动图 15 中所示的实施方式的发光像素 EP_1 的方法的时序图。

[0092] 参考图 15,发光像素 EP_1 包括 OLED 和用于向 OLED 提供电流的像素电路 2A。尽管在图 15 中未示出,虚拟像素 DP_1 包括像素电路 2A,但是不包括 OLED。

[0093] OLED 的阳极联接至像素电路 2A, OLED 的阴极联接至用于提供第二电源电压 $ELVSS$ 的第二电源。OLED 发出与从像素电路 2A 提供的电流对应的亮度的光。如果发光像素 EP_1 被确定为有缺陷的像素,位于 OLED 联接至像素电路 2A 的位置处或附近的切割单元 130 可使用激光束被切割。

[0094] 像素电路 2A 包括第一晶体管 TA_1 至第四晶体管 TA_4 、第一电容器 C_1 和第二电容器 C_2 。

[0095] 第一晶体管 TA_1 的栅电极从扫描线接收扫描信号,第一晶体管 TA_1 的第一电极从数据线接收数据信号 D 。第一晶体管 TA_1 的第二电极联接至第一节点 N_1 。

[0096] 第二晶体管 TA_2 的栅电极联接至第二节点 N_2 ,第二晶体管 TA_2 的第一电极从第一电源接收第一电源电压 $ELVDD$,以及第二晶体管 TA_2 的第二电极联接至 OLED 的阳极。第二晶体管 TA_2 充当驱动晶体管。

[0097] 第一电容器 C_1 联接在第一节点 N_1 与第二晶体管 TA_2 的第一电极/第一电源之间。第二电容器 C_2 联接在第一节点 N_1 与第二节点 N_2 之间。

[0098] 第三晶体管 TA_3 的栅电极接收第一控制信号 GC ,第三晶体管 TA_3 的第一电极联接至第二晶体管 TA_2 的栅电极,以及第三晶体管 TA_3 的第二电极联接至 OLED 的阳极和第二晶体管 TA_2 的第二电极。

[0099] 第四晶体管 TA_4 的栅电极接收第二控制信号 SUS_ENB ,第四晶体管 TA_4 的第一电极接收辅助电压 V_{sus} ,以及第四晶体管 TA_4 的第二电极联接至数据线和第一晶体管 TA_1 的第一电极。

[0100] 在图 16 中,假设均包括图 15 中所示的像素电路 2A 的发光像素 EP_1 和虚拟像素 DP_1 形成于图 2 中所示的显示面板 10a,并且使用图 9 中所示的方法修复。

[0101] 参考图 16,多个发光像素 EP_1 使用同时发光方法被驱动,并且通过将每个帧划分成初始化周期 Int 、补偿周期 V_{th} 、扫描/数据输入周期 $Scan/Data$ 和发光周期 $Emission$ 进行操作。在扫描/数据输入周期 $Scan/Data$ 中,扫描信号被顺序输入多个扫描线,与扫描信号对应的数据信号被顺序地输入发光像素 EP_1 和虚拟像素 DP_1 。

[0102] 在初始化周期 Int 和补偿周期 V_{th} 中,扫描信号被提供给(例如,被同时提供给)所有发光像素 EP_1 和虚拟像素 DP_1 。包括在发光像素 EP_1 和虚拟像素 DP_1 的每个中的驱动晶体管的初始和阈值电压补偿、以及每个发光像素 EP_1 的发光全都在一个帧中执行。

[0103] 在初始化周期 Int 中,具有低电平的第一扫描信号 S_1 至第 S_{n+1} 扫描信号 S_{n+1} 被同时提供给所有扫描线。具有低电平的第二控制信号 SUS_ENB 被提供给第四晶体管 TA_4 的

栅电极,并且数据线处于高阻抗(Hi-Z)状态。如此,第一晶体管 TA1 和第四晶体管 TA4 导通,因此具有高电平的辅助电压 V_{sus} 被提供给第一节点 N1,第二节点 N2 的电压降低,并且第二节点 N2 被维持在初始电压 V_{int} 。然后,第二控制信号 SUS_ENB 从低电平改变至高电平,第四晶体管 TA4 截止,并且具有高电平的数据线的辅助电压 V_{sus} 被提供给第一节点 N1。由于第二节点 N2 的电压降低,因此第二晶体管 TA2 导通,并且 OLED 的阳极的电压被重置为驱动电压 $ELVDD$ 的电平。

[0104] 在补偿周期 V_{th} 中,具有高电平且被提供给数据线的辅助电压 V_{sus} 被提供给第一节点 N1。第一控制信号 GC 以低电平被提供,因此第三晶体管 TA3 导通。如此,第二晶体管 TA2 为二极管耦合型,因此电流流动直到与第二晶体管 TA2 的阈值电压对应的电压被存储在第二电容器 C2 内。然后,第二晶体管 TA2 截止。

[0105] 在扫描/数据输入周期 Scan/Data 中,具有低电平的第一扫描信号 S_1 至第 $(n+1)$ 扫描信号 S_{n+1} 被顺序地输入多个扫描线,因此第一晶体管 TA1 导通,并且数据信号被顺序地输入联接至每个扫描线的发光像素 EP1 和虚拟像素 DP1。由此,与提供给有缺陷的发光像素的数据信号相同的数据信号被提供给虚拟像素 DP1。如此,驱动电压 $ELVDD$ 与第一节点 N1 的电压之间的电压差被存储在第一电容器 C1 中。

[0106] 在这种情况下,顺序提供的扫描信号的宽度可被提供作为 2 个水平周期(2H),并且相邻的扫描信号的宽度(例如,第 $(n-1)$ 扫描信号 S_{n-1} 的宽度和第 n 扫描信号 S_n 的宽度)可重叠一个水平周期(1H)或更小。这改善了由可能因大尺寸显示区域引起的信号线的阻容(RC)延迟导致的充电缺乏。

[0107] 在发光周期 Emission 中,第一电源电压 $ELVDD$ 以高电平被提供,并且第二电源电压 $ELVSS$ 以低电平被提供。从第一电源电压 $ELVDD$ 至 OLED 的阴极的电流路径经由第二晶体管 TA2 形成,并且所有发光像素 EP1 的 OLED 发出与数据信号对应的亮度的光。在这种情况下,有缺陷的像素的 OLED 因经由修复线从虚拟像素 DP1 提供的电流而发光。

[0108] 尽管在图 16 中未示出,但是在第 N 帧的发光周期之后,为了在第 $(N+1)$ 帧开始之前插入黑色或变暗,可添加用于停止发光的发光停止周期。

[0109] 图 17 是根据本发明的另一实施方式的发光像素 EP2 的电路图。图 18 是用于描述驱动图 17 中所示的实施方式的发光像素 EP2 的方法的时序图。

[0110] 参考图 17,发光像素 EP2 包括 OLED 和用于向 OLED 提供电流的像素电路 2B。尽管在图 17 中未示出,但是虚拟像素 DP2 包括像素电路 2B,但是不包括 OLED。

[0111] OLED 的阳极联接至像素电路 2B, OLED 的阴极联接至用于提供第二电源电压 $ELVSS$ 的第二电源。OLED 发出与从像素电路 2B 提供的电流对应的光(例如,发出预定亮度的光)。如果发光像素 EP2 被确定为有缺陷的像素,位于 OLED 联接至像素电路 2B 区域处或附近的切割单元 130 使用激光束被切割。

[0112] 像素电路 2B 包括第一晶体管 TB1 至第五晶体管 TB5 和第一电容器 C1 至第三电容器 C3。

[0113] 第一晶体管 TB1 的栅电极从扫描线接收扫描信号 S ,第一晶体管 TB1 的第一电极联接至数据线且从数据线接收数据信号 D 。第一晶体管 TB1 的第二电极联接至第一节点 N1。

[0114] 第二晶体管 TB2 的栅电极接收第一控制信号 GW ,第二晶体管 TB2 的第一电极联接至第一节点 N1,以及第二晶体管 TB2 的第二电极联接至第二节点 N2。

[0115] 第三晶体管 TB3 的栅电极联接至第三节点 N3, 第三晶体管 TB3 的第一电极从第一电源接收第一电源电压 ELVDD, 以及第三晶体管 TB3 的第二电极联接至 OLED 的阳极。第三晶体管 TB3 充当驱动晶体管。

[0116] 第四晶体管 TB4 的栅电极接收第二控制信号 GC, 第四晶体管 TB4 的第一电极联接至第三节点 N3 和第三晶体管 TB3 的栅电极, 以及第四晶体管 TB4 的第二电极联接至 OLED 的阳极。

[0117] 第五晶体管 TB5 的栅电极接收第二控制信号 GC, 第五晶体管 TB5 的第一电极联接至数据线且从数据线接收数据信号 D, 以及第五晶体管 TB5 的第二电极联接至第二节点 N2。

[0118] 第一电容器 C1 联接在第一节点 N1 与第五晶体管 TB5 的栅电极之间, 第二电容器 C2 联接在第二节点 N2 与第一电源之间, 以及第三电容器 C3 联接在第二节点 N2 与第三节点 N3/ 第三晶体管 TB3 的栅电极之间。当第一晶体管 TB1 导通时, 第一电容器 C1 充入与从数据线提供的数据信号 D 对应的电压。

[0119] 在图 18 中, 假设均包括图 17 中所示的实施方式的像素电路 2B 的发光像素 EP2 和虚拟像素 DP2 形成于图 2 中所示的显示面板 10a, 并且使用图 9 中所示的方法修复。

[0120] 参考图 18, 多个发光像素 EP2 使用同时发光方法被驱动, 并且通过将每个帧划分成初始化周期 Int、补偿周期 Vth、数据传输周期 Dtrans 和扫描 / 发光周期 Scan/Emission 进行操作。在扫描 / 发光周期 Scan/Emission 中, 扫描信号被顺序地输入至多个扫描线, 并且与扫描信号对应的数据信号被顺序地输入至发光像素 EP2 和虚拟像素 DP2。包括在每个发光像素 EP2 和虚拟像素 DP2 中的驱动晶体管的初始化、阈值电压补偿和数据传输、以及每个发光像素 EP2 的发光分别在帧的划分周期中执行。

[0121] 在初始化周期 Int 中, 第一电源电压 ELVDD 和第二控制信号 GC 以低电平被提供。数据线处于高阻抗(Hi-Z) 状态。如此, 第五晶体管 TB5 和第四晶体管 TB4 导通, 因此第三晶体管 TB3 为二极管耦合型, 并且 OLED 的阳极的电压和第三节点 N3 的电压被初始化至驱动电源 ELVDD 的电平。

[0122] 在补偿周期 Vth 中, 第二控制信号 GC 以低电平被提供, 并且具有高电平的辅助电源 Vsus 被提供给数据线。如此, 第五晶体管 TB5 导通, 因此辅助电源 Vsus 被提供给第二节点 N2。而且, 第四晶体管 TB4 导通, 因此第三晶体管 TB3 为二极管耦合型, 电流流动直到与第三晶体管 TB3 的阈值电压对应的电压被存储在第三电容器 C3 中。然后, 第三晶体管 TB3 截止。

[0123] 在数据传输周期 Dtrans 中, 第一电源电压 ELVDD 和第二电源电压 ELVSS 以它们各自的高电平被提供, 并且第一控制信号 GW 以低电平被提供。如此, 第二晶体管 TB2 导通, 因此在第(N-1) 帧的扫描周期中被写入发光像素 EP2 且被存储在第一电容器 C1 中的数据信号 D 移动至第二节点 N2。由此, 驱动电压 ELVDD 与第二节点 N2 的电压之间的电压差被存储在第二电容器 C2 中。

[0124] 在扫描 / 发光周期 Scan/Emission 中, 扫描周期和发光周期同时执行。在扫描 / 发光周期 Scan/Emission 中, 第一电源电压 ELVDD 以高电平被提供, 第二电源电压 ELVSS 以低电平被提供。而且, 具有低电平的第一扫描信号 S1 至第(n+1) 扫描信号 Sn+1 被顺序地输入对应的扫描线, 因此第一晶体管 TB1 导通, 并且数据信号被顺序地输入与每个扫描线联接的发光像素 EP2 和虚拟像素 DP2。在这种情况下, 与提供给有缺陷的像素的数据信号相

同的数据信号被提供给虚拟像素 DP2。如此,与第 N 帧的数据信号对应的电压被存储在第一电容器 C1 中。

[0125] 第二晶体管 TB2 截止以阻断第一节点 N1 与第二节点 N2。而且,从第一电源电压 ELVDD 至 OLED 的阴极的电流路径经由导通的第三晶体管 TB3 形成,并且 OLED 发出与在第 (N-1) 帧的扫描周期被写入发光像素 EP2 且被存储在第二电容器 C2 中的数据信号对应的亮度的光。在这种情况下,显示区域 AA 中的所有发光像素 EP2 同时发光。有缺陷的像素的 OLED 因经由修复线从虚拟像素 DP2 提供的电流而发光。也就是说,在扫描/发光周期 Scan/Emission 中,第 N 帧的数据信号根据扫描信号被顺序地输入,与此同时,显示区域 AA 中的所有发光像素 EP2 发出与第 (N-1) 帧的数据信号对应的的光。

[0126] 这里,顺序提供的扫描信号的宽度可被提供作为 2 个水平周期(2H),并且相邻扫描信号的宽度(例如,第 (n-1) 扫描信号 S_{n-1} 的宽度和第 n 扫描信号 S_n 的宽度)可重叠一个水平周期(1H)或更小。这解决了因根据大尺寸显示区域的信号线的 RC 延迟引起的充电缺乏。

[0127] 图 19 是根据本发明的另一实施方式的发光像素 EP3 的电流图。图 20 是用于描述驱动图 19 中所示的实施方式的发光像素 EP3 的方法的时序图。

[0128] 参考图 19,发光像素 EP3 包括 OLED 和向 OLED 提供电流的像素电路 2C。尽管在图 19 中未示出,虚拟像素 DP3 包括像素电路 2C,但是不包括 OLED。

[0129] OLED 的阳极联接至像素电路 2C,并且 OLED 的阴极联接至用于提供第二电源电压 ELVSS 的第二电源。OLED 发出与从像素电路 2C 提供的电流对应的亮度的光。如果发光像素 EP3 被确定为有缺陷的像素,则位于 OLED 联接至像素电路 2C 的位置处或附近的切割单元 130 可使用激光束被切割。

[0130] 像素电路 2C 包括第一晶体管 TC1 至第八晶体管 TC8 以及第一电容器 C1 和第二电容器 C2。

[0131] 第一晶体管 TC1 的栅电极从扫描线接收扫描信号,第一晶体管 TC1 的第一电极联接至数据线且从数据线接收数据信号 D,以及第一晶体管 TC1 的第二电极联接至第一节点 N1。

[0132] 第二晶体管 TC2 的栅电极接收第一控制信号 GW,第二晶体管 TC2 的第一电极联接至第一节点 N1,以及第二晶体管 TC2 的第二节点联接至第二节点 N2。

[0133] 第三晶体管 TC3 的栅电极接收第二控制信号 GI,第三晶体管 TC3 的第一电极联接至初始化电源且从初始化电源接收初始电压 V_{int} ,以及第三晶体管 TC3 的第二电极联接至节点 N3。

[0134] 第四晶体管 TC4 的栅电极接收第一控制信号 GW,第四晶体管 TC4 的第一电极联接至第三节点 N3,以及第四晶体管 TC4 的第二电极联接至第四节点 N4。

[0135] 第五晶体管 TC5 的栅电极也接收第二控制信号 GI,第五晶体管 TC5 的第一电极联接至第一电源且从第一电源接收第一电源电压 ELVDD,以及第五晶体管 TC5 的第二电极联接至第二节点 N2。

[0136] 第六晶体管 TC6 的栅电极联接至第三节点 N3,第六晶体管 TC6 的第一电极联接至第二节点 N2,以及第六晶体管 TC6 的第二电极联接至第四节点 N4。第六晶体管 TC6 充当驱动晶体管。

[0137] 第七晶体管 TC7 的栅电极接收第三控制信号 GE, 第七晶体管 TC7 的第一电极联接至第四节点 N4, 以及第七晶体管 TC7 的第二电极联接至 OLED 的阳极。

[0138] 第八晶体管 TC8 的栅电极也接收第三控制信号 GE, 第八晶体管 TC8 的第一电极联接至第一电源且从第一电源接收第一电源电压 ELVDD, 以及第八晶体管 TC8 的第二电极联接至第二节点 N2。

[0139] 第一电容器 C1 联接在第一节点 N1 与用于提供第三电源电压 Vhold 的第三电源之间。当第一晶体管 TC1 导通时, 第一电容器 C1 接收 / 充入与从数据线提供的数据信号 D 对应的电压。第三电源可以是固定电压的电源 (例如, 直流电源)。例如, 第三电源可被设定成用于提供第一电源电压 ELVDD 的第一电源, 或被设定成用于提供初始电压 Vint 的初始化电源。第二电容器 C2 联接在第三节点 N3 与第一电源之间。

[0140] 在图 20 中, 假设均包括图 19 中所示的像素电路 2C 的发光像素 EP3 和虚拟像素 DP3 形成于图 2 中所示的显示面板 10a, 并且通过使用图 9 中所示的方法修复。

[0141] 参考图 20, 多个发光像素 EP3 使用同时发光方法被驱动, 并且通过将每个帧划分成初始化周期 Int、补偿 / 数据传输周期 Vth/Dtrans 和扫描 / 发光周期 Scan/Emission 进行操作。在扫描 / 发光周期 Scan/Emission 中, 扫描信号被顺序地输入多个扫描线, 并且与扫描信号对应的数据信号被顺序地输入发光像素 EP3 和虚拟像素 DP3。包括在发光像素 EP3 和虚拟像素 DP3 的每个中的初始、阈值电压补偿和数据传输以及每个发光像素 EP3 的发光全都在给定帧的对应周期中执行。

[0142] 在初始化周期 Int 中 (例如, 在初始化周期 Int 开始时), 第一电源电压 ELVDD 以高电平被提供, 第二电源电压 ELVSS 和第二控制信号 GI 以低电平被提供。如此, 第三晶体管 TC3 和第五晶体管 TC5 导通, 因此第一电源电压 ELVDD 被提供给第二节点 N2, 初始电压 Vint 被提供给第三节点 N3。

[0143] 在补偿 / 数据传输周期 Vth/Dtrans 中, 第一电源电压 ELVDD、第二电源电压 ELVSS 和第一控制信号 GW 以低电平被提供。如此, 第二晶体管 TC2 导通, 因此, 在第 (N-1) 帧的扫描周期中被写入发光像素 EP3 中且被存储在第一电容器 C1 中的数据信号 D 移动至第二节点 N2。而且, 第四晶体管 TC4 导通, 因此第六晶体管 TC6 为二极管耦合型, 使电流流过第六晶体管 TC6, 因此第六晶体管 TC6 的阈值电压被补偿, 并且驱动电源 ELVDD 与第二节点 N2 的电压之间的电压差被存储在第二电容器 C2 中。

[0144] 在扫描 / 发光周期 Scan/Emission 中, 扫描周期和发光周期同时执行。在扫描 / 发光周期 Scan/Emission 中, 第一电源电压 ELVDD 以高电平被提供, 并且第二电源电压 ELVSS 和第三控制信号 GE 以低电平被提供 (例如, 第三控制信号 GE 在扫描 / 发光周期 Scan/Emission 开始时、在扫描 / 发光周期 Scan/Emission 的发光周期 Emission 期间以低电平被提供)。

[0145] 而且, 在扫描 / 发光周期 Scan/Emission 中, 具有低电平的第一扫描信号 S1 至第 (n+1) 扫描信号被顺序地输入对应的扫描线, 因此第一晶体管 TC1 导通, 并且第 N 帧的数据信号被顺序地输入联接至每个扫描线的发光像素 EP3。在这种情况下, 与被提供给有缺陷的像素和发光像素 EP3 的数据信号相同的数据信号被提供给虚拟像素 DP3。如此, 与第 N 帧的数据信号对应的电压被存储在第一电容器 C1 中。

[0146] 第二晶体管 TC2 截止以阻断 / 电隔离第一节点 N1 与第二节点 N2。而且, 第七晶

晶体管 TC7 和第八晶体管 TC8 导通,因此从第一电源电压 ELVDD 至 OLED 的阴极的电流路径经由导通的第六晶体管 TC6、第七晶体管 TC7 和第八晶体管 TC8 形成,并且 OLED 发出与在第(N-1)帧的扫描周期中被写入发光像素 EP3 中且被存储在第二电容器 C2 中的数据信号对应的亮度的光。在这种情况下,显示区域 AA 中的所有发光像素 EP3 同时发光。有缺陷的像素的 OLED 因经由修复线从虚拟像素 DP3 提供的电流而发光。也就是说,在扫描/发光周期 Scan/Emission 中,第 N 帧的数据信号根据扫描信号被顺序地输入,与此同时,显示区域 AA 中的所有发光像素 EP3 同时发出与第(N-1)帧的数据信号对应的的光。发光周期 Emission 可部分地与扫描周期 Scan 重叠,并且可短于扫描周期 Scan。

[0147] 这里,顺序提供的扫描信号的宽度可被提供作为 2 个水平宽度(2H),并且相邻扫描信号的宽度(例如,第(n-1)扫描信号 Sn-1 的宽度和第 n 扫描信号 Sn 的宽度)可重叠一个水平周期或更小。这有助于避免可由大尺寸显示区域中的信号线的 RC 延迟导致的充电不足/缺乏。

[0148] 图 21 和 22 是用于描述根据本发明的实施方式的修复背面发光显示装置中的发光像素 EP 的方法的截面图。

[0149] 在图 21 和图 22 中,为了方便说明,仅示出了用于形成每个发光像素 EP 中的 OLED 的像素电极 31、联接至像素电路中的像素电极 31 的 TFT。TFT 可以是图 15 中所示的像素电路 2A 的第二晶体管 TA2、图 17 中所示的像素电路 2B 的第三晶体管 TB3、或图 19 中所示的像素电路 2C 的第七晶体管 TC7。

[0150] 参考图 21,在衬底 11 上形成 TFT 的有源层 21。尽管在图 21 中未示出,还可在衬底 11 的顶面形成用于防止杂质离子扩散、用于防止湿气或外部空气渗入和用于平坦化表面(例如,势垒层、阻挡层和/或缓冲层)的辅助层。

[0151] 有源层 21 可包括半导体,并且可包括掺杂的离子杂质。而且,有源层 21 可由氧化物半导体形成。有源层 21 包括源区、漏区和沟道区。

[0152] 在形成有有源层 21 的衬底 11 上形成栅绝缘层 GI。在栅绝缘层 GI 上形成栅电极 24 和像素电极 31。栅电极 24 被形成为对应于有源层 21 的沟道区。

[0153] 通过在栅绝缘层 GI 上顺序堆叠然后刻蚀第一和第二导电层来形成栅电极 24 和像素电极 31。栅电极 24 可包括由第一导电层的一部分形成的第一栅电极 22 和由第二导电层的一部分形成的第二栅电极 23。可由第一导电层在第二导电层被部分移除之后暴露的部分形成像素电极 31。在形成有栅电极 24 和像素电极 31 的衬底 11 上形成层间绝缘层 ILD。

[0154] 在层间绝缘层 ILD 上形成分别通过接触孔与有源层 21 的源区和漏区接触的源电极 25 和漏电极 26。源电极 25 和漏电极 26 中的一个通过位于第二导电层留在像素电极 31 边缘区域的部分上方的接触孔接触/电联接至像素电极 31。而且,在层间绝缘层 ILD 上形成由导电材料形成的修复线 RL 和第一连接单元 41。第一连接单元 41 通过接触第二导电层留在像素电极的(例如,与像素电极与源电极 25 或漏电极 26 接触的边缘区域相反的)边缘区域的部分电联接至像素电极 31。修复线 RL 和第一连接单元 41 可由与源电极 25 和漏电极 26 相同的材料或不同的材料形成。

[0155] 在如上所述形成背板之后,如果像素电路被检测和确定为有缺陷,则通过将激光束照射到将源电极 25 和漏电极 26 中的一个联接至像素电极 31 的切割单元 130,将 TFT 与像素电极电分离。如此,有缺陷的发光像素 EP 的像素电路与像素电极 31 电分离。

[0156] 参考图 22,在第一修复单元 140a 中,通过在修复线 RL 和第一连接单元 41 上形成第一接触金属 CM1,将修复线 RL 经由第一连接单元 41 电联接至像素电极 31。第一接触金属 CM1 可使用例如化学气相沉积(CVD)的方法形成。在修复之后,在形成有第一接触金属 CM1 的衬底 11 上形成具有用于使像素电极 31 暴露的孔的像素限定层 PDL。

[0157] 然后,在像素电极 31 上顺序地形成包括发光层的有机层和相对电极。如果有有机层发红光、绿光或蓝光,发光层可分别被图案化成红光发光层、绿光发光层或蓝光发光层。否则,如果有有机层发白光,则发光层可具有红光发光层、绿光发光层和蓝光发光层被堆叠以发白光的多层结构、或包括红光发光材料、绿光发光材料和蓝光发光材料的单层结构。相对电极可被沉积在衬底 11 的整个表面,因此可被形成为公共电极。根据本发明的实施方式,像素电极 31 用作阳极,相对电极用作阴极。像素电极 31 和相对电极的极性可互换。

[0158] 图 23 是用于描述根据本发明的实施方式的联接背面发光显示装置中的虚拟像素 DP 的方法的截面图。

[0159] 在图 23 中,为了方便说明,仅示出了与虚拟像素 DP 的像素电路中的修复线联接的 TFT。虚拟像素 DP 的像素电路可与图 21 和图 21 所示的发光像素 EP 的像素电路同时形成,并且可与图 21 和图 22 所示的发光像素 EP 的像素电路相同的材料形成。由此,图 23 中所示的 TFT 可以是图 15 中所示的像素电路 2A 的第二晶体管 TA2、图 17 中所示的像素电路 2B 的第三晶体管 TB3、或图 19 中所示的像素电路 2C 的第七晶体管 TC7。

[0160] 参考图 23,在衬底 11 上形成 TFT 的有源层 51。有源层 51 可包括半导体并且可包括掺杂的离子杂质。而且,有源层 51 可由氧化物半导体形成。有源层 51 包括源区、漏区以及位于它们之间的沟道区。在形成有有源层 51 的衬底 11 上形成栅绝缘层 GI。在栅绝缘层 GI 上形成栅电极 54。

[0161] 在与有源层 51 的沟道区对应的位置形成栅电极 54。通过在栅绝缘层 GI 上顺序堆叠然后刻蚀第一和第二导电层来形成栅电极 54。栅电极 54 可包括由第一导电层的一部分形成的第一栅电极 52 和由第二导电层的一部分形成的第二栅电极 53。在形成有栅电极 54 的衬底 11 上形成层间绝缘层 ILD。

[0162] 在层间绝缘层 ILD 上形成分别通过接触孔与有源层 51 的源区和漏区接触的源电极 55 和漏电极 56。而且,在层间绝缘层 ILD 上形成由导电材料形成的修复线 RL 和第二连接单元 61。第二连接单元 61 可从源电极 55 和漏电极 56 中的一个延伸。修复线 RL 可由与源电极 55 和漏电极 56 相同的材料或不同的材料形成。

[0163] 在第二修复单元 140b 中,通过在修复线 RL 和第二连接单元 61 上形成第二接触金属 CM2,将修复线 RL 电联接至第二连接单元 61。第二接触金属 CM2 可与第一接触金属 CM1 同时形成,可由与第一接触金属 CM1 相同的材料形成,并且可使用例如 CVD 的方法形成。在形成有第二接触金属 CM2 的衬底 11 上形成像素限定层 PDL。

[0164] 根据本发明的实施方式,如果在形成背板时发光像素的像素电路有缺陷,为了解决因有缺陷的像素电路引起的亮斑,切割发光像素的像素电极与发光像素的 TFT 之间的连接,并且将联接至像素电极的连接单元联接至修复线。还将与发光像素的像素电极联接的修复线联接至虚拟像素的像素电路。如此,可将与输入发光像素的像素电路的数据信号相同的数据信号输入虚拟像素的像素电路,并且发光像素的发光装置可发出与输入的数据信号对应的亮度的光。

[0165] 图 24 是用于描述根据本发明的实施方式的修复正面发光显示装置中的发光像素 EP 的方法的截面图。图 25 是用于描述根据本发明的实施方式的联接正面发光显示装置中的虚拟像素 EP 的方法的截面图。

[0166] 在图 24 和图 25 中,为了方便说明,仅示出了与发光像素 EP 和虚拟像素 DP 的像素电路中的修复线 RL 联接的 TFT。

[0167] 参考图 24 和图 25,在衬底 11 上形成发光像素 EP 的 TFT 的有源层 21(图 24)和虚拟像素 DP 的 TFT 的有源层 51(图 25)。尽管在图 24 和图 25 中未示出,还可在衬底 11 的顶面形成用于防止杂质离子扩散、用于防止湿气或外部空气渗入和用于平坦化表面(例如,势垒层、阻挡层和 / 或缓冲层)的辅助层。

[0168] 有源层 21 和 51 可包括半导体,并且可包括掺杂的离子杂质。而且,有源层 21 和 51 可由氧化物半导体形成。有源层 21 和 51 中的每个包括源区、漏区以及位于它们之间的沟道区。在形成有源层 21 和 51 的衬底 11 上形成栅绝缘层 GI。

[0169] 在栅绝缘层 GI 上形成发光像素 EP 的栅电极 24 和虚拟像素 DP 的栅电极 54。栅电极 24 和 54 可被形成以分别对应于有源层 21 和 51 的沟道区。在形成有栅电极 24 和 54 的衬底 11 上形成层间绝缘层 ILD。

[0170] 在层间绝缘层 ILD 上形成分别通过接触孔与有源层 21 和 51 的源区和漏区接触的源和漏电极 25 和 26、以及源和漏电极 55 和 56。在形成有源和漏电极 25 和 26、以及源和漏电极 55 和 56 的衬底 11 上形成平坦化层 PL。平坦化层 PL 可被形成为在与像素电极 31 对应的区域上具有压纹表面。

[0171] 在平坦化层 PL 上形成发光像素 EP 的像素电极 31 和第一连接单元 41、修复线 RL、以及与源电极 55 和漏电极 56 中的一个联接的虚拟像素 DP 的第二连接单元 61。第一连接单元 41 可从像素电极 31 延伸。修复线 RL 可被形成为与像素电极 31 相邻。修复线 RL、第二连接单元 61 和像素电极 31 可由相同的材料或不同的材料形成。像素电极 31 可具有根据平坦化层 PL 形状的压纹结构。

[0172] 在如上所述形成背板之后,如果像素电路被测试和确定为有缺陷,通过将激光束照射到将源电极 25 和漏电极 26 中的一个联接至像素电极 31 的切割单元 130,将发光像素 EP 的 TFT 与像素电极电分离。如此,将有缺陷的发光像素 EP 的像素电路与像素电极 31 电分离。

[0173] 而且,在第一修复单元 140a 中,通过使用第一接触金属 CM1 将修复线 RL 电联接至第一连接单元 41。而且,在第二修复单元 140b 中,通过使用第二接触金属 CM2 将修复线 RL 电联接至第二连接单元 61。第一接触金属 CM1 可与第二接触金属 CM2 使用例如 CVD 的方法同时形成(例如,在相同的工序中)并且可由相同的材料形成。在修复之后,在形成有第一接触金属 CM1 和第二接触金属 CM2 的衬底 11 上形成像素限定层 PDL。

[0174] 尽管在图 24 和 25 中未示出,在像素电极 31 上形成包括发光层的有机层和相对电极。如同像素电极 31,有机层和相对电极还可根据平坦化层 PL 的形状而具有压纹结构。在这种情况下,如果位于沿从发光层发出的光的前进方向的元件具有压纹表面,尽管满足全反射条件因此发生全反射,但反射光的入射角可改变,因此可能不会发生一个元件中的连续全反射。由此,可增加朝向用户发射的光的量,因此可使光效率最大化。

[0175] 图 26 是用于描述根据本发明的另一实施方式的修复背面发光显示装置中的发光

像素 EP 的方法的截面图。图 27 是用于描述根据本发明的另一实施方式的联接背面发光显示装置中的虚拟像素 DP 的方法的截面图。

[0176] 在图 26 和图 27 中,为了方便说明,仅示出了与发光像素 EP 和虚拟像素 DP 的像素电路中的修复线 RL 联接的 TFT。图 26 和图 27 示出了在执行显示面板的可视测试之后执行修复的情况。

[0177] 参考图 26 和图 27,在衬底 11 上形成发光像素 EP 的 TFT 的有源层 21 和虚拟像素 DP 的 TFT 的有源层 51。尽管在图 26 和图 27 中未示出,还可在衬底 11 的顶面形成用于防止杂质离子扩散、用于防止湿气或外部空气和用于平坦化表面(例如,势垒层、阻挡层和/或缓冲层)的辅助层。

[0178] 有源层 21 和 51 可包括半导体并且可包括掺杂的离子杂质。而且,有源层 21 和 51 可由氧化物半导体形成。有源层 21 和 51 中的每个包括源区、漏区和位于它们之间的沟道区。在形成有源层 21 和 51 的衬底 11 上形成栅绝缘层 GI。

[0179] 在栅绝缘层 GI 上形成发光像素 EP 的栅电极 24 和虚拟像素 DP 的栅电极 54。栅电极 24 和 54 可被形成成为分别对应于有源层 21 和 51 的沟道区。通过在栅绝缘层 GI 上顺序堆叠然后刻蚀第一和第二导电层形成栅电极 24 和 54。栅电极 24 和 54 可分别包括由第一导电层的一部分形成的第一栅电极 22 和 52 以及由第二导电层的一部分形成的第二栅电极 23 和 53。

[0180] 而且,在栅绝缘层 GI 上形成发光像素 EP 的像素电极 31 和第一连接单元 41、以及虚拟像素 DP 的第二连接单元 61。像素电极 31 可由第一导电层在第二导电层被部分移除之后暴露的部分形成。第一连接单元 41 可从像素电极 31 延伸,并且可以是第一和第二导电层的一部分。第二连接单元 61 可包括由第一导电层的一部分形成的第一层 62 和由第二导电层的一部分形成的第二层 63。在形成有栅电极 24、54 和第一和第二连接单元 41、61 的衬底 11 上形成层间绝缘层 ILD。

[0181] 在层间绝缘层 ILD 上形成分别通过接触孔与有源层 21 和 51 的源区和漏区接触的源和漏电极 25 和 26、以及源和漏电极 55 和 56。而且,在层间绝缘层 ILD 上形成修复线 RL 以至少部分地与第一连接单元 41 和第二连接单元 61 重叠。在形成有源和漏电极 25 和 26、源和漏电极 55 和 56 以及修复线 RL 的衬底 11 上形成像素限定层 PDL。

[0182] 在可视测试之后被检测为有缺陷的像素的发光像素 EP 中,通过将激光束照射到将源电极 25 和漏电极 26 中的一个联接至像素电极 31 的切割单元 130 由此切割切割单元 130,将发光像素 EP 的 TFT 与像素电极 31 电分离。如此,将有缺陷的发光像素 EP 的像素电路与像素电极 31 电分离。

[0183] 而且,通过将激光束照射到发光像素 EP 的第一修复单元 140a 执行激光焊接。如此,修复线 RL 与第一连接单元 41 之间的层间绝缘层 ILD 破裂,因此修复线 RL 电联接至第一连接单元 41。而且,通过将激光束照射到虚拟像素 DP 的第二修复单元 140b 执行激光焊接。如此,修复线 RL 与第二连接单元 61 之间的层间绝缘层 ILD 破裂,因此修复线 RL 电联接至第二连接单元 61。

[0184] 在可视测试之前或之后,在像素电极 31 上形成包括发光层的有机层和相对电极。如果有有机层发出红光、绿光或蓝光,发光层可分别被图案化成红光发光层、绿光发光层或蓝光发光层。否则,如果有有机层发出白光,则发光层可具有红光发光层、绿光发光层和蓝光发

光层被堆叠以发出白光的多层结构、或包括红光发光材料、绿光发光材料和蓝光发光材料的单层结构。相对电极可被沉积在衬底 11 的整个表面,因此可被形成为公共电极。根据本发明的实施方式,像素电极 31 用作阳极,相对电极用作阴极。像素电极 31 和相对电极的极性可互换。

[0185] 根据本发明的实施方式,当某一电路为有缺陷时,可使用修复线和激光焊接简单地执行修复,因此可提高显示装置的产率。

[0186] 图 28 是根据本发明的另一实施方式的显示面板 10d 的示意图。

[0187] 参考图 28,多个扫描线 SL 与多个数据线 DL 和多个修复线 RL 交叉的位置处以基本矩阵形状对齐的多个像素 P 形成于显示面板 10d。像素 P 包括形成于显示区域 AA 的发光像素 EP 和形成于非显示区域 NA 的虚拟像素 DP。如此,一个或多个虚拟像素 DP 可形成于像素列的上区域或下区域的至少一个上的每个像素列中。图 28 示出了虚拟像素 DP 形成于像素列的下区域的实施例。

[0188] 一个发光像素 EP 包括沿列方向对齐的第一至第三子发光像素 SEP1、SEP2 和 SEP3。第一至第三子发光像素 SEP1、SEP2 和 SEP3 中的每个包括像素电路 PC 和联接至像素电路 PC 的发光装置 E。发光装置 E 可以是包括阳极、阴极以及位于阳极与阴极之间的发光层的 OLED。第一至第三子发光像素 SEP1、SEP2 和 SEP3 的像素电路 PC 和 / 或发光装置 E 的尺寸可不同。第一至第三子发光像素 SEP1、SEP2 和 SEP3 共同联接至一个扫描线(例如,第 i 扫描线 SL_i),并且分别联接至第一至第三数据线 DL_{j_1}、DL_{j_2} 和 DL_{j_3}。由此,如果扫描信号被提供给第 i 扫描线,数据信号分别经由第一至第三数据线 DL_{j_1}、DL_{j_2} 和 DL_{j_3} 被提供给第一至第三子发光像素 SEP1、SEP2 和 SEP3,因此第一至第三子发光像素 SEP1、SEP2 和 SEP3 中的每个充入与所提供的数据信号对应的电压,并且发出与充入的电压对应的亮度的光。

[0189] 一个虚拟像素 DP 包括沿列方向对齐的第一至第三子虚拟像素 SDP1、SDP2 和 SDP3。第一至第三虚拟电分离像素 SDP1、SDP2 和 SDP3 中的每个仅包括像素电路 PC,不包括发光装置 E。第一至第三子虚拟子像素 SDP1、SDP2 和 SDP3 中的每个的像素电路 PC 与第一至第三子发光像素 SEP1、SEP2 和 SEP3 中的每个的像素电路 PC 相同。第一至第三子虚拟像素 SDP1、SDP2 和 SDP3 共同联接至一个扫描线(例如,第(n+1)扫描线 SL_{n+1}),并且分别联接至第一至第三数据线 DL_{j_1}、DL_{j_2} 和 DL_{j_3}。由此,如果扫描信号被提供给第(n+1)扫描信号 SL_{n+1},数据信号分别经由第一至第三数据线 DL_{j_1}、DL_{j_2} 和 DL_{j_3} 被提供给第一至第三子虚拟像素 SDP1、SDP2 和 SDP3。

[0190] 在第一至第三子发光像素 SEP1、SEP2 和 SEP3 中,如果第二子发光像素 SEP2 的像素电路 PC 为有缺陷,则用于将第二子发光像素 SEP2 的像素电路 PC 联接至发光装置 E 的切割单元 130 被切割,并且发光装置 E 联接至修复线 RL_j。而且,在第一至第三子虚拟像素 SDP1、SDP2 和 SDP3 中,与第二子发光像素 SEP2 对应的第二子虚拟像素 SDP2 的像素电路 PC 联接至修复线 RL_j。

[0191] 如果扫描信号在扫描周期中被顺序地提供给第一扫描线 SL₁ 至第 n 扫描线 SL_n,则数据信号分别经由第一至第三数据线 DL_{j_1}、DL_{j_2} 和 DL_{j_3} 被提供给第一至第三子发光像素 SEP1、SEP2 和 SEP3。如果最后一个扫描信号被提供给第(n+1)扫描线 SL_{n+1},与提供给第一至第三子发光像素 SEP1、SEP2 和 SEP3 的数据信号相同的数据信号被提供给第一至

第三子虚拟像素 SDP1、SDP2 和 SDP3,并且根据与充入联接至修复线 RLj 的第二子虚拟像素 SDP2 的数据信号对应的电压的电流经由修复线 RLj 被提供给第二子发光像素 SEP2。如此,在发光周期中,所有发光像素 EP 可同时发光。

[0192] 图 28 示出了当包括在一个像素中的多个子像素具有不同的特性时虚拟像素被形成成为多个子像素的实施例。然而,即使在当前的实施方式中,通过将虚拟像素形成一个子像素和通过校正被提供给虚拟像素的数据信号的伽玛值,还可应用相同的驱动原理。

[0193] 在上述实施方式中,像素电路被形成为 p 沟道金属氧化物半导体(PMOS)晶体管,并且低电平信号为使能信号而高电平信号为禁用信号。然而,通过将像素电路形成为 n 沟道金属氧化物半导体(NMOS)晶体管和通过反转所提供的信号,也可应用本发明的实施方式。在这种情况下,高电平信号为使能信号,低电平信号为禁用信号。

[0194] 根据本发明的实施方式,TFT 的工作点包括在饱和范围内,如果有缺陷的像素的阳极具有高阻抗,有缺陷的像素的电流可通过预测阻抗值被校正。

[0195] 本发明的实施方式不限于上述的像素结构和同时发光驱动,可被应用至用于使用各种方法同时发光的各种像素,并且当发光像素的像素电路为有缺陷时通过分离像素电路与发光装置和通过经由修复线联接虚拟像素的像素电路,可在没有亮斑或暗斑的情况下实现同时发光。

[0196] 根据本发明的实施方式,可通过使用虚拟像素容易地修复有缺陷的像素,同时发光驱动显示装置被正常地驱动而不会将亮斑变成暗斑。

[0197] 尽管本发明的实施方式已经参考其示例性实施方式被具体示出和描述,本领域技术人员将理解,可在本文中进行各种形式和细节的改变而不背离由下面的权利要求及其等同限定的本发明的精神和范围。

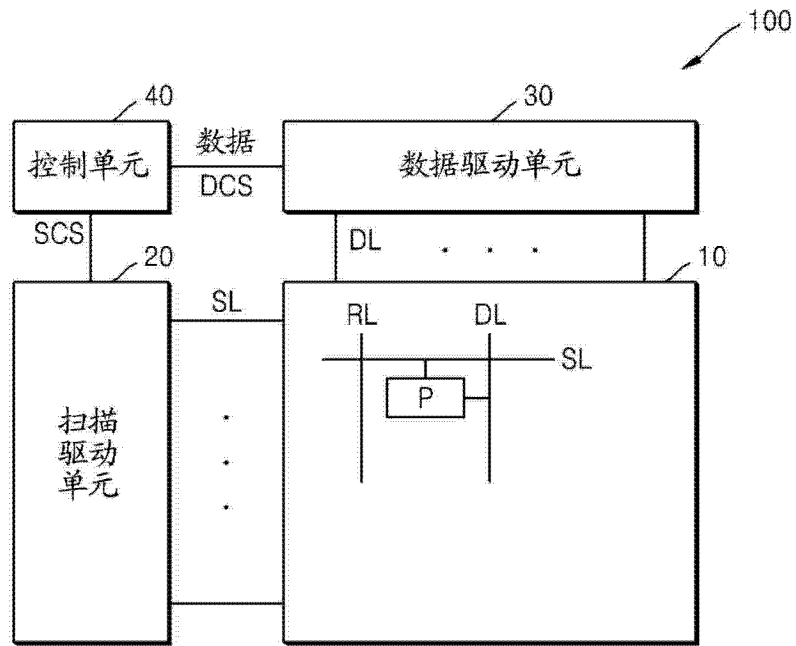


图 1

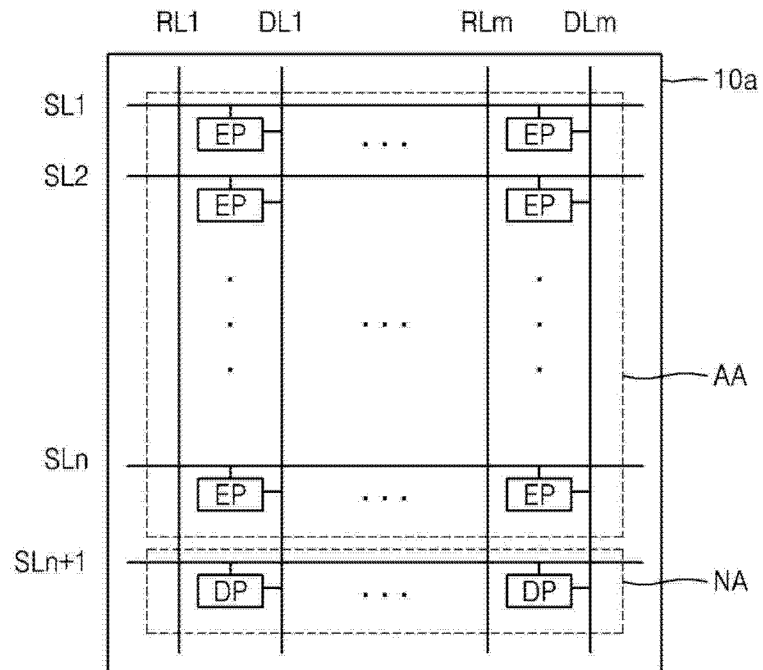


图 2

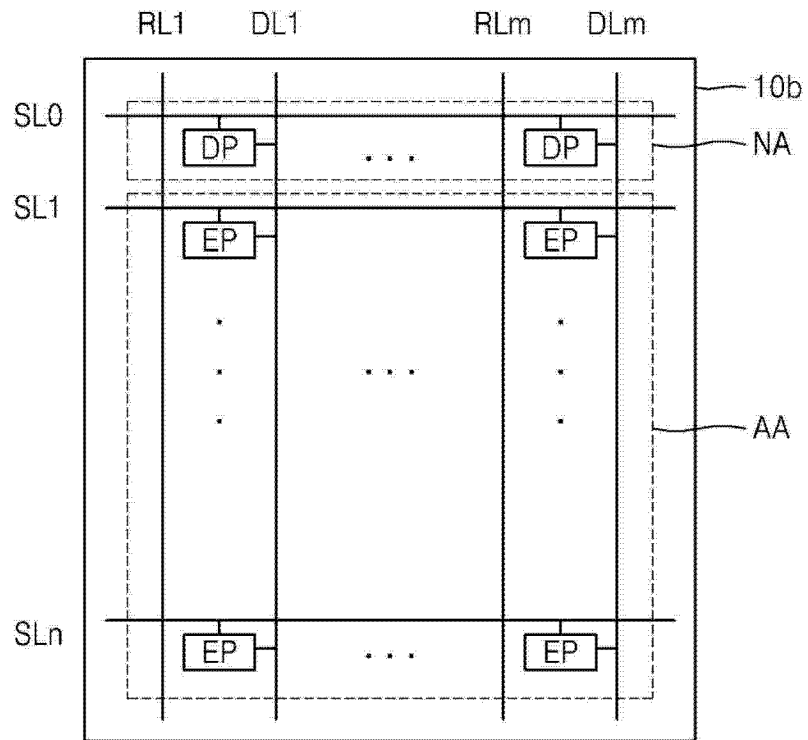


图 3

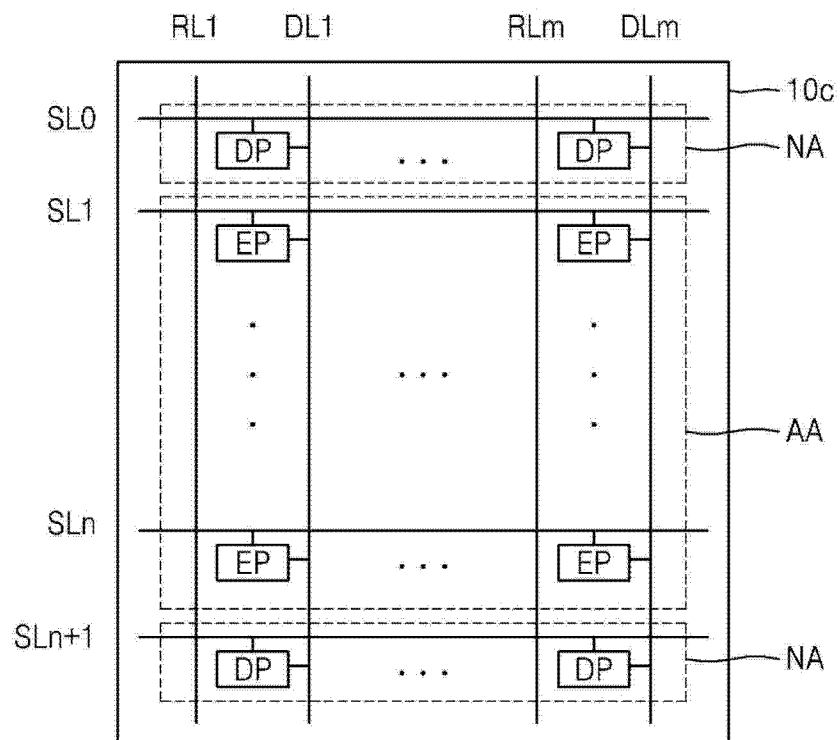


图 4

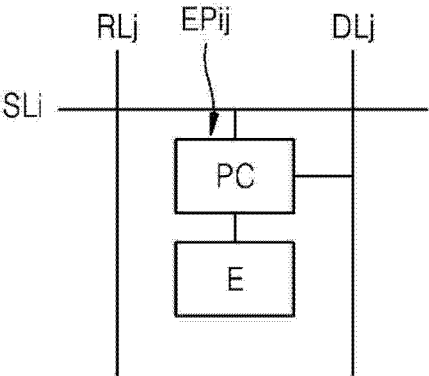


图 5

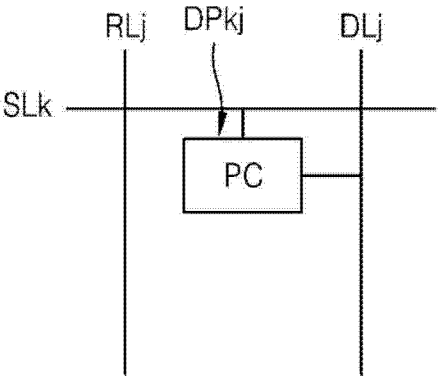


图 6

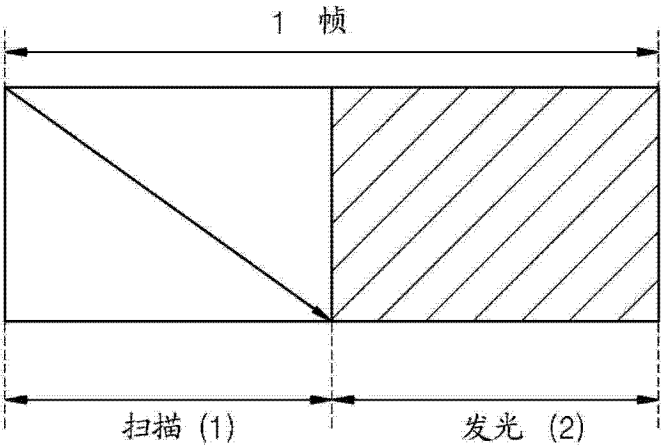


图 7

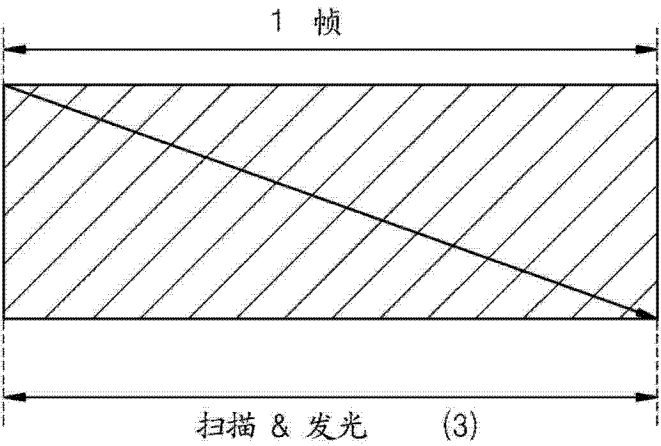


图 8

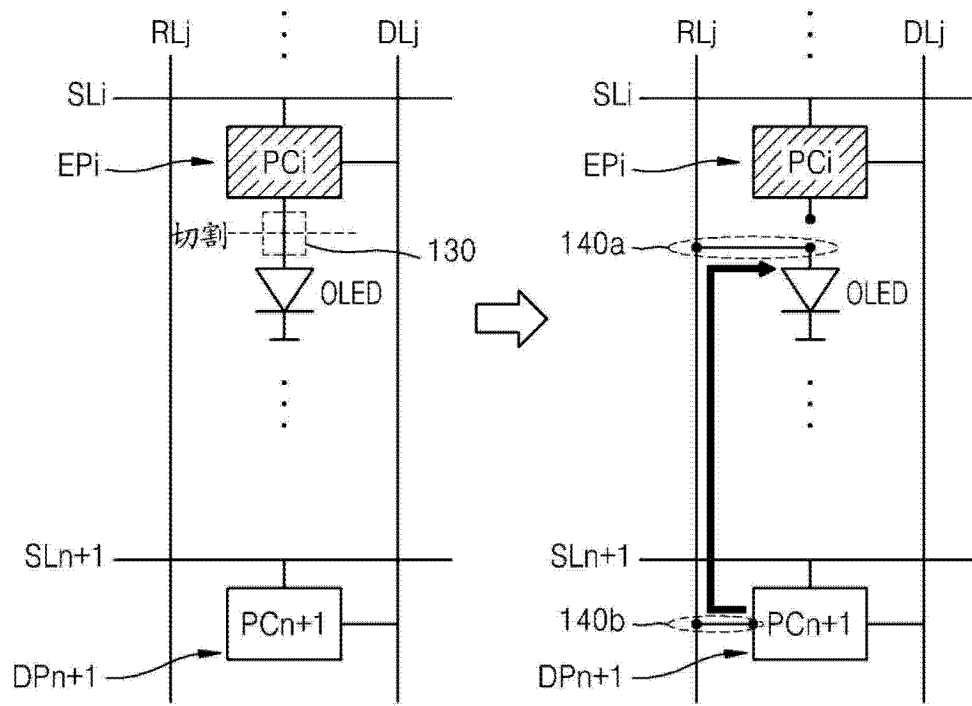


图 9

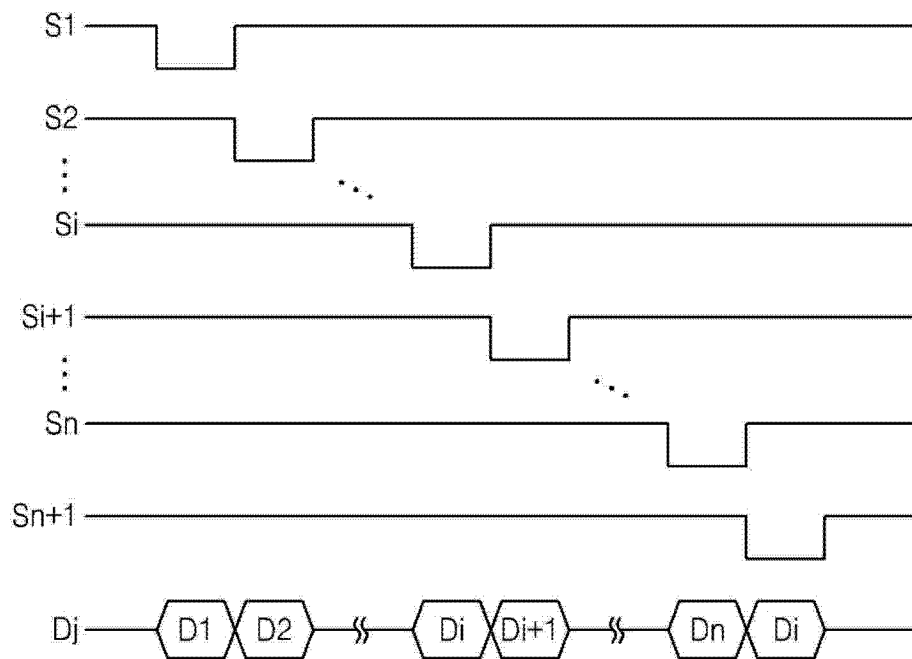


图 10

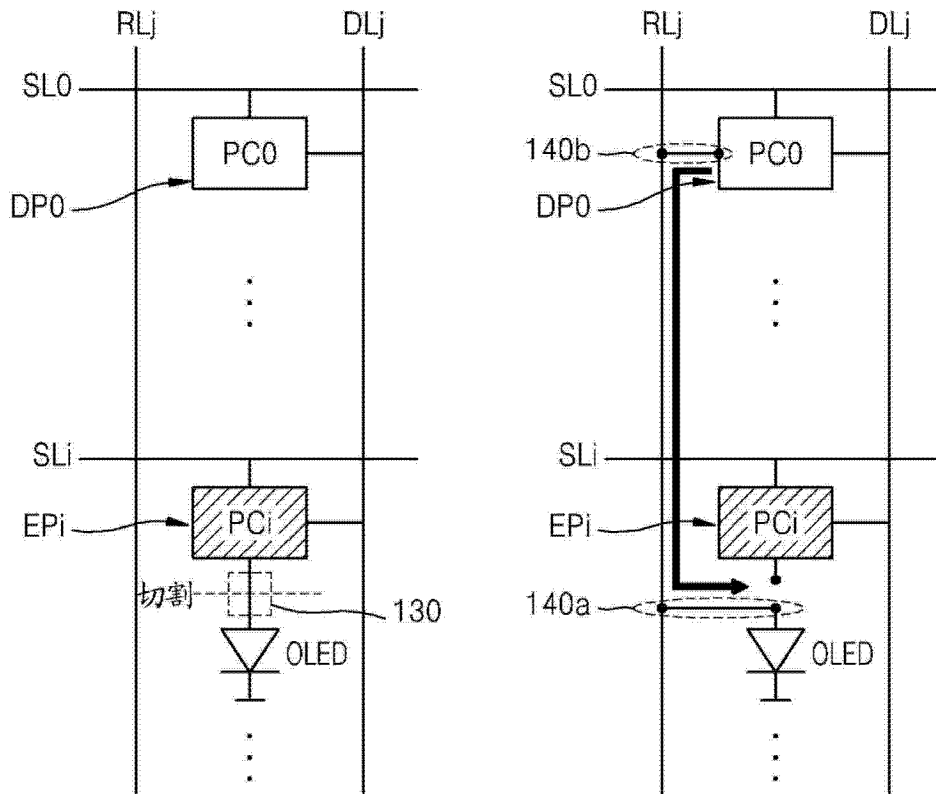


图 11

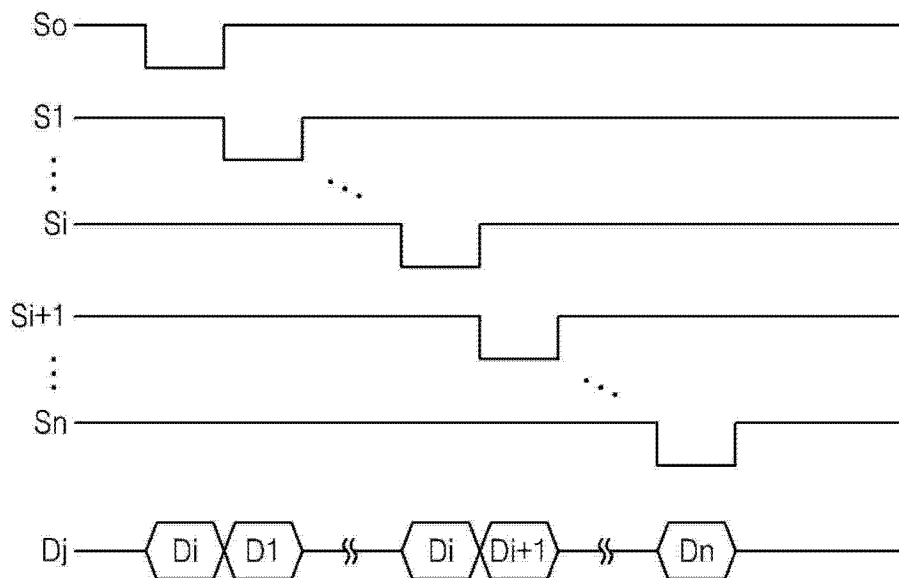


图 12

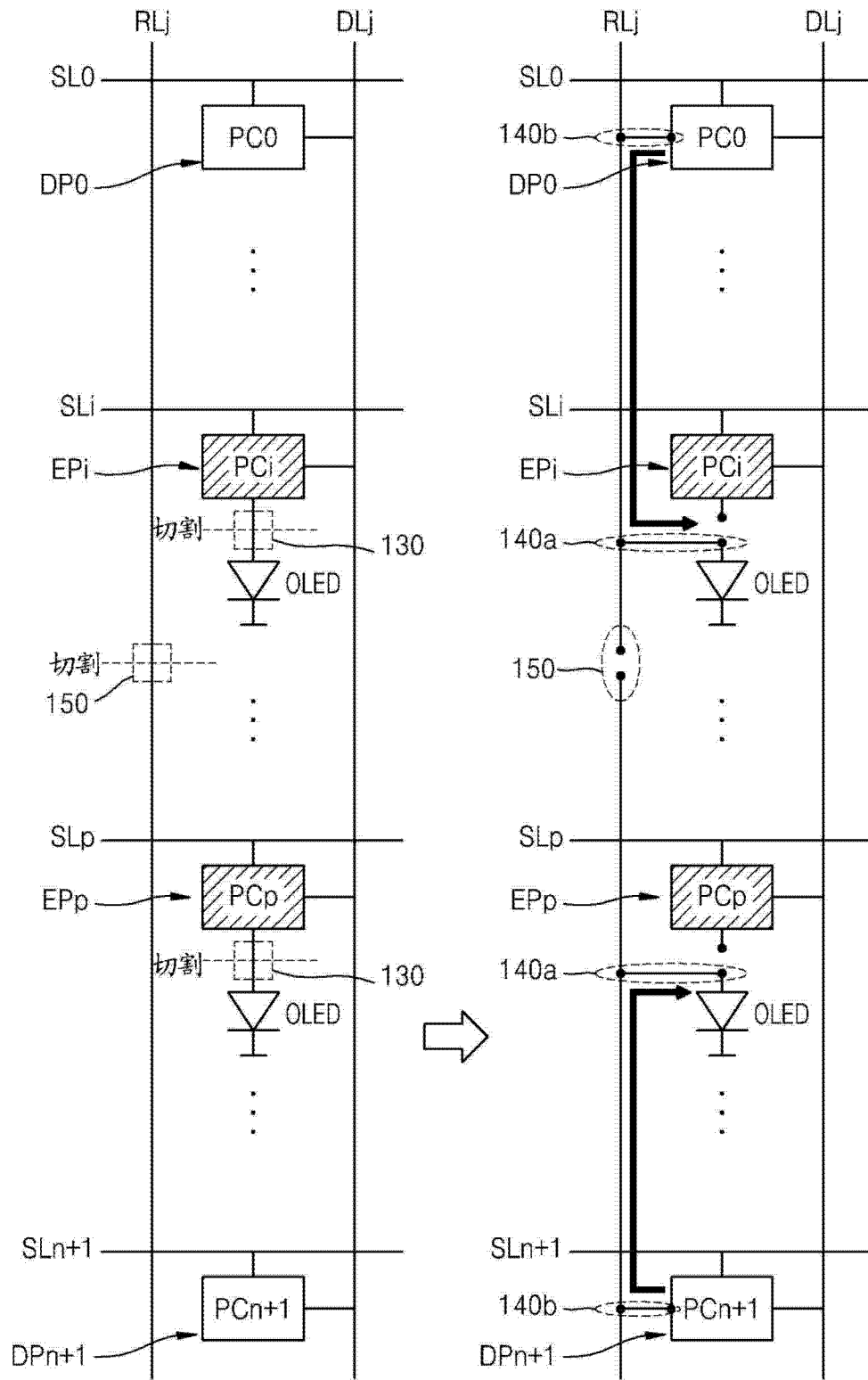


图 13

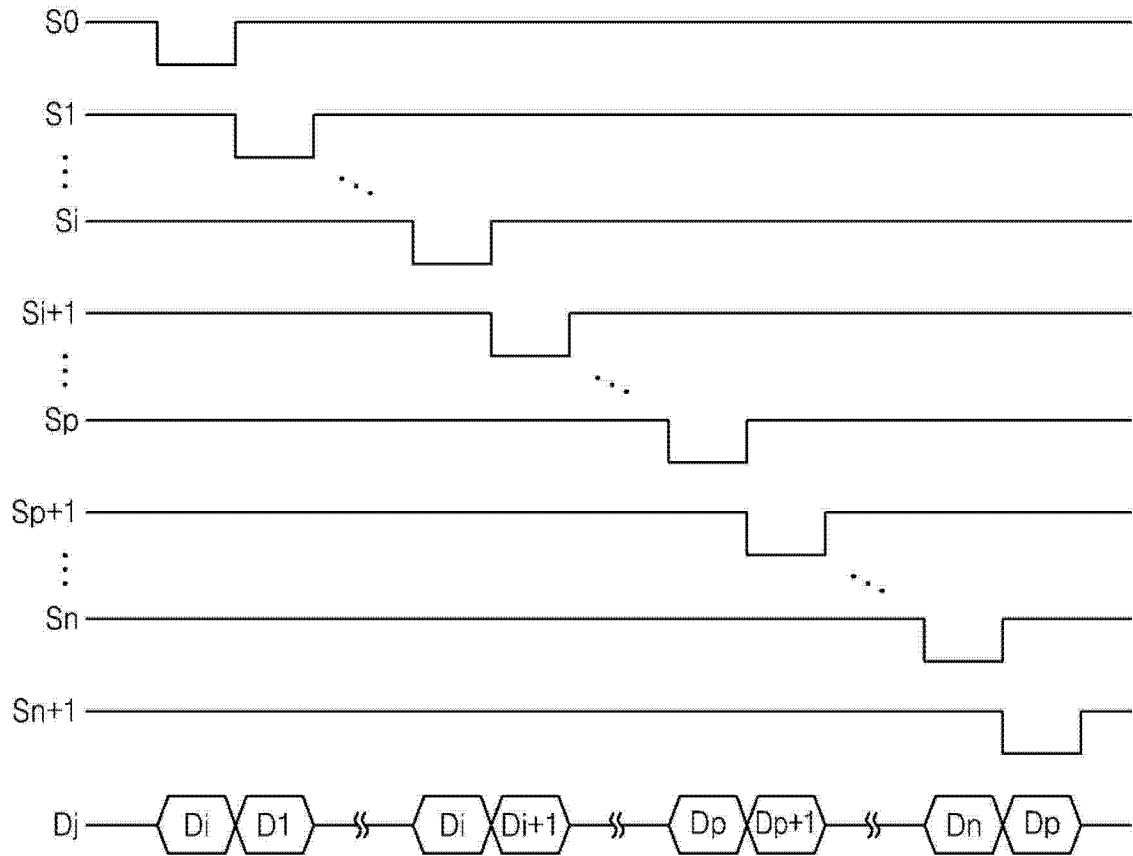


图 14

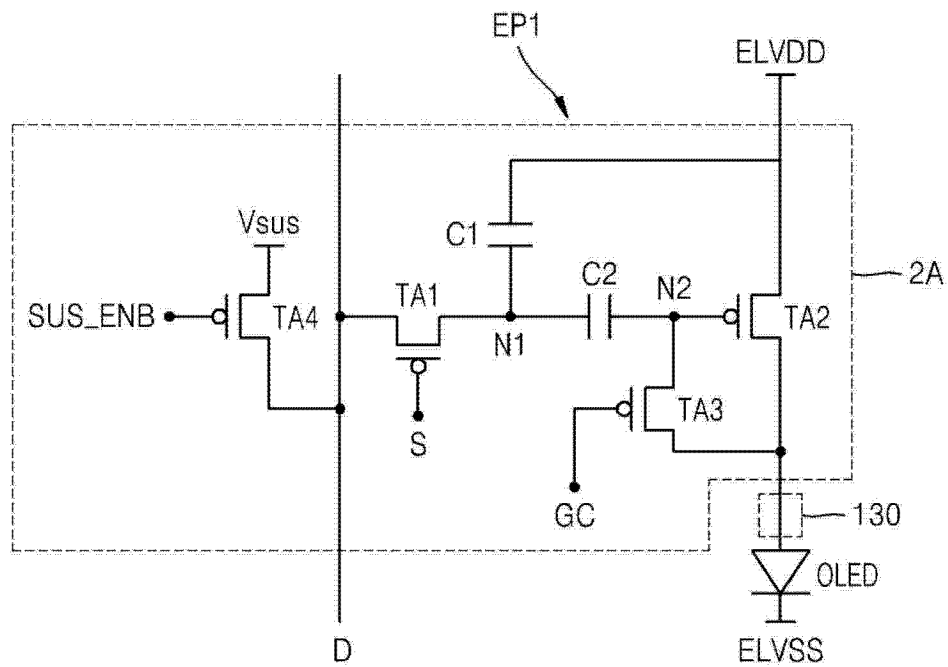


图 15

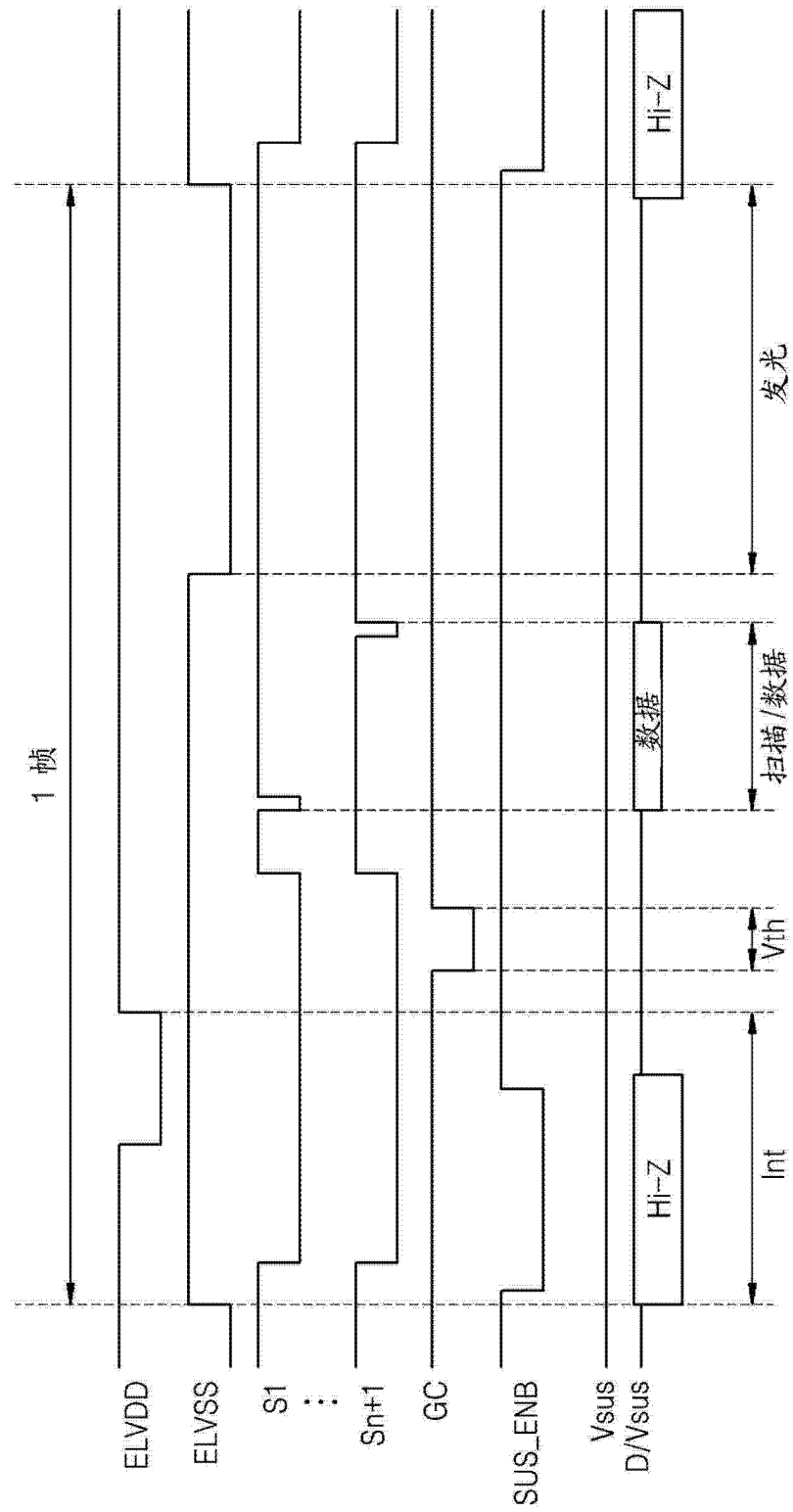


图 16

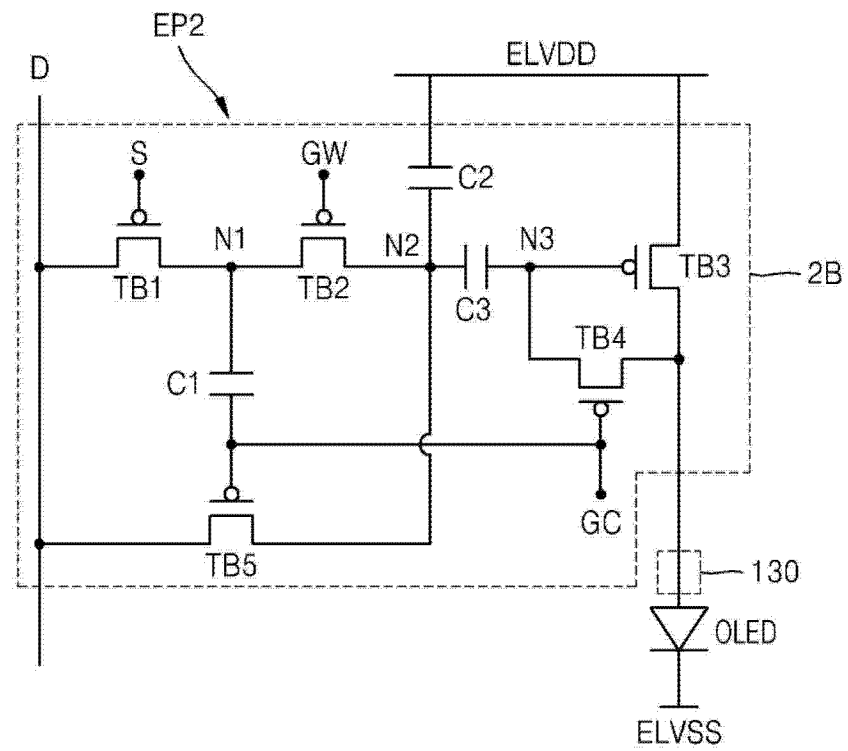


图 17

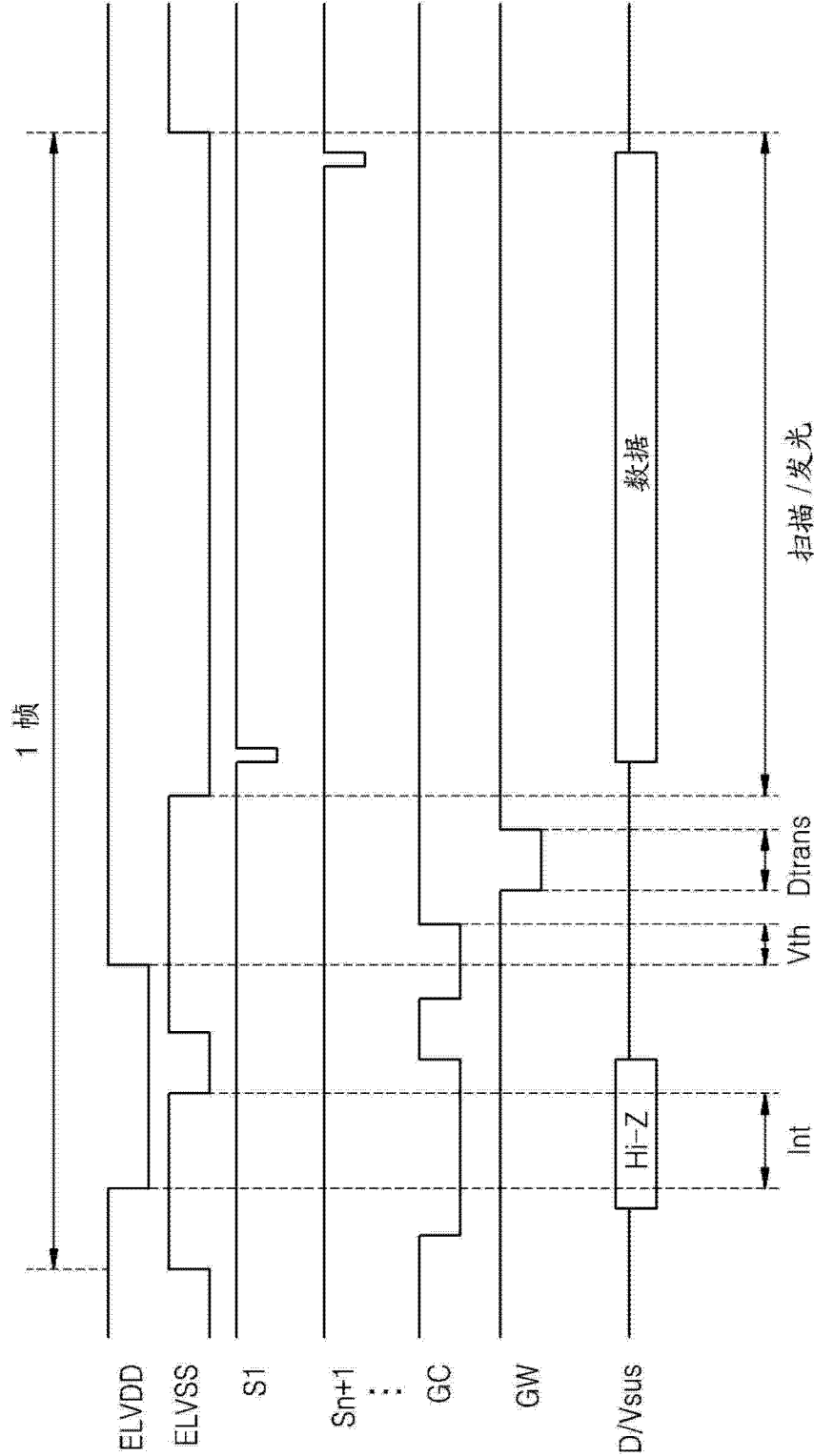


图 18

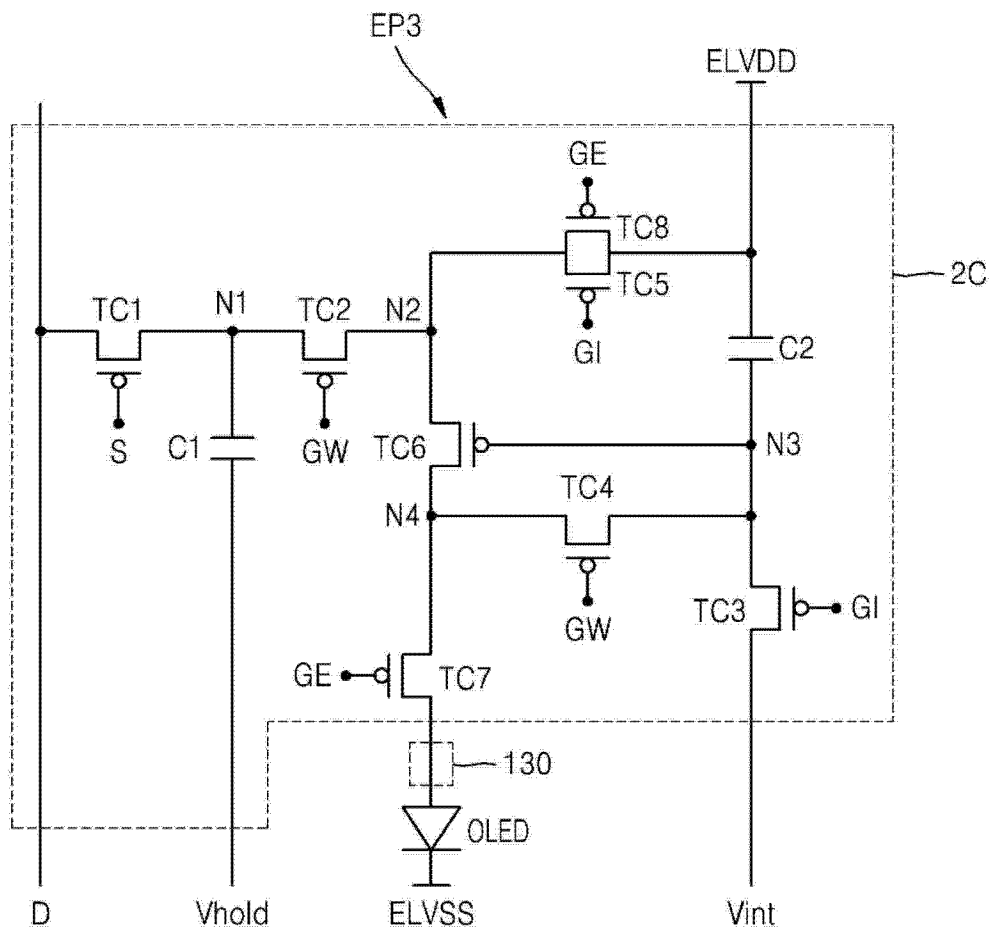


图 19

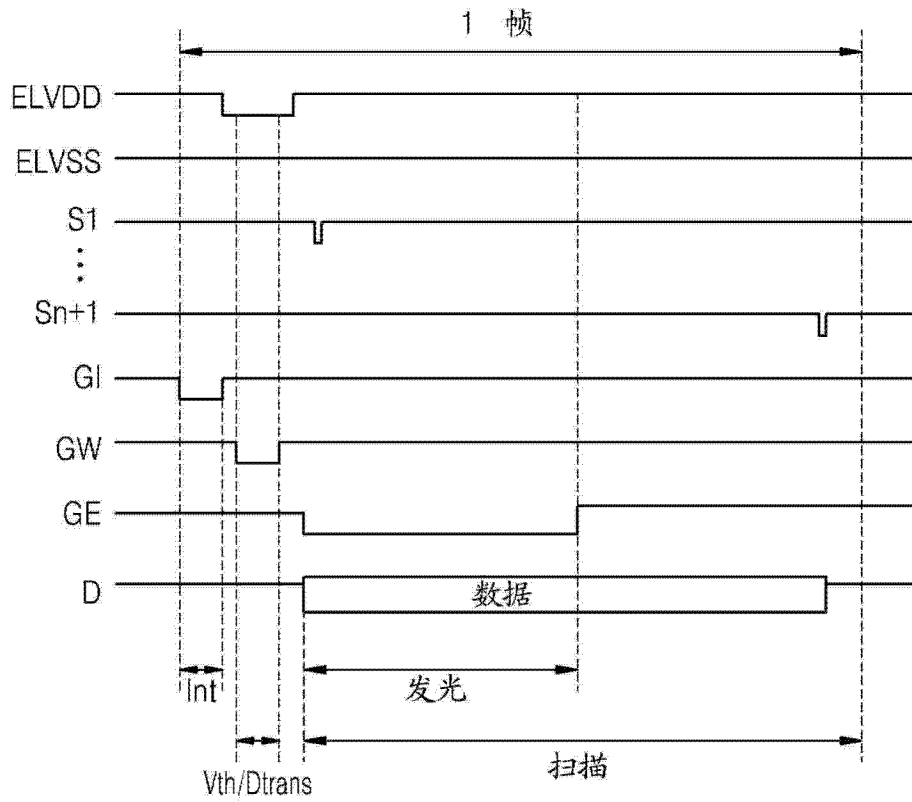


图 20

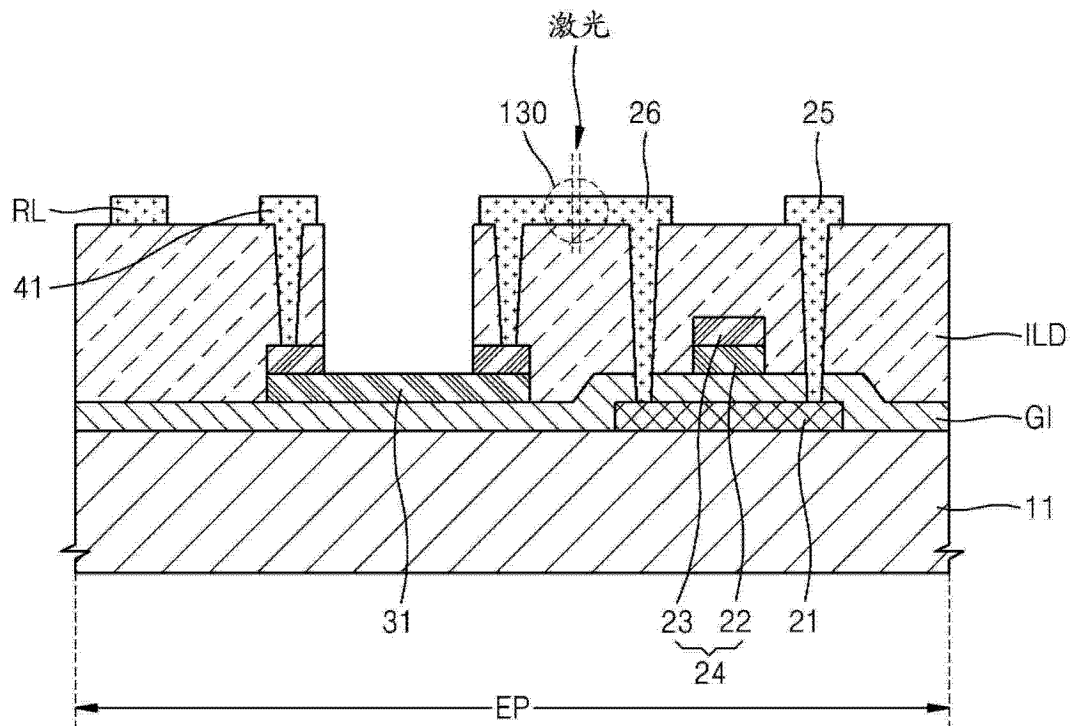


图 21

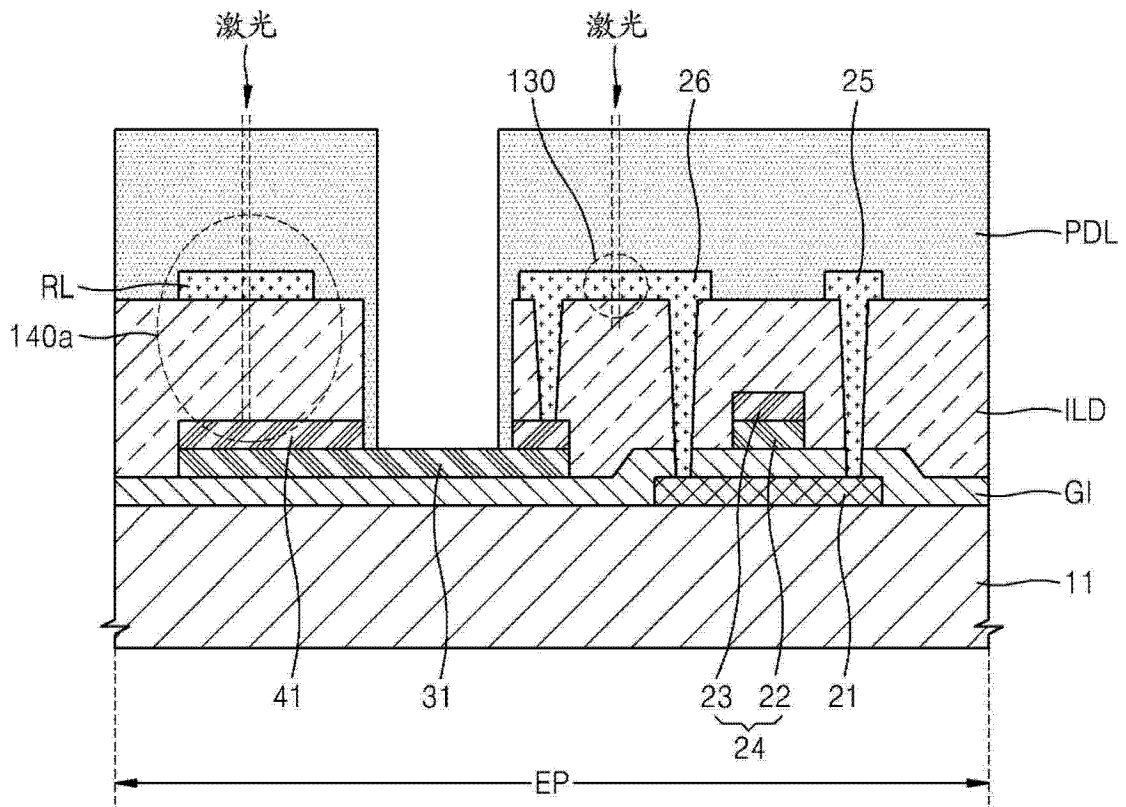


图 26

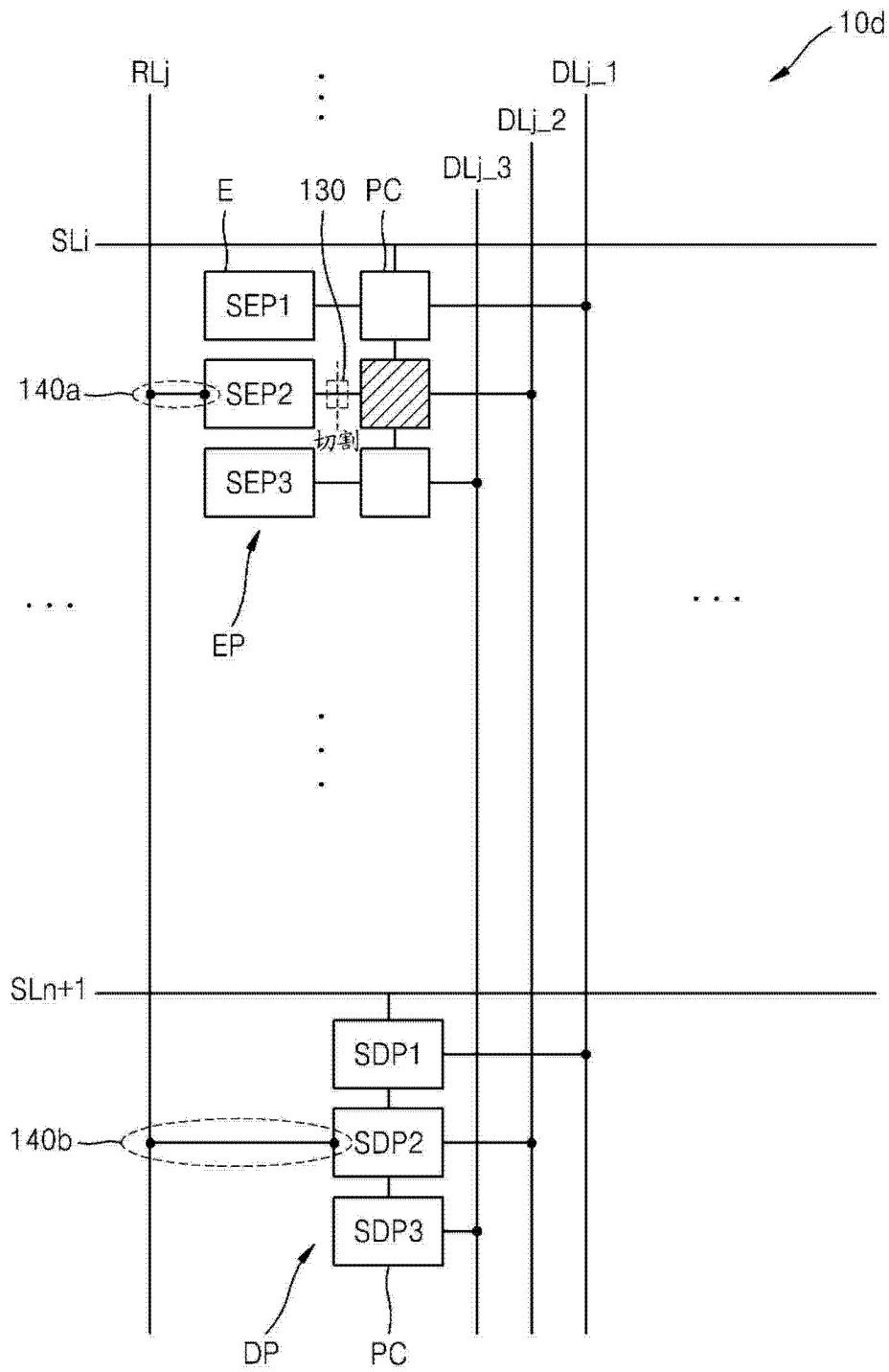


图 28

专利名称(译)	有机发光显示装置及其修复和驱动方法		
公开(公告)号	CN104103234A	公开(公告)日	2014-10-15
申请号	CN201410125869.9	申请日	2014-03-31
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	康起宁 金那英 赵秀范 李在镐 许命九		
发明人	康起宁 金那英 赵秀范 李在镐 许命九		
IPC分类号	G09G3/32		
CPC分类号	G02F1/136259 G09G2330/10 G09G3/20 G09G2330/08 G09G2300/0426 G09G3/3241 H01L27/32 H01L27/3276 G09G3/3225 G09G3/3233 G09G2230/00 G09G2300/0413 G09G2300/0819 G09G2300/0852 G09G2300/0861 H01L27/3223 H01L2251/568		
代理人(译)	杨莘		
优先权	1020130035459 2013-04-01 KR		
其他公开文献	CN104103234B		
外部链接	Espacenet SIPO		

摘要(译)

一种有机发光显示装置包括：在列和行中对齐的多个发光像素，每个所述发光像素包括发光装置和联接至所述发光装置的第一像素电路；虚拟像素，包括位于所述发光像素的每列中的第二像素电路；以及位于每列中的修复线；其中相同的数据信号被提供给与所述修复线和联接的所述发光像素中的一个以及与所述修复线联接的所述虚拟像素，以及所述发光像素被配置为同时发光。

