



(12) 发明专利

(10) 授权公告号 CN 103971643 B

(45) 授权公告日 2016.01.06

(21) 申请号 201410217783.9

(22) 申请日 2014.05.21

(73) 专利权人 上海天马有机发光显示技术有限公司

地址 201201 上海市浦东新区龙东大道6111号1幢509

专利权人 天马微电子股份有限公司

(72) 发明人 张丽 胡小叙

(74) 专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 刘松

(51) Int. Cl.

G09G 3/3233(2016.01)

(56) 对比文件

JP 2005164891 A,2005.06.23,

US 2010073344 A1,2010.03.25,

CN 102682704 A,2012.09.19,

CN 103117041 A,2013.05.22,

CN 103165080 A,2013.06.19,

US 2003227262 A1,2003.12.11,

CN 102654973 A,2013.09.05,

审查员 李小艳

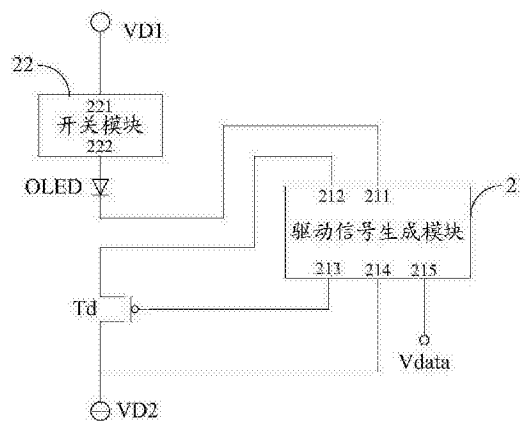
权利要求书3页 说明书9页 附图10页

(54) 发明名称

一种有机发光二极管像素电路及显示装置

(57) 摘要

本发明实施例提供一种有机发光二极管像素电路及显示装置，用以解决传统的有机发光二极管像素电路由于不同像素单元中的驱动晶体管的阈值电压不同，导致的整个显示面板上图像显示不均匀的问题。本发明实施例提供的有机发光二极管像素电路中的驱动信号生成模块在阈值电压读取阶段读取驱动晶体管的阈值电压并存储，并且在信号加载阶段接收图像数据信号，并根据接收到的图像数据信号和阈值电压读取阶段存储的驱动晶体管的阈值电压生成驱动信号，使得驱动信号与驱动晶体管的阈值电压相关。



1. 一种有机发光二极管 OLED 像素电路,其特征在于,包括驱动信号生成模块、OLED、驱动晶体管、开关模块;

所述 OLED 与所述开关模块串联后,连接在所述驱动信号生成模块的第一端与第一驱动信号源之间,所述驱动晶体管的源极连接所述驱动信号生成模块的第二端,所述驱动晶体管的栅极连接所述驱动信号生成模块的第三端,所述驱动晶体管的漏极连接所述驱动信号生成模块的第四端,所述驱动晶体管的漏极连接第二驱动信号源,所述驱动信号生成模块的第五端连接数据信号;

所述驱动信号生成模块,用于在阈值电压读取阶段,将自身的第一端和自身的第二端接通,并将自身的第三端和自身的第四端接通,以及根据通过自身的第五端接收到的第一数据信号至第二数据信号的跳变,读取驱动晶体管的阈值电压并存储;并在信号加载阶段,将自身的第一端和自身的第二端断开,并将自身的第三端和自身的第四端接通,以及根据自身的第五端接收到的第三数据信号,和自身在所述阈值电压读取阶段存储的所述驱动晶体管的阈值电压,生成驱动信号并存储;并在等待阶段,将自身的第一端和自身的第二端接通,并将自身的第三端和自身的第四端断开,并将通过自身的第五端接收到的第二电压信号存储,以及根据自身在所述信号加载阶段存储的驱动信号控制所述驱动晶体管驱动所述 OLED 发光;以及在发光阶段,将自身的第一端和自身的第二端接通,并将自身的第三端和自身的第四端断开,并不再接收所述数据信号,以及根据自身在所述信号加载阶段存储的驱动信号控制所述驱动晶体管驱动所述 OLED 发光;所述第二数据信号的电压大于所述第一数据信号的电压,所述第三数据信号为所述像素电路所在的像素单元显示所需的数据电压信号;

所述开关模块,用于在阈值电压读取阶段和信号加载阶段均断开,并在等待阶段和发光阶段均导通。

2. 如权利要求 1 所述的电路,其特征在于,所述驱动信号生成模块包括第一开关单元、第二开关单元、第三开关单元和耦合存储单元;

所述第一开关单元的第一端为所述驱动信号生成模块的第一端,所述第一开关单元的第二端为所述驱动信号生成模块的第二端;

所述第二开关单元的第一端为所述驱动信号生成模块的第三端,所述第二开关单元的第二端为所述驱动信号生成模块的第四端;

所述第三开关单元的第一端为所述驱动信号生成模块的第五端,所述第三开关单元的第二端连接所述耦合存储单元的第一端,所述耦合存储单元的第二端为所述驱动信号生成模块的第一端,所述耦合存储单元的第三端为所述驱动信号生成模块的第三端;

所述第一开关单元,用于在阈值电压读取阶段、等待阶段和发光阶段均导通,并在信号加载阶段断开;

所述第二开关单元,用于在阈值电压读取阶段和信号加载阶段均导通,并在等待阶段和发光阶段均断开;

所述第三开关单元,用于在阈值电压读取阶段、信号加载阶段和等待阶段均导通,并在发光阶段断开;

所述耦合存储单元,用于在阈值电压读取阶段通过自身的第一端接收到的第一数据信号至第二数据信号的跳变,并将自身的第一端的电压的变化耦合到自身的第二端,使得自

身第二端的电压高于自身第三端的电压与所述驱动晶体管的阈值电压之差,读取所述驱动晶体管的阈值电压并存储;并在信号加载阶段通过自身的第一端接收的第三数据信号,并将自身的第一端的电压的变化耦合到自身的第二端,以根据接收到的第三数据信号和在阈值电压读取阶段存储的所述驱动晶体管的阈值电压生成驱动信号并存储;并在等待阶段通过自身的第一端接收第一数据信号并存储,以及根据在信号加载阶段存储的驱动信号控制所述驱动晶体管驱动所述 OLED 发光;以及在第发光阶段根据在信号加载阶段存储的驱动信号控制所述驱动晶体管驱动所述 OLED 发光。

3. 如权利要求 2 所述的电路,其特征在于,所述第一开关单元包括第一开关晶体管;

所述第一开关晶体管的第一极为所述第一开关单元的第一端,所述第一开关晶体管的栅极接收第一时钟信号,所述第一开关晶体管的第二极为所述第一开关单元的第二端;

所述第一开关晶体管,用于在阈值电压读取阶段、等待阶段和发光阶段均导通,并在信号加载阶段断开。

4. 如权利要求 2 所述的电路,其特征在于,所述第二开关单元包括第二开关晶体管;

所述第二开关晶体管的第一极为所述第二开关单元的第一端,所述第二开关晶体管的栅极接收第二时钟信号,所述第二开关晶体管的第二极为所述第二开关单元的第二端;

所述第二开关晶体管,用于在阈值电压读取阶段和信号加载阶段均导通,并在等待阶段和发光阶段均断开。

5. 如权利要求 2 所述的电路,其特征在于,所述第三开关单元包括第三开关晶体管;

所述第三开关晶体管的第一极为所述第三开关单元的第一端,所述第三开关晶体管的栅极接收第三时钟信号,所述第三开关晶体管的第二极为所述第三开关单元的第二端;

所述第三开关晶体管,用于在阈值电压读取阶段、信号加载阶段和等待阶段均导通,并在发光阶段断开。

6. 如权利要求 2 所述的电路,其特征在于,所述耦合存储单元包括第一电容和第二电容;

所述第一电容的第一端为所述耦合存储单元的第一端,所述第一电容的第二端为所述耦合存储单元的第二端,所述第二电容的第一端为所述耦合存储单元的第二端,所述第二电容的第二端为所述耦合存储单元的第三端。

7. 如权利要求 1 所述的电路,其特征在于,所述 OLED 与所述开关模块串联后,连接在所述驱动信号生成模块的第一端与第一驱动信号源之间,具体包括:

所述第一驱动信号源连接所述开关模块的第一端,所述开关模块的第二端依次连接所述 OLED 和所述驱动信号生成模块的第一端;

或者,所述第一驱动信号源依次连接所述 OLED 和所述开关模块的第一端,所述开关模块的第二端连接所述驱动信号生成模块的第一端。

8. 如权利要求 7 所述的电路,其特征在于,所述开关模块包括第四开关晶体管;

所述第四开关晶体管的第一极为所述开关模块的第一端,所述第四开关晶体管的栅极接收第四时钟信号,所述第四开关晶体管的第二极为所述开关模块的第二端;

所述第四开关晶体管,用于在阈值电压读取阶段和信号加载阶段均断开,并在等待阶段和发光阶段均导通。

9. 一种显示装置,其特征在于,包括如权利要求 1-8 任一项所述的有机发光二极管

OLED 像素电路。

10. 一种有机发光二极管 OLED 像素电路,其特征在于,包括:

有机发光二极管,包括连接第一驱动信号源的阳极,以及与第四开关晶体管的第一极相连的阴极;

第一开关晶体管,包括接收第一时钟信号的栅极,与第四开关晶体管的第二极相连的第一极,以及与驱动晶体管的源极连接的第二极;

第二开关晶体管,包括接收第二时钟信号的栅极,与驱动晶体管的栅极相连的第一极,以及连接第二驱动信号源的第二极;

第三开关晶体管,包括接收第三时钟信号的栅极,连接数据信号的第一极;

第四开关晶体管,包括接收第四时钟信号的栅极;

第一电容,包括与第三开关晶体管的第二极相连的第一极板,以及与第一开关晶体管的第一极相连的第二极板;

第二电容,包括与第一开关晶体管的第一极相连的第一极板,以及与驱动晶体管的栅极相连的第二极板;

驱动晶体管,包括连接所述第二驱动信号源的漏极。

11. 一种显示装置,其特征在于,包括如权利要求 10 所述的有机发光二极管 OLED 像素电路。

12. 一种有机发光二极管 OLED 像素电路,其特征在于,包括:

第一开关晶体管,包括接收第一时钟信号的栅极,与有机发光二极管的阴极相连的第一极,以及与驱动晶体管的源极连接的第二极;

第二开关晶体管,包括接收第二时钟信号的栅极,与驱动晶体管的栅极相连的第一极,以及连接第二驱动信号源的第二极;

第三开关晶体管,包括接收第三时钟信号的栅极,连接数据信号的第一极;

第四开关晶体管,包括接收第四时钟信号的栅极,连接第一驱动信号源的第一极;

有机发光二极管,包括与所述第四开关晶体管的第二极相连的阳极;

第一电容,包括与第三开关晶体管的第二极相连的第一极板,以及与第一开关晶体管的第一极相连的第二极板;

第二电容,包括与第一开关晶体管的第一极相连的第一极板,以及与驱动晶体管的栅极相连的第二极板;

驱动晶体管,包括连接第二驱动信号源的漏极。

13. 一种显示装置,其特征在于,包括如权利要求 12 所述的有机发光二极管 OLED 像素电路。

一种有机发光二极管像素电路及显示装置

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种有机发光二极管像素电路及显示装置。

背景技术

[0002] 有源矩阵有机发光二极管 (Active Matrix Organic Light Emitting Diode, AMOLED) 显示器因具有视角广、色彩对比效果好、响应速度快以及成本低等优点,因此获得了广泛应用。但是由于薄膜晶体管 (Thin Film Transistor, TFT) 阵列基板在工艺过程中的不均匀性问题,会导致阈值电压漂移。

[0003] 传统的 2T1C 像素电路如图 1 所示,包括:开关晶体管 T1、驱动晶体管 T2、存储电容 C1 和有机发光二极管 (Organic Light Emitting Diode, OLED),其中开关晶体管 T1 的栅极接收扫描信号 Scan,该扫描信号 Scan 是包含该像素电路所连接的栅极线上的信号,开关晶体管 T1 的源极 (或漏极) 接收图像数据信号 Data,开关晶体管 T1 的漏极 (或源极) 连接存储电容 C1 的第一端,存储电容 C1 的第二端接收第一驱动信号 VDD,驱动晶体管 T2 的源极接收第一驱动信号 VDD,驱动晶体管 T2 的栅极连接存储电容 C1 的第一端,驱动晶体管 T2 的漏极连接 OLED 的第一端, OLED 的第二端接收第二驱动信号 VSS。当开关晶体管 T1 的栅极接收到扫描信号 Scan 中的开启信号时,开关晶体管 T1 导通,其源极 (或漏极) 接收到的图像数据信号 Data 传送到开关晶体管 T1 的漏极 (或源极) 并存储在存储电容 C1 中,图像数据信号 Data 与第一驱动信号 VDD 控制驱动晶体管 T2 工作,从而利用驱动晶体管 T2 的漏极电流来驱动 OLED 发光。在这种 2T1C 像素电路中,由于驱动 OLED 发光的漏极电流与驱动晶体管 T2 的阈值电压有关,当不同像素单元中的驱动晶体管 T2 的阈值电压不同时,不同的 OLED 在接收到相同的图像数据信号时,驱动其发光的电流也是不同的,从而导致整个图像显示不均匀。

[0004] 综上所述,采用传统的有机发光二极管像素电路时,由于不同像素单元中的驱动晶体管的阈值电压不同,不同 OLED 在接收到相同的图像数据信号时,驱动其发光的电流是不同的,从而导致了整个显示面板上图像显示不均匀。

发明内容

[0005] 本发明实施例提供了一种有机发光二极管像素电路,包括驱动信号生成模块、OLED、驱动晶体管、开关模块;

[0006] 所述 OLED 与所述开关模块串联后,连接在所述驱动信号生成模块的第一端与第一驱动信号源之间,所述驱动晶体管的源极连接所述驱动信号生成模块的第二端,所述驱动晶体管的栅极连接所述驱动信号生成模块的第三端,所述驱动晶体管的漏极连接所述驱动信号生成模块的第四端,所述驱动晶体管的漏极连接第二驱动信号源,所述驱动信号生成模块的第五端连接数据信号;

[0007] 所述驱动信号生成模块,用于在阈值电压读取阶段,将自身的第一端和自身的第二端接通,并将自身的第三端和自身的第四端接通,以及根据通过自身的第五端接收到的

第一数据信号至第二数据信号的跳变,读取驱动晶体管的阈值电压并存储;并在信号加载阶段,将自身的第一端和自身的第二端断开,并将自身的第三端和自身的第四端接通,以及根据自身的第五端接收到的第三数据信号,和自身在所述阈值电压读取阶段存储的所述驱动晶体管的阈值电压,生成驱动信号并存储;并在等待阶段,将自身的第一端和自身的第二端接通,并将自身的第三端和自身的第四端断开,并将通过自身的第五端接收到的第二电压信号存储,以及根据自身在所述信号加载阶段存储的驱动信号控制所述驱动晶体管驱动所述 OLED 发光;以及在发光阶段,将自身的第一端和自身的第二端接通,并将自身的第三端和自身的第四端断开,并不再接收所述数据信号,以及根据自身在所述信号加载阶段存储的驱动信号控制所述驱动晶体管驱动所述 OLED 发光;所述第二数据信号的电压大于所述第一数据信号的电压,所述第三数据信号为所述像素电路所在的像素单元显示所需的数据电压信号;

[0008] 所述开关模块,用于在阈值电压读取阶段和信号加载阶段均断开,并在等待阶段和发光阶段均导通。

[0009] 本发明实施例提供的一种有机发光二极管像素电路,包括:

[0010] 有机发光二极管,包括连接第一驱动信号源的阳极,以及与第四开关晶体管的第一极相连的阴极;

[0011] 第一开关晶体管,包括接收第一时钟信号的栅极,与第四开关晶体管的第二极相连的第一极,以及与驱动晶体管的源极连接的第二极;

[0012] 第二开关晶体管,包括接收第二时钟信号的栅极,与驱动晶体管的栅极相连的第一极,以及连接第二驱动信号源的第二极;

[0013] 第三开关晶体管,包括接收第三时钟信号的栅极,连接数据信号的第一极;

[0014] 第四开关晶体管,包括接收第四时钟信号的栅极;

[0015] 第一电容,包括与第三开关晶体管的第二极相连的第一极板,以及与第一开关晶体管的第一极相连的第二极板;

[0016] 第二电容,包括与第一开关晶体管的第一极相连的第一极板,以及与驱动晶体管的栅极相连的第二极板;

[0017] 驱动晶体管,包括连接所述第二驱动信号源的漏极。

[0018] 本发明实施例提供的一种显示装置,包括本发明实施例提供的有机发光二极管像素电路。

[0019] 本发明实施例的有益效果包括:

[0020] 本发明实施例提供的有机发光二极管像素电路及显示装置,由于驱动信号生成模块能够在阈值电压读取阶段读取驱动晶体管的阈值电压并存储,并且能够在信号加载阶段接收第三数据信号,即像素电路所在的像素单元显示所需的数据电压信号,并根据接收到的第三数据信号和阈值电压读取阶段存储的驱动晶体管的阈值电压生成驱动信号,这使得驱动信号与驱动晶体管的阈值电压相关,因此,在等待阶段和发光阶段采用该驱动信号控制驱动晶体管驱动 OLED 发光时,驱动晶体管阈值电压对于驱动晶体管的漏极电流的影响会因为驱动信号中的阈值电压的存在而被抵消,这减小了在接收到相同的图像数据信号时流经不同 OLED 的电流差异,降低了整个图像显示的不均匀性。

附图说明

- [0021] 图 1 为现有技术中的有机发光二极管像素电路的示意图；
- [0022] 图 2a 为本发明实施例一提供的有机发光二极管像素电路的示意图；
- [0023] 图 2b 为本发明实施例一提供的另一种有机发光二极管像素电路的示意图；
- [0024] 图 3 为本发明实施例二提供的有机发光二极管像素电路的示意图；
- [0025] 图 4a 为本发明实施例三提供的有机发光二极管像素电路的示意图；
- [0026] 图 4b 为实施例三提供的有机发光二极管像素电路一种驱动的示意图；
- [0027] 图 4c 为实施例三提供的有机发光二极管像素电路的另一种驱动的示意图；
- [0028] 图 5 为本发明实施例三提供的有机发光二极管像素电路的示意图；
- [0029] 图 6 为本发明实施例四提供的有机发光二极管像素电路的示意图；
- [0030] 图 7 为本发明实施例四提供的另一种有机发光二极管像素电路的示意图。

具体实施方式

[0031] 本发明实施例提供的有机发光二极管像素电路及显示装置，由于驱动信号生成模块能够在阈值电压读取阶段读取驱动晶体管的阈值电压并存储，并且能够在信号加载阶段接收图像数据信号，并根据接收到的该帧画面的显示信号和阈值电压读取阶段存储的驱动晶体管的阈值电压生成驱动信号，这使得驱动信号与驱动晶体管的阈值电压相关，因此，在等待阶段和发光阶段采用该驱动信号控制驱动晶体管驱动 OLED 发光时，驱动晶体管的阈值电压对于驱动晶体管的漏极电流的影响会因为驱动信号中的阈值电压的存在而被抵消，从而减小了在接收到相同的图像帧数据信号时流经不同 OLED 的电流差异，降低了整个图像显示的不均匀性。

[0032] 下面结合说明书附图，对本发明实施例提供的一种有机发光二极管像素电路及显示装置的具体实施方式进行说明。

[0033] 本发明实施例一提供的一种有机发光二极管像素电路，图 2a 为本发明实施例一提供的有机发光二极管像素电路的示意图，如图 2a 所示，所述有机发光二极管像素电路包括驱动信号生成模块 21、OLED、驱动晶体管 Td、开关模块 22。

[0034] OLED 与开关模块 22 串联后，连接在驱动信号生成模块 21 的第一端 211 与第一驱动信号源 VD1 之间，具体地，所述开关模块 22 的第一端 221 和第一驱动信号源 VD1 连接，所述开关模块 22 的第二端 222 和 OLED 的阳极连接，所述 OLED 的阴极和驱动信号生成模块 21 的第一端 211 连接。

[0035] 驱动晶体管 Td 的源极连接驱动信号生成模块 21 的第二端 212，驱动晶体管 Td 的栅极连接驱动信号生成模块 21 的第三端 213，驱动晶体管 Td 的漏极连接驱动信号生成模块 21 的第四端 214，驱动晶体管 Td 的漏极还连接第二驱动信号源 VD2，驱动信号生成模块 21 的第五端 215 连接数据信号 Vdata；

[0036] 本发明实施例一提供的有机发光二极管像素电路的工作时间包括四个时间段：阈值电压读取阶段、信号加载阶段、等待阶段和发光阶段。其中在阈值电压读取阶段，所述数据信号 Vdata 的值由第一数据信号 V1 变化到第二数据信号 V2；在信号加载阶段，所述数据信号 Vdata 的值为第三数据信号 V3；在等待阶段，所述数据信号 Vdata 的值为第一数据信号 V1；其中第二数据信号 V2 大于第一数据信号 V1，第三数据信号 V3 为所述像素电路所在

的像素单元显示所需的数据电压信号。

[0037] 驱动信号生成模块 21, 用于在阈值电压读取阶段将自身的第一端 211 和自身的第二端 212 接通, 并将自身的第三端 213 和自身的第四端 214 接通, 并且通过数据信号 Vdata 的值由第一数据信号 V1 变化到第二数据信号 V2, 具体的, 在阈值电压读取阶段内先提供第一数据信号 V1, 然后再提供第二数据信号 V2, 读取驱动晶体管 Td 的阈值电压并存储; 并在信号加载阶段, 将自身的第一端 211 和自身的第二端 212 断开, 并将自身的第三端 213 和自身的第四端 214 接通, 以及根据自身的第五端 215 接收到的第三数据信号 V3 和自身在所述阈值电压读取阶段存储的驱动晶体管 Td 的阈值电压, 生成驱动信号并存储; 并在等待阶段, 将自身的第一端 211 和自身的第二端 212 接通, 并将自身的第三端 213 和自身的第四端 214 断开, 并将通过自身的第五端 215 接收到的第一数据信号 V1 存储, 以及根据自身在所述信号加载阶段存储的驱动信号控制驱动晶体管 Td 驱动 OLED 发光; 以及在发光阶段, 将自身的第一端 211 和自身的第二端 212 接通, 并将自身的第三端 213 和自身的第四端 214 断开, 并不再接收数据信号 Vdata, 以及根据自身在所述信号加载阶段存储的驱动信号控制驱动晶体管 Td 驱动 OLED 发光;

[0038] 开关模块 22, 用于在阈值电压读取阶段和信号加载阶段均断开, 并在等待阶段和发光阶段均导通。

[0039] 其中, 第一驱动信号源 VD1 输出高电平信号 Vdd, 第二驱动信号源 VD2 输出低电平信号 Vss。

[0040] 需要说明的时, 从第一数据信号 V1 到第二数据信号 V2 的电压变化要发生在阈值电压读取阶段内, 主要是需用通过数据信号的变化来读取驱动晶体管 Td 的阈值电压, 具体地可以为像本发明实施例一所述的那样, 在阈值电压读取阶段内首先提供第一数据信号 V1, 然后再提供第二数据信号 V2; 也可以为在阈值电压读取阶段前提供第一数据信号 V1, 在阈值电压读取阶段提供第二数据信号 V2。

[0041] 图 2b 为本发明实施例一提供的另一种有机发光二极管像素电路的示意图, 在图 2b 中, OLED 与开关模块 22 串联后, 连接在驱动信号生成模块 21 的第一端 211 与第一驱动信号源 VD1 之间, 具体地, 第一驱动信号源 VD1 连接 OLED 的阳极, OLED 的阴极连接开关模块 22 的第一端 221, 开关模块 22 的第二端 222 连接驱动信号生成模块 21 的第一端 211。

[0042] 本发明实施例一提供的有机发光二极管像素电路无论是采用图 2a 所示的结构还是采用图 2b 所示的结构, 其工作的原理都是相同的, 并且图 2b 中的驱动信号生成模块的结构和图 2a 中的驱动信号生成模块的结构可以是相同, 图 2b 中的开关模块的结构和图 2a 中的开关模块的结构可以是相同。

[0043] 本发明实施例二提供的有机发光二极管像素电路的结构如图 3 所示, 和实施例一提供的有机发光二极管像素电路相比, 将驱动信号生成模块划分为多个功能单元, 具体的, 驱动信号生成模块包括第一开关单元 2110、第二开关单元 2120、第三开关单元 2130 和耦合存储单元 2140。

[0044] 第一开关单元 2110 的第一端 2111 相当于驱动信号生成模块的第一端, 连接开关模块 22 的第二端 222; 第一开关单元 2110 的第二端 2112 相当于驱动信号生成模块的第二端, 连接驱动晶体管 Td 的源极。

[0045] 第二开关单元 2120 的第一端 2121 相当于驱动信号生成模块的第三端, 连接驱动

晶体管 Td 的栅极 ; 第二开关单元 2120 的第二端 2122 相当于驱动信号生成模块的第四端 , 连接驱动晶体管 Td 的漏极。

[0046] 第三开关单元 2130 的第一端 2131 相当于驱动信号生成模块的第五端 , 连接数据信号 Vdata ; 第三开关单元 2130 的第二端 2132 连接耦合存储单元 2140 的第一端 2141。

[0047] 耦合存储单元 2140 的第二端 2142 相当于驱动信号生成模块的第一端 , 连接开关模块 22 的第二端 222 ; 耦合存储单元 2140 的第三端 2143 相当于驱动信号生成模块的第三端 , 连接驱动晶体管 Td 的栅极。

[0048] 本发明实施例二提供的有机发光二极管像素电路的工作时间也包括四个时间段 : 阈值电压读取阶段、信号加载阶段、等待阶段和发光阶段 , 其中在阈值电压读取阶段 , 所述数据信号 Vdata 的值由第一数据信号 V1 变化到第二数据信号 V2 ; 在信号加载阶段 , 所述数据信号 Vdata 的值为第三数据信号 V3 ; 在等待阶段 , 所述数据信号 Vdata 的值为第一数据信号 V1 ; 其中第二数据信号 V2 大于第一数据信号 V1 , 第三数据信号 V3 为所述像素电路所在的像素单元显示所需的数据电压信号。

[0049] 第一开关单元 2110 , 用于在阈值电压读取阶段、等待阶段和发光阶段均导通 , 并在信号加载阶段断开 ;

[0050] 第二开关单元 2120 , 用于在阈值电压读取阶段和信号加载阶段均导通 , 并在等待阶段和发光阶段均断开 ;

[0051] 第三开关单元 2130 , 用于在阈值电压读取阶段、信号加载阶段和等待阶段均导通 , 并在发光阶段断开 ;

[0052] 耦合存储单元 2140 , 用于在阈值电压读取阶段的第一端 2141 通过数据信号 Vdata 的值由第一数据信号 V1 变化到第二数据信号 V2 , 并将自身的第一端 2141 的电压的变化 , 即 $V2-V1$ 耦合到自身的第二端 2142 , 使得自身第二端 2142 的电压高于自身第三端 2143 的电压与驱动晶体管 Td 的阈值电压之差 , 读取驱动晶体管 Td 的阈值电压并存储 ; 并在信号加载阶段通过自身的第一端 2141 接收第三数据信号 V3 , 并将自身的第一端 2141 的电压的变化 , 即 $V3-V2$ 耦合到自身的第二端 2142 , 以根据接收到的第三数据信号 V3 和在阈值电压读取阶段存储的所述驱动晶体管 Td 的阈值电压生成驱动信号并存储 ; 并在等待阶段通过自身的第一端 2141 接收第二电压信号 V2 并存储 , 以及根据在信号加载阶段存储的驱动信号控制所述驱动晶体管 Td 驱动所述 OLED ; 以及在发光阶段根据在信号加载阶段存储的驱动信号控制所述驱动晶体管驱动所述 OLED 发光。

[0053] 在当前的阈值电压读取阶段 , 第一开关单元 2110、第二开关单元 2120 和第三开关单元 2130 均导通 , 开关模块 22 断开。由于第二开关单元 2120 导通 , 因此 , 驱动晶体管 Td 的栅极电压为第二驱动信号源 VD2 输出的低电平信号 Vss , 从而实现初始化 , 消除前一次发光时的信号对当前次发光的影响。

[0054] 在当前的阈值电压读取阶段 , 第三开关单元 2130 的第一端 2131 接收的数据信号由到第一数据信号 V1 跳变到第二数据信号 V2 , 由于要读取驱动晶体管 Td 的阈值电压 , 需要使该驱动晶体管 Td 的源极电压的值高于其栅极电压与其阈值电压之差 , 且 $V1 < V2$, 从而使得在当前阈值电压读取阶段 , 使得耦合存储单元 2140 的第一端 2141 的电压的变化为 $V2-V1$, 进而使得驱动晶体管 Td 的源极的电压的变化比驱动晶体管 Td 的栅极的电压的变化大 $V2-V1$, 保证在阈值电压读取阶段驱动晶体管 Td 的源极的电压高于驱动晶体管 Td 的栅极

电压与驱动晶体管 Td 的阈值电压之差,以读取驱动晶体管 Td 的阈值电压。

[0055] 因此,在阈值电压读取阶段,本发明实施例提供的有机发光二极管像素电路实际上完成了两个功能,一是初始化,二是阈值电压读取。而在等待阶段,本发明实施例提供的有机发光二极管像素电路也是完成了两个功能,一是为下一次读取驱动晶体管 Td 的阈值电压做准备,二是完成发光功能。

[0056] 本发明实施例三提供的有机发光二极管像素电路如图 4a 所示,其中,开关模块 22 包括第四开关晶体管 Ts4;第四开关晶体管 Ts4 的第一极为开关模块 22 的第一端 221,第四开关晶体管 Ts4 的栅极接收第四时钟信号 CLK4,第四开关晶体管 Ts4 的第二极为开关模块 22 的第二端 222。第四开关晶体管 Ts4,用于在阈值电压读取阶段和信号加载阶段均断开,并在等待阶段和发光阶段均导通;

[0057] 第一开关单元 2110 包括第一开关晶体管 Ts1,第一开关晶体管 Ts1 的第一极为第一开关单元 2110 的第一端 2111,第一开关晶体管 Ts1 的栅极接收第一时钟信号 CLK1,第一开关晶体管 Ts1 的第二极为第一开关单元 2110 的第二端 2112,第一开关晶体管 Ts1,用于在阈值电压读取阶段、等待阶段和发光阶段均导通,并在信号加载阶段断开。

[0058] 第二开关单元 2120 包括第二开关晶体管 Ts2;第二开关晶体管 Ts2 的第一极为第二开关单元 2120 的第一端 2121,第二开关晶体管 Ts2 的栅极接收第二时钟信号 CLK2,第二开关晶体管 Ts2 的第二极为第二开关单元 212 的第二端 2122,第二开关晶体管 Ts2,用于在阈值电压读取阶段和信号加载阶段均导通,并在等待阶段和发光阶段均断开;

[0059] 第三开关单元 2130 包括第三开关晶体管 Ts3,第三开关晶体管 Ts3 的第一极为第三开关单元 2130 的第一端 2131,第三开关晶体管 Ts3 的栅极接收第三时钟信号 CLK3,第三开关晶体管 Ts3 的第二极为第三开关单元 2130 的第二端 2132,第三开关晶体管 Ts3,用于在阈值电压读取阶段、信号加载阶段和等待阶段均导通,并在发光阶段断开;

[0060] 耦合存储单元 2140 包括第一电容 C1 和第二电容 C2,第一电容 C1 的第一端为耦合存储单元 2140 的第一端 2141,第一电容 C1 的第二端为耦合存储单元 2140 的第二端 2142,第二电容 C2 的第一端也为耦合存储单元 2140 的第二端 2142,第二电容 C2 的第二端为耦合存储单元 2140 的第三端 2143。

[0061] 图 4b 为图 4a 所示的有机发光二极管像素电路的工作时序图。下面结合图 4a 和 4b 对本发明实施例三提供的有机发光二极管像素电路的工作原理进行说明。

[0062] 如图 4b 所示,本发明实施例三提供的有机发光二极管像素电路的工作时间包括四个时间段:阈值电压读取阶段 t1、信号加载阶段 t2、等待阶段 t3 和发光阶段 t4。其中在阈值电压读取阶段 t1,所述数据信号 Vdata 的值由第一数据信号 V1 变化到第二数据信号 V2,在信号加载阶段 t2 所述数据信号 Vdata 的值为第三数据信号 V3,其中第二数据信号 V2 大于第一数据信号 V1,第三数据信号 V3 为该帧显示所需的数据电压信号。

[0063] 在阈值电压读取阶段 t1,第四时钟信号 CLK4 为高电平控制第四开关晶体管 Ts4 断开,第一时钟信号 CLK1、第二时钟信号 CLK2 和第三时钟信号 CLK3 为低电平,分别控制第一开关晶体管 Ts1、第二开关晶体管 Ts2 和第三开关晶体管 Ts3 导通。第二驱动信号源 VD2 的电压 Vss 通过第二开关晶体管 Ts2 传输至驱动晶体管 Td 的栅极,因此驱动晶体管 Td 的栅极的电压 Vg 等于 Vss。

[0064] 此时,数据信号 Vdata 的值从第一数据信号 V1 变为第二数据信号 V2,所述第二数

据信号 V2 大于第一数据信号 V1, 随着第一电容 C1 的第一端也就是耦合存储单元 2140 的第一端 2141 电压的升高, 第一电容 C1 和第二电容 C2 通过第一开关晶体管 Ts1 和驱动晶体管 Td 放电, 直至耦合存储单元 2140 的第二端 2142 的电压 V_{n1} 与驱动晶体管 Td 的栅极的电压 V_g 之差为 V_{th} 时截止, 其中, V_{th} 为驱动晶体管 Td 的阈值电压, 此时:

$$[0065] \quad V_{n1} = V_{ss} + |V_{th}| \quad (1)$$

[0066] 在信号加载阶段 t2, 第一开关晶体管 Ts1 断开、第二开关晶体管 Ts2 导通、第三开关晶体管 Ts3 导通、第四开关晶体管 Ts4 断开, 第三开关晶体管 Ts3 连接的数据信号 Vdata 由第二数据信号 V2 跳变为第三数据信号 V3, 所述第三数据信号 V3 为像素电路所在的像素单元需要显示的图像的数据信号。第一电容 C1 与第三开关晶体管 Ts3 相连的第一端的电压发生跳变, 电压变化量 $\Delta V1$ 为 $V3 - V2$, 则第一电容 C1 的第二端的电压也要发生变化, 其电压变化量 $\Delta V2$ 为:

$$[0067] \quad \Delta V2 = \frac{(V3 - V2) \times c1}{c1 + c2} \quad (2)$$

[0068] 其中, $c1$ 是第一电容的电容值, $c2$ 是第二电容的电容值。则此时耦合存储单元 2140 的第二端 2142 的电压 V_{n2} 为数据信号 Vdata 变化前的耦合存储单元 2140 的第二端 2142 的电压 V_{n1} 加上电压变化量 $\Delta V2$:

$$[0069] \quad V_{n2} = V_{ss} + |V_{th}| + \frac{(V3 - V2) \times c1}{c1 + c2} \quad (3)$$

[0070] 此时, 第二电容 C2 两端的电压差也就是驱动晶体管 Td 的栅源极电压差 V_{gs} 等于:

$$[0071] \quad V_{gs} = V_{n2} - V_{ss} = |V_{th}| + \frac{(V3 - V2) \times c1}{c1 + c2} \quad (4)$$

[0072] 在等待阶段 t3, 第三开关晶体管 Ts3 连接的数据信号 Vdata 像素电路所在的像素单元需要显示的图像的数据信号 V3 跳变为第一数据信号 V1, 由于第三开关晶体管 Ts3 导通, 因此, 第一电容 C1 与第三开关晶体管 Ts3 相连的一端的电压由第三数据信号 V3 跳变为第一数据信号 V1, 但由于此时第二开关晶体管 Ts2 断开, 因此第二电容 C2 两端的电压差不变。由于第一开关晶体管 Ts1 导通, 因此, 驱动晶体管 Td 的栅源极电压差 V_{gs} 等于第二电容 C2 两端的电压差, 因此驱动晶体管 Td 的栅源极电压差 V_{gs} 不变, 又因为第四开关晶体管 Ts4 导通, 因此 OLED 发光。根据晶体管工作在饱和区的电流特性的公式可以计算出当流经有机发光二极管 OLED 的电流稳定时, 其电流 I_{OLED} 的值:

$$[0073] \quad I_{OLED} = \frac{1}{2} k (V_{gs} - V_{th})^2 = \frac{1}{2} k \left(\frac{(V3 - V2) \times c1}{c1 + c2} \right)^2 \quad (5)$$

[0074] 其中, k 与驱动晶体管 Td 的结构参数相关, V_{th} 为驱动晶体管 Td 的阈值电压; $c1$ 是第一电容的电容值, $c2$ 是第二电容的电容值。

[0075] 由此可见, 流经有机发光二极管 OLED 的电流 I_{OLED} 与驱动晶体管 Td 的阈值电压无关, 这克服了在采用传统的 OLED 像素电路时, 不同像素单元中的驱动晶体管的阈值电压不同时, 不同 OLED 在接收到相同的图像数据信号时, 驱动其发光的电流不同的问题, 解决了不同像素接收到相同的数据信号时, 驱动像素的电流不同的问题, 提高了显示均匀度。

[0076] 在发光阶段 t4, 由于第三开关晶体管 Ts3 断开, 因此, 第一电容 C1 与第三开关晶体

管 Ts3 相连的一端的电压保持在 V2, 并且由于此时第二开关晶体管 Ts2 断开, 因此, 第二电容 C2 两端的电压差不变, 由于第一开关晶体管 Ts1 导通, 因此, 驱动晶体管 Td 的栅源极电压差 V_{gs} 等于第二电容 C2 两端的电压差, 因此驱动晶体管 Td 的栅源极电压差 V_{gs} 不变, 又因为第四开关晶体管 Ts4 导通, 因此, OLED 发光。

[0077] 需要说明的是, 从第一数据信号 V1 到第二数据信号 V2 的电压变化要阈值电压读取阶段内, 主要是需用通过数据信号的变化读取驱动晶体管 Td 的阈值电压, 具体的驱动时序可以为图 4b 所示的在阈值电压读取阶段内首先提供第一数据信号 V1, 然后再提供第二数据信号 V2; 也可以如图 4c 所示, 在阈值电压读取阶段前提供第一数据信号 V1, 在阈值电压读取阶段提供第二数据信号 V2, 该阈值电压读取阶段前提供第一数据信号 V1 可以是上一帧的信号加载阶段 t3 提供的数据信号。

[0078] 本发明实施例三还提供另一种有机发光二极管像素电路如图 5 所示, 在图 4a 中, 第四开关晶体管 Ts4 为 p 型晶体管, 在图 5 中, 第四开关晶体管 Ts4 为 n 型晶体管。在图 5 中, 第二开关晶体管 Ts2 和第四开关晶体管 Ts4 可连接同一时钟信号。在阈值电压读取阶段 t1 和信号加载阶段 t2, 所述时钟信号为低电平, 控制第二开关晶体管 Ts2 断开, 第四开关晶体管 Ts4 导通; 在等待阶段 t3 和发光阶段 t4, 所述时钟信号为高电平, 控制第二开关晶体管 Ts2 导通, 第四开关晶体管 Ts4 断开, 也同样能达到图 4b 或者图 4c 驱动时序同样的效果, 并且减少一个输入信号, 使得结构更为简单。

[0079] 本发明实施例四提供的有机发光二极管像素电路, 如图 6 所示, 包括:

[0080] 第一开关晶体管 Ts1, 包括接收第一时钟信号 CLK1 的栅极, 与有机发光二极管 OLED 的阴极相连的第一极, 以及与驱动晶体管 Td 的源极连接的第二极;

[0081] 第二开关晶体管 Ts2, 包括接收第二时钟信号 CLK2 的栅极, 与驱动晶体管 Td 的栅极相连的第一极, 以及连接第二驱动信号源 VD2 的第二极, 所述第二开关晶体管 Ts2 为 p 型晶体管;

[0082] 第三开关晶体管 Ts3, 包括接收第三时钟信号 CLK3 的栅极, 连接数据线 Ldata 的第一极;

[0083] 第四开关晶体管 Ts4, 包括接收第四时钟信号 CLK4 的栅极, 连接第一驱动信号源 VD1 的第一极, 所述第四开关晶体管 Ts4 为 p 型晶体管;

[0084] 有机发光二极管 OLED, 包括与第四开关晶体管 Ts4 的第二极相连的阳极;

[0085] 第一电容 C1, 包括与第三开关晶体管 Ts3 的第二极相连的一个极板, 以及与第一开关晶体管 Ts1 的第一极相连的另一极板;

[0086] 第二电容 C2, 包括与第一开关晶体管 Ts1 的第一极相连的一个极板, 以及与驱动晶体管 Td 的栅极相连的另一极板;

[0087] 驱动晶体管 Td, 包括连接第二驱动信号源 VD2 的漏极。

[0088] 本发明实施例四还提供的另一种有机发光二极管像素电路, 如图 7 所示, 与图 6 不同之处在于, 第四开关晶体管 Ts4 为 n 型晶体管。在阈值电压读取阶段 t1 和信号加载阶段 t2, 所述时钟信号为低电平, 控制第二开关晶体管 Ts2 断开, 第四开关晶体管 Ts4 导通; 在等待阶段 t3 和发光阶段 t4, 所述时钟信号为高电平, 控制第二开关晶体管 Ts2 导通, 第四开关晶体管 Ts4 断开, 也同样能达到图 4b 或者图 4c 驱动时序同样的效果, 并且减少一个输入信号, 使得结构更为简单。

[0089] 本发明实施例中所提到的开关晶体管的第一极可以为开关晶体管的源极（或漏极），开关晶体管的第二极可以为开关晶体管的漏极（或源极）。如果开关晶体管的源极为第一极，那么该开关晶体管的漏极为第二极；如果开关晶体管的漏极为第一极，那么该开关晶体管的源极为第二极。

[0090] 本领域技术人员可以理解附图只是一个优选实施例的示意图，附图中的模块或流程并不一定是实施本发明所必须的。

[0091] 本领域技术人员可以理解实施例中的装置中的模块可以按照实施例描述进行分布于实施例的装置中，也可以进行相应变化位于不同于本实施例的一个或多个装置中。上述实施例的模块可以合并为一个模块，也可以进一步拆分成多个子模块。

[0092] 上述本发明实施例序号仅仅为了描述，不代表实施例的优劣。

[0093] 显然，本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样，倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内，则本发明也意图包含这些改动和变型在内。

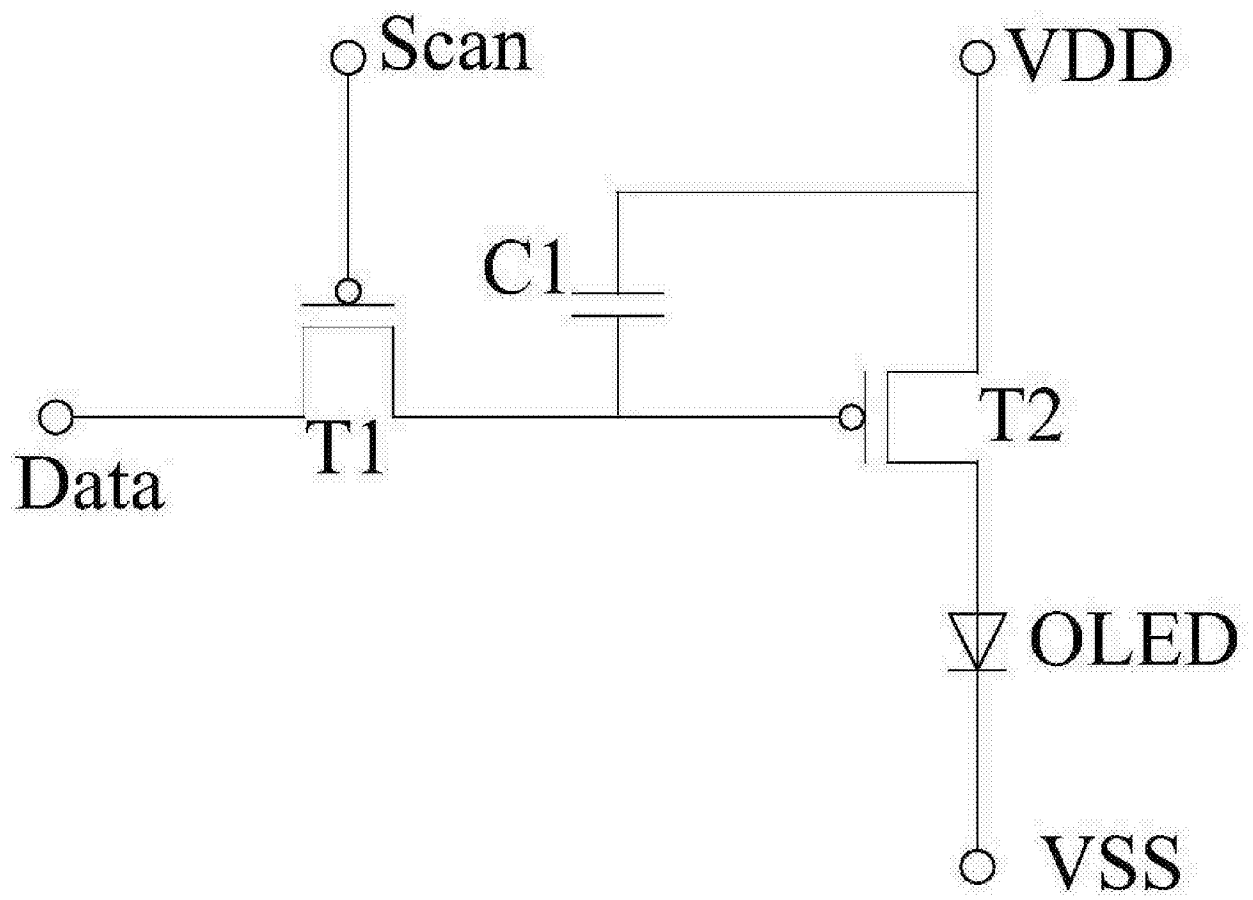


图 1

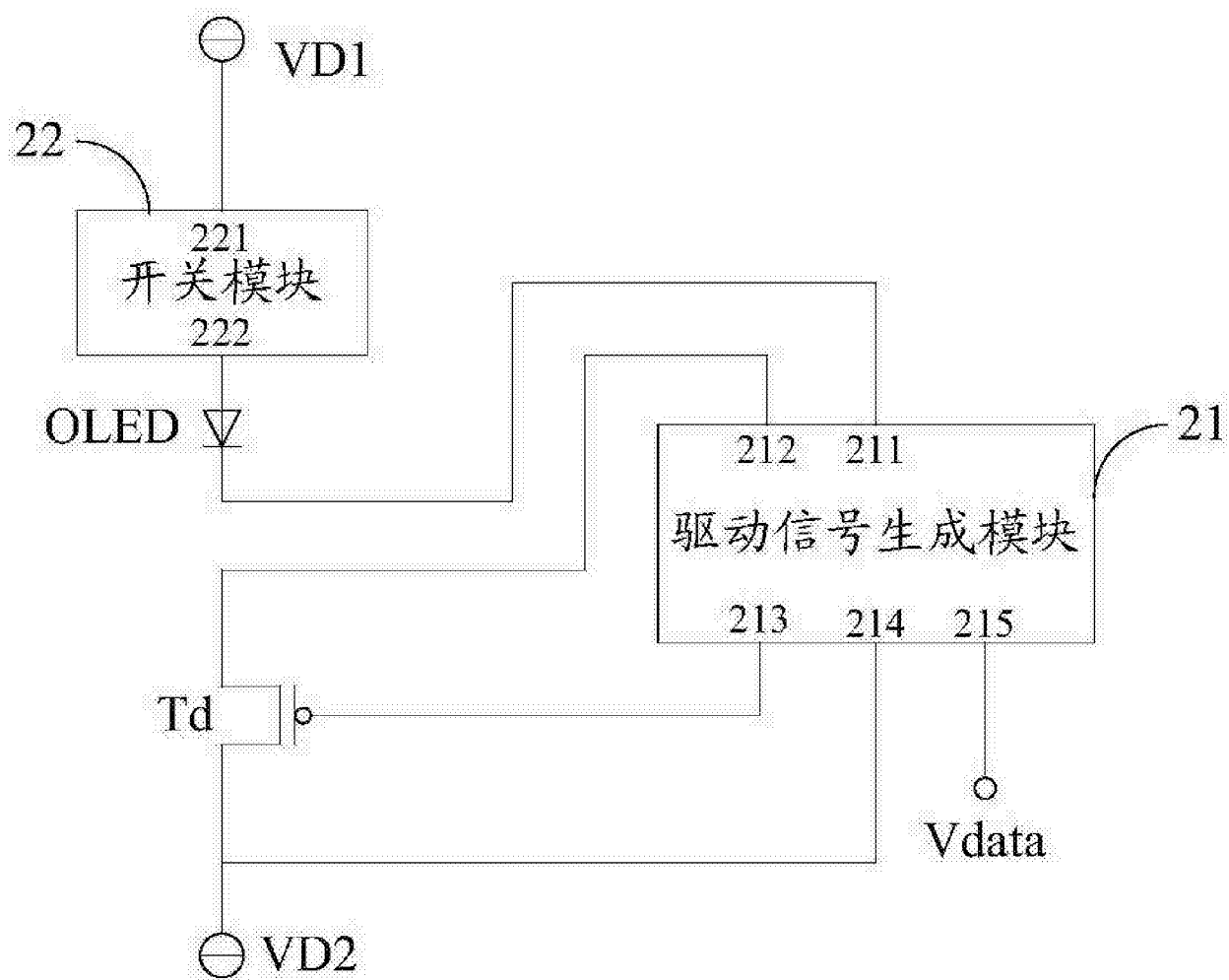


图 2a

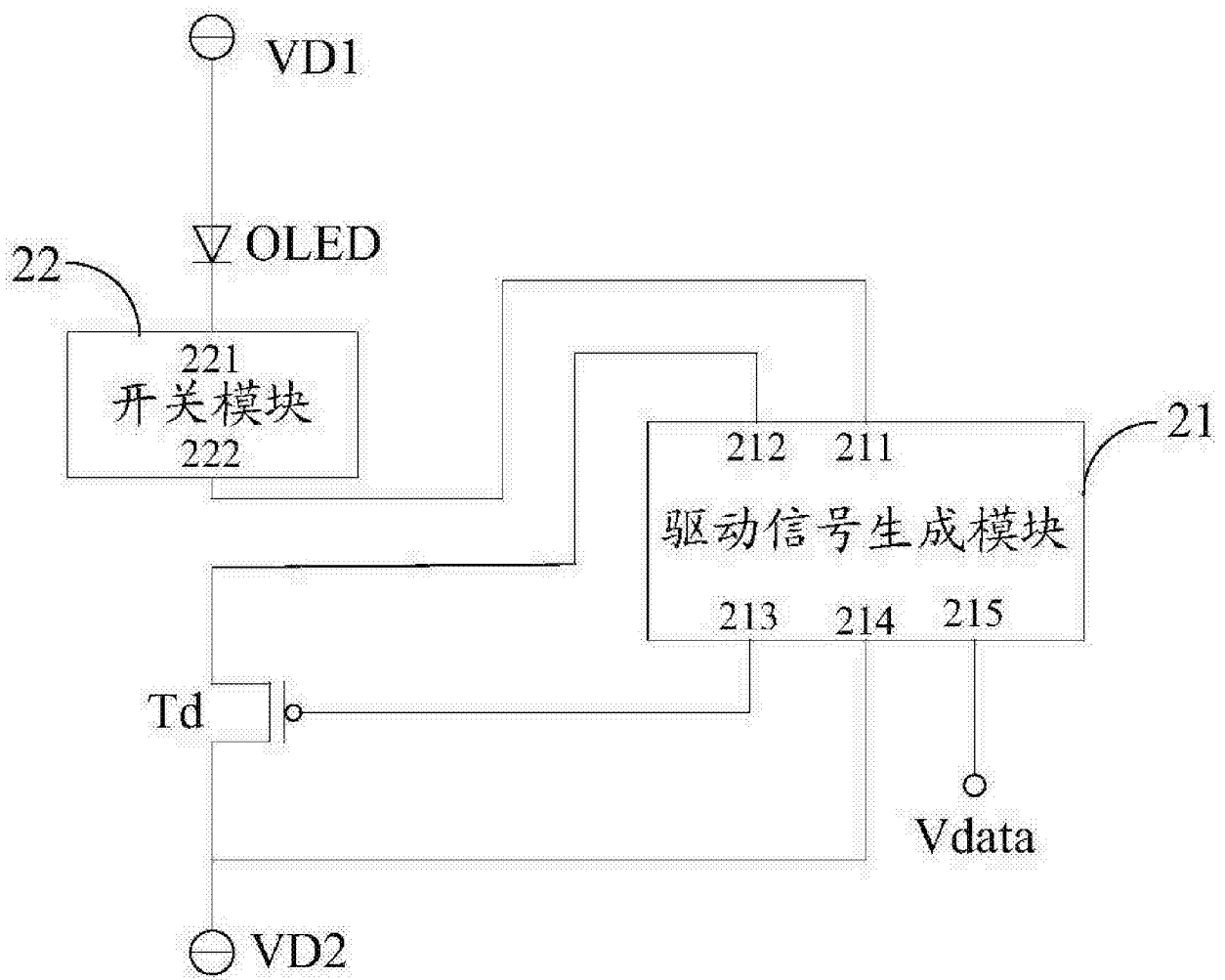


图 2b

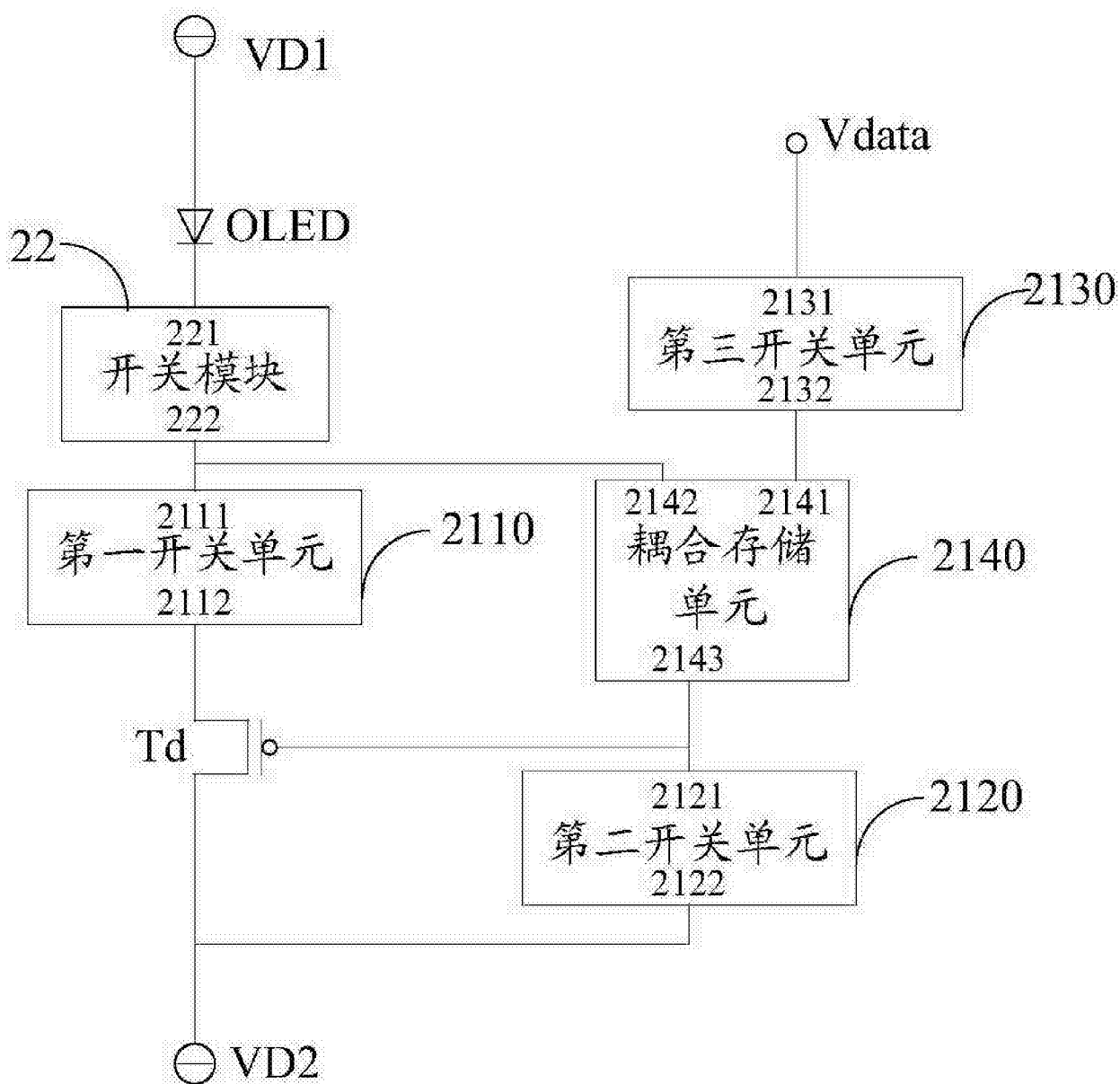


图 3

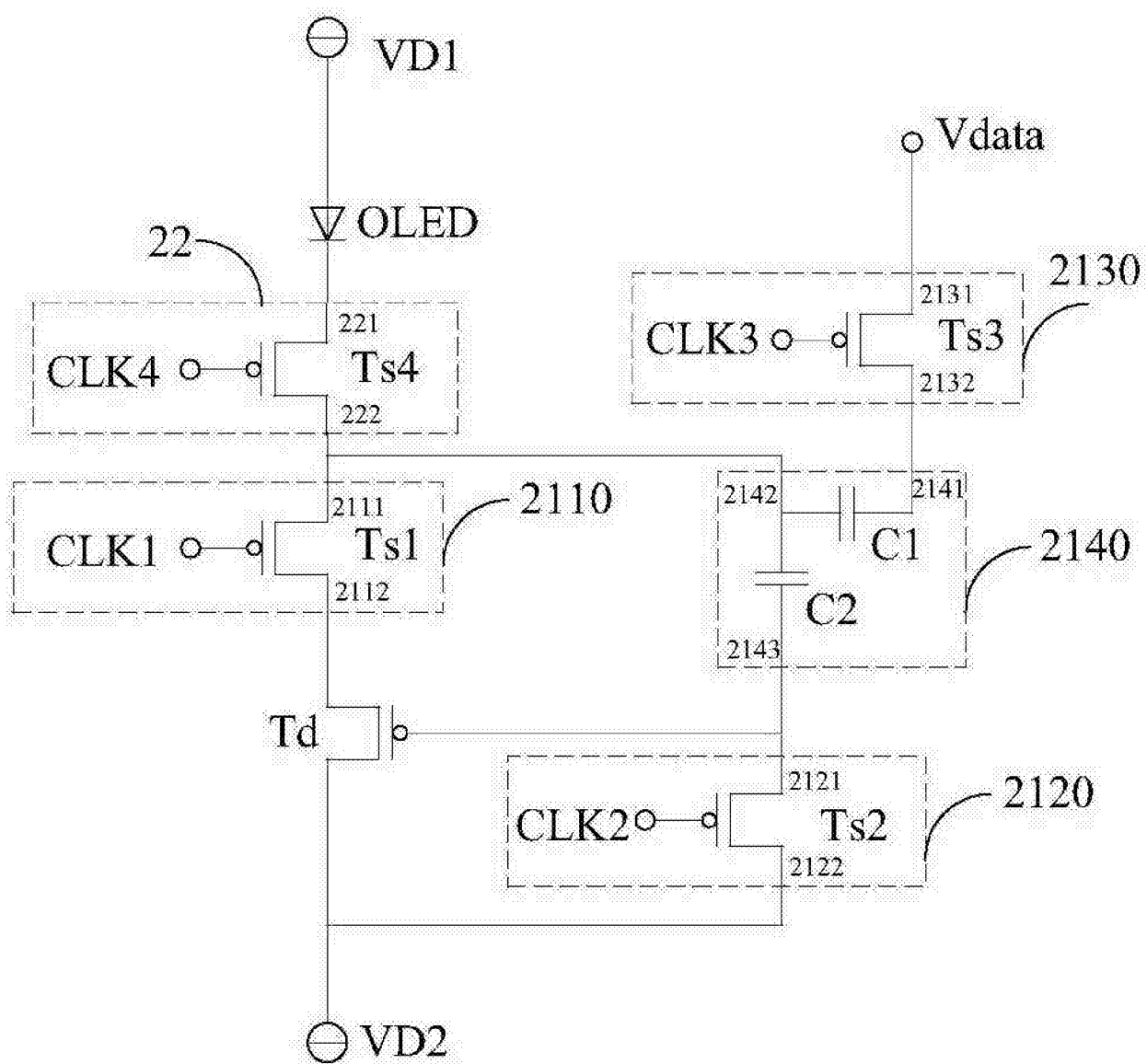


图 4a

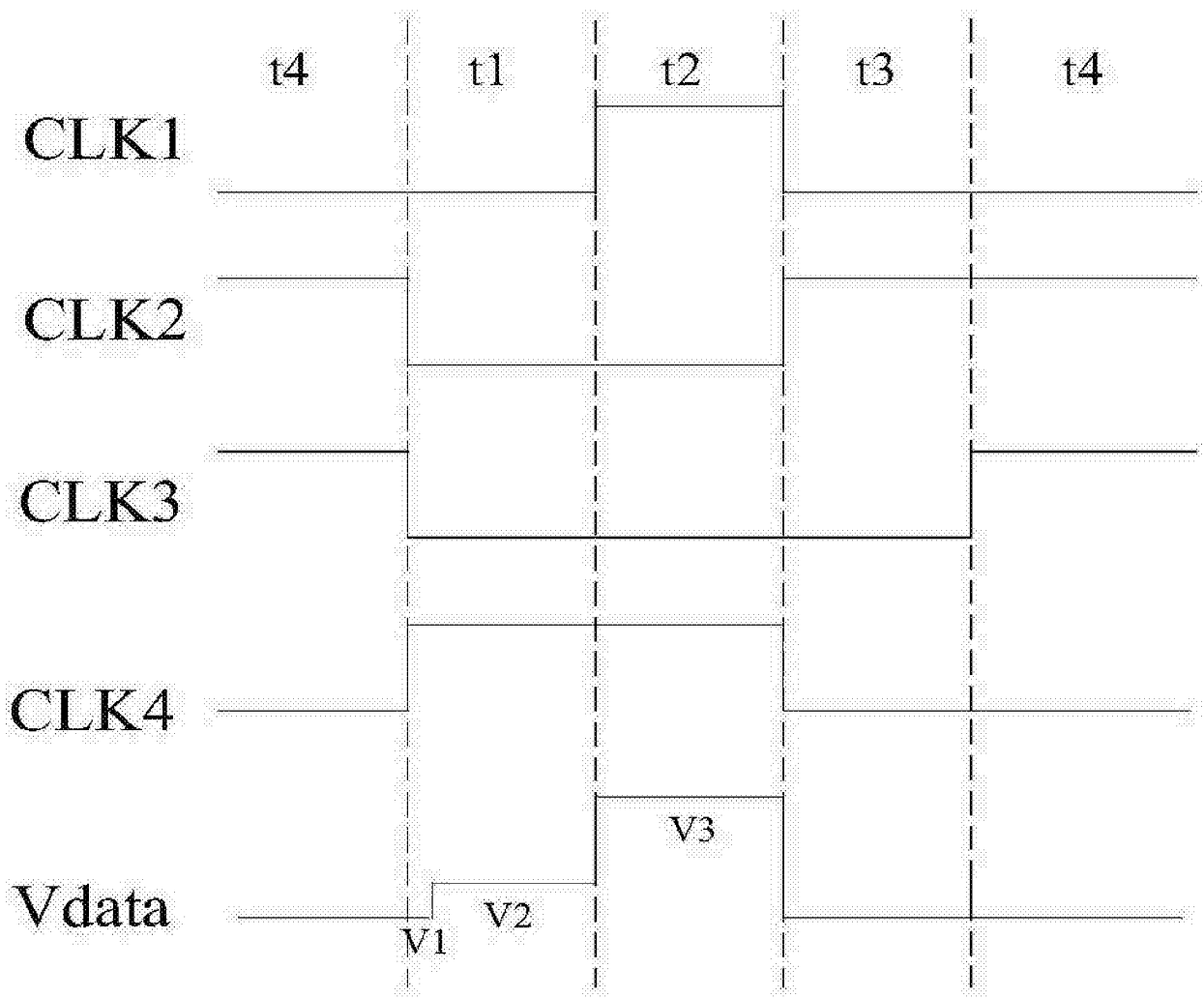


图 4b

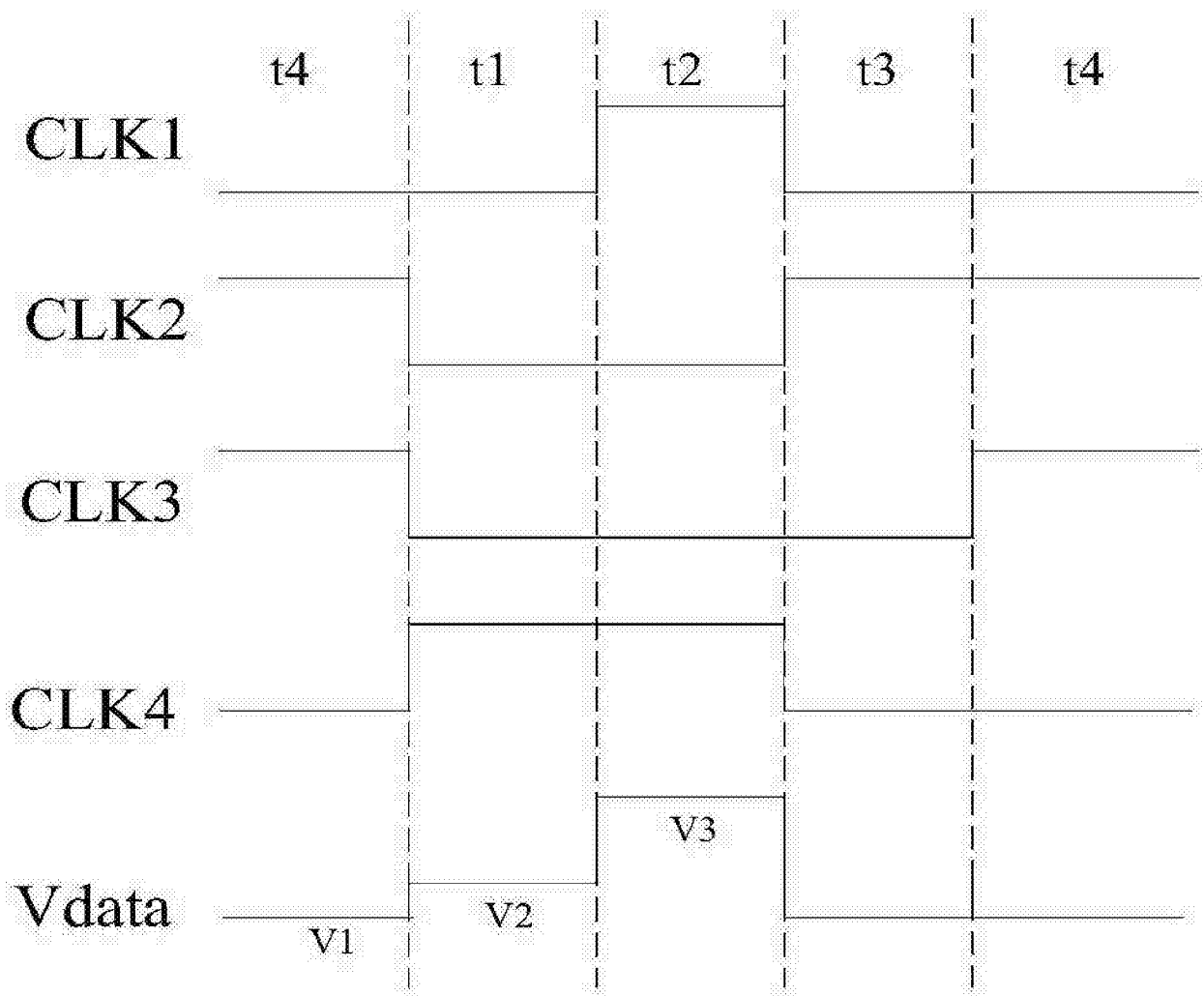


图 4c

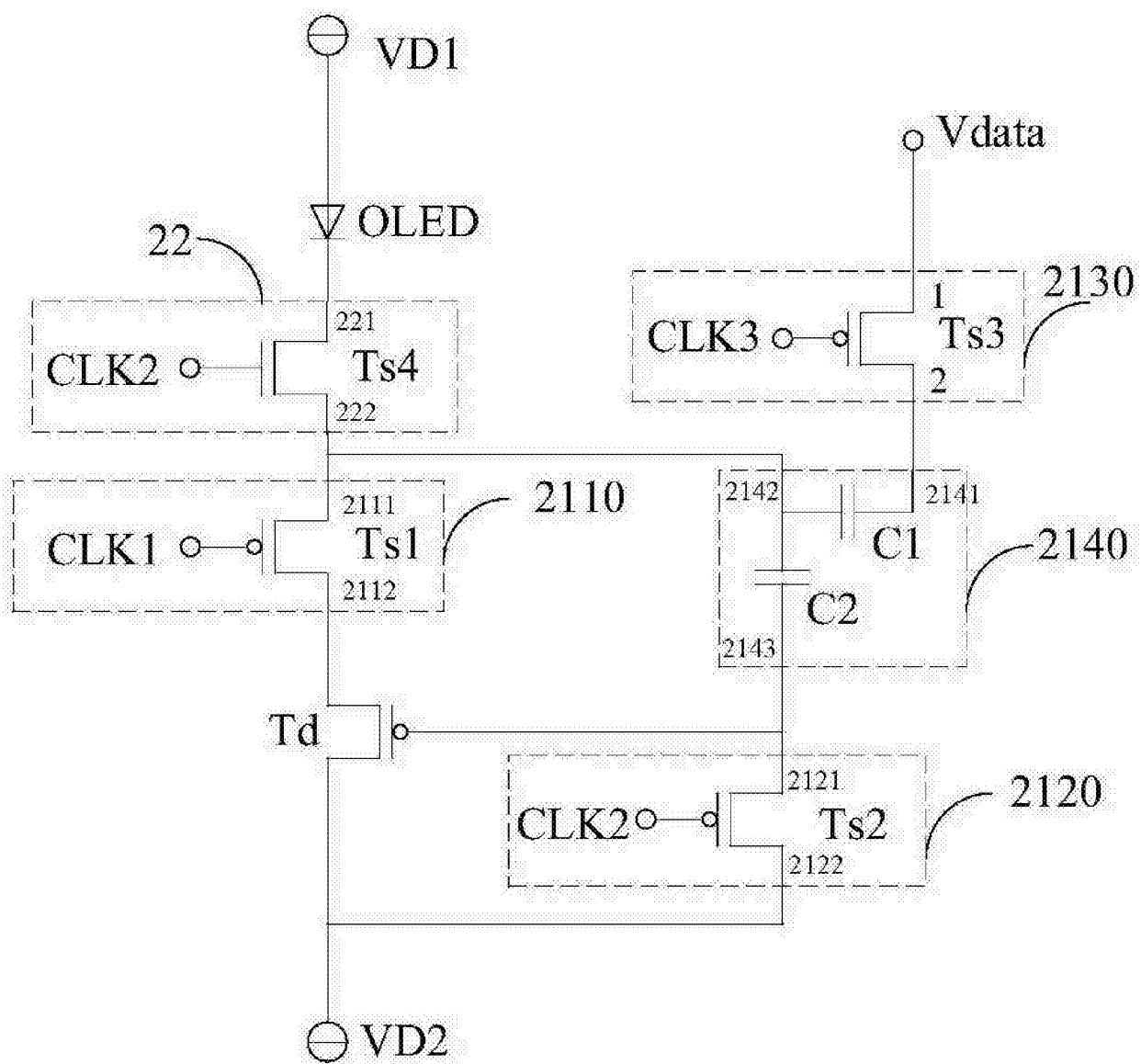


图 5

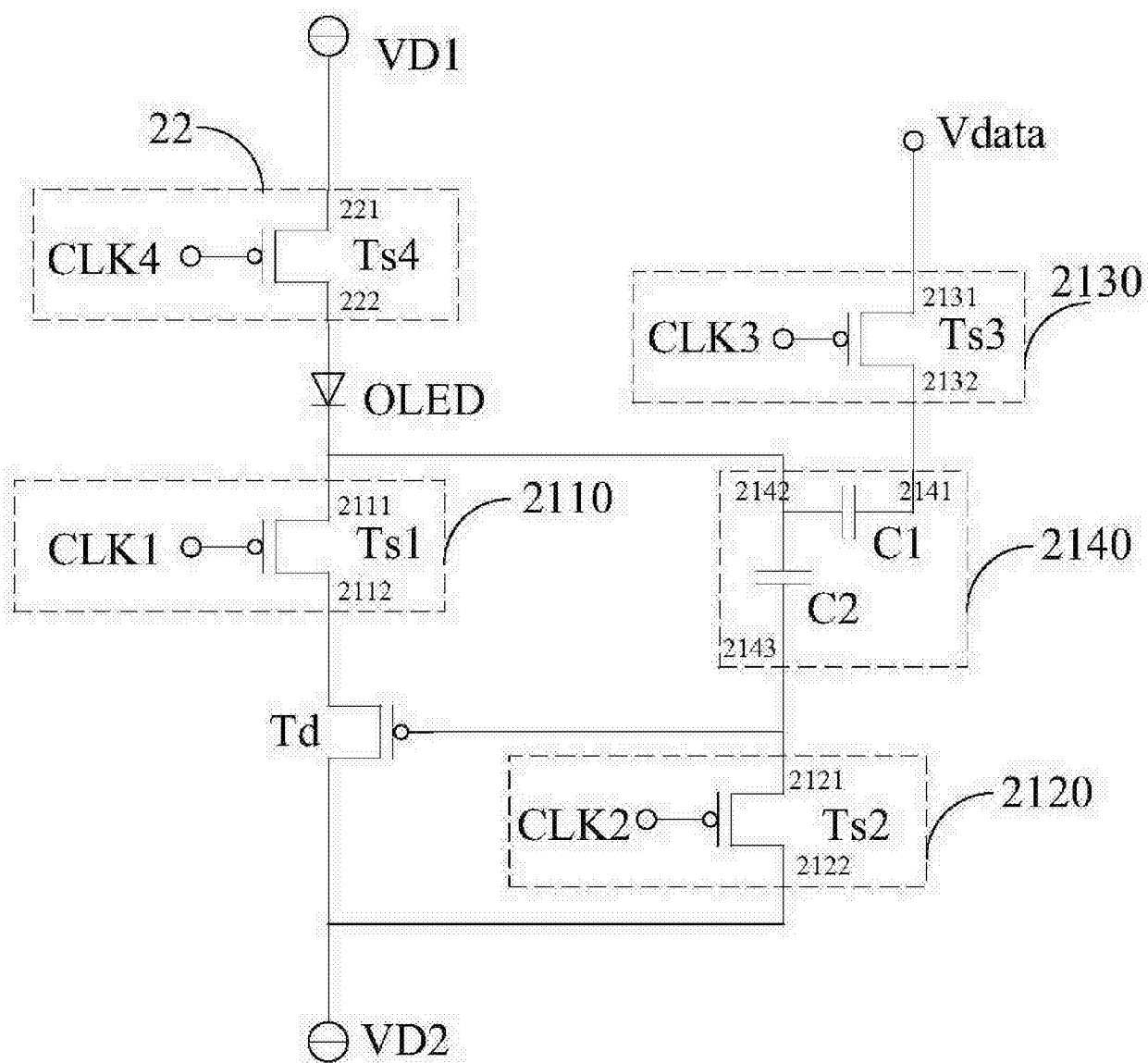


图 6

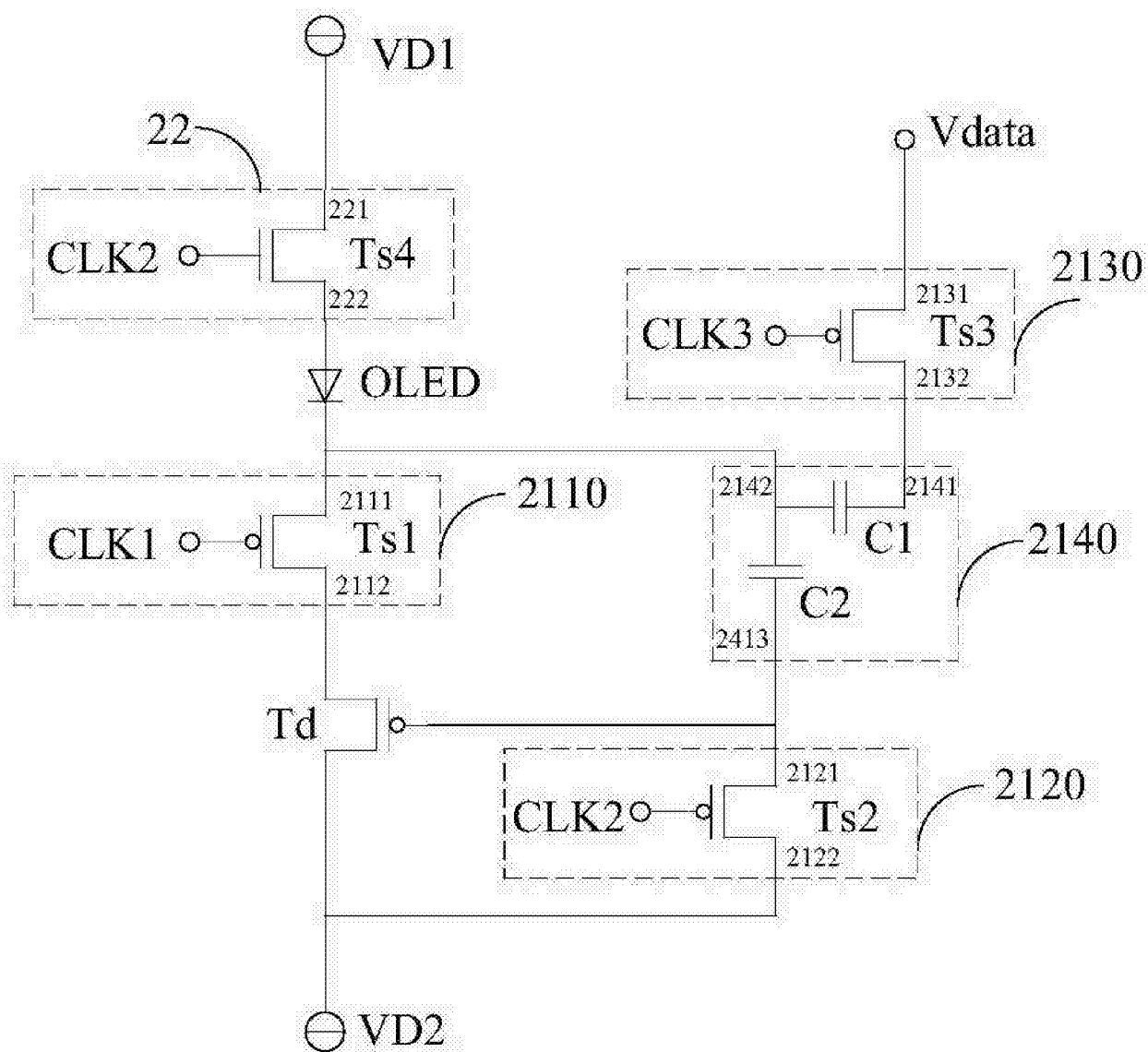


图 7

专利名称(译)	一种有机发光二极管像素电路及显示装置		
公开(公告)号	CN103971643B	公开(公告)日	2016-01-06
申请号	CN201410217783.9	申请日	2014-05-21
[标]申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
当前申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
[标]发明人	张丽 胡小叙		
发明人	张丽 胡小叙		
IPC分类号	G09G3/3233 G09G3/3225 G09G3/3291		
CPC分类号	G09G3/3225 G09G3/3291 G09G2300/043 G09G2300/0819 G09G2300/0842 G09G2300/0852 G09G2300/0861 G09G2310/08 G09G2320/0233 G09G2320/043 G09G2320/045 G09G2310/062		
代理人(译)	刘松		
审查员(译)	李小艳		
其他公开文献	CN103971643A		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供一种有机发光二极管像素电路及显示装置，用以解决传统的有机发光二极管像素电路由于不同像素单元中的驱动晶体管的阈值电压不同，导致的整个显示面板上图像显示不均匀的问题。本发明实施例提供的有机发光二极管像素电路中的驱动信号生成模块在阈值电压读取阶段读取驱动晶体管的阈值电压并存储，并且在信号加载阶段接收图像数据信号，并根据接收到的图像数据信号和阈值电压读取阶段存储的驱动晶体管的阈值电压生成驱动信号，使得驱动信号与驱动晶体管的阈值电压相关。

