



(12)发明专利申请

(10)申请公布号 CN 109872682 A

(43)申请公布日 2019.06.11

(21)申请号 201910244259.3

(22)申请日 2019.03.28

(71)申请人 武汉华星光电半导体显示技术有限公司

地址 430079 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72)发明人 张锋

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G09G 3/3208(2016.01)

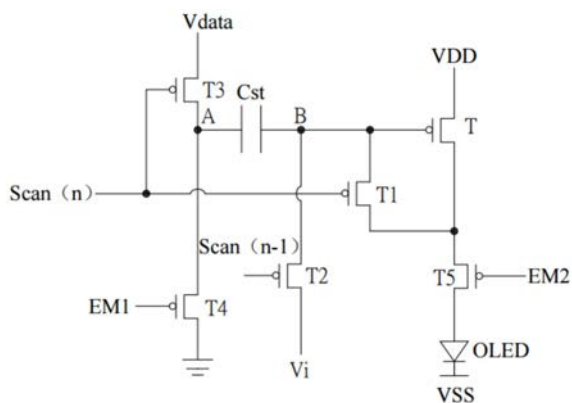
权利要求书2页 说明书6页 附图3页

(54)发明名称

像素补偿电路及显示装置

(57)摘要

本揭示提供一种像素补偿电路及显示装置,所述像素补偿电路包括驱动开关管、第一至第五开关管、存储电容以及发光元件,通过所述像素补偿电路,既可以实现降低或消除驱动薄膜晶体管的阈值电压 V_{th} 的漂移对OLED驱动电流的影响,同时也可以降低或消除电源电压VDD的压降漂移对OLED驱动电流的影响,可同时实现对驱动薄膜晶体管的阈值电压 V_{th} 与电源电压VDD的压降漂移的补偿,有利于提高发光元件的发光亮度的均匀性。



1. 一种像素补偿电路,其特征在于,包括:

驱动开关管,所述驱动开关管包括第一端、第二端与控制端,所述驱动开关管的所述第一端连接第一电源信号;

第一开关管,所述第一开关管包括第一端、第二端与控制端,所述第一开关管的所述第一端与所述驱动开关管的所述控制端连接,所述第一开关管的所述第二端与所述驱动开关管的所述第二端连接,所述第一开关管的所述控制端连接第一扫描信号;

第二开关管,所述第二开关管包括第一端、第二端与控制端,所述第二开关管的所述第一端连接复位电压,所述第二开关管的控制端连接第二扫描信号;

第三开关管,所述第三开关管包括第一端、第二端与控制端,所述第三开关管的所述第一端连接数据信号,所述第三开关管的所述控制端连接所述第一扫描信号;

第四开关管,所述第四开关管包括第一端、第二端与控制端,所述第四开关管的所述第一端接地,所述第四开关管的所述第二端连接所述第三开关管的所述第二端,所述第四开关管的所述控制端连接第一控制信号;

第五开关管,所述第五开关管包括第一端、第二端与控制端,所述第五开关管的所述第一端连接所述驱动开关管的所述第二端以及所述第一开关管的所述第二端,所述第五开关管的所述控制端连接第二控制信号;

存储电容,所述存储电容具有第一端与第二端,所述存储电容的所述第一端连接所述第三开关管的所述第二端以及所述第四开关管的所述第二端,所述存储电容的所述第二端连接所述驱动开关管的所述控制端、所述第一开关管的所述第一端以及所述第二开关管的所述第二端;以及

发光元件,所述发光元件具有阳极端与阴极端,所述发光元件的所述阳极端连接所述第五开关管的所述第二端,所述发光元件的所述阴极端连接第二电源信号。

2. 根据权利要求1所述的像素补偿电路,其特征在于,所述驱动开关管、所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管以及所述第五开关管均为薄膜晶体管,其中所述薄膜晶体管的第一端为源极,第二端为漏极以及控制端为栅极。

3. 根据权利要求2所述的像素补偿电路,其特征在于,所述驱动开关管、所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管以及所述第五开关管均为P型薄膜晶体管或均为N型薄膜晶体管。

4. 根据权利要求1所述的像素补偿电路,其特征在于,所述像素补偿电路的驱动过程包括复位阶段、补偿阶段以及发光阶段,其中:

所述复位阶段:利用所述第一扫描信号、所述第二扫描信号、所述第一控制信号及所述第二控制信号导通所述第二开关管与所述第四开关管并关断所述驱动开关管、所述第一开关管、所述第三开关管以及所述第五开关管;

所述补偿阶段:利用所述第一扫描信号、所述第二扫描信号、所述第一控制信号及所述第二控制信号导通所述第一开关管以及所述第三开关管并关断所述驱动开关管、所述第二开关管、所述第四开关管以及所述第五开关管;

所述发光阶段:利用所述第一扫描信号、所述第二扫描信号、所述第一控制信号及所述第二控制信号导通所述驱动开关管、所述第四开关管以及所述第五开关管并关断所述第一开关管、所述第二开关管以及所述第三开关管。

5. 根据权利要求4所述的像素补偿电路,其特征在于,在所述驱动开关管与所述第一开关管至所述第五开关管均为P型薄膜晶体管的情况下,当所述第二扫描信号与所述第一控制信号输出均为低电平,且所述第一扫描信号与所述第二控制信号输出均为高电平时,所述像素补偿电路处于所述复位阶段;当所述第一扫描信号输出为低电平,且所述第二扫描信号、所述第一控制信号与所述第二控制信号输出均为高电平时,所述像素补偿电路处于所述补偿阶段;当所述第一控制信号与所述第二控制信号输出均为低电平,且所述第一扫描信号与所述第二扫描信号输出均为高电平时,所述像素补偿电路处于所述发光阶段。

6. 根据权利要求4所述的像素补偿电路,其特征在于,在所述驱动开关管与所述第一开关管至所述第五开关管均为P型薄膜晶体管的情况下,当所述第二扫描信号与所述第一控制信号输出均为高电平,且所述第一扫描信号与所述第二控制信号输出均为低电平时,所述像素补偿电路处于所述复位阶段;当所述第一扫描信号输出为高电平,且所述第二扫描信号、第一控制信号与所述第二控制信号输出均为低电平时,所述像素补偿电路处于所述补偿阶段;当所述第一控制信号与所述第二控制信号输出均为高电平,且所述第一扫描信号与所述第二扫描信号输出均为低电平时,所述像素补偿电路处于所述发光阶段。

7. 根据权利要求1所述的像素补偿电路,其特征在于,所述第一电源信号的电压大于所述第二电源信号的电压。

8. 根据权利要求7所述的像素补偿电路,其特征在于,所述第一电源信号为高电平,所述第二电源信号为低电平。

9. 根据权利要求1所述的像素补偿电路,其特征在于,所述发光元件为有机发光二极管。

10. 一种显示装置,其特征在于,包含权利要求1-9任一项所述的像素补偿电路。

像素补偿电路及显示装置

技术领域

[0001] 本揭示涉及显示技术领域,尤其涉及一种像素补偿电路及显示装置。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)显示技术作为新型显示技术,具有其它一些显示技术所无法比拟的诸多优势,如宽视角、广色域、高对比度、低功耗和可折叠/柔性等优点,因而其在新世代显示技术中具有强有力的竞争力,OLED显示技术根据其驱动方式分为无源OLED(Passive Matrix OLED,PMOLED)显示技术和有源OLED(Active Matrix OLED,AMOLED)显示技术,其中AMOLED显示技术是一种应用于电视和移动设备的显示技术,以其低功耗、大尺寸的特点在对功耗敏感的便携电子设备中有着广阔的应用前景,同时AMOLED显示技术是当前柔性显示技术的重点发展方向之一。

[0003] 如图1所示,AMOLED的基本像素驱动电路是2T1C电路即包括一个开关薄膜晶体管Switch Thin Film Transistor(STFT,T1),一个驱动薄膜晶体管Driver TFT(DTFT,T2)和一个存储电容Cst。OLED的驱动电流由DTFT控制, I_{OLED} 为驱动晶体管M1对应于栅源电压 V_{gs} 的电流,其大小为: $I_{OLED}=k(V_{gs}-V_{th})^2$,其中k为DTFT的电流放大系数,由DTFT自身属性决定, V_{th} 为DTFT的阈值电压。因DTFT受制程工艺的均一性和随使用时间的衰减等因素制约,使得其阈值电压 V_{th} 易发生漂移,导致OLED驱动电流易发生变化,从而使得OLED显示图像不均匀,影响画质。

[0004] 现有的目前被业界广为认可和应用的为一种6T1C像素补偿电路,该电路由6个TFT和1个存储电容构成,该像素补偿电路虽然消除了DTFT的 V_{th} 漂移所引起AMOLED画面显示不均的问题,然而,电源电压VDD的压降漂移则会严重影响OLED的电流。

[0005] 因此,需要提供一种新的像素补偿电路及显示装置,来解决上述技术问题。

发明内容

[0006] 本揭示提供一种像素补偿电路及显示装置,解决了像素补偿电路及显示装置,其OLED驱动电流易受到驱动薄膜晶体管阈值电压 V_{th} 的漂移及电源电压VDD的压降漂移的影响而发生变化,导致OLED显示图像不均匀,影响画质的技术问题。

[0007] 为解决上述问题,本揭示提供的技术方案如下:

[0008] 本揭示实施例提供一种像素补偿电路,包括:

[0009] 驱动开关管,所述驱动开关管包括第一端、第二端与控制端,所述驱动开关管的所述第一端连接第一电源信号;

[0010] 第一开关管,所述第一开关管包括第一端、第二端与控制端,所述第一开关管的所述第一端与所述驱动开关管的所述控制端连接,所述第一开关管的所述第二端与所述驱动开关管的所述第二端连接,所述第一开关管的所述控制端连接第一扫描信号;

[0011] 第二开关管,所述第二开关管包括第一端、第二端与控制端,所述第二开关管的所述第一端连接复位电压,所述第二开关管的控制端连接第二扫描信号;

[0012] 第三开关管,所述第三开关管包括第一端、第二端与控制端,所述第三开关管的所述第一端连接数据信号,所述第三开关管的所述控制端连接所述第一扫描信号;

[0013] 第四开关管,所述第四开关管包括第一端、第二端与控制端,所述第四开关管的所述第一端接地,所述第四开关管的所述第二端连接所述第三开关管的所述第二端,所述第四开关管的所述控制端连接第一控制信号;

[0014] 第五开关管,所述第五开关管包括第一端、第二端与控制端,所述第五开关管的所述第一端连接所述驱动开关管的所述第二端以及所述第一开关管的所述第二端,所述第五开关管的所述控制端连接第二控制信号;

[0015] 存储电容,所述存储电容具有第一端与第二端,所述存储电容的所述第一端连接所述第三开关管的所述第二端以及所述第四开关管的所述第二端,所述存储电容的所述第二端连接所述驱动开关管的所述控制端、所述第一开关管的所述第一端以及所述第二开关管的所述第二端;以及

[0016] 发光元件,所述发光元件具有阳极端与阴极端,所述发光元件的所述阳极端连接所述第五开关管的所述第二端,所述发光元件的所述阴极端连接第二电源信号。

[0017] 在本揭示实施例提供的像素补偿电路中,所述驱动开关管、所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管以及所述第五开关管均为薄膜晶体管,其中所述薄膜晶体管的第一端为源极,第二端为漏极以及控制端为栅极。

[0018] 在本揭示实施例提供的像素补偿电路中,所述驱动开关管、所述第一开关管、所述第二开关管、所述第三开关管、所述第四开关管以及所述第五开关管均为P型薄膜晶体管或均为N型薄膜晶体管。

[0019] 在本揭示实施例提供的像素补偿电路中,所述像素补偿电路的驱动过程包括复位阶段、补偿阶段以及发光阶段,其中:

[0020] 所述复位阶段:利用所述第一扫描信号、所述第二扫描信号、所述第一控制信号及所述第二控制信号导通所述第二开关管与所述第四开关管并关断所述驱动开关管、所述第一开关管、所述第三开关管以及所述第五开关管;

[0021] 所述补偿阶段:利用所述第一扫描信号、所述第二扫描信号、所述第一控制信号及所述第二控制信号导通所述第一开关管以及所述第三开关管并关断所述驱动开关管、所述第二开关管、所述第四开关管以及所述第五开关管;

[0022] 所述发光阶段:利用所述第一扫描信号、所述第二扫描信号、所述第一控制信号及所述第二控制信号导通所述驱动开关管、所述第四开关管以及所述第五开关管并关断所述第一开关管、所述第二开关管以及所述第三开关管。

[0023] 在本揭示实施例提供的像素补偿电路中,在所述驱动开关管与所述第一开关管至所述第五开关管均为P型薄膜晶体管的情况下,当所述第二扫描信号与所述第一控制信号输出均为低电平,且所述第一扫描信号与所述第二控制信号输出均为高电平时,所述像素补偿电路处于所述复位阶段;当所述第一扫描信号输出为低电平,且所述第二扫描信号、所述第一控制信号与所述第二控制信号输出均为高电平时,所述像素补偿电路处于所述补偿阶段;当所述第一控制信号与所述第二控制信号输出均为低电平,且所述第一扫描信号与所述第二扫描信号输出均为高电平时,所述像素补偿电路处于所述发光阶段。

[0024] 在本揭示实施例提供的像素补偿电路中,在所述驱动开关管与所述第一开关管至

所述第五开关管均为P型薄膜晶体管的情况下,当所述第二扫描信号与所述第一控制信号输出均为高电平,且所述第一扫描信号与所述第二控制信号输出均为低电平时,所述像素补偿电路处于所述复位阶段;当所述第一扫描信号输出为高电平,且所述第二扫描信号、第一控制信号与所述第二控制信号输出均为低电平时,所述像素补偿电路处于所述补偿阶段;当所述第一控制信号与所述第二控制信号输出均为高电平,且所述第一扫描信号与所述第二扫描信号输出均为低电平时,所述像素补偿电路处于所述发光阶段。

[0025] 在本揭示实施例提供的像素补偿电路中,所述第一电源信号的电压大于所述第二电源信号的电压。

[0026] 在本揭示实施例提供的像素补偿电路中,所述第一电源信号为高电平,所述第二电源信号为低电平。

[0027] 在本揭示实施例提供的像素补偿电路中,所述发光元件为有机发光二极管。

[0028] 本揭示实施例提供一种显示装置,包含上述像素补偿电路。

[0029] 本揭示的有益效果为:本揭示提供的像素补偿电路及显示装置,通过所述像素补偿电路,既可以实现降低或消除驱动薄膜晶体管的阈值电压 V_{th} 的漂移对OLED驱动电流的影响,同时也可以降低或消除电源电压VDD的压降漂移对OLED驱动电流的影响,可同时对驱动薄膜晶体管的阈值电压 V_{th} 与电源电压VDD的压降漂移的补偿,有利于提高发光元件的发光亮度的均匀性。

附图说明

[0030] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是揭示的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0031] 图1为现有技术的OLED像素驱动电路的结构示意图;

[0032] 图2为本揭示实施例提供的一种像素补偿电路的结构示意图;

[0033] 图3为本揭示实施例提供的一种像素补偿电路的时序示意图;

[0034] 图4为本揭示实施例提供的一种像素补偿电路的复位阶段结构示意图;

[0035] 图5为本揭示实施例提供的一种像素补偿电路的补偿阶段结构示意图;

[0036] 图6为本揭示实施例提供的一种像素补偿电路的发光阶段结构示意图。

具体实施方式

[0037] 以下各实施例的说明是参考附加的图示,用以例示本揭示可用以实施的特定实施例。本揭示所提到的方向用语,例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本揭示,而非用以限制本揭示。在图中,结构相似的单元是用以相同标号表示。

[0038] 本揭示实施例针对现有技术的像素补偿电路及显示装置,其OLED驱动电流易受到驱动薄膜晶体管阈值电压 V_{th} 的漂移及电源电压VDD的压降漂移的影响而发生变化,导致OLED显示图像不均匀,影响画质的技术问题。本实施例能够解决该缺陷。

[0039] 实施例一

[0040] 如图2所示,本揭示实施例提供的像素补偿电路,包括驱动开关管T、第一开关管T1、第二开关管T2、第三开关管T3、第四开关管T4、第五开关管T5、存储电容Cst以及发光元件,具体电路连接关系如下:

[0041] 驱动开关管T,所述驱动开关管T包括第一端、第二端与控制端,所述驱动开关管T的第一端连接第一电源信号VDD;

[0042] 第一开关管T1,所述第一开关管T1包括第一端、第二端与控制端,所述第一开关管T1的所述第一端与所述驱动开关管T的所述控制端连接,所述第一开关管T1的所述第二端与所述驱动开关管T的所述第二端连接,所述第一开关管T1的所述控制端连接第一扫描信号Scan(n);

[0043] 第二开关管T2,所述第二开关管T2包括第一端、第二端与控制端,所述第二开关管T2的所述第一端连接复位电压Vi,所述第二开关管T2的所述控制端连接第二扫描信号Scan(n-1),其中所述复位电压Vi的电位较低,所述驱动开关管T与所述第二开关管T2相交于节点B;

[0044] 第三开关管T3,所述第三开关管T3包括第一端、第二端与控制端,所述第三开关管T3的所述第一端连接数据信号Vdata,所述第三开关管T3的所述控制端连接所述第一扫描信号Scan(n);

[0045] 第四开关管T4,所述第四开关管T4包括第一端、第二端与控制端,所述第四开关管T4的所述第一端接地,所述第四开关管T4的第二端连接所述第三开关管T3的所述第二端,所述第四开关管T4的所述控制端连接第一控制信号EM1,其中所述第四开关管T4与所述第三开关管T3相交于节点A;

[0046] 第五开关管T5,所述第五开关管T5包括第一端、第二端与控制端,所述第五开关管T5的所述第一端连接所述驱动开关管T的所述第二端以及所述第一开关管T1的所述第二端,所述第五开关管T5的所述控制端连接第二控制信号EM2;

[0047] 存储电容Cst,所述存储电容Cst具有第一端与第二端,所述存储电容Cst的所述第一端连接所述第三开关管T3的所述第二端以及所述第四开关管T4的所述第二端,所述存储电容Cst的所述第二端连接所述驱动开关管T的所述控制端、所述第一开关管T1的所述第一端以及所述第二开关管T2的所述第二端,具体地,所述存储电容Cst的所述第一端即为所述节点A,所述存储电容Cst的所述第二端即为所述节点B;

[0048] 发光元件,所述发光元件可为有机发光二极管(Organic Light-Emitting Diode, OLED),所述发光元件具有阳极端与阴极端,所述发光元件的所述阳极端连接所述第五开关管T5的所述第二端,所述发光元件的所述阴极端连接第二电源信号VSS。

[0049] 其中,所述第一电源信号VDD提供的电压大于所述第二电源信号VSS提供的电压,具体地,所述第一电源信号VDD为高电平信号,所述第二电源信号VSS为低电平信号。

[0050] 在本揭示实施例中,所述驱动开关管T、所述第一开关管T1、所述第二开关管T2、所述第三开关管T3、所述第四开关管T4以及所述第五开关管T5均为薄膜晶体管,其中所述薄膜晶体管的第一端为源极(Source,S),第二端为漏极(Drain,D)以及控制端为栅极(Gate,G)。

[0051] 在本揭示实施例中,所述驱动开关管T、所述第一开关管T1、所述第二开关管T2、所述第三开关管T3、所述第四开关管T4以及所述第五开关管T5均为P型薄膜晶体管,本实施例

以P型薄膜晶体管为例进行说明。应理解的是,所述驱动开关管T、所述第一开关管T1、所述第二开关管T2、所述第三开关管T3、所述第四开关管T4以及所述第五开关管T5也可为N型薄膜晶体管,当选用N型薄膜晶体管时,对应所述像素补偿电路中的所述OLED电流流向及所述第一扫描信号Scan(n)、所述第二扫描信号Scan(n-1)、所述第一控制信号EM1及所述第一控制信号EM2的高低电平随之采用不同导电类型的薄膜晶体管作为所述像素补偿电路的开关元件的不同而改变,在此不再一一赘述。

[0052] 如图3所示为本揭示实施例提供的像素补偿电路的时序示意图,由于本实施例中选用P型薄膜晶体管,当开关管输入的栅极信号为低电平时,对应开关管导通;当开关管输入的栅极信号为高电平时,对应开关管关断。所述像素补偿电路的驱动过程包括复位阶段、补偿阶段以及发光阶段,其中:

[0053] 所述复位(Reset)阶段:

[0054] 在t1时间段,所述像素补偿电路处于复位阶段,此时所述第二扫描信号Scan(n-1)与所述第一控制信号EM1输出均为低电平,且所述第一扫描信号Scan(n)与所述第二控制信号EM2输出均为高电平时,即所述第二扫描信号Scan(n-1)与所述第一控制信号EM1打开,所述第一扫描信号Scan(n)与所述第二控制信号EM2关闭。

[0055] 如图4所示为复位阶段的等效电路结构图。所述第二开关管T2与所述第四开关管T4处于导通状态,所述驱动开关管T、所述第一开关管T1、所述第三开关管T3以及所述第五开关管T5处于关断状态,此时所述存储电容Cst的所述第一端,即节点A的电压复位至0V,所述存储电容Cst的所述第二端,即节点B的电压复位至所述复位电压Vi。具体地,所述驱动开关管T的所述第一端的电压为所述数据信号Vdata电压,则所述驱动开关管T的所述控制端与所述第一端之间的电压差为 $V_{gs}=V_i-V_{data}$,需保证 $V_{gs}=V_i-V_{data}<V_{th}$,即 $V_i<V_{data}+V_{th}$ 时,所述驱动开关管T处于关断状态,其中, V_{th} 为所述驱动开关管T的阈值电压。

[0056] 所述补偿(Compensate)阶段:

[0057] 在t2时间段,此时所述第一扫描信号Scan(n)输出为低电平,且所述第二扫描信号Scan(n-1)、所述第一控制信号EM1与所述第二控制信号EM2输出均为高电平时,即所述第一扫描信号Scan(n)打开,所述第二扫描信号Scan(n-1)、所述第一控制信号EM1与所述第二控制信号EM2关闭。

[0058] 如图5所示为补偿阶段的等效电路结构图。所述驱动开关管T、所述第一开关管T1以及所述第三开关管T3处于导通状态,所述驱动开关管T、所述第二开关管T2、所述第四开关管T4以及所述第五开关管T5处于关断状态,此时所述存储电容Cst的所述第一端,即节点A的电压写入所述数据信号Vdata提供的电压,由于所述驱动开关管T的所述控制端与所述第二端通过所述第一开关管T1短接,因此所述驱动开关管T与所述第一开关管T1形成一个二极管连接(Diode connect)结构10,所述第一电源信号VDD由所述驱动开关管的所述第一端写入,经过所述二极管连接结构10,将所述驱动开关管T的所述控制端(栅极)进行充电至所述驱动开关管T的所述控制端(栅极)电位为 $VDD+V_{th}$,即所述节点B的电位为 $VDD+V_{th}$ 。

[0059] 所述发光(Emission)阶段:

[0060] 在t3时间段,此时所述第一控制信号EM1与所述第二控制信号EM2输出均为低电平,且所述第一扫描信号Scan(n)与所述第二扫描信号Scan(n-1)输出均为高电平时,即所述第一控制信号EM1与所述第二控制信号EM2打开,所述第一扫描信号Scan(n)与所述第二

扫描信号Scan(n-1)关闭。

[0061] 如图6所示为发光阶段的等效电路结构图。所述驱动开关管T、所述第四开关管T4以及所述第五开关管T5处于导通状态,所述第一开关管T1、所述第二开关管T2以及所述第三开关管T3处于关断状态,此时所述存储电容Cst的所述第一端,即节点A的电压为0V,由于所述存储电容Cst的耦合作用,所述驱动开关管T的所述控制端(栅极)电位为VDD+Vth,即所述节点B的电位为VDD+Vth-Vdata,因此,OLED的发光电流 I_{OLED} 为 $I_{OLED}=k[(VDD+Vth-Vdata-VDD)-Vth]^2=k \cdot Vdata^2$,其中k为系数。

[0062] 由上式可知,OLED的发光电流 I_{OLED} 仅与所述数据信号Data有关,与所述驱动开关管T的阈值电压Vth与所述第一电源电压VDD无关,从而解决了由于所述驱动薄膜晶体管T的阈值电压Vth的漂移及所述第一电源电压VDD的压降漂移所造成的发光亮度不均的问题。

[0063] 实施例二

[0064] 本揭示实施例还提供一种显示装置的实施例。在本实施例中,所述显示装置可为AMOLED显示装置,AMOLED显示装置包括上述实施例所述的像素补偿电路。

[0065] 本揭示实施例提供的显示装置,采用本揭示上述实施例提供的像素补偿电路,可以避免每个像素内的发光元件在一帧画面中的发光亮度发生变化,以及,避免各像素内的驱动薄膜晶体管的阈值电压Vth的漂移以及电源电压VDD的压降漂移造成的各像素内发光元件发光亮度的不均匀,从而提高显示效果和显示均匀性。

[0066] 有益效果为:本揭示实施例提供的像素补偿电路及显示装置,通过所述像素补偿电路,既可以实现降低或消除驱动薄膜晶体管的阈值电压Vth的漂移对OLED驱动电流的影响,同时也可以降低或消除电源电压VDD的压降漂移对OLED驱动电流的影响,可同时实现对驱动薄膜晶体管的阈值电压Vth与电源电压VDD的压降漂移的补偿,有利于提高发光元件的发光亮度的均匀性。

[0067] 综上所述,虽然本揭示已以优选实施例揭露如上,但上述优选实施例并非用以限制本揭示,本领域的普通技术人员,在不脱离本揭示的精神和范围内,均可作各种更动与润饰,因此本揭示的保护范围以权利要求界定的范围为准。

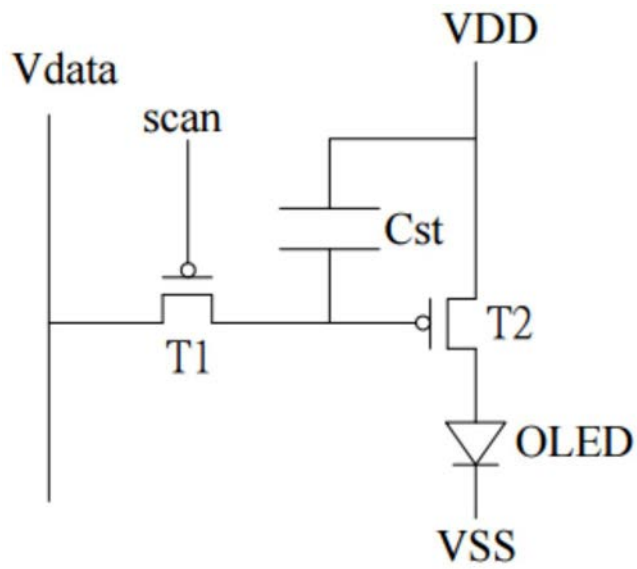


图1

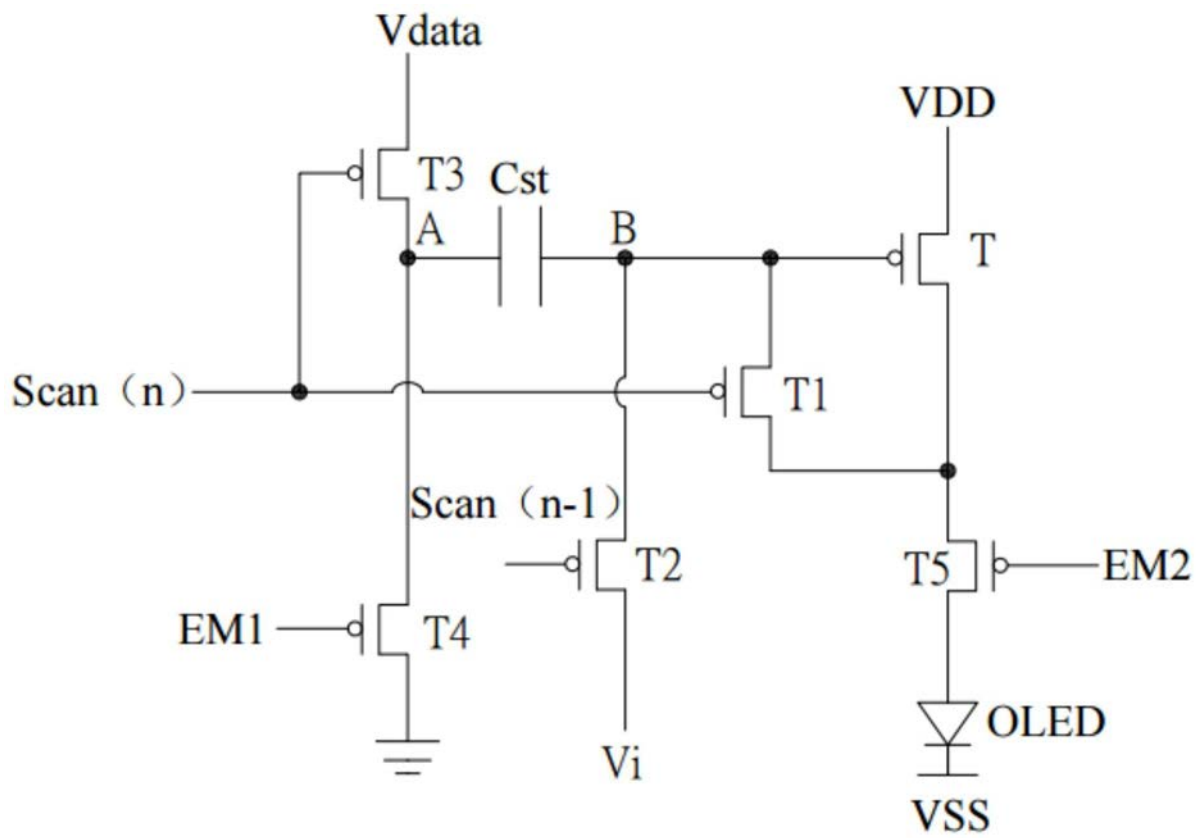


图2

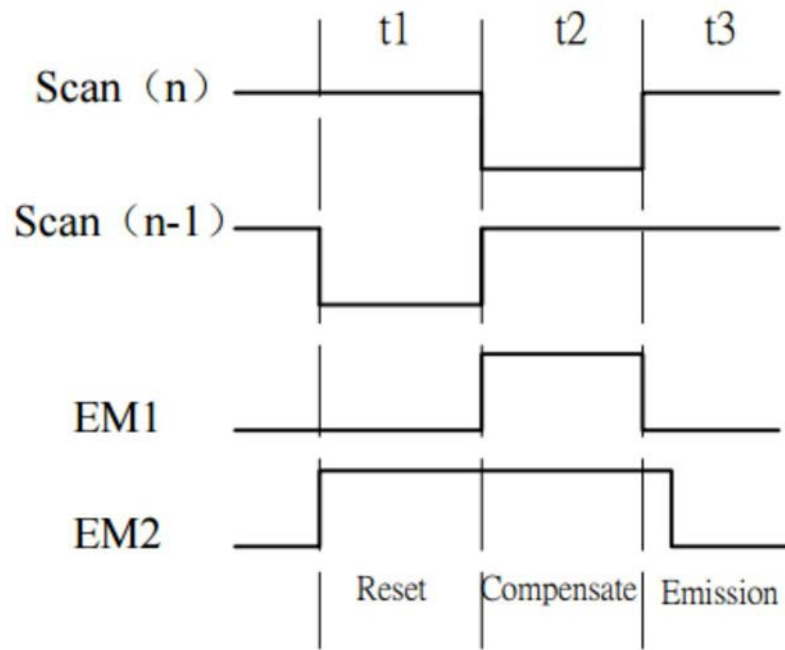


图3

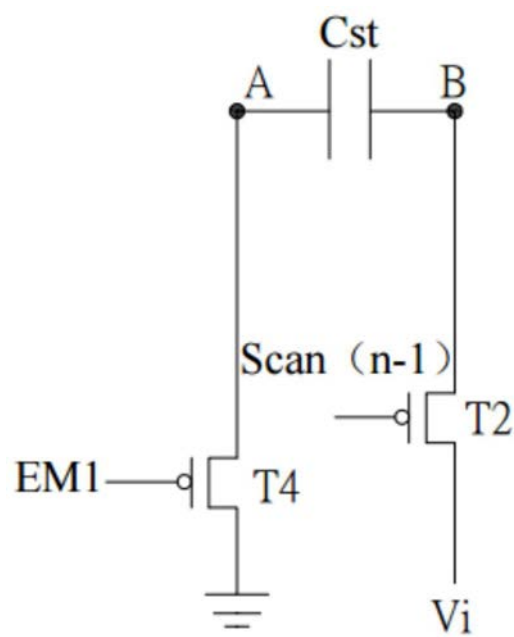


图4

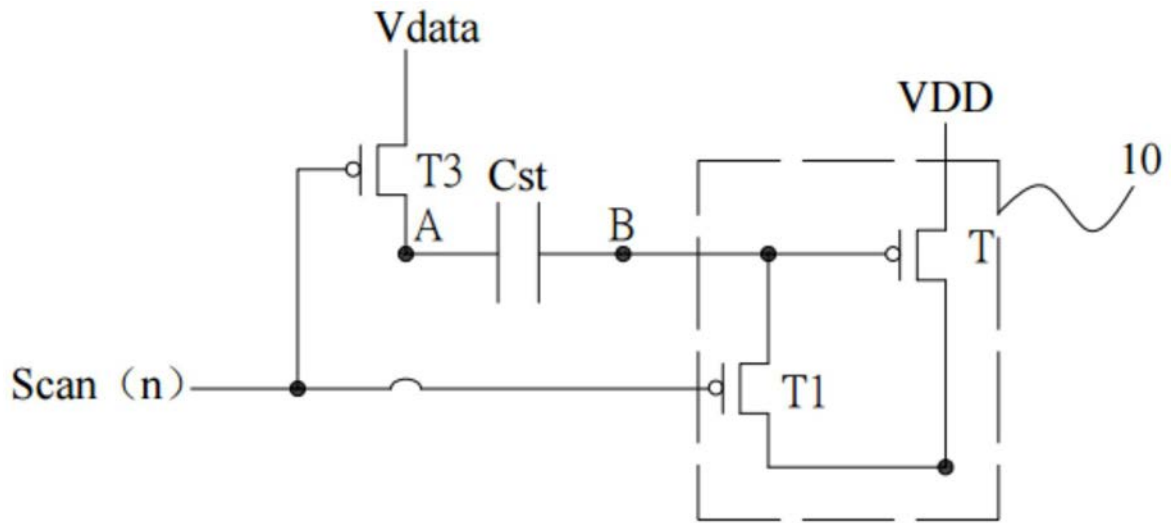


图5

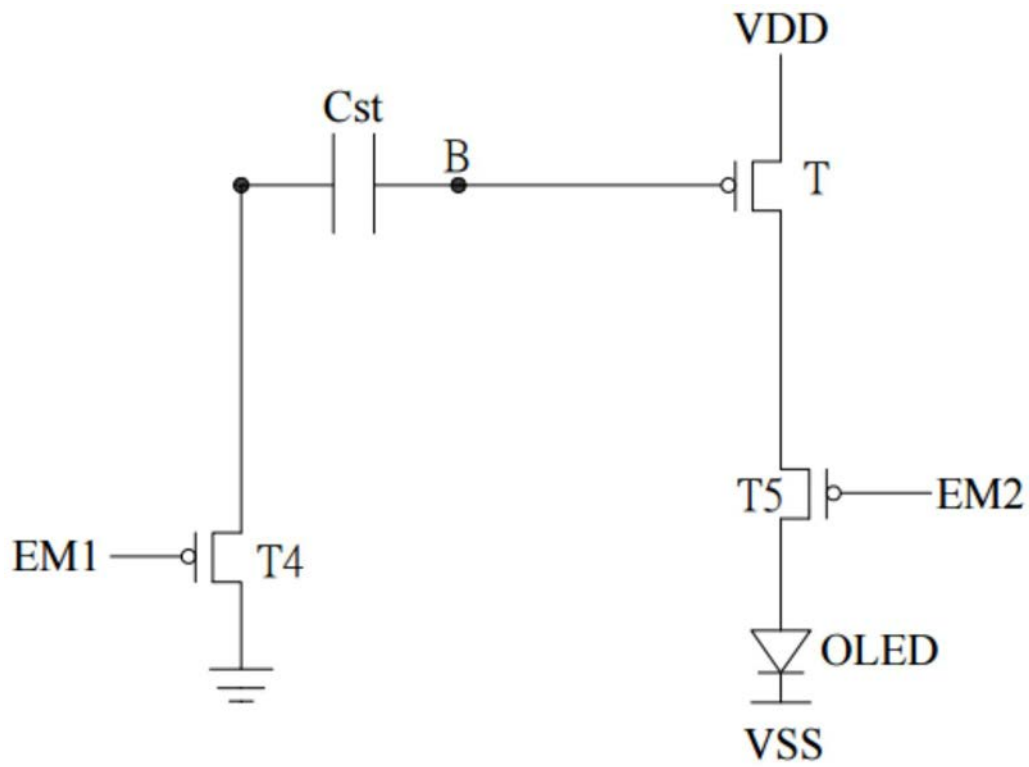


图6

专利名称(译)	像素补偿电路及显示装置		
公开(公告)号	CN109872682A	公开(公告)日	2019-06-11
申请号	CN201910244259.3	申请日	2019-03-28
[标]发明人	张锋		
发明人	张锋		
IPC分类号	G09G3/3208		
代理人(译)	黄威		
外部链接	Espacenet SIPO		

摘要(译)

本揭示提供一种像素补偿电路及显示装置，所述像素补偿电路包括驱动开关管、第一至第五开关管、存储电容以及发光元件，通过所述像素补偿电路，既可以实现降低或消除驱动薄膜晶体管的阈值电压 V_{th} 的漂移对OLED驱动电流的影响，同时也可以降低或消除电源电压VDD的压降漂移对OLED驱动电流的影响，可同时实现对驱动薄膜晶体管的阈值电压 V_{th} 与电源电压VDD的压降漂移的补偿，有利于提高发光元件的发光亮度的均匀性。

