



(12)发明专利

(10)授权公告号 CN 106782337 B

(45)授权公告日 2019.01.25

(21)申请号 201710078261.9

(22)申请日 2017.02.14

(65)同一申请的已公布的文献号

申请公布号 CN 106782337 A

(43)申请公布日 2017.05.31

(73)专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路10号

专利权人 成都京东方光电科技有限公司

(72)发明人 张镔

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 黄志华

(51)Int.Cl.

G09G 3/3266(2016.01)

G11C 19/28(2006.01)

(56)对比文件

CN 104933990 A, 2015.09.23, 全文.

CN 205282054 U, 2016.06.01, 全文.

CN 104157236 A, 2014.11.19, 全文.

CN 104409038 A, 2015.03.11, 全文.

TW 201243853 A, 2012.11.01, 全文.

US 2016133184 A1, 2016.05.12, 全文.

审查员 贺轶

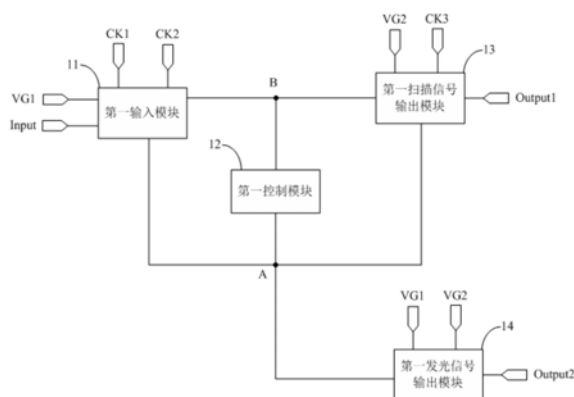
权利要求书4页 说明书21页 附图17页

(54)发明名称

移位寄存器单元、栅极驱动电路及有机电致发光显示面板

(57)摘要

本发明公开了一种移位寄存器单元、栅极驱动电路及有机电致发光显示面板,包括:第一输入模块、第一控制模块、第一扫描信号输出模块以及第一发光信号输出模块或第二输入模块、第二控制模块、第二扫描信号输出模块以及第二发光信号输出模块;并通过上述四个模块的相互配合,可以实现同时输出扫描信号和发光信号,从而可以降低电路的复杂度、减少空间占用以及有利于实现显示面板的窄边框设计。



1. 一种移位寄存器单元,其特征在于,包括:第一输入模块、第一控制模块、第一扫描信号输出模块以及第一发光信号输出模块;其中,

所述第一输入模块的第一端与输入信号端相连、第二端与第一时钟信号端相连、第三端与第二时钟信号端相连、第四端与第一参考信号端相连、第五端与第一节点相连、第六端与第二节点相连;所述第一输入模块用于,在所述第一时钟信号端的控制下将所述输入信号端的信号提供给所述第一节点,在所述第二时钟信号端的控制下将所述第一参考信号端的信号提供给所述第二节点;

所述第一控制模块的第一端与所述第一节点相连、第二端与所述第二节点相连;所述第一控制模块用于使所述第一节点的信号的电位与所述第二节点的信号的电位相反;

所述第一扫描信号输出模块的第一端与第二参考信号端相连、第二端与第三时钟信号端相连、第三端与所述第一节点相连、第四端与所述第二节点相连、第五端与所述移位寄存器单元的扫描信号输出端相连;所述第一扫描信号输出模块用于,在所述第一节点的信号的电位为第一电位时将所述第三时钟信号端的信号提供给所述扫描信号输出端,在所述第二节点的信号的电位为所述第一电位时将所述第二参考信号端的信号提供给所述扫描信号输出端,在所述第一节点处于浮接状态时保持所述第一扫描信号输出模块的第三端与所述扫描信号输出端之间的电压差稳定,以及在所述第二节点处于浮接状态时保持所述第二节点与所述扫描信号输出端之间的电压差稳定;

所述第一发光信号输出模块的第一端与所述第一参考信号端相连、第二端与所述第二参考信号端相连、第三端与所述第一节点相连、第四端与所述移位寄存器单元的发光信号输出端相连;所述第一发光信号输出模块用于,在所述第一节点的信号的电位为第一电位时将所述第二参考信号端的信号提供给所述发光信号输出端,在所述第一节点的信号的电位为第二电位时将所述第一参考信号端的信号提供给所述发光信号输出端。

2. 如权利要求1所述的移位寄存器单元,其特征在于,所述第一时钟信号端与所述第二时钟信号端相互独立,所述第一控制模块包括:第一开关晶体管与第二开关晶体管;其中,

所述第一开关晶体管的控制极与所述第一节点相连,第一极与所述第二参考信号端相连,第二极与所述第二节点相连;

所述第二开关晶体管的控制极与所述第二节点相连,第一极与所述第二参考信号端相连,第二极与所述第一节点相连。

3. 如权利要求2所述的移位寄存器单元,其特征在于,所述第一发光信号输出模块包括:第三开关晶体管、第四开关晶体管、第五开关晶体管、第六开关晶体管以及第一电容;其中,

所述第三开关晶体管的控制极与所述第一节点相连,第一极与所述第二参考信号端相连,第二极与所述第六开关晶体管的控制极相连;

所述第四开关晶体管的控制极与所述第二时钟信号端相连,第一极与所述第一参考信号端相连,第二极与所述第六开关晶体管的控制极相连;

所述第五开关晶体管的控制极与所述第一节点相连,第一极与所述第二参考信号端相连,第二极与所述发光信号输出端相连;

所述第六开关晶体管的第一极与所述第一参考信号端相连,第二极与所述发光信号输出端相连;

所述第一电容连接于所述第六开关晶体管的控制极与所述发光信号输出端之间；
或者，所述第一发光信号输出模块包括：第七开关晶体管与第八开关晶体管；其中，
所述第七开关晶体管的控制极与所述第一节点相连，第一极与所述第二参考信号端相连，第二极与所述发光信号输出端相连；

所述第八开关晶体管的控制极与所述第一节点相连，第一极与所述第一参考信号端相连，第二极与所述发光信号输出端相连。

4. 如权利要求1所述的移位寄存器单元，其特征在于，所述第一时钟信号端与所述第二时钟信号端为同一信号端，所述第一控制模块包括：第九开关晶体管、第十开关晶体管与第十一开关晶体管；其中，

所述第九开关晶体管的控制极与所述第一节点相连，第一极与所述第一时钟信号端相连，第二极与所述第二节点相连；

所述第十开关晶体管的控制极与所述第二节点相连，第一极与所述第二参考信号端相连，第二极与所述第十一开关晶体管的第一极相连；

所述第十一开关晶体管的控制极与所述第三时钟信号端相连，第二极与所述第一节点相连。

5. 如权利要求4所述的移位寄存器单元，其特征在于，所述第一发光信号输出模块包括：第十二开关晶体管与第十三开关晶体管；其中，

所述第十二开关晶体管的控制极与所述第一节点相连，第一极与所述第二参考信号端相连，第二极与所述发光信号输出端相连；

所述第十三开关晶体管的控制极与所述第一节点相连，第一极与所述第一参考信号端相连，第二极与所述发光信号输出端相连。

6. 如权利要求1所述的移位寄存器单元，其特征在于，所述第一输入模块包括：第十四开关晶体管与第十五开关晶体管；其中，

所述第十四开关晶体管的控制极与所述第一时钟信号端相连，第一极与所述输入信号端相连，第二极与所述第一节点相连；

所述第十五开关晶体管的控制极与所述第二时钟信号端相连，第一极与所述第一参考信号端相连，第二极与所述第二节点相连。

7. 如权利要求1所述的移位寄存器单元，其特征在于，所述第一扫描信号输出模块包括：第十六开关晶体管、第十七开关晶体管、第二电容以及第三电容；其中，

所述第十六开关晶体管的控制极为所述第一扫描信号输出模块的第三端，第一极与所述第三时钟信号端相连，第二极与所述扫描信号输出端相连；

所述第十七开关晶体管的控制极与所述第二节点相连，第一极与所述第二参考信号端相连，第二极与所述扫描信号输出端相连；

所述第二电容连接于所述第十六开关晶体管的控制极与所述扫描信号输出端之间；

所述第三电容连接于所述第二节点与所述扫描信号输出端之间。

8. 如权利要求1-7任一项所述的移位寄存器单元，其特征在于，还包括：第十八开关晶体管，其中，所述第一节点通过所述第十八开关晶体管与所述第一扫描信号输出模块的第三端相连。

9. 一种移位寄存器单元，其特征在于，包括：第二输入模块、第二控制模块、第二扫描信

号输出模块以及第二发光信号输出模块;其中,

所述第二输入模块的第一端与输入信号端相连、第二端与第一时钟信号端相连、第三端与第二时钟信号端相连、第四端与第一参考信号端相连、第五端与第一节点相连、第六端与第二节点相连;所述第二输入模块用于,在所述第一时钟信号端的控制下将所述输入信号端的信号提供给所述第一节点,在所述第二时钟信号端的控制下将所述第一参考信号端的信号提供给所述第二节点;

所述第二控制模块的第一端与所述第一节点相连、第二端与所述第二节点相连;所述第二控制模块用于使所述第一节点的信号的电位与所述第二节点的信号的电位相反;

所述第二扫描信号输出模块的第一端与第二参考信号端相连、第二端与第三时钟信号端相连、第三端与所述第一节点相连、第四端与所述第二节点相连、第五端与所述移位寄存器单元的扫描信号输出端相连;所述第二扫描信号输出模块用于,在所述第一节点的信号的电位为第一电位时将所述第三时钟信号端的信号提供给所述扫描信号输出端,在所述第二节点的信号的电位为所述第一电位时将所述第二参考信号端的信号提供给所述扫描信号输出端,在所述第一节点处于浮接状态时保持所述第二扫描信号输出模块的第三端与所述扫描信号输出端之间的电压差稳定,以及在所述第二节点处于浮接状态时保持所述第二节点与所述扫描信号输出端之间的电压差稳定;

所述第二发光信号输出模块的第一端与所述第一参考信号端相连、第二端与所述第二参考信号端相连、第三端与所述第二节点相连、第四端与所述移位寄存器单元的发光信号输出端相连;所述第二发光信号输出模块用于,在所述第二节点的信号的电位为第二电位时将所述第二参考信号端的信号提供给所述发光信号输出端,在所述第二节点的信号的电位为第一电位时,将所述第一参考信号端的信号提供给所述发光信号输出端。

10. 如权利要求9所述的移位寄存器单元,其特征在于,所述第二发光信号输出模块包括:第十九开关晶体管、第二十开关晶体管、第二十一开关晶体管以及第二十二开关晶体管;其中,

所述第十九开关晶体管的控制极与所述第二节点相连,第一极与所述第一参考信号端相连,第二极分别与所述第二十一开关晶体管的控制极以及所述第二十二开关晶体管的控制极相连;

所述第二十开关晶体管的控制极与所述第二节点相连,第一极与所述第二参考信号端相连,第二极分别与所述第二十一开关晶体管的控制极以及所述第二十二开关晶体管的控制极相连;

所述第二十一开关晶体管的第一极与所述第一参考信号端相连,第二极与所述发光信号输出端相连;

所述第二十二开关晶体管的第一极与所述第二参考信号端相连,第二极与所述发光信号输出端相连。

11. 如权利要求9所述的移位寄存器单元,其特征在于,所述第二输入模块包括:第二十三开关晶体管与第二十四开关晶体管;其中,

所述第二十三开关晶体管的控制极与所述第一时钟信号端相连,第一极与所述输入信号端相连,第二极与所述第一节点相连;

所述第二十四开关晶体管的控制极与所述第二时钟信号端相连,第一极与所述第一参

考信号端相连,第二极与所述第二节点相连。

12.如权利要求9所述的移位寄存器单元,其特征在于,所述第二控制模块包括:第二十五开关晶体管与第二十六开关晶体管;其中,

所述第二十五开关晶体管的控制极与所述第一节点相连,第一极与所述第二参考信号端相连,第二极与所述第二节点相连;

所述第二十六开关晶体管的控制极与所述第二节点相连,第一极与所述第二参考信号端相连,第二极与所述第一节点相连。

13.如权利要求9所述的移位寄存器单元,其特征在于,所述第二扫描信号输出模块包括:第二十七开关晶体管、第二十八开关晶体管、第四电容以及第五电容;其中,

所述第二十七开关晶体管的控制极为所述第二扫描信号输出模块的第三端,第一极与所述第三时钟信号端相连,第二极与所述扫描信号输出端相连;

所述第二十八开关晶体管的控制极与所述第二节点相连,第一极与所述第二参考信号端相连,第二极与所述扫描信号输出端相连;

所述第四电容连接于所述第二十七开关晶体管的控制极与所述扫描信号输出端之间;

所述第五电容连接于所述第二节点与所述扫描信号输出端之间。

14.一种栅极驱动电路,其特征在于,包括级联的多个如权利要求1-13任一项所述的移位寄存器单元,其中,

第一级移位寄存器单元的输入信号端与帧触发信号端相连;

除所述第一级移位寄存器单元外,其余各级所述移位寄存器单元的输入信号端分别与其连接的上一级移位寄存器单元的扫描信号输出端相连。

15.一种有机电致发光显示面板,其特征在于,包括:如权利要求14所述的栅极驱动电路以及多个具有栅线与发光信号线的信号线组;其中,

每一所述信号线组对应所述栅极驱动电路中的一个移位寄存器单元;

属于同一信号线组的栅线与对应的移位寄存器单元的扫描信号输出端相连,发光信号线与所述对应的移位寄存器单元的发光信号输出端相连。

移位寄存器单元、栅极驱动电路及有机电致发光显示面板

技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种移位寄存器单元、栅极驱动电路及有机电致发光显示面板。

背景技术

[0002] 有机发光二极管(Organic Light Emitting Diode,OLED)显示面板是当今平板显示器研究领域的热点之一。OLED显示面板一般是通过像素中的像素电路驱动OLED发光器件进行发光显示的。为了实现OLED显示面板发光功能,一般至少需要向像素电路输入扫描信号和发光信号。目前,一般是在OLED显示面板的非显示区域设置栅极驱动电路以提供所需的扫描信号,以及设置发光驱动电路以提供所需的发光信号。然而,由于提供扫描信号的栅极驱动电路和提供发光信号的发光驱动电路是分别独立设置的,这样导致电路设计复杂,空间占据较大,不利于实现OLED显示面板的窄边框设计。

发明内容

[0003] 本发明实施例提供一种移位寄存器单元、栅极驱动电路及有机电致发光显示面板,用以解决现有技术中电路设计复杂,空间占据较大,不利于实现OLED显示面板的窄边框设计的问题。

[0004] 因此,本发明实施例提供了一种移位寄存器单元,包括:第一输入模块、第一控制模块、第一扫描信号输出模块以及第一发光信号输出模块;其中,

[0005] 所述第一输入模块的第一端与输入信号端相连、第二端与第一时钟信号端相连、第三端与第二时钟信号端相连、第四端与第一参考信号端相连、第五端与第一节点相连、第六端与第二节点相连;所述第一输入模块用于,在所述第一时钟信号端的控制下将所述输入信号端的信号提供给所述第一节点,在所述第二时钟信号端的控制下将所述第一参考信号端的信号提供给所述第二节点;

[0006] 所述第一控制模块的第一端与所述第一节点相连、第二端与所述第二节点相连;所述第一控制模块用于使所述第一节点的信号的电位与所述第二节点的信号的电位相反;

[0007] 所述第一扫描信号输出模块的第一端与第二参考信号端相连、第二端与第三时钟信号端相连、第三端与所述第一节点相连、第四端与所述第二节点相连、第五端与所述移位寄存器单元的扫描信号输出端相连;所述第一扫描信号输出模块用于,在所述第一节点的信号的电位为第一电位时将所述第三时钟信号端的信号提供给所述扫描信号输出端,在所述第二节点的信号的电位为所述第一电位时将所述第二参考信号端的信号提供给所述扫描信号输出端,在所述第一节点处于浮接状态时保持所述第一扫描信号输出模块的第三端与所述扫描信号输出端之间的电压差稳定,以及在所述第二节点处于浮接状态时保持所述第二节点与所述扫描信号输出端之间的电压差稳定;

[0008] 所述第一发光信号输出模块的第一端与所述第一参考信号端相连、第二端与所述第二参考信号端相连、第三端与所述第一节点相连、第四端与所述移位寄存器单元的发光

信号输出端相连;所述第一发光信号输出模块用于,在所述第一节点的信号的电位为第一电位时将所述第二参考信号端的信号提供给所述发光信号输出端,在所述第一节点的信号的电位为第二电位时将所述第一参考信号端的信号提供给所述发光信号输出端。

[0009] 优选地,在本发明实施例提供的上述移位寄存器单元中,所述第一时钟信号端与所述第二时钟信号端相互独立,所述第一控制模块包括:第一开关晶体管与第二开关晶体管;其中,

[0010] 所述第一开关晶体管的控制极与所述第一节点相连,第一极与所述第二参考信号端相连,第二极与所述第二节点相连;

[0011] 所述第二开关晶体管的控制极与所述第二节点相连,第一极与所述第二参考信号端相连,第二极与所述第一节点相连。

[0012] 优选地,在本发明实施例提供的上述移位寄存器单元中,所述第一发光信号输出模块包括:第三开关晶体管、第四开关晶体管、第五开关晶体管、第六开关晶体管以及第一电容;其中,

[0013] 所述第三开关晶体管的控制极与所述第一节点相连,第一极与所述第二参考信号端相连,第二极与所述第六开关晶体管的控制极相连;

[0014] 所述第四开关晶体管的控制极与所述第二时钟信号端相连,第一极与所述第一参考信号端相连,第二极与所述第六开关晶体管的控制极相连;

[0015] 所述第五开关晶体管的控制极与所述第一节点相连,第一极与所述第二参考信号端相连,第二极与所述发光信号输出端相连;

[0016] 所述第六开关晶体管的第一极与所述第一参考信号端相连,第二极与所述发光信号输出端相连;

[0017] 所述第一电容连接于所述第六开关晶体管的控制极与所述发光信号输出端之间;

[0018] 或者,所述第一发光信号输出模块包括:第七开关晶体管与第八开关晶体管;其中,

[0019] 所述第七开关晶体管的控制极与所述第一节点相连,第一极与所述第二参考信号端相连,第二极与所述发光信号输出端相连;

[0020] 所述第八开关晶体管的控制极与所述第一节点相连,第一极与所述第一参考信号端相连,第二极与所述发光信号输出端相连。

[0021] 优选地,在本发明实施例提供的上述移位寄存器单元中,所述第一时钟信号端与所述第二时钟信号端为同一信号端,所述第一控制模块包括:第九开关晶体管、第十开关晶体管与第十一开关晶体管;其中,

[0022] 所述第九开关晶体管的控制极与所述第一节点相连,第一极与所述第一时钟信号端相连,第二极与所述第二节点相连;

[0023] 所述第十开关晶体管的控制极与所述第二节点相连,第一极与所述第二参考信号端相连,第二极与所述第十一开关晶体管的第一极相连;

[0024] 所述第十一开关晶体管的控制极与所述第三时钟信号端相连,第二极与所述第一节点相连。

[0025] 优选地,在本发明实施例提供的上述移位寄存器单元中,所述第一发光信号输出模块包括:第十二开关晶体管与第十三开关晶体管;其中,

[0026] 所述第十二开关晶体管的控制极与所述第一节点相连,第一极与所述第二参考信号端相连,第二极与所述发光信号输出端相连;

[0027] 所述第十三开关晶体管的控制极与所述第一节点相连,第一极与所述第一参考信号端相连,第二极与所述发光信号输出端相连。

[0028] 优选地,在本发明实施例提供的上述移位寄存器单元中,所述第一输入模块包括:第十四开关晶体管与第十五开关晶体管;其中,

[0029] 所述第十四开关晶体管的控制极与所述第一时钟信号端相连,第一极与所述输入信号端相连,第二极与所述第一节点相连;

[0030] 所述第十五开关晶体管的控制极与所述第二时钟信号端相连,第一极与所述第一参考信号端相连,第二极与所述第二节点相连。

[0031] 优选地,在本发明实施例提供的上述移位寄存器单元中,所述第一扫描信号输出模块包括:第十六开关晶体管、第十七开关晶体管、第二电容以及第三电容;其中,

[0032] 所述第十六开关晶体管的控制极为所述第一扫描信号输出模块的第三端,第一极与所述第三时钟信号端相连,第二极与所述扫描信号输出端相连;

[0033] 所述第十七开关晶体管的控制极与所述第二节点相连,第一极与所述第二参考信号端相连,第二极与所述扫描信号输出端相连;

[0034] 所述第二电容连接于所述第十六开关晶体管的控制极与所述扫描信号输出端之间;

[0035] 所述第三电容连接于所述第二节点与所述扫描信号输出端之间。

[0036] 优选地,在本发明实施例提供的上述移位寄存器单元中,还包括:第十八开关晶体管,其中,所述第一节点通过所述第十八开关晶体管与所述第一扫描信号输出模块的第三端相连。

[0037] 相应地,本发明实施例还提供了一种移位寄存器单元,包括:第二输入模块、第二控制模块、第二扫描信号输出模块以及第二发光信号输出模块;其中,

[0038] 所述第二输入模块的第一端与输入信号端相连、第二端与第一时钟信号端相连、第三端与第二时钟信号端相连、第四端与第一参考信号端相连、第五端与第一节点相连、第六端与第二节点相连;所述第二输入模块用于,在所述第一时钟信号端的控制下将所述输入信号端的信号提供给所述第一节点,在所述第二时钟信号端的控制下将所述第一参考信号端的信号提供给所述第二节点;

[0039] 所述第二控制模块的第一端与所述第一节点相连、第二端与所述第二节点相连;所述第二控制模块用于使所述第一节点的信号的电位与所述第二节点的信号的电位相反;

[0040] 所述第二扫描信号输出模块的第一端与第二参考信号端相连、第二端与第三时钟信号端相连、第三端与所述第一节点相连、第四端与所述第二节点相连、第五端与所述移位寄存器单元的扫描信号输出端相连;所述第二扫描信号输出模块用于,在所述第一节点的信号的电位为第一电位时将所述第三时钟信号端的信号提供给所述扫描信号输出端,在所述第二节点的信号的电位为所述第一电位时将所述第二参考信号端的信号提供给所述扫描信号输出端,在所述第一节点处于浮接状态时保持所述第二扫描信号输出模块的第三端与所述扫描信号输出端之间的电压差稳定,以及在所述第二节点处于浮接状态时保持所述第二节点与所述扫描信号输出端之间的电压差稳定;

[0041] 所述第二发光信号输出模块的第一端与所述第一参考信号端相连、第二端与所述第二参考信号端相连、第三端与所述第二节点相连、第四端与所述移位寄存器单元的发光信号输出端相连；所述第二发光信号输出模块用于，在所述第二节点的信号的电位为第二电位时将所述第二参考信号端的信号提供给所述发光信号输出端，在所述第二节点的信号的电位为第一电位时，将所述第一参考信号端的信号提供给所述发光信号输出端。

[0042] 优选地，在本发明实施例提供的上述移位寄存器单元中，所述第二发光信号输出模块包括：第十九开关晶体管、第二十开关晶体管、第二十一开关晶体管以及第二十二开关晶体管；其中，

[0043] 所述第十九开关晶体管的控制极与所述第二节点相连，第一极与所述第一参考信号端相连，第二极分别与所述第二十一开关晶体管的控制极以及所述第二十二开关晶体管的控制极相连；

[0044] 所述第二十开关晶体管的控制极与所述第二节点相连，第一极与所述第二参考信号端相连，第二极分别与所述第二十一开关晶体管的控制极以及所述第二十二开关晶体管的控制极相连；

[0045] 所述第二十一开关晶体管的第一极与所述第一参考信号端相连，第二极与所述发光信号输出端相连；

[0046] 所述第二十二开关晶体管的第一极与所述第二参考信号端相连，第二极与所述发光信号输出端相连。

[0047] 优选地，在本发明实施例提供的上述移位寄存器单元中，所述第二输入模块包括：第二十三开关晶体管与第二十四开关晶体管；其中，

[0048] 所述第二十三开关晶体管的控制极与所述第一时钟信号端相连，第一极与所述输入信号端相连，第二极与所述第一节点相连；

[0049] 所述第二十四开关晶体管的控制极与所述第二时钟信号端相连，第一极与所述第一参考信号端相连，第二极与所述第二节点相连。

[0050] 优选地，在本发明实施例提供的上述移位寄存器单元中，所述第二控制模块包括：第二十五开关晶体管与第二十六开关晶体管；其中，

[0051] 所述第二十五开关晶体管的控制极与所述第一节点相连，第一极与所述第二参考信号端相连，第二极与所述第二节点相连；

[0052] 所述第二十六开关晶体管的控制极与所述第二节点相连，第一极与所述第二参考信号端相连，第二极与所述第一节点相连。

[0053] 优选地，在本发明实施例提供的上述移位寄存器单元中，所述第二扫描信号输出模块包括：第二十七开关晶体管、第二十八开关晶体管、第四电容以及第五电容；其中，

[0054] 所述第二十七开关晶体管的控制极为所述第二扫描信号输出模块的第三端，第一极与所述第三时钟信号端相连，第二极与所述扫描信号输出端相连；

[0055] 所述第二十八开关晶体管的控制极与所述第二节点相连，第一极与所述第二参考信号端相连，第二极与所述扫描信号输出端相连；

[0056] 所述第四电容连接于所述第二十七开关晶体管的控制极与所述扫描信号输出端之间；

[0057] 所述第五电容连接于所述第二节点与所述扫描信号输出端之间。

[0058] 相应地,本发明实施例还提供了一种栅极驱动电路,包括级联的多个本发明实施例提供的上述任一种移位寄存器单元,其中,

[0059] 第一级移位寄存器单元的输入信号端与帧触发信号端相连;

[0060] 除所述第一级移位寄存器单元外,其余各级所述移位寄存器单元的输入信号端分别与其连接的上一级移位寄存器单元的扫描信号输出端相连。

[0061] 相应地,本发明实施例还提供了一种有机电致发光显示面板,包括:本发明实施例提供的上述栅极驱动电路以及多个具有栅线与发光信号线的信号线组;其中,

[0062] 每一所述信号线组对应所述栅极驱动电路中的一个移位寄存器单元;

[0063] 属于同一信号线组的栅线与对应的移位寄存器单元的扫描信号输出端相连,发光信号线与所述对应的移位寄存器单元的发光信号输出端相连。

[0064] 本发明有益效果如下:

[0065] 本发明实施例提供的移位寄存器单元、栅极驱动电路及有机电致发光显示面板,包括:第一输入模块、第一控制模块、第一扫描信号输出模块以及第一发光信号输出模块;并通过上述四个模块的相互配合,可以实现同时输出扫描信号和发光信号,从而可以降低电路的复杂度、减少空间占用以及有利于实现显示面板的窄边框设计。或者,包括:第二输入模块、第二控制模块、第二扫描信号输出模块以及第二发光信号输出模块;并通过上述四个模块的相互配合,可以实现同时输出扫描信号和发光信号,从而可以降低电路的复杂度、减少空间占用以及有利于实现显示面板的窄边框设计。

附图说明

[0066] 图1a为本发明第一实施方式提供的移位寄存器单元的结构示意图之一;

[0067] 图1b为本发明第一实施方式提供的移位寄存器单元的结构示意图之二;

[0068] 图2a为图1a所示的移位寄存器单元的具体结构示意图之一;

[0069] 图2b为图1a所示的移位寄存器单元的具体结构示意图之二;

[0070] 图2c为图1a所示的移位寄存器单元的具体结构示意图之三;

[0071] 图3a为图1b所示的移位寄存器单元的具体结构示意图之一;

[0072] 图3b为图1b所示的移位寄存器单元的具体结构示意图之二;

[0073] 图3c为图1b所示的移位寄存器单元的具体结构示意图之三;

[0074] 图4a为本发明第二实施方式提供的移位寄存器单元的结构示意图之一;

[0075] 图4b为本发明第二实施方式提供的移位寄存器单元的结构示意图之二;

[0076] 图5a为图4a所示的移位寄存器单元的具体结构示意图;

[0077] 图5b为图4b所示的移位寄存器单元的具体结构示意图;

[0078] 图6a为图3a所示的移位寄存器单元的电路时序图;

[0079] 图6b为图3c所示的移位寄存器单元的电路时序图;

[0080] 图6c为图5b所示的移位寄存器单元的电路时序图;

[0081] 图7a为本发明实施例提供的栅极驱动电路的结构示意图之一;

[0082] 图7b为本发明实施例提供的栅极驱动电路的结构示意图之二。

具体实施方式

[0083] 为了使本发明的目的,技术方案和优点更加清楚,下面结合附图,对本发明实施例提供的移位寄存器单元、栅极驱动电路及有机电致发光显示面板的具体实施方式进行详细地说明。应当理解,下面所描述的优选实施例仅用于说明和解释本发明,并不用于限定本发明。并且在不冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。

[0084] 第一实施方式

[0085] 本发明实施例提供了一种移位寄存器单元,如图1a所示,包括:第一输入模块11、第一控制模块12、第一扫描信号输出模块13以及第一发光信号输出模块14;其中,

[0086] 第一输入模块11的第一端与输入信号端Input相连、第二端与第一时钟信号端CK1相连、第三端与第二时钟信号端CK2相连、第四端与第一参考信号端VG1相连、第五端与第一节点A相连、第六端与第二节点B相连;第一输入模块11用于,在第一时钟信号端CK1的控制下将输入信号端Input的信号提供给第一节点A,在第二时钟信号端CK2的控制下将第一参考信号端VG1的信号提供给第二节点B;

[0087] 第一控制模块12的第一端与第一节点A相连、第二端与第二节点B相连;第一控制模块12用于使第一节点A的信号的电位与第二节点B的信号的电位相反;

[0088] 第一扫描信号输出模块13的第一端与第二参考信号端VG2相连、第二端与第三时钟信号端CK3相连、第三端与第一节点A相连、第四端与第二节点B相连、第五端与移位寄存器单元的扫描信号输出端Output1相连;第一扫描信号输出模块13用于,在第一节点A的信号的电位为第一电位时将第三时钟信号端CK3的信号提供给扫描信号输出端Output1,在第二节点B的信号的电位为第一电位时将第二参考信号端VG2的信号提供给扫描信号输出端Output1,在第一节点A处于浮接状态时保持第一扫描信号输出模块13的第三端与扫描信号输出端Output1之间的电压差稳定,以及在第二节点B处于浮接状态时保持第二节点B与扫描信号输出端Output1之间的电压差稳定;

[0089] 第一发光信号输出模块14的第一端与第一参考信号端VG1相连、第二端与第二参考信号端VG2相连、第三端与第一节点A相连、第四端与移位寄存器单元的发光信号输出端Output2相连;第一发光信号输出模块14用于,在第一节点A的信号的电位为第一电位时将第二参考信号端VG2的信号提供给发光信号输出端Output2,在第一节点A的信号的电位为第二电位时将第一参考信号端VG1的信号提供给发光信号输出端Output2。

[0090] 本发明实施例提供的上述移位寄存器单元,包括:第一输入模块、第一控制模块、第一扫描信号输出模块以及第一发光信号输出模块;其中,通过上述四个模块的相互配合,可以实现同时输出扫描信号和发光信号,从而可以降低电路的复杂度、减少空间占用以及有利于实现显示面板的窄边框设计。

[0091] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,在输入信号端的有效脉冲信号的电位为低电位时,第一参考信号端的电位为低电位,第二参考信号端的电位为高电位,第一电位为低电位,第二电位为高电位;或者,在输入信号端的有效脉冲信号的电位为高电位时,第一参考信号端的电位为高电位,第二参考信号端的电位为低电位,第一电位为高电位,第二电位为低电位。

[0092] 进一步地,为了保证第一节点A的电位稳定,在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图1b所示,移位寄存器单元还可以包括:第十八开关晶体管

M18,其中,第一节点A通过第十八开关晶体管M18与第一扫描信号输出模块13的第三端相连。并且第十八开关晶体管M18的控制极与第一参考信号端VG1相连,第一极与第一扫描信号输出模块13的第三端相连,第二极与第一节点A相连。

[0093] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图1b所示,第十八开关晶体管M18可以为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,第十八开关晶体管也可以为N型晶体管,此时输入信号端的有效脉冲信号的电位为高电位。在实际应用中,第十八开关晶体管的具体类型需要根据实际应用情况确定,在此不作限定。

[0094] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第十八开关晶体管在第一参考信号端的控制下处于导通状态时,将第一节点的信号提供给第一扫描信号输出模块的第三端。在实际应用中,如图1b所示,在第十八开关晶体管M18为P型晶体管时,第十八开关晶体管M18在其控制极与其第一极之间的电压差 $V_{gs}(M18)$ 与其阈值电压 $V_{th}(M18)$ 之间的关系满足公式: $V_{gs}(M18) < V_{th}(M18)$ 时导通。或者,在第十八开关晶体管为N型晶体管时,第十八开关晶体管在其控制极与其第一极之间的电压差 $V_{gs}(M18)$ 与其阈值电压 $V_{th}(M18)$ 之间的关系满足公式: $V_{gs}(M18) > V_{th}(M18)$ 时导通。

[0095] 下面结合具体实施例,对本发明进行详细说明。需要说明的是,本实施例中是为了更好的解释本发明,但不限制本发明。

[0096] 具体地,在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图2a至图3c所示,第一输入模块11具体可以包括:第十四开关晶体管M14与第十五开关晶体管M15;其中,

[0097] 第十四开关晶体管M14的控制极与第一时钟信号端CK1相连,第一极与输入信号端Input相连,第二极与第一节点A相连;

[0098] 第十五开关晶体管M15的控制极与第二时钟信号端CK2相连,第一极与第一参考信号端VG1相连,第二极与第二节点B相连。

[0099] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图2a至图3c所示,第十四开关晶体管M14与第十五开关晶体管M15可以为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,第十四开关晶体管与第十五开关晶体管也可以为N型晶体管,此时输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0100] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第十四开关晶体管在第一时钟信号端的控制下处于导通状态时,将输入信号端的信号提供给第一节点。第十五开关晶体管在第二时钟信号端的控制下处于导通状态时,将第一参考信号端的信号提供给第二节点。

[0101] 具体地,在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图2a至图3c所示,第一扫描信号输出模块13具体可以包括:第十六开关晶体管M16、第十七开关晶体管M17、第二电容C2以及第三电容C3;其中,

[0102] 第十六开关晶体管M16的控制极为第一扫描信号输出模块13的第三端,第一极与第三时钟信号端CK3相连,第二极与扫描信号输出端Output1相连;

[0103] 第十七开关晶体管M17的控制极与第二节点B相连,第一极与第二参考信号端VG2相连,第二极与扫描信号输出端Output1相连;

[0104] 第二电容C2连接于第十六开关晶体管M16的控制极与扫描信号输出端Output1之间；

[0105] 第三电容C3连接于第二节点B与扫描信号输出端Output1之间。

[0106] 在具体实施时，在本发明实施例提供的上述移位寄存器单元中，如图2a至图3c所示，第十六开关晶体管M16与第十七开关晶体管M17可以为P型晶体管，输入信号端Input的有效脉冲信号的电位为低电位。当然，第十六开关晶体管与第十七开关晶体管也可以为N型晶体管，此时输入信号端的有效脉冲信号的电位为高电位，在此不作限定。

[0107] 在具体实施时，在本发明实施例提供的上述移位寄存器单元中，第十六开关晶体管在其控制极的信号的控制下处于导通状态时，将第三时钟信号端的信号提供给扫描信号输出端。第十七开关晶体管在第二节点的信号的控制下处于导通状态时，将第二参考信号端的信号提供给扫描信号输出端。在第一节点处于浮接状态时，由于第二电容的自举作用，可以保持第十六开关晶体管的控制极与扫描信号输出端之间的电压差稳定。在第二节点处于浮接状态时，由于第三电容的自举作用，可以保持第二节点与扫描信号输出端之间的电压差稳定。

[0108] 具体地，在具体实施时，在本发明实施例提供的上述移位寄存器单元中，第一时钟信号端CK1与第二时钟信号端CK2相互独立，如图2a、图2b、图3a以及图3b所示，第一控制模块12具体可以包括：第一开关晶体管M1与第二开关晶体管M2；其中，

[0109] 第一开关晶体管M1的控制极与第一节点A相连，第一极与第二参考信号端VG2相连，第二极与第二节点B相连；

[0110] 第二开关晶体管M2的控制极与第二节点B相连，第一极与第二参考信号端VG2相连，第二极与第一节点A相连。

[0111] 在具体实施时，在本发明实施例提供的上述移位寄存器单元中，如图2a、图2b、图3a以及图3b所示，第一开关晶体管M1与第二开关晶体管M2可以为P型晶体管，输入信号端Input的有效脉冲信号的电位为低电位。当然，第一开关晶体管与第二开关晶体管也可以为N型晶体管，此时输入信号端的有效脉冲信号的电位为高电位，在此不作限定。

[0112] 在具体实施时，在本发明实施例提供的上述移位寄存器单元中，第一开关晶体管在第一节点的信号的控制下处于导通状态时，将第二参考信号端的信号提供给第二节点。第二开关晶体管在第二节点的信号的控制下处于导通状态时，将第二参考信号端的信号提供给第一节点。

[0113] 具体地，在具体实施时，在本发明实施例提供的上述移位寄存器单元中，第一时钟信号端CK1与第二时钟信号端CK2相互独立，如图2a与图3a所示，第一发光信号输出模块14具体可以包括：第三开关晶体管M3、第四开关晶体管M4、第五开关晶体管M5、第六开关晶体管M6以及第一电容C1；其中，

[0114] 第三开关晶体管M3的控制极与第一节点A相连，第一极与第二参考信号端VG2相连，第二极与第六开关晶体管M6的控制极相连；

[0115] 第四开关晶体管M4的控制极与第二时钟信号端CK2相连，第一极与第一参考信号端VG1相连，第二极与第六开关晶体管M6的控制极相连；

[0116] 第五开关晶体管M5的控制极与第一节点A相连，第一极与第二参考信号端VG2相连，第二极与发光信号输出端Output2相连；

[0117] 第六开关晶体管M6的第一极与第一参考信号端VG1相连,第二极与发光信号输出端Output2相连;

[0118] 第一电容C1连接于第六开关晶体管M6的控制极与发光信号输出端Output2之间。

[0119] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图2a与图3a所示,第三开关晶体管M3、第四开关晶体管M4、第五开关晶体管M5以及第六开关晶体管M6可以为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,第三开关晶体管、第四开关晶体管、第五开关晶体管以及第六开关晶体管也可以为N型晶体管,此时输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0120] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第三开关晶体管在第一节点的信号的控制下处于导通状态时,将第二参考信号端的信号提供给第六开关晶体管的控制极。第四开关晶体管在第三时钟信号端的控制下处于导通状态时,将第一参考信号端的信号提供给第六开关晶体管的控制极。第五开关晶体管在第一节点的信号的控制下处于导通状态时,将第二参考信号端的信号提供给发光信号输出端。第六开关晶体管在其控制极的信号的控制下处于导通状态时,将第一参考信号端的信号提供给发光信号输出端。在第六开关晶体管的控制极处于浮接状态时,由于第一电容的自举作用,可以保持第六开关晶体管的控制极与发光信号输出端之间的电压差稳定

[0121] 或者,如图2b与图3b所示,第一发光信号输出模块14具体可以包括:第七开关晶体管M7与第八开关晶体管M8;其中,

[0122] 第七开关晶体管M7的控制极与第一节点A相连,第一极与第二参考信号端VG2相连,第二极与发光信号输出端Output2相连;

[0123] 第八开关晶体管M8的控制极与第一节点A相连,第一极与第一参考信号端VG1相连,第二极与发光信号输出端Output2相连。

[0124] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图2b与图3b所示,第七开关晶体管M7与第八开关晶体管M8可以为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,第七开关晶体管与第八开关晶体管也可以为N型晶体管,此时输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0125] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第七开关晶体管在第一节点的信号的控制下处于导通状态时,将第二参考信号端的信号提供给发光信号输出端。第八开关晶体管在第一节点的信号的控制下处于导通状态时,将第一参考信号端的信号提供给发光信号输出端。

[0126] 具体地,在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第一时钟信号端与第二时钟信号端为同一信号端,如图2c与图3c所示,第一控制模块12具体可以包括:第九开关晶体管M9、第十开关晶体管M10与第十一开关晶体管M11;其中,

[0127] 第九开关晶体管M9的控制极与第一节点A相连,第一极与第一时钟信号端CK1相连,第二极与第二节点B相连;

[0128] 第十开关晶体管M10的控制极与第二节点B相连,第一极与第二参考信号端VG2相连,第二极与第十一开关晶体管M11的第一极相连;

[0129] 第十一开关晶体管M11的控制极与第三时钟信号端CK3相连,第二极与第一节点A相连。

[0130] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图2c与图3c所示,第九开关晶体管M9、第十开关晶体管M10与第十一开关晶体管M11可以为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,第九开关晶体管、第十开关晶体管与第十一开关晶体管也可以为N型晶体管,此时输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0131] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第九开关晶体管在第一节点的信号的控制下处于导通状态时,将第一时钟信号端的信号提供给第二节点。第十开关晶体管在第二节点的信号的控制下处于导通状态时,将第二参考信号端的信号提供给第十一开关晶体管的第一极。第十一开关晶体管在第三时钟信号端的控制下处于导通状态时,将其第一极的信号提供给第一节点。

[0132] 具体地,在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第一时钟信号端与第二时钟信号端为同一信号端,如图2c与图3c所示,第一发光信号输出模块14具体可以包括:第十二开关晶体管M12与第十三开关晶体管M13;其中,

[0133] 第十二开关晶体管M12的控制极与第一节点A相连,第一极与第二参考信号端VG2相连,第二极与发光信号输出端Output2相连;

[0134] 第十三开关晶体管M13的控制极与第一节点A相连,第一极与第一参考信号端VG1相连,第二极与发光信号输出端Output2相连。

[0135] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图2c与图3c所示,第十二开关晶体管M12可以为P型晶体管,第十三开关晶体管M13可以为N型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,第十二开关晶体管也可以为N型晶体管,第十三开关晶体管也可以为P型晶体管,此时输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0136] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第十二开关晶体管在第一节点的信号的控制下处于导通状态时,将第二参考信号端的信号提供给发光信号输出端。第十三开关晶体管在第一节点的信号的控制下处于导通状态时,将第一参考信号端的信号提供给发光信号输出端。

[0137] 以上仅是举例说明本发明第一实施方式提供的移位寄存器单元中各模块的具体结构,在具体实施时,上述各模块的具体结构不限于本发明实施例提供的上述结构,还可以是本领域技术人员可知的其他结构,在此不作限定。

[0138] 较佳地,在本发明实施例提供的上述移位寄存器单元中,所有开关晶体管一般均采用相同材质的开关晶体管,在具体实施时,如图2a至图3c所示,所有开关晶体管可以均为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,所有开关晶体管也可以均为N型晶体管,输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0139] 具体地,在具体实施时,P型晶体管在高电位作用下截止,在低电位作用下导通;N型晶体管在高电位作用下导通,在低电位作用下截止。

[0140] 需要说明的是本发明上述实施例中提到的开关晶体管可以是薄膜晶体管(TFT, Thin Film Transistor),也可以是金属氧化物半导体场效应管(MOS, Metal Oxide Semiconductor),在此不作限定。在具体实施中,这些开关晶体管的第一极和第二极根据开关晶体管类型以及信号端的信号的不同,可以将第一极作为开关晶体管的源极或漏极,以

及将第二极作为开关晶体管的漏极或源极,在此不作限定。

[0141] 下面分别以图3a与图3c所示的移位寄存器单元的结构为例,结合电路时序图对本发明实施例提供的上述移位寄存器单元的工作过程作以描述。下述描述中以1表示高电位信号,0表示低电位信号,其中,1和0代表其逻辑电位,仅是为了更好的解释本发明实施例提供的上述移位寄存器单元的工作过程,而不是在具体实施时施加在各开关晶体管的控制极上的电位。

[0142] 实施例一、

[0143] 如图3a所示,移位寄存器单元中所有开关晶体管均为P型晶体管; $VG1=0$, $VG2=1$;第一时钟信号端CK1与第二时钟信号端CK2相互独立;对应的输入输出时序图如图6a所示,具体地,主要选取如图6a所示的输入输出时序图中的T1、T2和T3三个阶段。

[0144] 在T1阶段, $Input=0$, $CK1=0$, $CK2=1$, $CK3=1$ 。

[0145] 由于 $CK1=0$,因此第十四开关晶体管M14导通并将低电位的输入信号端Input的信号提供给第一节点A,因此第一节点A的电位为低电位。由于 $CK2=1$,因此第四开关晶体管M4与第十五开关晶体管M15均截止。由于第一节点A的电位为低电位,因此第一开关晶体管M1、第三开关晶体管M3以及第五开关晶体管M5均导通。由于第一开关晶体管M1导通并将高电位的第二参考信号端VG2的信号提供给第二节点B,因此第二节点B的电位为高电位。由于第二节点B的电位为高电位,因此第二开关晶体管M2与第十七开关晶体管M17均截止。由于 $VG1=0$,因此第十八开关晶体管M18导通并将第一节点的信号提供给第十六开关晶体管M16的栅极,因此第十六开关晶体管M16导通并将高电位的第三时钟信号端CK3的信号提供给扫描信号输出端Output1,因此第二电容C2充电,扫描信号输出端Output1输出高电位的扫描信号。由于第三开关晶体管M3导通并将高电位的第二参考信号端VG2的信号提供给第六开关晶体管M6的栅极,因此第六开关晶体管M6截止。由于第五开关晶体管M5导通并将高电位的第二参考信号端VG2的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出高电位的发光信号。

[0146] 在T2阶段, $Input=1$, $CK1=1$, $CK2=1$, $CK3=0$ 。

[0147] 由于 $CK1=1$,因此第一开关晶体管M1截止,第一节点A处于浮接状态,第十六开关晶体管M16的栅极处于浮接状态,由于第二电容C2的自举作用,可以保持第一节点A与第十六开关晶体管M16的栅极的电位为低电位,因此第十六开关晶体管M16导通并将低电位的第三时钟信号端CK3的信号提供给扫描信号输出端Output1,因此扫描信号输出端Output1为低电位。由于扫描信号输出端Output1为低电位,由于第二电容C2的自举作用,为了保持其两端的电压差稳定,第十六开关晶体管M16的栅极的电位被进一步拉低,使第十六开关晶体管M16完全导通,以及使第十八开关晶体管M18的 $V_{gs}(M18) \geq V_{th}(M18)$ 而截止,从而使第十六开关晶体管M16的栅极与第十四开关晶体管M14的漏极以及第二开关晶体管M2的漏极断开,以避免第十四开关晶体管M14的漏电流以及第二开关晶体管M2的漏电流对第十六开关晶体管M16的栅极的电位影响。由于完全导通的第十六开关晶体管M16可以使低电位的第三时钟信号端CK3的信号无电压损失的提供给扫描信号输出端Output1,使扫描信号输出端Output1输出低电位的扫描信号。由于第一节点A的电位为低电位,因此第一开关晶体管M1、第三开关晶体管M3以及第五开关晶体管M5均导通。由于第一开关晶体管M1导通并将高电位的第二参考信号端VG2的信号提供给第二节点B,因此第二节点B的电位为高电位,第二开关

晶体管M2与第十七开关晶体管M17均截止。由于第三开关晶体管M3导通并将高电位的第二参考信号端VG2的信号提供给第六开关晶体管M6的栅极,因此第六开关晶体管M6截止。由于第五开关晶体管M5导通并将高电位的第二参考信号端VG2的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出高电位的发光信号。

[0148] 在T3阶段, $Input=1, CK1=1, CK2=0, CK3=1$ 。

[0149] 由于 $CK2=0$,因此第四开关晶体管M4与第十五开关晶体管M15均导通。由于第十五开关晶体管M15导通并将低电位的第一参考信号端VG1的信号提供给第二节点B,因此第二节点B的电位为低电位,第三电容C3充电,第二开关晶体管M2与第十七开关晶体管M17均导通。由于 $CK1=1$,因此第一开关晶体管M1截止。由于第二开关晶体管M2导通并将高电位的第二参考信号端VG2的信号提供给第一节点A,因此第一节点A的电位为高电位,第一开关晶体管M1、第三开关晶体管M3以及第五开关晶体管M5均截止。由于 $VG1=0$,因此第十八开关晶体管M18导通并将第一节点的信号提供给第十六开关晶体管M16的栅极,因此第十六开关晶体管M16截止。由于第十七开关晶体管M17导通并将高电位的第二参考信号端VG2的信号提供给扫描信号输出端Output1,因此扫描信号输出端Output1输出高电位的扫描信号。由于第四开关晶体管M4导通并将低电位的第一参考信号端VG1的信号提供给第六开关晶体管M6的栅极,使第六开关晶体管M6导通并将低电位的第一参考信号端VG1的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出低电位的发光信号。

[0150] 当然,在T3阶段之后,还可以包括:T4阶段和T5阶段;其中,在T4阶段, $Input=1, CK1=0, CK2=1, CK3=1$ 。

[0151] 由于 $CK1=0$,因此第十四开关晶体管M14导通并将高电位的输入信号端Input的信号提供给第一节点A,因此第一节点A的电位为高电位,第一开关晶体管M1、第三开关晶体管M3以及第五开关晶体管M5均截止。由于 $VG1=0$,因此第十八开关晶体管M18导通并将第一节点的信号提供给第十六开关晶体管M16的栅极,因此第十六开关晶体管M16截止。由于 $CK2=1$,因此第四开关晶体管M4与第十五开关晶体管M15均截止。由于第十五开关晶体管M15截止,因此第二节点B处于浮接状态,由于第三电容C3的自举作用,可以保持第二节点B的电位为低电位,第二开关晶体管M2与第十七开关晶体管M17均导通。由于第二开关晶体管M2导通并将高电位的第二参考信号端VG2的信号提供给第一节点A,进一步保证第一节点A的电位为高电位。由于第十七开关晶体管M17导通并将高电位的第二参考信号端VG2的信号提供给扫描信号输出端Output1,因此扫描信号输出端Output1输出高电位的扫描信号。由于第四开关晶体管M4截止,因此第六开关晶体管M6的栅极处于浮接状态,由于第一电容C1的自举作用,可保持第六开关晶体管M6的栅极为低电位,使其导通并将第一参考信号端VG1的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出低电位的发光信号。

[0152] 在T5阶段, $Input=1, CK1=1, CK2=1, CK3=0$ 。

[0153] 由于 $CK2=1$,因此第四开关晶体管M4与第十五开关晶体管M15均截止。由于第十五开关晶体管M15截止,因此第二节点B处于浮接状态,由于第三电容C3的自举作用,可以保持第二节点B的电位为低电位。由于 $CK1=1$,因此第十四开关晶体管M14截止。其余工作过程与实施例一中T4阶段的其余工作过程基本相同,在此不作详述。

[0154] 在T5阶段之后,一直重复执行T3阶段至T5阶段的工作过程,直至输入信号端Input的电位再次变为低电位时为止。

[0155] 实施例二、

[0156] 如图3c所示,移位寄存器单元中所有开关晶体管均为P型晶体管;第一时钟信号端CK1与第二时钟信号端CK2为同一信号端;VG1=0,VG2=1;对应的输入输出时序图如图6b所示,具体地,主要选取如图6b所示的输入输出时序图中的T1、T2和T3三个阶段。

[0157] 在T1阶段,Input=0,CK1=0,CK3=1。

[0158] 由于CK1=0,因此第十四开关晶体管M14与第十五开关晶体管M15均导通。由于第十四开关晶体管M14导通并将低电位的输入信号端Input的信号提供给第一节点A,因此第一节点A的电位为低电位,第九开关晶体管M9与第十二开关晶体管M12均导通,第十三开关晶体管M13截止。由于VG1=0,因此第十八开关晶体管M18导通并将第一节点的信号提供给第十六开关晶体管M16的栅极,因此第十六开关晶体管M16导通并将高电位的第三时钟信号端CK3的信号提供给扫描信号输出端Output1,因此第二电容C2充电,扫描信号输出端Output1输出高电位的扫描信号。由于第十五开关晶体管M15导通并将低电位的第一参考信号端VG1的信号提供给第二节点B,因此第二节点B的电位为低电位,第十开关晶体管M10与第十七开关晶体管M17均导通。由于CK3=1,因此第十一开关晶体管M11截止。由于第十七开关晶体管M17导通并将高电位的第二参考信号端VG2的信号提供给扫描信号输出端Output1,进一步保证扫描信号输出端Output1输出高电位的扫描信号。由于第十二开关晶体管M12导通并将高电位的第二参考信号端VG2的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出高电位的发光信号。

[0159] 在T2阶段,Input=1,CK1=1,CK3=0。

[0160] 由于CK1=1,因此第一开关晶体管M1截止,第一节点A处于浮接状态,第十六开关晶体管M16的栅极处于浮接状态,由于第二电容C2的自举作用,可以保持第一节点A与第十六开关晶体管M16的栅极的电位为低电位,因此第十六开关晶体管M16导通并将低电位的第三时钟信号端CK3的信号提供给扫描信号输出端Output1,因此扫描信号输出端Output1为低电位。由于扫描信号输出端Output1为低电位,由于第二电容C2的自举作用,为了保持其两端的电压差稳定,第十六开关晶体管M16的栅极的电位被进一步拉低,使第十六开关晶体管M16完全导通,以及使第十八开关晶体管M18的 $V_{gs}(M18) \geq V_{th}(M18)$ 而截止,从而使第十六开关晶体管M16的栅极与第十四开关晶体管M14的漏极断开,以避免第十四开关晶体管M14的漏电流对第十六开关晶体管M16的栅极的电位影响。由于完全导通的第十六开关晶体管M16可以使低电位的第三时钟信号端CK3的信号无电压损失的提供给扫描信号输出端Output1,使扫描信号输出端Output1输出低电位的扫描信号。由于第一节点A的电位为低电位,因此第九开关晶体管M9与第十二开关晶体管M12均导通,第十三开关晶体管M13截止。由于第九开关晶体管M9导通并将高电位的第一时钟信号端CK1的信号提供给第二节点B,因此第二节点B的电位为高电位,第十开关晶体管M10与第十七开关晶体管M17均截止。由于第十二开关晶体管M12导通并将高电位的第二参考信号端VG2的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出高电位的发光信号。

[0161] 在T3阶段,Input=1,CK1=0,CK3=1。

[0162] 由于CK1=0,因此第十四开关晶体管M14与第十五开关晶体管M15均导通。由于第十四开关晶体管M14导通并将高电位的输入信号端Input的信号提供给第一节点A,因此第一节点A的电位为高电位,第九开关晶体管M9与第十二开关晶体管M12均截止,第十三开关

晶体管M13导通。由于第十三开关晶体管M13导通并将低电位的第一参考信号端VG1的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出高电位的发光信号。由于第十五开关晶体管M15导通并将低电位的第一参考信号端VG1的信号提供给第二节点B,因此第二节点B的电位为低电位,因此第三电容C3充电,第十开关晶体管M10与第十七开关晶体管M17均导通。由于CK3=1,因此第十一开关晶体管M11截止。由于VG1=0,因此第十八开关晶体管M18导通并将第一节点的信号提供给第十六开关晶体管M16的栅极,因此第十六开关晶体管M16截止。由于第十七开关晶体管M17导通并将高电位的第二参考信号端VG2的信号提供给扫描信号输出端Output1,因此扫描信号输出端Output1输出高电位的扫描信号。

[0163] 在T3阶段之后,还可以包括:T4阶段;其中,在T4阶段,Input=1,CK1=1,CK3=0。

[0164] 由于CK1=1,因此第十四开关晶体管M14与第十五开关晶体管M15均截止。由于第十五开关晶体管M15截止,因此第二节点B处于浮接状态,由于第三电容C3的自举作用,可以保持第二节点B的电位为低电位,因此第十开关晶体管M10与第十七开关晶体管M17均导通。由于CK3=0,因此第十一开关晶体管M11导通,并且由于第十开关晶体管M10导通,因此可以将高电位的第二参考信号端VG2的信号提供给第一节点A,使第一节点A的电位为高电位,第九开关晶体管M9与第十二开关晶体管M12均截止,第十三开关晶体管M13导通。由于第十三开关晶体管M13导通并将低电位的第一参考信号端VG1的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出高电位的发光信号。由于VG1=0,因此第十八开关晶体管M18导通并将第一节点的信号提供给第十六开关晶体管M16的栅极,因此第十六开关晶体管M16截止。由于第十七开关晶体管M17导通并将高电位的第二参考信号端VG2的信号提供给扫描信号输出端Output1,因此扫描信号输出端Output1输出高电位的扫描信号。

[0165] 在T4阶段之后,一直重复执行T3阶段与T4阶段的工作过程,直至输入信号端Input的电位再次变为低电位时为止。

[0166] 本发明第一实施方式中实施例提供的移位寄存器单元,可以通过上述各结构之间的相互配合,可以实现同时输出扫描信号和发光信号,从而可以降低电路的复杂度、减少空间占用以及有利于实现显示面板的窄边框设计。

[0167] 第二实施方式

[0168] 本发明实施例提供了一种移位寄存器单元,如图4a所示,包括:第二输入模块21、第二控制模块22、第二扫描信号输出模块23以及第二发光信号输出模块24;其中,

[0169] 第二输入模块21的第一端与输入信号端Input相连、第二端与第一时钟信号端CK1相连、第三端与第二时钟信号端CK2相连、第四端与第一参考信号端VG1相连、第五端与第一节点A相连、第六端与第二节点B相连;第二输入模块21用于,在第一时钟信号端CK1的控制下将输入信号端Input的信号提供给第一节点A,在第二时钟信号端CK2的控制下将第一参考信号端VG1的信号提供给第二节点B;

[0170] 第二控制模块22的第一端与第一节点A相连、第二端与第二节点B相连;第二控制模块22用于使第一节点A的信号的电位与第二节点B的信号的电位相反;

[0171] 第二扫描信号输出模块23的第一端与第二参考信号端VG2相连、第二端与第三时钟信号端CK3相连、第三端与第一节点A相连、第四端与第二节点B相连、第五端与移位寄存器单元的扫描信号输出端Output1相连;第二扫描信号输出模块23用于,在第一节点A的信

号的电位为第一电位时将第三时钟信号端CK3的信号提供给扫描信号输出端Output1,在第二节点B的信号的电位为第一电位时将第二参考信号端VG2的信号提供给扫描信号输出端Output1,在第一节点A处于浮接状态时保持第二扫描信号输出模块23的第三端与扫描信号输出端Output1之间的电压差稳定,以及在第二节点B处于浮接状态时保持第二节点B与扫描信号输出端Output1之间的电压差稳定;

[0172] 第二发光信号输出模块24的第一端与第一参考信号端VG1相连、第二端与第二参考信号端VG2相连、第三端与第二节点B相连、第四端与移位寄存器单元的发光信号输出端Output2相连;第二发光信号输出模块24用于,在第二节点B的信号的电位为第二电位时将第二参考信号端VG2的信号提供给发光信号输出端Output1,在第二节点B的信号的电位为第一电位时,将第一参考信号端VG1的信号提供给发光信号输出端Output1。

[0173] 本发明实施例提供的上述移位寄存器单元,包括:第二输入模块、第二控制模块、第二扫描信号输出模块以及第二发光信号输出模块;其中,通过上述四个模块的相互配合,可以实现同时输出扫描信号和发光信号,从而可以降低电路的复杂度、减少空间占用以及有利于实现显示面板的窄边框设计。

[0174] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,在输入信号端的有效脉冲信号的电位为低电位时,第一参考信号端的电位为低电位,第二参考信号端的电位为高电位,第一电位为低电位,第二电位为高电位;或者,在输入信号端的有效脉冲信号的电位为高电位时,第一参考信号端的电位为高电位,第二参考信号端的电位为低电位,第一电位为高电位,第二电位为低电位。

[0175] 进一步地,为了保证第一节点A的电位稳定,在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图4b所示,移位寄存器单元还可以包括:第二十九开关晶体管M29;其中,第一节点A通过第二十九开关晶体管M29与第二扫描信号输出模块23的第三端相连。并且第二十九开关晶体管M29的控制极与第一参考信号端VG1相连,第一极与第二扫描信号输出模块23的第三端相连,第二极与第一节点A相连。

[0176] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图4b所示,第二十九开关晶体管M29可以为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,第二十九开关晶体管也可以为N型晶体管,此时输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0177] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第二十九开关晶体管在第一参考信号端的控制下处于导通状态时,将第一节点的信号提供给第二扫描信号输出模块的第三端。在实际应用中,如图4b所示,在第二十九开关晶体管M29为P型晶体管时,第二十九开关晶体管M29在其控制极与其第一极之间的电压差 $V_{gs}(M29)$ 与其阈值电压 $V_{th}(M29)$ 之间的关系满足公式: $V_{gs}(M29) < V_{th}(M29)$ 时导通。或者,在第二十九开关晶体管为N型晶体管时,第二十九开关晶体管在其控制极与其第一极之间的电压差 $V_{gs}(M29)$ 与其阈值电压 $V_{th}(M29)$ 之间的关系满足公式: $V_{gs}(M29) > V_{th}(M29)$ 时导通。

[0178] 下面结合具体实施例,对本发明进行详细说明。需要说明的是,本实施例中是为了更好的解释本发明,但不限制本发明。

[0179] 具体地,在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图5a与图5b所示,第二输入模块21具体可以包括:第二十三开关晶体管M23与第二十四开关晶体管

M24;其中,

[0180] 第二十三开关晶体管M23的控制极与第一时钟信号端CK1相连,第一极与输入信号端Input相连,第二极与第一节点A相连;

[0181] 第二十四开关晶体管M24的控制极与第二时钟信号端CK2相连,第一极与第一参考信号端VG1相连,第二极与第二节点B相连。

[0182] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图5a与图5b所示,第二十三开关晶体管M23与第二十四开关晶体管M24可以为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,第二十三开关晶体管与第二十四开关晶体管也可以为N型晶体管,此时输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0183] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第二十三开关晶体管在第一时钟信号端的控制下处于导通状态时,将输入信号端的信号提供给第一节点。第二十四开关晶体管在第二时钟信号端的控制下处于导通状态时,将第一参考信号端的信号提供给第二节点。

[0184] 具体地,在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图5a与图5b所示,第二控制模块22具体可以包括:第二十五开关晶体管M25与第二十六开关晶体管M26;其中,

[0185] 第二十五开关晶体管M25的控制极与第一节点A相连,第一极与第二参考信号端VG2相连,第二极与第二节点B相连;

[0186] 第二十六开关晶体管M26的控制极与第二节点B相连,第一极与第二参考信号端VG2相连,第二极与第一节点A相连。

[0187] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图5a与图5b所示,第二十五开关晶体管M25与第二十六开关晶体管M26可以为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,第二十五开关晶体管与第二十六开关晶体管也可以为N型晶体管,此时输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0188] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第二十五开关晶体管在第一节点的信号的控制下处于导通状态时,将高电位的第二参考信号端的信号提供给第二节点。第二十六开关晶体管在第二节点的信号的控制下处于导通状态时,将高电位的第二参考信号端的信号提供给第一节点。

[0189] 具体地,在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图5a与图5b所示,第二扫描信号输出模块23具体可以包括:第二十七开关晶体管M27、第二十八开关晶体管M28、第四电容C4以及第五电容C5;其中,

[0190] 第二十七开关晶体管M27的控制极为第二扫描信号输出模块23的第三端,第一极与第三时钟信号端CK3相连,第二极与扫描信号输出端Output1相连;

[0191] 第二十八开关晶体管M28的控制极与第二节点B相连,第一极与第二参考信号端VG2相连,第二极与扫描信号输出端Output1相连;

[0192] 第四电容C4连接于第二十七开关晶体管M27的控制极与扫描信号输出端Output1之间;

[0193] 第五电容C5连接于第二节点B与扫描信号输出端Output1之间。

[0194] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图5a与图5b所

示,第二十七开关晶体管M27与第二十八开关晶体管M28可以为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,第二十七开关晶体管与第二十八开关晶体管也可以为N型晶体管,此时输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0195] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第二十七开关晶体管在其控制极的信号的控制下处于导通状态时,将第三时钟信号端的信号提供给扫描信号输出端。第二十八开关晶体管在第二节点的信号的控制下处于导通状态时,将第二参考信号端的信号提供给扫描信号输出端。在第一节点处于浮接状态时,由于第四电容的自举作用,可以保持第二十七开关晶体管的控制极与扫描信号输出端之间的电压差稳定。在第二节点处于浮接状态时,由于第五电容的自举作用,可以保持第二节点与扫描信号输出端之间的电压差稳定。

[0196] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图5a与图5b所示,第二发光信号输出模块24具体可以包括:第十九开关晶体管M19、第二十开关晶体管M20、第二十一开关晶体管M21以及第二十二开关晶体管M22;其中,

[0197] 第十九开关晶体管M19的控制极与第二节点B相连,第一极与第一参考信号端VG1相连,第二极分别与第二十一开关晶体管M21的控制极以及第二十二开关晶体管M22的控制极相连;

[0198] 第二十开关晶体管M20的控制极与第二节点B相连,第一极与第二参考信号端VG2相连,第二极分别与第二十一开关晶体管M21的控制极以及第二十二开关晶体管M22的控制极相连;

[0199] 第二十一开关晶体管M21的第一极与第一参考信号端VG1相连,第二极与发光信号输出端Output2相连;

[0200] 第二十二开关晶体管M22的第一极与第二参考信号端VG2相连,第二极与发光信号输出端Output2相连。

[0201] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,如图5a与图5b所示,第十九开关晶体管M19与第二十一开关晶体管M21为N型晶体管、第二十开关晶体管M20与第二十二开关晶体管M22为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,第十九开关晶体管与第二十一开关晶体管也可以为N型晶体管、第二十开关晶体管与第二十二开关晶体管也可以为P型晶体管,此时输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0202] 在具体实施时,在本发明实施例提供的上述移位寄存器单元中,第十九开关晶体管在第二节点的信号的控制下处于导通状态时,将第一参考信号端的信号分别提供给第二十一开关晶体管的控制极以及第二十二开关晶体管的控制极。第二十开关晶体管在第二节点的信号的控制下处于导通状态时,将第二参考信号端的信号分别提供给第二十一开关晶体管的控制极以及第二十二开关晶体管的控制极。第二十一开关晶体管在其控制极的的信号的控制下处于导通状态时,将第一参考信号端的信号提供给发光信号输出端。第二十二开关晶体管在其控制极的的信号的控制下处于导通状态时,将第二参考信号端的信号提供给发光信号输出端。

[0203] 以上仅是举例说明本发明第二实施方式提供的移位寄存器单元中各模块的具体结构,在具体实施时,上述各模块的具体结构不限于本发明实施例提供的上述结构,还可以

是本领域技术人员可知的其他结构,在此不作限定。

[0204] 较佳地,在本发明实施例提供的上述移位寄存器单元中,所有开关晶体管一般均采用相同材质的开关晶体管,在具体实施时,如图5a与图5b所示,所有开关晶体管可以均为P型晶体管,输入信号端Input的有效脉冲信号的电位为低电位。当然,所有开关晶体管也可以均为N型晶体管,输入信号端的有效脉冲信号的电位为高电位,在此不作限定。

[0205] 具体地,在具体实施时,P型晶体管在高电位作用下截止,在低电位作用下导通;N型晶体管在高电位作用下导通,在低电位作用下截止。

[0206] 需要说明的是本发明上述实施例中提到的开关晶体管可以是薄膜晶体管(TFT, Thin Film Transistor),也可以是金属氧化物半导体场效应管(MOS, Metal Oxide Semiconductor),在此不作限定。在具体实施中,这些开关晶体管的第一极和第二极根据开关晶体管类型以及信号端的信号的不同,可以将第一极作为开关晶体管的源极或漏极,以及将第二极作为开关晶体管的漏极或源极,在此不作限定。

[0207] 实施例三、

[0208] 如图5b所示,移位寄存器单元中所有开关晶体管均为P型晶体管; $VG1=0$, $VG2=1$;对应的输入输出时序图如图6c所示,具体地,主要选取如图6c所示的输入输出时序图中的T1、T2和T3三个阶段。

[0209] 在T1阶段, $Input=0$, $CK1=0$, $CK2=1$, $CK3=1$ 。

[0210] 由于 $CK2=1$,因此第二十四开关晶体管M24截止。由于 $CK1=0$,因此第二十三开关晶体管M23导通并将低电位的输入信号端Input的信号提供给第一节点A,因此第一节点A的电位为低电位,第二十五开关晶体管M25导通并将高电位的第二参考信号端VG2的信号提供给第二节点B,因此第二节点B的电位为高电位,第二十开关晶体管M20、第二十六开关晶体管M26与第二十八开关晶体管M28均截止,第十九开关晶体管M19导通。由于第十九开关晶体管M19导通并将低电位的第一参考信号端VG1的信号提供给第二十一开关晶体管M21以及第二十二开关晶体管M22的栅极,使第二十一开关晶体管M21截止,第二十二开关晶体管M22导通。由于第二十二开关晶体管M22导通并将高电位的第二参考信号端VG2的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出高电位的发光信号。由于 $VG1=0$,因此第二十九开关晶体管M29导通并将第一节点的信号提供给第二十七开关晶体管M27的栅极,因此第二十七开关晶体管M27导通并将高电位的第三时钟信号端CK3的信号提供给扫描信号输出端Output1,因此第四电容C4充电,扫描信号输出端Output1输出高电位的扫描信号。

[0211] 在T2阶段, $Input=1$, $CK1=1$, $CK2=1$, $CK3=0$ 。

[0212] 由于 $CK1=1$,因此第二十三开关晶体管M23截止,第一节点A处于浮接状态,第二十七开关晶体管M27的栅极处于浮接状态,由于第四电容C4的自举作用,可以保持第一节点A与第二十七开关晶体管M27的栅极的电位为低电位,因此第二十七开关晶体管M27导通并将低电位的第三时钟信号端CK3的信号提供给扫描信号输出端Output1,因此扫描信号输出端Output1为低电位。由于扫描信号输出端Output1为低电位,由于第四电容C4的自举作用,为了保持其两端的电压差稳定,第二十七开关晶体管M27的栅极的电位被进一步拉低,使第二十七开关晶体管M27完全导通,以及使第二十九开关晶体管M29的 $V_{gs}(M29) \geq V_{th}(M29)$ 而截止,从而使第二十七开关晶体管M27的栅极与第二十三开关晶体管M23的漏极以及第二十六

开关晶体管M26的漏极断开,以避免第二十三开关晶体管M23的漏电流以及第二十六开关晶体管M26的漏电流对第二十七开关晶体管M27的栅极的电位影响。由于完全导通的第二十七开关晶体管M27可以使低电位的第三时钟信号端CK3的信号无电压损失的提供给扫描信号输出端Output1,使扫描信号输出端Output1输出低电位的扫描信号。由于第一节点A的电位为低电位,因此第二十五开关晶体管M25导通并将高电位的第二参考信号端VG2的信号提供给第二节点B,因此第二节点B的电位为高电位,第二十开关晶体管M20、第二十六开关晶体管M26以及第二十八开关晶体管M28均截止、第十九开关晶体管M19导通。由于第十九开关晶体管M19导通并将低电位的第一参考信号端VG1的信号提供给第二十一开关晶体管M21以及第二十二开关晶体管M22的栅极,使第二十一开关晶体管M21截止,第二十二开关晶体管M22导通。由于第二十二开关晶体管M22导通并将高电位的第二参考信号端VG2的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出高电位的发光信号。

[0213] 在T3阶段, $Input=1$, $CK1=1$, $CK2=0$, $CK3=1$ 。

[0214] 由于 $CK2=0$,因此第二十四开关晶体管M24导通并将低电位的第一参考信号端VG1的信号提供给第二节点B,因此第二节点B的电位为低电位,第五电容C5充电,第二十开关晶体管M20、第二十六开关晶体管M26以及第二十八开关晶体管M28均导通、第十九开关晶体管M19截止。由于第二十开关晶体管M20导通并将高电位的第二参考信号端VG2的信号提供给第二十一开关晶体管M21以及第二十二开关晶体管M22的栅极,使第二十一开关晶体管M21导通,第二十二开关晶体管M22截止。由于第二十一开关晶体管M21导通并将低电位的第一参考信号端VG1的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出高电位的发光信号。由于第二十六开关晶体管M26导通并将高电位的第二参考信号端VG2的信号提供给第一节点A,因此第一节点A的电位为高电位,第二十五开关晶体管M25截止。由于 $VG1=0$,因此第二十九开关晶体管M29导通并将第一节点A的信号提供给第二十七开关晶体管M27的栅极,因此第二十七开关晶体管M27截止。由于第二十八开关晶体管M28导通并将高电位的第二参考信号端VG2的信号提供给扫描信号输出端Output1,因此扫描信号输出端Output1输出高电位的扫描信号。

[0215] 当然,在T3阶段之后,还可以包括:T4阶段和T5阶段;其中,在T4阶段, $Input=1$, $CK1=0$, $CK2=1$, $CK3=1$ 。

[0216] 由于 $CK1=0$,因此第二十三开关晶体管M23导通并将高电位的输入信号端Input的信号提供给第一节点A,因此第一节点A的电位为高电位,第二十五开关晶体管M25截止。由于 $VG1=0$,因此第二十九开关晶体管M29导通并将第一节点A的信号提供给第二十七开关晶体管M27的栅极,因此第二十七开关晶体管M27截止。由于 $CK2=1$,因此第二十四开关晶体管M24截止,第二节点B处于浮接状态,由于第五电容C4的自举作用,可以保持第二节点B的电位为低电位,第二十开关晶体管M20、第二十六开关晶体管M26以及第二十八开关晶体管M28均导通。由于第二十六开关晶体管M26导通并将高电位的第二参考信号端VG2的信号提供给第一节点A,进一步保证第一节点A的电位为高电位。由于第二十八开关晶体管M28导通并将高电位的第二参考信号端VG2的信号提供给扫描信号输出端Output1,因此扫描信号输出端Output1输出高电位的扫描信号。由于第二十开关晶体管M20导通并将高电位的第二参考信号端VG2的信号提供给第二十一开关晶体管M21以及第二十二开关晶体管M22的栅极,使第二十一开关晶体管M21导通,第二十二开关晶体管M22截止。由于第二十一开关晶体管M21导

通并将低电位的第一参考信号端VG1的信号提供给发光信号输出端Output2,因此发光信号输出端Output2输出高电位的发光信号。

[0217] 在T5阶段,Input=1,CK1=1,CK2=1,CK3=0。

[0218] 由于CK2=1,因此第二十四开关晶体管M24截止,第二节点B处于浮接状态,由于第五电容C5的自举作用,可以保持第二节点B的电位为低电位。由于CK1=1,因此第二十三开关晶体管M23截止。其余工作过程与实施例三中的T4阶段的其余工作过程基本相同,在此不作详述。

[0219] 在T5阶段之后,一直重复执行T3阶段至T5阶段的工作过程,直至输入信号端Input的电位再次变为低电位时为止。

[0220] 本发明第二实施方式中实施例提供的移位寄存器单元,可以通过上述结构之间的相互配合,可以实现同时输出扫描信号和发光信号,从而可以降低电路的复杂度、减少空间占用以及有利于实现显示面板的窄边框设计。

[0221] 基于同一发明构思,本发明实施例还提供了一种栅极驱动电路,如图7a与图7b所示,包括:级联的多个本发明实施例提供的上述任一种移位寄存器单元SR(1)、SR(2)···SR(n-1)、SR(n)···SR(N-1)、SR(N)(共N个移位寄存器单元, $1 \leq n \leq N$);其中,

[0222] 第一级移位寄存器单元SR(1)的输入信号端Input与帧触发信号端STV相连;

[0223] 除第一级移位寄存器单元SR(1)外,其余各级移位寄存器单元SR(n)的输入信号端Input分别与其连接的上一级移位寄存器单元SR(n-1)的扫描信号输出端Output1相连。具体地,上述栅极驱动电路中的每个移位寄存器单元的具体结构与本发明上述移位寄存器单元在功能和结构上均相同,重复之处不再赘述。该栅极驱动电路应用于有机电致发光显示面板中,在此不作限定。

[0224] 具体地,在本发明实施例提供的上述栅极驱动电路中,在第一时钟信号端CK1与第二时钟信号端CK2相互独立时,如图7a所示,第3k-2级移位寄存器单元的第一时钟信号端CK1、第3k-1级移位寄存器单元的第二时钟信号端CK2以及第3k级移位寄存器单元的第三时钟信号端CK3均与同一时钟端即第一时钟端ck1相连;第3k-2级移位寄存器单元的第二时钟信号端CK2、第3k-1级移位寄存器单元的第三时钟信号端CK3以及第3k级移位寄存器单元的第一时钟信号端CK1均与同一时钟端即第二时钟端ck2相连;第3k-2级移位寄存器单元的第三时钟信号端CK3、第3k-1级移位寄存器单元的第一时钟信号端CK1以及第3k级移位寄存器单元的第二时钟信号端CK2均与同一时钟端即第三时钟端ck3相连;其中,k为正整数。

[0225] 具体地,在本发明实施例提供的上述栅极驱动电路中,在第一时钟信号端CK1与第二时钟信号端CK2为同一信号端时,如图7b所示,第2m-1级移位寄存器单元的第一时钟信号端CK1和第2m级移位寄存器单元的第三时钟信号端CK3均与同一时钟端即第一时钟端ck1相连;第2m-1级移位寄存器单元的第三时钟信号端CK3和第2m级移位寄存器单元的第一时钟信号端CK1均与同一时钟端即第二时钟端ck2相连;其中,m为正整数。

[0226] 基于同一发明构思,本发明实施例还提供了一种有机电致发光显示面板,包括本发明实施例提供的上述栅极驱动电路以及多个具有栅线与发光信号线的信号线组;其中,

[0227] 每一信号线组对应栅极驱动电路中的一个移位寄存器单元;

[0228] 属于同一信号线组的栅线与对应的移位寄存器单元的扫描信号输出端相连,发光信号线与对应的移位寄存器单元的发光信号输出端相连。该显示装置解决问题的原理与前

述移位寄存器单元相似,因此该显示装置的实施可以参见前述移位寄存器单元的实施,重复之处在此不再赘述。

[0229] 在具体实施时,本发明实施例提供的上述有机电致发光显示面板可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该有机电致发光显示面板的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0230] 本发明实施例提供的移位寄存器单元、栅极驱动电路及有机电致发光显示面板,包括:第一输入模块、第一控制模块、第一扫描信号输出模块以及第一发光信号输出模块;并通过上述四个模块的相互配合,可以实现同时输出扫描信号和发光信号,从而可以降低电路的复杂度、减少空间占用以及有利于实现显示面板的窄边框设计。或者,包括:第二输入模块、第二控制模块、第二扫描信号输出模块以及第二发光信号输出模块;并通过上述四个模块的相互配合,可以实现同时输出扫描信号和发光信号,从而可以降低电路的复杂度、减少空间占用以及有利于实现显示面板的窄边框设计。

[0231] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

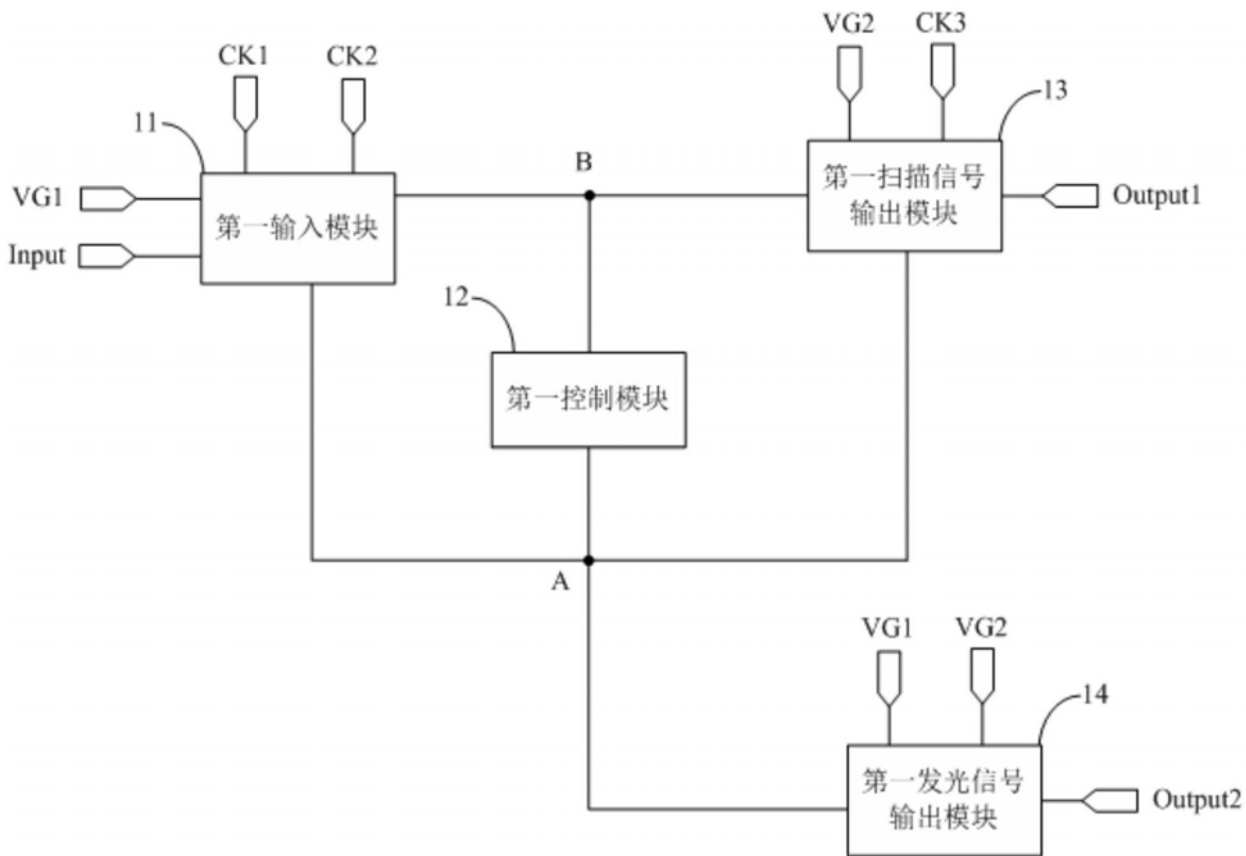


图1a

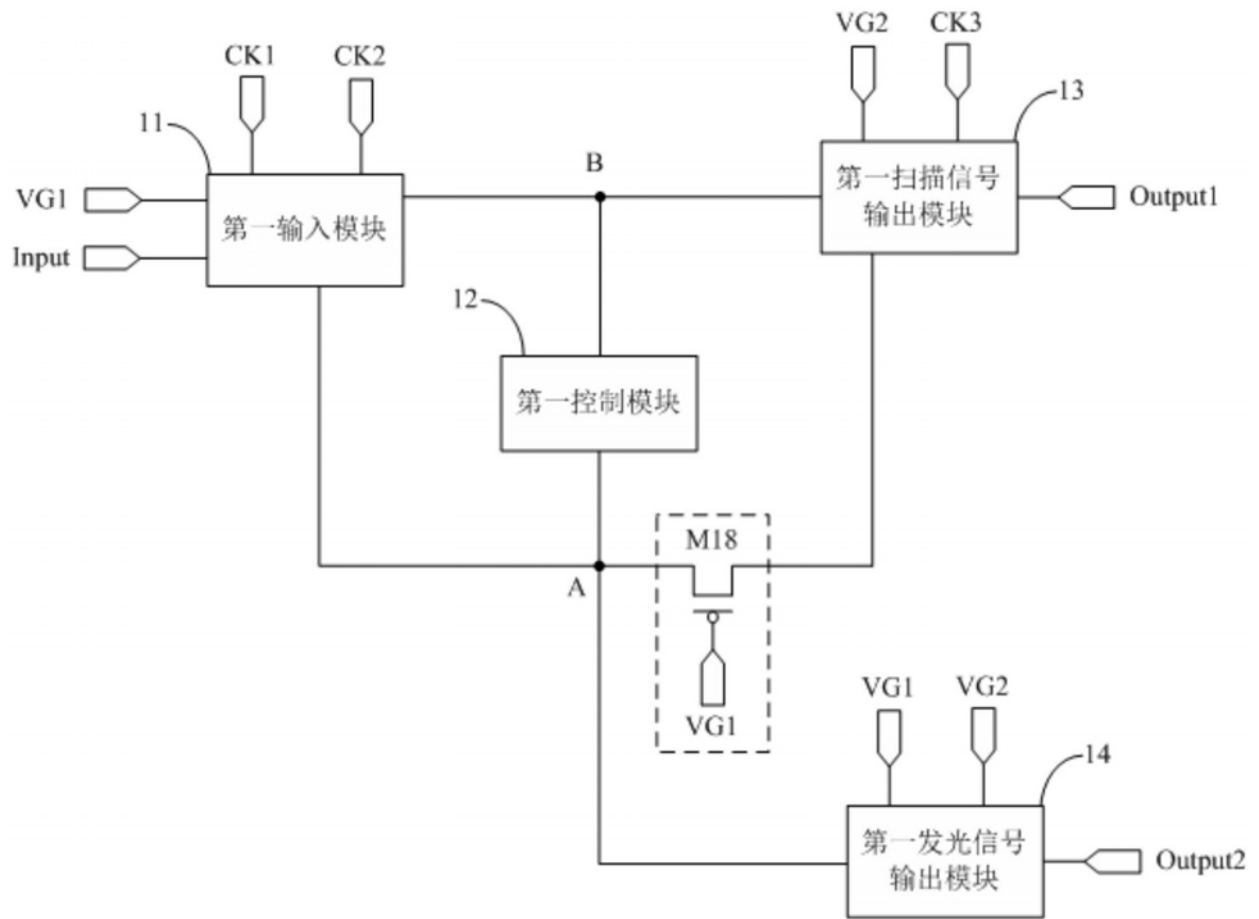


图1b

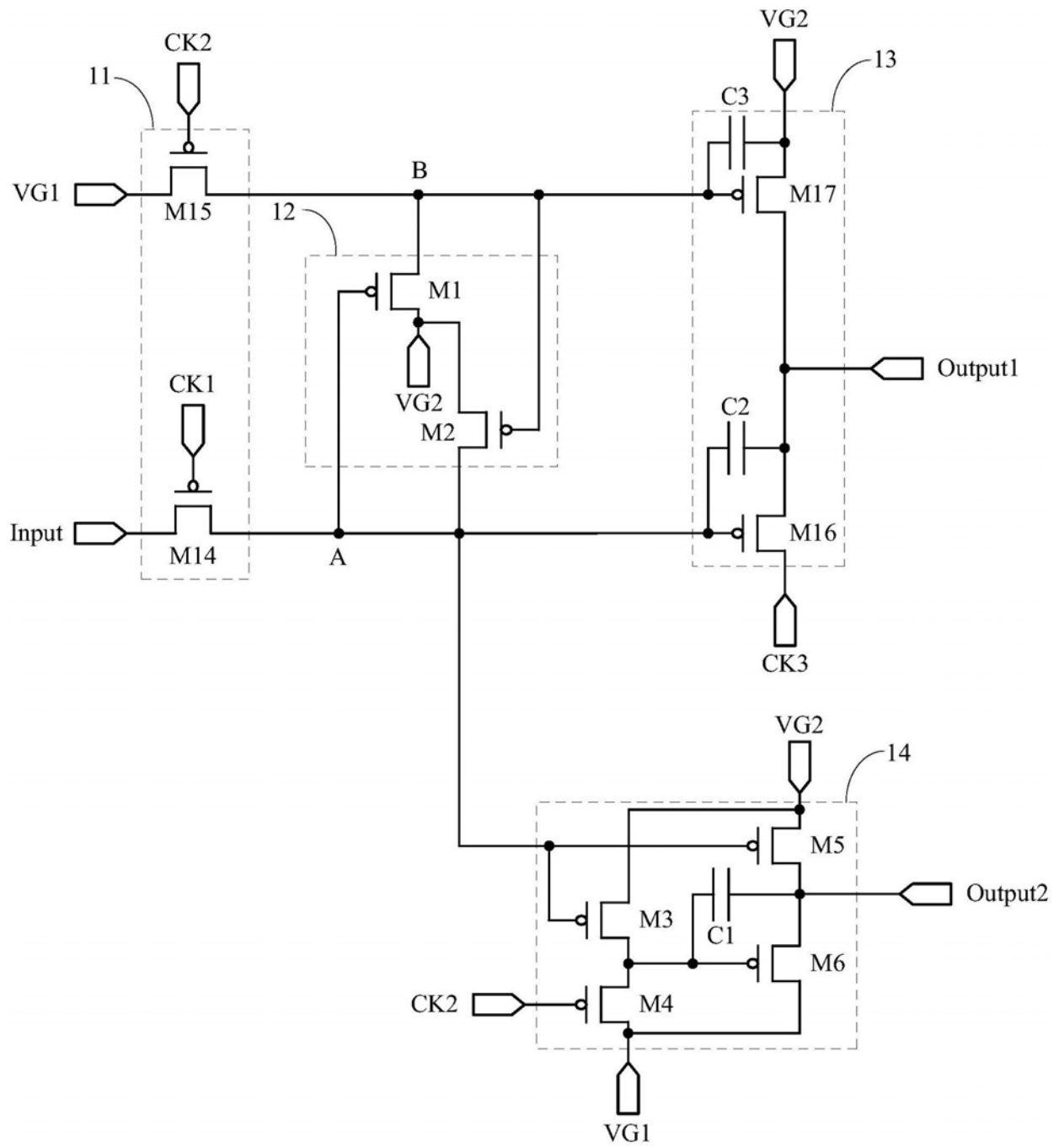


图2a

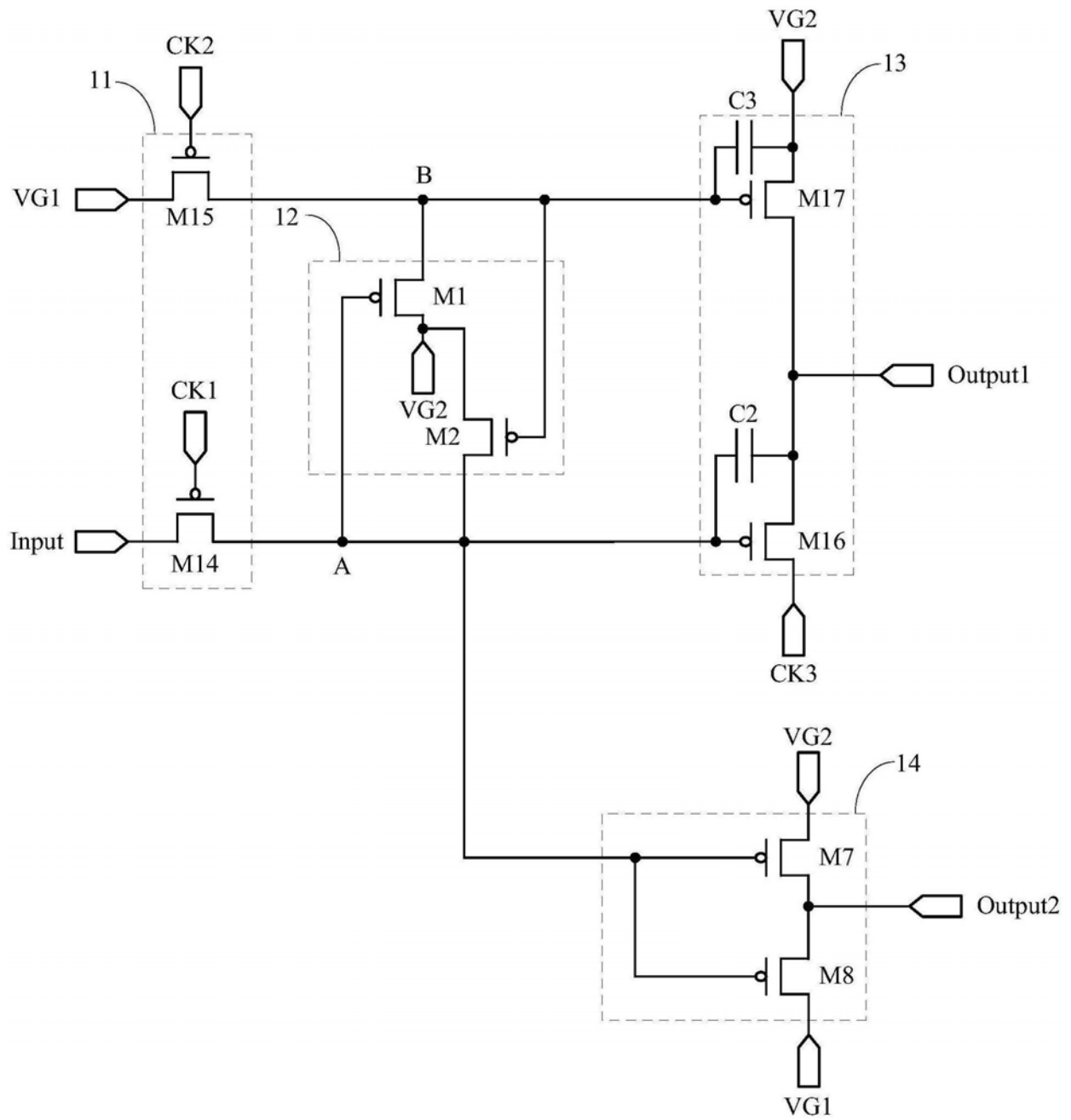


图2b

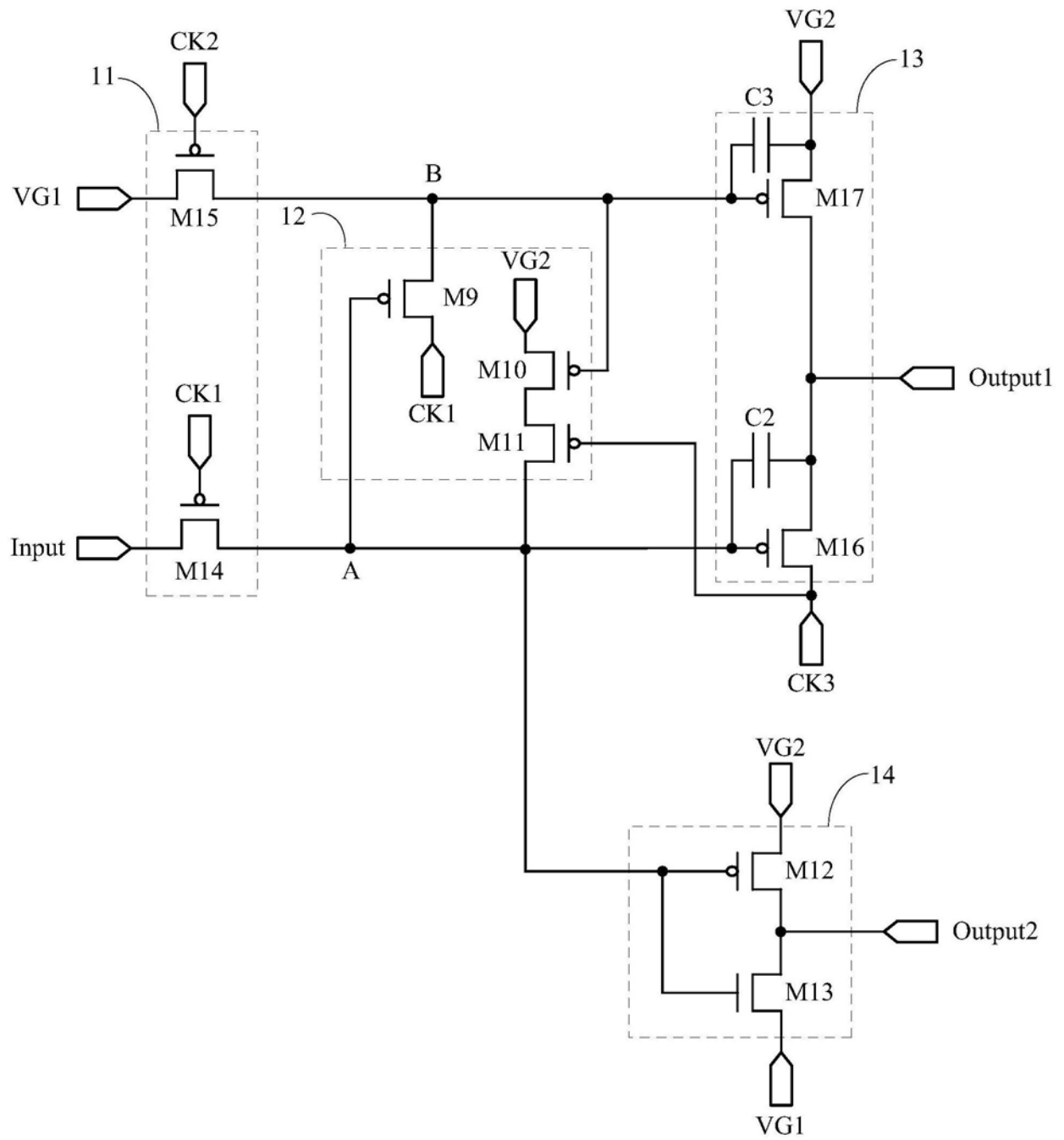


图2c

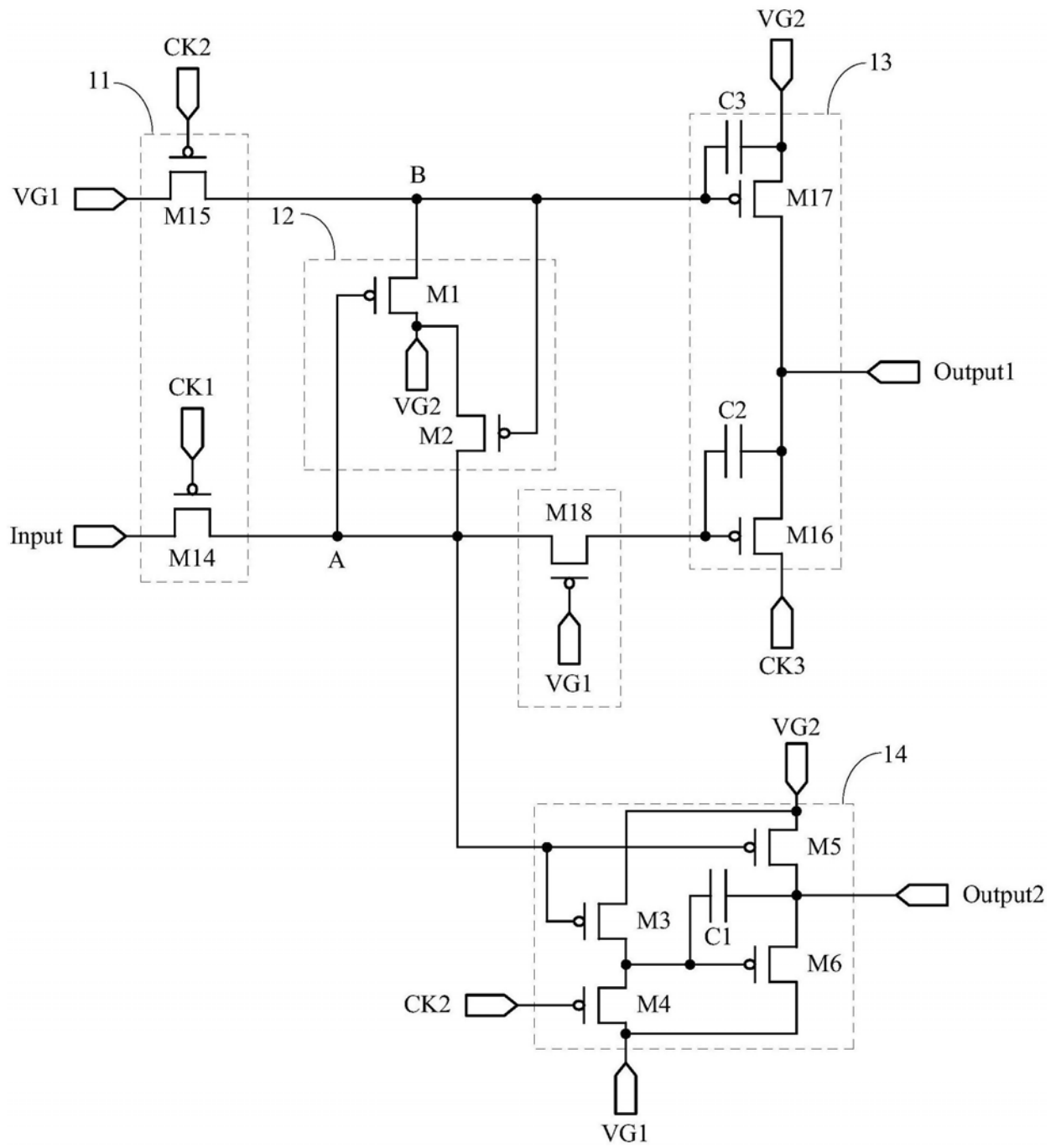


图3a

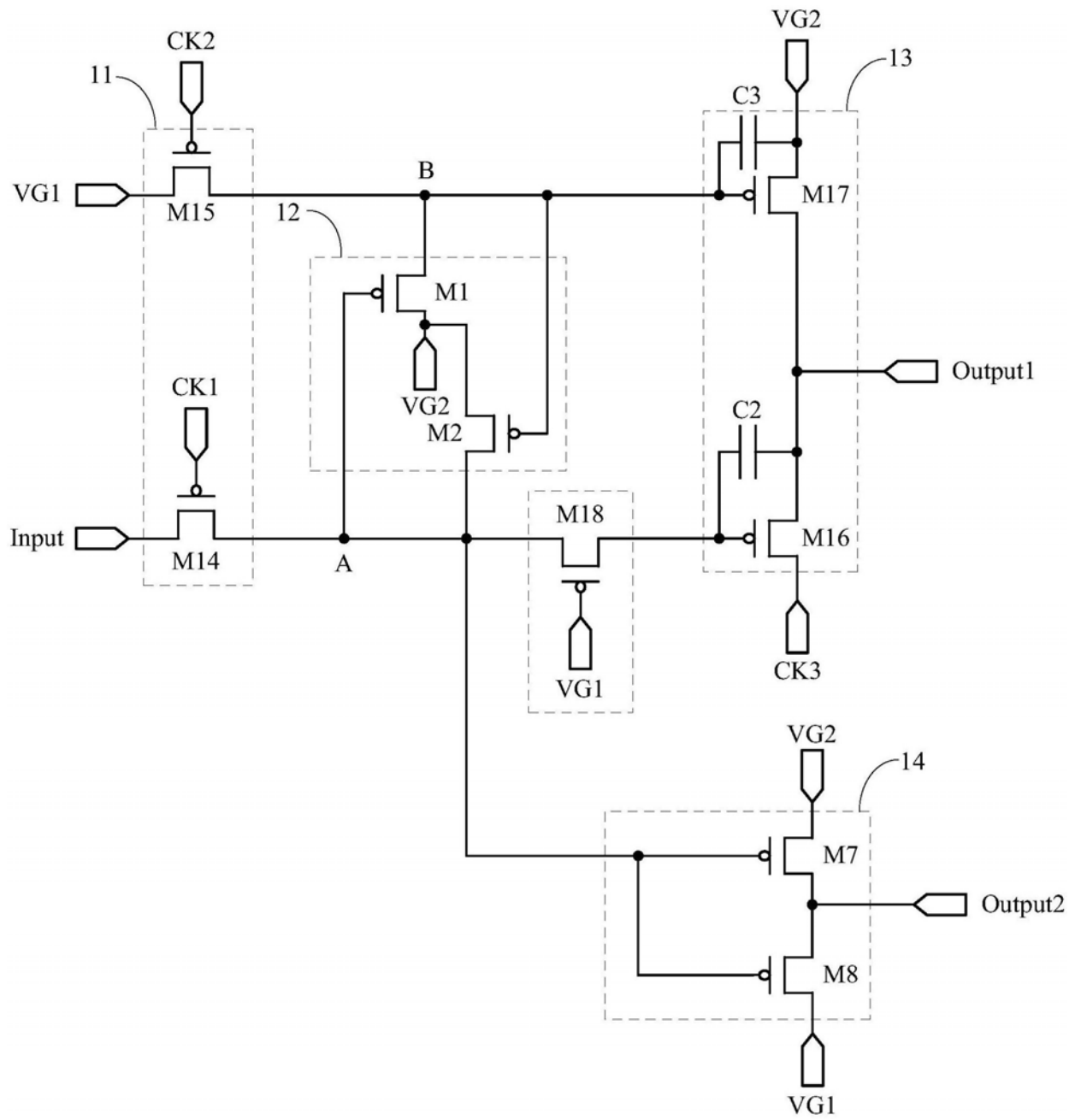


图3b

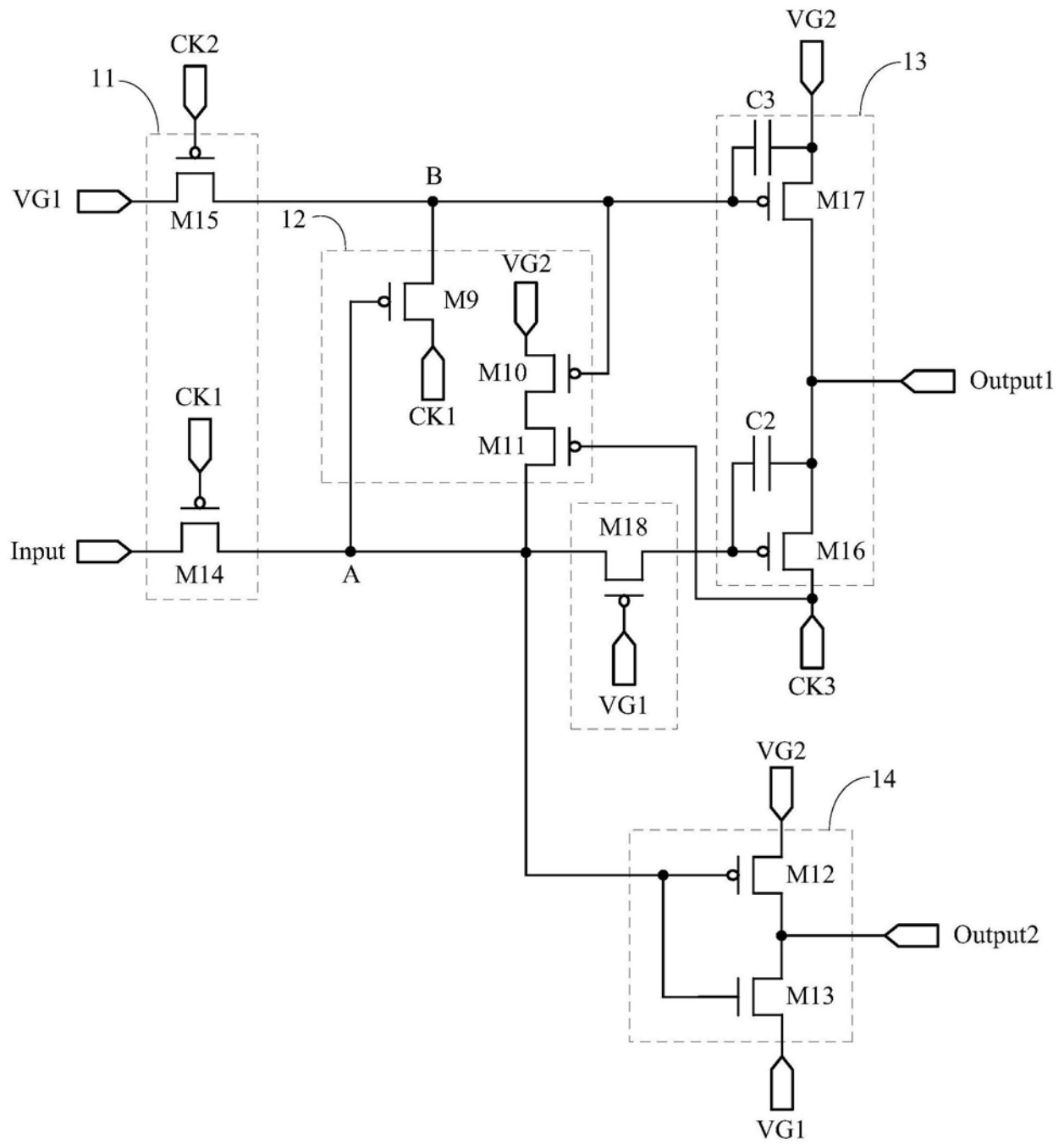


图3c

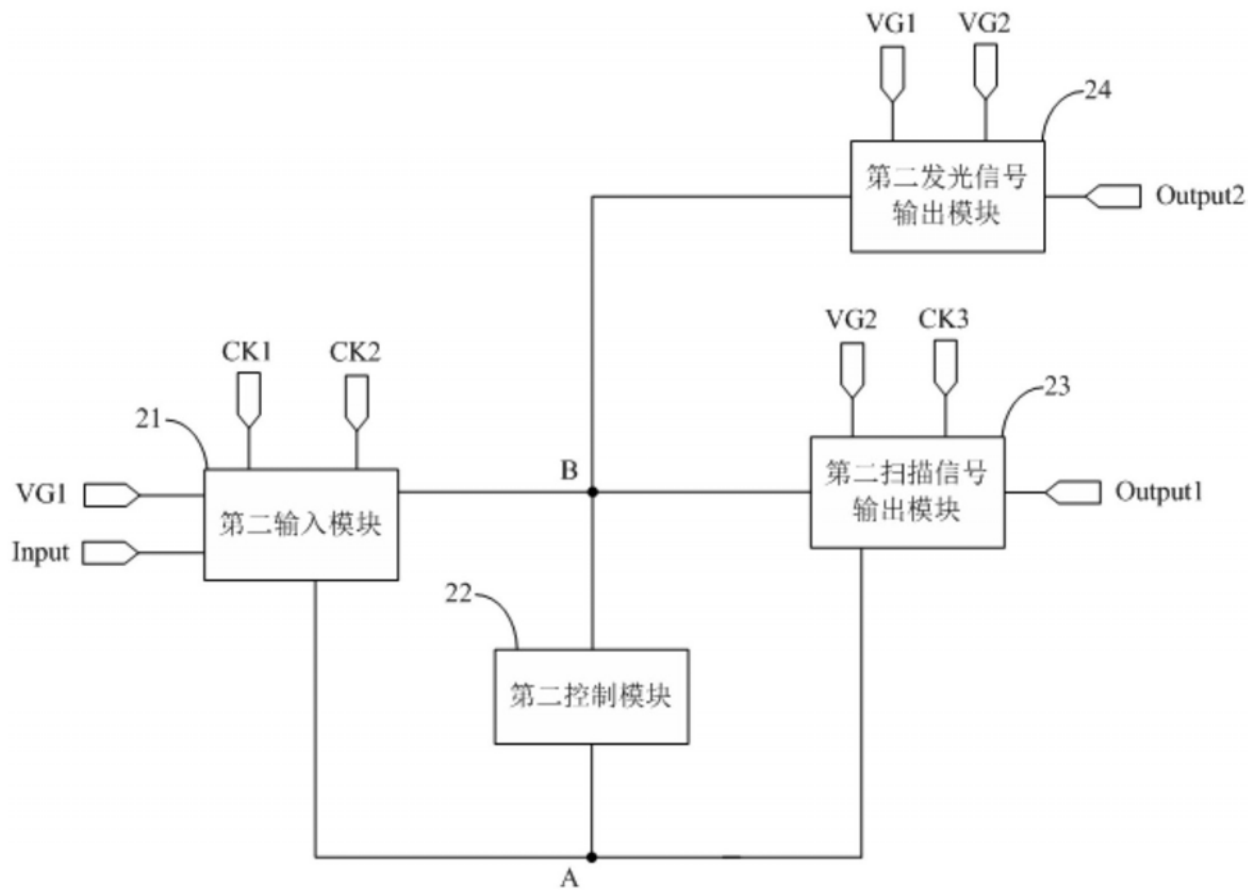


图4a

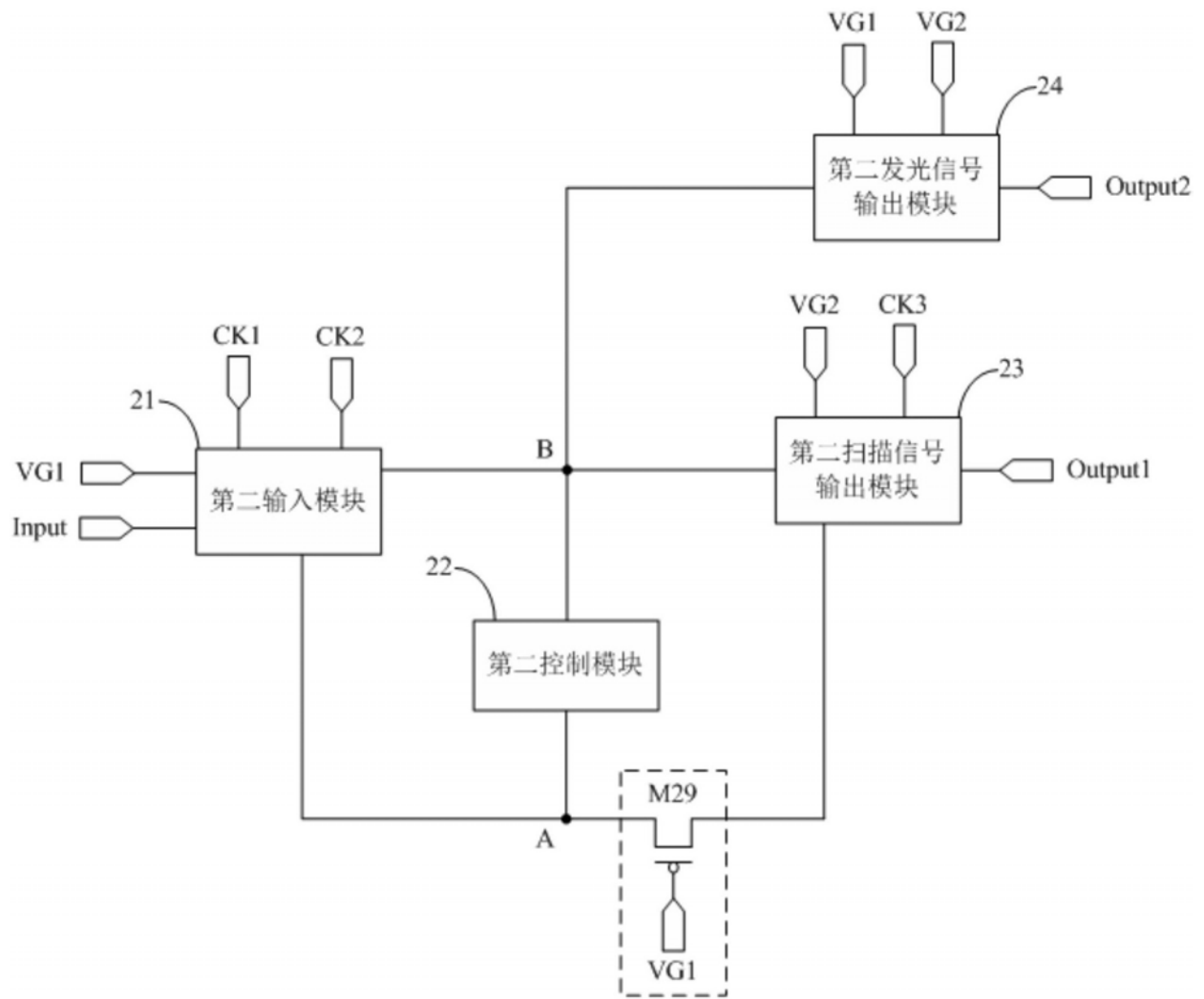


图4b

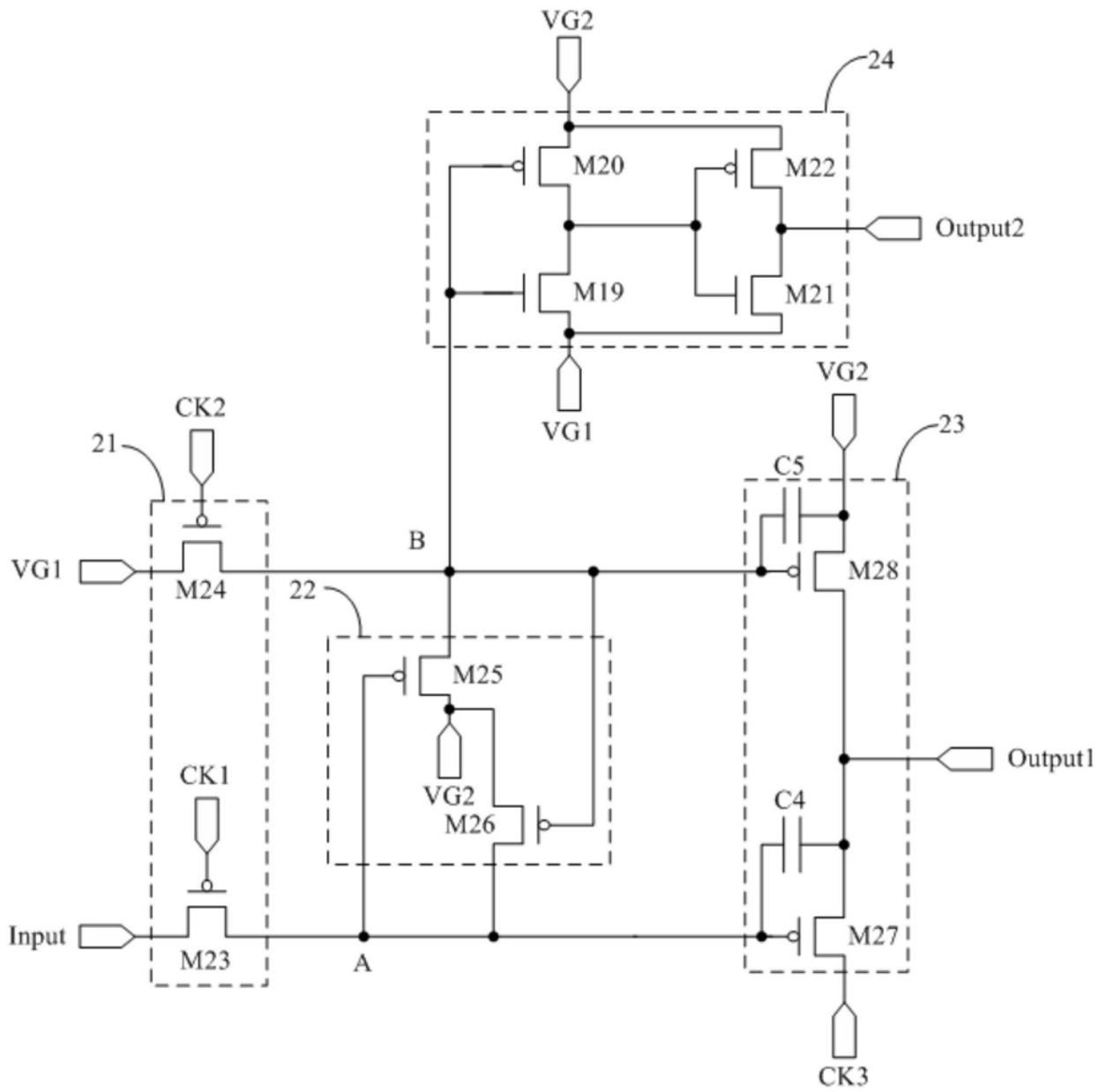


图5a

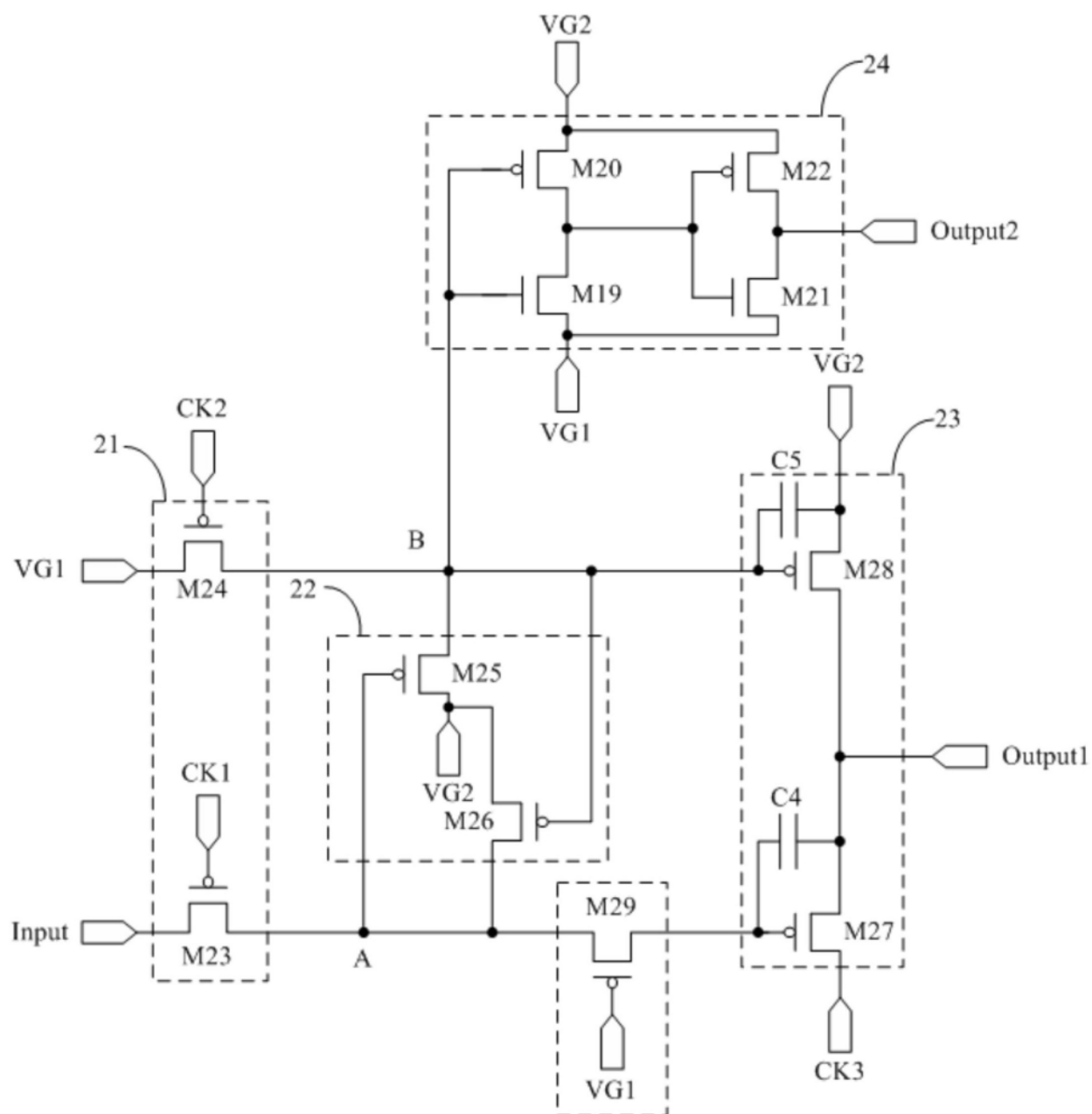


图5b

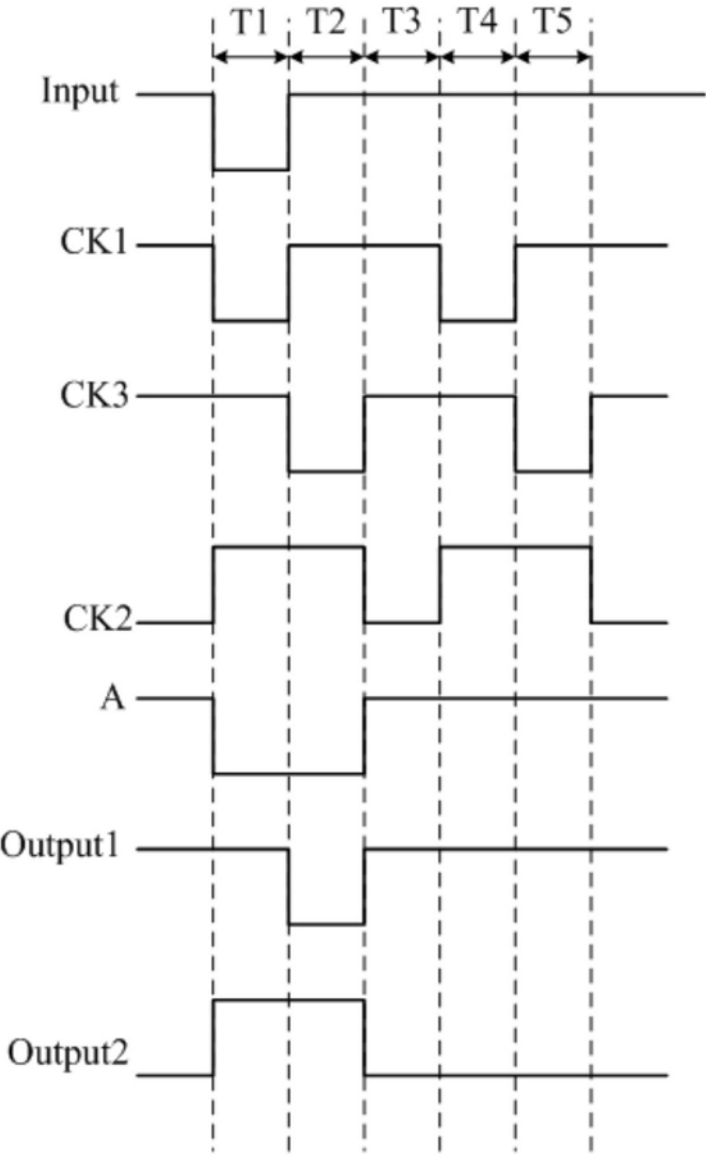


图6a

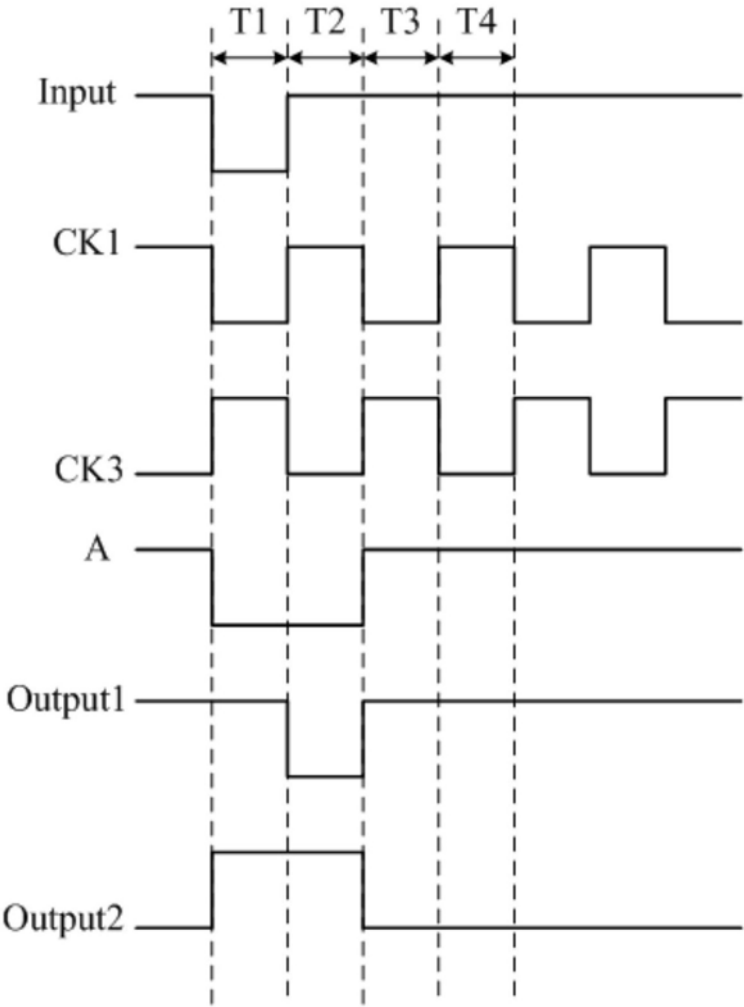


图6b

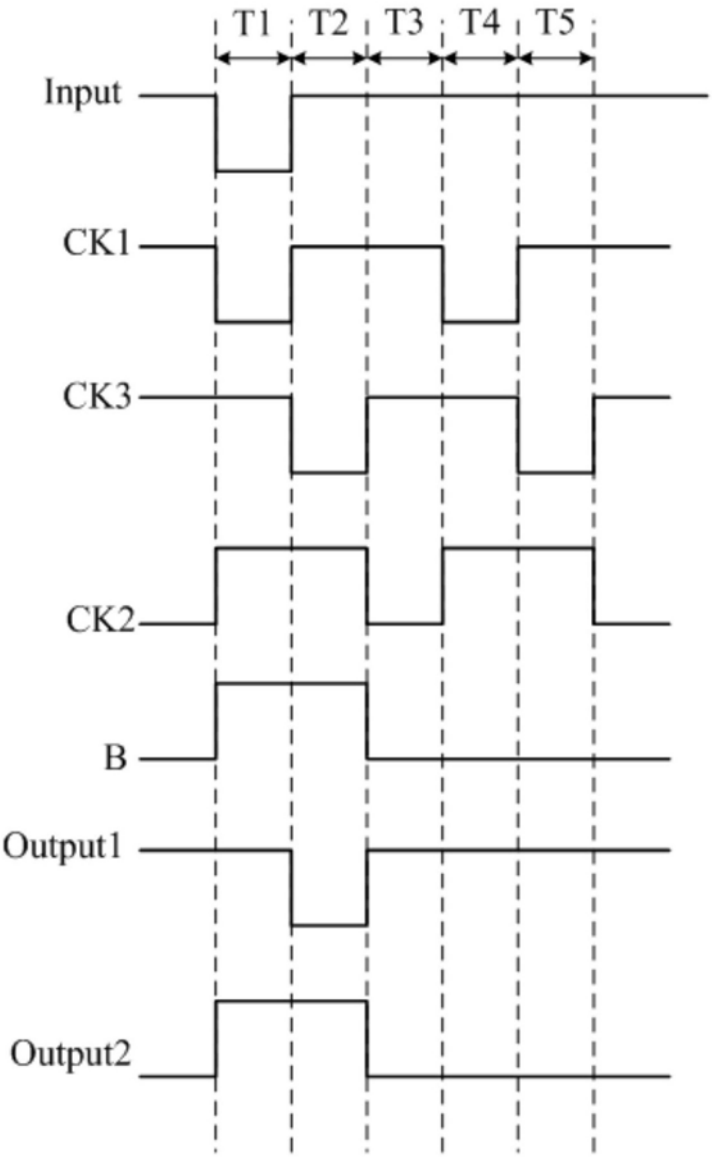


图6c

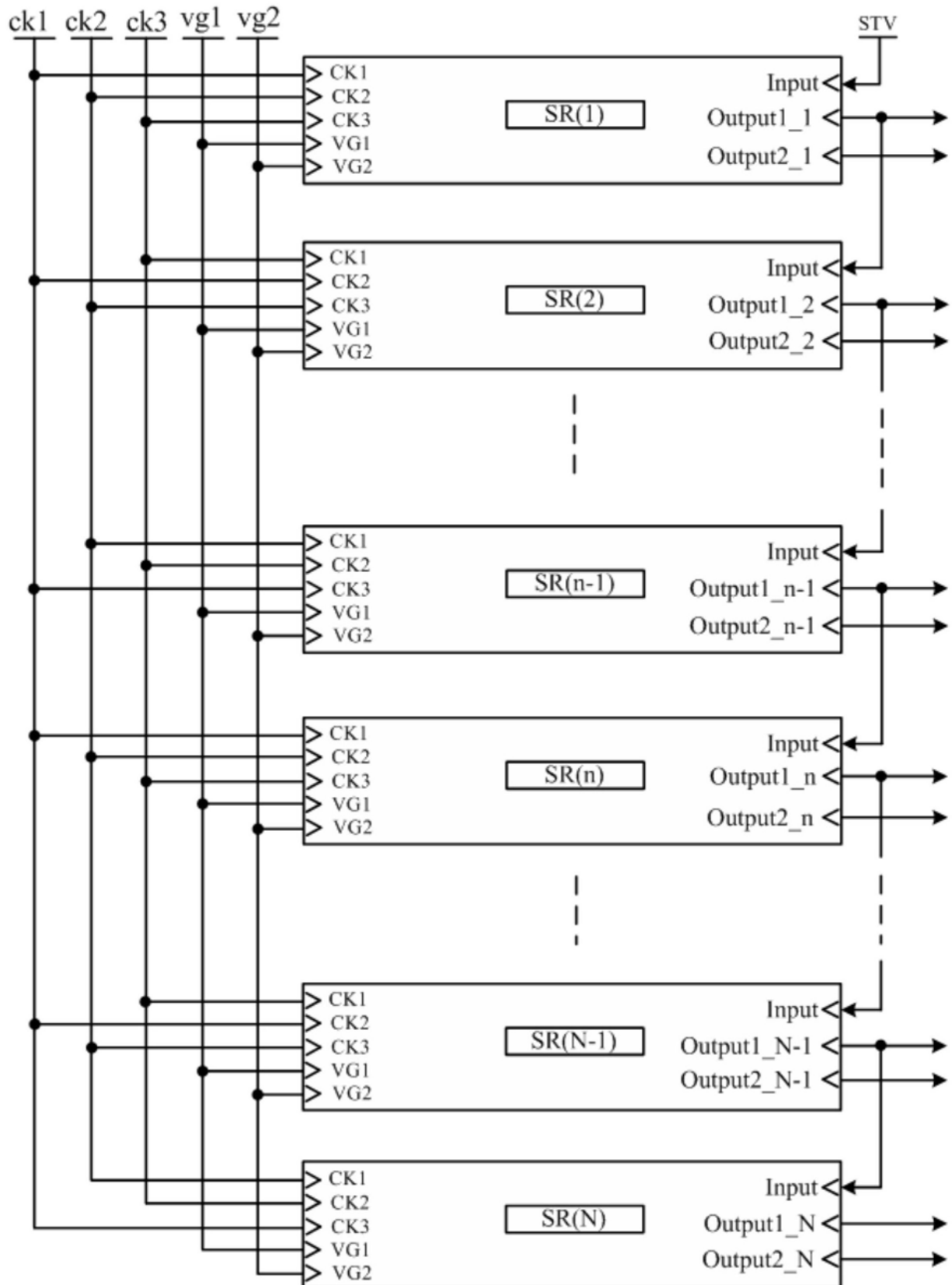


图7a

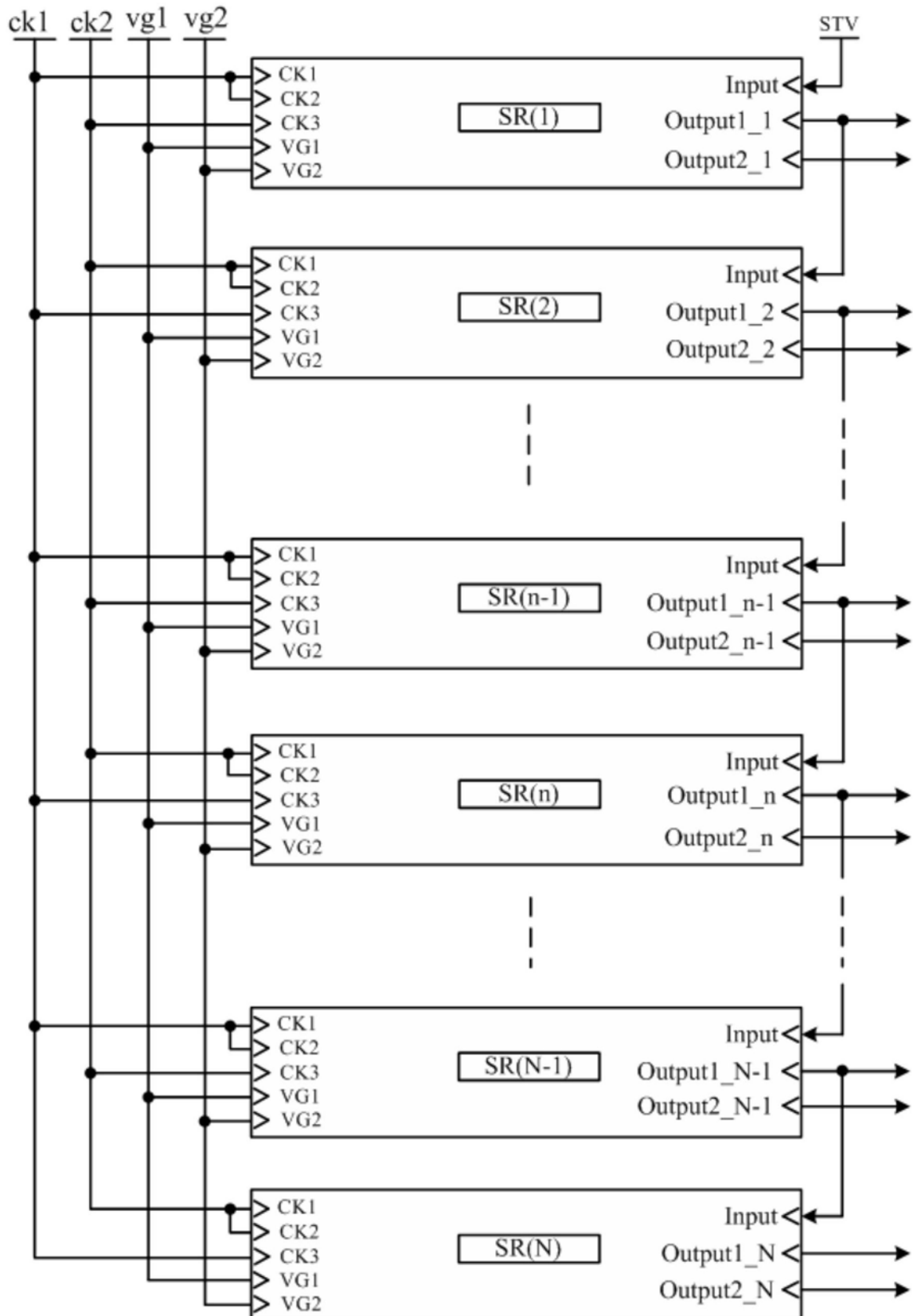


图7b

专利名称(译)	移位寄存器单元、栅极驱动电路及有机电致发光显示面板		
公开(公告)号	CN106782337B	公开(公告)日	2019-01-25
申请号	CN201710078261.9	申请日	2017-02-14
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	张锴		
发明人	张锴		
IPC分类号	G09G3/3266 G11C19/28		
CPC分类号	G09G3/3266 G09G3/20 G09G2310/0267 G09G2310/0286 G11C19/28		
代理人(译)	黄志华		
其他公开文献	CN106782337A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种移位寄存器单元、栅极驱动电路及有机电致发光显示面板，包括：第一输入模块、第一控制模块、第一扫描信号输出模块以及第一发光信号输出模块或第二输入模块、第二控制模块、第二扫描信号输出模块以及第二发光信号输出模块；并通过上述四个模块的相互配合，可以实现同时输出扫描信号和发光信号，从而可以降低电路的复杂度、减少空间占用以及有利于实现显示面板的窄边框设计。

