



(12)发明专利申请

(10)申请公布号 CN 106782301 A

(43)申请公布日 2017. 05. 31

(21)申请号 201611138445.1

(22)申请日 2016.12.12

(71)申请人 上海天马有机发光显示技术有限公司

地址 201201 上海市浦东新区龙东大道
6111号1幢509

申请人 天马微电子股份有限公司

(72)发明人 刘丽媛 熊志勇 庄妍

(74)专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 黄志华

(51)Int.Cl.

G09G 3/3208(2016.01)

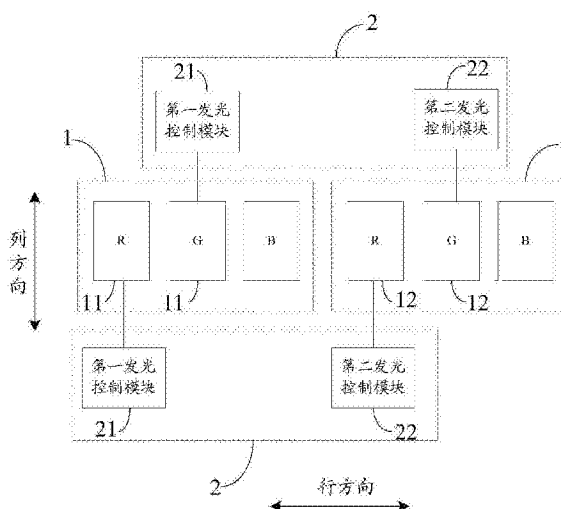
权利要求书2页 说明书8页 附图15页

(54)发明名称

一种阵列基板、显示面板及显示面板的驱动方法

(57)摘要

本发明公开了一种阵列基板、显示面板及显示面板的驱动方法,包括像素和像素电路,像素中设置有至少三种颜色的有机发光二极管,由于至少一个像素电路包括第一发光控制模块和第二发光控制模块,像素电路的第一发光控制模块和第二发光控制模块分别连接两个相同颜色的有机发光二极管。这样采用一个像素电路的第一发光控制模块和第二发光控制模块分别控制相同颜色的两个有机发光二极管,不仅可以减少阵列基板上像素电路的数量,还可以减少数据线的数量,从而可以减小数据线的电容耦合作用。并且,在PPI一定的基础上,减少像素电路和数据线数量还可以起到加宽数据线和增大像素尺寸的作用,进而可以减小数据线上的压降和降低阵列基板的工艺难度。



1. 一种阵列基板,其特征在于,包括:

沿行方向和列方向排列的多个像素,每一所述像素中设置有至少三种不同颜色的有机发光二极管;以及

像素电路;

其中,至少一个所述像素电路包括第一发光控制模块和第二发光控制模块,同一所述像素电路的所述第一发光控制模块和所述第二发光控制模块分别连接两个相同颜色的所述有机发光二极管;

与同一所述像素电路连接的两个相同颜色的所述有机发光二极管分别为第一有机发光二极管和第二有机发光二极管。

2. 如权利要求1所述的阵列基板,其特征在于,与同一像素电路连接的所述第一有机发光二极管和所述第二有机发光二极管分别属于相邻的两个像素。

3. 如权利要求2所述的阵列基板,其特征在于,与同一像素电路连接的所述第一有机发光二极管和所述第二有机发光二极管沿所述行方向相邻设置;或者,

与同一像素电路连接的所述第一有机发光二极管和所述第二有机发光二极管沿所述列方向相邻设置。

4. 如权利要求1所述的阵列基板,其特征在于,与同一像素电路连接的所述第一有机发光二极管和所述第二有机发光二极管属于同一个像素。

5. 如权利要求4所述的阵列基板,其特征在于,各所述像素中每种颜色的有机发光二极管的数量为两个,且所述像素中所述两个相同颜色的所述有机发光二极管沿所述行方向或沿所述列方向相邻设置。

6. 如权利要求1所述的阵列基板,其特征在于,与同一所述像素电路连接的所述第一有机发光二极管和所述第二有机发光二极管同时发光或交替发光。

7. 如权利要求1-6任一项所述的阵列基板,其特征在于,各所述像素电路还包括驱动模块,所述驱动模块用于驱动所述第一有机发光二极管或所述第二有机发光二极管发光;其中,

所述第一有机发光二极管通过所述第一发光控制模块与所述驱动模块连接,所述第二有机发光二极管通过所述第二发光控制模块与所述驱动模块连接;

所述第一发光控制模块用于在第一控制信号的控制下使所述第一有机发光二极管与所述驱动模块导通;

所述第二发光控制模块用于在第二控制信号的控制下使所述第二有机发光二极管与所述驱动模块导通。

8. 如权利要求7所述的阵列基板,其特征在于,所述像素电路中,所述第一发光控制模块包括第一开关晶体管;其中,

所述第一开关晶体管的栅极用于接收所述第一控制信号,所述第一开关晶体管的第一极与所述第一有机发光二极管相连,所述第一开关晶体管的第二极与所述驱动模块相连。

9. 如权利要求8所述的阵列基板,其特征在于,所述像素电路中,所述第二发光控制模块包括第二开关晶体管;其中,

所述第二开关晶体管的栅极用于接收所述第二控制信号,所述第二开关晶体管的第一极与所述第二有机发光二极管相连,所述第二开关晶体管的第二极与所述驱动模块相连。

10. 如权利要求9所述的阵列基板,其特征在于,在所述像素电路中,所述第一控制信号与所述第二控制信号为同一控制信号;

所述第一开关晶体管为N型晶体管,所述第二开关晶体管为P型晶体管;

或者,所述第一开关晶体管为P型晶体管,所述第二开关晶体管为N型晶体管。

11. 如权利要求9所述的阵列基板,其特征在于,所述像素电路中,所述第一开关晶体管和所述第二开关晶体管均为N型晶体管或P型晶体管。

12. 如权利要求7所述的阵列基板,其特征在于,所述像素电路中,所述驱动模块包括:第三开关晶体管、第四开关晶体管、第五开关晶体管、第六开关晶体管、驱动晶体管和电容;其中,

所述第三开关晶体管的栅极用于接收第一扫描信号,所述第三开关晶体管的第一极用于接收参考信号,所述第三开关晶体管的第二极分别与所述驱动晶体管的栅极、所述第六开关晶体管的第一极以及所述电容的第一端相连;

所述第四开关晶体管的栅极与用于接收第三控制信号,所述第四开关晶体管的第一极分别与所述电容的第二端和第一电压源相连,所述第四开关晶体管的第二极分别与所述驱动晶体管的第一极和所述第五开关晶体管的第二极相连;

所述第五开关晶体管的栅极用于接收第二扫描信号,所述第五开关晶体管的第一极用于接收数字信号;

所述第六开关晶体管的栅极用于接收所述第二扫描信号,所述第六开关晶体管的第二极分别与所述驱动晶体管的第二极、所述第一发光控制模块和所述第二发光控制模块相连。

13. 如权利要求12所述的阵列基板,其特征在于,所述像素电路中,所述驱动模块还包括:第七开关晶体管;其中,

所述第七开关晶体管的栅极用于接收第四控制信号,所述第七开关晶体管的第一极与所述第一电压源相连,所述第七开关晶体管的第二极与所述驱动晶体管的第一极相连。

14. 如权利要求13所述的阵列基板,其特征在于,所述第三控制信号与所述第一控制信号为同一控制信号,所述第四控制信号与所述第二控制信号为同一控制信号。

15. 如权利要求13所述的阵列基板,其特征在于,所述像素电路中,所述第三开关晶体管、所述第四开关晶体管、所述第五开关晶体管、所述第六开关晶体管和所述第七开关晶体管均为N型晶体管或P型晶体管。

16. 一种显示面板,其特征在于,包括如权利要求1-15任一项所述的阵列基板。

17. 一种如权利要求16所述的显示面板的驱动方法,其特征在于,在显示每一帧画面时,所述像素电路驱动与其连接的所述第一有机发光二极管和所述第二有机发光二极管交替发光。

18. 一种如权利要求16所述的显示面板的驱动方法,其特征在于,在显示第奇数帧画面时,所述像素电路驱动与其连接所述第一有机发光二极管发光;在显示第偶数帧画面时,所述像素电路驱动与其连接的所述第二有机发光二极管发光。

一种阵列基板、显示面板及显示面板的驱动方法

技术领域

[0001] 本发明涉及显示技术领域,尤指一种阵列基板、显示面板及显示面板的驱动方法。

背景技术

[0002] 有机电致发光二极管 (Organic Light Emitting Diode,OLED) 显示器是当今平板显示器研究领域的热点之一,与液晶显示器相比,OLED显示器具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点,目前,在手机、PDA、数码相机等平板显示领域,OLED显示器已经开始取代传统的液晶显示屏 (Liquid Crystal Display,LCD)。

[0003] 在现有的OLED显示器,如图1所示,具有呈矩阵排列的多个像素,每一像素中包括R、G、B三个有机发光二极管,每一有机发光二极管通过一个像素电路与对应列的数据线以及对应行的栅线相连,有机发光二极管在像素电路的驱动下发光。

[0004] 但是,现有的OLED显示器,由于数据线的数量比较多,数据线之间会产生电容耦合作用,而数据线的电容耦合作用,会使有机发光二极管的亮度低于正常亮度。因此,如何降低显示器的电容耦合作用是本领域技术人员亟需解决的技术问题。

发明内容

[0005] 有鉴于此,本发明实施例提供了一种阵列基板、显示面板及显示面板的驱动方法,通过将相同颜色的有机发光二极管共用一个像素电路,通过减少像素电路的数量减少数据线的数量,从而可以减小显示面板的数据线电容耦合作用。

[0006] 本发明实施例提供的一种阵列基板,包括:

[0007] 沿行方向和列方向排列的多个像素,每一所述像素中设置有至少三种不同颜色的有机发光二极管;以及

[0008] 像素电路;

[0009] 其中,至少一个所述像素电路包括第一发光控制模块和第二发光控制模块,同一所述像素电路的所述第一发光控制模块和所述第二发光控制模块分别连接两个相同颜色的所述有机发光二极管;

[0010] 与同一所述像素电路连接的两个相同颜色的所述有机发光二极管分别为第一有机发光二极管和第二有机发光二极管。

[0011] 相应地,本发明实施例还提供了一种显示面板,包括本发明实施例提供的上述任一种阵列基板。

[0012] 相应地,本发明实施例还提供了一种上述显示面板的驱动方法,在显示每一帧画面时,所述像素电路驱动与其连接的所述第一有机发光二极管和所述第二有机发光二极管交替发光。

[0013] 相应地,本发明实施例还提供了另一种上述显示面板的驱动方法,在显示第奇数帧画面时,所述像素电路驱动与其连接所述第一有机发光二极管发光;在显示第偶数帧画面时,所述像素电路驱动与其连接的所述第二有机发光二极管发光。

[0014] 本发明有益效果如下：

[0015] 本发明实施例提供的一种阵列基板、显示面板及显示面板的驱动方法，其中阵列基板包括像素和像素电路，像素中设置有至少三种不同颜色的有机发光二极管，由于至少一个像素电路包括第一发光控制模块和第二发光控制模块，同一像素电路的第一发光控制模块和第二发光控制模块分别连接两个相同颜色的有机发光二极管。这样采用一个像素电路的第一发光控制模块和第二发光控制模块分别控制相同颜色的两个有机发光二极管，不仅可以减少阵列基板上像素电路的数量，还可以减少数据线的数量，从而可以减小数据线的电容耦合作用。并且，在单位面积上像素数目 (PP1) 一定的基础上，减少像素电路和数据线数量还可以起到加宽数据线宽度和增大像素尺寸的作用，进而可以减小数据线上的压降和降低阵列基板的工艺难度。

附图说明

- [0016] 图1为本发明实施例提供的一种阵列基板的结构示意图；
- [0017] 图2a为本发明实施例提供的又一种阵列基板的结构示意图；
- [0018] 图2b为本发明实施例提供的又一种阵列基板的结构示意图；
- [0019] 图3a为本发明实施例提供的又一种阵列基板的结构示意图；
- [0020] 图3b为本发明实施例提供的又一种阵列基板的结构示意图；
- [0021] 图4为本发明实施例提供的阵列基板中像素电路的结构示意图；
- [0022] 图5a为本发明实施例提供的阵列基板中一种像素电路的具体结构示意图；
- [0023] 图5b为本发明实施例提供的阵列基板中一种像素电路的具体结构示意图；
- [0024] 图6a为本发明实施例提供的阵列基板中又一种像素电路的具体结构示意图；
- [0025] 图6b为本发明实施例提供的阵列基板中又一种像素电路的具体结构示意图；
- [0026] 图7为本发明实施例提供的阵列基板中又一种像素电路的具体结构示意图；
- [0027] 图8为本发明实施例提供的阵列基板中又一种像素电路的具体结构示意图；
- [0028] 图9为图8所示的像素电路对应的一种工作时序图；
- [0029] 图10为图8所示的像素电路对应的另一种工作时序图；
- [0030] 图11为图8所示的像素电路对应的另一种工作时序图。

具体实施方式

[0031] 为了使本发明的目的、技术方案和优点更加清楚，下面将结合附图对本发明作进一步地详细描述，显然，所描述的实施例仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例，都属于本发明保护的范围。

[0032] 附图中各部件的形状和大小不反映真实比例，目的只是示意说明本发明内容。

[0033] 图1为本发明实施例提供的一种阵列基板的结构示意图。本发明实施例提供的一种阵列基板，如图1所示，包括：

[0034] 沿行方向和列方向排列的多个像素1 (图1中仅示出沿行方向排列的两个像素)，每一像素1中设置有至少三种不同颜色的有机发光二极管 (图1中的R、G和B)；以及像素电路2；其中，至少一个像素电路2包括第一发光控制模块21和第二发光控制模块22，同一像素电路

2的第一发光控制模块21和第二发光控制模块22分别连接两个相同颜色的有机发光二极管(图1中的R或G);与同一像素电路2连接的两个相同颜色的有机发光二极管分别为第一有机发光二极管11和第二有机发光二极管12。

[0035] 在本发明实施例提供的上述阵列基板中,包括像素1和像素电路2,像素1中设置有至少三种不同颜色的有机发光二极管,由于至少一个像素电路2包括第一发光控制模块21和第二发光控制模块22,同一像素电路2的第一发光控制模块21和第二发光控制模块22分别连接两个相同颜色的有机发光二极管。这样采用一个像素电路2的第一发光控制模块21和第二发光控制模块22分别控制相同颜色的两个有机发光二极管,不仅可以减少阵列基板上像素电路2的数量,还可以减少数据线的数量,从而可以减小数据线的电容耦合作用。并且,在单位面积上像素数目(PPI)一定的基础上,减少像素电路和数据线数量还可以起到加宽数据线宽度和增大像素尺寸的作用,进而可以减小数据线上的压降和降低阵列基板的工艺难度。

[0036] 需要说明的是,本发明说明书附图均是以像素中设置有R、G、B三种颜色的有机发光二极管为例进行说明的,但本发明对有机发光二极管的具体颜色不做具体限制。

[0037] 本发明实施例提供的上述阵列基板,可以是每一像素电路均连接有两个相同颜色的有机发光二极管,也可以仅有部分像素电路是连接有两个相同颜色的有机发光二极管,在此不作限定。

[0038] 在一些可选的实现方式中,在本发明实施例提供的上述阵列基板中,每一像素电路均连接有两个相同颜色的有机发光二极管。

[0039] 在一些可选的实现方式中,在本发明实施例提供的上述阵列基板中,与同一像素电路连接的第一有机发光二极管和第二有机发光二极管同时发光。与像素分辨率相同的现有显示面板相比,相当于减少了像素电路的数量,同时由于像素电路数量减少还会相应的减少数据线的数量。

[0040] 在一些可选的实现方式中,在本发明实施例提供的上述阵列基板中,与同一像素电路连接的第一有机发光二极管和第二有机发光二极管交替发光。相当于每种颜色的有机发光二极管的寿命提高了一倍,从而延长了阵列基板的使用寿命。与同一像素电路连接的第一有机发光二极管和第二有机发光二极管可以是一帧画面内交替发光,也可以是在相邻两帧画面间交替发光,在此不作限定。

[0041] 在一些可选的实现方式中,在本发明实施例提供的上述阵列基板中,如图2a和图2b所示,图2a为本发明实施例提供的又一种阵列基板的结构示意图,图2b为本发明实施例提供的又一种阵列基板的结构示意图。其中,与同一像素电路2连接的第一有机发光二极管11和第二有机发光二极管12分别属于相邻的两个像素1,这样便于阵列基板上的布线。

[0042] 进一步地,在本发明实施例提供的上述阵列基板中,如图2a所示,与同一像素电路2连接的第一有机发光二极管11和第二有机发光二极管12沿行方向相邻设置;或者,如图2b所示,与同一像素电路2连接的第一有机发光二极管11和第二有机发光二极管12沿列方向相邻设置。

[0043] 以图2a所示的阵列基板为例,假设在一帧画面中,相邻的两个像素1中,一个像素1需要显示紫色、另一个像素1需要显示黄色。则在沿列方向相邻的这两个像素1中,与两个红色的有机发光二极管R相连的像素电路2控制该两个红色的有机发光二极管R同时发光,与

两个蓝色的有机发光二极管B相连的像素电路2仅控制位于第一列像素1中的蓝色的有机发光二极管B发光,与两个绿色的有机发光二极管G相连的像素电路2仅控制位于第二列像素1中的绿色的有机发光二极管G发光。这时,第一列像素1中仅有红色的有机发光二极管R和蓝色的有机发光二极管B发光,该像素1显示紫色。第二列像素1中仅有红色的有机发光二极管R和绿色的有机发光二极管G发光,该像素1显示黄色。从而利用三个像素电路2控制两个像素1,减少了引线。

[0044] 在一些可选的实现方式中,在本发明实施例提供的上述阵列基板中,如图3a和图3b所示,图3a为本发明实施例提供的又一种阵列基板的结构示意图,图3b为本发明实施例提供的又一种阵列基板的结构示意图。其中,与同一像素电路2连接的第一有机发光二极管11和第二有机发光二极管12属于同一个像素1。

[0045] 进一步地,在本发明实施例提供的上述阵列基板中,如图3a和图3b所示,各像素1中每种颜色的有机发光二极管(例如图3a和图3b中的R、G或B)的数量为两个,且像素1中两个相同颜色的有机发光二极管沿行方向或沿列方向相邻设置。

[0046] 在一些可选的实现方式中,在本发明实施例提供的上述阵列基板中,如图4所示,图4为本发明实施例提供的阵列基板中像素电路的结构示意图。各像素电路2还包括驱动模块23,驱动模块23用于驱动第一有机发光二极管11或第二有机发光二极管12发光;其中,第一有机发光二极管11通过第一发光控制模块21与驱动模块23连接,第二有机发光二极管12通过第二发光控制模块22与驱动模块23连接;第一发光控制模块21用于在第一控制信号Emit1的控制下使第一有机发光二极管11与驱动模块23导通;第二发光控制模块22用于在第二控制信号Emit2的控制下使第二有机发光二极管12与驱动模块23导通。

[0047] 在一些可选的实现方式中,在本发明实施例提供的上述阵列基板中,如图5a和图5b所示,图5a为本发明实施例提供的阵列基板中一种像素电路的具体结构示意图,图5b为本发明实施例提供的阵列基板中又一种像素电路的具体结构示意图。像素电路2中,第一发光控制模块21包括第一开关晶体管M1;其中,第一开关晶体管M1的栅极用于接收第一控制信号Emit1,第一开关晶体管M1的第一极与第一有机发光二极管11相连,第一开关晶体管M1的第二极与驱动模块23相连。

[0048] 在一些可选的实现方式中,如图5a和图5b所示,像素电路2中,第二发光控制模块22包括第二开关晶体管M2;其中,第二开关晶体管M2的栅极用于接收第二控制信号Emit2,第二开关晶体管M2的第一极与第二有机发光二极管12相连,第二开关晶体管M2的第二极与驱动模块23相连。

[0049] 在一些可选的实现方式中,第一开关晶体管M1和第二开关晶体管M2均为P型晶体管或者均为N型晶体管。如图5a所示,像素电路2中,第一开关晶体管M1和第二开关晶体管M2均为P型晶体管;或者如图5b所示,第一开关晶体管M1和第二开关晶体管M2均为N型晶体管。这样第一开关晶体管M1和第二开关晶体管M2可以采用相同制备工艺。

[0050] 在一些可选的实现方式中,在本发明实施例提供的上述阵列基板中,如图6a和图6b所示,图6a为本发明实施例提供的阵列基板中又一种像素电路的具体结构示意图,图6b为本发明实施例提供的阵列基板中又一种像素电路的具体结构示意图。在像素电路2中,第一控制信号Emit1与第二控制信号Emit2为同一控制信号,第一开关晶体管M1和第二开关晶体管M2为不同类型的晶体管。如图6a所示,第一开关晶体管M1为N型晶体管,第二开关晶体

管M2为P型晶体管；或者，如图6b所示，第一开关晶体管M1为P型晶体管，第二开关晶体管M2为N型晶体管。这样，同一时刻，第一开关晶体管M1和第二开关晶体管M2中只能有一个处于导通状态，从而第一有机发光二极管11和第二有机发光二极管12只能是交替发光。

[0051] 在一些可选的实现方式中，在本发明实施例提供的上述阵列基板中，驱动模块可以是任何能够驱动有机发光二极管发光的结构，在此不作限定。下面以其中一种实施例举例说明。

[0052] 在一些可选的实现方式中，在本发明实施例提供的上述阵列基板中，如图5a至图6b所示，像素电路2中，驱动模块23包括：第三开关晶体管M3、第四开关晶体管M4、第五开关晶体管M5、第六开关晶体管M6、驱动晶体管M0和电容C1；其中，第三开关晶体管M3的栅极用于接收第一扫描信号Scan1，第三开关晶体管M3的第一极用于接收参考信号Vref，第三开关晶体管M3的第二极分别与驱动晶体管M0的栅极、第六开关晶体管M6的第一极以及电容C1的第一端相连；第四开关晶体管M4的栅极与用于接收第三控制信号Emit3，第四开关晶体管M4的第一极分别与电容C1的第二端和第一电压源VDD相连，第四开关晶体管M4的第二极分别与驱动晶体管M0的第一极和第五开关晶体管M5的第二极相连；第五开关晶体管M5的栅极用于接收第二扫描信号Scan2，第五开关晶体管M5的第一极用于接收数字信号Vdata；第六开关晶体管M6的栅极用于接收第二扫描信号Scan2，第六开关晶体管M6的第二极分别与驱动晶体管M0的第二极、第一发光控制模块21和第二发光控制模块22相连。

[0053] 进一步地，在本发明实施例提供的上述阵列基板中，如图7所示，图7为本发明实施例提供的阵列基板中又一种像素电路的具体结构示意图，像素电路中，驱动模块23还包括：第七开关晶体管M7；其中，第七开关晶体管M7的栅极用于接收第四控制信号Emit4，第七开关晶体管M7的第一极与第一电压源VDD相连，第七开关晶体管M7的第二极与驱动晶体管M0的第一极相连。

[0054] 在一些可选的实现方式中，如图8所示，图8为本发明实施例提供的阵列基板中又一种像素电路的具体结构示意图。图8与图7提供的实施例的区别在于，第四开关晶体管M4的栅极接收第一控制信号Emit1，第七开关晶体管M7的栅极接收第二控制信号Emit2。第四开关晶体管与第一开关晶体管M1接收相同的控制信号，第七开关晶体管M7与第二开关晶体管M2接收相同的控制信号，从而减少控制信号的数量。

[0055] 以上仅是举例说明像素电路中驱动模块的具体结构，在具体实施时，驱动模块的具体结构不限于本发明实施例提供的上述结构，还可以是本领域技术人员可知的其他结构，在此不做限定。

[0056] 在具体实施，在本发明实施例提供的上述阵列基板中，像素电路中，第三开关晶体管、第四开关晶体管、第五开关晶体管、第六开关晶体管和第七开关晶体管均为N型晶体管或P型晶体管。

[0057] 优选的，为了简化制备工艺，在本发明实施提供的上述阵列基板中，像素电路中的所有晶体管均为N型晶体管或P型晶体管。

[0058] 需要说明的是，本发明上述实施例中提到的晶体管可以是薄膜晶体管(TFT, Thin Film Transistor)，也可以是金属氧化物半导体场效应管(MOS, Metal Oxide Semiconductor)，在此不作限定。在具体实施中，这些晶体管的第一极可以为源极，第二极为漏极，当然也可以是第一极为漏极，第二极为源极。

[0059] 下面以图8所示的像素电路为例,说明本发明实施例提供的上述阵列基板中,像素电路的工作原理。其中在图8所示的像素电路中,所有晶体管均为P型晶体管,各P型晶体管在高电平信号作用下截止,在低电平信号作用下导通。下述描述中以1表示高电平信号,0表示低电平信号。

[0060] 以第一有机发光二极管和第二有机发光二极管同时发光为例,一帧时间对应的输入时序图如图9所示,图9为图8所示的像素电路对应的一种工作时序图。具体地,选取如图9所示的输入时序图中的T1、T2和T3三个阶段。

[0061] 在重置阶段T1,Scan1=0,Scan2=1,Emit1=1,Emit2=1。

[0062] 仅第三开关晶体管M3导通,其它开关晶体管均截止。导通的第三开关晶体管M3将参考信号Vref提供给驱动晶体管M0的栅极,电容C1开始充电,电容C1第一端的电压为Vref。在此阶段中,参考信号Vref需要满足 $V_{ref} > V_{GL} - V_{th}$,VGL为低电平信号的电位, V_{th} 为驱动晶体管M0的阈值电压,否则驱动晶体管M0的栅极的电压为 $V_{GL} - V_{th}$ 。

[0063] 在补偿阶段T2,Scan1=1,Scan2=0,Emit1=1,Emit2=1。

[0064] 第五开关晶体管M5和第六晶体管M6导通,其它开关晶体管截止。驱动晶体管M0导通,数字信号Vdata依次通过导通的第五开关晶体管M5、驱动晶体管M0和第六晶体管M6导通使电容C1开始放电,当驱动晶体管M0的栅极电压与其第一极电压的电压差 V_{gs} 满足 $V_{gs} = V_{th}$ 时,驱动晶体管M0截止,此时电容C1的第一端的电压变为 $V_{data} + V_{th}$ 。

[0065] 在发光阶段T3,Scan1=1,Scan2=1,Emit1=0,Emit2=0。

[0066] 第一开关晶体管M1、第二开关晶体管M2、第四开关晶体管M4和第七晶体管M7导通,其它开关晶体管截止。电容C1第一端的电压仍为 $V_{data} + V_{th}$,第一电压源VDD的电压Vdd通过导通的第四开关晶体管M4和第七晶体管M7提供给驱动晶体管M0的栅极。驱动晶体管M0工作处于饱和状态,根据饱和状态电流特性可知,流过驱动晶体管M0工作电流I满足公式: $I = K (V_{gs} - V_{th})^2 = K [(V_{data} + V_{th}) - V_{dd} - V_{th}]^2 = K (V_{data} - V_{dd})^2$,其中K为结构参数,相同结构中此数值相对稳定,可以算作常量。需要注意的是,驱动晶体管M0的第二极与第一极的电压差Vds需要满足 $V_{ds} < V_{gs} - V_{th}$,其中 $V_{gs} - V_{th}$ 小于或等于5伏。

[0067] 可以看出流过第一有机发光二极管和第二有机发光二极管的电流已经不受驱动晶体管的阈值电压影响,仅与数据信号和第一电源电压端有关,彻底解决了驱动晶体管由于工艺制程以及长时间操作造成的阈值电压漂移对发光二极管的工作电流 I_{oled} 的影响,改善面板显示不均匀性。

[0068] 以一帧时间内仅有第一有机发光二极管发光为例,一帧时间对应的输入时序图如图10所示,图10为图8所示的像素电路对应的另一种工作时序图。具体地,选取如图10所示的输入时序图中的T1、T2和T3三个阶段。

[0069] 在重置阶段T1,Scan1=0,Scan2=1,Emit1=1,Emit2=1。

[0070] 仅第三开关晶体管M3导通,其它开关晶体管均截止。导通的第三开关晶体管M3将参考信号Vref提供给驱动晶体管M0的栅极,电容C1开始充电,电容C1第一端的电压为Vref。在此阶段中,参考信号Vref需要满足 $V_{ref} > V_{GL} - V_{th}$,VGL为低电平信号的电位, V_{th} 为驱动晶体管M0的阈值电压,否则驱动晶体管M0的栅极的电压为 $V_{GL} - V_{th}$ 。

[0071] 在补偿阶段T2,Scan1=1,Scan2=0,Emit1=1,Emit2=1。

[0072] 第五开关晶体管M5和第六晶体管M6导通,其它开关晶体管截止。驱动晶体管M0导

通,数字信号Vdata依次通过导通的第五开关晶体管M5、驱动晶体管M0和第六晶体管N6导通使电容C1开始放电,当驱动晶体管M0的栅极电压与其第一极电压的电压差 V_{gs} 满足 $V_{gs} = V_{th}$ 时,驱动晶体管M0截止,此时电容C1的第一端的电压变为 $V_{data} + V_{th}$ 。

[0073] 在发光阶段T3, $Scan1 = 1, Scan2 = 1, Emit1 = 0, Emit2 = 1$ 。

[0074] 第一开关晶体管M1、第二开关晶体管M2和第四开关晶体管M4导通,其它开关晶体管截止。电容C1第一端的电压仍为 $V_{data} + V_{th}$,第一电压源VDD的电压Vdd通过导通的第四开关晶体管M4提供给驱动晶体管M0的栅极。驱动晶体管M0工作处于饱和状态,根据饱和状态电流特性可知,流过驱动晶体管M0工作电流I满足公式: $I = K (V_{gs} - V_{th})^2 = K [(V_{data} + V_{th}) - V_{dd} - V_{th}]^2 = K (V_{data} - V_{dd})^2$,其中K为结构参数,相同结构中此数值相对稳定,可以算作常量。需要注意的是,驱动晶体管M0的第二极与第一极的电压差 V_{ds} 需要满足 $V_{ds} < V_{gs} - V_{th}$,其中 $V_{gs} - V_{th}$ 小于或等于5伏。

[0075] 可以看出流过第一有机发光二极管的电流已经不受驱动晶体管的阈值电压影响,仅与数据信号和第一电源电压端有关,彻底解决了驱动晶体管由于工艺制程以及长时间操作造成的阈值电压漂移对发光二极管的工作电流 I_{oled} 的影响,改善面板显示不均匀性。

[0076] 以一顿时间内第一有机发光二极管与第二有机发光二极管交替发光为例,一顿时间对应的输入时序图如图11所示,图11为图8所示的像素电路对应的另一种工作时序图。具体地,选取如图11所示的输入时序图中的T1、T2、T3和T4四个阶段。

[0077] 在重置阶段T1, $Scan1 = 0, Scan2 = 1, Emit1 = 1, Emit2 = 1$ 。

[0078] 仅第三开关晶体管M3导通,其它开关晶体管均截止。导通的第三开关晶体管M3将参考信号Vref提供给驱动晶体管M0的栅极,电容C1开始充电,电容C1第一端的电压为Vref。在此阶段中,参考信号Vref需要满足 $V_{ref} > V_{GL} - V_{th}$, V_{GL} 为低电平信号的电位, V_{th} 为驱动晶体管M0的阈值电压,否则驱动晶体管M0的栅极的电压为 $V_{GL} - V_{th}$ 。

[0079] 在补偿阶段T2, $Scan1 = 1, Scan2 = 0, Emit1 = 1, Emit2 = 1$ 。

[0080] 第五开关晶体管M5和第六晶体管M6导通,其它开关晶体管截止。驱动晶体管M0导通,数字信号Vdata依次通过导通的第五开关晶体管M5、驱动晶体管M0和第六晶体管N6导通使电容C1开始放电,当驱动晶体管M0的栅极电压与其第一极电压的电压差 V_{gs} 满足 $V_{gs} = V_{th}$ 时,驱动晶体管M0截止,此时电容C1的第一端的电压变为 $V_{data} + V_{th}$ 。

[0081] 在第一发光阶段T3, $Scan1 = 1, Scan2 = 1, Emit1 = 0, Emit2 = 1$ 。

[0082] 第一开关晶体管M1、第二开关晶体管M2和第四开关晶体管M4导通,其它开关晶体管截止。电容C1第一端的电压仍为 $V_{data} + V_{th}$,第一电压源VDD的电压Vdd通过导通的第四开关晶体管M4提供给驱动晶体管M0的栅极。驱动晶体管M0工作处于饱和状态,根据饱和状态电流特性可知,流过驱动晶体管M0工作电流I满足公式: $I = K (V_{gs} - V_{th})^2 = K [(V_{data} + V_{th}) - V_{dd} - V_{th}]^2 = K (V_{data} - V_{dd})^2$,其中K为结构参数,相同结构中此数值相对稳定,可以算作常量。需要注意的是,驱动晶体管M0的第二极与第一极的电压差 V_{ds} 需要满足 $V_{ds} < V_{gs} - V_{th}$,其中 $V_{gs} - V_{th}$ 小于或等于5伏。

[0083] 在第二发光阶段T4, $Scan1 = 1, Scan2 = 1, Emit1 = 1, Emit2 = 2$ 。

[0084] 第一开关晶体管M1、第二开关晶体管M2和第七开关晶体管M7导通,其它开关晶体管截止。电容C1第一端的电压仍为 $V_{data} + V_{th}$,第一电压源VDD的电压Vdd通过导通的第七开关晶体管M7提供给驱动晶体管M0的栅极。驱动晶体管M0工作处于饱和状态,根据饱和状态

电流特性可知,流过驱动晶体管M0工作电流 I 满足公式: $I=K(V_{gs}-V_{th})^2=K[(V_{data}+V_{th})-V_{dd}-V_{th}]^2=K(V_{data}-V_{dd})^2$,其中 K 为结构参数,相同结构中此数值相对稳定,可以算作常量。需要注意的是,驱动晶体管M0的第二极与第一极的电压差 V_{ds} 需要满足 $V_{ds}<V_{gs}-V_{th}$,其中 $V_{gs}-V_{th}$ 小于或等于5伏。

[0085] 可以看出流过第一有机发光二极管和第二有机发光二极管的电流已经不受驱动晶体管的阈值电压影响,仅与数据信号和第一电源电压端有关,彻底解决了驱动晶体管由于工艺制程以及长时间操作造成的阈值电压漂移对发光二极管的工作电流 I_{oled} 的影响,改善面板显示不均匀性。

[0086] 基于同一发明构思,本发明实施例还提供了一种显示面板,包括本发明实施例提供的上述任一种阵列基板。该有机发光显示面板可以是电脑、手机、电视、笔记本、一体机等的显示面板,对于显示面板的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的,在此不做赘述,也不应作为对本发明的限制。

[0087] 基于同一发明构思,本发明实施例还提供了一种上述显示面板的驱动方法,在显示每一帧画面时,像素电路驱动与其连接的第一有机发光二极管和第二有机发光二极管交替发光。相当于每种颜色的有机发光二极管的寿命提高了一倍,从而提高显示面板的寿命。

[0088] 基于同一发明构思,本发明实施例还提供了另一种上述显示面板的驱动方法,在显示第奇数帧画面时,像素电路驱动与其连接第一有机发光二极管发光;在显示第偶数帧画面时,像素电路驱动与其连接的第二有机发光二极管发光。相当于每种颜色的有机发光二极管的寿命提高了一倍,从而提高显示面板的寿命。

[0089] 本发明实施例提供的上述阵列基板、显示面板及显示面板的驱动方法,其中阵列基板包括像素和像素电路,像素中设置有至少三种不同颜色的有机发光二极管,由于至少一个像素电路包括第一发光控制模块和第二发光控制模块,同一像素电路的第一发光控制模块和第二发光控制模块分别连接两个相同颜色的有机发光二极管。这样采用一个像素电路的第一发光控制模块和第二发光控制模块分别控制相同颜色的两个有机发光二极管,不仅可以减少阵列基板上像素电路的数量,还可以减少数据线的数量,从而可以减小数据线的电容耦合作用。并且,在PPI一定的基础上,减少像素电路和数据线数量还可以起到加宽数据线宽度和增大像素尺寸的作用,进而可以减小数据线上的压降和降低阵列基板的工艺难度。

[0090] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

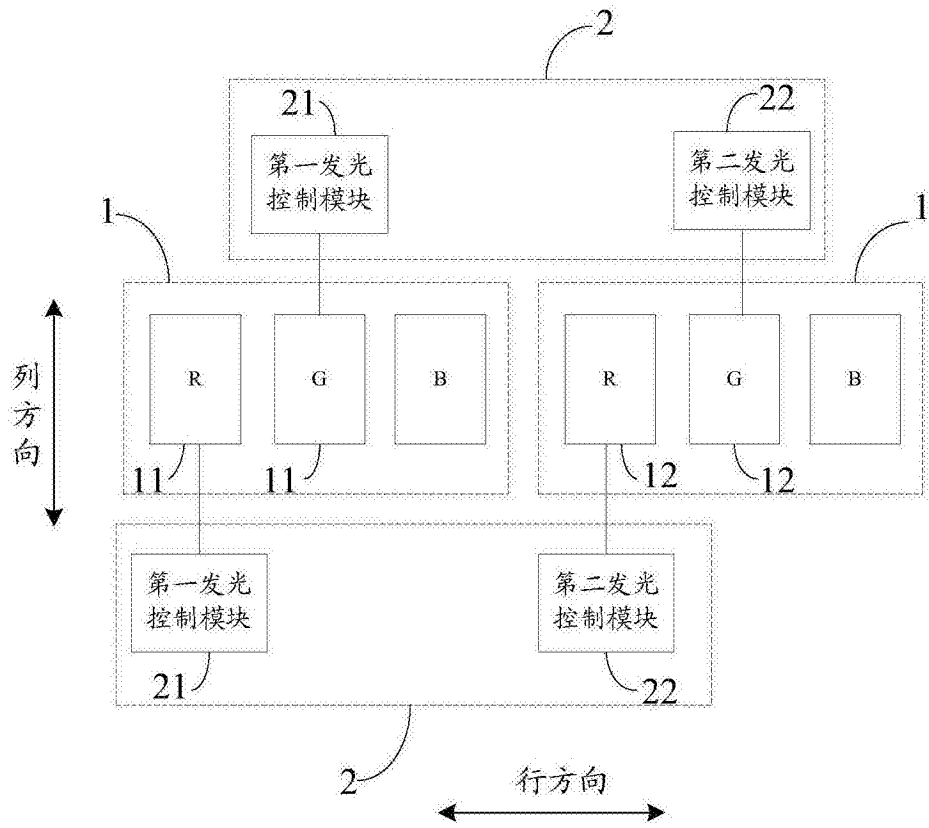


图1

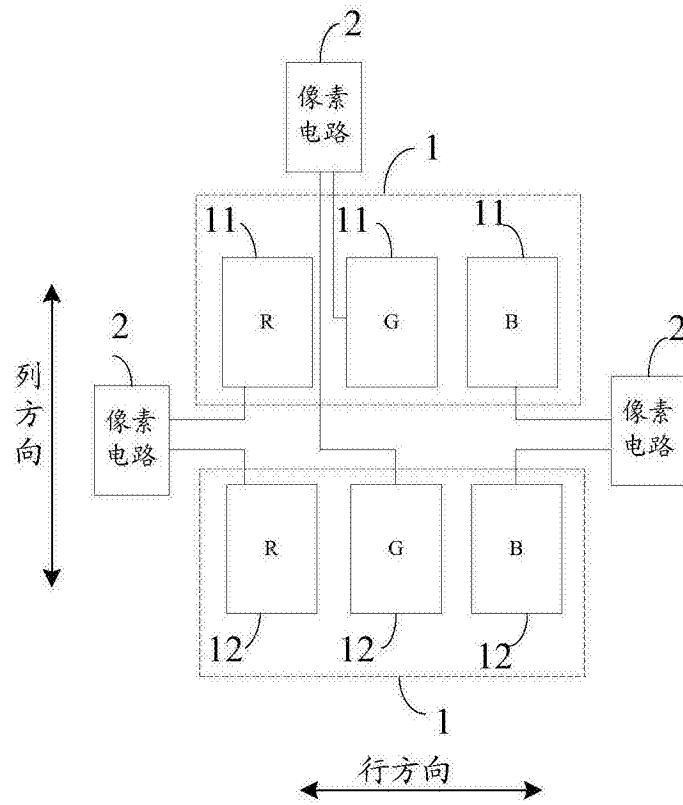


图2a

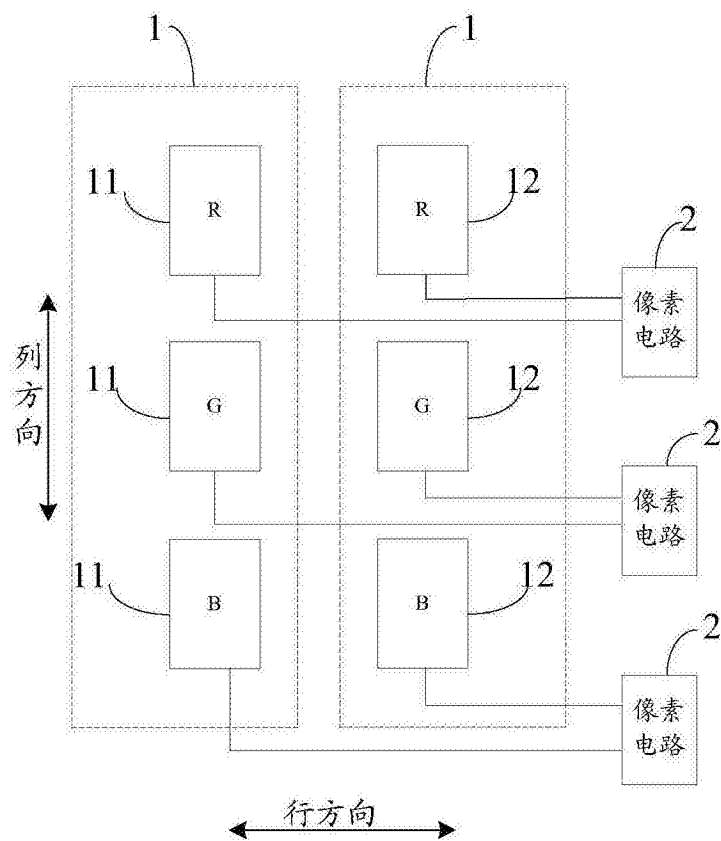


图2b

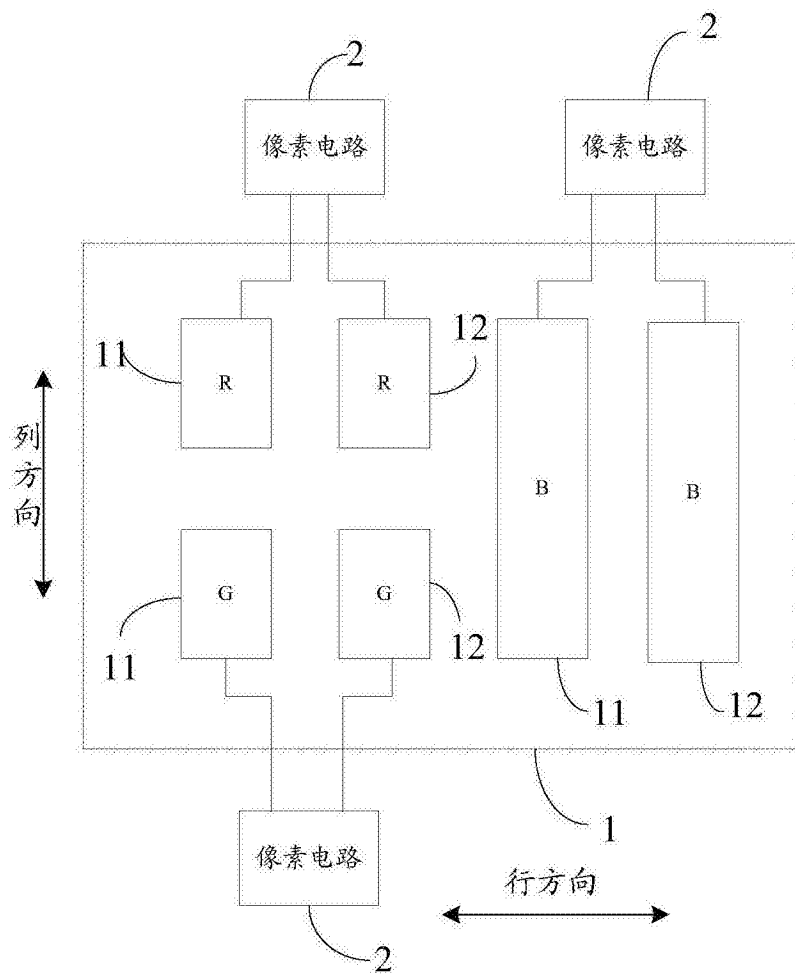


图3a

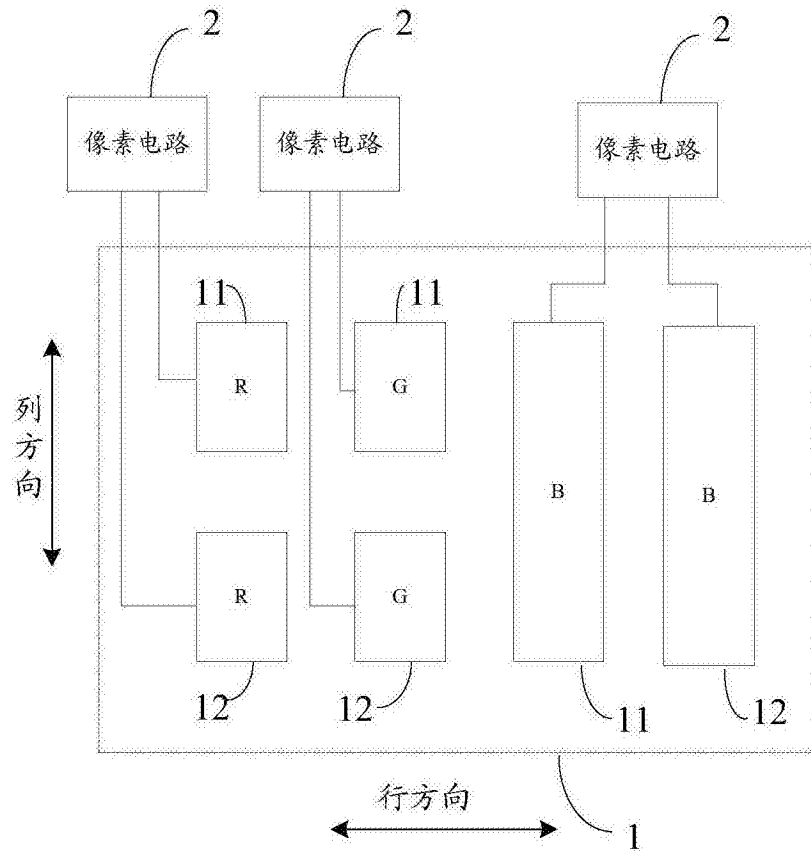


图3b

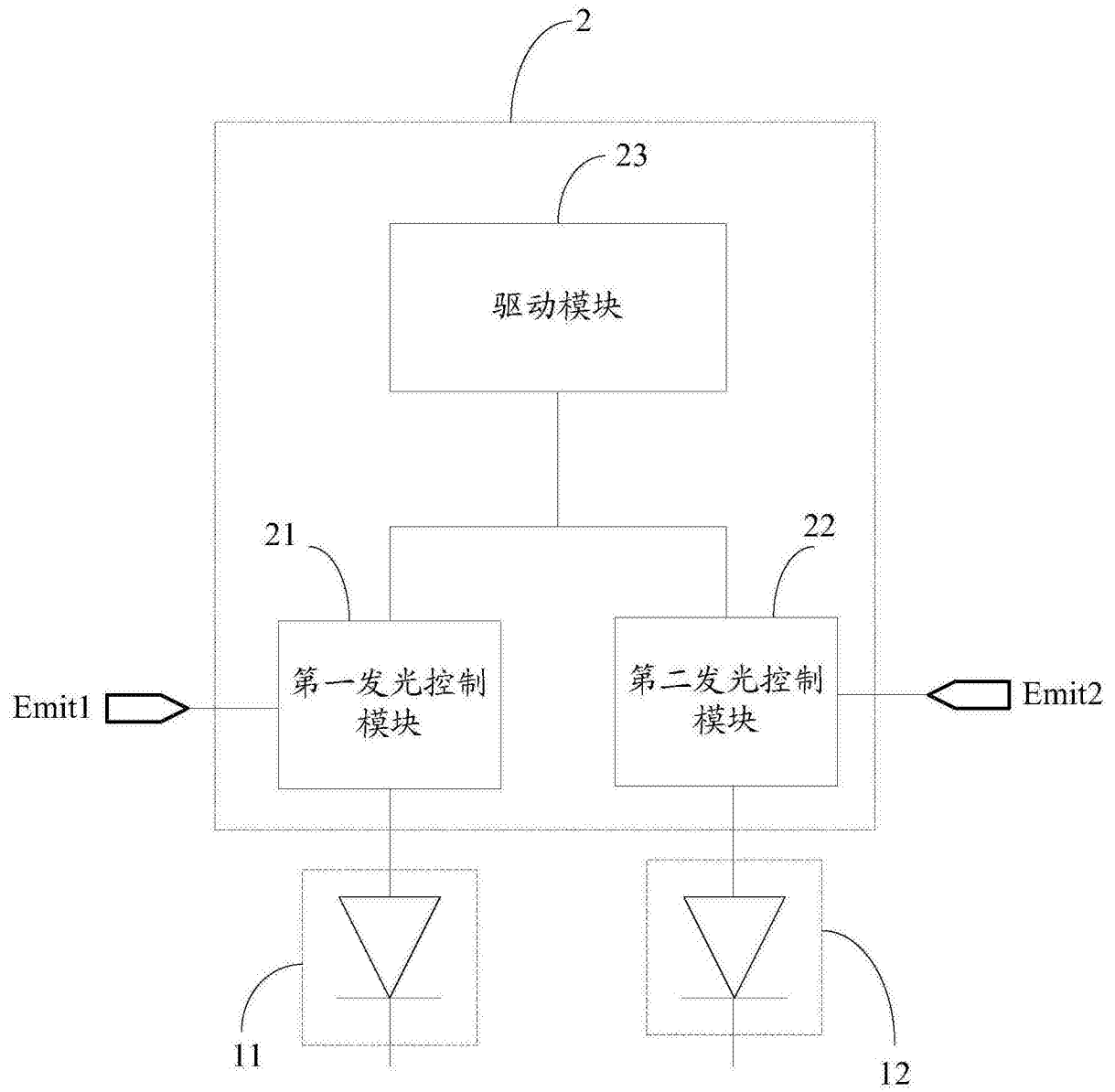


图4

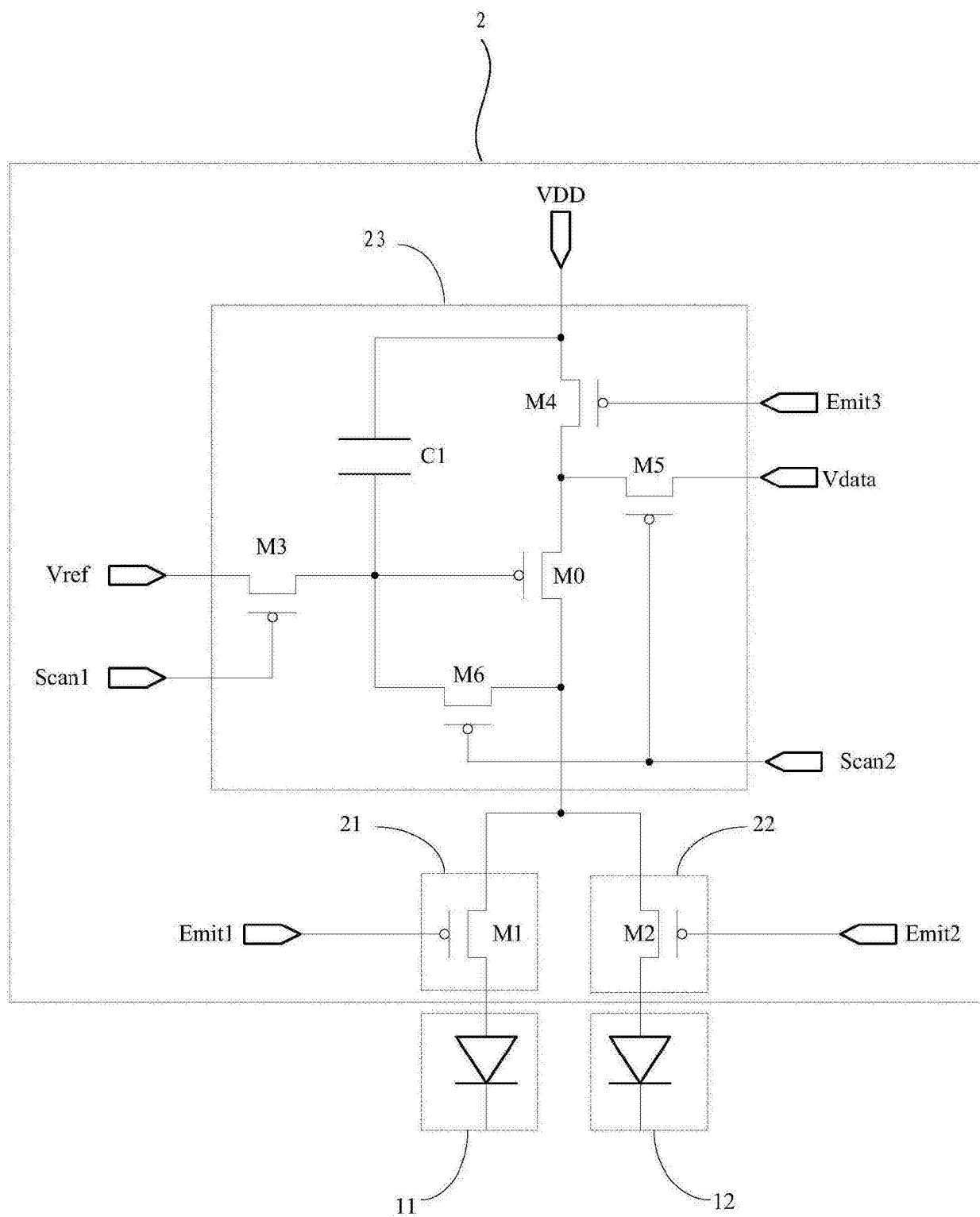


图5a

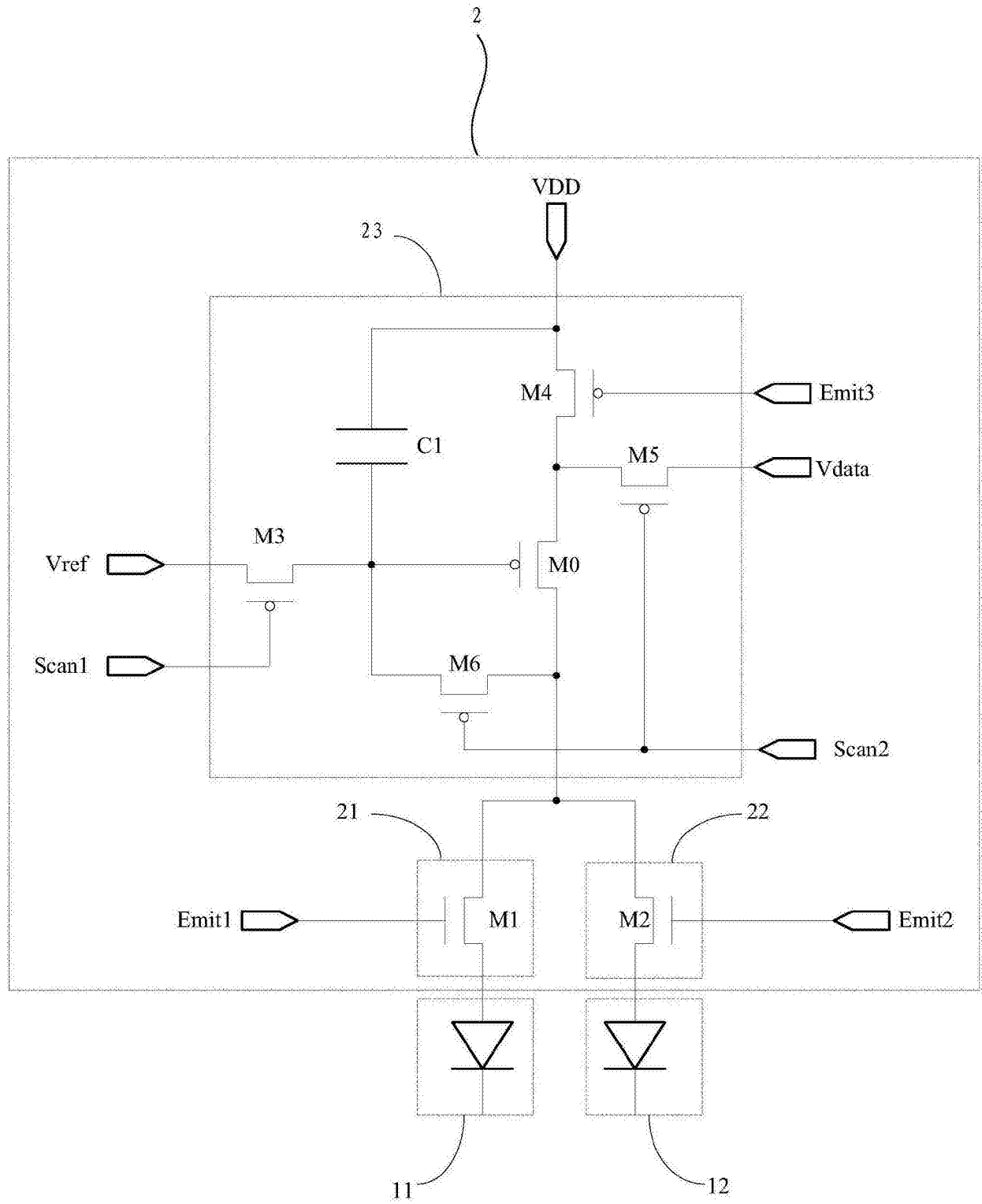


图5b

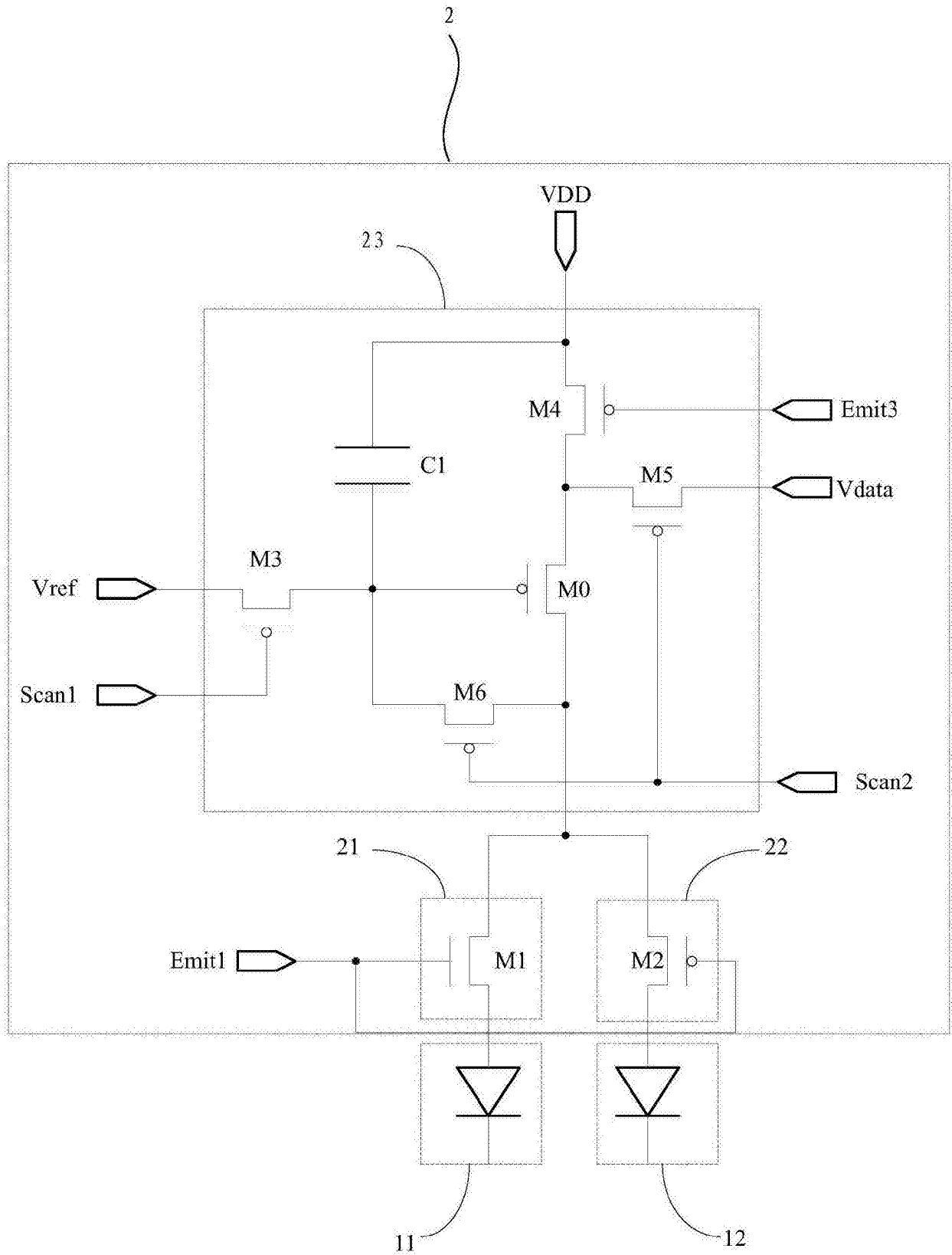


图6a

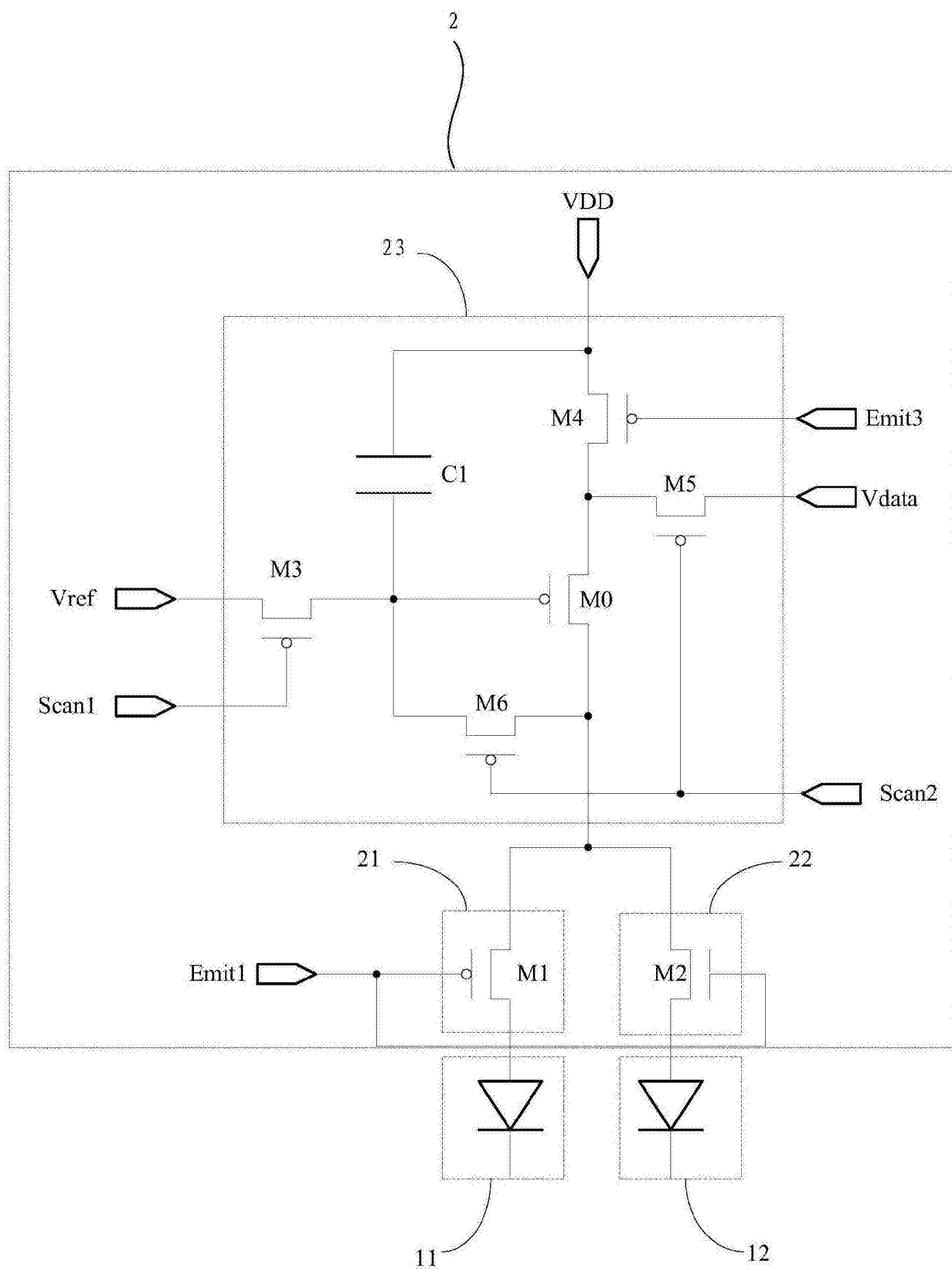


图6b

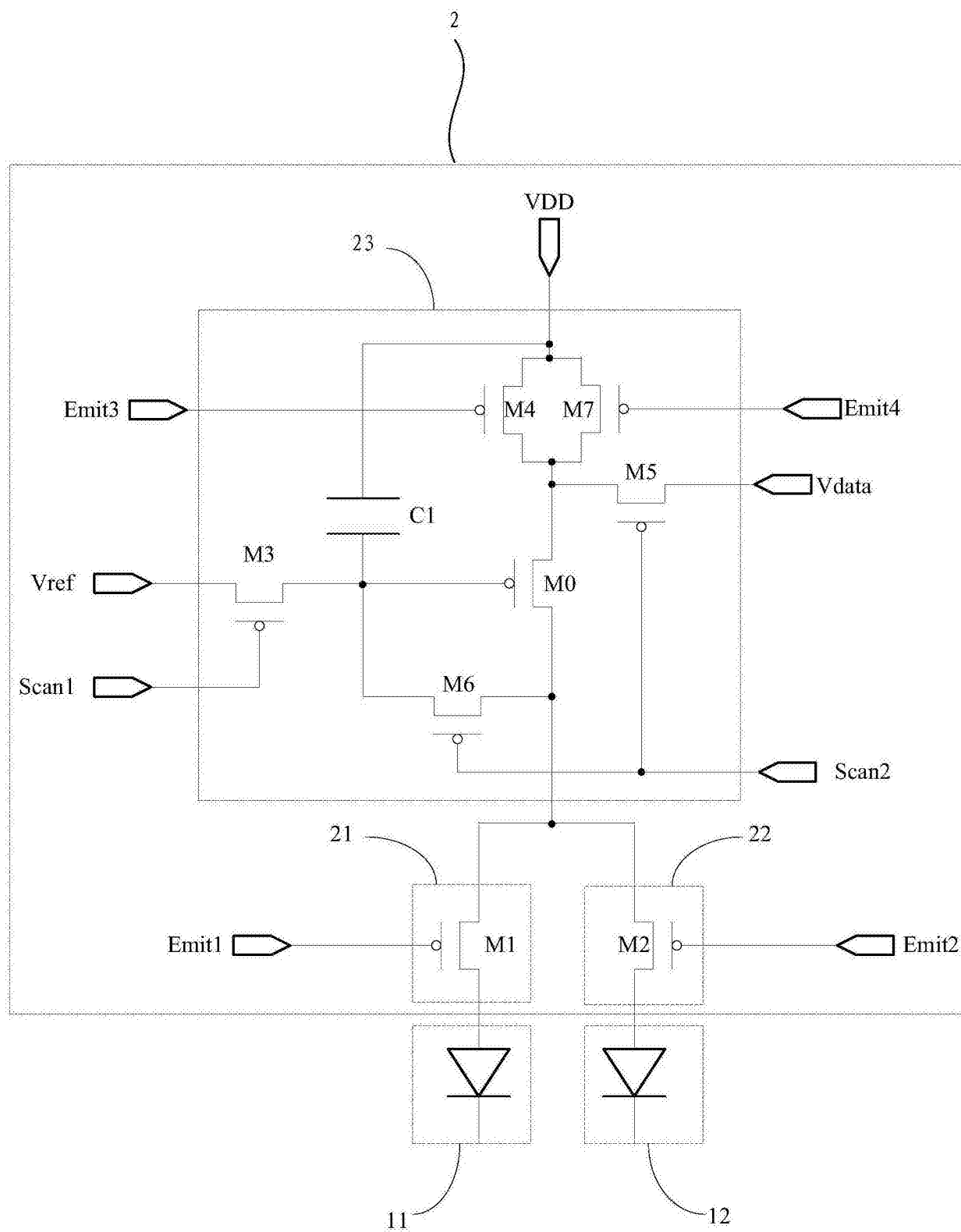


图7

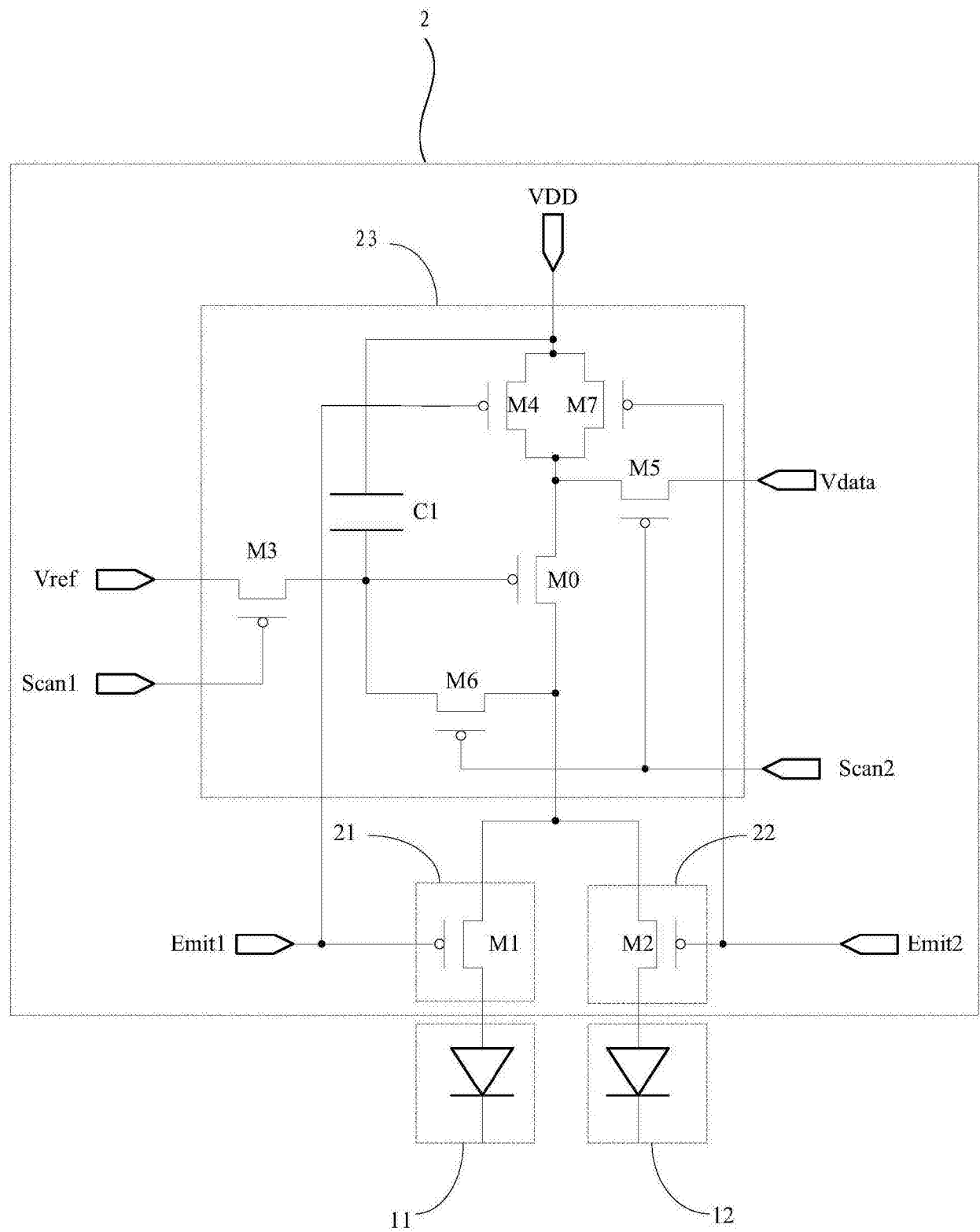


图8

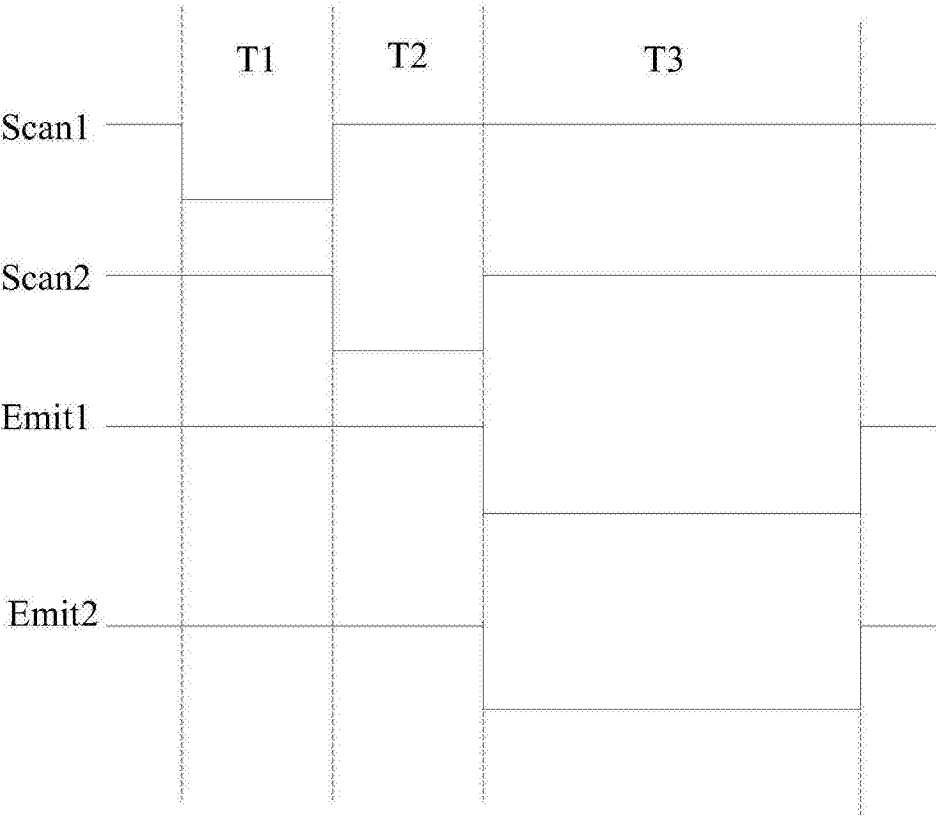


图9

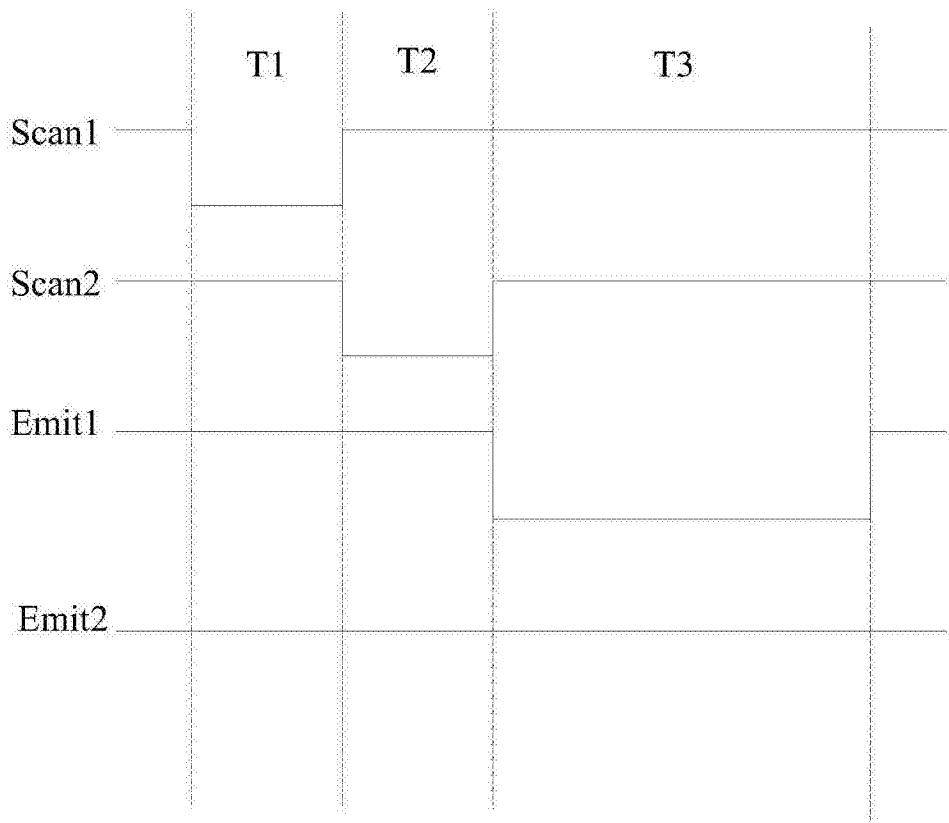


图10

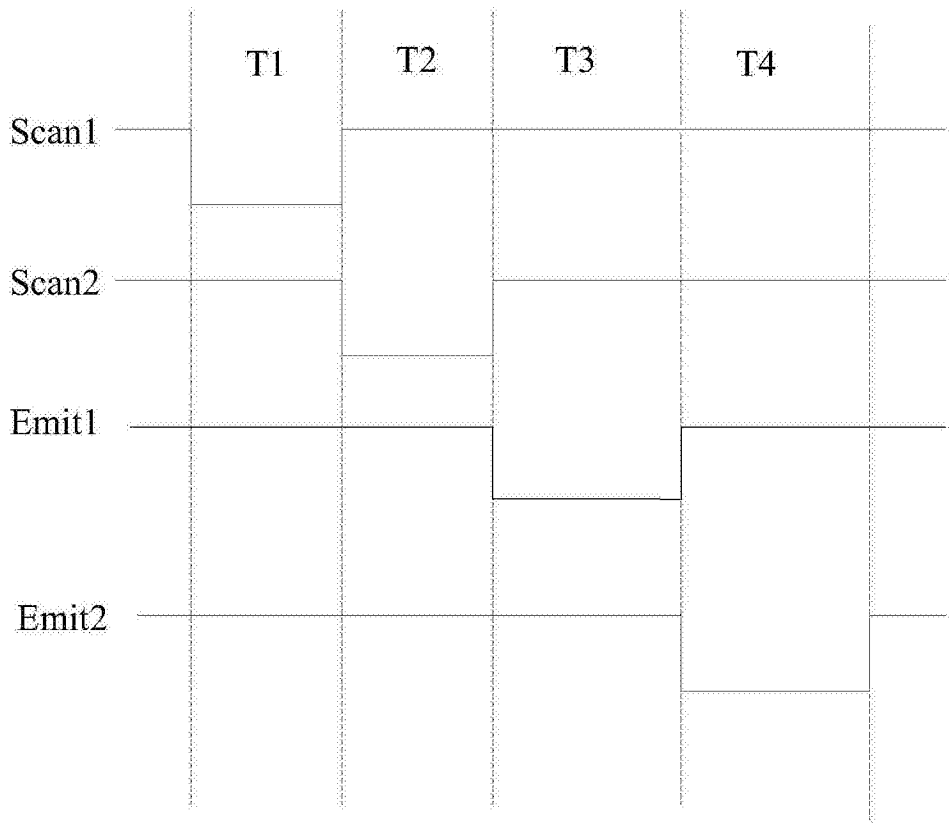


图11

专利名称(译)	一种阵列基板、显示面板及显示面板的驱动方法		
公开(公告)号	CN106782301A	公开(公告)日	2017-05-31
申请号	CN201611138445.1	申请日	2016-12-12
[标]申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
当前申请(专利权)人(译)	上海天马有机发光显示技术有限公司 天马微电子股份有限公司		
[标]发明人	刘丽媛 熊志勇 庄妍		
发明人	刘丽媛 熊志勇 庄妍		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3208		
代理人(译)	黄志华		
其他公开文献	CN106782301B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种阵列基板、显示面板及显示面板的驱动方法，包括像素和像素电路，像素中设置有至少三种颜色的有机发光二极管，由于至少一个像素电路包括第一发光控制模块和第二发光控制模块，像素电路的第一发光控制模块和第二发光控制模块分别连接两个相同颜色的有机发光二极管。这样采用一个像素电路的第一发光控制模块和第二发光控制模块分别控制相同颜色的两个有机发光二极管，不仅可以减少阵列基板上像素电路的数量，还可以减少数据线的数量，从而可以减少数据线的电容耦合作用。并且，在PPI一定的基础上，减少像素电路和数据线数量还可以起到加宽数据线和增大像素尺寸的作用，进而可以减少数据线上的压降和降低阵列基板的工艺难度。

