



(12) 发明专利申请

(10) 申请公布号 CN 103715226 A

(43) 申请公布日 2014. 04. 09

(21) 申请号 201310682551. 6

(22) 申请日 2013. 12. 12

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 亢澎湃

(74) 专利代理机构 北京天昊联合知识产权代理

有限公司 11112

代理人 柴亮 张天舒

(51) Int. Cl.

H01L 27/32(2006. 01)

H01L 51/56(2006. 01)

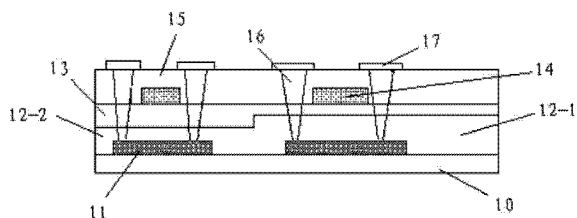
权利要求书2页 说明书7页 附图3页

(54) 发明名称

OLED 阵列基板及其制备方法、显示面板及显示装置

(57) 摘要

本发明提供一种 OLED 阵列基板及其制备方法、显示面板及显示装置,属于主动矩阵式有机发光显示器(AMOLED)技术领域,其可解决现有的 OLED 阵列基板中开关薄膜晶体管和驱动薄膜晶体管制成相同性能参数的薄膜晶体管,因此不利于有效的开启和闭合开关薄膜晶体管及灰阶的控制的问题。本发明的 OLED 阵列基板,其包括:开关薄膜晶体管和驱动薄膜晶体管,所述开关薄膜晶体管的 S 因子小于驱动薄膜晶体管的 S 因子。



1. 一种 OLED 阵列基板,其包括:开关薄膜晶体管和驱动薄膜晶体管,其特征在于,所述开关薄膜晶体管的 S 因子小于驱动薄膜晶体管的 S 因子。

2. 根据权利要求 1 所述的 OLED 阵列基板,其特征在于,所述开关薄膜晶体管和驱动薄膜晶体管均包括有源区、栅极,以及将有源区和栅极绝缘隔开的栅极绝缘层,所述驱动薄膜晶体管的栅极绝缘层的厚度为第一厚度,所述开关薄膜晶体管的栅极绝缘层的厚度为第二厚度,且第一厚度大于第二厚度。

3. 根据权利要求 1 所述的 OLED 阵列基板,其特征在于,所述开关薄膜晶体管的栅极绝缘层的厚度在 400 ~ 800nm 之间;

所述驱动薄膜晶体管的栅极绝缘层的厚度在 800 ~ 2000nm 之间。

4. 根据权利要求 1 所述的 OLED 阵列基板,其特征在于,所述开关薄膜晶体管为顶栅型薄膜晶体管或底栅型薄膜晶体管;

所述驱动薄膜晶体管为顶栅型薄膜晶体管或底栅型薄膜晶体管。

5. 一种 OLED 阵列基板的制备方法,其特征在于,包括:

通过构图工艺,在基底上同时形成包括开关薄膜晶体管有源区和驱动薄膜晶体管有源区的图形;

在完成上述步骤的基底上,通过构图工艺形成包括第一厚度的驱动薄膜晶体管的栅极绝缘层和第二厚度的开关薄膜晶体管的栅极绝缘层的图形,且第一厚度大于第二厚度;

在完成上述步骤的基底上,通过构图工艺形成包括开关薄膜晶体管栅极和驱动薄膜晶体管栅极的图形。

6. 根据权利要求 5 所述的 OLED 阵列基板的制备方法,其特征在于,所述形成包括第一厚度的驱动薄膜晶体管的栅极绝缘层和第二厚度的开关薄膜晶体管的栅极绝缘层,且第一厚度大于第二厚度的步骤具体包括:

在形成有开关薄膜晶体管和驱动薄膜晶体管有源区的基底上,形成第一厚度的栅极绝缘层;

在完成上述步骤的基底上,涂覆一层光刻胶;

在完成上述步骤的基底上,去除开关薄膜晶体管的栅极绝缘层上方的光刻胶;

在完成上述步骤的基底上,将开关薄膜晶体管的栅极绝缘层减薄处理,剩余第二厚度的栅极绝缘层;

在完成上述步骤的基底上,去除驱动薄膜晶体管上方的光刻胶。

7. 根据权利要求 5 所述的 OLED 阵列基板的制备方法,其特征在于,所述形成包括第一厚度的驱动薄膜晶体管的栅极绝缘层和第二厚度的开关薄膜晶体管的栅极绝缘层,且第一厚度大于第二厚度的步骤具体包括:

在形成有开关薄膜晶体管和驱动薄膜晶体管有源区的基底上,形成第三厚度栅极绝缘层;

在完成上述步骤的基底上,将驱动薄膜晶体管上方的栅极绝缘层上涂覆光刻胶;

在完成上述步骤的基底上,去除裸露的栅极绝缘层;

在完成上述步骤的基底上,去除驱动薄膜晶体管上方的光刻胶;

在完成上述步骤的基底上,形成第四厚度的栅极绝缘层,得到第一厚度的驱动薄膜晶体管的栅极绝缘层和第二厚度的开关薄膜晶体管的栅极绝缘层。

8. 一种 OLED 阵列基板的制备方法,其特征在于,包括:

通过构图工艺,在基底上同时形成包括开关薄膜晶体管栅极和驱动薄膜晶体管栅极的图形;

在完成上述步骤的基底上,通过构图工艺形成包括第一厚度的驱动薄膜晶体管的栅极绝缘层和第二厚度的开关薄膜晶体管的栅极绝缘层的图形,且第一厚度大于第二厚度;

在完成上述步骤的基底上,通过构图工艺形成包括开关薄膜晶体管有源区和驱动薄膜晶体管有源区的图形。

9. 一种显示面板,其特征在于,包括权利要求 1~4 中任意一项所述的 OLED 阵列基板。

10. 一种显示装置,其特征在于,包括权利要求 9 所述的显示面板。

OLED 阵列基板及其制备方法、显示面板及显示装置

技术领域

[0001] 本发明属于主动矩阵式有机发光显示器 (AMOLED) 技术领域,具体涉及一种 OLED 阵列基板及其制备方法、显示面板及显示装置。

背景技术

[0002] 有机发光显示器 (Organic Light Emitting Diode, OLED) 相比现在的主流显示技术薄膜晶体管液晶显示器 (Thin Film Transistor Liquid Crystal Display, TFT-LCD), 具有广视角、高亮度、高对比度、低能耗、体积更轻薄等优点,是目前平板显示技术关注的焦点。

[0003] 有机发光显示器的驱动方法分为被动矩阵式 (PM, Passive Matrix) 和主动矩阵式 (AM, Active Matrix) 两种。而相比被动矩阵式驱动,主动矩阵式驱动具有显示信息量大、功耗低、器件寿命长、画面对比度高等优点。目前主动矩阵式有机发光显示器 (AMOLED) 主要使用低温多晶硅薄膜晶体管 (LTPS-TFT) 驱动 OLED 发光,如图 1 所示,一般而言主动矩阵式有机发光显示器件包括,开关薄膜晶体管 2、驱动薄膜晶体管 2 和有机发光器件 (OLED) 3。开关薄膜晶体管 2 的栅极连接扫描线 4,其漏极 (或源极) 连接数据线 5,其源极 (或漏极) 连接驱动薄膜晶体管 1 的栅极。驱动薄膜晶体管 1 的源极 (或漏极) 连接电源线 6,其漏极 (或源极) 连接 OLED 3 的阳极, OLED 3 的阴极接地,在驱动薄膜晶体管 1 的源极 (或漏极) 与栅极之间连接有存储电容 7。通常要求开关薄膜晶体管 2 具有低的 S 因子 (亚阈值摆幅),使得电流随电压变化更大,而要求驱动薄膜晶体管 1 具有较高的 S 因子,使得电流随电压变化更小,这样可以保证开关薄膜晶体管 2 的开关性能更好,有利于灰阶的控制。在现有工艺中,将开关薄膜晶体管 2 和驱动薄膜晶体管 1 制成相同性能参数的薄膜晶体管,因此不利于有效的开启和闭合开关薄膜晶体管及灰阶的控制。

发明内容

[0004] 本发明所要解决的技术问题包括,针对现有的 OLED 阵列基板存在的上述问题,提供一种开关薄膜晶体管比驱动薄膜晶体管的 S 因子低的 OLED 阵列基板及其制备方法、显示面板以及显示装置。

[0005] 解决本发明技术问题所采用的技术方案是一种 OLED 阵列基板,其包括:开关薄膜晶体管和驱动薄膜晶体管,所述开关薄膜晶体管的 S 因子小于驱动薄膜晶体管的 S 因子。

[0006] 优选的是,所述开关薄膜晶体管和驱动薄膜晶体管均包括有源区、栅极,以及将有源区和栅极绝缘隔开的栅极绝缘层,所述驱动薄膜晶体管的栅极绝缘层的厚度为第一厚度,所述开关薄膜晶体管的栅极绝缘层的厚度为第二厚度,且第一厚度大于第二厚度。

[0007] 优选的是,所述开关薄膜晶体管的栅极绝缘层的厚度在 600 ~ 800nm 之间;

[0008] 所述驱动薄膜晶体管的栅极绝缘层的厚度在 800 ~ 2000nm 之间。

[0009] 优选的是,所述开关薄膜晶体管为顶栅型薄膜晶体管或底栅型薄膜晶体管;

[0010] 所述驱动薄膜晶体管为顶栅型薄膜晶体管或底栅型薄膜晶体管。

- [0011] 解决本发明技术问题所采用的技术方案是一种 OLED 阵列基板的制备方法,包括:
- [0012] 通过构图工艺,在基底上同时形成包括开关薄膜晶体管和驱动薄膜晶体管有源区的图形;
- [0013] 在完成上述步骤的基底上,形成包括第一厚度的驱动薄膜晶体管的栅极绝缘层和第二厚度的开关薄膜晶体管的栅极绝缘层,且第一厚度大于第二厚度
- [0014] 在完成上述步骤的基底上,通过构图工艺形成包括开关薄膜晶体管栅极和驱动薄膜晶体管栅极的图形。
- [0015] 优选的是,所述形成包括第一厚度的驱动薄膜晶体管的栅极绝缘层和第二厚度的开关薄膜晶体管的栅极绝缘层,且第一厚度大于第二厚度的步骤具体包括:
- [0016] 在形成有开关薄膜晶体管和驱动薄膜晶体管有源区的基底上,形成第一厚度的栅极绝缘层;
- [0017] 在完成上述步骤的基底上,涂覆一层光刻胶;
- [0018] 在完成上述步骤的基底上,去除开关薄膜晶体管的栅极绝缘层上方的光刻胶;
- [0019] 在完成上述步骤的基底上,将开关薄膜晶体管的栅极绝缘层减薄处理,剩余第二厚度的栅极绝缘层;
- [0020] 在完成上述步骤的基底上,去除驱动薄膜晶体管上方的光刻胶。
- [0021] 优选的是,所述形成包括第一厚度的驱动薄膜晶体管的栅极绝缘层和第二厚度的开关薄膜晶体管的栅极绝缘层,且第一厚度大于第二厚度的步骤具体包括:
- [0022] 在形成有开关薄膜晶体管和驱动薄膜晶体管有源区的基底上,形成第三厚度栅极绝缘层;
- [0023] 在完成上述步骤的基底上,将驱动薄膜晶体管上方的栅极绝缘层上涂覆光刻胶;
- [0024] 在完成上述步骤的基底上,去除裸露的栅极绝缘层;
- [0025] 在完成上述步骤的基底上,去除驱动薄膜晶体管上方的光刻胶;
- [0026] 在完成上述步骤的基底上,形成第四厚度的栅极绝缘层,得到第一厚度的驱动薄膜晶体管的栅极绝缘层和第二厚度的开关薄膜晶体管的栅极绝缘层。
- [0027] 解决本发明技术问题所采用的技术方案是一种 OLED 阵列基板的制备方法,包括:
- [0028] 通过构图工艺,在基底上同时形成包括开关薄膜晶体管栅极和驱动薄膜晶体管栅极的图形;
- [0029] 在完成上述步骤的基底上,通过构图工艺形成包括第一厚度的驱动薄膜晶体管的栅极绝缘层和第二厚度的开关薄膜晶体管的栅极绝缘层的图形,且第一厚度大于第二厚度;
- [0030] 在完成上述步骤的基底上,通过构图工艺形成包括开关薄膜晶体管有源区和驱动薄膜晶体管有源区的图形。
- [0031] 解决本发明技术问题所采用的技术方案是一种显示面板,该显示面板包括上述 OLED 阵列基板。
- [0032] 解决本发明技术问题所采用的技术方案是一种显示装置,该显示面板包括上述显示面板。
- [0033] 本发明的 OLED 阵列基板中驱动薄膜晶体管的栅极绝缘层的厚度大于开关薄膜晶体管的栅极绝缘层的厚度,而薄膜晶体管的 S 因子与栅绝缘层厚度是正相关的,因此驱动

薄膜晶体管的 S 因子相对开关薄膜晶体管的 S 因子要大一些,此时,开关薄膜晶体管由于 S 因子较小,使得电流随电压变化的更大一些,而驱动薄膜晶体管的 S 因子较大,使得电流随电压变化的更小一些,进而保证开关薄膜晶体管的开关能力更强,可以更好的控制灰阶的显示。

附图说明

[0034] 图 1 为现有的主动矩阵式有机发光显示器 (AMOLED) 的基本原理图;

[0035] 图 2 为本发明的实施例 1 的 OLED 阵列基板的示意图;

[0036] 图 3 为本发明的实施例 2 的 OLED 阵列基板的制备方法的流程图;

[0037] 图 4 为本发明的实施例 2 的 OLED 阵列基板的中驱动薄膜晶体管和开关薄膜晶体管的栅极绝缘层的一种制备方法的流程成图;以及,

[0038] 图 5 为本发明的实施例 2 的 OLED 阵列基板的中驱动薄膜晶体管和开关薄膜晶体管的栅极绝缘层的另一种制备方法的流程成图。

[0039] 其中附图标记为:1、驱动薄膜晶体管;2、开关薄膜晶体管;3、OLED;4、扫描线;5、数据线;6、电源线;7、存储电容;10、基底;11、有源区;12-1、第一厚度;12-2、第二厚度;12-3、第三厚度;13、保护层;14、栅极;15、平坦化层;16、接触过孔;17、源极和漏极;20、光刻胶。

具体实施方式

[0040] 为使本领域技术人员更好地理解本发明的技术方案,下面结合附图和具体实施方式对本发明作进一步详细描述。

[0041] 实施例 1:

[0042] 如图 2 所示,本实施例提供一种 OLED 阵列基板,其包括:开关薄膜晶体管 2 和驱动薄膜晶体管 1,所述开关薄膜晶体管的 S 因子小于驱动薄膜晶体管的 S 因子。

[0043] 在本实施例中驱动薄膜晶体管 1 的 S 因子相对开关薄膜晶体管 2 的 S 因子要大一些,此时,开关薄膜晶体管 2 由于 S 因子较小,使得电流随电压变化的更大一些,而驱动薄膜晶体管 1 的 S 因子较大,使得电流随电压变化的更小一些,进而保证开关薄膜晶体管 2 的开关能力更强,可以更好的控制灰阶的显示。

[0044] 具体的优选地,本实施例的 OLED 阵列基板,开关薄膜晶体管 2 和驱动薄膜晶体管 1 均包括有源区 11、栅极 14,以及将有源区 11 和栅极 14 绝缘隔开的栅极绝缘层,驱动薄膜晶体管 1 的栅极绝缘层的厚度为第一厚度 12-1,开关薄膜晶体管 2 的栅极绝缘层的厚度为第二厚度 12-2,且第一厚度 12-1 大于第二厚度 12-2。

[0045] 在薄膜晶体管的制造工艺中,栅极绝缘层的厚度在很大程度上影响着 S 因子的变化,通过实验验证,在薄膜晶体管的其他条件一定的情况下,栅极绝缘层的厚度越厚, S 因子越大。在本实施例的 OLED 阵列基板中驱动薄膜晶体管 1 的栅极绝缘层的厚度大于开关薄膜晶体管 2 的栅极绝缘层的厚度,也就是说驱动薄膜晶体管 1 的 S 因子相对开关薄膜晶体管 2 的 S 因子要大一些,此时,开关薄膜晶体管 2 由于 S 因子较小,使得电流随电压变化的更大一些,而驱动薄膜晶体管 1 的 S 因子较大,使得电流随电压变化的更小一些,进而保证开关薄膜晶体管 2 的开关能力更强,可以更好的控制灰阶的显示。

[0046] 优选地,开关薄膜晶体管 2 的栅极绝缘层的厚度(第二厚度 12-2)在 600 ~ 800nm 之间。所述驱动薄膜晶体管 1 的栅极绝缘层的厚度(第一厚度 12-1)在 800 ~ 2000nm 之间。当然开关薄膜晶体管 2 和驱动薄膜晶体管 1 的厚度不局限于上述范围内,只要保证驱动薄膜晶体管 1 的栅极绝缘层厚度大于开关薄膜晶体管 2 的栅极绝缘层的厚度即可,依照实际情况做调整。

[0047] 其中,开关薄膜晶体管 2 的栅极绝缘层和驱动薄膜晶体管 1 的栅极绝缘层的材料均可以为硅的氧化物(SiO_x)、硅的氮化物(SiN_x)、铪的氧化物(HfO_x)、硅的氮氧化物(SiON)、铝的氧化物(AlO_x) 等中的一种或它们中两种材料组成的多层复合膜。

[0048] 优选地,所述开关薄膜晶体管 2 为顶栅型薄膜晶体管或底栅型薄膜晶体管。所述驱动薄膜晶体管 1 为顶栅型薄膜晶体管或底栅型薄膜晶体管。

[0049] 其中,无论是开关薄膜晶体管 2 还是驱动薄膜晶体管 1 为顶栅型薄膜晶体管时,顶栅型薄膜晶体管均包括:依次设置在基底 10 上的有源区 11、栅极绝缘层、栅极 14、平坦化层 15、源极和漏极 17,其中源极和漏极 17 通过贯穿栅极绝缘层和平坦化层 15 的接触过孔 16 与有源区 11 连接。当开关薄膜晶体管 2 的栅极绝缘层和驱动薄膜晶体管 1 为底栅型薄膜晶体管时,底栅型薄膜晶体管包括:依次设置在基底 10 上的栅极 14、栅极绝缘层、有源区 11、刻蚀阻挡层、源极和漏极 17,其中源极和漏极 17 通过贯穿刻蚀阻挡层的接触过孔 16 与有源区 11 连接。

[0050] 需要说明的是,开关薄膜晶体管 2 的栅极绝缘层和驱动薄膜晶体管 1 的类型可以是相同是,此时在制备时可以同步形成开关薄膜晶体管 2 的栅极绝缘层和驱动薄膜晶体管 1 的各层结构,此时简化了工艺步骤,节约成本,提高生产效率。当然,开关薄膜晶体管 2 的栅极绝缘层和驱动薄膜晶体管 1 的类型也可以是不同的,此时在制备时可以将开关薄膜晶体管 2 的栅极绝缘层和驱动薄膜晶体管 1 的分开制备。无论开关薄膜晶体管 2 和驱动薄膜晶体管 1 的类型是否相同,只要保证 OLED 阵列基板中的驱动薄膜晶体管 1 的栅极绝缘层厚度大于开关薄膜晶体管 2 的栅极绝缘层的厚度即可。

[0051] 还需要说明的是,影响薄膜晶体管的 S 因子大小的因素不仅仅是栅极绝缘层的厚度,也可以是有源层等其他因素,在本实施例中仅仅以栅极绝缘层的厚度为例,当然只要保证开关薄膜晶体管 2 的 S 因子小于驱动薄膜晶体管 1 的 S 因子均在本发明的保护范围之内。

[0052] 本实施例所提供的 OLED 阵列基板还包括存储电容、有机电致发光器件等元器件。只要满足 OLED 阵列基板上的驱动薄膜晶体管 1 的栅极绝缘层厚度大于开关薄膜晶体管 2 的栅极绝缘层的厚度均在本发明的保护范围内。

[0053] 实施例 2:

[0054] 如图 3 所示,本实施例提供一种 OLED 阵列基板的制备方法,所述 OLED 阵列基板包括开关薄膜晶体管 2 和驱动薄膜晶体管 1,其中,开关薄膜晶体管 2 和驱动薄膜晶体管 1 均可以为顶栅型或底栅型薄膜晶体管。当开关薄膜晶体管 2 和驱动薄膜晶体管 1 均为顶栅型薄膜晶体管时,该 OLED 阵列基板的制备方法具体包括如下步骤:

[0055] 步骤一、在基底 10 上通过溅射,曝光,显影,刻蚀,剥离等工艺形成开关薄膜晶体管 2 和驱动薄膜晶体管 1 的有源区 11。

[0056] 其中,有源区 11 的材料多晶硅,当然也可以是其他的聚合物材料。

[0057] 步骤二、在完成上述步骤的基底 10 上,形成包括第一厚度 12-1 的驱动薄膜晶体

管 1 的栅极绝缘层和第二厚度 12-2 的开关薄膜晶体管 2 的栅极绝缘层的图形,且第一厚度 12-1 大于第二厚度 12-2。

[0058] 如图 4 所示,优选的,该步骤具体包括:

[0059] S1、通过等离子体增强化学气相沉积法(PECVD;Plasma Enhanced Chemical Vapor Deposition)等工艺形成一层栅极绝缘层,该栅极绝缘层的厚度为第一厚度 12-1。

[0060] S2、将完成上述步骤的基底 10 上涂覆一层光刻胶 20。

[0061] S3、刻蚀去除开关薄膜晶体管 2 的栅极绝缘层上方的光刻胶 20。

[0062] S4、将开关薄膜晶体管 2 的栅极绝缘层减薄处理,形成开关薄膜晶体管 2 的第二厚度 12-2 的栅极绝缘层,即去除没有光刻胶 20 覆盖区域上的一定厚度的栅极绝缘层,此时开关薄膜晶体管 2 有源区 11 上方的栅极绝缘层厚度为第二厚度 12-2。

[0063] S5、剥离去除光刻胶 20,最终形成驱动薄膜晶体管 1 的栅极绝缘层具有第一厚度 12-1,开关薄膜晶体管 2 的栅极绝缘层具有第二厚度 12-2。

[0064] 如图 5 所示,优选地,上述形成包括第一厚度 12-1 的驱动薄膜晶体管 1 的栅极绝缘层和第二厚度 12-2 的开关薄膜晶体管 2 的栅极绝缘层的图形具体还可以通过如下步骤完成:

[0065] S1、通过等离子体增强化学气相沉积法(PECVD;Plasma Enhanced Chemical Vapor Deposition)等工艺形成一层栅极绝缘层,该栅极绝缘层的厚度为第三厚度 12-3。

[0066] S2、在完成上述步骤的基底 10 上,将驱动薄膜晶体管 1 上方的栅极绝缘层上涂覆一层光刻胶 20。

[0067] S3、在完成上述步骤的基底 10 上,去除裸露的栅极绝缘层。

[0068] S4、在完成上述步骤的基底 10 上,去除驱动薄膜晶体管 1 上方的光刻胶 20。

[0069] S5、在完成上述步骤的基底 10 上,形成第四厚度的栅极绝缘层,得到第一厚度 12-1 的驱动薄膜晶体管 1 的栅极绝缘层和第二厚度 12-2 的开关薄膜晶体管 2 的栅极绝缘层。

[0070] 其中,上述栅极绝缘层的材料均可以为硅的氧化物(SiO_x)、硅的氮化物(SiN_x)、铪的氧化物(HfO_x)、硅的氮氧化物(SiON)、铝的氧化物(AlO_x) 中的一种或它们中两种材料组成的多层复合膜。

[0071] 当然形成包括第一厚度 12-1 的驱动薄膜晶体管 1 的栅极绝缘层和第二厚度 12-2 的开关薄膜晶体管 2 的栅极绝缘层的方法也不局限于上述两种方法,也可以先形成第一厚度 12-1 的驱动薄膜晶体管 1 的栅极绝缘层,再第二厚度 12-2 的开关薄膜晶体管 2 的栅极绝缘层,这两个步骤的顺序也可以互换。

[0072] 步骤三、在完成上述步骤的基底 10 上,形成保护层 13。该层使得基底平坦化,以便后续步骤更好的完成,当然该步骤也可以省略。

[0073] 其中,保护层 13 的材料可以为硅的氧化物(SiO_x)、硅的氮化物(SiN_x)、铪的氧化物(HfO_x)、硅的氮氧化物(SiON)、铝的氧化物(AlO_x) 或有机材料中的任意一种或几种的组合。

[0074] 步骤四、在完成上述步骤的基底 10 上,通过溅射,曝光,显影,刻蚀,剥离等工艺同时形成开关薄膜晶体管 2 和驱动薄膜晶体管 1 的栅极 14。

[0075] 其中,所述栅极 14 的材料可以为钼(Mo)、钼铌合金(MoNb)、铝(Al)、铝钨合金

(AlNd)、钨(W)、钛(Ti)和铜(Cu)中的一种或它们中多种材料形成的单层或多层复合叠层。

[0076] 步骤五、在完成上述步骤的基底 10 上,形成平坦化层 15。

[0077] 其中,平坦化层 15 的材料可以为硅的氧化物(SiO_x)、硅的氮化物(SiN_x)、铪的氧化物(HfO_x)、硅的氮氧化物(SiON)、铝的氧化物(AlO_x)或有机材料中的任意一种或几种的组合。

[0078] 步骤六、在完成上述步骤的基底 10 上,与开关薄膜晶体管 2 和驱动薄膜晶体管 1 的源极和漏极 17 对应,贯穿保护层 13、平坦化层 15 和各自栅极绝缘层的接触过孔 16。

[0079] 步骤七、在完成上述步骤的基底 10 上,通过构图工艺形成包括开关薄膜晶体管 2 和驱动薄膜晶体管 1 的源极和漏极 17 的图形,且开关薄膜晶体管 2 和驱动薄膜晶体管 1 的源极和漏极 17 分别通过接触过孔 16 与各自有源区 11 连接。

[0080] 其中,源极和漏极 17 的材料可以为可以是钼(Mo)、钼铌合金(MoNb)、铝(Al)、铝钽合金(AlNd)、钛(Ti)和铜(Cu)中的一种或多种材料形成的单层或多层复合叠层。

[0081] 当然,在完成上述步骤后还可以包括形成覆盖源极和漏极 17 的钝化层,在驱动薄膜晶体管 1 的漏极(或源极)上方形成贯穿钝化层的接触过孔 16,在钝化层上方形成像素电极层,像素电极层通过贯穿钝化层的接触过孔与漏极(或源极)连接,在像素电极层上方形成像素界定层(PDL;PIXEL DESIGN LAYER),像素电极层也就是有机电致发光器件的阳极层,在像素电极层上蒸镀发光层以及发光层所需的阴极层。

[0082] 需要说明的是,开关薄膜晶体管 2 的栅极 14 连接扫描线,其漏极(或源极)连接数据线,其源极(或漏极)连接驱动薄膜晶体管 1 的栅极 14。驱动薄膜晶体管 1 的源极(或漏极)连接电源线,其漏极(或源极)连接 OLED 的阳极,OLED 的阴极接地,在驱动薄膜晶体管 1 的源极(或漏极)与栅极 14 之间连接有存储电容。

[0083] 上述方法描述的是当开关薄膜晶体管 2 和驱动薄膜晶体管 1 均为顶栅型薄膜晶体管时,该 OLED 阵列基板的具体制备方法。若当开关薄膜晶体管 2 和驱动薄膜晶体管 1 均为底栅型薄膜晶体管时,该 OLED 阵列基板的制备方法与上述方法相似,区别在与:

[0084] 首先在基底 10 上通过溅射,曝光,显影,刻蚀,剥离等工艺形成开关薄膜晶体管 2 和驱动薄膜晶体管 1 的栅极 14;在开关薄膜晶体管 2 和驱动薄膜晶体管 1 的栅极 14 上方通过等离子体增强化学气相沉积法等工艺形成栅极绝缘层,其中,所述驱动薄膜晶体管 1 的栅极绝缘层的厚度为第一厚度 12-1,所述开关薄膜晶体管 2 的栅极绝缘层的厚度为第二厚度 12-2,且第一厚度 12-1 大于第二厚度 12-2;在栅极绝缘层上方形成保护层 13;在保护层 13 上方通过溅射,曝光,显影,刻蚀,剥离等工艺形成有源区 11;在有源区 11 之上通过溅射、曝光、显影、刻蚀、剥离等工艺形成刻蚀阻挡层(ESL;ETCH STOPPER),在刻蚀阻挡层上方通过溅射,曝光,显影,刻蚀,剥离等工艺形成开关薄膜晶体管 2 和驱动薄膜晶体管 1 的源极和漏极 17,源极和漏极 17 通过贯穿阻挡层的接触过孔 16 与各自有源层区连接。其他步骤与上述步骤相同,在此不一一赘述。

[0085] 当然,开关薄膜晶体管 2 和驱动薄膜晶体管 1 的类型也可以是不同的,也就是开关薄膜晶体管 2 为顶栅型薄膜晶体管,驱动薄膜晶体管 1 为底栅型薄膜晶体管,或者开关薄膜晶体管 2 为底栅型薄膜晶体管,驱动薄膜晶体管 1 为顶栅型薄膜晶体管,此时制备 OLED 阵列基板是可将开关薄膜晶体管 2 和驱动薄膜晶体管 1 分别制备,只要保证驱动薄膜晶体管 1 的栅极绝缘层厚度大于开关薄膜晶体管 2 的栅极绝缘层的厚度即可,每个薄膜晶体管

的制备方法与所述方法相似,在此不重复赘述。

[0086] 实施例 3:

[0087] 本实施例提供一种显示面板,其包括实施例 1 所述的阵列基板。

[0088] 本实施例的显示装置中具有实施例 1 中的阵列基板,故其驱动薄膜晶体管 1 的栅极绝缘层的厚度大于开关薄膜晶体管 2 的栅极绝缘层的厚度,也就是说驱动薄膜晶体管 1 的 S 因子相对开关薄膜晶体管 2 的 S 因子要大一些,此时,开关薄膜晶体管 2 由于 S 因子较小,使得电流随电压变化的更大一些,而驱动薄膜晶体管 1 的 S 因子较大,使得电流随电压变化的更小一些,进而保证开关薄膜晶体管 2 的开关能力更强,可以更好的控制灰阶显示。

[0089] 实施例 4:

[0090] 本实施例提供一种显示装置,其包括实施例 3 所述的显示面板。该显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0091] 本实施例的显示装置中具有实施例 3 中的显示面板,故其驱动薄膜晶体管 1 的栅极绝缘层的厚度大于开关薄膜晶体管 2 的栅极绝缘层的厚度,也就是说驱动薄膜晶体管 1 的 S 因子相对开关薄膜晶体管 2 的 S 因子要大一些,此时,开关薄膜晶体管 2 由于 S 因子较小,使得电流随电压变化的更大一些,而驱动薄膜晶体管 1 的 S 因子较大,使得电流随电压变化的更小一些,进而保证开关薄膜晶体管 2 的开关能力更强,可以更好的显示。

[0092] 当然,本实施例的显示装置中还可以包括其他常规结构,如电源单元、显示驱动单元等。

[0093] 可以理解的是,以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式,然而本发明并不局限于此。对于本领域内的普通技术人员而言,在不脱离本发明的精神和实质的情况下,可以做出各种变型和改进,这些变型和改进也视为本发明的保护范围。

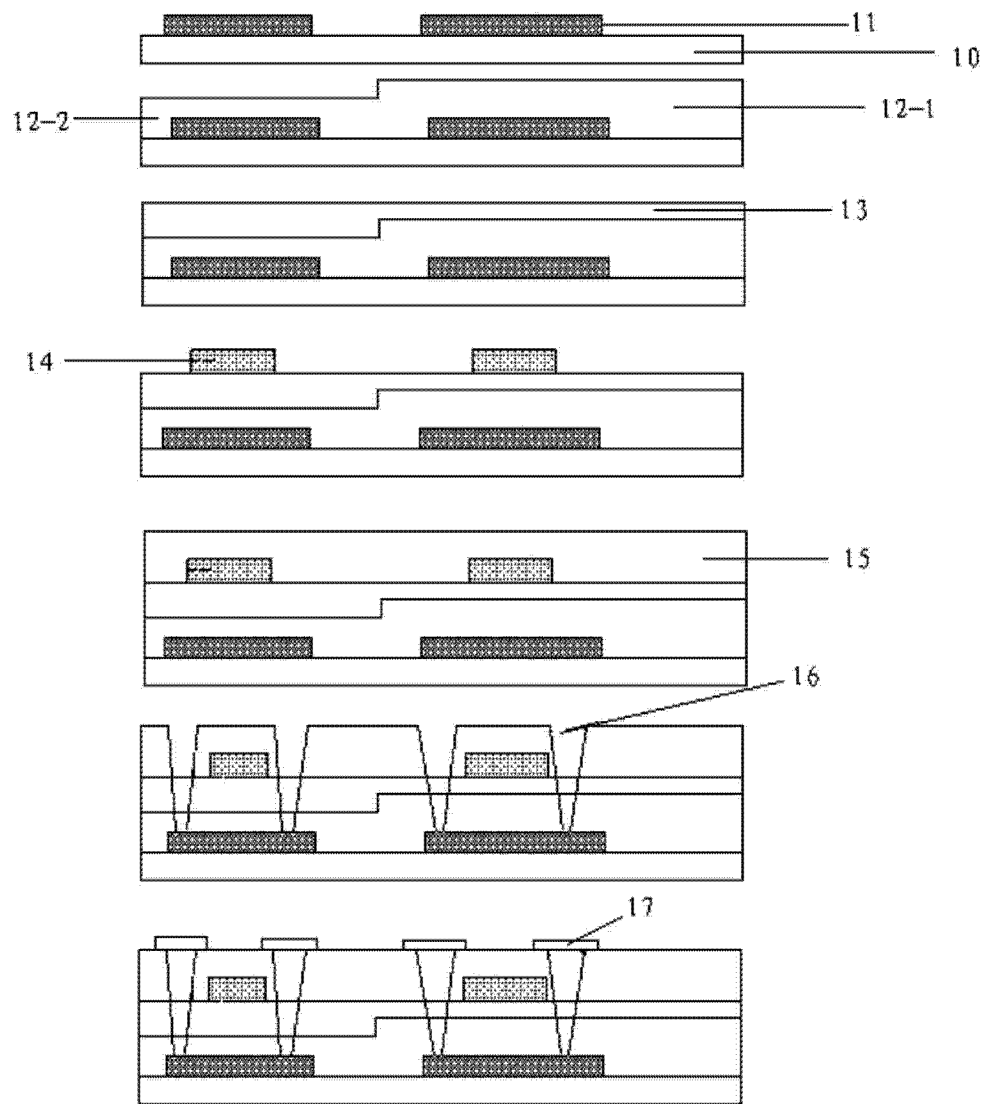


图 3

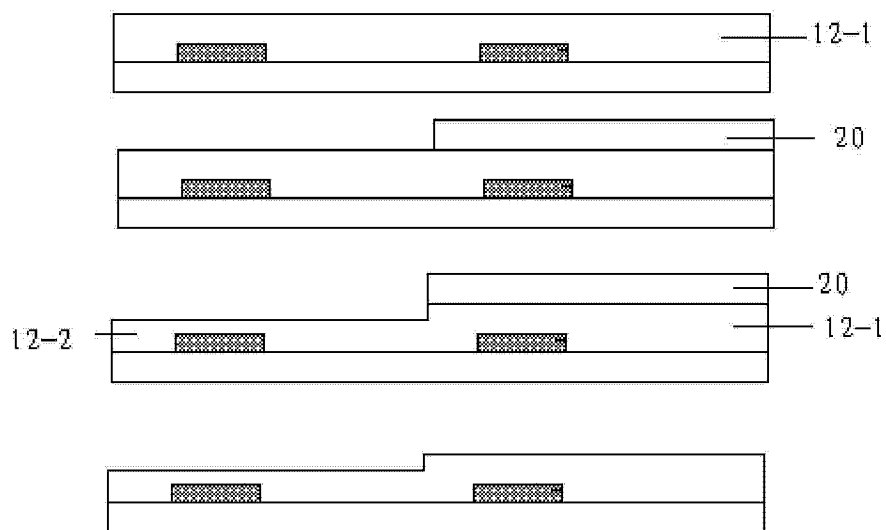


图 4

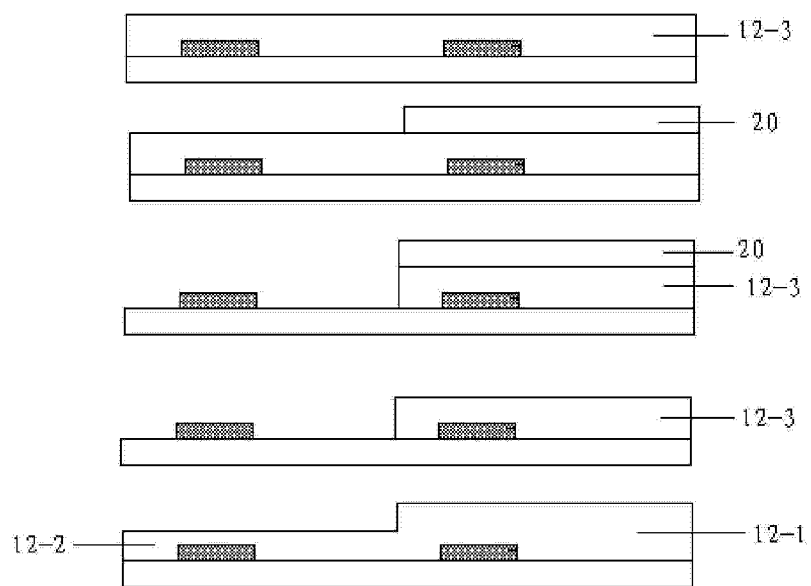


图 5

专利名称(译)	OLED阵列基板及其制备方法、显示面板及显示装置		
公开(公告)号	CN103715226A	公开(公告)日	2014-04-09
申请号	CN201310682551.6	申请日	2013-12-12
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	亢澎湃		
发明人	亢澎湃		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/3262 H01L27/1237 H01L27/1259 H01L27/3244 H01L29/42364 H01L29/42384 H01L29/66757 H01L29/78675 H01L2227/323		
代理人(译)	柴亮 张天舒		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种OLED阵列基板及其制备方法、显示面板及显示装置，属于主动矩阵式有机发光显示器（AMOLED）技术领域，其可解决现有的OLED阵列基板中开关薄膜晶体管和驱动薄膜晶体管制成相同性能参数的薄膜晶体管，因此不利于有效的开启和闭合开关薄膜晶体管及灰阶的控制的问题。本发明的OLED阵列基板，其包括：开关薄膜晶体管和驱动薄膜晶体管，所述开关薄膜晶体管的S因子小于驱动薄膜晶体管的S因子。

