



(12)实用新型专利

(10)授权公告号 CN 210575036 U

(45)授权公告日 2020.05.19

(21)申请号 201922360428.8

(22)申请日 2019.12.24

(73)专利权人 北京京东方技术开发有限公司  
地址 100176 北京市大兴区经济技术开发  
区地泽路9号1幢407室

专利权人 京东方科技集团股份有限公司

(72)发明人 许晨 郝学光 乔勇 吴新银

(74)专利代理机构 北京同达信恒知识产权代理  
有限公司 11291

代理人 李欣

(51)Int.Cl.

G09G 3/3208(2016.01)

H01L 27/32(2006.01)

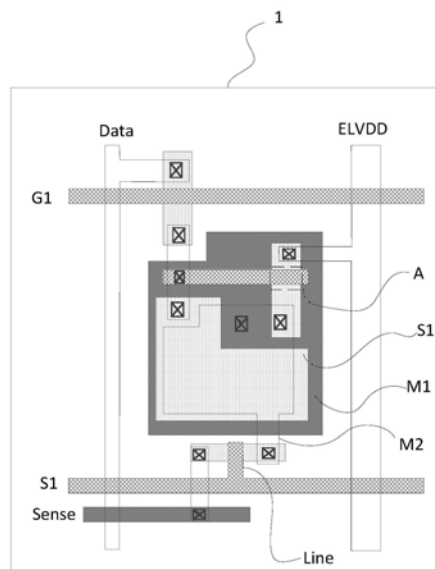
权利要求书3页 说明书11页 附图3页

(54)实用新型名称

一种阵列基板、显示面板及显示装置

(57)摘要

本实用新型公开了一种阵列基板、显示面板及显示装置,该显示面板包括:包括:衬底基板,位于衬底基板上的多个子像素区域,各所述子像素区域内包括:像素驱动电路,与所述像素驱动电路电连接白色电致发光器件,以及分别与各所述子像素区域对应的不同颜色的色阻层;通过对第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域内的像素驱动电路中驱动晶体管的沟道区域进行设计,增加出光亮度小的子像素区域内沟道区域的宽长比,从而增加该驱动晶体管提供的驱动电流,提高对应白色电致发光器件的亮度,使各颜色的子像素区域在相同数据电压驱动下,其出光亮度趋于一致。



1. 一种阵列基板,包括:衬底基板,位于衬底基板上的多个子像素区域,各所述子像素区域内包括:像素驱动电路,与所述像素驱动电路电连接的白色电致发光器件,以及分别与各所述子像素区域对应的不同颜色的色阻层;其特征在于,所述子像素区域至少包括:第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域;所述像素驱动电路包括:驱动晶体管,数据写入晶体管,以及存储电容,所述存储电容连接于所述驱动晶体管的栅极和所述驱动晶体管的漏极之间,所述驱动晶体管的栅极所述数据写入晶体管的漏极电连接,所述驱动晶体管的源极与第一电源线电连接,所述数据写入晶体管的栅极与扫描信号线电连接,所述数据写入晶体管的源极与数据线电连接;

所述第一颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比大于所述第二颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比,所述第二颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比大于所述第三颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比;

其中,所述驱动晶体管的沟道区域宽长比指的是所述驱动晶体管的半导体层与所述驱动晶体管的栅极所存在的交叠区域的宽度与长度之比,所述沟道区域的宽度指的是所述交叠区域在所述驱动晶体管的栅极延伸方向上的尺寸,所述沟道区域的长度指的是所述交叠区域在所述驱动晶体管的半导体层延伸方向上的尺寸。

2. 如权利要求1所述的阵列基板,其特征在于,在不同颜色的子像素区域内,各所述驱动晶体管的沟道区域的宽度相同;

所述第一颜色子像素区域内的所述驱动晶体管的沟道区域的长度小于所述第二颜色子像素区域内的所述驱动晶体管的沟道区域的长度,所述第二颜色子像素区域内的所述驱动晶体管的沟道区域的长度小于所述第三颜色子像素区域内的所述驱动晶体管的沟道区域的长度。

3. 如权利要求1所述的阵列基板,其特征在于,在不同颜色的子像素区域内,各所述驱动晶体管的沟道区域的长度相同;

所述第一颜色子像素区域内的所述驱动晶体管的沟道区域的宽度大于所述第二颜色子像素区域内的所述驱动晶体管的沟道区域的宽度,所述第二颜色子像素区域内的所述驱动晶体管的沟道区域的宽度大于所述第三颜色子像素区域内的所述驱动晶体管的沟道区域的宽度。

4. 如权利要求2所述的阵列基板,其特征在于,所述第一颜色子像素区域为红色子像素区域,所述第二颜色子像素区域为绿色子像素区域,所述第三颜色子像素区域为蓝色子像素区域。

5. 如权利要求4所述的阵列基板,其特征在于,所述子像素区域还包括:白色子像素区域;

所述白色子像素区域内的驱动晶体管的沟道区域的宽长比小于所述蓝色子像素区域内的驱动晶体管的沟道区域的宽长比。

6. 如权利要求1-5任一项所述的阵列基板,其特征在于,所述像素驱动电路还包括:补偿晶体管;

所述补偿晶体管的栅极与补偿扫描线电连接,所述补偿晶体管的漏极与补偿线电连接,所述补偿晶体管的源极与所述驱动晶体管的漏极电连接;所述补偿晶体管被配置为在

所述补偿扫描线所提供信号的控制下获取所述驱动晶体管的阈值电压及迁移率；

所述第一颜色子像素区域对应的所述补偿晶体管的沟道区域宽长比大于所述第二颜色子像素区域对应的所述补偿晶体管的沟道区域宽长比，所述第二颜色子像素区域对应的所述补偿晶体管的沟道区域宽长比大于所述第三颜色子像素区域对应的所述补偿晶体管的沟道区域宽长比。

7. 如权利要求6所述的阵列基板，其特征在于，所述阵列基板包括半导体层，所述半导体层包括：第一区域、第二区域和第三区域；

所述第一区域包括各晶体管的半导体层图形在所述沟道区域的部分；

所述第二区域包括各晶体管的半导体层图形在非沟道区域的部分；

所述第三区域包括所述存储电容的第一电极，所述第一电极与所述扫描信号线及各所述晶体管的栅极均不存在交叠区域。

8. 如权利要求7所述的阵列基板，其特征在于，所述存储电容的第二电极包括：位于所述半导体层靠近所述衬底基板一侧的第一金属电极，以及位于所述半导体层远离所述衬底基板一侧的第二金属电极，所述第一金属电极与所述第二金属电极电连接；

所述第一电极与所述第一金属电极和所述第二金属电极均存在交叠面积。

9. 如权利要求8所述的阵列基板，其特征在于，所述第一金属电极在所述衬底基板上的正投影覆盖所述第一电极在所述衬底基板上的正投影，且覆盖所述第二金属电极在所述衬底基板上的正投影。

10. 如权利要求8所述的阵列基板，其特征在于，所述补偿线与所述第一金属电极同层设置。

11. 如权利要求8所述的阵列基板，其特征在于，所述阵列基板还包括：栅极层；

所述栅极层包括：所述扫描信号线，所述扫描信号线沿所述子像素区域的第一侧边延伸；

所述补偿扫描线，所述补偿扫描线沿所述子像素区域的第二侧边延伸；

连接走线，所述连接走线与所述存储电容电连接，所述连接走线位于所述扫描信号线和所述补偿扫描线之间靠近所述第一侧边，且与所述扫描信号线和所述补偿扫描线延伸方向相同；

其中，所述第一侧边和所述第二侧边为所述子像素区域相对的侧边。

12. 如权利要求11所述的阵列基板，其特征在于，所述阵列基板还包括：位于所述栅极层背离所述衬底基板一侧的源漏电极层；

所述源漏电极层包括：所述数据线，所述数据线沿所述子像素区域的第三侧边延伸；

所述第一电源线，所述第一电源线沿所述子像素区域的第四侧边延伸；

以及所述第二金属电极，所述第二金属电极位于所述数据线与所述第一电源线之间；

所述第三侧边与所述第四侧边为所述子像素区域相对的侧边，且所述第一侧边与所述第三侧边相互垂直。

13. 一种阵列基板，包括：衬底基板，位于衬底基板上的多个子像素区域，各所述子像素区域内包括：像素驱动电路，与所述像素驱动电路电连接的白色电致发光器件，以及分别与各所述子像素区域对应的不同颜色的色阻层；其特征在于，所述子像素区域至少包括：第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域；

所述第一颜色子像素区域的面积大于所述第二颜色子像素区域的面积,所述第二颜色子像素区域的面积大于所述第三颜色子像素区域的面积。

14. 如权利要求13所述的阵列基板,其特征在于,所述第一颜色子像素区域为红色子像素区域,所述第二颜色子像素区域为绿色子像素区域,所述第三颜色子像素区域为蓝色子像素区域。

15. 如权利要求14所述的阵列基板,其特征在于,所述子像素区域还包括:白色子像素区域;

所述白色子像素区域的面积小于所述蓝色子像素区域的面积。

16. 一种显示面板,其特征在于,包括权利要求1-12任一项或13-15任一项所述的阵列基板。

17. 一种显示装置,其特征在于,包括权利要求16所述的显示面板。

## 一种阵列基板、显示面板及显示装置

### 技术领域

[0001] 本实用新型涉及显示技术领域,尤其涉及一种阵列基板、显示面板及显示装置。

### 背景技术

[0002] 有机发光器件具有主动发光、高亮度、超薄、低功耗、大视角以及工作温度范围宽等诸多优点,因此,将有机发显示阵列基板应用于显示装置备受关注。

[0003] 相关技术中大尺寸有机发光显示面板采用白色电致发光器件与色阻层配合来实现彩色显示。但是,相关技术中白色电致发光器件与标准白光有差异,集中表现在白光成分中某种波长范围内颜色与相应标准白光相应波长范围内的颜色有差异,因此透过各自的色阻后,相应的光损失情况不尽相同,导致在输入相同数据电压时,不同颜色的子像素发出的亮度不同,从而使得显示面板的显示质量下降。

[0004] 因此,如何在输入相同灰阶下,不同颜色的子像素发出的亮度趋于一致,是本领域技术人员亟待解决的技术问题。

### 实用新型内容

[0005] 有鉴于此,本实用新型实施例提供了一种阵列基板、显示面板及显示装置,用以实现在输入相同灰阶下,使不同颜色的子像素发出的亮度趋于一致。

[0006] 第一方面,本实用新型实施例提供了一种阵列基板,包括:衬底基板,位于衬底基板上的多个子像素区域,各所述子像素区域内包括:像素驱动电路,与所述像素驱动电路电连接的白色电致发光器件,以及分别与各所述子像素区域对应的不同颜色的色阻层;

[0007] 所述子像素区域至少包括:第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域;所述像素驱动电路包括:驱动晶体管,数据写入晶体管,以及存储电容,所述存储电容连接于所述驱动晶体管的栅极和所述驱动晶体管的漏极之间,所述驱动晶体管的栅极所述数据写入晶体管的漏极电连接,所述驱动晶体管的源极与第一电源线电连接,所述数据写入晶体管的栅极与扫描信号线电连接,所述数据写入晶体管的源极与数据线电连接;

[0008] 所述第一颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比大于所述第二颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比,所述第二颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比大于所述第三颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比;

[0009] 其中,所述驱动晶体管的沟道区域宽长比指的是所述驱动晶体管的半导体层与所述驱动晶体管的栅极所存在的交叠区域的宽度与长度之比,所述沟道区域的宽度指的是所述交叠区域在所述驱动晶体管的栅极延伸方向上的尺寸,所述沟道区域的长度指的是所述交叠区域在所述驱动晶体管的半导体层延伸方向上的尺寸。

[0010] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,在不同颜色的子像素区域内,各所述驱动晶体管的沟道区域的宽度相同;

[0011] 所述第一颜色子像素区域内的所述驱动晶体管的沟道区域的长度小于所述第二颜色子像素区域内的所述驱动晶体管的沟道区域的长度,所述第二颜色子像素区域内的所述驱动晶体管的沟道区域的长度小于所述第三颜色子像素区域内的所述驱动晶体管的沟道区域的长度。

[0012] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,在不同颜色的子像素区域内,各所述驱动晶体管的沟道区域的长度相同;

[0013] 所述第一颜色子像素区域内的所述驱动晶体管的沟道区域的宽度大于所述第二颜色子像素区域内的所述驱动晶体管的沟道区域的宽度,所述第二颜色子像素区域内的所述驱动晶体管的沟道区域的宽度大于所述第三颜色子像素区域内的所述驱动晶体管的沟道区域的宽度。

[0014] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,所述第一颜色子像素区域为红色子像素区域,所述第二颜色子像素区域为绿色子像素区域,所述第三颜色子像素区域为蓝色子像素区域。

[0015] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,所述子像素区域还包括:白色子像素区域;

[0016] 所述白色子像素区域内的驱动晶体管的沟道区域的宽长比小于所述蓝色子像素区域内的驱动晶体管的沟道区域的宽长比。

[0017] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,所述像素驱动电路还包括:补偿晶体管;

[0018] 所述补偿晶体管的栅极与补偿扫描线电连接,所述补偿晶体管的漏极与补偿线电连接,所述补偿晶体管的源极与所述驱动晶体管的漏极电连接;所述补偿晶体管被配置为在所述补偿扫描线所提供信号的控制下获取所述驱动晶体管的阈值电压及迁移率;

[0019] 所述第一颜色子像素区域对应的所述补偿晶体管的沟道区域宽长比大于所述第二颜色子像素区域对应的所述补偿晶体管的沟道区域宽长比,所述第二颜色子像素区域对应的所述补偿晶体管的沟道区域宽长比大于所述第三颜色子像素区域对应的所述补偿晶体管的沟道区域宽长比。

[0020] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,所述阵列基板包括半导体层,所述半导体层包括:第一区域、第二区域和第三区域;

[0021] 所述第一区域包括各晶体管的半导体层图形在所述沟道区域的部分;

[0022] 所述第二区域包括各晶体管的半导体层图形在非沟道区域的部分;

[0023] 所述第三区域包括所述存储电容的第一电极,所述第一电极与所述扫描信号线及各所述晶体管的栅极均不存在交叠区域。

[0024] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,所述存储电容的第二电极包括:位于所述半导体层靠近所述衬底基板一侧的第一金属电极,以及位于所述半导体层远离所述衬底基板一侧的第二金属电极,所述第一金属电极与所述第二金属电极电连接;

[0025] 所述第一电极与所述第一金属电极和所述第二金属电极均存在交叠面积。

[0026] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,所述第一金属电极在所述衬底基板上的正投影覆盖所述第一电极在所述衬底基板上的正投影,且覆盖

所述第二金属电极在所述衬底基板上的正投影。

[0027] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,所述补偿线与所述第一金属电极同层设置。

[0028] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,所述阵列基板还包括:栅极层;

[0029] 所述栅极层包括:所述扫描信号线,所述扫描信号线沿所述子像素区域的第一侧边延伸;

[0030] 所述补偿扫描线,所述补偿扫描线沿所述子像素区域的第二侧边延伸;

[0031] 连接走线,所述连接走线与所述存储电容电连接,所述连接走线位于所述扫描信号线和所述补偿扫描线之间靠近所述第一侧边,且与所述扫描信号线和所述补偿扫描线延伸方向相同;

[0032] 其中,所述第一侧边和所述第二侧边为所述子像素区域相对的侧边。

[0033] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,所述阵列基板还包括:位于所述栅极层背离所述衬底基板一侧的源漏电极层;

[0034] 所述源漏电极层包括:所述数据线,所述数据线沿所述子像素区域的第三侧边延伸;

[0035] 所述第一电源线,所述第一电源线沿所述子像素区域的第四侧边延伸;

[0036] 以及所述第二金属电极,所述第二金属电极位于所述数据线与所述第一电源线之间;

[0037] 所述第三侧边与所述第四侧边为所述子像素区域相对的侧边,且所述第一侧边与所述第三侧边相互垂直。

[0038] 第二方面,本实用新型实施例还提供了一种阵列基板,包括:衬底基板,位于衬底基板上的多个子像素区域,各所述子像素区域内包括:像素驱动电路,与所述像素驱动电路电连接的白色电致发光器件,以及分别与各所述子像素区域对应的不同颜色的色阻层;

[0039] 所述子像素区域至少包括:第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域;

[0040] 所述第一颜色子像素区域的面积大于所述第二颜色子像素区域的面积,所述第二颜色子像素区域的面积大于所述第三颜色子像素区域的面积。

[0041] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,所述第一颜色子像素区域为红色子像素区域,所述第二颜色子像素区域为绿色子像素区域,所述第三颜色子像素区域为蓝色子像素区域。

[0042] 在一种可能的实施方式中,在本实用新型实施例提供的阵列基板中,所述子像素区域还包括:白色子像素区域;

[0043] 所述白色子像素区域的面积小于所述蓝色子像素区域的面积。

[0044] 第三方面,本实用新型实施例还提供了一种显示面板,包括第一方面任一实施例或第二方面任一实施例提供的阵列基板。

[0045] 第四方面,本实用新型实施例还提供了一种显示装置,该显示装置包括上述实施例提供的显示面板。

[0046] 本实用新型的有益效果:

[0047] 本实用新型实施例提供了一种阵列基板、显示面板及显示装置,该显示面板包括:衬底基板,位于衬底基板上的多个子像素区域,各所述子像素区域内包括:像素驱动电路,与所述像素驱动电路电连接的白色电致发光器件,以及分别与各所述子像素区域对应的不同颜色的色阻层;所述子像素区域至少包括:第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域;所述第一颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比大于所述第二颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比,所述第二颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比大于所述第三颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比。通过对第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域内的像素驱动电路中驱动晶体管的沟道区域进行设计,增加出光亮度小的子像素区域内沟道区域的宽长比,从而增加该驱动晶体管提供的驱动电流,提高对应白色电致发光器件的亮度,使各颜色的子像素区域在相同数据电压驱动下,其出光亮度趋于一致。

### 附图说明

[0048] 图1为本实用新型实施例提供的像素电路的结构示意图;

[0049] 图2为本实用新型实施例提供的的一个子像素区域内的线路板结构示意图;

[0050] 图3为本实用新型实施例提供的沟道区域的局部结构示意图;

[0051] 图4为本实用新型实施例提供的阵列基板的结构示意图。

### 具体实施方式

[0052] 基于相关技术中的显示面板,在输入相同数据电压时,不同颜色的子像素发出的亮度会存在差异的问题,本实用新型实施例提供了一种阵列基板、显示面板及显示装置。为了使本实用新型的目的,技术方案和优点更加清楚,下面结合附图,对本实用新型实施例提供的一种阵列基板、显示面板及显示装置的具体实施方式进行详细地说明。应当理解,下面所描述的优选实施例仅用于说明和解释本实用新型,并不用于限定本实用新型。并且在冲突的情况下,本申请中的实施例及实施例中的特征可以相互组合。

[0053] 除非另外定义,本实用新型使用的技术用语或者科学术语应当为本实用新型所属领域内具有一般技能的人士所理解的通常意义。本实用新型中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或者物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系,当被描述对象的绝对位置改变后,则该相对位置关系也可能相应地改变。

[0054] 附图中各部件的形状和大小不反应真实比例,目的只是示意说明本实用新型内容。

[0055] 具体地,本实用新型实施例提供了一种阵列基板,如图1和图2所示,该阵列基板包括:衬底基板1,位于衬底基板1上的多个子像素区域,各子像素区域内包括:像素驱动电路,与像素驱动电路电连接的白色电致发光器件OLED,以及分别与各子像素区域对应的不同颜

色的色阻层(在图中未具体示出)；

[0056] 该子像素区域至少包括：第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域；像素驱动电路包括：驱动晶体管DT，数据写入晶体管T1，以及存储电容Cst，存储电容Cst连接于驱动晶体管DT的栅极和驱动晶体管DT的漏极之间，驱动晶体管DT的栅极数据写入晶体管T1的漏极电连接，驱动晶体管T1的源极与第一电源线ELVDD电连接，数据写入晶体管T1的栅极与扫描信号线G1电连接，数据写入晶体管T1的源极与数据线Data电连接；

[0057] 第一颜色子像素区域对应的驱动晶体管DT的沟道区域A的宽长比大于第二颜色子像素区域对应的驱动晶体管DT的沟道区域A的宽长比，第二颜色子像素区域对应的驱动晶体管DT的沟道区域A的宽长比大于第三颜色子像素区域对应的驱动晶体管DT的沟道区域A的宽长比；

[0058] 其中，如图2和图3所示，驱动晶体管DT的沟道区域A的宽长比W/L指的是驱动晶体管DT的半导体层与驱动晶体管DT的栅极所存在的交叠区域的宽度W与长度L之比，沟道区域A的宽度指的是交叠区域在驱动晶体管DT的栅极延伸方向上的尺寸，沟道区域A的长度指的是交叠区域在驱动晶体管DT的半导体层延伸方向上的尺寸。

[0059] 具体地，在本实用新型实施例提供的阵列基板中，由于相关技术中白色电致发光器件与标准白色电致发光器件在某些波长上存在差异，导致不同颜色的子像素在提供相同的数据电压时，各颜色子像素区域所对应的出光亮度会存在差异，因此，本实用新型通过对第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域内的像素驱动电路中驱动晶体管的沟道区域进行设计，增加出光亮度小的子像素区域内沟道区域的宽长比，从而增加该驱动晶体管提供的驱动电流，对该波段的损失进行补偿，使各颜色的子像素区域在相同数据电压驱动下，其出光亮度趋于一致，以提高显示质量。

[0060] 需要说明的是，上述第一颜色、第二颜色和第三颜色在相关技术中的阵列基板中，相同的数据电压驱动下，第一颜色的出光亮度小于第二颜色的出光亮度，第二颜色的出光亮度小于第三颜色的出光亮度。因此本实用新型对驱动晶体管的沟道区域尺寸进行改进时，需使得第一颜色子像素区域对应的驱动晶体管的沟道区域的宽长比大于第二颜色子像素区域对应的驱动晶体管的沟道区域的宽长比，第二颜色子像素区域对应的驱动晶体管的沟道区域的宽长比大于第三颜色子像素区域对应的驱动晶体管的沟道区域的宽长比，从而通过对各颜色子像素区域的沟道区域的宽长比进行不同的设计，以实现对不同颜色的不同损失量进行补偿。

[0061] 可选地，在本实用新型实施例提供的阵列基板中，在不同颜色的子像素区域内，各驱动晶体管的沟道区域的宽度相同；

[0062] 第一颜色子像素区域内的驱动晶体管的沟道区域的长度小于第二颜色子像素区域内的驱动晶体管的沟道区域的长度，第二颜色子像素区域内的驱动晶体管的沟道区域的长度小于第三颜色子像素区域内的驱动晶体管的沟道区域的长度。

[0063] 具体地，在本实用新型实施例提供的阵列基板中，由于驱动晶体管提供的驱动电流的大小与驱动晶体管的沟道区域的宽长比相关，在其他参数一定时，沟道区域的宽长比越大，其所提供的驱动电流越大，沟道区域的宽长比越小，其所提供的驱动电流也就越小。因此，各颜色子像素区域的驱动晶体管的沟道区域的宽度为定值时，可以通过调节各颜色

子像素区域的驱动晶体管的沟道区域的长度来确定各颜色子像素区域的沟道区域的宽长比,其驱动晶体管的沟道区域的长度设置的越小,其沟道区域的宽长比越大,其提供给对应的白色电致发光器件的驱动电流也就越大。

[0064] 因此,在本实用新型实施例中,在不同颜色的子像素区域内,各驱动晶体管的沟道区域的宽度相同时;可以使第一颜色子像素区域内的驱动晶体管的沟道区域的长度小于第二颜色子像素区域内的驱动晶体管的沟道区域的长度,第二颜色子像素区域内的驱动晶体管的沟道区域的长度小于第三颜色子像素区域内的驱动晶体管的沟道区域的长度。

[0065] 其中,各颜色子像素区域内驱动晶体管的沟道区域的长度的具体尺寸还需根据实际亮度测试进行确定,只要满足上述实施例提供大小排列顺序即可,在此不作具体限定。

[0066] 可选地,在本实用新型实施例提供的阵列基板中,在不同颜色的子像素区域内,各驱动晶体管的沟道区域的长度相同;

[0067] 第一颜色子像素区域内的驱动晶体管的沟道区域的宽度大于第二颜色子像素区域内的驱动晶体管的沟道区域的宽度,第二颜色子像素区域内的驱动晶体管的沟道区域的宽度大于第三颜色子像素区域内的驱动晶体管的沟道区域的宽度。

[0068] 具体地,在本实用新型实施例提供的阵列基板中,在各颜色子像素区域的驱动晶体管的沟道区域的长度为定值时,可以通过调节各颜色子像素区域的驱动晶体管的沟道区域的宽度来确定各颜色子像素区域的沟道区域的宽长比的大小,其驱动晶体管的沟道区域的宽度设置的越大,其沟道区域的宽长比越大,其提供给对应的白色电致发光器件的驱动电流也就越大。

[0069] 因此,在本实用新型实施例中,在不同颜色的子像素区域内,各驱动晶体管的沟道区域的长度相同时;可以使第一颜色子像素区域内的驱动晶体管的沟道区域的宽度大于第二颜色子像素区域内的驱动晶体管的沟道区域的宽度,第二颜色子像素区域内的驱动晶体管的沟道区域的宽度大于第三颜色子像素区域内的驱动晶体管的沟道区域的宽度,通过上述设置使各颜色的子像素区域在施加相同的数据电压时,出光亮度趋于一致。

[0070] 其中,各颜色子像素区域内驱动晶体管的沟道区域的宽度的具体尺寸还需根据实际亮度测试进行确定,只要满足上述实施例提供大小排列顺序即可,在此不作具体限定。

[0071] 可选地,在本实用新型实施例提供的阵列基板中,如图4所示,第一颜色子像素区域为红色子像素区域R,第二颜色子像素区域为绿色子像素区域G,第三颜色子像素区域为蓝色子像素区域B。

[0072] 具体地,基于相关技术中的白色电致发光器件中各波段的光所占的比例,经过色阻层后,在相同的驱动电压驱动下,红光的出光强度最弱,蓝光的出光强度最强,因此需要将红色子像素区域内驱动晶体管的沟道区域的宽长比设置的比蓝色子像素区域内驱动晶体管的沟道区域的宽长比大,以对红光出光强度不足进行补偿。

[0073] 可选地,在本实用新型实施例提供的阵列基板中,如图4和图2所示,该子像素区域还包括:白色子像素区域W;

[0074] 白色子像素区域W内的驱动晶体管DT的沟道区域A的宽长比小于蓝色子像素区域B内的驱动晶体管DT的沟道区域A的宽长比。

[0075] 具体地,在本实用新型实施例提供的阵列基板中,为了进一步提高显示质量,可以在阵列基板中按预设规律设置白色子像素区域,因为电致发光器件本身就是发白光的,因

此在白色子像素区域对应的位置可以不设置色阻层,或者设置透明的色阻层,因此白光的出光效率比较高,可以将其对应的驱动晶体管的沟道区域的宽长比设置的较小,即可满足显示需求。

[0076] 可选地,在本实用新型实施例提供的阵列基板中,如图1和图2所示,像素驱动电路还包括:补偿晶体管T2;

[0077] 补偿晶体管T2的栅极与补偿扫描线S1电连接,补偿晶体管T2的漏极与补偿线Sense电连接,补偿晶体管T2的源极与驱动晶体管DT的漏极电连接;补偿晶体管T2被配置为在补偿扫描线S1所提供信号的控制下获取驱动晶体管DT的阈值电压及迁移率;

[0078] 第一颜色子像素区域对应的补偿晶体管的沟道区域宽长比大于第二颜色子像素区域对应的补偿晶体管的沟道区域宽长比,第二颜色子像素区域对应的补偿晶体管的沟道区域宽长比大于第三颜色子像素区域对应的补偿晶体管的沟道区域宽长比。

[0079] 具体地,在本实用新型实施例提供的阵列基板中,由于补偿晶体管是用于获取驱动晶体管的阈值电压及迁移率的,从而对驱动晶体管进行补偿,因此,补偿晶体管的沟道区域的宽长比可随着对应像素驱动电路中的驱动晶体管的沟道区域的宽长比大小进行变化,以使获取到的阈值电压及迁移率更加的准确。

[0080] 可选地,在本实用新型实施例提供的阵列基板中,如图2所示,阵列基板包括半导体层,半导体层包括:第一区域、第二区域和第三区域;

[0081] 第一区域包括各晶体管的半导体层图形在沟道区域的部分;

[0082] 第二区域包括各晶体管的半导体层图形在非沟道区域的部分;

[0083] 第三区域包括存储电容的第一电极S1,第一电极S1与扫描信号线G1及各晶体管的栅极均不存在交叠区域。

[0084] 具体地,在本实用新型实施例提供的阵列基板中,该半导体层在第一区域、第二区域和第三区域的导电率依次递增,以满足不同区域对导电率的不同需求。

[0085] 具体地,在本实用新型实施例提供的阵列基板中,该半导体层可以为金属氧化物层。具体可以采用包含铟和锡的氧化物、包含铟和锡的氧化物、包含铟和锡和锌的氧化物、包含铟和锡的氧化物、包含铟和锡和锡的氧化物、包含铟和锡的氧化物、包含铟和锡和锡的氧化物、包含铟和锡的氧化物、包含铟和锡和锡的氧化物、包含铟和锡和锡的氧化物等。

[0086] 当该金属氧化物层为包含铟In的氧化物半导体,可以提高载流子迁移率(电子迁移率)。此外,氧化物半导体优选包含元素M。元素M优选是铝、镓、铋或锡等。作为可用作元素M的其他元素,有硼、硅、钛、铁、镍、锆、钇、锆、钼、镧、铈、钕、钆、钇、钆等。注意,作为元素M有时也可以组合多个上述元素。元素M例如是与氧的键能高的元素。元素M是与氧的键能高于铟的元素。或者,元素M例如是具有增大氧化物半导体的能隙的功能的元素。此外,金属氧化物层优选包含锌Zn,当氧化物半导体包含锌时容易晶化。实际实施时,氧化物半导体不局限于包含铟的氧化物半导体,也可以是锌锡氧化物或镓锡氧化物等不包含铟且包含锌、镓或锡的氧化物半导体等。

[0087] 在金属氧化物层是In-M-Zn金属氧化物的情况下,在In和M的总和为100atomic%时,优选的是:In为低于50atomic%,M为高于50atomic%。金属氧化物层使用能隙大的氧化物,例如是2.5eV以上且4.2eV以下,优选为2.8eV以上且3.8eV以下,更优选为3eV以上且3.5eV以下。优选地,金属氧化物层是包含铟In、M及锌Zn的氧化物,其中M为铝Al、镓Ga或锡

Sn。

[0088] 本实施例中，驱动晶体管、第一晶体管和第二的半导体层的组成可以相同或者大致相同，以降低制造成本。本实施例不局限于此，三个晶体管的半导体层的组成也可以彼此不同。

[0089] 进一步地，本实施例的金属氧化物层可以单层，也可以是双层或多层。当金属氧化物层是双层时，包括叠设的第一氧化物层和第二氧化物层。第二氧化物层的导电性可比第一氧化物层低并且禁带宽度可比第一氧化物层大。第一氧化物层可以是电子移动的主沟道层，因而可设置成靠近第一、第二和第三栅极。当金属氧化物层是单层时，优选采用氧化铟镓锌IGZO材料。

[0090] 本实施例中，由于金属氧化物层一部分作为晶体管的半导体层，另一部分作为存储电容的第一电极，因此在进行导体化处理时，一方面可以实现不同子像素的沟道方向和形状有所区别，以适应不同的宽长比设计。另一方面可以在一个子像素内的不同区域，金属氧化物层具有不同的成分含量，以适应不同的电特性需求。

[0091] 前述所说的导体化处理，是在形成各晶体管的栅极等图案后，利用各晶体管的栅极作为掩膜进行等离子体处理，将相应区域的金属氧化物层处理成导体化层。即可以将金属氧化物层划分为三个区域，第一区域包括各晶体管的半导体层图形在沟道区域的部分；第二区域包括各晶体管的半导体层图形在非沟道区域的部分；第三区域包括存储电容的第一电极所在区域。本实施例中，三个区域中氧化铟镓锌IGZO的成分不同。本实施例中，第一区域中IGZO的氧含量小于第二区域中IGZO的氧含量，第二区域中IGZO的氧含量小于第三区域中IGZO的氧含量。第一区域中IGZO的锌含量大于第二区域中IGZO的氧含量，第二区域中IGZO的氧含量大于第三区域中IGZO的氧含量。

[0092] 下表给出了三个区域中氧化铟镓锌IGZO成分的一种示例，Weight%代表元素在氧化物中的所占比重，Atomic%代表该元素在氧化物中所占的原子百分比。

元素 Element	第一区域		第二区域		第三区域	
	Weight(%)	Atomic(%)	Weight(%)	Atomic(%)	Weight(%)	Atomic(%)
氧 O	11.82	40.24	19.47	55.39	23.35	60.94
锌 Zn	25.68	21.40	19.61	13.65	18.72	11.95
镓 Ga	28.38	22.18	26.51	17.31	25.66	15.37
铟 In	34.12	16.18	34.4	13.63	32.24	11.72

[0093] 其中，第一区域为晶体管的沟道区域，第二区域为晶体管的源漏区域，第三区域为存储电容的极板区域。如上表所示，IGZO中包括氧O、锌Zn、镓Ga和铟In等元素，第一区域由于栅极的遮挡，未经等离子体处理，各元素O:Zn:Ga:In的重量相对含量为11.82:25.68:28.38:34.12，原子相对含量为40.24:21.40:22.18:16.18。第三区域由于未受遮挡，进行了

等离子体处理,各元素O:Zn:Ga:In的重量相对含量为23.35:18.72:25.66:32.24,原子相对含量为60.94:11.95:15.37:11.72。通过等离子体处理后,第三区域的IGZO中氧的重量和原子含量极大增加,锌Zn的重量和原子含量减小,提高了IGZO的导电性。虽然第二区域未被栅极遮挡,但由于该区域邻近栅极,受栅极影响,第二区域的IGZO中氧的重量和原子含量低于第三区域,锌Zn的重量和原子含量高于第三区域,因而第二区域的IGZO的导电性低于第三区域的IGZO。此外,不仅氧元素含量决定IGZO的导电的类型,Ga和In的含量也会影响IGZO的电学特性。通常,In含量对IGZO中的载流子浓度与霍尔迁移率有较大影响,随着In含量增加,载流子浓度与霍尔迁移率也增加,但并不是越高越好。而随着Ga含量的降低,载流子浓度与霍尔迁移率也会增加。

[0095] 由于第三区域的金属氧化物层作为存储电容的第一电极,因而需要良好的导电特性,即需要较优导体化程度。在采用栅极作为掩膜进行等离子体处理时,理论上离栅极越远的区域,其导体化程度越好,导电特性越优。具体可根据实际设计情况,选择第一电极与栅极之间的距离,在此不作具体限定。

[0096] 可选地,在本实用新型实施例提供的阵列基板中,如图2所示,存储电容的第二电极包括:位于第一电极S1靠近衬底基板1一侧的第一金属电极M1,以及位于第一电极S1远离衬底基板1一侧的第二金属电极M2,第一金属电极M1与第二金属电极M2电连接;

[0097] 第一电极S1与第一金属电极M1和第二金属电极M2均存在交叠面积。

[0098] 具体地,在本实用新型实施例提供的阵列基板中,通过上述设置在增加存储电容的第一电极和第二电极的正对面积的同时,可以减少存储电容所占区域的面积,有利于实现高像素显示。

[0099] 可选地,在本实用新型实施例提供的阵列基板中,第一金属电极在衬底基板上的正投影覆盖第一电极在衬底基板上的正投影,且覆盖第二金属电极在衬底基板上的正投影。

[0100] 具体地,在本实用新型实施例提供的阵列基板中,如图2所示,补偿线Sense可以与第一金属电极M1同层设置,从而可以通过一道工艺进行构图,简化工艺流程。

[0101] 除上述之外,在本实用新型实施例提供的阵列基板中,如图2所示,阵列基板还包括:栅极层;

[0102] 栅极层包括:扫描信号线G1,扫描信号线G1沿子像素区域的第一侧边延伸;

[0103] 补偿扫描线S1,补偿扫描线S1沿子像素区域的第二侧边延伸;

[0104] 连接走线Line,连接走线Line与存储电容电连接,连接走线Line位于扫描信号线G1和补偿扫描线Sense之间靠近第一侧边,且与扫描信号线G1和补偿扫描线Sense延伸方向相同;

[0105] 其中,第一侧边和第二侧边为子像素区域相对的侧边。

[0106] 该阵列基板还包括:位于栅极层背离衬底基板1一侧的源漏电极层;

[0107] 源漏电极层包括:数据线Data,数据线Data沿子像素区域的第三侧边延伸;

[0108] 第一电源线ELVDD,第一电源线ELVDD沿子像素区域的第四侧边延伸;

[0109] 以及第二金属电极M2,第二金属电极M2位于数据线Data与第一电源线ELVDD之间;

[0110] 第三侧边与第四侧边为子像素区域相对的侧边,且第一侧边与第三侧边相互垂直。

[0111] 其中,上述栅极层和源漏电极层所形成图形的尺寸和间距可根据电路实际设计需要进行选择,在此不作具体限定。

[0112] 基于同一发明构思,本实用新型实施例还提供了一种阵列基板,包括:衬底基板,位于衬底基板上的多个子像素区域,各子像素区域内包括:像素驱动电路,与像素驱动电路电连接的白色电致发光器件,以及分别与各子像素区域对应的不同颜色的色阻层;

[0113] 子像素区域至少包括:第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域;

[0114] 第一颜色子像素区域的面积大于第二颜色子像素区域的面积,第二颜色子像素区域的面积大于第三颜色子像素区域的面积。

[0115] 除了上述实施例中,通过对不同颜色的子像素区域内的像素电路进行设置,以实现在提供相同的数据电压时使不同颜色的子像素区域的出光强度区域一致外,还可以通过对不同颜色子像素区域的面积大小进行设计来达到上述目的。具体可以使第一颜色子像素区域的面积大于第二颜色子像素区域的面积,第二颜色子像素区域的面积大于第三颜色子像素区域的面积。

[0116] 具体地,在本实用新型实施例提供的阵列基板中,由于相关技术中白色电致发光器件与标准白色电致发光器件在某些波长上存在差异,导致不同颜色的子像素在提供相同的数据电压时,各颜色子像素区域所对应的出光亮度会存在差异,因此,本实用新型通过对第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域的面积进行设计,增加出光亮度小的子像素区域的面积,从而增加相应颜色的光的出光强度,对该波段的损失进行补偿,使各颜色的子像素区域在相同数据电压驱动下,其出光亮度趋于一致,以提高显示质量。

[0117] 需要说明的是,在对不同颜色的子像素区域的面积进行调节时,其具体面积的增大或缩小的比例可能进实际检测过程中出光亮的差异进行调节,在此不作具体限定。

[0118] 可选地,在本实用新型实施例提供的阵列基板中,第一颜色子像素区域为红色子像素区域,第二颜色子像素区域为绿色子像素区域,第三颜色子像素区域为蓝色子像素区域。

[0119] 可选地,在本实用新型实施例提供的阵列基板中,子像素区域还包括:白色子像素区域;

[0120] 白色子像素区域的面积小于蓝色子像素区域的面积。

[0121] 除上述,可以分别对不同颜色子像素区域内的像素电路或面积比例进行设计外,还可根据上述原理对不同颜色子像素区域内的像素电路和面积比例均作出调节,根据实际需要选择采用哪种方式,在此不作具体限定。

[0122] 基于同一发明构思,本实用新型实施例还提供了一种显示面板,该显示面板包括上述任一实施例提供的阵列基板。

[0123] 基于同一发明构思,本实用新型实施例还提供了一种显示装置,该显示装置包括上述实施例提供的显示面板。

[0124] 其中,本实用新型实施例提供的显示面板及显示装置具有上述实施例提供的阵列基板的全部优点,其原理及实施方式相同或相近,可参见上述实施例提供的阵列基板的实施例进行实施,在此不再赘述。

[0125] 具体地,该显示装置可以是手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0126] 本实用新型实施例提供了一种阵列基板、显示面板及显示装置,该显示面板包括:衬底基板,位于衬底基板上的多个子像素区域,各所述子像素区域内包括:像素驱动电路,与所述像素驱动电路电连接的白色电致发光器件,以及分别与各所述子像素区域对应的不同颜色的色阻层;所述子像素区域至少包括:第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域;所述第一颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比大于所述第二颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比,所述第二颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比大于所述第三颜色子像素区域对应的所述驱动晶体管的沟道区域宽长比。通过对第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域内的像素驱动电路中驱动晶体管的沟道区域进行设计,增加出光亮度小的子像素区域内沟道区域的宽长比,从而增加该驱动晶体管提供的驱动电流,提高对应白色电致发光器件的亮度,使各颜色的子像素区域在相同数据电压驱动下,其出光亮度趋于一致。

[0127] 显然,本领域的技术人员可以对本实用新型进行各种改动和变型而不脱离本实用新型的精神和范围。这样,倘若本实用新型的这些修改和变型属于本实用新型权利要求及其等同技术的范围之内,则本实用新型也意图包含这些改动和变型在内。

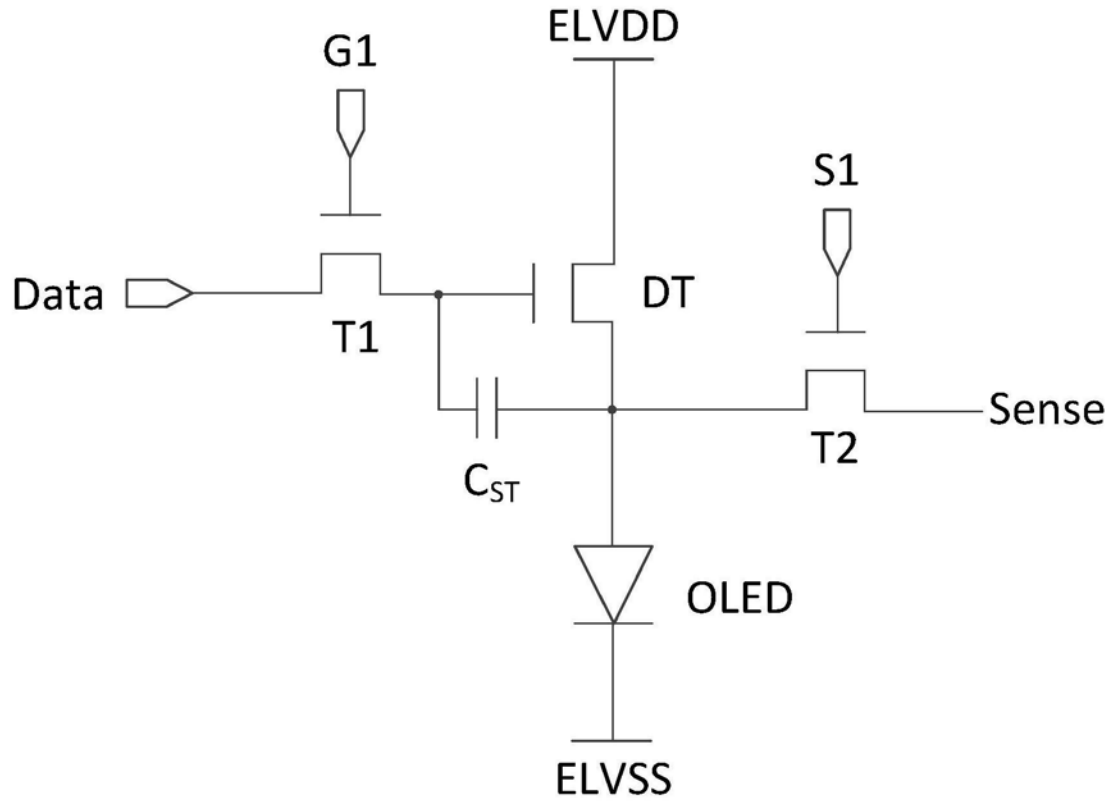


图1

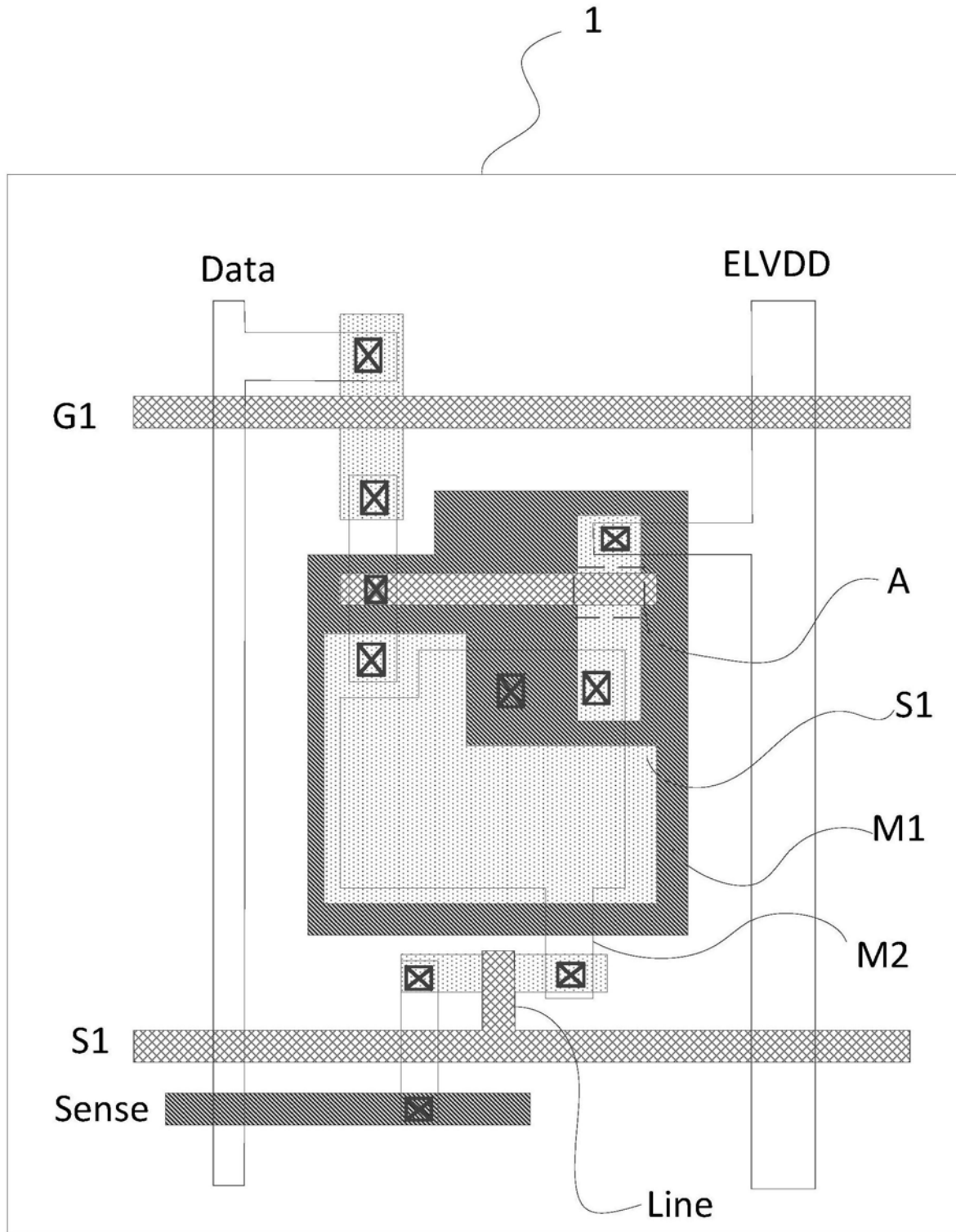


图2

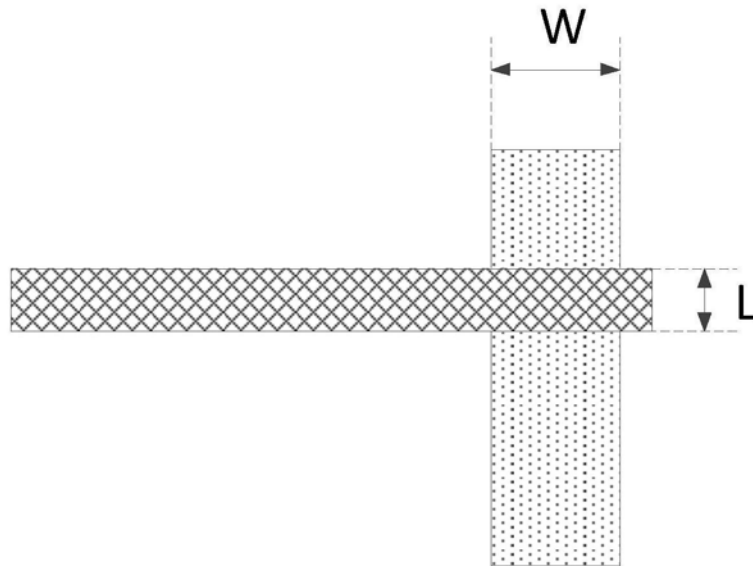


图3

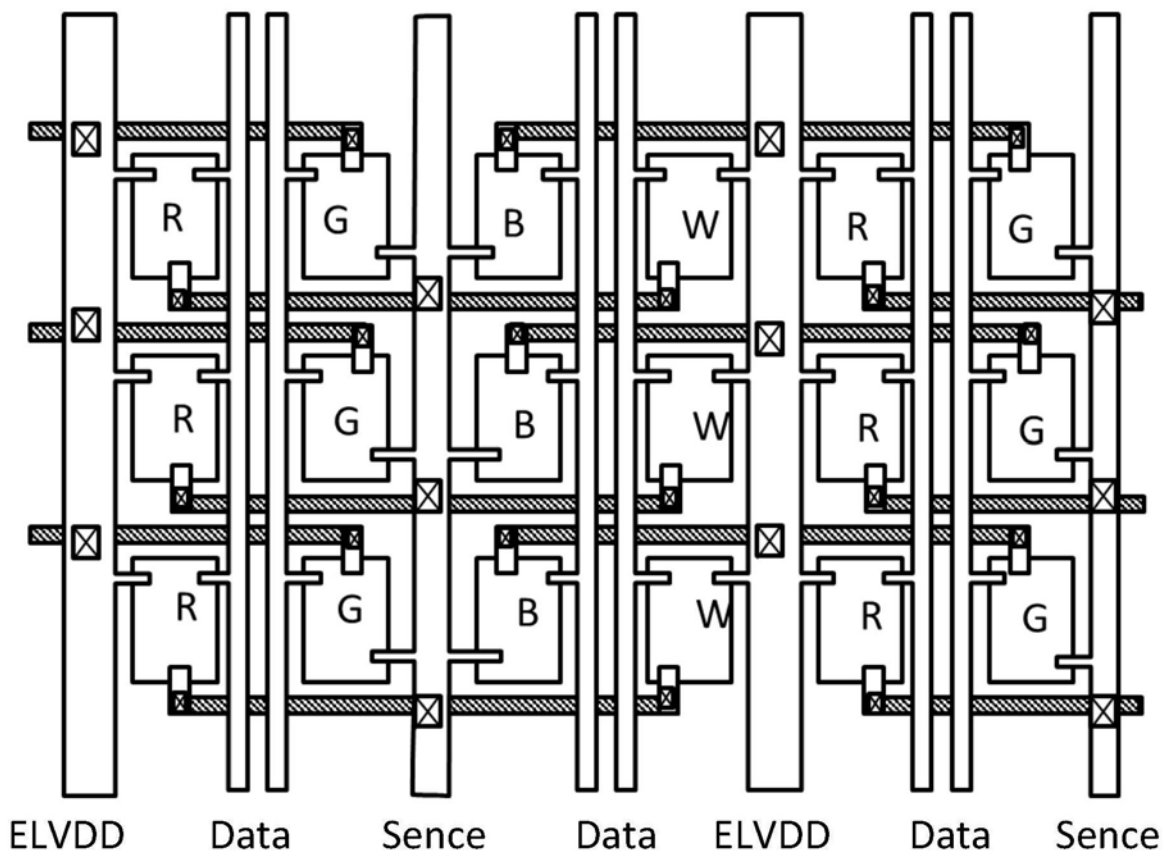


图4

专利名称(译)	一种阵列基板、显示面板及显示装置		
公开(公告)号	<a href="#">CN210575036U</a>	公开(公告)日	2020-05-19
申请号	CN201922360428.8	申请日	2019-12-24
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	许晨 郝学光 乔勇 吴新银		
发明人	许晨 郝学光 乔勇 吴新银		
IPC分类号	G09G3/3208 H01L27/32		
代理人(译)	李欣		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本实用新型公开了一种阵列基板、显示面板及显示装置，该显示面板包括：包括：衬底基板，位于衬底基板上的多个子像素区域，各所述子像素区域内包括：像素驱动电路，与所述像素驱动电路电连接白色电致发光器件，以及分别与各所述子像素区域对应的不同颜色的色阻层；通过对第一颜色子像素区域、第二颜色子像素区域和第三颜色子像素区域内的像素驱动电路中驱动晶体管的沟道区域进行设计，增加出光亮度小的子像素区域内沟道区域的宽长比，从而增加该驱动晶体管提供的驱动电流，提高对应白色电致发光器件的亮度，使各颜色的子像素区域在相同数据电压驱动下，其出光亮度趋于一致。

