



(12)发明专利申请

(10)申请公布号 CN 111164669 A

(43)申请公布日 2020.05.15

(21)申请号 201980003342.X

G09G 3/32(2016.01)

(22)申请日 2019.12.19

G09G 3/3225(2016.01)

(85)PCT国际申请进入国家阶段日

2020.01.07

(86)PCT国际申请的申请数据

PCT/CN2019/126527 2019.12.19

(71)申请人 重庆康佳光电技术研究院有限公司

地址 402760 重庆市璧山区璧泉街道鸽山  
路69号(1号厂房)

(72)发明人 郑士嵩

(74)专利代理机构 深圳市君胜知识产权代理事  
务所(普通合伙) 44268

代理人 王永文

(51)Int.Cl.

G09G 3/30(2006.01)

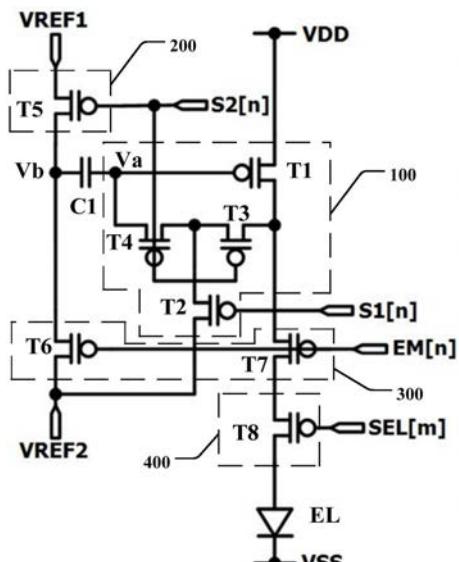
权利要求书2页 说明书8页 附图7页

(54)发明名称

一种电激发光显示器、像素补偿电路及其电  
压补偿方法

(57)摘要

本发明公开了一种电激发光显示器、像素补  
偿电路及其电压补偿方法,其中,像素补偿电  
路包括补偿存储电容、第一开关模块、第二开  
关模块、第三开关模块和第四开关模块;第一开  
关模块用于在第一时间段为补偿存储电容的第  
一端提供第二参考电压,并在第二时间段为补  
偿存储电容的第二端提供补偿电压;第二开关  
模块用于在第一时间段和第二时间段为补偿存  
储电容的第二端提供第一参考电压;第三开关  
模块用于在第三时间段为补偿存储电容的第  
二端提供第二参考电压;第四开关模块用于在第  
三时间段控制电激发光器件发光,本发明通过  
对各个开关模块的时序控制,实现补偿电压或电  
流的功能,进而有效改善显示器的亮度均匀性问题。



1. 一种像素补偿电路,其特征在于,包括补偿存储电容、第一开关模块、第二开关模块、第三开关模块和第四开关模块;所述第一开关模块用于在第一时间段根据输入电压、第一控制信号和第二控制信号为所述补偿存储电容的第一端提供第二参考电压,并在第二时间段根据所述输入电压和所述第二控制信号为所述补偿存储电容的第二端提供补偿电压;所述第二开关模块用于在第一时间段和第二时间段根据第二控制信号为所述补偿存储电容的第二端提供第一参考电压;所述第三开关模块用于在第三时间段根据第三控制信号为所述补偿存储电容的第二端提供所述第二参考电压;所述第四开关模块用于在第三时间段根据第四控制信号控制电激发光器件发光。

2. 根据权利要求1所述的像素补偿电路,其特征在于,第一开关模块包括第一晶体管、第二晶体管、第三晶体管和第四晶体管;所述第一晶体管的第一端接电,所述第一晶体管的控制端和所述第四晶体管的第一端均连接所述补偿存储电容的第一端,所述第三晶体管的第一端和所述第一晶体管的第二端均连接所述第三开关模块,所述第三晶体管的第二端和所述第四晶体管的第二端均连接所述第二晶体管的第一端,所述第二晶体管的第二端连接第二参考电压输入端,所述第二晶体管的控制端连接第一扫描线;所述第三晶体管的控制端和所述第四晶体管的控制端均连接第二扫描线。

3. 根据权利要求2所述的像素补偿电路,其特征在于,所述第二开关模块包括第五晶体管,所述第五晶体管的控制端连接所述第二扫描线,所述第五晶体管的第一端连接第一参考电压输入端,所述第五晶体管的第二端连接所述补偿存储电容的第二端。

4. 根据权利要求2所述的像素补偿电路,其特征在于,所述第三开关模块包括第六晶体管和第七晶体管,所述第六晶体管的控制端和所述第七晶体管的控制端均连接第三扫描线,所述第六晶体管的第一端连接所述补偿存储电容的第二端,所述第六晶体管的第二端连接第二参考电压输入端;所述第七晶体管的第一端连接所述第一晶体管的第二端,所述第七晶体管的第二端连接所述第四开关模块。

5. 根据权利要求4所述的像素补偿电路,其特征在于,所述第四开关模块包括第八晶体管,所述第八晶体管的控制端连接第四扫描线,所述第八晶体管的第一端连接所述第七晶体管的第二端,所述第八晶体管的第二端连接所述电激发光器件的阳极。

6. 根据权利要求4所述的像素补偿电路,其特征在于,所述第四开关模块包括第八晶体管,所述第八晶体管的控制端连接第四扫描线,所述第八晶体管的第一端连接所述第七晶体管的第二端,所述第八晶体管的第二端连接所述电激发光器件的阴极。

7. 根据权利要求2所述的像素补偿电路,其特征在于,所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管均为P沟道晶体管或N沟道晶体管。

8. 根据权利要求5所述的像素补偿电路,其特征在于,所述第八晶体管为P沟道晶体管。

9. 一种基于如权利要求1-8任意一项所述的像素补偿电路的电压补偿方法,其特征在于,包括如下步骤:

在第一时间段,所述第一开关模块根据所述输入电压、所述第一控制信号和所述第二控制信号为所述补偿存储电容的第一端提供所述第二参考电压;所述第二开关模块根据所述第二控制信号为所述补偿存储电容的第二端提供所述第一参考电压;

在第二时间段,所述第一开关模块根据所述输入电压和所述第二控制信号为所述补偿存储电容的第一端提供所述补偿电压;所述第二开关模块根据所述第二控制信号为所述补

偿存储电容的第二端提供所述第一参考电压，

在第三时间段，所述第三开关模块和所述第四开关模块根据第三控制信号和所述第四控制信号控制电激发光器件发光，并为所述补偿存储电容的第二端提供所述第二参考电压。

10. 一种电激发光显示器，其特征在于，包括像素阵列，所述像素阵列包括至少一个像素电路，所述像素电路包括三个子像素电路，每个子像素电路均包括电激发光器件以及如权利要求1-8任意一项所述的像素补偿电路。

## 一种电激发光显示器、像素补偿电路及其电压补偿方法

### 技术领域

[0001] 本发明涉及显示技术领域,特别涉及一种电激发光显示器、像素补偿电路及其电压补偿方法。

### 背景技术

[0002] EL (Electroluminescence/电激发光) 器件,包含:OLED, LED…等,近年来EL器件大量用于制作显示器产品,相较于传统显示器(CRT, LCD…等),其应用面展现了更好的光学特性,更低的功耗表现,更好的产品型态可塑性。而因该器件为电流驱动属性所致,当用于制作显示器时,搭配典型的AM(Active Matrix, 主动式矩阵)或是PM(Passive Matrix, 被动式矩阵)驱动方法,因受到电流经过线路及EL器件而引起的大电性负载,而必然产生因电压衰退(IR-drop)效应引起的亮度均匀性问题,该问题引起了电压值的下降,偏离了原始电压源的供应电压值,直接造成了EL器件的驱动跨压降低,而影响了其流经EL器件的电流下降,最终使亮度降低,反应至面板的亮度均匀性(Brightness Uniformity)下降,大幅冲击了显示器的画面质量。

[0003] 具体地,如图1a、图1b和图1c所示,基于典型显示器驱动方法及线路设计,其因采用共电源,除面板边缘的像素点外,显示区内的像素供电,透过线路的直接布线,且EL器件在操作用于发光时,所提供的大电性负载,致使在显示区内的像素点会产生不同的电压降,反应至亮度的直接下降,亮度均匀性劣化。也就是说,在显示面板中不同位置的子像素CKT1和CKT2,其通过多个电阻以及电连接线连接入背板电路中,当输入电压VDD从一端输入时,由于线路串联路径上的电性负载的关系,会使得与VDD距离较近的子像素具有较大的输入电压及输入电流,距离VDD距离较远的子像素具有较小的输入电压及输入电流;电压降时,因线路串联路径上的电性负载引起:VDD>VDDCKT.1>VDDCKT.2;电流降时,因VDD在路径上的电压降,造成对应EL器件的跨压降低:ICKT.1>ICKT.2;亮度降时,因EL器件为电流致光,故电流的降低引起直接的亮度变化:BriCKT.1>BriCKT.2,进而使得同一显示面板上的不同子像素具有不同的发光亮度,导致发光亮度不均匀的问题。

[0004] 因而现有技术还有待改进和提高。

### 发明内容

[0005] 鉴于上述现有技术的不足之处,本发明的目的在于提供一种电激发光显示器、像素补偿电路及其电压补偿方法,使得电激发光器件的亮度不会因距离输入电压的远近而不同,进而有效改善显示器的亮度均匀性问题。

[0006] 为了达到上述目的,本发明采取了以下技术方案:

[0007] 一种像素补偿电路,包括补偿存储电容、第一开关模块、第二开关模块、第三开关模块和第四开关模块;所述第一开关模块用于在第一时间段根据输入电压、第一控制信号和第二控制信号为所述补偿存储电容的第一端提供第二参考电压,并在第二时间段根据所述输入电压和所述第二控制信号为所述补偿存储电容的第二端提供补偿电压;所述第二开

关模块用于在第一时间段和第二时间段根据第二控制信号为所述补偿存储电容的第二端提供第一参考电压；所述第三开关模块用于在第三时间段根据第三控制信号为所述补偿存储电容的第二端提供所述第二参考电压；所述第四开关模块用于在第三时间段根据第四控制信号控制电激发光器件发光。

[0008] 所述的像素补偿电路中，第一开关模块包括第一晶体管、第二晶体管、第三晶体管和第四晶体管；所述第一晶体管的第一端接电，所述第一晶体管的控制端和所述第四晶体管的第一端均连接所述补偿存储电容的第一端，所述第三晶体管的第一端和所述第一晶体管的第二端均连接所述第三开关模块，所述第三晶体管的第二端和所述第四晶体管的第二端均连接所述第二晶体管的第一端，所述第二晶体管的第二端连接第二参考电压输入端，所述第二晶体管的控制端连接第一扫描线；所述第三晶体管的控制端和所述第四晶体管的控制端均连接第二扫描线。

[0009] 所述的像素补偿电路中，所述第二开关模块包括第五晶体管，所述第五晶体管的控制端连接所述第二扫描线，所述第五晶体管的第一端连接第一参考电压输入端，所述第五晶体管的第二端连接所述补偿存储电容的第二端。

[0010] 所述的像素补偿电路中，所述第三开关模块包括第六晶体管和第七晶体管，所述第六晶体管的控制端和所述第七晶体管的控制端均连接第三扫描线，所述第六晶体管的第一端连接所述补偿存储电容的第二端，所述第六晶体管的第二端连接第二参考电压输入端；所述第七晶体管的第一端连接所述第一晶体管的第二端，所述第七晶体管的第二端连接所述第四开关模块。

[0011] 所述的像素补偿电路中，所述第四开关模块包括第八晶体管，所述第八晶体管的控制端连接第四扫描线，所述第八晶体管的第一端连接所述第七晶体管的第二端，所述第八晶体管的第二端连接所述电激发光器件的阳极。

[0012] 所述的像素补偿电路中，所述第四开关模块包括第八晶体管，所述第八晶体管的控制端连接第四扫描线，所述第八晶体管的第一端连接所述第七晶体管的第二端，所述第八晶体管的第二端连接所述电激发光器件的阴极。

[0013] 所述的像素补偿电路中，所述第一晶体管、所述第二晶体管、所述第三晶体管、所述第四晶体管均为P沟道晶体管或N沟道晶体管。

[0014] 所述的像素补偿电路中，所述第八晶体管为P沟道晶体管。

[0015] 一种基于如上所述的像素补偿电路的电压补偿方法，包括如下步骤：

[0016] 在第一时间段，所述第一开关模块根据所述输入电压、所述第一控制信号和所述第二控制信号为所述补偿存储电容的第一端提供所述第二参考电压；所述第二开关模块根据所述第二控制信号为所述补偿存储电容的第二端提供所述第一参考电压；

[0017] 在第二时间段，所述第一开关模块根据所述输入电压和所述第二控制信号为所述补偿存储电容的第一端提供所述补偿电压；所述第二开关模块根据所述第二控制信号为所述补偿存储电容的第二端提供所述第一参考电压，

[0018] 在第三时间段，所述第三开关模块和所述第四开关模块根据第三控制信号和所述第四控制信号控制电激发光器件发光，并为所述补偿存储电容的第二端提供所述第二参考电压。

[0019] 一种电激发光显示器，包括像素阵列，所述像素阵列包括至少一个像素电路，所述

像素电路包括三个子像素电路,每个子像素电路均包括电激发光器件以及如上所述的像素补偿电路。

[0020] 相较于现有技术,本发明提供的一种电激发光显示器、像素补偿电路及其电压补偿方法,其中,像素补偿电路包括补偿存储电容、第一开关模块、第二开关模块、第三开关模块和第四开关模块;所述第一开关模块用于在第一时间段根据输入电压、第一控制信号和第二控制信号为所述补偿存储电容的第一端提供第二参考电压,并在第二时间段根据所述输入电压和所述第二控制信号为所述补偿存储电容的第二端提供补偿电压;所述第二开关模块用于在第一时间段和第二时间段根据第二控制信号为所述补偿存储电容的第二端提供第一参考电压;所述第三开关模块用于在第三时间段根据第三控制信号为所述补偿存储电容的第二端提供所述第二参考电压;所述第四开关模块用于在第三时间段根据第四控制信号控制电激发光器件发光;本发明通过对各个开关模块的时序控制,实现补偿电压或电流的功能,使得电激发光器件的不因距离电压输入端的远近而不同,进而有效改善显示器亮度均匀性的问题,保证电激发光显示器中的各个子像素具有相同的发光亮度。

## 附图说明

- [0021] 图1a、图1b和图1c为现有的子像素电路的电路原理图;
- [0022] 图2为本发明提供的像素补偿电路第一实施例的电路原理图;
- [0023] 图3为本发明提供的像素补偿电路在第一时间段的工作原理图;
- [0024] 图4为本发明提供的像素补偿电路在第一时间段的各个控制信号的时序图;
- [0025] 图5为本发明提供的像素补偿电路在第二时间段的工作原理图;
- [0026] 图6为本发明提供的像素补偿电路在第二时间段的各个控制信号的时序图;
- [0027] 图7为本发明提供的像素补偿电路在第三时间段的工作原理图;
- [0028] 图8为本发明提供的像素补偿电路在第三时间段的各个控制信号的时序图;
- [0029] 图9为本发明提供的像素补偿电路中第二实施例的电路原理图;
- [0030] 图10为本发明提供的像素补偿电路的第二实施例中各个控制信号的时序图;
- [0031] 图11为本发明提供的像素补偿电路的电压补偿方法的流程图。

## 具体实施方式

[0032] 本发明提供一种电激发光显示器、像素补偿电路及其电压补偿方法,使得电激发光器件的亮度不会因距离输入电压的远近而不同,进而有效改善显示器的亮度均匀性问题。

[0033] 为使本发明的目的、技术方案及效果更加清楚、明确,以下参照附图并举实施例对本发明进一步详细说明。应当理解,此处所描述的具体实施例仅用以解释本发明,并不用于限定本发明。

[0034] 请参阅图2,本发明提供的像素补偿电路与电激发光器件EL连接,包括补偿存储电容C1、第一开关模块100、第二开关模块200、第三开关模块300和第四开关模块400,所述第一开关模块100连接电压输入端、第一扫描线、第二扫描线和补偿存储电容C1的第一端,所述第一开关模块100来连接第三开关模块300,所述第二开关模块200连接第一参考电压输入端、第一扫描线和补偿存储电容C1的第二端,所述第三开关模块300还连接所述第四开关

模块400和第三扫描线,所述第四开关模块400还连接第四扫描线和电激发光器件EL,其中所述第一扫描线、第二扫描线和第三扫描线为所述像素补偿电路提供行控制信号,分别为第一控制信号S1[n]、第二控制信号S2[n]和第三控制信号EM[n],所述第一控制信号S1[n]、第二控制信号S2[n]和第三控制信号EM[n]作为补偿像素电路的功能操作用途;所述第四扫描线为所述像素补偿电路提供列控制信号,即所述第四控制信号SEL[n],所述第四控制信号SEL[n]为PWM功能信号,用来控制所述电激发光器件EL的发光时间。

[0035] 具体地,所述第一开关模块100用于在第一时间段根据输入电压、第一控制信号S1[n]和第二控制信号S2[n]为所述补偿存储电容C1的第一端提供第二参考电压,并在第二时间段根据所述输入电压和所述第二控制信号S2[n]为所述补偿存储电容C1的第二端提供补偿电压;所述第二开关模块200用于在第一时间段和第二时间段根据第二控制信号S2[n]为所述补偿存储电容C1的第二端提供第一参考电压;所述第三开关模块300用于在第三时间段根据第三控制信号EM[n]为所述补偿存储电容C1的第二端提供所述第二参考电压;所述第四开关模块400用于在第三时间段根据第四控制信号控制电激发光器件EL发光,通过对各个开关模块的时序控制,实现补偿电压或电流的功能,使得电激发光器件EL的不因距离电压输入端的远近而不同,进而有效改善显示器亮度均匀性的问题,保证电激发光显示器中的各个子像素具有相同的发光亮度。

[0036] 本发明提供的像素补偿电路,在工作过程中有三个阶段分别初始化阶段(第一时间段)、电压补偿阶段(第二时间段)和发光显示阶段(第三时间段),在进行初始化之前,所述补偿存储电容C1在前一时序控制后,还会遗留前一时序的电容差,进而通过初始化可消除前一时序的信号遗留,避免对当前操作进行影响;在初始化阶段,通过所述第一控制信号S1[n]和所述第二控制信号S2[n]控制所述第一开关模块100和第二开关模块200参与工作,此时电压输入端提供一输入电压和第二参考电压输入端提供第二参考电压经过第二开关模块200为所述补偿存储电容C1充电,使得所述补偿存储电容C1的第一端的电压为第二参考电压,此时即 $V_a = V_{REF2}$ ;同时,所述第二控制信号S2[n]参与控制,所得第一参考电压输入端提供的所述第一参考电压经所述第二开关模块200为所述补偿存储电容C1充电,使得所述补偿存储电容C1的第二端的电压为第一参考电压,即 $V_b = V_{REF1}$ ;进而,所述补偿存储电容C1的两端分别达到所述第一参考电压和所述第二参考电压,以消除前一时序残留的电压的影响。

[0037] 在电压补偿阶段,仅有第二控制信号S2[n]参与控制,此时所述第一参考电压输入端进过所述第二开关模块200为所述补偿存储电容C1充电,使得所述补偿存储电容C1的第二端的电压仍为第一参考电压,即 $V_b = V_{REF1}$ ;由于此时第二控制信号S2[n]不参与控制,所述第一开关模块100仅通过所述电压输入端提供的输入电压为所述补偿存储电容C1进行充电,为所述补偿存储电容C1提供一补偿电压后停止充电,此时所述补偿存储电容C1的第一端的电压 $V_a = VDD - \text{补偿电压}$ ,其中,VDD为输入电压。

[0038] 而在发光显示阶段,所述第二控制信号S2[n]和所述第一控制信号S1[n]均不参与控制,此时所述第三控制信号EM[n]和所述第四控制信号SEL[n]参与控制,对应的所述第二参考电压输入端提供的所述第二参考电压通过所述第三开关模块300为所述补偿存储电容C1充电,使得所述补偿存储电容C1的第二端的电压由所述第一参考电压变为所述第二参考电压,即此时 $V_b = V_{REF2}$ ;由于电容的特性,当所述补偿存储电容C1的一端,当所述补偿存储

电容C1一端的电压发生了变化,为了维持恒定的电压差,所述补偿存储电容C1另一端的电压会发生相应改变,则所述补偿存储电容C1的第一端的电压为 $V_a = VDD - \text{补偿电压} + (VREF2 - VREF1)$  (1);同时,所述第四开关模块400在所述第四控制信号SEL[n]的作用下,使得所述电压输入端的输入电压可为所述电激发光器件EL供电,使得所述电激发光器件EL点亮,对应所述电激发光器件EL的电流为 $I_{EL} = k * (VDD - V_a - \text{补偿电压})^2$  (2);

[0039] 将经过电压补偿后的所述补偿存储电容C1的第一端的电压即式(1)代入式(2),即可得到

$$I_{EL} = k * (VREF1 - VREF2)^2 \quad (3);$$

[0041] 可见,式(3)中不包含VDD的参数因子,因此无论子像素距离电压输入端的远近,其流经的电压或电流均不会受到输入电压VDD的影响,故所述电激发光器件EL的亮度不会受到影响,从而避免了IR-drop问题,有效改善显示器亮度均匀性的问题,使得电激发光显示器中的各个子像素具有相同的发光亮度;其中,k为半导体参数,为一个固定常量。

[0042] 具体实施时,在第一实施例中,请继续参阅图2,所述第一开关模块100包括第一晶体管T1、第二晶体管T2、第三晶体管T3和第四晶体管T4;所述第一晶体管T1的第一端接电,所述第一晶体管T1的控制端和所述第四晶体管T4的第一端均连接所述补偿存储电容C1的第一端,所述第三晶体管T3的第一端和所述第一晶体管T1的第二端均连接所述第三开关模块300,所述第三晶体管T3的第二端和所述第四晶体管T4的第二端均连接所述第二晶体管T2的第一端,所述第二晶体管T2的第二端连接第二参考电压输入端,所述第二晶体管T2的控制端连接第一扫描线;所述第三晶体管T3的控制端和所述第四晶体管T4的控制端均连接第二扫描线,其中,所述第一晶体管T1、所述第二晶体管T2、所述第三晶体管T3、所述第四晶体管T4均为P沟道晶体管或N沟道晶体管,且各个晶体管可选择TFT晶体管或者MOS管,本实施例中各个晶体管为P沟道TFT晶体管,通过所述第一控制信号S1[n]来控制所述第二晶体管T2的导通或截止,并通过第二控制信号S2[n]控制所述第三晶体管T3和所述第四晶体管T4的导通或截止,进而控制所述补偿存储电容C1的充放电路径。

[0043] 进一步地,所述第二开关模块200包括第五晶体管T5,所述第五晶体管T5的控制端连接所述第二扫描线,所述第五晶体管T5的第一端连接第一参考电压输入端,所述第五晶体管T5的第二端连接所述补偿存储电容C1的第二端,所述第二控制信号S2[n]通过控制第五晶体管T5的导通或截止,来控制所述第一参考点电压输入的所述第一参考电压是否为所述补偿存储电容C1充电,以便于为所述补偿存储电容C1提供补偿电压;其中,本实施例中所述第五晶体管T5为P沟道TFT晶体管。

[0044] 在初始化阶段,请一并参阅图3和图4,在时间点T1时,所述第二控制信号S2[n]拉为负缘,所述第一控制信号S1[n]为低逻辑电平,所述第三控制信号EM[n]处于高逻辑电平,此时所述第一控制信号S1[n]控制所述第二晶体管T2导通,所述第二控制信号S2[n]控制所述第三晶体管T3、所述第四晶体管T4和所述第五晶体管T5导通进入工作状态,所述第三控制信号EM[n]控制所述第六晶体管T6和所述第七晶体管T7截止,所述第一参考电压输入端的所述第一参考电压通过所述第五晶体管T5为所述补偿存储电容C1充电,使得所述补偿存储电容C1的第二端的电压为第一参考电压,即 $V_b = VREF1$ ;所述第二参考电压输入端输入的所述第二参考电压通过所述第二晶体管T2和所述第四晶体管T4,同时,所述电压输入端的输入电压通过所述第一晶体管T1、所述第三晶体管T3和所述第四晶体管T4对所述补偿存储

电容C1充电,使得所述补偿存储电容C1的第一端的电压为第一参考电压,即 $V_a = V_{REF2}$ ,进而使得所述补偿存储电容C1的两端分别达到所述第一参考电压和所述第二参考电压,以消除前一时序残留的电压的影响。

[0045] 而在电压补偿阶段,请一并参阅图5和图6,在时间点T2时,所述第一参考电压拉至高逻辑电平,所述第二控制信号S2[n]仍未低逻辑电平,所述第三控制信号EM[n]仍未高逻辑电平;在此阶段,所述第一控制信号S1[n]控制所述第二晶体管T2截止,所述第三控制信号EM[n]控制所述第六晶体管T6和所述第七晶体管T7截止,所述第二控制信号S2[n]仍旧控制所述第五晶体管T5为导通状态;此时所述电压输入端的输入电压仅经所述第一晶体管T1、所述第三晶体管T3和所述第四晶体管T4为所述补偿存储电容C1充电,直到满足第一晶体管T1的栅源电压 $V_{gs}$ 为 $|V_{th}|$ 时停止,也就是说当所述第一晶体管T1达到自身的阈值电压 $|V_{th}|$ ,所述输入电压停止对所述补偿存储电容C1充电,此时所述补偿存储电容C1的第一端的电压 $V_a = VDD - |V_{th}|$ ;由于所述第五晶体管T5的导通,所述补偿存储电容C1的第二端的电压没有发生变化,仍旧为 $V_b = V_{REF1}$ ,其中, $|V_{th}|$ 为所述像素补偿电路为所述补偿存储电容C1提供的补偿电压的电压值,以便于后续电激发光器件EL不会因距离所述电源输入端的所述输入电压的远近而亮度不同。

[0046] 进一步地,请继续参阅图2,所述第三开关模块300包括第六晶体管T6和第七晶体管T7,所述第六晶体管T6的控制端和所述第七晶体管T7的控制端均连接第三扫描线,所述第六晶体管T6的第一端连接所述补偿存储电容C1的第二端,所述第六晶体管T6的第二端连接第二参考电压输入端;所述第七晶体管T7的第一端连接所述第一晶体管T1的第二端,所述第七晶体管T7的第二端连接所述第四开关模块400;通过所述第三控制信号EM[n]控制所述第三开关模块300的导通,保证所述电激发光器件EL接电,进而驱动所述电激发光器件EL发光;其中,本实施例中所述第六晶体管T6和所述第七晶体管T7均为P沟道TFT晶体管。

[0047] 进一步地,所述第四开关模块400包括第八晶体管T8,所述第八晶体管T8的控制端连接第四扫描线,所述第八晶体管T8的第一端连接所述第七晶体管T7的第二端,所述第八晶体管T8的第二端连接所述电激发光器件EL的阳极,所述第四控制信号SEL[n]为PWM功能信号,通过所述第四控制信号SEL[n]控制所述第八晶体管T8的导通或截止,进而控制所述电激发光器件EL的发光时间,本实施例中,所述第八晶体管T8为P沟道TFT晶体管。

[0048] 在发光显示阶段,请一并参阅图7和图8,也即在时间点T3时,所述第一控制信号S1[n]继续保持高逻辑电平,所述第二控制信号S2[n]变为高逻辑电平,所述第三控制信号EM[n]拉至低逻辑电平,所述第四控制信号SEL[n]拉至低逻辑电平;此时所述第一控制信号S1[n]仍旧控制所述第二晶体管T2截止,所述第二控制信号S2[n]控制所述第三晶体管T3、所述第四晶体管T4和所述第五晶体管T5截止;而所述第三控制信号EM[n]控制所述第六晶体管T6和所述第七晶体管T7导通,所述第四控制信号SEL[n]控制所述第八晶体管T8导通,所述电源输入端的输入电压经所述第七晶体管T7和所述八晶体管为所述电激发光器件EL供电,使得所述电激发光器件EL点亮;所述第二参考电压输入端的所述第二参考电压经所述第六晶体管T6为所述补偿存储电容C1的第二端充电,使得所述补偿存储电容C1的第二端的电压变为第二参考电压,即 $V_b = V_{REF2}$ ;由于电容的特性,当电容一端的电压发生了变化,为了维持恒定的电压差,电容另一端的电压会发生相应改变,则电容C另一端的电压为 $V_a = VDD - |V_{th}| + (V_{REF2} - V_{REF1})$ ; (1)

[0049] 此时电流的等效公式为:  $IEL = k * (VDD - Va - |Vth|)^2$ ; (2)

[0050] 将式(1)代入式(2)之后,即可得到

[0051]  $IEL = k * (VREF1 - VREF2)^2$  (3) ;

[0052] 可见,式(3)中不包含VDD的参数因子,因此无论子像素距离输入电压的远近,其流经的电压或电流均不会受到影响,故所述电激发光器件EL的亮度不会受到影响,避免了IR-drop问题,本发明中通过八个晶体管、一个补偿存储电容C1和四个控制信号构成的像素补偿电路,可有效改善显示器的亮度均匀性问题。

[0053] 进一步地,在第二实施例中,请一并参阅图9和图10,所述第四开关模块400包括第八晶体管T8,所述第八晶体管T8的控制端连接第四扫描线,所述第八晶体管T8的第一端连接所述第七晶体管T7的第二端,所述第八晶体管T8的第二端连接所述电激发光器件EL的阴极,本实施例中所述第八晶体管T8为N沟道TFT晶体管,对于N沟道晶体管,所述像素补偿电路同样也是采用八个晶体管、一个补偿存储电容C1和四个控制信号构成,同为八个晶体管,但是电激发光器件EL的放置位置不同,同为四个控制信号,而波形互为反向,补偿功能操作一致,补偿后的等效电流公式相同,由于上文对采用P沟道晶体管的像素补偿电路的工作过程已经进行了详细描述,因此对于采用N沟道晶体管的像素补偿电路的工作过程不作赘述。

[0054] 本发明还相应提供一种基于所述的像素补偿电路的电压补偿方法,请参阅图11,所述基于所述的像素补偿电路的电压补偿方法包括如下步骤:

[0055] S10、在第一时间段,所述第一开关模块根据所述输入电压、所述第一控制信号和所述第二控制信号为所述补偿存储电容的第一端提供所述第二参考电压;所述第二开关模块根据所述第二控制信号为所述补偿存储电容的第二端提供所述第一参考电压;

[0056] S20、在第二时间段,所述第一开关模块根据所述输入电压和所述第二控制信号为所述补偿存储电容的第一端提供所述补偿电压;所述第二开关模块根据所述第二控制信号为所述补偿存储电容的第二端提供所述第一参考电压;

[0057] S30、在第三时间段,所述第三开关模块和所述第四开关模块根据第三控制信号和所述第四控制信号控制电激发光器件发光,并为所述补偿存储电容的第二端提供所述第二参考电压。

[0058] 本发明还提供了一种电激发光显示器,所述电激发光显示器包括像素阵列,所述像素阵列包括至少一个像素电路,所述像素电路包括三个子像素电路,每个子像素电路均包括电激发光器件以及如上所述的像素补偿电路,由于上文对该像素补偿电路进行了详细描述,此处不再赘述。

[0059] 综上所述,本发明提供的一种电激发光显示器、像素补偿电路及其电压补偿方法,其中,像素补偿电路包括补偿存储电容、第一开关模块、第二开关模块、第三开关模块和第四开关模块;所述第一开关模块用于在第一时间段根据输入电压、第一控制信号和第二控制信号为所述补偿存储电容的第一端提供第二参考电压,并在第二时间段根据所述输入电压和所述第二控制信号为所述补偿存储电容的第二端提供补偿电压;所述第二开关模块用于在第一时间段和第二时间段根据第二控制信号为所述补偿存储电容的第二端提供第一参考电压;所述第三开关模块用于在第三时间段根据第三控制信号为所述补偿存储电容的第二端提供所述第二参考电压;所述第四开关模块用于在第三时间段根据第四控制信号控制电激发光器件发光,通过对各个开关模块的时序控制,实现补偿电压或电流的功能,使得

电激发光器件的不因距离电压输入端的远近而不同,进而有效改善显示器亮度均匀性的问题,保证电激发光显示器中的各个子像素具有相同的发光亮度。

[0060] 可以理解的是,对本领域普通技术人员来说,可以根据本发明的技术方案及其发明构思加以等同替换或改变,而所有这些改变或替换都应属于本发明所附的权利要求的保护范围。

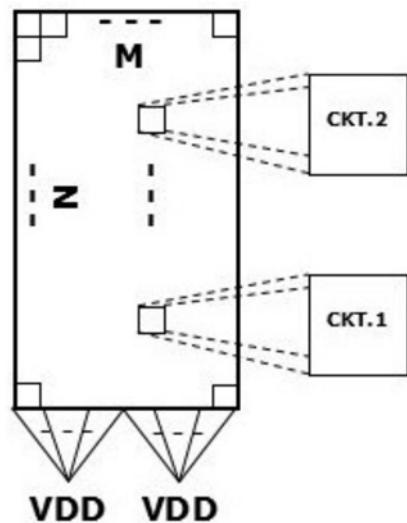


图1a

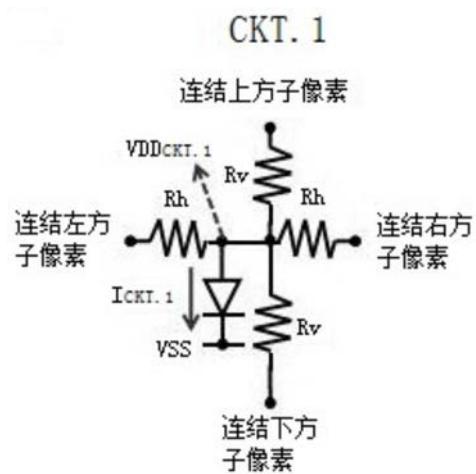


图1b

CKT. 2

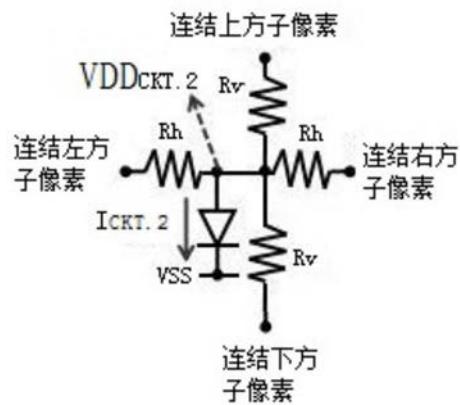


图1c

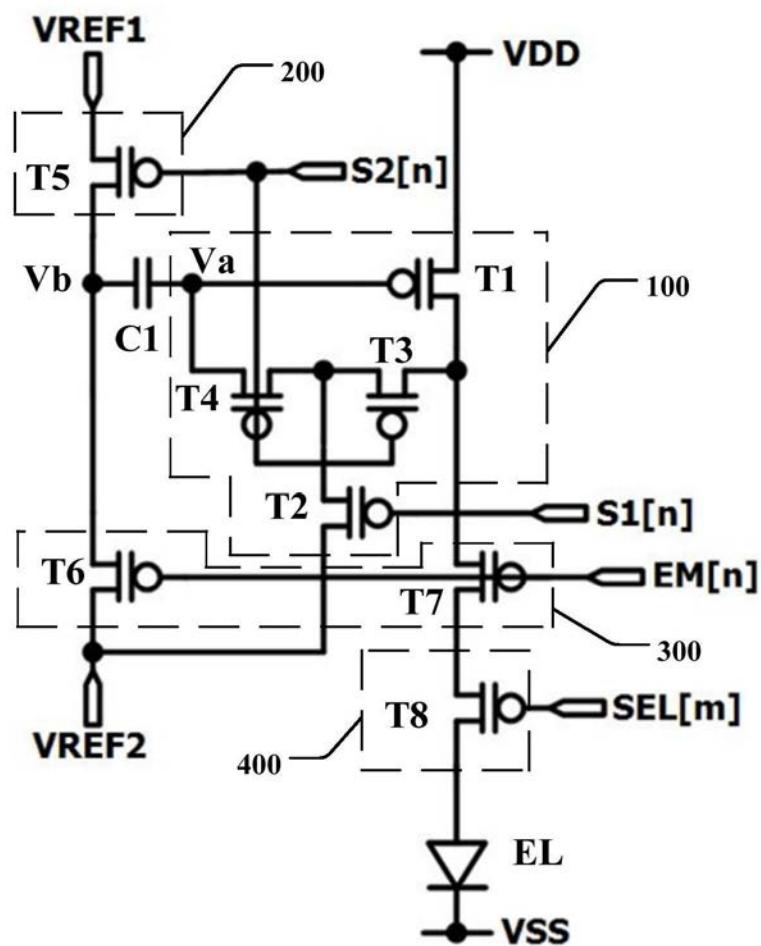


图2

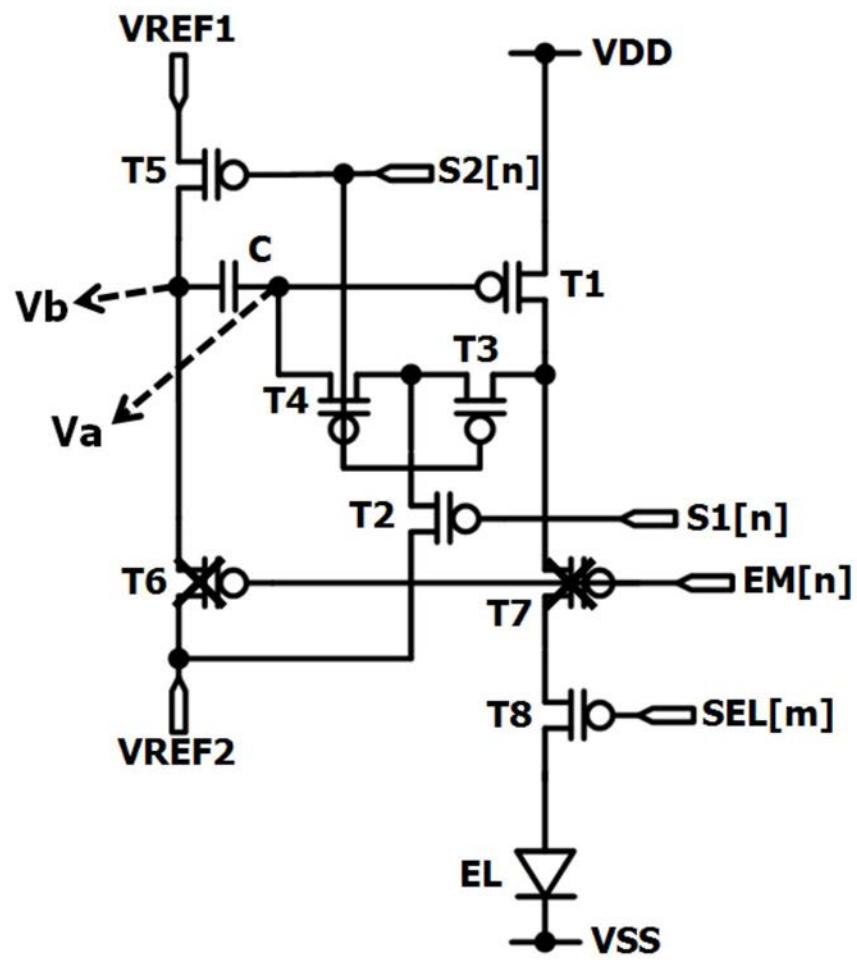


图3

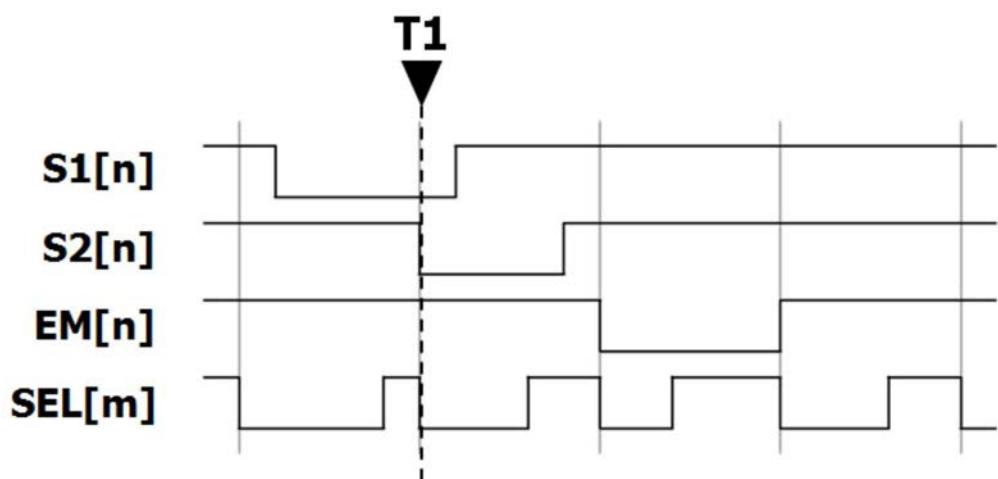


图4

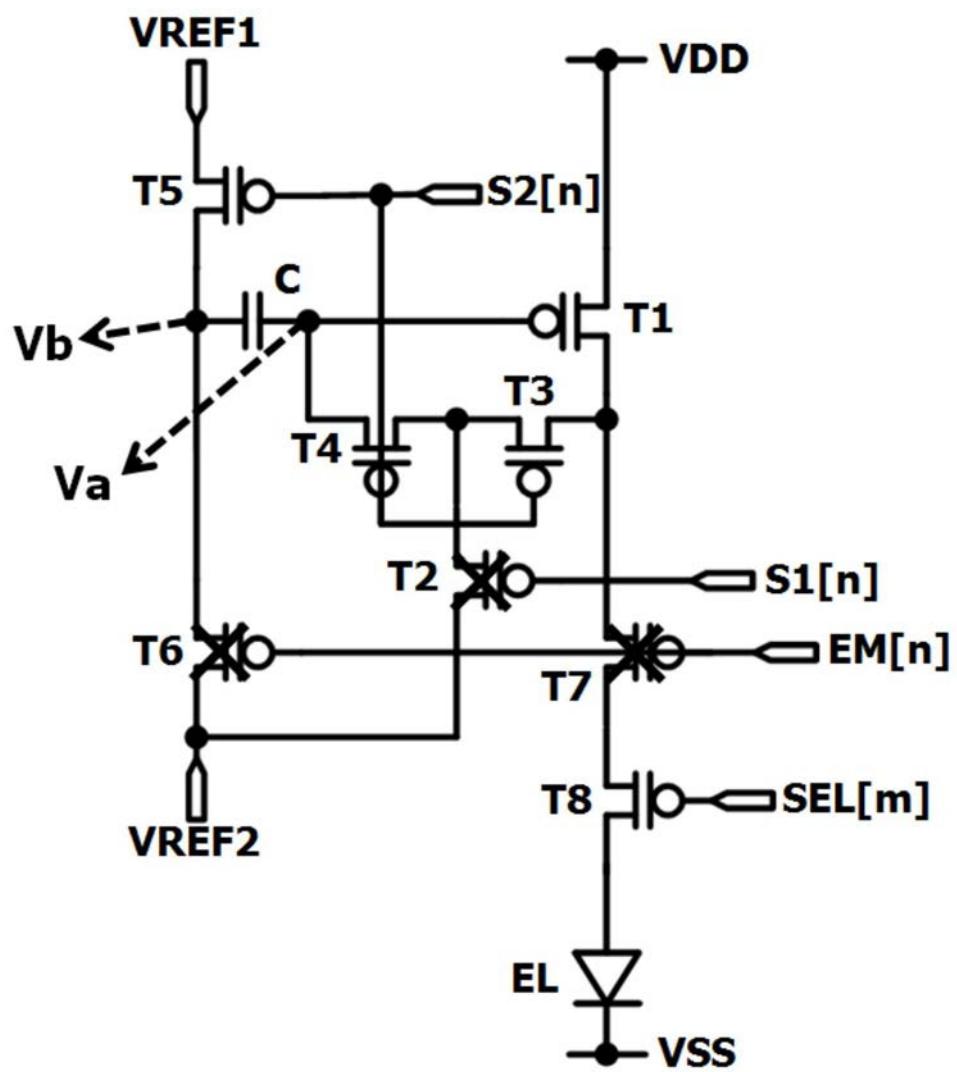


图5

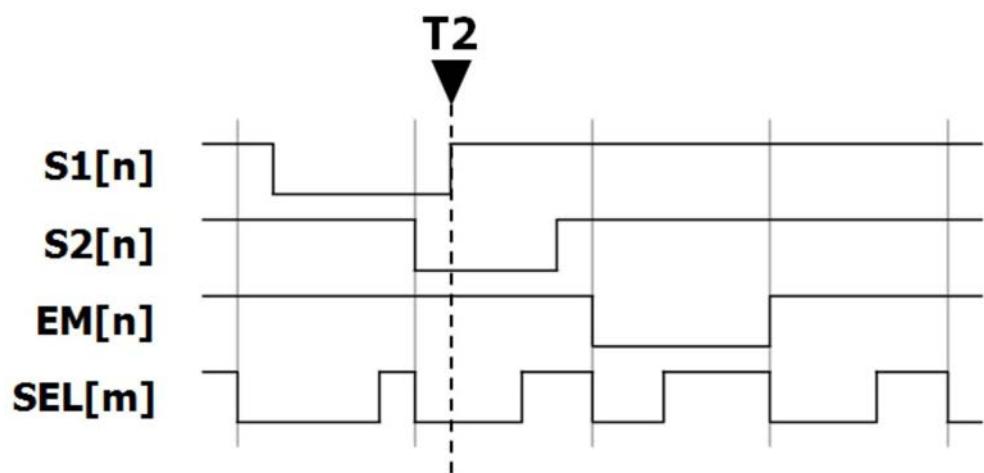


图6

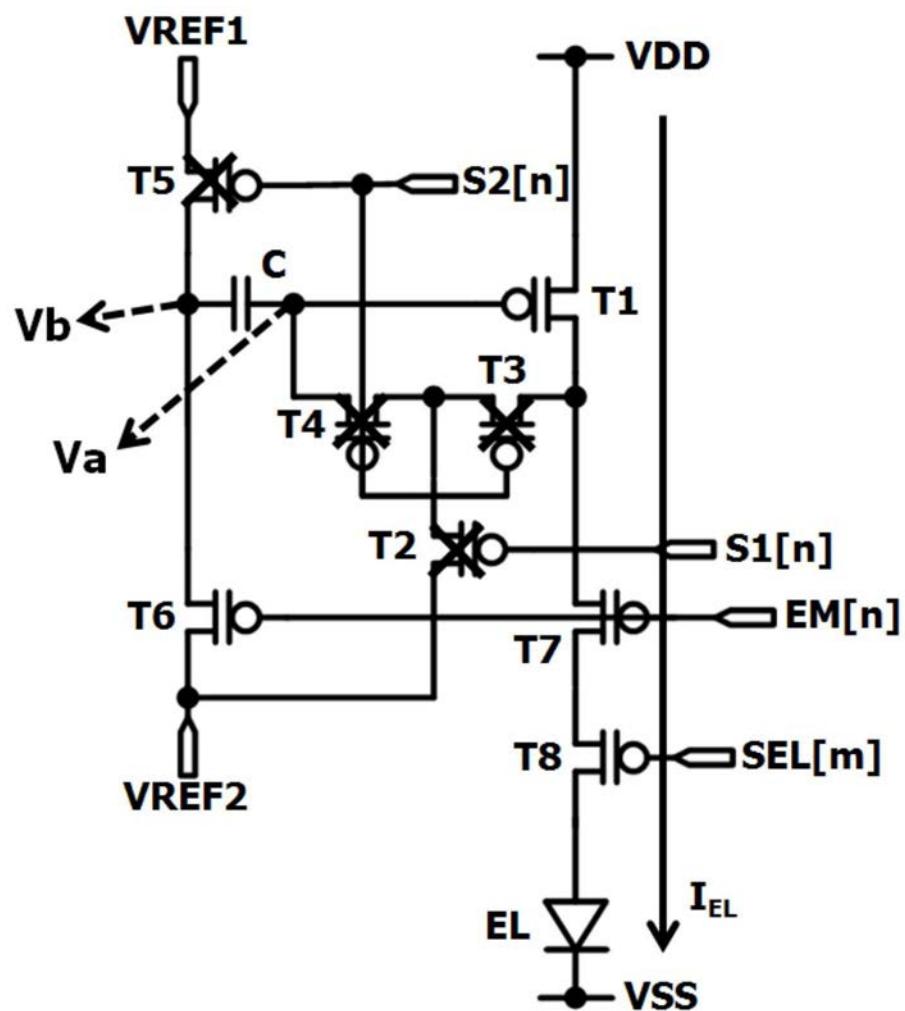


图7

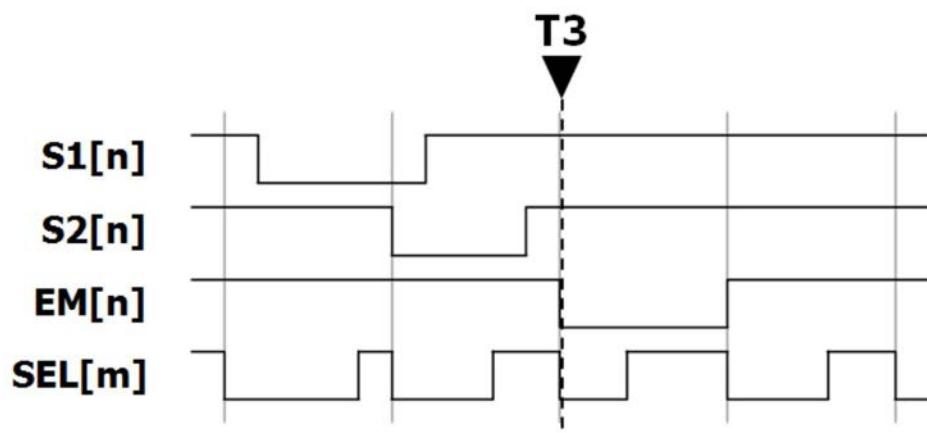


图8

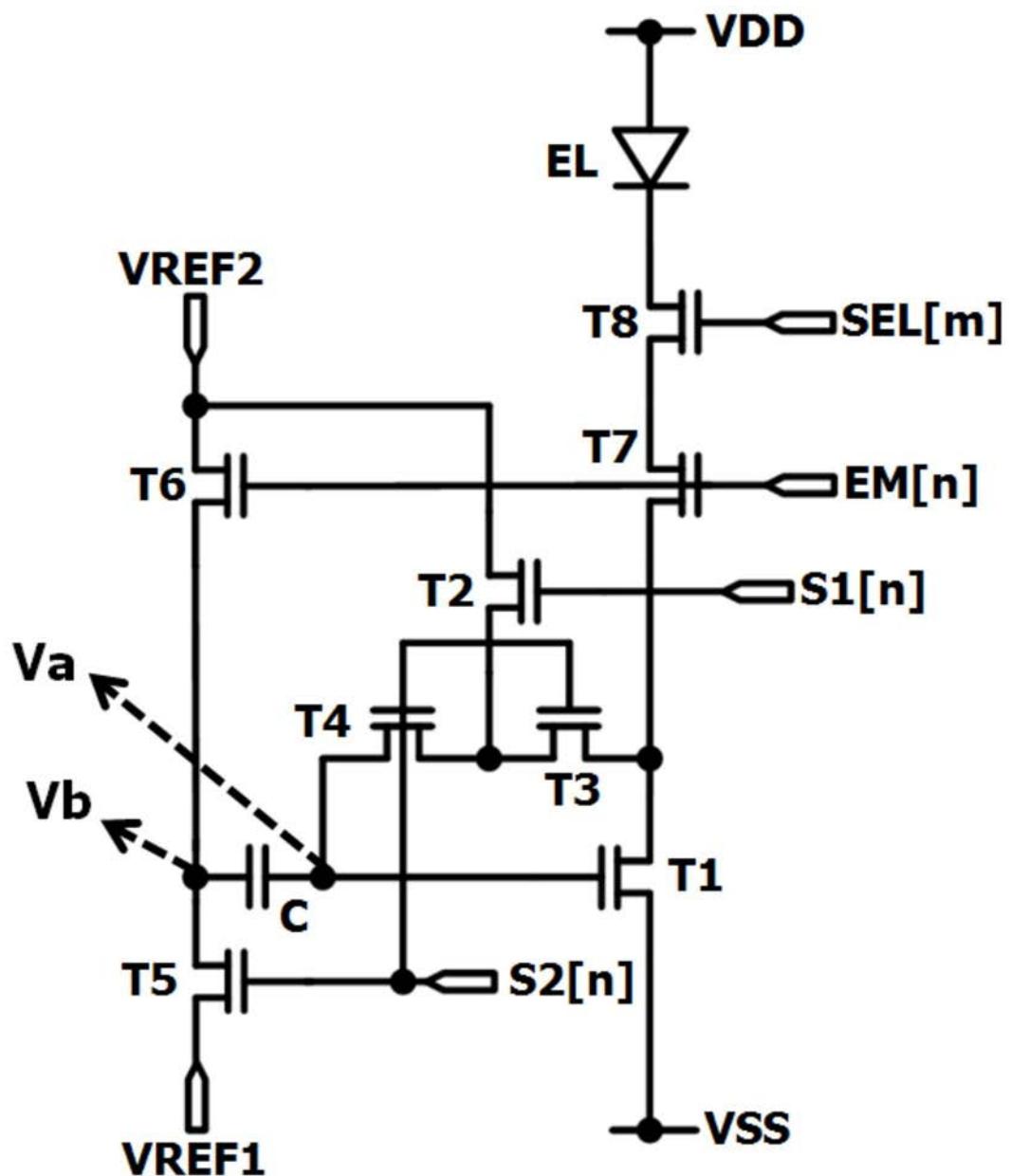


图9

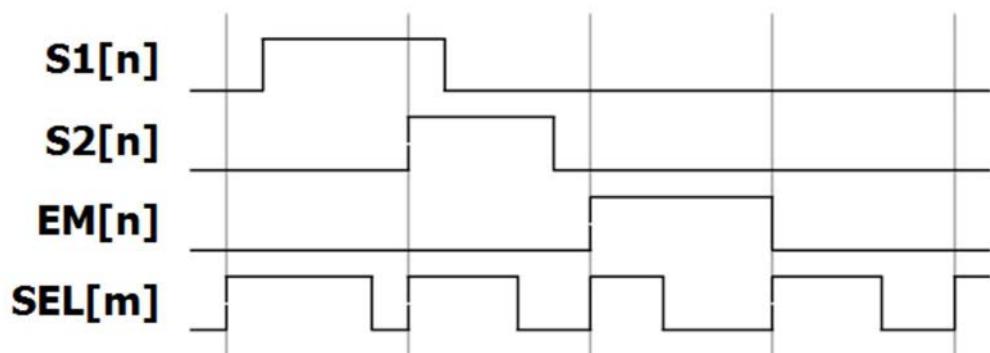


图10

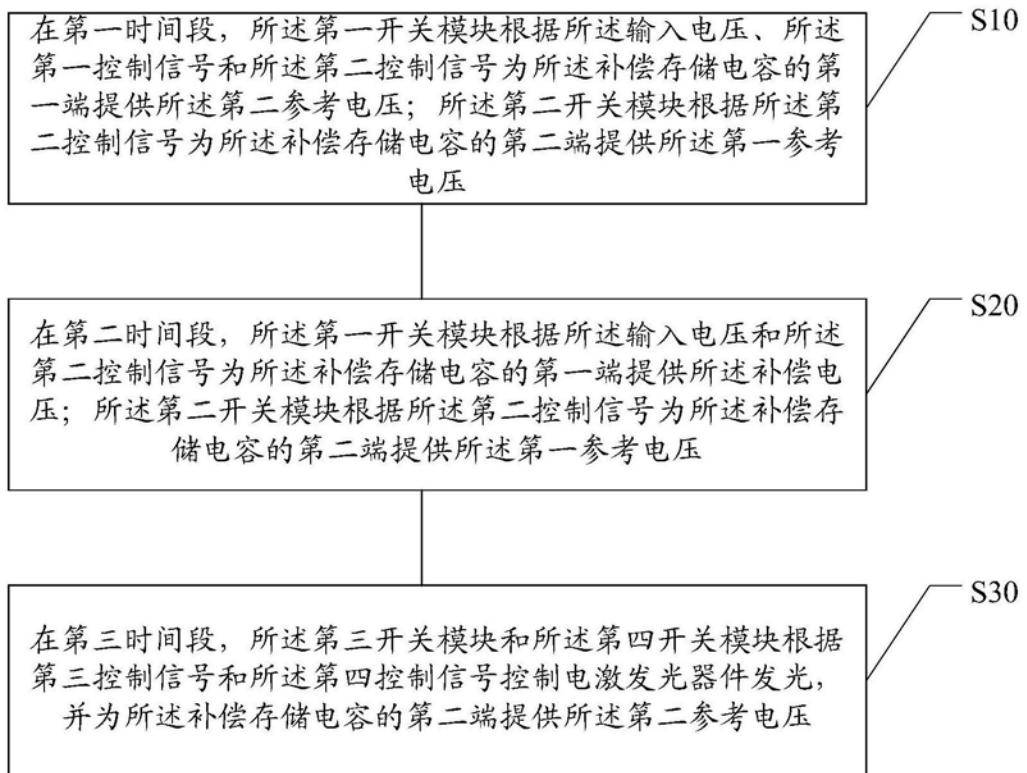


图11

专利名称(译)	一种电激发光显示器、像素补偿电路及其电压补偿方法		
公开(公告)号	<a href="#">CN111164669A</a>	公开(公告)日	2020-05-15
申请号	CN201980003342.X	申请日	2019-12-19
[标]发明人	郑士嵩		
发明人	郑士嵩		
IPC分类号	G09G3/30 G09G3/32 G09G3/3225		
代理人(译)	王永文		
外部链接	<a href="#">Espacenet</a>	<a href="#">Sipo</a>	

### 摘要(译)

本发明公开了一种电激发光显示器、像素补偿电路及其电压补偿方法，其中，像素补偿电路包括补偿存储电容、第一开关模块、第二开关模块、第三开关模块和第四开关模块；第一开关模块用于在第一时间段为补偿存储电容的第一端提供第二参考电压，并在第二时间段为补偿存储电容的第二端提供补偿电压；第二开关模块用于在第一时间段和第二时间段为补偿存储电容的第二端提供第一参考电压；第三开关模块用于在第三时间段为补偿存储电容的第二端提供第二参考电压；第四开关模块用于在第三时间段控制电激发光器件发光，本发明通过对各个开关模块的时序控制，实现补偿电压或电流的功能，进而有效改善显示器的亮度均匀性问题。

