



(12)发明专利

(10)授权公告号 CN 105280141 B

(45)授权公告日 2017.11.07

(21)申请号 201510765183.0

(22)申请日 2015.11.11

(65)同一申请的已公布的文献号

申请公布号 CN 105280141 A

(43)申请公布日 2016.01.27

(73)专利权人 北京大学

地址 100871 北京市海淀区颐和园路5号

(72)发明人 王漪 伦志远 丛璞璞 赵飞龙

董俊辰 韩德栋

(74)专利代理机构 北京万象新悦知识产权代理

事务所(普通合伙) 11360

代理人 贾晓玲

(51)Int.Cl.

G09G 3/3258(2016.01)

(56)对比文件

CN 102077466 A, 2011.05.25,

CN 104732927 A, 2015.06.24,

CN 1770247 A, 2006.05.10,

CN 1658263 A, 2005.08.24,

审查员 张梦泽

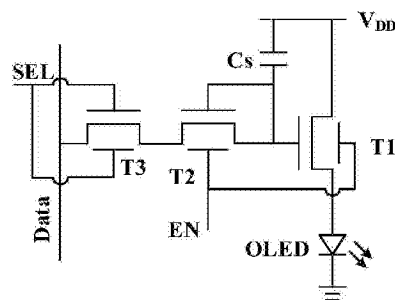
权利要求书2页 说明书6页 附图3页

(54)发明名称

一种OLED显示像素电路及驱动方法

(57)摘要

本发明公开了一种像素驱动电路及其驱动方法。该像素驱动电路包括：第一晶体管、第二晶体管、第三晶体管、存储电容、有机发光二极管OLED、电源线、数据信号线和栅控制线，本发明晶体管采用双栅结构的TFT，通过双栅TFT的阈值电压可调的特性实现阈值电压漂移现象的补偿，提供稳定的输出电流，有效改善TFT显示面板因阈值电压不均或阈值电压漂移而造成的OLED发光器件亮度不均问题。同时，由于双栅结构TFT具有更高的电流和器件稳定性，该电路可进行低工作电压的操作、具有更小的面积。本发明简化了电路结构，提高显示电路的开口率和分辨率并降低制造成本，具有较高的实用价值，有望在微电子和平板显示产业中得到应用。



1. 一种OLED显示像素驱动电路,其特征在于,该像素驱动电路包括:第一晶体管T1、第二晶体管T2、第三晶体管T3、存储电容Cs和有机发光二极管OLED;以及两条栅控制线、一条数据线、一条电源线和接地端口,其中:

所述第一晶体管T1为双栅薄膜晶体管,第一晶体管T1的第一栅电极连接第二晶体管T2的漏极、第二晶体管T2的第一栅电极和存储电容Cs的一端;第一晶体管T1的第二栅电极和第二晶体管T2的第二栅电极一起连接一条栅控制线EN;第一晶体管T1的漏极和存储电容Cs的另一端一起连接电源线;第一晶体管T1的源极接有机发光二极管OLED的阳极;或者,第一晶体管T1的漏极接有机发光二极管OLED的阴极;第一晶体管T1的源极连接接地端口;

所述第二晶体管T2为双栅薄膜晶体管,第二晶体管T2的第一栅电极和第二晶体管T2的漏极一起连接存储电容Cs的一端和第一晶体管T1的第一栅电极;第二晶体管T2的第二栅电极与第一晶体管T1的第二栅电极一起连接栅控制线EN;第二晶体管T2的源极接第三晶体管T3的漏极;

所述第三晶体管T3为单栅薄膜晶体管或双栅薄膜晶体管,第三晶体管T3的源极连接数据线DATA,第三晶体管T3的漏极连接第二晶体管T2的源极;当第三晶体管T3为单栅TFT时,第三晶体管T3的栅电极连接栅控制线SEL;当第三晶体管T3为双栅TFT时,第三晶体管T3的第二栅电极与第一栅电极一起连接栅控制线SEL或悬空;

所述存储电容Cs的一端与第一晶体管T1的漏极一起接电源线V_{DD},存储电容Cs的另一端接第一晶体管T1的第一栅电极、第二晶体管T2的第一栅电极和第二晶体管T2的漏极;或者,存储电容Cs的一端与有机发光二极管OLED的阳极一起连接电源线,存储电容Cs的另一端接第一晶体管T1的第一栅电极、第二晶体管T2的第一栅电极和第二晶体管T2的漏极;

所述有机发光二极管OLED的阳极接第一晶体管T1的源极,有机发光二极管OLED的阴极连接接地端口;或其有机发光二极管OLED的阳极与存储电容的一端连接并连接电源线V_{DD},其阴极接第一晶体管T1的漏极。

2. 一种OLED显示像素驱动电路,其特征在于,该像素驱动电路包括:第一晶体管T1、第二晶体管T2、第三晶体管T3、存储电容Cs和有机发光二极管OLED;以及两条栅控制线、一条数据线、一条电源线和接地端口,其中:

所述第一晶体管T1为双栅薄膜晶体管,第一晶体管T1的第一栅电极连接第二晶体管T2的漏极、第二晶体管T2的第一栅电极和存储电容Cs的一端;第一晶体管T1的第二栅电极和第二晶体管T2的第二栅电极一起连接一条栅控制线EN;第一晶体管T1的漏极直接连接电源线;第一晶体管T1的源极接有机发光二极管OLED的阳极;或者,第一晶体管T1的漏极接有机发光二极管OLED的阴极;第一晶体管T1的源极连接接地端口;

所述第二晶体管T2为双栅薄膜晶体管,第二晶体管T2的第一栅电极和第二晶体管T2的漏极一起连接存储电容Cs的一端和第一晶体管T1的第一栅电极;第二晶体管T2的第二栅电极与第一晶体管T1的第二栅电极一起连接栅控制线EN;第二晶体管T2的源极接第三晶体管T3的漏极;

所述第三晶体管T3为单栅薄膜晶体管或双栅薄膜晶体管,第三晶体管T3的源极连接数据线DATA,第三晶体管T3的漏极连接第二晶体管T2的源极;当第三晶体管T3为单栅TFT时,第三晶体管T3的栅电极连接栅控制线SEL;当第三晶体管T3为双栅TFT时,第三晶体管T3的第二栅电极与第一栅电极一起连接栅控制线SEL或悬空;

所述存储电容 C_s 的一端接第一晶体管T1的第一栅电极、第二晶体管T2的第一栅电极和第二晶体管T2的漏极；存储电容 C_s 的另一端直接接地端口；

所述有机发光二极管OLED的阳极接第一晶体管T1的源极，有机发光二极管OLED的阴极连接接地端口；或有机发光二极管OLED的阳极直接连接电源线 V_{DD} ，其阴极接第一晶体管T1的漏极。

3. 如权利要求1或2所述的像素驱动电路，其特征在于，所述双栅薄膜晶体管是指多晶硅薄膜晶体管或金属氧化物半导体薄膜晶体管。

4. 如权利要求1或2所述的像素驱动电路，其特征在于，所述第一晶体管T1和第二晶体管T2在版图设计中位置上临近并设计成同样的尺寸，使得在同一像素中第一晶体管T1和第二晶体管T2的阈值电压 V_{TH-T1} 和 V_{TH-T2} 的大小一致。

5. 一种权利要求1或2所述像素驱动电路的驱动方法，其特征在于，所述驱动方法包括以下步骤：

1) 前置阶段：为像素电路的上一帧工作状态，第一晶体管T1根据其第一栅极电压为OLED提供电流，供其发光；

2) 重置阶段：为数据重置，扫描栅控制线SEL电压 V_{SEL} 和栅控制线EN电压 V_{EN} 为高电平，第三晶体管T3导通，并且第二晶体管T2管的阈值电压为负，保持导通的状态，数据线DATA电压 V_{REF} 通过第二晶体管T2写入到存储电容 C_s 上；

3) 阈值产生和数据写入阶段：该阶段 V_{SEL} 为高电平， V_{EN} 为低电平，第二晶体管T2阈值电压为正， C_s 上的电压 V_{REF} 通过二极管连接的结构放电直至第二晶体管T2管关断，此时，存储电容 C_s 上的电压为 $V_{DATA}+V_{TH-T2}$ ，为保证第二晶体管T2管的正常放电，需要 $V_{REF}>V_{DATA}+V_{TH-T2}$ ；

4) 驱动阶段：该阶段 V_{SEL} 为低电平， V_{EN} 为高电平，第三晶体管T3关闭，存储电容 C_s 上的电压 $V_{DATA}+V_{TH-T2}$ 保持不变，第一晶体管T1根据这一栅电压为OLED提供电流。

一种OLED显示像素电路及驱动方法

技术领域

[0001] 本发明属于平板显示技术领域,具体涉及一种OLED显示像素驱动电路及其像素电路的驱动方法。

背景技术

[0002] 有源矩阵有机发光二极管(Active Matrix Organic Light-Emitting Diode, AMOLED)显示因具有快响应、高亮度、高对比度、低功耗以及易实现柔性透明等优点,被认为是下一代主流的显示技术。有源矩阵即薄膜晶体管(Thin Film Transistor, TFT)构成的像素电路阵列,是AMOLED显示中的关键部分。目前,用于AMOLED驱动的TFT技术主要有非晶硅TFT、低温多晶硅TFT和新兴的金属氧化物TFT三种。然而,这三种TFT技术都存在阈值电压漂移、阈值电压不均匀等缺陷;使得它们在驱动OLED时,不能提供稳定、均匀的电流,影响AMOLED显示的质量。为解决这一问题,电路设计人员提出多种能够补偿TFT的阈值电压不均匀或阈值电压漂移现象的像素电路。到目前为止,这些像素电路大多具有较多的TFT数目或控制信号线,这无疑将占用较大的显示面积,制约像素开口率和显示分辨率的提高;而仅包含两、三个TFT的像素电路又需要较复杂的控制时序,给外围驱动的实现增加了难度。因此,既具有补偿作用,又具有简单结构、易于操作的像素电路仍然是显示产业界需要亟待解决的技术难题之一。

[0003] 另一方面,随着近年来对双栅结构TFT研究的进展,基于双栅TFT的像素电路也被提出。这些像素电路能够实现阈值电压补偿功能的同时,也具有较简单的配置结构。这让我们看到了采用双栅TFT设计像素电路的潜在优势。双栅TFT与单栅TFT相比,不但具有更高的迁移率、更低的亚阈值斜率等优势,而且其器件更稳定,工作电压更低。因此,双栅TFT更适合用于像素电路的设计。

发明内容

[0004] 本发明意在解决AMOLED像素电路结构复杂、不易实现其驱动的难题,提出一种基于双栅结构TFT的像素电路。

[0005] 本发明提供的技术方案如下:

[0006] 一种OLED显示像素驱动电路包括:第一晶体管T1、第二晶体管T2、第三晶体管T3、存储电容Cs和有机发光二极管OLED;以及两条栅控制线、一条数据线、一条电源线和接地端口,其中:

[0007] 第一晶体管T1为双栅薄膜晶体管,第一晶体管T1的第一栅电极连接第二晶体管T2的漏极、第二晶体管T2的第一栅电极和存储电容Cs的一端;第一晶体管T1的第二栅电极和第二晶体管T2的第二栅电极一起连接一条栅控制线EN;第一晶体管T1的漏极和存储电容Cs的另一端一起连接电源线;第一晶体管T1的源极接有机发光二极管OLED的阳极;或者,第一晶体管T1的漏极接有机发光二极管OLED的阴极;第一晶体管T1的源极连接接地端口;

[0008] 第二晶体管T2为双栅薄膜晶体管,第二晶体管T2的第一栅电极和第二晶体管T2的

漏极一起连接存储电容Cs的一端和第一晶体管T1的第一栅电极;第二晶体管T2的第二栅电极与第一晶体管T1的第二栅电极一起连接栅控制线EN;第二晶体管T2的源极接第三晶体管T3的漏极;

[0009] 第三晶体管T3为单栅薄膜晶体管或双栅薄膜晶体管,第三晶体管T3的源极连接数据线DATA,第三晶体管T3的漏极连接第二晶体管T2的源极;当第三晶体管T3为单栅TFT时,第三晶体管T3的栅电极连接栅控制线SEL;当第三晶体管T3为双栅TFT时,第三晶体管T3的第二栅电极与第一栅电极一起连接栅控制线SEL或悬空;

[0010] 存储电容Cs的一端与第一晶体管T1的漏极一起接电源线V_{DD},存储电容Cs的另一端接第一晶体管T1的第一栅电极、第二晶体管T2的第一栅电极和第二晶体管T2的漏极;或者,存储电容Cs的一端与有机发光二极管OLED的阳极一起连接电源线,存储电容Cs的另一端接第一晶体管T1的第一栅电极、第二晶体管T2的第一栅电极和第二晶体管T2的漏极;

[0011] 有机发光二极管OLED的阳极接第一晶体管T1的源极,有机发光二极管OLED的阴极连接接地端口;或其有机发光二极管OLED的阳极与存储电容的一端连接并连接电源线V_{DD},其阴极接第一晶体管T1的漏极。

[0012] 或者,本发明OLED显示像素驱动电路的结构还可以是:

[0013] 第一晶体管T1为双栅薄膜晶体管,第一晶体管T1的第一栅电极连接第二晶体管T2的漏极、第二晶体管T2的第一栅电极和存储电容Cs的一端;第一晶体管T1的第二栅电极和第二晶体管T2的第二栅电极一起连接一条栅控制线EN;第一晶体管T1的漏极直接连接电源线;第一晶体管T1的源极接有机发光二极管OLED的阳极;或者,第一晶体管T1的漏极接有机发光二极管OLED的阴极;第一晶体管T1的源极连接接地端口;

[0014] 第二晶体管T2为双栅薄膜晶体管,第二晶体管T2的第一栅电极和第二晶体管T2的漏极一起连接存储电容Cs的一端和第一晶体管T1的第一栅电极;第二晶体管T2的第二栅电极与第一晶体管T1的第二栅电极一起连接栅控制线EN;第二晶体管T2的源极接第三晶体管T3的漏极;

[0015] 第三晶体管T3为单栅薄膜晶体管或双栅薄膜晶体管,第三晶体管T3的源极连接数据线DATA,第三晶体管T3的漏极连接第二晶体管T2的源极;当第三晶体管T3为单栅TFT时,第三晶体管T3的栅电极连接栅控制线SEL;当第三晶体管T3为双栅TFT时,第三晶体管T3的第二栅电极与第一栅电极一起连接栅控制线SEL或悬空;

[0016] 存储电容Cs的一端接第一晶体管T1的第一栅电极、第二晶体管T2的第一栅电极和第二晶体管T2的漏极;存储电容Cs的另一端接接地端口;

[0017] 有机发光二极管OLED的阳极接第一晶体管T1的源极,有机发光二极管OLED的阴极连接接地端口;或有机发光二极管OLED的阳极直接连接电源线V_{DD},其阴极接第一晶体管T1的漏极。

[0018] 本发明的另一个目的在于提供一种像素驱动电路的驱动方法,包括以下步骤:

[0019] 1、前置阶段(Previous Frame阶段):为像素电路的上一帧工作状态,第一晶体管T1根据其第一栅极电压为OLED提供电流,供其发光。

[0020] 2、重置阶段(Reset阶段):为数据重置,扫描控制线SEL和EN电压V_{SEL}、V_{EN}为高电平,第三晶体管T3导通,并且第二晶体管T2管的阈值电压为负,保持导通的状态,因此数据线DATA电压V_{REF}可以通过第二晶体管T2写入到存储电容Cs上。

[0021] 3、阈值产生和数据写入阶段 (V_{TH} Generation&Data Writing阶段):该阶段 V_{SEL} 为高电平, V_{EN} 为低电平,第二晶体管T2阈值电压为正, C_s 上的电压 V_{REF} 通过二极管连接的结构放电直至第二晶体管T2管关断。此时,存储电容 C_s 上的电压为 $V_{DATA}+V_{TH-T2}$,为保证第二晶体管T2管的正常放电,需要 $V_{REF}>V_{DATA}+V_{TH-T2}$ 。

[0022] 4、驱动阶段 (Driving阶段):该阶段 V_{SEL} 为低电平, V_{EN} 为高电平,第三晶体管T3关闭,存储电容 C_s 上的电压 $V_{DATA}+V_{TH-T2}$ 保持不变,第一晶体管T1根据这一栅电压为OLED提供电流,电流大小正比于第一晶体管T1的栅源电压 V_{GS} 与阈值电压 V_{TH-T1} 之差的平方,即 $(V_{GS}-V_{TH-T1})^2$,也就是 $(V_{DATA}+V_{TH-T2}-V_{TH-T1}-V_{OLED})^2$,而由于第一晶体管T1和第二晶体管T2在一个像素内,位置上是临近的,可以认为两者的阈值电压是相等的,即 $V_{TH-T2}=V_{TH-T1}$ 。因此,流过OLED的电流与数据电压 V_{DATA} 和OLED电压 V_{OLED} 之差的平方成正比,即 $(V_{DATA}-V_{OLED})^2$ 。

[0023] 因此,该电路为OLED提供的电流与TFT的阈值电压无关,即可以补偿阈值电压漂移或阈值电压差异造成的OLED亮度不均匀现象。同时,从第一晶体管T1和第二晶体管T2的偏置状态可以看出,第一栅电极的电势一直相等,第二栅电极电势一直相等。所以,栅电极的偏置引起的阈值电压漂移是一样的;第一晶体管T1和第二晶体管T2的源漏电极电势差不同,但源漏偏置对阈值电压漂移的影响相对较小。另一方面,由于双栅TFT的电流较高,可以保证电路较小的工作电压,在较小的工作电压下器件的阈值电压漂移较小;而双栅TFT器件本身的阈值电压漂移较单栅更小。鉴于这些原因,可以认为即使第一晶体管T1和第二晶体管T2的阈值发生漂移,二者的阈值电压仍是相差无几的。这样,该电路可以一直补偿TFT的阈值电压漂移。

[0024] 本发明的优点:

[0025] 本发明的像素驱动电路,采用双栅TFT像素驱动结构。该像素电路不仅能够通过双栅TFT的阈值电压可调的特性实现阈值电压漂移现象的补偿。同时,由于双栅结构TFT具有更高的电流和器件稳定性。该电路还可以进行低工作电压的操作、具有更小的面积。同时,该电路外围驱动时序简单,避免了复杂的1C设计,节省了晶体管、电容及控制线,简化了电路结构,可以提高显示电路的开口率和分辨率并降低制造成本。因此,本发明具有较高的实用价值,有望在微电子和平板显示产业中得到应用。

附图说明

[0026] 图1.为本发明的像素驱动电路的实施例一的电路图;

[0027] 图2.为本发明的像素驱动电路的实施例一的变化电路之一;

[0028] 图3.为本发明的像素驱动电路的实施例一的变化电路之二;

[0029] 图4.为本发明的实施例的信号时序图;

[0030] 图5.为本发明的像素驱动电路的实施例二的电路图;

[0031] 图6.为本发明的像素驱动电路的实施例二的变化电路之一;

[0032] 图7.为本发明的像素驱动电路的实施例二的变化电路之二。

具体实施方式

[0033] 下面结合附图,通过实例对本发明做进一步说明。

[0034] 实施例一:

[0035] 本发明的像素驱动电路包括:如附图1所示,第一晶体管T1、第二晶体管T2、第三晶体管T3、存储电容Cs和有机发光二极管OLED;

[0036] 其中,第一晶体管T1为双栅薄膜晶体管,其第一栅电极连接第二晶体管T2的漏极、第二晶体管T2的第一栅电极和存储电容的一端;其第二栅电极和第二晶体管T2的第二栅电极一起连接一条栅控制线EN;其漏极和存储电容Cs的一端一起连接电源线V_{DD};其源极接有机发光二极管OLED的阳极。

[0037] 第二晶体管T2为双栅薄膜晶体管,其第一栅电极和漏极一起连接存储电容的一端和第一晶体管的第一栅电极,其第二栅电极与第一晶体管T1的第二栅电极一起连接栅控制线EN,其源极接第三晶体管T3的漏极。

[0038] 第三晶体管T3可以为单栅薄膜晶体管(图3所示)也可以为双栅薄膜晶体管(图1和图2所示),其源极连接数据线DATA,其漏极连接第二晶体管T2的源极。当第三晶体管T3为单栅TFT时,其栅电极连接栅控制线SEL,当第三晶体管T3为双栅TFT时,其第二栅电极可以与第一栅电极一起连接栅控制线SEL(图1所示),也可以悬空(图2所示)。

[0039] 存储电容Cs的一端与第一晶体管T1的漏极一起接电源线V_{DD},另一端接第一晶体管T1的第一栅电极、第二晶体管T2的第一栅电极和漏极。

[0040] 有机发光二极管OLED的阳极接第一晶体管T1的源极,阴极连接接地端口。

[0041] 在本实施例中,各个元器件的参数分别为:第一晶体管T1的宽长比设置为18/6 μm ;第一晶体管T2的宽长比设置为18/6 μm ;第一晶体管T3的宽长比设置为6/6 μm ;Cs电容为0.5pF;V_{DD}取为12V;V_{DATA}取为0-10V;V_{SEL}和V_{EN}取为0-10V;高电平的维持时间选为50 μs ;像素的选通时间取为50 μs 。

[0042] 各信号线的时序如图4所示,上述像素驱动电路的驱动方法包括以下步骤:

[0043] 1、前置阶段(Previous Frame阶段):为像素电路的上一帧工作状态,第一晶体管T1根据其第一栅极电压为OLED提供电流,供其发光;

[0044] 2、重置阶段(Reset阶段):为数据重置,扫描控制线SEL和EN电压V_{SEL}、V_{EN}为高电平,T3导通,并且第一晶体管T2的阈值电压为负,保持导通的状态,因此数据线DATA电压V_{REF}可以通过第二晶体管T2写入到存储电容Cs上;

[0045] 3、阈值产生和数据写入阶段(V_{TH} Generation&Data Writing阶段):该阶段V_{SEL}为高电平,V_{EN}为低电平,第二晶体管T2阈值电压为正,Cs上的电压V_{REF}通过二极管连接的结构放电直至第二晶体管T2关断。此时,存储电容Cs上的电压为V_{DATA}+V_{TH-T2},为保证第二晶体管T2的正常放电,需要V_{REF}>V_{DATA}+V_{TH-T2}。

[0046] 4、驱动阶段(Driving阶段):该阶段V_{SEL}为低电平,V_{EN}为高电平,第三晶体管T3关闭,存储电容Cs上的电压V_{DATA}+V_{TH-T2}保持不变,T1根据这一栅电压为OLED提供电流:

$$[0047] \quad I_{\text{OLED}} = I_{\text{T1}} = K (V_{\text{GS}} - V_{\text{TH-T1}})^2 = K (V_{\text{DATA}} + V_{\text{TH-T2}} - V_{\text{TH-T1}} - V_{\text{OLED}})^2$$

[0048] 上式中电流大小正比于T1的栅源电压V_{GS}与阈值电压V_{TH-T1}之差的平方,即(V_{GS}-V_{TH-T1})²,也就是(V_{DATA}+V_{TH-T2}-V_{TH-T1}-V_{OLED})²,K为T1的增益系数。

[0049] 而由于T1和T2在一个像素内,位置上是临近的,可以认为两者的阈值电压是相等的,即V_{TH-T2}=V_{TH-T1}。于是上式可以转化为:

$$[0050] \quad I_{\text{OLED}} = I_{\text{T1}} = K (V_{\text{DATA}} - V_{\text{OLED}})^2$$

[0051] 因此,流过OLED的电流与数据电压V_{DATA}和OLED电压V_{OLED}之差的平方成正比,即

$(V_{DATA}-V_{OLED})^2$ 。该电路为OLED提供的电流与TFT的阈值电压无关,即可以补偿阈值电压漂移或阈值电压差异造成的OLED亮度不均匀现象。

[0052] 实施例二:

[0053] 本发明的像素驱动电路包括:如附图5所示,第一晶体管T1、第二晶体管T2、第三晶体管T3、存储电容Cs和有机发光二极管OLED;

[0054] 其中,第一晶体管T1为双栅薄膜晶体管,第一栅电极连接第二晶体管T2的漏极、第二晶体管T2的第一栅电极和存储电容的一端;第一晶体管T1的第二栅电极和第二晶体管T2的第二栅电极一起连接一条栅控制线EN;第一晶体管T1的漏极接有机发光二极管OLED的阴极;有机发光二极管OLED的阳极与存储电容的一端连接并连接电源线 V_{DD} ;第一晶体管T1的源极连接接地端口。

[0055] 第二晶体管T2为双栅结构TFT,其第一栅电极和漏极一起连接存储电容的一端和第一晶体管T1的第一栅电极;其第二栅电极与第一晶体管T1的第二栅电极一起连接栅控制线EN;其源极接第三晶体管T3的漏极。

[0056] 第三晶体管T3可以为双栅TFT,也可以为单栅TFT(图7所示),其源极连接数据线DATA,其漏极连接第二晶体管T2的源极。当第三晶体管T3为双栅TFT时,其第二栅电极可以与第一栅电极一起连接栅控制线SEL(图5所示),也可以悬空(图6所示);当第三晶体管T3为单栅TFT时,其栅电极连接栅控制线SEL。

[0057] 存储电容Cs的一端与有机发光二极管OLED的阳极连接并接电源线 V_{DD} ;其另一端接第一晶体管T1的第一栅电极和第二晶体管T2的第一栅电极和漏极。

[0058] 有机发光二极管OLED的阳极与存储电容的一端连接并连接电源线 V_{DD} ;其阴极接第一晶体管T1的漏极。

[0059] 在实施例二中,各个元器件的参数, V_{DD} 、 V_{DATA} 、 V_{SEL} 和 V_{EN} 的选取范围以及高电平维持时间和像素选通时间等均与实施例一相同。

[0060] 与实施例一同理,流过OLED的电流与数据电压 V_{DATA} 和OLED电压 V_{OLED} 之差的平方成正比,即 $(V_{DATA}-V_{OLED})^2$ 。该电路为OLED提供的电流与TFT的阈值电压无关,即可以补偿阈值电压漂移或阈值电压差异造成的OLED亮度不均匀现象。

[0061] 实施例三:

[0062] 本发明的像素驱动电路包括:如附图1-3或5-7所示,第一晶体管T1、第二晶体管T2、第三晶体管T3、存储电容Cs和有机发光二极管OLED;

[0063] 其中,第一晶体管T1为双栅薄膜晶体管;第二晶体管T2为双栅结构TFT;第三晶体管T3可以为双栅TFT,也可以为单栅TFT。有机发光二极管OLED的阳极接第一晶体管T1的源极,阴极连接接地端口。第二晶体管和第三晶体管以及有机发光二极管OLED的连接方式与实施例一中相同(如附图1-3所示);第一晶体管T1的漏极直接连接电源线;存储电容Cs的一端接第一晶体管T1的第一栅电极、第二晶体管T2的第一栅电极和漏极;存储电容Cs的另一端直接接地端口。

[0064] 或,其中第一晶体管T1为双栅薄膜晶体管;第二晶体管T2为双栅结构TFT;第三晶体管T3可以为双栅TFT,也可以为单栅TFT。第二晶体管和第三晶体管以及有机发光二极管OLED阴极的连接方式与实施例二中相同(如附图5-7所示);有机发光二极管OLED的阳极直接连接电源线 V_{DD} ;存储电容Cs的一端接第一晶体管T1的第一栅电极、第二晶体管T2的第一

栅电极和漏极;存储电容Cs的另一端直接接地端口。

[0065] 在实施例三中,各个元器件的参数, V_{DD} 、 V_{DATA} 、 V_{SEL} 和 V_{EN} 的选取范围以及高电平维持时间和像素选通时间等均与实施例一相同。

[0066] 与实施例一同理,流过OLED的电流与数据电压 V_{DATA} 和OLED电压 V_{OLED} 之差的平方成正比,即 $(V_{DATA}-V_{OLED})^2$ 。该电路为OLED提供的电流与TFT的阈值电压无关,即可以补偿阈值电压漂移或阈值电压差异造成的OLED亮度不均匀现象。

[0067] 最后需要注意的是,公布实施方式的目的在于帮助进一步理解本发明,但是本领域的技术人员可以理解:在不脱离本发明及所附的权利要求的精神和范围内,各种替换和修改都是可能的。因此,本发明不应局限于实施例所公开的内容,本发明要求保护的范围以权利要求书界定的范围为准。

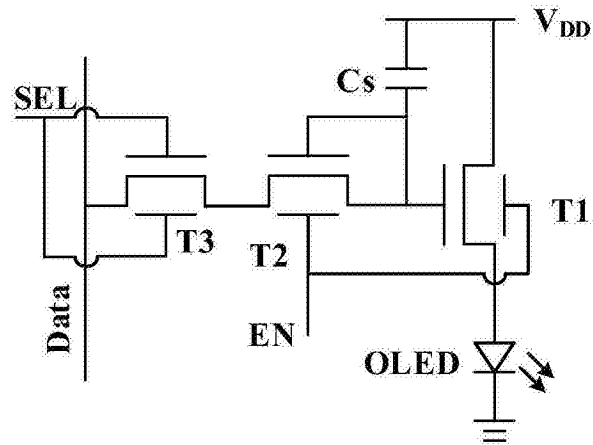


图1

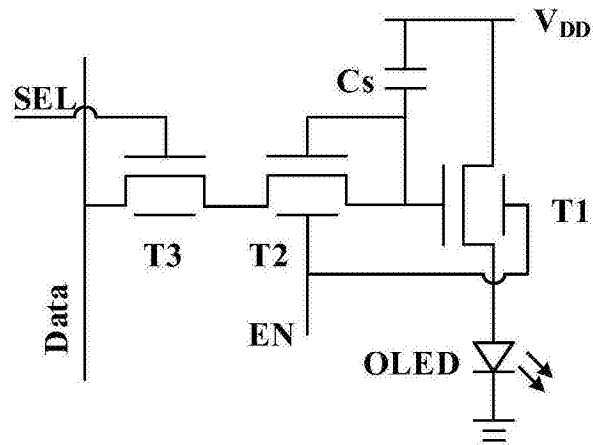


图2

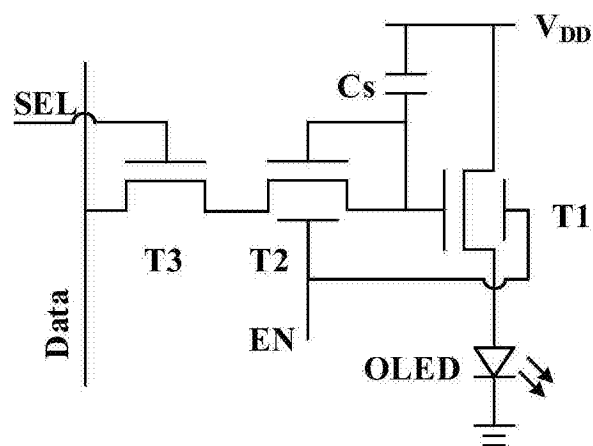


图3

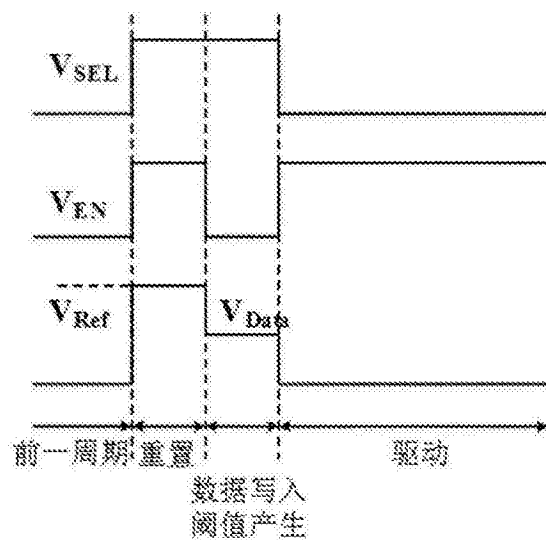


图4

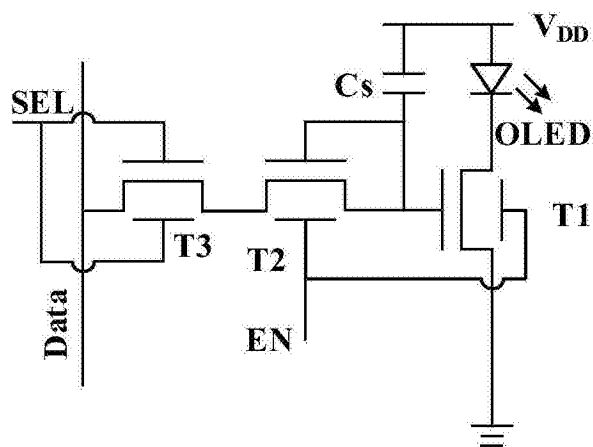


图5

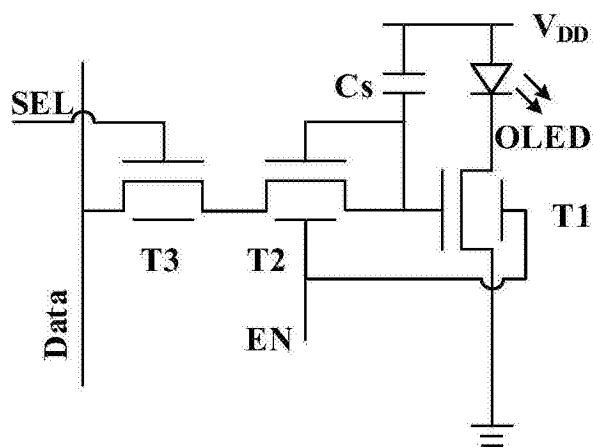


图6

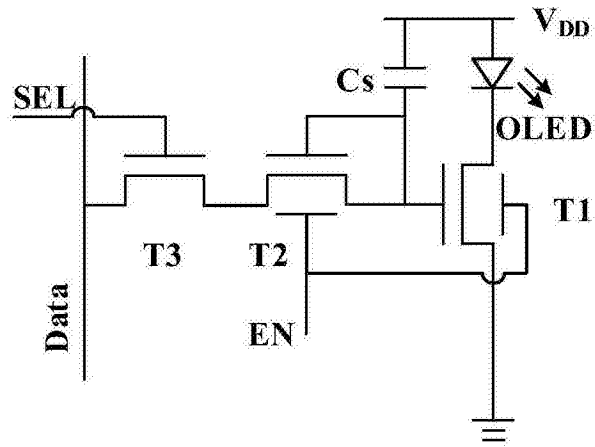


图7

专利名称(译)	一种OLED显示像素电路及驱动方法		
公开(公告)号	CN105280141B	公开(公告)日	2017-11-07
申请号	CN201510765183.0	申请日	2015-11-11
[标]申请(专利权)人(译)	北京大学		
申请(专利权)人(译)	北京大学		
当前申请(专利权)人(译)	北京大学		
[标]发明人	王漪 伦志远 丛瑛瑛 赵飞龙 董俊辰 韩德栋		
发明人	王漪 伦志远 丛瑛瑛 赵飞龙 董俊辰 韩德栋		
IPC分类号	G09G3/3258		
代理人(译)	贾晓玲		
审查员(译)	张梦泽		
其他公开文献	CN105280141A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种像素驱动电路及其驱动方法。该像素驱动电路包括：第一晶体管、第二晶体管、第三晶体管、存储电容、有机发光二极管 OLED、电源线、数据信号线和栅控制线，本发明晶体管采用双栅结构的 TFT，通过双栅 TFT 的阈值电压可调的特性实现阈值电压漂移现象的补偿，提供稳定的输出电流，有效改善 TFT 显示面板因阈值电压不均或阈值电压漂移而造成的 OLED 发光器件亮度不均问题。同时，由于双栅结构 TFT 具有更高的电流和器件稳定性，该电路可进行低工作电压的操作、具有更小的面积。本发明简化了电路结构，提高显示电路的开口率和分辨率并降低制造成本，具有较高的实用价值，有望在微电子和平板显示产业中得到应用。

