



(12)发明专利申请

(10)申请公布号 CN 110010780 A

(43)申请公布日 2019.07.12

(21)申请号 201811571483.5

(22)申请日 2018.12.21

(30)优先权数据

10-2017-0184076 2017.12.29 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 白承汉 高贤一

(74)专利代理机构 北京三友知识产权代理有限公司 11127

代理人 刘久亮 黄纶伟

(51)Int.Cl.

H01L 51/50(2006.01)

H01L 27/32(2006.01)

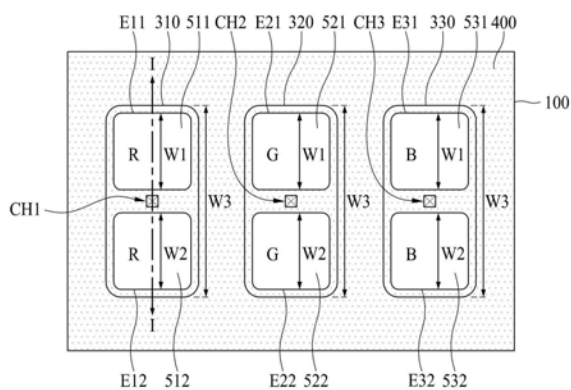
权利要求书3页 说明书27页 附图10页

(54)发明名称

电致发光显示装置

(57)摘要

公开了一种电致发光显示装置,其包括基板、设置在基板上并包括第一接触孔的电路器件层、设置在电路器件层上的第一电极、设置在第一电极上并被配置为限定包括用于暴露第一电极的第一部分的第一子发光区域和用于暴露第一电极的第二部分的第二子发光区域的第一发光区域的堤、设置在第一子发光区域中的第一子发光层、以及设置在第二子发光区域中的第二子发光层,其中,第一子发光区域和第二子发光区域之间的区域与电路器件层的第一接触孔交叠。根据本发明的一个实施方式,在发光区域中没有产生由接触孔引起的阶梯差,使得可以在发光区域的发光层中实现期望的轮廓,从而实现在发光区域中均匀发光。



1. 一种电致发光显示装置,所述电致发光显示装置包括:
基板(100);
电路器件层(200),所述电路器件层(200)设置在所述基板上并包括第一接触孔(CH1);
第一电极(310,320,330),所述第一电极(310,320,330)设置在所述电路器件层(200)上;
堤(400),所述堤(400)设置在所述第一电极(310,320,330)上并限定第一发光区域(E11,E12),所述第一发光区域(E11,E12)包括用于暴露所述第一电极(310,320,330)的第一部分(310b)的第一子发光区域(E11)和用于暴露所述第一电极(310,320,330)的第二部分(310c)的第二子发光区域(E12);
第一子发光层(511),所述第一子发光层(511)设置在所述第一子发光区域(E11)中;以及
第二子发光层(512),所述第二子发光层(512)设置在所述第二子发光区域(E12)中,
其中,所述第一子发光区域(E11)和所述第二子发光区域(E12)之间的交叠区域与所述电路器件层(200)的所述第一接触孔(CH1)交叠。
2. 根据权利要求1所述的电致发光显示装置,其中,所述电路器件层(200)还包括经由所述第一接触孔(CH1)暴露的薄膜晶体管(T,T2)的电极(S,S2),并且其中,所述第一电极(310,320,330)经由所述第一接触孔(CH1)连接至所述薄膜晶体管(T,T2)的所述电极(S,S2)。
3. 根据权利要求1或2所述的电致发光显示装置,其中,所述第一电极(310,320,330)设置有位于与所述电路器件层(200)的所述第一接触孔(CH1)交叠的交叠区域(310a)中的凹槽(H),并且其中,所述堤(400)延伸到所述凹槽(H)中。
4. 根据前述权利要求中的任一项所述的电致发光显示装置,其中,所述第一子发光层(511)和所述第二子发光层(512)被配置为同时发射相同颜色的光。
5. 根据前述权利要求中的任一项所述的电致发光显示装置,其中,所述第一子发光区域(E11)和所述第二子发光区域(E12)彼此间隔开。
6. 根据前述权利要求中的任一项所述的电致发光显示装置,其中,所述堤(400)包括第一堤(410)和第二堤(420)。
7. 根据权利要求6所述的电致发光显示装置,其中,所述第一堤(410)是亲水的,并且其中,所述第二堤(420)是疏水的。
8. 根据前述权利要求中的任一项所述的电致发光显示装置,所述电致发光显示装置还包括沿第一方向延伸的至少一条数据线(DL1,DL2,DL3,DL4,DL5,DL6),所述至少一条数据线(DL1,DL2,DL3,DL4,DL5,DL6)设置在所述第一发光区域(E11,E12)与第三发光区域(E31,E32)之间,其中,所述堤(400)的一部分沿所述第一方向在所述第一发光区域(E11,E12)与所述第三发光区域(E31,E32)之间延伸,所述堤(400)的所述一部分与所述至少一条数据线(DL1,DL2,DL3,DL4,DL5,DL6)交叠。
9. 根据权利要求6或7所述的电致发光显示装置,所述电致发光显示装置还包括沿第一方向延伸的至少一条数据线(DL1,DL2,DL3,DL4,DL5,DL6),所述至少一条数据线(DL1,DL2,DL3,DL4,DL5,DL6)设置在所述第一发光区域(E11,E12)与第三发光区域(E31,E32)之间,其中,所述第二堤(420)的一部分沿所述第一方向在所述第一发光区域(E11,E12)与所述第三

发光区域(E31,E32)之间延伸,所述第二堤(420)的所述一部分与所述至少一条数据线(DL1,DL2,DL3,DL4,DL5,DL6)交叠。

10.根据前述权利要求中的任一项所述的电致发光显示装置,其中,所述第一子发光区域(E11)的面积与所述第二子发光区域(E12)的面积相同。

11.根据前述权利要求中的任一项所述的电致发光显示装置,所述电致发光显示装置包括:

高电源线(VDD)和低电源线(VSS),所述高电源线(VDD)和所述低电源线(VSS)沿第一方向布置在基板(100)上;以及

多个电路器件列(C1,C2,C3,C4,C5,C6),所述多个电路器件列(C1,C2,C3,C4,C5,C6)设置在所述基板(100)上的所述高电源线(VDD)与所述低电源线(VSS)之间,并且所述多个电路器件列(C1,C2,C3,C4,C5,C6)包括多个薄膜晶体管(T1,T2,T3)和接触孔(CH1,CH2,CH3),

其中,所述堤(400)设置在所述高电源线(VDD)、所述低电源线(VSS)和所述多个电路器件列(C1,C2,C3,C4,C5,C6)上,并且

其中,所述第一发光区域(E11,E12)与所述多个电路器件列(C1,C2,C3,C4,C5,C6)中的任意一个电路器件列交叠,并且被配置为发射第一颜色的光,

其中,所述第一发光区域(E11,E12)包括在所述第一接触孔(CH1)的任一侧彼此间隔开的第一子发光区域(E11)和第二子发光区域(E12),所述第一接触孔(CH1)设置在所述任意一个电路器件列中。

12.根据权利要求11所述的电致发光显示装置,

其中,所述堤(400)另外限定了第二发光区域(E21,E22)和第三发光区域(E31,E32),所述第二发光区域(E21,E22)与所述多个电路器件列(C1,C2,C3,C4,C5,C6)中的另一电路器件列交叠并且被配置为发射第二颜色的光,并且所述第三发光区域(E31,E32)与所述高电源线(VDD)和所述多个电路器件列(C1,C2,C3,C4,C5,C6)中的又一电路器件列交叠,或者所述第三发光区域(E31,E32)与所述低电源线(VSS)和所述多个电路器件列(C1,C2,C3,C4,C5,C6)中的所述又一电路器件列交叠,并且被配置为发射第三颜色的光,

其中,所述第二发光区域(E21,E22)包括设置在所述另一电路器件列中的在第二接触孔(CH2)的任一侧彼此间隔开的第一子发光区域(E21)和第二子发光区域(E22),并且

所述第三发光区域(E31,E32)包括设置在所述又一电路器件列中的在第三接触孔(CH3)的任一侧彼此间隔开的第一子发光区域(E31)和第二子发光区域(E32)。

13.根据权利要求12所述的电致发光显示装置,其中,所述第三发光区域(E31,E32)的面积大于所述第二发光区域(E21,E22)的面积,并且所述第三发光区域(E31,E32)的面积大于所述第一发光区域(E11,E12)的面积。

14.根据权利要求12或13所述的电致发光显示装置,其中,所述第一接触孔(CH1)、所述第二接触孔(CH2)和所述第三接触孔(CH3)位于一条直线上。

15.根据权利要求11至14中的任一项所述的电致发光显示装置,其中,所述第一电极(330)中的与第三发光区域(E31,E32)交叠的一部分的面积大于所述第三发光区域(E31,E32)的面积。

16.根据权利要求11至15中的任一项所述的电致发光显示装置,所述电致发光显示装置包括位于所述基板(100)上的所述多个电路器件列(C1,C2,C3,C4,C5,C6)中的各个电路

器件列之间的基准线 (Ref1, Ref2) 和第一数据线至第三数据线 (DL1, DL2, DL3),

其中,所述多个电路器件列 (C1, C2, C3, C4, C5, C6) 包括设置在所述高电源线 (VDD) 与所述第一数据线 (DL1) 之间的第一电路器件列 (C1)、设置在第二数据线 (DL2) 与所述基准线 (Ref1) 之间的第二电路器件列 (C2)、以及设置在所述基准线 (Ref1) 与第三数据线 (DL3) 之间的第三电路器件列 (C3)。

17. 根据权利要求16所述的电致发光显示装置,所述电致发光显示装置还包括从所述高电源线 (VDD) 延伸到所述第一电路器件列 (C1)、所述第二电路器件列 (C2)、所述第三电路器件列 (C3) 和所述低电源线 (VSS) 的第一连接线 (CL, CL1), 其中,所述第一连接线 (CL, CL1) 将所述高电源线 (VDD) 与设置在所述第一电路器件列至所述第三电路器件列 (C1, C2, C3) 中的驱动薄膜晶体管 (T2) 的每个端子连接。

18. 根据权利要求16或17所述的电致发光显示装置,所述电致发光显示装置还包括从所述基准线 (Ref1, Ref2) 延伸到所述第一电路器件列 (C1)、所述第二电路器件列 (C2) 和所述第三电路器件列 (C3) 的第二连接线 (CL2), 其中,所述第二连接线 (CL2) 将所述基准线 (Ref1, Ref2) 与设置在所述第一电路器件列至所述第三电路器件列 (C1, C2, C3) 中的感测薄膜晶体管 (T3) 的每个端子连接。

19. 根据前述权利要求中的任一项所述的电致发光显示装置,其中,

所述基板 (100) 包括显示区域 (AA) 和设置在所述显示区域 (AA) 的外围的虚拟区域 (DA);

所述堤 (400) 被配置为限定位于所述基板 (100) 的所述显示区域 (AA) 上的发光区域 (E11, E12, E21, E22, E31, E32) 和位于所述基板 (100) 的所述虚拟区域 (DA) 上的虚拟子区域 (DE1, DE2, DE3), 所述发光区域 (E11, E12, E21, E22, E31, E32) 包括第一发光区域 (E11, E12)、第二发光区域 (E21, E22) 和第三发光区域 (E31, E32);

包括第一子发光层 (511) 和第二子发光层 (512) 的发光层 (511, 512, 521, 522, 531, 532) 设置在发光区域 (E11, E12, E21, E22, E31, E32) 中, 并且虚拟层 (550, 560, 570) 设置在所述虚拟子区域 (DE1, DE2, DE3) 中,

其中,所述第一子发光区域 (E11) 和所述第二子发光区域 (E12) 被所述堤 (400) 彼此间隔开, 并且

其中,所述虚拟子区域 (DE1, DE2, DE3) 的面积大于通过将所述第一子发光区域 (E11) 的面积与所述第二子发光区域 (E12) 的面积相加而获得的面积。

20. 根据权利要求11至19中的任一项所述的电致发光显示装置,其中,所述多个薄膜晶体管是氧化物薄膜晶体管。

21. 根据前述权利要求中的任一项所述的电致发光显示装置,其中,在所述第一子发光区域 (E11) 的中心处所述第一电极 (310, 320, 330) 与第二电极 (600) 之间的第一距离 (h1) 小于在所述第一子发光区域 (E11) 的一侧处所述第一电极 (310, 320, 330) 与所述第二电极 (600) 之间的第二距离 (h2)。

电致发光显示装置

技术领域

[0001] 本公开涉及电致发光显示装置,更具体地,涉及具有通过溶液工序制造的发光层的电致发光显示装置。

背景技术

[0002] 电致发光显示装置是按照在两个电极之间形成发光层这种方式来设置的。当发光层由于两个电极之间的电场而发光时,在电致发光显示装置上显示图像。

[0003] 发光层可以由在通过电子和空穴的键合而产生激子并且激子从激发态下降到基态时发光的有机材料形成,或者可以由诸如量子点的无机材料形成。

[0004] 以下,将参照附图来描述相关技术的电致发光显示装置。

[0005] 图1是例示相关技术的电致发光显示装置的截面图。

[0006] 如图1所示,相关技术的电致发光显示装置可以包括基板10、电路器件层20、第一电极30、堤40和发光层50。

[0007] 电路器件层20形成在基板10上。这里,各种信号线、薄膜晶体管和电容器形成在电路器件层20中。

[0008] 第一电极30形成在电路器件层20上。在每个像素上对第一电极30进行图案化,其中,第一电极30用作电致发光显示装置的阳极。

[0009] 堤40以矩阵构造形成,从而限定多个发光区域(E)。

[0010] 发光层50形成在由堤40限定的多个发光区域(E)中的每一个中。具体地,发光层50形成在通过使用喷墨设备执行溶液工序而暴露在发光区域(E)中的第一电极30上。

[0011] 参照图1中用箭头标记的扩展部分,在电路器件层20中形成了驱动薄膜晶体管的电极22,并在电极22上形成了绝缘层24。在绝缘层24中设置了接触孔(CH) 24,由此第一电极30经由接触孔(CH)与驱动薄膜晶体管的电极22连接。

[0012] 然而,在相关技术的情况下,由于设置在绝缘层24中的接触孔(CH)而在第一电极30的上表面中产生了阶梯差(step difference)(阶梯部分)。如果通过溶液工序而在第一电极30上形成具有阶梯部分的发光层50,则难以在发光区域(E)中均匀地形成发光层50,从而导致发光区域(E)中的发光不均匀。

发明内容

[0013] 在独立权利要求中阐述了一项发明。

[0014] 本公开是鉴于以上问题而作出的,并且本公开的目的在于提供一种电致发光显示装置,其能够通过使其中的阶梯差最小化而在发光区域中形成均匀的发光层,并且实现在发光区域中均匀发光。

[0015] 根据本公开的一方面,可以通过提供以下电致发光显示装置来实现以上和其它目的:该电致发光显示装置包括:基板;电路器件层,其设置在基板上并包括第一接触孔;第一电极,其设置在电路器件层上;堤,其设置在第一电极上,并且被配置为限定用于暴露第一

电极的第一部分的第一子发光区域和用于暴露第一电极的第二部分的第二子发光区域；第一子发光层，其设置在第一子发光区域中；以及第二子发光层，其设置在第二子发光区域中的第二子发光层，其中，第一子发光区域和第二子发光区域之间的区域与电路器件层的接触孔交叠。

[0016] 根据本公开的另一方面，提供了一种电致发光显示装置，其包括：基板；高电源线（VDD）和低电源线（VSS），其沿第一方向布置在基板上；多个电路器件列，其设置在基板上的高电源线与低电源线之间，并且被配置为包括多个薄膜晶体管和接触孔；堤，其设置在高电源线、低电源线和多个电路器件列上，并且被配置为限定多个发光区域；以及发光层，其设置在多个发光区域中的每一个中，其中，多个发光区域包括第一发光区域，第一发光区域与高电源线和多个电路器件列当中的任意一个电路器件列交叠，或者与低电源线和多个电路器件列当中的任意一个电路器件列交叠，并且被配置为发射第一颜色的光，其中，第一发光区域包括相对于设置在任意一个电路器件列中的第一接触孔彼此间隔开的第一子发光区域和第二子发光区域。

[0017] 根据本公开的另一方面，提供了一种电致发光显示装置，其包括：基板，其显示区域和设置在显示区域外围中的虚拟区域；堤，其被配置为限定基板的显示区域上的发光区域和基板的虚拟区域上的虚拟发光区域；发光层，其设置在发光区域中；以及虚拟发光层，其设置在虚拟发光区域中，其中，发光区域包括通过堤彼此间隔开的第一子发光区域和第二子发光区域，并且虚拟发光区域的面积大于通过将第一子发光区域的面积与第二子发光区域的面积相加而获得的面积。

附图说明

[0018] 根据以下结合附图的详细描述，将更清楚地理解本公开的上述和其它目的、特征和其它优点，其中：

[0019] 图1是例示相关技术的电致发光显示装置的截面图；

[0020] 图2是例示根据本公开的一个实施方式的电致发光显示装置的平面图；

[0021] 图3是例示根据本公开的一个实施方式的电致发光显示装置的截面图，其对应于沿图2的I-I的截面图；

[0022] 图4是例示根据本公开的另一实施方式的电致发光显示装置的截面图，其对应于沿图2的I-I的截面图；

[0023] 图5是例示根据本公开的一个实施方式的电致发光显示装置的电路图；

[0024] 图6是例示根据本公开的一个实施方式的电致发光显示装置的平面图，其示出了在图5的电路结构中布置的多个发光区域；

[0025] 图7是例示根据本发明的一个实施方式的电致发光显示装置的平面图，其具有图5的电路结构；

[0026] 图8是例示在图7的电致发光显示装置中布置的多个发光区域的一个实施方式的平面图；

[0027] 图9是沿图8的A-B的截面图；

[0028] 图10是沿图8的C-D的截面图；

[0029] 图11是沿图8的E-F的截面图；以及

[0030] 图12是例示根据本公开的另一实施方式电致发光显示装置的平面图。

具体实施方式

[0031] 将通过以下实施方式来阐明并且参照附图来描述本公开的优点和特征及其实现方法。然而，本公开可以以不同的形式实施，并且不应被解释为限于本文所阐述的实施方式。相反，提供这些实施方式是为了使本公开将透彻和完整的，并且向本领域技术人员充分地传达本公开的范围。另外，本公开仅由权利要求的范围来限定。

[0032] 附图中公开的用于描述本公开的实施方式的形状、尺寸、比率、角度和数量仅仅是示例，因此，本公开不限于所例示的细节。相同的附图标记始终表示相同的元件。在下面的描述中，当相关的已知功能或构造的详细描述被确定为不必要地使本公开的重点模糊不清时，将省略详细描述。

[0033] 在本说明书中使用“包括”、“具有”和“包含”的情况下，除非使用了“仅”，否则也可以存在另一部件。除非表示相反，否则单数形式的术语可以包括复数形式。

[0034] 在解释元件时，尽管没有明确的描述，但是该元件被解释为包括误差区域。

[0035] 在描述位置关系时，例如，当位置顺序被描述为“在～上”，“在～上方”，“在～下方”和“挨着～”时，除非使用了“刚好”或“直接”，否则可以包括其间没有接触的情况。如果提到第一元件位于第二元件“上”，则并不意味着图中的第一元件基本上位于第二元件的上方。可以根据对象的方向改变所关心对象的上部和下部。因此，第一元件位于第二元件“上”的情况包括图中的或实际构造中的第一元件位于第二元件“下方”的情况以及第一元件位于第二元件“上方”的情况。

[0036] 在描述时间关系时，例如，当时间顺序被描述为“在～之后”，“继～之后”，“居于～之后”和“在～之前”时，除非使用了“刚好”或“直接”，否则可以包括不连续的情况。

[0037] 将理解的是，尽管本文中可以使用术语“第一”、“第二”等来描述各种元件，但是这些元件不应受这些术语的限制。这些术语仅用于将一个元件与另一元件区分开。例如，在不脱离本公开的范围的情况下，第一元件可以被称作第二元件，并且类似地，第二元件可以被称作第一元件。

[0038] 术语“第一水平轴方向”、“第二水平轴方向”和“垂直轴方向”不应仅基于各自方向相互垂直的几何关系来解释，并且其可以意指在本公开的组件可以功能地操作的范围内具有更宽的方向性的方向。

[0039] 应当理解，术语“至少一个”包括与任意一个项目有关的所有组合。例如，“第一元件、第二元件和第三元件当中的至少一个”可以包括从第一元件、第二元件和第三元件中选择的一个或更多个元件的所有组合以及第一元件、第二元件和第三元件中的每个元件。

[0040] 本公开的各种实施方式的特征可以部分地或完全地彼此联接或组合，并且如本领域技术人员可以充分理解的，其可以彼此不同地相互操作并且进行技术上驱动。本公开的实施方式可以彼此独立地执行，或者可以以相互依赖的关系一起执行。

[0041] 以下，将参照附图详细地描述根据本公开的实施方式的电致发光显示装置。

[0042] 图2是例示根据本公开的一个实施方式的电致发光显示装置的平面图。

[0043] 如图2所示，根据本公开的一个实施方式的电致发光显示装置可以包括基板100、多个第一电极310、320和330、堤400、第一发光层511和512、第二发光层521和522、以及第三

发光层531和532。

[0044] 基板100可以由玻璃或塑料材料形成,但不限于这些材料。基板100可以由透明材料或不透明材料形成。如果根据本公开的一个实施方式的电致发光显示装置被形成为发射的光朝向上侧前进的顶部发光型,则基板100可以由不透明材料以及透明材料形成。

[0045] 多个第一电极310、320和330被图案化在每个像素上。多个第一电极310、320和330可以包括与第一发光区域(E11,E12)交叠的第一电极310、与第二发光区域(E21,E22)交叠的第一电极320、以及与第三发光区域(E31,E32)交叠的第一电极330。

[0046] 与第一发光区域(E11,E12)相比,与第一发光区域(E11,E12)交叠的第一电极310具有相对大的面积。具体地,与第一发光区域(E11,E12)交叠的第一电极310与第一发光区域(E11,E12)中的第一子发光区域(E11)和第二子发光区域(E12)之间的间隔区域交叠,由此,与第一发光区域(E11,E12)交叠的第一电极310与在间隔区域中制备的第一接触孔(CH1)交叠。因此,与第一发光区域(E11,E12)交叠的第一电极310经由第一接触孔(CH1)与在其下方制备的薄膜晶体管的端子连接。

[0047] 与第二发光区域(E21,E22)相比,与第二发光区域(E21,E22)交叠的第一电极320具有相对大的面积。具体地,与第二发光区域(E21,E22)交叠的第一电极320与第二发光区域(E21,E22)中的第一子发光区域(E21)和第二子发光区域(E22)之间的间隔区域交叠,其中,与第二发光区域(E21,E22)交叠的第一电极320与在间隔区域中制备的第二接触孔(CH2)交叠。因此,与第二发光区域(E21,E22)交叠的第一电极320经由第二接触孔(CH2)与在其下方制备的薄膜晶体管的端子连接。

[0048] 与第三发光区域(E31,E32)相比,与第三发光区域(E31,E32)交叠的第一电极330具有相对大的面积。具体地,与第三发光区域(E31,E32)交叠的第一电极330与第三发光区域(E31,E32)中的第一子发光区域(E31)和第二子发光区域(E32)之间的间隔区域交叠,其中,与第三发光区域(E31,E32)交叠的第一电极330与在间隔区域中制备的第三接触孔(CH3)交叠。因此,与第三发光区域(E31,E32)交叠的第一电极330经由第三接触孔(CH3)与在其下方制备的薄膜晶体管的端子连接。

[0049] 堤400以矩阵构造的形式形成在基板100上,从而限定多个子发光区域(E11,E12,E21,E22,E31,E32)。堤400形成在第一发光区域(E11,E12)、第二发光区域(E21,E22)和第三发光区域(E31,E32)中的每一个之间的边界区域中。

[0050] 另外,堤400形成在第一发光区域(E11,E12)中的第一子发光区域(E11)与第二子发光区域(E12)之间的间隔区域、第二发光区域(E21,E22)中的第一子发光区域(E21)与第二子发光区域(E22)之间的间隔区域、以及第三发光区域(E31,E32)中的第一子发光区域(E31)与第二子发光区域(E32)之间的间隔区域中。因此,堤400与第一接触孔(CH1)、第二接触孔(CH2)和第三接触孔(CH3)交叠。

[0051] 多个子发光区域(E11,E12,E21,E22,E31,E32)的界限由堤400限定。未形成堤400的开口部分变成多个子发光区域(E11,E12,E21,E22,E31,E32)。

[0052] 在第一接触孔(CH1)位于其间的情况下,第一发光区域(E11,E12)中的第一子发光区域(E11)和第二子发光区域(E12)彼此以预定间隔设置。在这种情况下,具有相同值的第一发光区域(E11,E12)的第一子发光区域(E11)在第一方向上的宽度(W1)和第一发光区域(E11,E12)的第二子发光区域(E12)在第一方向上的宽度(W2)有利于使第一发光层511和

512中的第一子发光层511和第二子发光层512具有相同的轮廓。第一方向对应于第一电极310的长轴方向。第一电极310在第一方向上的宽度(W3)大于通过将第一子发光区域(E11)在第一方向上的宽度(W1)与第二子发光区域(E12)在第一方向上的宽度(W2)相加而获得的总值。

[0053] 在第二接触孔(CH2)位于其间的情况下,第二发光区域(E21,E22)中的第一子发光区域(E21)和第二子发光区域(E22)彼此以预定间隔设置。在这种情况下,具有相同值的第二发光区域(E21,E22)的第一子发光区域(E21)在第一方向上的宽度(W1)和第二发光区域(E21,E22)的第二子发光区域(E22)在第一方向上的宽度(W2)有利于使第二发光层521和522中的第一子发光层521和第二子发光层522具有相同的轮廓。第一电极320在第一方向上的宽度(W3)大于通过将第一子发光区域(E21)在第一方向上的宽度(W1)与第二子发光区域(E22)在第一方向上的宽度(W2)相加而获得的总值。

[0054] 在第三接触孔(CH3)位于其间的情况下,第三发光区域(E31,E32)中的第一子发光区域(E31)和第二子发光区域(E32)彼此以预定间隔设置。在这种情况下,具有相同值的第三发光区域(E31,E32)的第一子发光区域(E31)在第一方向上的宽度(W1)和第三发光区域(E21,E22)的第二子发光区域(E32)在第一方向上的宽度(W2)有利于使第三发光层531和532中的第一子发光层531和第二子发光层532具有相同的轮廓。第一电极330在第一方向上的宽度(W3)大于通过将第一子发光区域(E31)在第一方向上的宽度(W1)与第二子发光区域(E32)在第一方向上的宽度(W2)相加而获得的总值。

[0055] 堤400被设置为覆盖第一电极310、320和330的边缘。另外,堤400被设置为覆盖第一电极310与设置在第一发光区域(E11,E12)的第一子发光区域(E11)和第二子发光区域(E12)之间的间隔区域之间的交叠区域。另外,堤400被设置为覆盖第一电极320与设置在第二发光区域(E21,E22)的第一子发光区域(E21)和第二子发光区域(E22)之间的间隔区域之间的交叠区域。另外,堤400被设置为覆盖第一电极330与设置在第三发光区域(E31,E32)的第一子发光区域(E31)和第二子发光区域(E32)之间的间隔区域之间的交叠区域。

[0056] 第一发光层511和512形成在由堤400限定的第一发光区域(E11,E12)中。具体地,第一发光层511和512的第一子发光层511形成在第一发光区域(E11,E12)的第一子发光区域(E11)中,并且第一发光层511和512的第二子发光层512形成在第一发光区域(E11,E12)的第二子发光区域(E12)中。由于第一子发光区域(E11)和第二子发光区域(E12)彼此以预定间隔设置,所以第一子发光层511和第二子发光层512彼此可以以预定间隔设置。第一子发光层511与第二子发光层512之间的预定间隔可以与第一子发光区域(E11)与第二子发光区域(E12)之间的预定间隔相同。第一子发光层511和第二子发光层512被配置为发射相同颜色的光,例如,红(R)光。另外,第一子发光层511和第二子发光层512被配置为根据由设置在第一子发光层511和第二子发光层512下方的第一电极310和设置在第一子发光层511和第二子发光层512上方的第二电极形成的电场而同时发光。也就是说,包括在第一发光层511和512中的第一子发光层511和第二子发光层512被配置为通过同一电路器件的驱动而同时发光。

[0057] 第二发光层521和522形成在由堤400限定的第二发光区域(E21,E22)中。具体地,第二发光层521和522的第一子发光层521形成在第二发光区域(E21,E22)的第一子发光区域(E21)中,并且第二发光层521和522的第二子发光层522形成在第二发光区域(E21,E22)

的第二子发光区域 (E22) 中。由于第一子发光区域 (E21) 和第二子发光区域 (E22) 彼此以预定间隔设置, 所以第一子发光层 521 和第二子发光层 522 彼此可以以预定间隔设置。第一子发光层 521 和第二子发光层 522 之间的预定间隔可以与第一子发光区域 (E21) 和第二子发光区域 (E22) 之间的预定间隔相同。第一子发光层 521 和第二子发光层 522 被配置为发射相同颜色的光, 例如, 绿 (G) 光。另外, 第一子发光层 521 和第二子发光层 522 被配置为根据由设置在第一子发光层 521 和第二子发光层 522 下方的第一电极 320 和设置在第一子发光层 521 和第二子发光层 522 上方的第二电极形成的电场而同时发光。也就是说, 包括在第二发光层 521 和 522 中的第一子发光层 521 和第二子发光层 522 被配置为通过同一电路器件的驱动而同时发光。

[0058] 第三发光层 531 和 532 形成在由堤 400 限定的第三发光区域 (E31, E32) 中。具体地, 第三发光层 531 和 532 的第一子发光层 531 形成在第三发光区域 (E31, E32) 的第一子发光区域 (E31) 中, 并且第三发光层 531 和 532 的第二子发光层 532 形成在第三发光区域 (E31, E32) 的第二子发光区域 (E32) 中。由于第一子发光区域 (E31) 和第二子发光区域 (E32) 彼此以预定间隔设置, 所以第一子发光层 531 和第二子发光层 532 彼此可以以预定间隔设置。第一子发光层 531 和第二子发光层 532 之间的预定间隔可以与第一子发光区域 (E31) 和第二子发光区域 (E32) 之间的预定间隔相同。第一子发光层 531 和第二子发光层 532 被配置为发射相同颜色的光, 例如, 蓝 (B) 光。另外, 第一子发光层 531 和第二子发光层 532 被配置为根据由设置在第一子发光层 531 和第二子发光层 532 下方的第一电极 330 和设置在第一子发光层 531 和第二子发光层 532 上方的第二电极形成的电场而同时发光。也就是说, 包括在第三发光层 531 和 532 中的第一子发光层 531 和第二子发光层 532 被配置为通过同一电路器件的驱动而同时发光。

[0059] 根据本公开的一个实施方式, 在第一接触孔 (CH1) 设置在其间的条件下, 包括在第一发光区域 (E11, E12) 中的第一子发光区域 (E11) 和第二子发光区域 (E12) 彼此以预定间隔设置, 由此, 第一发光区域 (E11, E12) 不与第一接触孔 (CH1) 交叠。因此, 第一发光区域 (E11, E12) 中没有产生由第一接触孔 (CH1) 引起的阶梯差, 使得可以在第一发光区域 (E11, E12) 中实现第一发光层 511 和 512 的均匀轮廓, 从而在第一发光区域 (E11, E12) 中实现均匀发光。

[0060] 按照相同的方式, 第二发光区域 (E21, E22) 中没有产生由第二接触孔 (CH2) 引起的阶梯差, 使得可以在第二发光区域 (E21, E22) 中实现第二发光层 521 和 522 的均匀轮廓, 从而在第二发光区域 (E21, E22) 中实现均匀发光。另外, 第三发光区域 (E31, E32) 中没有产生由第三接触孔 (CH3) 引起的阶梯差, 使得可以在第三发光区域 (E31, E32) 中实现第三发光层 531 和 532 的均匀轮廓, 从而在第三发光区域 (E31, E32) 中实现均匀发光。

[0061] 图 3 是例示根据本公开的一个实施方式的电致发光显示装置的截面图, 其是沿图 2 的 I-I 的截面图。

[0062] 如图 3 所示, 根据本公开的一个实施方式的电致发光显示装置包括基板 100、电路器件层 200、第一电极 310、堤 400、第一发光层 511 和 512、以及第二电极 600。

[0063] 电路器件层 200 形成在基板 100 上。电路器件层 200 可以包括遮光层 (LS)、薄膜晶体管 (T)、缓冲层 210、绝缘夹层 220、钝化层 230 和平整层 240。

[0064] 遮光层 (LS) 形成在基板 100 上。遮光层 (LS) 防止光入射到薄膜晶体管 (T) 的有源层 (A) 上。因此, 遮光层 (LS) 的宽度相对大于薄膜晶体管 (T) 的有源层 (A) 的宽度。遮光层 (LS)

可以由导电材料形成。

[0065] 缓冲层210形成在遮光层(LS)上。因此,缓冲层210使遮光层(LS)与薄膜晶体管(T)的有源层(A)绝缘。

[0066] 薄膜晶体管(T)包括设置在缓冲层210上的有源层(A)、设置在有源层(A)上的栅绝缘膜(GI)、设置在栅绝缘膜(GI)上的栅极(G)、以及设置在绝缘夹层220上并且分别经由设置在绝缘夹层220中的接触孔与有源层(A)连接的源极和漏极(S、D)。

[0067] 绝缘夹层220设置在有源层(A)与源极和漏极(S、D)之间。另外,绝缘夹层220设置在栅极(G)与源极和漏极(S、D)之间。

[0068] 钝化层230形成在薄膜晶体管(T)上,从而保护薄膜晶体管(T)。

[0069] 平整层240能够使基板100的上表面和设置在其上的元件平整,并且形成在钝化层230上。

[0070] 第一电极310形成在平整层240上。第一电极310经由设置在钝化层230和平整层240中的第一接触孔(CH1)与薄膜晶体管(T)的源极(S)连接。第一接触孔(CH1)设置在与第一子发光区域(E11)和第二子发光区域(E12)之间的区域对应的区域中。第一电极310可以用作电致发光显示装置的阳极。如果根据本公开的一个实施方式的电致发光显示装置被形成顶部发光型,则第一电极310可以包括用于向上反射从第一发光层511和512发射的光的反射材料。在这种情况下,第一电极310可以按照透明导电材料和反射材料的沉积结构来形成。

[0071] 堤400形成在第一电极310上。堤400被设置为覆盖第一电极310的两端,并覆盖第一电极310中的与第一接触孔(CH1)交叠的交叠部分310a。因此,第一子发光区域(E11)和第二子发光区域(E12)由堤400限定。第一电极310中的未被堤400覆盖的第一部分310b暴露于第一子发光区域(E11),并且第一电极310中的未被堤400覆盖的第二部分310c暴露于第二子发光区域(E12)。在堤400设置在第一部分310b与第二部分310c之间的情况下,第一电极310中的暴露的而未被堤400覆盖的第一部分310b被设置为与第一电极310中的暴露的而未被堤400覆盖的第二部分310c相距预定间隔。

[0072] 堤400可以由亲水的有机绝缘材料形成。在这种情况下,第一发光层511和512平滑地扩展到堤400的侧表面,使得可以均匀地形成第一子发光区域(E11)和第二子发光区域(E12)。此外,如果堤400的整个区域具有亲水性,则形成在第一发光区域(E11,E12)中的第一发光层511和512溢出到堤400的上表面上方的相邻发光区域,由此,形成在第一发光区域(E11,E12)中的第一发光层511和512可以与形成在相邻发光区域中的发光层混合在一起。因此,优选地,堤400的上表面具有疏水性,以防止第一发光层511和512与相邻发光层混合。为此,可以通过以下方式来获得堤400:涂覆具有亲水性的有机绝缘材料和诸如氟的疏水材料的混合物溶液,并通过利用光刻工序对所涂覆的混合物溶液进行图案化。响应于在光刻工序中辐射的光,诸如氟的疏水材料可以移动到堤400的上部,使得堤400的上部可以具有疏水性,并且堤400的剩余部分可以具有亲水性。在这种情况下,堤400的上表面具有疏水性,使得可以在一定程度上减少第一发光层511和512在堤400的上表面中的扩散,从而减少与相邻发光层的混合物有关的问题。

[0073] 具有红(R)光发光层的第一子发光层511形成在由堤400限定的第一子发光区域(E11)中。具有红(R)光发光层的第二子发光层512可以形成在由堤400限定的第二子发光层

(E12) 中。

[0074] 第一子发光层511和第二子发光层512分别形成在第一电极310的第一部分310b和第二部分310c上。第一子发光层511和第二子发光层512中的每一个均可以包括空穴注入层(HIL)、空穴传输层(HTL)、发光材料层(EML)和电子传输层(ETL)当中的至少一个有机层。在这种情况下,第一子发光层511和第二子发光层512可以具有相同的沉积结构,其中,第一子发光层511中的每个对应沉积层可以由与第二子发光层512中的每个对应沉积层的材料相同的材料形成。

[0075] 第一子发光层511和第二子发光层512可以在不使用掩模的情况下通过喷墨工序而分别形成在第一子发光区域(E11)和第二子发光区域(E12)中。在这种情况下,在干燥用于形成第一子发光层511的溶液的干燥工序之后,第一子发光层511的上端在第一子发光区域(E11)的中心的中心的高度(h1)低于第一子发光层511的上端在第一子发光区域(E11)的端部(更具体地,在第一子发光区域(E11)中的与堤400邻近的端部)处的高度(h2)。如图3所示,高度(h1)可以是子发光区域的中心中的第一电极(310,320,330)与第二电极(600)之间的垂直距离。换句话说,高度(h1)可以是子发光区域中的第一电极与第二电极之间的最短垂直距离。如图3所示,高度(h2)可以是子发光区域一侧处的第一电极(310,320,330)与第二电极(600)之间的垂直距离。换句话说,高度(h2)可以是子发光区域中的第一电极与第二电极之间的最长垂直距离。如图所示,当第一子发光层511的高度从与堤400接触的第一子发光区域(E11)的端部逐渐降低到第一子发光区域(E11)的中心时,可以实现逐渐降低的轮廓形状。因此,形成在第一子发光层511上的第二电极600的一部分可以具有与第一子发光层511的轮廓对应的轮廓。另外,第二子发光层512具有与第一子发光层511的轮廓对应的轮廓,并且形成在第二子发光层512上的第二电极600的一部分具有与第二子发光层512的轮廓对应的轮廓。

[0076] 第二电极600形成在第一发光层511和512上。第二电极600可以用作电致发光显示装置的阴极。由于第二电极600形成在堤400上以及第一发光层511和512上,所以第二电极600形成在多个像素中,并且还形成在多个像素中的每个像素之间的边界中。因此,第二电极600可以用作用于向多个像素施加公共电压的公共电极。如果根据本公开的一个实施方式的电致发光显示装置被形成成为顶部发光型,则第二电极600可以由用于使从第一发光层511和512发射的光向上前进的透明导电材料形成,或者可以以较小厚度形成以提高透射率。

[0077] 虽然未详细示出,但是可以在第二电极600上另外形成封装层。封装层防止外部湿气渗透到第一发光层511和512中。封装层可以由无机绝缘材料形成,或者可以形成在通过交替沉积无机绝缘材料和有机绝缘材料而获得的沉积结构中,但不限于这些结构。

[0078] 根据本公开的一个实施方式,第一电极310的交叠部分310a延伸到第一接触孔(CH1)的内部并且具有阶梯结构,并且交叠部分310a被堤400覆盖。更具体地,第一电极310的交叠部分310a设置有由阶梯结构引起的凹槽(H)。然而,凹槽(H)填充有堤400。因此,在第一电极310的第一部分310b中的暴露于第一子发光区域(E11)的上表面中或者在第一电极310的第二部分310c中的暴露于第二子发光区域(E12)的上表面中没有阶梯部分,由此,可以在第一电极310的第一部分310b上形成的第一子发光层511上以及在第一电极310的第二部分310c上形成的第二子发光层512上实现期望的轮廓。

[0079] 图4是例示根据本公开的另一实施方式的电致发光显示装置的截面图,其是沿图2的I-I的截面图。除了堤400的不同结构之外,图4的电致发光显示装置在结构上与图3的电致发光显示装置相同,由此,贯穿附图,将使用相同的附图标记来表示相同的部件。在下文中,将仅如下详细描述不同的结构。

[0080] 参照图4,堤400包括第一堤410和第二堤420。

[0081] 第一堤410覆盖第一电极300的端部,并且第一堤410形成在平整层240上。第一堤410的厚度相对小于第二堤420的厚度,并且第一堤410的宽度相对大于第二堤420的宽度。按照与上述相同的方式,具有上述结构的第一堤410具有亲水性。具有亲水性的第一堤410可以由诸如氧化硅的无机绝缘材料形成。因此,当通过溶液工序形成第一发光层511和512时,用于形成第一发光层511和512的溶液可以容易地在第一堤410上扩散。

[0082] 第二堤420形成在第一堤410上。第二堤420的宽度小于第一堤410的宽度。第二堤420可以通过涂覆具有亲水性的有机绝缘材料和诸如氟的疏水性材料的混合物溶液并通过利用光刻工序对所涂覆的混合物溶液进行图案化来获得。响应于在光刻工序中辐射的光,诸如氟的疏水材料可以移动到第二堤420的上部,由此,第二堤420的上部具有疏水性,而第二堤420的剩余部分具有亲水性。也就是说,第二堤420中的与第一堤410接触的下部具有亲水性,而第二堤420的上部具有疏水性,但第二堤420不限于该结构。例如,第二堤420的整个部分可以具有疏水性。

[0083] 这里,由于具有亲水性的第二堤420的下部和具有亲水性的第一堤410,可以改善用于形成第一发光层511和512的溶液的扩散性。具体地,由于与第二堤420相比,第一堤410具有相对更小的厚度并且具有相对更大的宽度,因此可以通过第一堤410和第二堤420的组合来制备具有亲水性的两阶结构,由此,用于形成第一发光层511和512的溶液可以容易地扩散到第一子发光区域(E11)和第二子发光区域(E12)中的每一个的左端和右端。

[0084] 另外,具有疏水性的第二堤420的上部防止用于形成第一发光层511和512的溶液扩散到另一相邻发光区域,使得可以防止第一发光层511和512与另一个相邻发光区域的发光层混合。

[0085] 图5是例示根据本公开的一个实施方式的电致发光显示装置的电路图。图6是例示根据本公开的一个实施方式的电致发光显示装置的平面图,其示出了在图5的电路结构中布置的多个发光区域。

[0086] 如图5所示,根据本公开的一个实施方式的电致发光显示装置包括选通线(GL)、感测控制线(SCL)、高电源线(VDD)、低电源线(VSS)、数据线(DL1,DL2,DL3,DL4,DL5,DL6)、基准线(Ref1,Ref2)、开关薄膜晶体管(T1)、驱动薄膜晶体管(T2)、感测薄膜晶体管(T3)、电容器(C)、以及有机发光器件(OLED)。

[0087] 选通线(GL)沿水平方向布置。选通线(GL)向设置在每个电路器件列(C1,C2,C3,C4,C5,C6)中的开关薄膜晶体管(T1)的栅极端子提供选通信号。

[0088] 感测控制线(SCL)以与选通线(GL)相距预定间隔设置,并且沿水平方向布置,同时与选通线(GL)平行。感测控制线(SCL)向设置在每个电路器件列(C1,C2,C3,C4,C5,C6)中的感测薄膜晶体管(T3)的栅极端子提供感测控制信号。

[0089] 高电源线(VDD)沿垂直方向布置,同时垂直于选通线(GL)和感测控制线(SCL)。高电源线(VDD)向设置在每个电路器件列(C1,C2,C3,C4,C5,C6)中的驱动薄膜晶体管(T2)的

漏极端子提供高电源。

[0090] 根据本公开的一个实施方式,一条高电源线(VDD)同时向设置在六个电路器件列(C1,C2,C3,C4,C5,C6)中的每个电路器件列中的驱动薄膜晶体管(T2)的漏极端子提供高电源。因此,第一连接线(CL,CL1)被设置为将一条高电源线(VDD)与每个驱动薄膜晶体管(T2)的漏极端子连接。第一连接线(CL,CL1)依次经由第一电路器件列至第三电路器件列(C1,C2,C3)、低电源线(VSS)、以及第四电路器件列和第五电路器件列(C4,C5)在水平方向上从一条高电源线(VDD)延伸到第六电路器件列(C6)。因此,第一连接线(CL,CL1)与高电源线(VDD)连接,并且还与设置在每个电路器件列(C1,C2,C3,C4,C5,C6)中的驱动薄膜晶体管(T2)的漏极端子连接。

[0091] 低电源线(VSS)沿垂直方向布置,同时与高电源线(VDD)平行。低电源线(VSS)向有机发光器件(OLED)的阴极提供低电源。由于阴极形成在基板的整个表面上,所以不需要诸如上述第一连接线(CL,CL1)的连接线以将低电源线(VSS)与单独的有机发光器件(OLED)的阴极连接。具体地,形成在基板的整个表面上的阴极经由预定接触孔与低电源线(VSS)连接。因此,图中所示的从单独的有机发光器件(OLED)延伸到低电源线(VSS)的线仅被设置为显示有机发光器件(OLED)的阴极与低电源线(VSS)之间的电连接。实际上,不需要从单独的有机发光器件(OLED)延伸到低电源线(VSS)的线。

[0092] 高电源线(VDD)的左右宽度和低电源线(VSS)的左右宽度大于数据线(DL1,DL2,DL3,DL4,DL5,DL6)的左右宽度。高电源线(VDD)和低电源线(VSS)可以根据与多个像素对应的每个周期周期性地形成,而不是根据每个单独像素形成。如果根据多个像素的每个周期周期性地形成高电源线(VDD)和低电源线(VSS),则高电源线(VDD)的左右宽度和低电源线(VSS)的左右宽度中的每一个均大于根据每个单独像素形成的数据线(DL1,DL2,DL3,DL4,DL5,DL6)的左右宽度,以实现稳定的功率供应。高电源线(VDD)、低电源线(VSS)和数据线(DL1,DL2,DL3,DL4,DL5,DL6)中的每一个的左右宽度表示高电源线(VDD)、低电源线(VSS)和数据线(DL1,DL2,DL3,DL4,DL5,DL6)中的每一个在垂直于长度方向的方向上的宽度。

[0093] 数据线(DL1,DL2,DL3,DL4,DL5,DL6)沿垂直方向布置。数据线(DL1,DL2,DL3,DL4,DL5,DL6)形成在高电源线(VDD)与低电源线(VSS)之间。

[0094] 数据线(DL1,DL2,DL3,DL4,DL5,DL6)可以包括第一数据线(DL1)、第二数据线(DL2)、第三数据线(DL3)、第四数据线(DL4)、第五数据线(DL5)和/或第六数据线(DL6)。

[0095] 第一数据线(DL1)在其左侧具有高电源线(VDD),并且在其右侧还具有第二数据线(DL2)。在这种情况下,第一数据线(DL1)和高电源线(VDD)彼此以预定间隔设置。然而,第一数据线(DL1)和第二数据线(DL2)彼此相邻。具体地,具有诸如开关薄膜晶体管(T1)、驱动薄膜晶体管(T2)、感测薄膜晶体管(T3)和电容器(C)的电路器件的第一电路器件列(C1)形成在第一数据线(DL1)与高电源线(VDD)之间。然而,具有上述电路器件的电路器件列(C1,C2,C3)没有形成在第一数据线(DL1)与第二数据线(DL2)之间。在本公开中,如果任意一条线与另一条线相邻设置,则表示在它们之间没有形成电路器件。

[0096] 第二数据线(DL2)与位于其左侧的第一数据线(DL1)相邻设置,并且在第二电路器件列(C2)位于其间的情况下,第二数据线(DL2)以与位于其右侧的第一基准线(Ref1)相距预定间隔的方式来设置。在第三电路器件列(C3)位于其间的情况下,第三数据线(DL3)以与位于其左侧的第一基准线(Ref1)相距预定间隔的方式设置,并且第三数据线(DL3)与位于

其右侧的低电源线 (VSS) 相邻设置。在第四电路器件列 (C4) 位于其间的情况下, 第四数据线 (DL4) 以与位于其左侧的低电源线 (VSS) 相距预定间隔的方式来设置, 并且第四数据线 (DL4) 与位于其右侧的第五数据线 (DL5) 相邻设置。第五数据线 (DL5) 与位于其左侧的第四数据线 (DL4) 相邻设置, 并且在第五电路器件列 (C5) 位于其间的情况下, 第五数据线 (DL5) 以与位于其右侧的第二基准线 (Ref2) 相距预定间隔的方式来设置。在第六电路器件列 (C6) 位于其间的情况下, 第六数据线 (DL6) 以与位于其左侧的第二基准线 (Ref2) 相距预定间隔的方式来设置, 并且第六数据线 (DL6) 以与位于其右侧的另一高电源线 (VDD) 相距预定间隔的方式来设置。

[0097] 至少一条数据线 (DL1, DL2, DL3, DL4, DL5, DL6) 可以沿第一方向延伸, 并且所述至少一条数据线设置在第一发光区域 (E11, E12) 与第三发光区域 (E31, E32) 之间, 其中, 堤 (400) 的一部分沿第一方向在第一发光区域与第三发光区域之间延伸, 并且堤 (400) 的所述一部分与所述至少一条数据线交叠。

[0098] 至少一条数据线 (DL1, DL2, DL3, DL4, DL5, DL6) 可以沿第一方向延伸, 并且所述至少一条数据线设置在第一发光区域 (E11, E12) 与第三发光区域 (E31, E32) 之间, 其中, 第二堤 (420) 的一部分沿第一方向在第一发光区域与第三发光区域之间延伸, 第二堤 (420) 的所述一部分与所述至少一条数据线交叠。

[0099] 数据线 (DL1, DL2, DL3, DL4, DL5, DL6) 将数据电压提供给每个电路器件列 (C1, C2, C3, C4, C5, C6) 中所设置的开关薄膜晶体管 (T1) 的源极端子。

[0100] 基准线 (Ref1, Ref2) 沿垂直方向布置在高电源线 (VDD) 与低电源线 (VSS) 之间。基准线 (Ref1, Ref2) 可以包括第一基准线 (Ref1) 和/或第二基准线 (Ref2)。

[0101] 在第二电路器件列 (C2) 位于其间的情况下, 第一基准线 (Ref1) 以与位于其左侧的第二数据线 (DL2) 相距预定间隔的方式设置, 并且在第三电路器件列 (C3) 位于其间的情况下, 第一基准线 (Ref1) 以与位于其右侧的第三数据线 (DL3) 相距预定间隔的方式设置。

[0102] 在第五电路器件列 (C5) 位于其间的情况下, 第二基准线 (Ref2) 以与位于其左侧的第五数据线 (DL5) 相距预定间隔的方式设置, 并且在第六电路器件列 (C6) 位于其间的情况下, 第二基准线 (Ref2) 以与位于其右侧的第六数据线 (DL6) 相距预定间隔的方式设置。

[0103] 基准线 (Ref1, Ref2) 与设置在每个电路器件列 (C1, C2, C3, C4, C5, C6) 中的感测薄膜晶体管 (T3) 的漏极端子连接。

[0104] 根据本公开的一个实施方式, 第一基准线 (Ref1) 与设置在三个电路器件列 (C1, C2, C3) 中的每一个中的感测薄膜晶体管 (T3) 的漏极端子连接。因此, 第二连接线 (CL2) 被形成成为将第一基准线 (Ref1) 与每个感测薄膜晶体管 (T3) 中的漏极端子连接。第二连接线 (CL2) 经由第二电路器件列 (C2) 相对于第一基准线 (Ref1) 向左延伸到第一电路器件列 (C1), 并且还向右延伸到第三电路器件列 (C3)。因此, 第二连接线 (CL2) 与第一基准线 (Ref1) 连接, 并且还设置在每个电路器件列 (C1, C2, C3) 中的感测薄膜晶体管 (T3) 的漏极端子连接。

[0105] 类似地, 第二基准线 (Ref2) 与设置在三个电路器件列 (C4, C5, C6) 中的每一个中的感测薄膜晶体管 (T3) 的漏极端子连接。因此, 第三连接线 (CL3) 被形成成为将第二基准线 (Ref2) 与每个感测薄膜晶体管 (T3) 中的漏极端子连接。第三连接线 (CL3) 经由第五电路器件列 (C5) 相对于第二基准线 (Ref2) 向左延伸到第四电路器件列 (C4), 并且还向右延伸到第

六电路器件列(C6)。因此,第三连接线(CL3)与第二基准线(Ref2)连接,并且还与设置在每个电路器件列(C4,C5,C6)中的感测薄膜晶体管(T3)的漏极端子连接。

[0106] 开关薄膜晶体管(T1)、驱动薄膜晶体管(T2)、感测薄膜晶体管(T3)和电容器(C)被设置在每个电路器件列(C1,C2,C3,C4,C5,C6)中。

[0107] 当根据供应给选通线(GL)的选通信号切换开关薄膜晶体管(T1)时,通过使用开关薄膜晶体管(T1)将从数据线(D1,D2,D3,D4,D5,D6)提供的的数据电压供应给驱动薄膜晶体管(T2)。

[0108] 当根据从开关薄膜晶体管(T1)供应的数据电压切换驱动薄膜晶体管(T2)时,根据从高电源线(VDD)供应的功率来产生数据电流,并且产生的数据电流被供应给有机发光器件(OLED)。

[0109] 感测薄膜晶体管(T3)感测驱动薄膜晶体管(T2)的阈值电压偏差,这导致图像质量的劣化。可以针对感测模式感测阈值电压偏差。响应于从感测控制线(SCL)供应的感测控制信号,感测薄膜晶体管(T3)将驱动薄膜晶体管(T2)的电压供应给基准线(Ref1,Ref2)。

[0110] 在一个帧周期内,电容器(C)维持供应给驱动薄膜晶体管(T2)的数据电压。电容器(C)与驱动薄膜晶体管(T2)的栅极端子和源极端子中的每一个连接。

[0111] 有机发光器件(OLED)根据从驱动薄膜晶体管(T2)供应的数据电流发射预定量的光。有机发光器件(OLED)包括阳极、阴极和设置在阳极与阴极之间的发光层。有机发光器件(OLED)的阳极与驱动薄膜晶体管(T2)的源极端子连接,并且有机发光器件(OLED)的阴极与低电源线(VSS)连接。

[0112] 第一电路器件列(C1)的结构可以与第四电路器件列(C4)的结构相同。也就是说,包括在第一电路器件列(C1)中的薄膜晶体管(T1,T2,T3)和电容器(C)的布置结构可以与包括在第四电路器件列(C4)中的薄膜晶体管(T1,T2,T3)和电容器(C)的布置结构相同。另外,第二电路器件列(C2)的结构可以与第五电路器件列(C5)的结构相同。另外,第三电路器件列(C3)的结构可以与第六电路器件列(C6)的结构相同。

[0113] 根据本公开的一个实施方式,图5中所示的结构可以是一个单元,并且图5中所示的结构可以重复地设置在基板上。也就是说,总共六个电路器件列(C1,C2,C3,C4,C5,C6)可以被形成使用一条高电源线(VDD)和一条低电源线(VSS)。可以使用一条高电源线(VDD)和一条低电源线(VSS)来形成具有多于或少于六个电路器件列(C1,C2,C3,C4,C5,C6)的电路器件列。

[0114] 如上所述,考虑到第一电路器件列(C1)的结构与第四电路器件列(C4)的结构相同,优选地,与第一电路器件列(C1)的左侧相邻的高电源线(VDD)的左右宽度和与第四电路器件列(C4)的左侧相邻的低电源线(VSS)的左右宽度相同。如果高电源线(VDD)的左右宽度与低电源线(VSS)的左右宽度不同,则高电源线(VDD)与第一电路器件列(C1)内的电路器件之间的电容和低电源线(VSS)与第四电路器件列(C4)内的电路器件之间的电容不同,由此,第一电路器件列(C1)内的电路器件的特性和第四电路器件列(C4)内的电路器件的特性可以不均匀。

[0115] 如图6所示,根据本公开的一个实施方式,在图5的电路结构上制备了用于发射红(R)光的第一发光区域(E11,E12)、用于发射绿(G)光的第二发光区域(E21,E22)和用于发射蓝(B)光的第三发光区域(E31,E32)。

[0116] 通常,蓝(B)光发光层的发光效率可以低于红(R)光发光层和绿(G)光发光层中的每一个的发光效率。因此,蓝(B)光发光层的面积相对大于红(R)光发光层的面积和绿(G)光发光层的面积中的每一个。另外,绿(G)光发光层的发光效率可以低于红(R)光发光层的发光效率。在这种情况下,绿(G)光发光层的面积可以大于红(R)光发光层的面积。

[0117] 因此,第一发光区域(E11,E12)在第二方向上的宽度(D1)可以小于第二发光区域(E21,E22)在第二方向上的宽度(D2),并且第二发光区域(E21,E22)在第二方向上的宽度(D2)可以小于第三发光区域(E31,E32)在第二方向上的宽度(D3)。第二方向对应于第一电极310、320和330的短轴方向。因此,设置在第一发光区域(E11,E12)中的第一电极310在短轴方向上的宽度小于设置在第二发光区域(E21,E22)中的第一电极320在短轴方向上的宽度,并且设置在第二发光区域(E21,E22)中的第一电极320在短轴方向上的宽度小于设置在第三发光区域(E31,E32)中的第一电极330在短轴方向上的宽度,但是布置不限于该结构。第一发光区域(E11,E12)在第二方向上的宽度(D1)可以与第二发光区域(E21,E22)在第二方向上的宽度(D2)相同,由此,用于红(R)光发光层的面积可以与绿(G)光发光层的面积相同。

[0118] 第一发光区域(E11,E12)和设置在第一发光区域(E11,E12)中的第一电极310可以与第三电路器件列(C3)交叠。另外,第一发光区域(E11,E12)和设置在第一发光区域(E11,E12)中的第一电极310可以与第六电路器件列(C6)交叠。具体地,第一发光区域(E11,E12)和设置在第一发光区域(E11,E12)中的第一电极310可以与设置在第三电路器件列(C3)和第六电路器件列(C6)中的每一个中的开关薄膜晶体管(T1)、驱动薄膜晶体管(T2)、感测薄膜晶体管(T3)和电容器(C)交叠。

[0119] 另外,第一接触孔(CH1)形成在第一发光区域(E11,E12)中所包括的第一子发光区域(E11)与第二子发光区域(E12)之间。第一接触孔(CH1)设置在第三电路器件列(C3)和第六电路器件列(C6)中的每一个中。因此,第一接触孔(CH1)与设置在第一发光区域(E11,E12)中的第一电极310交叠。

[0120] 第二发光区域(E21,E22)和设置在第二发光区域(E21,E22)中的第一电极320可以与第二电路器件列(C2)交叠。另外,第二发光区域(E21,E22)和设置在第二发光区域(E21,E22)中的第一电极320可以与第五电路器件列(C5)交叠。具体地,第二发光区域(E21,E22)和设置在第二发光区域(E21,E22)中的第一电极320可以与设置在第二电路器件列(C2)和第五电路器件列(C5)中的每一个中的开关薄膜晶体管(T1)、驱动薄膜晶体管(T2)、感测薄膜晶体管(T3)和电容器(C)交叠。

[0121] 另外,第二接触孔(CH2)形成在第二发光区域(E21,E22)中所包括的第一子发光区域(E21)与第二子发光区域(E22)之间。第二接触孔(CH2)设置在第二电路器件列(C2)和第五电路器件列(C5)中的每一个中。因此,第二接触孔(CH2)与设置在第二发光区域(E21,E22)中的第一电极320交叠。

[0122] 第三发光区域(E31,E32)和设置在第三发光区域(E31,E32)中的第一电极330可以与第一电路器件列(C1)和高电源线(VDD)交叠。另外,第三发光区域(E31,E32)和设置在第三发光区域(E31,E32)中的第一电极330可以与第四电路器件列(C4)和低电源线(VSS)交叠。具体地,第三发光区域(E31,E32)和设置在第三发光区域(E31,E32)中的第一电极330可以与设置在第一电路器件列(C1)和第四电路器件列(C4)中的每一个中的开关薄膜晶体管

(T1)、驱动薄膜晶体管(T2)、感测薄膜晶体管(T3)和电容器(C)交叠。

[0123] 另外,第三接触孔(CH3)形成在第三发光区域(E31,E32)中所包括的第一子发光区域(E31)与第二子发光区域(E32)之间。第三接触孔(CH3)设置在第一电路器件列(C1)和第四电路器件列(C4)中的每一个中。因此,第三接触孔(CH3)与设置在第三发光区域(E31,E32)中的第一电极330交叠。

[0124] 在这种情况下,第一接触孔(CH1)、第二接触孔(CH2)和第三接触孔(CH3)可以位于直线上,由此,包括在第一发光区域(E11,E12)中的第一子发光区域(E11)和第二子发光区域(E12)的尺寸比率可以与包括在第二发光区域(E21,E22)中的第一子发光区域(E21)和第二子发光区域(E22)的尺寸比率、以及包括在第三发光区域(E31,E32)中的第一子发光区域(E31)和第二子发光区域(E32)的尺寸比率相同。

[0125] 图7是例示根据本公开的一个实施方式的电致发光显示装置的平面图,其具有与图5的电路结构对应的电路结构。在图7中,将省略图5中所示的第四电路器件列至第六电路器件列(C4,C5,C6)的结构。

[0126] 如图7所示,选通线(GL)和感测控制线(SCL)沿水平方向布置,并且高电源线(VDD)、低电源线(VSS)、数据线(DL1,DL2,DL3)和第一基准线(Ref1)沿垂直方向布置。

[0127] 选通线(GL)和感测控制线(SCL)位于同一层中,并且由相同的材料形成。高电源线(VDD)、低电源线(VSS)、数据线(DL1,DL2,DL3)和第一基准线(Ref1)位于同一层中,并且由相同的材料形成。每条线的详细结构与图5中的结构相同,由此,将省略对相同部件的详细描述。

[0128] 在高电源线(VDD)与第一数据线(DL1)之间制备了第一电路器件列(C1)。在第一电路器件列(C1)中,存在开关薄膜晶体管(T1)、驱动薄膜晶体管(T2)和感测薄膜晶体管(T3)。

[0129] 设置在第一电路器件列(C1)中的开关薄膜晶体管(T1)可以包括第一栅极(G1)、第一源极(S1)、第一漏极(D1)和第一有源层(A1)。

[0130] 第一栅极(G1)可以由选通线(GL)的一部分形成,但不限于该结构。例如,第一栅极(G1)可以被形成从选通线(GL)分叉的结构。

[0131] 第一源极(S1)可以被形成从第一数据线(DL1)分叉的结构。

[0132] 彼此面对的第一漏极(D1)和第一源极(S1)形成在同一层中。第一漏极(D1)经由连接电极(CE1,CE2)与驱动薄膜晶体管(T2)的第二栅极(G2)连接。

[0133] 连接电极(CE1,CE2)可以包括第一连接电极(CE1)和第二连接电极(CE2)。第一连接电极(CE1)经由一个接触孔(x)与第一漏极(D1)连接,并且经由另一个接触孔(x)与第二连接电极(CE2)连接。第一连接电极(CE1)具有相对大的尺寸,使得可以改善电容器(C)的电容。第二连接电极(CE2)经由单独的接触孔(x)与第一连接电极(CE1)和驱动薄膜晶体管(T2)的第二栅极(G2)中的每一个连接。第一连接电极(CE1)与第一有源层(A1)形成在同一层中,并且第二连接电极(CE2)与第一源极(S1)和第一漏极(D1)形成在同一层中。

[0134] 第一有源层(A1)经由单独的接触孔(x)与第一源极(S1)和第一漏极(D1)中的每一个连接,由此,第一有源层(A1)用作电子移动通道。

[0135] 设置在第一电路器件列(C1)中的驱动薄膜晶体管(T2)可以包括第二栅极(G2)、第二源极(S2)、第二漏极(D2)和第二有源层(A2)。

[0136] 如上所述,第二栅极(G2)可以经由连接电极(CE1,CE2)与开关薄膜晶体管(T1)的

第一漏极 (D1) 连接。第二栅极 (G2) 和第一栅极 (G1) 可以形成在同一层中。

[0137] 第二源极 (S2) 面对第二漏极 (D2), 并且第二源极 (S2) 沿上下 (即, 垂直) 方向延伸。第二源极 (S2) 具有相对大的尺寸, 使得可以改善电容器 (C) 的电容。第二源极 (S2) 经由第三接触孔 (CH3) 与有机发光器件的阳极连接。可以适当地改变第三接触孔 (CH3) 的位置。第二源极 (S2) 与感测薄膜晶体管 (T3) 的第三源极 (S3) 连接。第二源极 (S2) 和第三源极 (S3) 可以形成为一体。

[0138] 第二漏极 (D2) 经由第一连接线 (CL, CL1) 与高电源线 (VDD) 连接。第一连接线 (CL, CL1) 经由单独的接触孔 (x) 与高电源线 (VDD) 和第二漏极 (D2) 中的每一个连接。第一连接线 (CL, CL1) 可以形成在基板上的最下层中, 也就是说, 可以正好形成在基板的上表面上。第二源极 (S2) 和第二漏极 (D2) 可以位于与第一源极 (S1) 和第一漏极 (D1) 相同的层中, 并且可以由与第一源极 (S1) 和第一漏极 (D1) 的材料相同的材料形成。

[0139] 第二有源层 (A2) 经由单独的接触孔 (x) 与第二源极 (S2) 和第二漏极 (D2) 中的每一个连接, 由此, 第二有源层 (A2) 用作电子移动通道。第二有源层 (A2) 和第一有源层 (A1) 位于同一层中, 并且由相同的材料形成。

[0140] 设置在第一电路器件列 (C1) 中的感测薄膜晶体管 (T3) 可以包括第三栅极 (G3)、第三源极 (S3)、第三漏极 (D3) 和第三有源层 (A3)。

[0141] 第三栅极 (G3) 可以由感测控制线 (SCL) 的一部分形成, 但不限于该结构。例如, 第三栅极 (G3) 可以从感测控制线 (SCL) 分叉。

[0142] 如上所述, 第三源极 (S3) 可以与驱动薄膜晶体管 (T2) 的第二源极 (S2) 形成为一体。

[0143] 彼此面对的第三漏极 (D3) 和第三源极 (S3) 可以形成在同一层中。第三漏极 (D3) 经由第二连接线 (CL2) 与第一基准线 (Ref1) 连接。第二连接线 (CL2) 经由单独的接触孔 (x) 与第三漏极 (D3) 和第一基准线 (Ref1) 中的每一个连接。第二连接线 (CL2) 可以位于与第一连接线 (CL, CL1) 相同的层中, 并且可以由与第一连接线 (CL, CL1) 相同的材料形成。

[0144] 第三有源层 (A3) 经由各个接触孔 (x) 与第三源极 (S3) 和第三漏极 (D3) 中的每一个连接, 由此, 第三有源层 (A3) 用作电子移动通道。第三有源层 (A3) 可以位于与第一有源层 (A1) 相同的层中, 并且可以由与第一有源层 (A1) 相同的材料形成。

[0145] 另外, 遮光层 (LS) 形成在第一电路器件列 (C1) 中。遮光层 (LS) 防止光入射到驱动薄膜晶体管 (T2) 的第二有源层 (A2) 上。因此, 与第二有源层 (A2) 相比, 遮光层 (LS) 具有相对大的面积, 并且遮光层 (LS) 与第二有源层 (A2) 交叠。遮光层 (LS) 延伸到第二源极 (S2) 下方的区域, 并且遮光层 (LS) 与连接电极 (CE1, CE2) 交叠, 从而改善电容器 (C) 的电容。在这种情况下, 遮光层 (LS) 由导电材料形成, 并且可以经由接触孔 (x) 与第二源极 (S2) 连接。遮光层 (LS) 可以位于与第一连接线 (CL, CL1) 和第二连接线 (CL2) 相同的层中, 并且可以由与第一连接线 (CL, CL1) 和第二连接线 (CL2) 相同的材料形成。

[0146] 在第二数据线 (DL2) 与第一基准线 (Ref1) 之间制备了第二电路器件列 (C2)。在第二电路器件列 (C2) 中, 存在开关薄膜晶体管 (T1)、驱动薄膜晶体管 (T2) 和感测薄膜晶体管 (T3)。

[0147] 除了第一源极 (S1) 从第二数据线 (DL2) 分叉之外, 设置在第二电路器件列 (C2) 中的开关薄膜晶体管 (T1) 在电连接结构方面与设置在第一电路器件列 (C1) 中的开关薄膜晶

体管 (T1) 相同。

[0148] 除了第二源极 (S2) 经由第二接触孔 (CH2) 与有机发光器件的阳极连接之外, 设置在第二电路器件列 (C2) 中的驱动薄膜晶体管 (T2) 在电连接结构方面与设置在第一电路器件列 (C1) 中设置的驱动薄膜晶体管 (T2) 相同。可以适当地改变第二接触孔 (CH2) 的位置。

[0149] 设置在第二电路器件列 (C2) 中的感测薄膜晶体管 (T3) 在电连接结构方面与设置在第一电路器件列 (C1) 中的感测薄膜晶体管 (T3) 相同。

[0150] 另外, 与第一电路器件列 (C1) 的遮光层 (LS) 相同的遮光层 (LS) 形成在第二电路器件列 (C2) 中。

[0151] 在第一基准线 (Ref1) 与第三数据线 (DL3) 之间制备了第三电路器件列 (C3)。在第三电路器件列 (C3) 中, 存在开关薄膜晶体管 (T1)、驱动薄膜晶体管 (T2) 和感测薄膜晶体管 (T3)。

[0152] 除了第一源极 (S1) 从第三数据线 (DL3) 分叉之外, 设置在第三电路器件列 (C3) 中的开关薄膜晶体管 (T1) 在电连接结构方面与设置在第一电路器件列 (C1) 中的开关薄膜晶体管 (T1) 相同。

[0153] 除了第二源极 (S2) 经由第一接触孔 (CH1) 与有机发光器件的阳极连接之外, 设置在第三电路器件列 (C3) 中的驱动薄膜晶体管 (T2) 在电连接结构方面与设置在第一电路器件列 (C1) 中的驱动薄膜晶体管 (T2) 相同。可以适当地改变第一接触孔 (CH1) 的位置。

[0154] 设置在第三电路器件列 (C3) 中的感测薄膜晶体管 (T3) 在电连接结构方面与设置在第一电路器件列 (C1) 中的感测薄膜晶体管 (T3) 相同。

[0155] 另外, 与第一电路器件列 (C1) 的遮光层 (LS) 相同的遮光层 (LS) 形成在第三电路器件列 (C3) 中。

[0156] 此外, 高电源线 (VDD) 和低电源线 (VSS) 可以分别与辅助电极 (AE1, AE2) 交叠。第一辅助电极 (AE1) 经由接触孔 (x) 与高电源线 (VDD) 连接, 并且第二辅助电极 (AE2) 经由接触孔 (x) 与低电源线 (VSS) 连接。第一辅助电极 (AE1) 在高电源线 (VDD) 下方沿高电源线 (VDD) 的纵向 (即, 垂直) 方向延伸, 并且第一辅助电极 (AE1) 可以与高电源线 (VDD) 交叠。第二辅助电极 (AE2) 在低电源线 (VSS) 下方沿低电源线 (VSS) 的纵向 (即, 垂直) 方向延伸, 并且第二辅助电极 (AE2) 可以与低电源线 (VSS) 交叠。第一辅助电极 (AE1) 和第二辅助电极 (AE2) 可以位于与第一连接线 (CL, CL1)、第二连接线 (CL2) 和遮光层 (LS) 相同的层中, 并且可以由与第一连接线 (CL, CL1)、第二连接线 (CL2) 和遮光层 (LS) 相同的材料形成。为了防止短路, 第一辅助电极 (AE1) 和第二辅助电极 (AE2) 中的每一个均以与第一连接线 (CL, CL1) 相距预定间隔设置。

[0157] 另外, 低电源线 (VSS) 可以另外与第三辅助电极 (AE3) 交叠。第三辅助电极 (AE3) 形成在低电源线 (VSS) 与有机发光器件的阴极之间, 使得低电源线 (VSS) 和有机发光器件的阴极通过使用第三辅助电极 (AE3) 而相互连接。第三辅助电极 (AE3) 位于与有机发光器件的阳极相同的层中, 并且由与有机发光器件的阳极相同的材料形成。第三辅助电极 (AE3) 经由第四接触孔 (CH4) 与位于其下方的低电源线 (VSS) 连接, 并且还经由第五接触孔 (CH5) 与位于其上方的有机发光器件的阴极连接。

[0158] 图8是例示根据本公开的一个实施方式的电致发光显示装置的平面图, 其示出了在对应于图7的电路结构中布置的多个发光区域。

[0159] 如图8所示,第一发光区域(E11,E12)与第三电路器件列(C3)交叠。具体地,第一发光区域(E11,E12)的第一子发光区域(E11)与第三电路器件列(C3)的驱动薄膜晶体管(T2)。第一发光区域(E11,E12)的第二子发光区域(E12)与第三电路器件列(C3)的开关薄膜晶体管(T1)和第三电路器件列(C3)的感测薄膜晶体管(T3)交叠。

[0160] 第一发光区域(E11,E12)与用作有机发光器件的阳极的第一电极310交叠。与第一发光区域(E11,E12)交叠的第一电极310的面积相对大于第一发光区域(E11,E12)的面积。

[0161] 与第一发光区域(E11,E12)交叠的第一电极310与第三电路器件列(C3)交叠,并且可以与第三数据线(DL3)交叠。如果需要,与第一发光区域(E11,E12)交叠的第一电极310可以与第一基准线(Ref1)交叠。与第一发光区域(E11,E12)交叠的第一电极310经由第一接触孔(CH1)与设置在第三电路器件列(C3)中的驱动薄膜晶体管(T2)的第二源极(S2)连接。

[0162] 第二发光区域(E21,E22)与第二电路器件列(C2)交叠。具体地,第二发光区域(E21,E22)的第一子发光区域(E21)与第二电路器件列(C2)的驱动薄膜晶体管(T2)交叠,并且第二发光区域(E21,E22)的第二子发光区域(E22)与第二电路器件列(C2)的开关薄膜晶体管(T1)和第二电路器件列(C2)的感测薄膜晶体管(T3)交叠。

[0163] 第二发光区域(E21,E22)与用作有机发光器件的阳极的第一电极320交叠。与第二发光区域(E21,E22)交叠的第一电极320的面积相对大于第二发光区域(E21,E22)的面积。

[0164] 与第二发光区域(E21,E22)交叠的第一电极320与第二电路器件列(C2)交叠,并且可以与第二数据线(DL2)和第一基准线(Ref1)交叠。与第二发光区域(E21,E22)交叠的第一电极320经由第二接触孔(CH2)与设置在第二电路器件列(C2)中的驱动薄膜晶体管(T2)的第二源极(S2)连接。

[0165] 第三发光区域(E31,E32)与高电源线(VDD)和第一电路器件列(C1)交叠。具体地,第三发光区域(E31,E32)的第一子发光区域(E31)与高电源线(VDD)的一部分和第一电路器件列(C1)的驱动薄膜晶体管(T2)交叠,并且第三发光区域(E31,E32)的第二子发光区域(E32)与高电源线(VDD)的另一部分、第一电路器件列(C1)的开关薄膜晶体管(T1)和第一电路器件列(C1)的感测薄膜晶体管(T3)交叠。

[0166] 第三发光区域(E31,E32)与用作有机发光器件的阳极的第一电极330交叠。与第三发光区域(E31,E32)交叠的第一电极330的面积相对大于第三发光区域(E31,E32)的面积。

[0167] 与第三发光区域(E31,E32)交叠的第一电极330可以与高电源线(VDD)和第一电路器件列(C1)交叠。如果需要,与第三发光区域(E31,E32)交叠的第一电极330可以与第一数据线(DL1)交叠。与第三发光区域(E31,E32)交叠的第一电极330经由第三接触孔(CH3)与设置在第一电路器件列(C1)中的驱动薄膜晶体管(T2)的第二源极(S2)连接。

[0168] 第三发光区域(E31,E32)和与第三发光区域(E31,E32)交叠的第一电极330可以与低电源线(VSS)和与低电源线(VSS)相邻的第四电路器件列(C4)交叠。

[0169] 第一发光区域(E11,E12)的发光由设置在第三电路器件列(C3)中的电路器件控制,第二发光区域(E21,E22)的发光由设置在第二电路器件列(C2)中的电路器件控制,并且第三发光区域(E31,E32)的发光由设置在第一电路器件列(C1)中的电路器件控制。

[0170] 在这种情况下,第一发光区域(E11,E12)与第三电路器件列(C3)交叠,第二发光区域(E21,E22)与第二电路器件列(C2)交叠。第三发光区域(E31,E32)与第一电路器件列(C1)交叠,并且可以另外与高电源线(VDD)交叠。

[0171] 在下文中,将图8中所示的电致发光显示装置的截面结构详细描述如下。

[0172] 图9是沿图8的A-B的截面图。也就是说,图9对应于形成针对每个单独的电路器件列(C1,C2,C3)的驱动薄膜晶体管(T2)的区域的截面。

[0173] 如图9所示,在基板100上形成了电路器件层200、第一电极310、320和330、堤400、子发光层511、521和531、以及第二电极600。

[0174] 电路器件层200包括辅助电极(AE1,AE2)、遮光层(LS)、高电源线(VDD)、低电源线(VSS)、驱动薄膜晶体管(T2)、数据线(DL1,DL2,DL3)、第一基准线(Ref1)、缓冲层210、绝缘夹层220、钝化层230和平整层240。

[0175] 辅助电极(AE1,AE2)可以包括形成在基板100上的第一辅助电极和第二辅助电极(AE1,AE2)。第一辅助(AE1)设置在高电源线(VDD)下方,并且第二辅助电极(AE2)设置在低电源线(VSS)下方。

[0176] 遮光层(LS)形成在基板100上的第一电路器件列至第三电路器件列(C1,C2,C3)中的每一个中。遮光层(LS)可以与辅助电极(AE1,AE2)位于同一层中,并且可以由与辅助电极(AE1,AE2)的材料相同的材料形成。

[0177] 高电源线(VDD)设置在第一辅助电极(AE1)上。更具体地,缓冲层210和绝缘夹层220依次形成在第一辅助电极(AE1)上,并且高电源线(VDD)形成在绝缘夹层220上。高电源线(VDD)经由设置在缓冲层210和绝缘夹层220中的接触孔与第一辅助电极(AE1)连接。

[0178] 低电源线(VSS)设置在第二辅助电极(AE2)上。更具体地,缓冲层210和绝缘夹层220依次形成在第二辅助电极(AE2)上,并且低电源线(VSS)形成在绝缘夹层220上。低电源线(VSS)经由设置在缓冲层210和绝缘夹层220中的接触孔与第二辅助电极(AE2)连接。

[0179] 驱动薄膜晶体管(T2)设置在第一电路器件列至第三电路器件列(C1,C2,C3)中的每一个中。驱动薄膜晶体管(T2)可以包括设置在缓冲层210上的第二有源层(A2)、设置在第二有源层(A2)上的栅绝缘膜(GI)、设置在栅绝缘膜(GI)上的第二栅极(G2)、以及设置在绝缘夹层220上并分别经由设置在绝缘夹层220中的接触孔与第二有源层(A2)连接的第二源极和第二漏极(S2,D2)。第二有源层(A2)的宽度可以小于遮光层(LS)的宽度。

[0180] 数据线(DL1,DL2,DL3)设置在绝缘夹层220上。数据线(DL1,DL2,DL3)可以包括设置在第一电路器件列(C1)与第二电路器件列(C2)之间的第一数据线和第二数据线(DL1,DL2)、以及设置在第三电路器件列(C3)与低电源线(VSS)之间的第三数据线(DL3)。

[0181] 第一基准线(Ref1)形成在绝缘夹层220上。第一基准线(Ref1)设置在第二电路器件列(C2)与第三电路器件列(C3)之间。

[0182] 设置在绝缘夹层220上的高电源线(VDD)、低电源线(VSS)、第二源极(S2)、第二漏极(D2)、数据线(DL1,DL2,DL3)和第一基准线(Ref1)可以由相同的材料形成。

[0183] 钝化层230形成在高电源线(VDD)、低电源线(VSS)、第二源极(S2)、第二漏极(D2)、数据线(DL1,DL2,DL3)和第一个基准线(Ref1)上。

[0184] 平整层240形成在钝化层230上。

[0185] 第一电极310、320和330形成在平整层240上。第一电极310、320和330被图案化以与子发光区域(E11,E21,E31)对应。

[0186] 与第一发光区域(E11,E12)的第一子发光区域(E11)交叠的第一电极310与第三电路器件列(C3)交叠。另外,与第二发光区域(E21,E22)的第一子发光区域(E21)交叠的第一

电极320与第二电路器件列(C2)交叠。另外,与第三发光区域(E31,E32)的第一子发光区域(E31)交叠的第一电极330与高电源线(VDD)和第一电路器件列(C1)交叠。另外,与第三发光区域(E31,E32)的第一子发光区域(E31)交叠的第一电极330与低电源线(VSS)和邻近低电源线(VSS)的第四电路器件列(图5中的C4)交叠。

[0187] 堤400被配置为覆盖第一电极310、320和330的两端,并且设置在平整层240上。子发光区域(E11,E21,E31)由堤400限定。

[0188] 第一发光区域(E11,E12)的第一子发光区域(E11)与第三电路器件列(C3)交叠,第二发光区域(E21,E22)的第一子发光区域(E21)与第二电路器件列(C2)交叠,并且第三发光区域(E31,E32)的第一子发光区域(E31)与高电源线(VDD)和第一电路器件列(C1)交叠。另外,第三发光区域(E31,E32)的第一子发光区域(E31)与低电源线(VSS)和邻近低电源线(VSS)的第四电路器件列(图5中的C4)交叠。

[0189] 子发光层511、521和531分别形成在子发光区域(E11,E21,E31)中。子发光层511、521和531可以包括形成在第一电极310上的红(R)光发光层的第一子发光层511、形成在第一电极320上的绿(G)光发光层的第一子发光层521、以及形成在第一电极330上的蓝(B)光发光层的第一子发光层531。

[0190] 第二电极600形成在子发光层511、521和531上。第二电极600形成在堤400上,由此,第二电极600可以形成在多个像素中,并且还可以形成在第二电极600多个像素中的每个像素之间的边界区域中。

[0191] 图10是沿图8的C-D的截面图。也就是说,图10对应于在每个单独的电路器件列(C1,C2,C3)中设置的接触孔(CH1,CH2,CH3)区域的截面。

[0192] 如图10所示,在基板100上形成了电路器件层200、第一电极310、320和330、堤400和第二电极600。

[0193] 电路器件层200包括辅助电极(AE1,AE2)、遮光层(LS)、高电源线(VDD)、低电源线(VSS)、第一连接电极(CE1)、第二源极(S2)、数据线(DL1,DL2,DL3)、第一基准线(Ref1)、缓冲层210、绝缘夹层220、钝化层230和平整层240。

[0194] 辅助电极(AE1,AE2)、遮光层(LS)、高电源线(VDD)、低电源线(VSS)、数据线(DL1,DL2,DL3)、第一基准线(Ref1)、缓冲层210、绝缘夹层220、钝化层230和平整层240与图9中的相同,由此,将省略对上述元件的详细描述。

[0195] 第一连接电极(CE1)和第二源极(S2)形成在第一电路器件列至第三电路器件列(C1,C2,C3)中的每一个中。第一连接电极(CE1)形成在缓冲层210与绝缘夹层220之间,第二源极(S2)形成在绝缘夹层220与钝化层230之间。因此,在缓冲层210设置在其间的条件下,第一连接电极(CE1)以与遮光层(LS)相距预定间隔的方式来设置,并且在绝缘夹层220设置在其间的条件下,也以与第二源极(S2)相距预定间隔的方式来设置。第一连接电极(CE1)、遮光层(LS)和第二源极(S2)彼此交叠,从而形成电容。第一连接电极(CE1)设置在与有源层(A1,A2,A3)相同的层中。有源层(A1,A2,A3)可以由氧化物半导体形成,并且第一连接电极(CE1)可以由通过执行用于向氧化物半导体加热的导电工序而获得的导电材料形成。

[0196] 第一电极310、320和330形成在平整层240上。与第三电路器件列(C3)交叠的第一电极310经由设置在钝化层230和平整层240中的第一接触孔(CH1)与第三电路器件列(C3)的第二源极(S2)连接。与第二电路器件列(C2)交叠的第一电极320经由设置在钝化层230和

平整层240中的第二接触孔(CH2)与第二电路器件列(C2)的第二源极(S2)连接。与第一电路器件列(C1)交叠的第一电极330经由设置在钝化层230和平整层240中的第三接触孔(CH3)与第一电路器件列(C1)的第二源极(S2)连接。

[0197] 堤400形成在第一电极310、320和330上。另外,堤400形成在每个第一电极310、320和330之间的平整层240上。

[0198] 第二电极600形成在堤400上。

[0199] 图11是沿图8的E-F的截面图。也就是说,图11对应于横穿第三电路器件列(C3)中的感测薄膜晶体管(T3)、开关薄膜晶体管(T1)、第一接触孔(CH1)和驱动薄膜晶体管(T2)的线的截面。

[0200] 如图11所示,在基板100上形成了电路器件层200、第一电极310、堤400、第一发光层511和512、以及第二电极600。

[0201] 电路器件层200包括遮光层(LS)、感测薄膜晶体管(T3)、开关薄膜晶体管(T1)、第一连接电极(CE1,CE)、驱动薄膜晶体管(T2)、缓冲层210、绝缘夹层220、钝化层230和平整层240。

[0202] 遮光层(LS)形成在基板100上。遮光层(LS)与第一连接电极(CE1,CE)和驱动薄膜晶体管(T2)交叠。

[0203] 感测薄膜晶体管(T3)包括设置在缓冲层210上的第三有源层(A3)、设置在第三有源层(A3)上的栅绝缘膜(GI)、设置在栅绝缘膜(GI)上的第三栅极(G3)、以及设置在绝缘夹层220上并分别经由设置在绝缘夹层220中的接触孔与第三有源层(A3)连接的第三源极和第三漏极(S3,D3)。

[0204] 开关薄膜晶体管(T1)包括设置在缓冲层210上的第一有源层(A1)、设置在第一有源层(A1)上的栅绝缘膜(GI)、设置在栅绝缘膜(GI)上的第一栅极(G1)、以及设置在绝缘夹层220上并分别经由设置在绝缘夹层220中的接触孔与第一有源层(A1)连接的第一源极和第一漏极(S1,D1)。

[0205] 第一连接电极(CE1,CE)形成在缓冲层210上。第一连接电极(CE1,CE)经由设置在绝缘夹层220中的接触孔与第一漏极(D1)连接。

[0206] 驱动薄膜晶体管(T2)包括设置在缓冲层210上的第二有源层(A2)、设置在第二有源层(A2)上的栅绝缘膜(GI)、设置在栅绝缘膜(GI)上的第二栅极(G2)、以及设置在绝缘夹层220上并分别经由设置在绝缘夹层220中的接触孔与第二有源层(A2)连接的第二源极和第二漏极(S2,D2)。第二源极(S2)在绝缘夹层220上延伸,以与第一连接电极(CE1,CE)交叠。

[0207] 钝化层230形成在感测薄膜晶体管(T3),开关薄膜晶体管(T1)和驱动薄膜晶体管(T2)上,并且平整层240形成在钝化层230上。

[0208] 第一电极310形成在平整层240上。第一电极310经由设置在钝化层230和平整层240中的第一接触孔(CH1)与驱动薄膜晶体管(T2)的第二源极(S2)连接。关于第一接触孔(CH1),感测薄膜晶体管(T3)和开关薄膜晶体管(T1)形成在第一接触孔(CH1)的一侧区域,并且驱动薄膜晶体管(T2)形成在第一接触孔(CH1)的另一侧区域。

[0209] 堤400形成在第一电极310上。堤400覆盖第一电极310的两端,并且还覆盖第一电极310中的与第一接触孔(CH1)交叠的交叠部分310a。因此,第一子发光区域(E11)和第二子发光区域(E12)由堤400限定。这里,第一电极310中的未被堤400覆盖的一侧部分310b暴露

于第一子发光区域 (E11), 并且第一电极310中的未被堤400覆盖的另一侧部分310c暴露于第二子发光区域 (E12)。

[0210] 另外, 第一电极310的一侧部分310b与驱动薄膜晶体管 (T2) 交叠, 并且第一电极310的另一侧部分310c可以与感测薄膜晶体管 (T3) 和开关薄膜晶体管 (T1) 交叠。

[0211] 红 (R) 光发光层的第一子发光层511形成在由堤400限定的第一子发光区域 (E11) 中, 并且红 (R) 光发光层的第二子发光层512形成在由堤400限定的第二子发光区域 (E12) 中。第一子发光层511与驱动薄膜晶体管 (T2) 交叠, 并且第二子发光层512可以与感测薄膜晶体管 (T3) 和开关薄膜晶体管 (T1) 交叠。

[0212] 第二电极600形成在堤400和第一发光层511和512上。

[0213] 图12是例示根据本公开的另一实施方式的具有显示区域和非显示区域的电致发光显示装置的平面图。

[0214] 如图12所示, 在基板100的中心中制备显示区域 (AA), 并且在显示区域 (AA) 的外围制备了非显示区域 (NDA)。显示区域 (AA) 对应于通过利用发光显示图像的区域, 非显示区域 (NDA) 对应于不产生发光并且因此不显示图像的区域。

[0215] 根据本公开的前述各种实施方式的像素结构形成在显示区域 (AA) 中。也就是说, 如箭头所示的展开图所示, 显示区域 (AA) 设置有第一电极310、320和330、用于限定发光区域 (E11, E12, E21, E22, E31, E32) 以不与接触孔 (CH1, CH2, CH3) 交叠的堤400、设置在第一发光区域 (E11, E12) 中的第一发光层511和512、设置在第二发光区域 (E21, E22) 中的第二发光层521和522、以及设置在第三发光区域 (E31, E32) 中的第三发光层531和532。

[0216] 非显示区域 (NDA) 包括虚拟区域 (DA)。虚拟区域 (DA) 形成在显示区域 (AA) 的外围。在虚拟区域 (DA) 中, 多个虚拟发光区域 (DE1, DE2, DE3) 由堤400限定, 并且多个虚拟发光层550、560和570分别形成在多个虚拟发光区域 (DE1, DE2, DE3) 中。也就是说, 第一虚拟发光层550形成在第一虚拟发光区域 (DE1) 中, 第二虚拟发光层560形成在第二虚拟发光区域 (DE2) 中, 并且第三虚拟发光层570形成在第三虚拟发光区域 (DE3) 中。第一虚拟发光层550由红 (R) 光发光层形成, 第二虚拟发光层560由绿 (G) 光发光层形成, 并且第三虚拟发光层570由蓝 (B) 光发光层形成。另外, 多个虚拟发光区域 (DE1, DE2, DE3) 可以与单独图案化的虚拟电极350、360和370交叠。虚拟电极350、360和370形成在前述平整层240上, 更具体地, 形成在各个虚拟发光层550、560和570下方。

[0217] 在虚拟发光层550、560和570中不产生发光。因此, 即使在暴露于虚拟发光区域 (DE1, DE2, DE3) 中的虚拟电极350、360和370的表面存在阶梯差, 它也可以忽略不计。如果需要, 虚拟电极350、360和370可以不与驱动薄膜晶体管的端子连接。因此, 每个虚拟发光层550、560和570不对应于彼此间隔开的其间插入有接触空的子虚拟发光层的组合。

[0218] 与第一发光层511和512的面积 (即, 通过将第一子发光层511的面积与第二子发光层512的面积相加而获得的面积) 相比, 第一虚拟发光层550具有相对大的面积。与第二发光层521和522的面积相比, 第二虚拟发光层560具有相对大的面积, 并且与第三发光层531和532的面积相比, 第三虚拟发光层570具有相对大的面积。按照相同的方式, 与第一发光区域 (E11, E12) 的面积 (即, 通过将第一子发光区域 (E11) 的面积与第二子发光区域 (E12) 的面积相加而获得的面积) 相比, 第一虚拟发光区域 (DE1) 具有相对大的面积。与第二发光区域 (E21, E22) 的面积相比, 第二虚拟发光区域 (DE2) 具有相对大的面积, 以及与第三发光区域

(E31,E32)的面积相比,第三虚拟发光区域(DE3)具有相对大的面积。

[0219] 虚拟发光层550、560和570被设置为获得显示区域(AA)的中心中的发光层511、512、521、522、531和532的轮廓与显示区域(AA)的边缘中的发光层511、512、521、522、531和532的轮廓之间的一致性。

[0220] 如果通过溶液工序形成发光层511、512、521、522、531和532,则显示区域(AA)的中心中的发光层511、512、521、522、531和532的干燥速度可以与显示区域(AA)的边缘处的发光层511、512、521、522、531和532的干燥速度不同,由此,显示区域(AA)的中心中的发光层511、512、521、522、531和532的轮廓和显示区域(AA)的边缘处的发光层511、512、521、522、531和532的轮廓可以不均匀。因此,难以实现显示区域(AA)中的发光均匀性。因此,在非显示区域(NDA)中形成了虚拟区域(DA),并且当通过溶液工序而在显示区域(AA)中形成发光层时,还在非显示区域(NDA)中形成了虚拟发光层550、560和570。也就是说,即使在虚拟发光层550、560和570和发光层511、512、521、522、531和532中轮廓不均匀,也可以在整个显示区域(AA)中实现发光层511、512、521、522、531和532的均匀轮廓。

[0221] 多条高电源线(VDD)和多条低电源线(VSS)沿第一方向(例如,显示区域(AA)中的垂直方向)交替布置。多条高电源线(VDD)和多条低电源线(VSS)延伸到非显示区域(NDA)。

[0222] 多条低电源线(VSS)的各个下端可以通过使用第一短路棒(SB1)彼此连接,并且多条低电源线(VSS)的各个上端可以通过使用第二短路棒(SB2)彼此连接,由此,多条低电源线(VSS)可以彼此电连接。第一短路棒(SB1)和第二短路棒(SB2)中的每一个形成在非显示区域(NDA)中。第一短路棒(SB1)和第二短路棒(SB2)可以位于与前述第一电极310、320和330相同的层中,并且可以由与前述第一电极310、320和330的材料相同的材料形成。第二短路棒(SB2)可以经由接触线(CW)与设置在非显示区域(NDA)中的驱动电路部分(DC)连接。因此,可以经由接触线(CW)和第二短路棒(SB2)将通过驱动电路部分(DC)施加的低电源发送到多条低电源线(VSS)。

[0223] 多条高电源线(VDD)的各个下端可以通过使用第三短路棒(SB3)彼此连接。因此,多条高电源线(VDD)可以彼此电连接。另外,多条高电源线(VDD)的各个上端可以与驱动电路部分(DC)连接。因此,可以经由驱动电路部分(DC)将高电源施加到多条高电源线(VDD)。

[0224] 根据本公开的前述各种实施方式,堤400与用于将第一电极310、320和330和驱动薄膜晶体管(T2)的第二源极(S2)连接的接触孔(CH1,CH2,CH3)区域交叠,使得可以减小第一电极310、320和330中的暴露于由堤400限定的发光区域(E11,E12,E21,E22,E31,E32)的表面中的阶梯差,但是该布置不限于这些结构。如果通过设置在电路器件层200中的另一个接触孔而在第一电极310、320和330的表面中产生阶梯差,则堤400与另一个接触孔区域交叠,从而可以减小第一电极310、320和330中的暴露于由堤400限定的发光区域(E11,E12,E21,E22,E31,E32)的表面中的阶梯差。

[0225] 根据本公开的一个实施方式,在接触孔设置在其间的条件下,包括在一个发光区域中的第一子发光区域和第二子发光区域彼此间隔开,由此,发光区域不与接触孔交叠。因此,在发光区域中没有产生由接触孔引起的阶梯差,使得可以在发光区域的发光层中实现期望的轮廓,从而实现在发光区域中均匀发光。

[0226] 对于本领域技术人员而言,将显而易见的是,上述本公开不限于上述实施方式和附图,并且可以在不脱离本公开的范围的情况下进行各种替换、修改和变型。因此,本公开

的范围由所附权利要求限定,并且意图在于从权利要求的含义、范围和等同概念得出的所有变型或修改都落入本公开的范围。

[0227] 可以组合上述各种实施方案以提供进一步的实施方式。如果需要,可以修改实施方式的方面以提供更进一步的实施方式。

[0228] 根据以上详细描述,可以对实施方式进行这些和其他改变。通常,在所附权利要求中,所使用的术语不应被解释为将权利要求限制于说明书和权利要求中公开的特定实施方式,而是应被解释为包括所有可能的实施方式以及这些权利要求所赋予的等同物的全部范围。因此,权利要求不受本公开的限制。

[0229] 还公开了以下条款:

[0230] 1. 一种电致发光显示装置,所述电致发光显示装置包括:

[0231] 基板;

[0232] 电路器件层,其设置在所述基板上并被配置为包括接触孔;

[0233] 第一电极,其设置在所述电路器件层上;

[0234] 堤,其设置在所述第一电极上并且被配置为限定用于暴露所述第一电极的第一部分的第一子发光区域以及用于暴露所述第一电极的第二部分的第二子发光区域;

[0235] 第一子发光层,其设置在所述第一子发光区域中;以及

[0236] 第二子发光层,其设置在所述第二子发光区域中,

[0237] 其中,所述第一子发光区域与所述第二子发光区域之间的区域与所述电路器件层的所述接触孔交叠。

[0238] 2. 根据条款1所述的电致发光显示装置,其中,所述电路器件层还包括经由所述接触孔暴露的薄膜晶体管的电极,并且所述第一电极经由所述接触孔与所述薄膜晶体管的所述电极连接。

[0239] 3. 根据条款1或条款2所述的电致发光显示装置,其中,所述第一电极设置有凹槽,所述凹槽位于与所述电路器件层的所述接触孔交叠的交叠区域中,并且所述堤填充在所述凹槽中。

[0240] 4. 根据前述任一项条款所述的电致发光显示装置,其中,所述第一子发光层和所述第二子发光层同时发射相同颜色的光。

[0241] 5. 根据前述任一项条款所述的电致发光显示装置,其中,所述第一子发光区域和所述第二子发光区域彼此间隔开。

[0242] 6. 根据前述任一项条款所述的电致发光显示装置,其中,所述第一子发光区域的面积与所述第二子发光区域的面积相同。

[0243] 7. 一种电致发光显示装置,所述电致发光显示装置包括:

[0244] 基板;

[0245] 高电源线和低电源线,其沿第一方向布置在所述基板上;

[0246] 多个电路器件列,其设置在所述基板上的所述高电源线与所述低电源线之间,并且被配置为包括多个薄膜晶体管和接触孔;

[0247] 堤,其设置在所述高电源线、所述低电源线和所述多个电路器件列上,并且被配置为限定多个发光区域;以及

[0248] 发光层,其设置在所述多个发光区域的每一个中,

[0249] 其中,所述多个发光区域包括第一发光区域,所述第一发光区域与所述高电源线和所述多个电路器件列当中的任意一个电路器件列交叠,或者与所述低电源线和所述多个电路器件列当中的任意一个电路器件列交叠,并且被配置为发射第一颜色的光,

[0250] 其中,所述第一发光区域包括相对于设置在任意一个电路器件列中的第一接触孔彼此间隔开的第一子发光区域和第二子发光区域。

[0251] 8. 根据条款7所述的电致发光显示装置,

[0252] 其中,所述多个发光区域另外还包括:第二发光区域,所述第二发光区域与所述多个电路器件列当中的另一电路器件列交叠,并且被配置为发射第二颜色的光;以及第三发光区域,所述第三发光区域与所述多个电路器件列当中的又一电路器件列交叠,并且被配置为发射第三颜色的光,

[0253] 其中,所述第二发光区域包括相对于设置在所述另一电路器件列中的第二接触孔彼此间隔开的第一子发光区域和第二子发光区域,并且

[0254] 所述第三发光区域包括相对于设置在所述又一电路器件列中的第三接触孔彼此间隔开的第一子发光区域和第二子发光区域。

[0255] 9. 根据条款8所述的电致发光显示装置,其中,所述第一发光区域的面积相对大于所述第二发光区域的面积和所述第三发光区域的面积中的每一个。

[0256] 10. 根据条款8或条款9所述的电致发光显示装置,其中,所述第一接触孔、所述第二接触孔和所述第三接触孔位于一条直线上。

[0257] 11. 根据条款7至10中任一项所述的电致发光显示装置,所述电致发光显示装置还包括第一电极,所述第一电极与所述第一发光区域交叠并且被配置为与所述第一发光区域相比具有相对大的面积,

[0258] 其中,所述第一电极经由所述接触孔与设置在所述任意一个电路器件列中的驱动薄膜晶体管的电极连接。

[0259] 12. 根据条款11所述的电致发光显示装置,其中,所述第一电极设置有位于与所述接触孔区域交叠的区域中的凹槽,并且所述堤填充在所述凹槽中。

[0260] 13. 根据条款7至12中任一项所述的电致发光显示装置,所述电致发光显示装置还包括位于所述基板上的所述多个电路器件列中的每一个之间的基准线和第一数据线至第三数据线,

[0261] 其中,所述多个电路器件列包括设置在所述高电源线和所述第一数据线之间的第一电路器件列、设置在所述第二数据线和所述基准线之间的第二电路器件列、以及设置在所述基准线与所述第三数据线之间的第三电路器件列。

[0262] 14. 根据条款13所述的电致发光显示装置,所述电致发光显示装置还包括从所述高电源线延伸到所述第一电路器件列、所述第二电路器件列、所述第三电路器件列和所述低电源线的第一连接线,其中,所述第一连接线将所述高电源线与设置在所述第一电路器件列至所述第三电路器件列中的驱动薄膜晶体管的每个端子连接。

[0263] 15. 根据条款13或条款14所述的电致发光显示装置,所述电致发光显示装置还包括从所述基准线延伸到所述第一电路器件列、所述第二电路器件列和所述第三电路器件列的第二连接线,其中,所述第二连接线将所述基准线与设置在所述第一电路器件列至所述第三电路器件列中的感测薄膜晶体管的每个端子连接。

- [0264] 16.一种电致发光显示装置,所述电致发光显示装置包括:
- [0265] 基板,其包括显示区域和设置在所述显示区域外围中的虚拟区域;
- [0266] 堤,其被配置为限定所述基板的所述显示区域上的发光区域和所述基板的所述虚拟区域上的虚拟发光区域;以及
- [0267] 发光层和虚拟发光层,所述发光层设置在所述发光区域中,所述虚拟发光层设置在所述虚拟发光区域中,
- [0268] 其中,所述发光区域包括通过所述堤彼此间隔开的第一子发光区域和第二子发光区域,并且
- [0269] 所述虚拟发光区域的面积大于通过将所述第一子发光区域的面积与所述第二子发光区域的面积相加而获得的面积。
- [0270] 17.根据条款16所述的电致发光显示装置,所述电致发光显示装置还包括电路器件层,所述电路器件层设置有位于所述基板与所述堤之间的接触孔,
- [0271] 其中,所述第一子发光区域和所述第二子发光区域之间的区域与所述电路器件层的所述接触孔交叠。
- [0272] 18.根据条款17所述的电致发光显示装置,所述电致发光显示装置还包括第一电极,所述第一电极设置在所述电路器件层上,
- [0273] 其中,所述第一电极经由所述接触孔与设置在所述电路器件层中的薄膜晶体管的电极连接。
- [0274] 19.根据条款18所述的电致发光显示装置,其中,所述第一电极设置有位于与所述接触孔区域交叠的区域中的凹槽,并且所述堤填充在所述凹槽中。
- [0275] 20.根据条款16至19中任一项所述的电致发光显示装置,其中,所述第一子发光层和所述第二子发光层同时发射相同颜色的光。
- [0276] A1.一种电致发光显示装置,所述电致发光显示装置包括:
- [0277] 基板;
- [0278] 高电源线和低电源线,其沿第一方向布置在所述基板上;
- [0279] 多个电路器件列,其设置在所述基板上的所述高电源线与所述低电源线之间,并且被配置为包括多个薄膜晶体管和接触孔;
- [0280] 堤,其设置在所述高电源线、所述低电源线和所述多个电路器件列上,并且被配置为限定多个发光区域;以及
- [0281] 发光层,其设置在所述多个发光区域的每一个中,
- [0282] 其中,所述多个发光区域包括第一发光区域,所述第一发光区域与所述高电源线和所述多个电路器件列当中的任意一个电路器件列交叠,或者与所述低电源线和所述多个电路器件列当中的任意一个电路器件列交叠,并且被配置为发射第一颜色的光,
- [0283] 其中,所述第一发光区域包括相对于设置在任意一个电路器件列中的第一接触孔彼此间隔开的第一子发光区域和第二子发光区域。
- [0284] A2.根据条款A1所述的电致发光显示装置,
- [0285] 其中,所述堤另外限定了第二发光区域和第三发光区域,所述第二发光区域与所述多个电路器件列当中的另一电路器件列交叠并且被配置为发射第二颜色的光,所述第三发光区域与所述多个电路器件列当中的又一电路器件列交叠并且被配置为发射第三颜色

的光，

[0286] 其中，所述第二发光区域包括在所述另一电路器件列中设置的第二接触孔的一侧彼此间隔开的第一子发光区域和第二子发光区域，并且

[0287] 所述第三发光区域包括在所述又一电路器件列中设置的第三接触孔的一侧彼此间隔开的第一子发光区域和第二子发光区域。

[0288] A3. 根据条款A2所述的电致发光显示装置，其中，所述第一发光区域的面积大于所述第二发光区域的面积和所述第三发光区域的面积中的每一个。

[0289] A4. 根据条款A1至A3中任一项所述的电致发光显示装置，其中，所述第一接触孔、所述第二接触孔和所述第三接触孔位于一条直线上。

[0290] A5. 根据条款A1至A4中任一项所述的电致发光显示装置，所述电致发光显示装置还包括第一电极，所述第一电极与所述第一发光区域交叠并且具有比所述第一发光区域的面积大的面积，

[0291] 其中，所述第一电极经由所述接触孔与设置在所述任意一个电路器件列中的驱动薄膜晶体管的电极连接。

[0292] A6. 根据条款A1至A5任一项所述的电致发光显示装置，其中，所述第一电极设置有位于与所述接触孔区域交叠的区域中的凹槽，并且所述堤填充在所述凹槽中。

[0293] A7. 根据条款A1至A6中任一项所述的电致发光显示装置，所述电致发光显示装置还包括位于所述基板上的所述多个电路器件列中的各个电路器件列之间的基准线和第一数据线至第三数据线，

[0294] 其中，所述多个电路器件列包括设置在所述高电源线与所述第一数据线之间的第一电路器件列、设置在所述第二数据线与所述基准线之间的第二电路器件列、以及设置在所述基准线与所述第三数据线之间的第三电路器件列。

[0295] A8. 根据条款A7所述的电致发光显示装置，所述电致发光显示装置还包括从所述高电源线延伸到所述第一电路器件列、所述第二电路器件列、所述第三电路器件列和所述低电源线的第一连接线，其中，所述第一连接线将所述高电源线与设置在所述第一电路器件列至所述第三电路器件列中的驱动薄膜晶体管的每个端子连接。

[0296] A9. 根据条款A7或条款A8所述的电致发光显示装置，所述电致发光显示装置还包括从所述基准线延伸到所述第一电路器件列、所述第二电路器件列和所述第三电路器件列的第二连接线，其中，所述第二连接线将所述基准线与设置在所述第一电路器件列至所述第三电路器件列中的感测薄膜晶体管的每个端子连接。

[0297] B1. 一种电致发光显示装置，所述电致发光显示装置包括：

[0298] 基板，其包括显示区域和设置在所述显示区域外围中的虚拟区域；

[0299] 堤，其用于限定所述基板的所述显示区域上的发光区域和所述基板的所述虚拟区域上的虚拟发光区域；以及

[0300] 发光层和虚拟发光层，所述发光层设置在所述发光区域中，所述虚拟发光层设置在所述虚拟发光区域中，

[0301] 其中，所述发光区域包括通过所述堤彼此间隔开的第一子发光区域和第二子发光区域，并且

[0302] 所述虚拟发光区域的面积大于通过将所述第一子发光区域的面积与所述第二子

发光区域的面积相加而获得的面积。

[0303] B2. 根据条款B1所述的电致发光显示装置,所述电致发光显示装置还包括电路器件层,所述电路器件层设置有位于所述基板与所述堤之间的接触孔,

[0304] 其中,所述第一子发光区域和所述第二子发光区域之间的区域与所述电路器件层的所述接触孔交叠。

[0305] B3. 根据条款B1或条款B2所述的电致发光显示装置,所述电致发光显示装置还包括第一电极,所述第一电极设置在所述电路器件层上,

[0306] 其中,所述第一电极经由所述接触孔与设置在所述电路器件层中的薄膜晶体管的电极连接。

[0307] B4. 根据条款B3所述的电致发光显示装置,其中,所述第一电极设置有位于与所述接触孔交叠的区域中的凹槽,并且所述堤填充在所述凹槽中。

[0308] B5. 根据条款B1至B4中任一项所述的电致发光显示装置,其中,所述第一子发光层和所述第二子发光层被配置为同时发射相同颜色的光。

[0309] 相关申请的交叉引用

[0310] 本申请要求于2017年12月29日提交的韩国专利申请No.10-2017-0184076的权益。

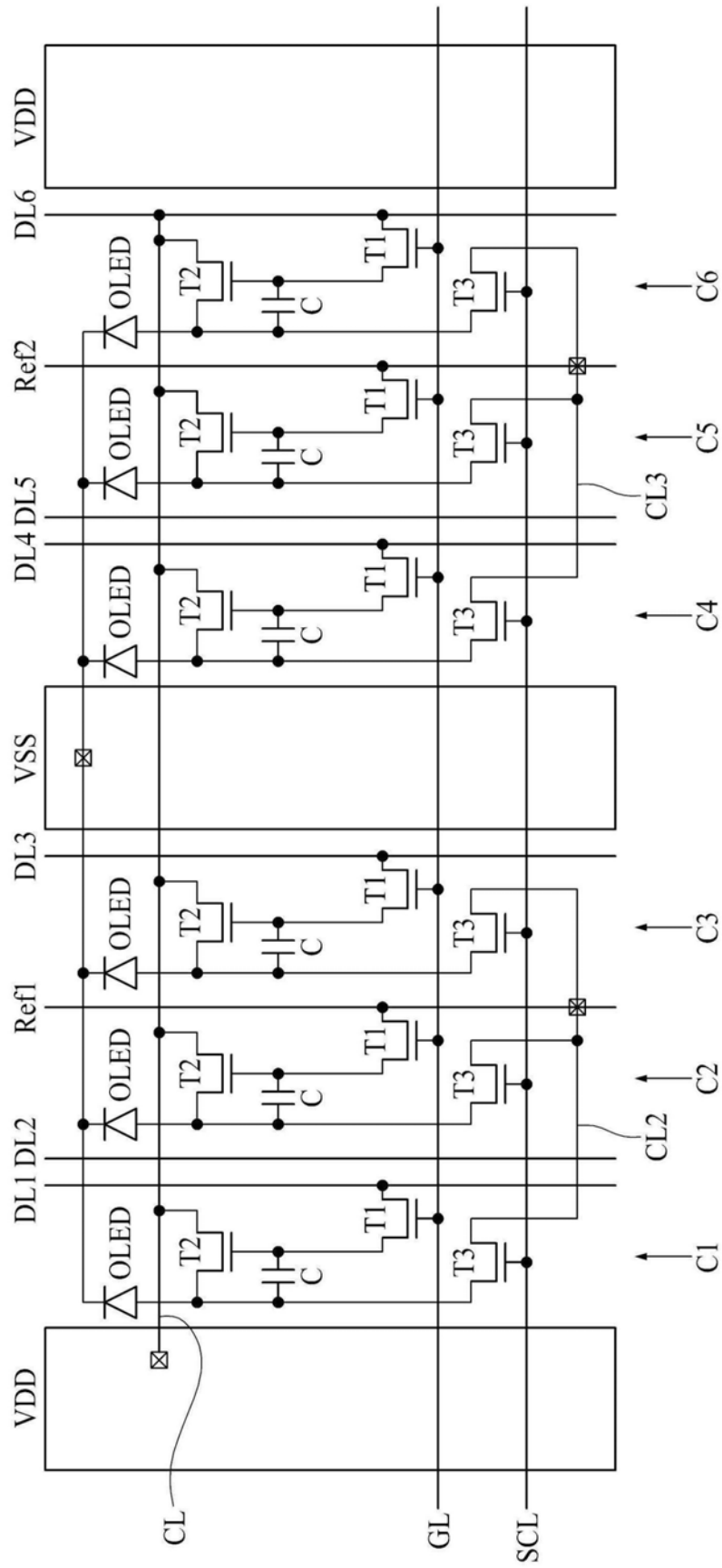


图5

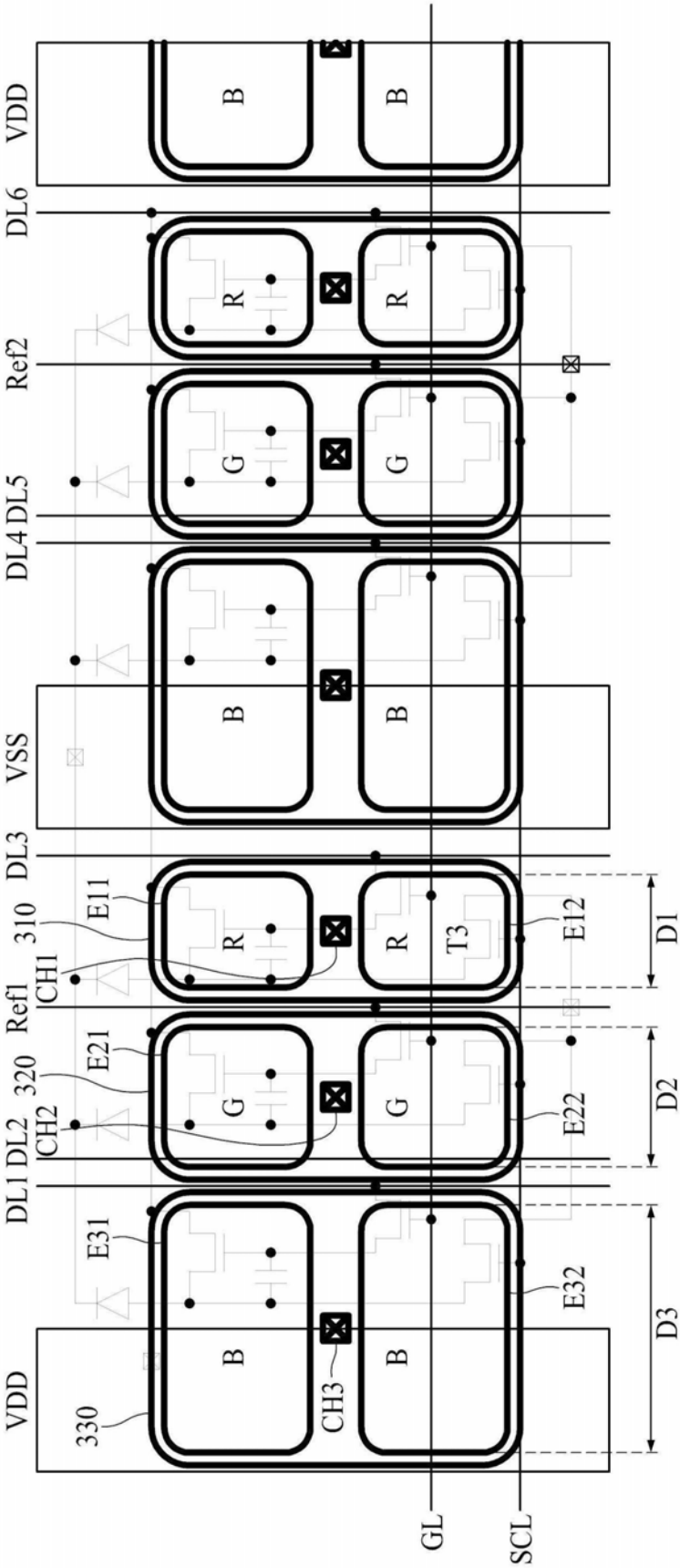


图6

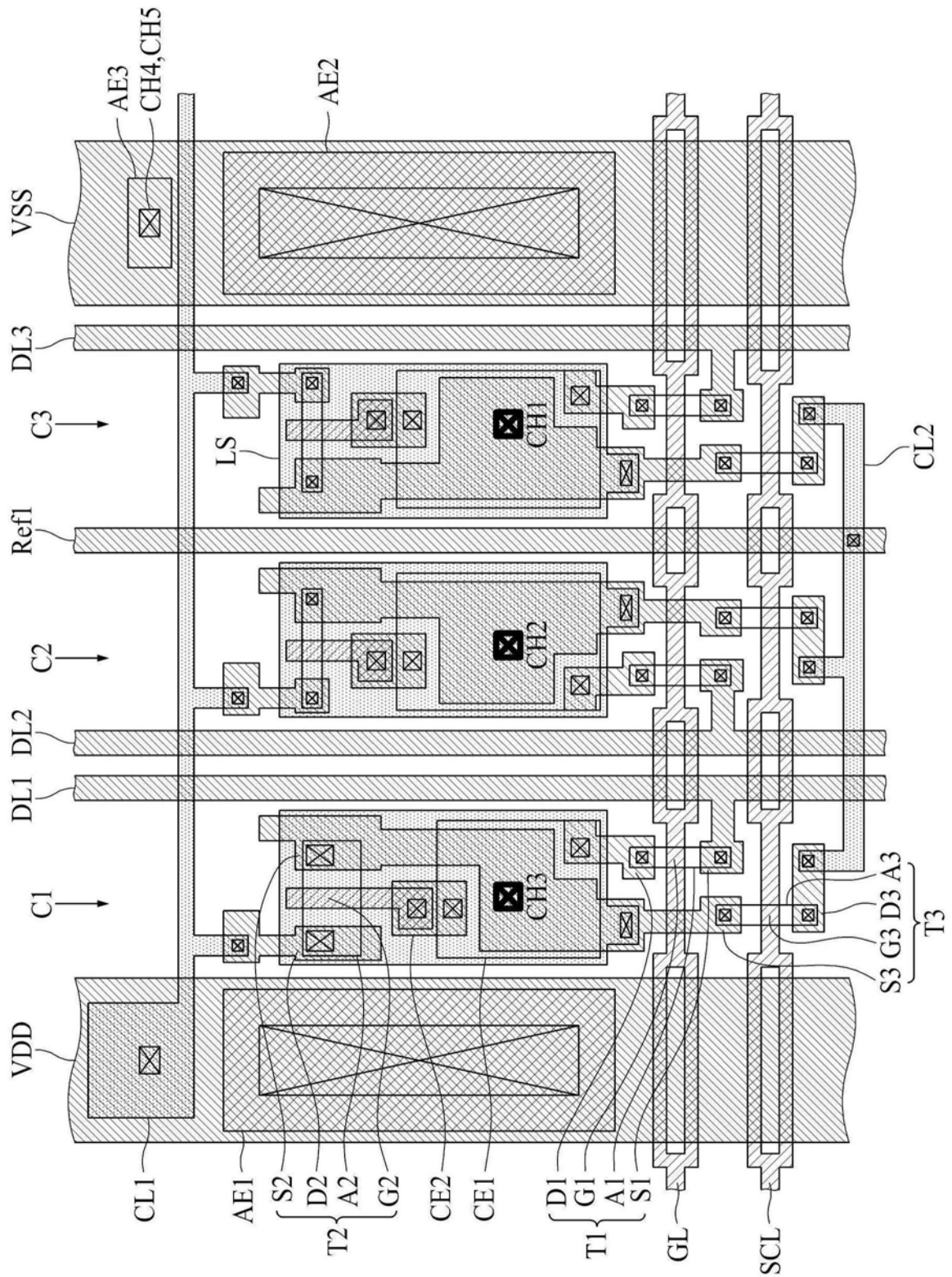


图7

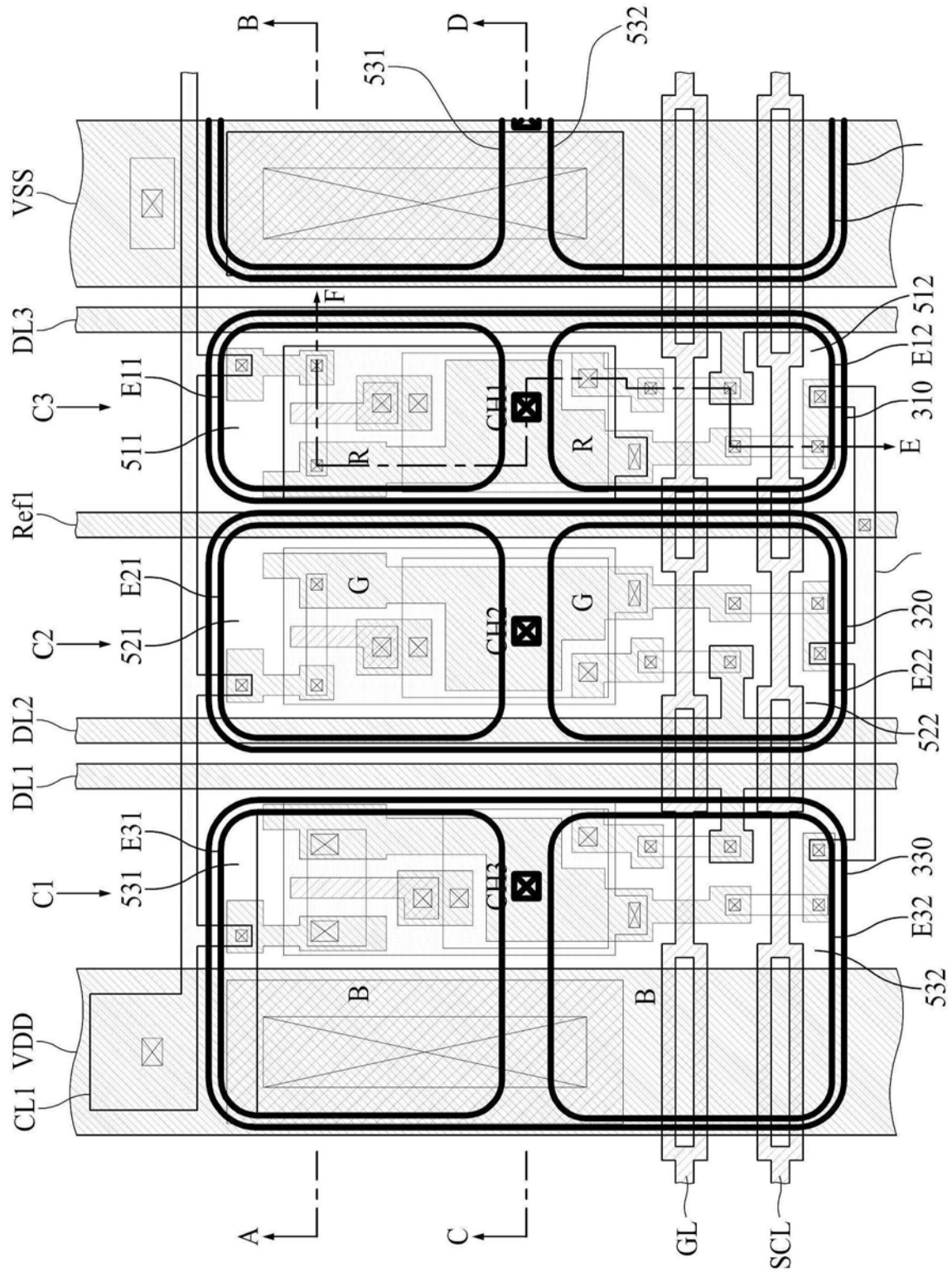


图8

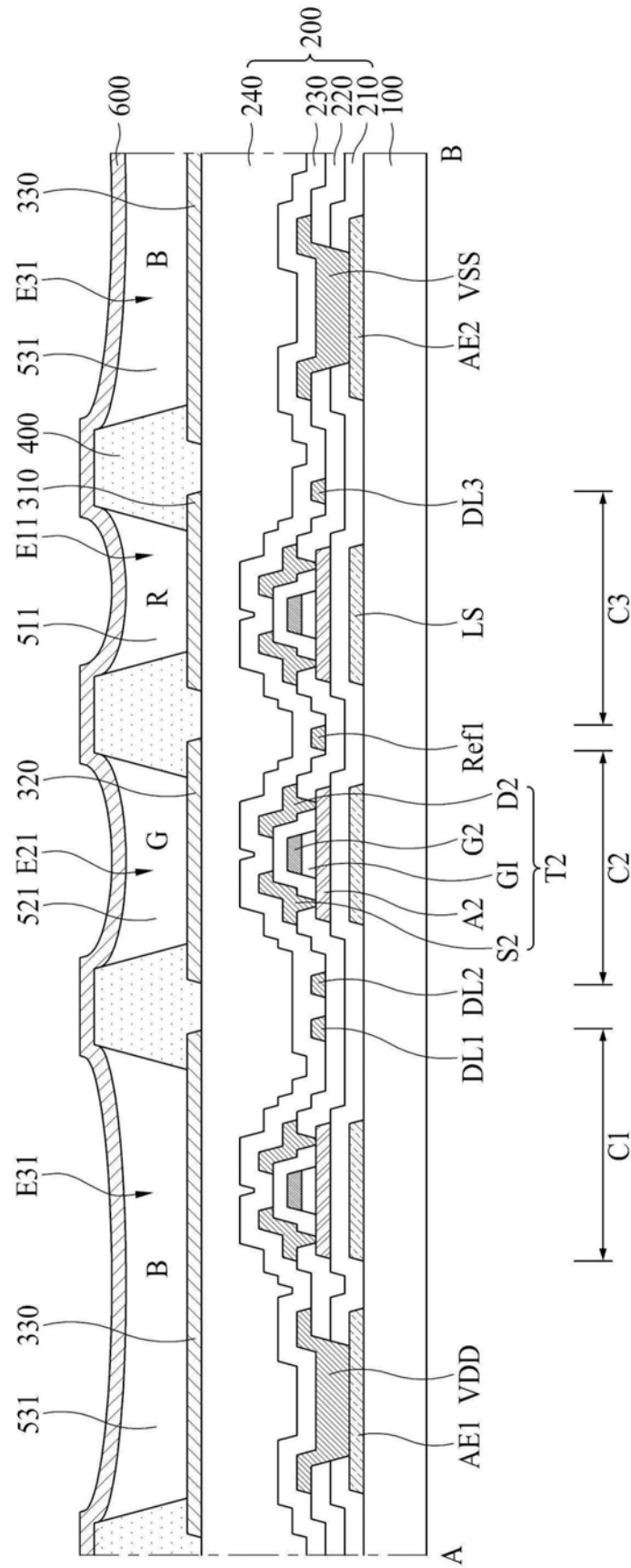


图9

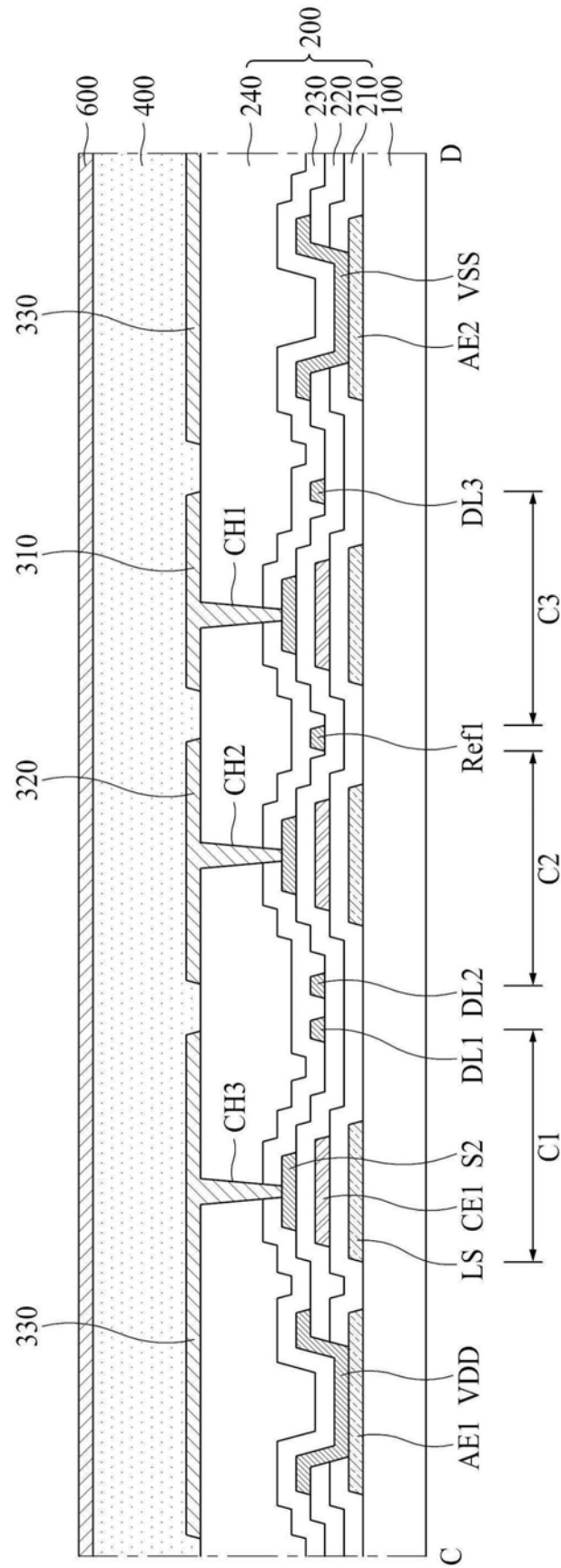


图10

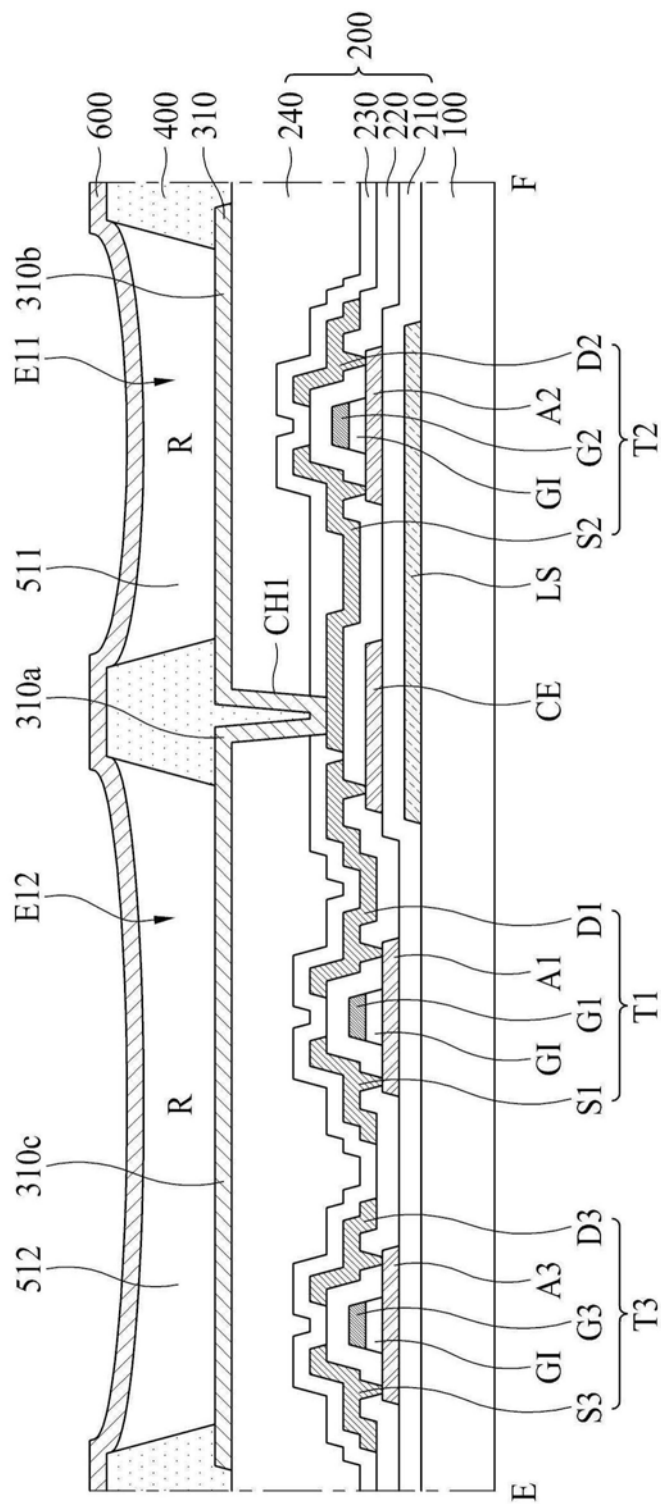


图11

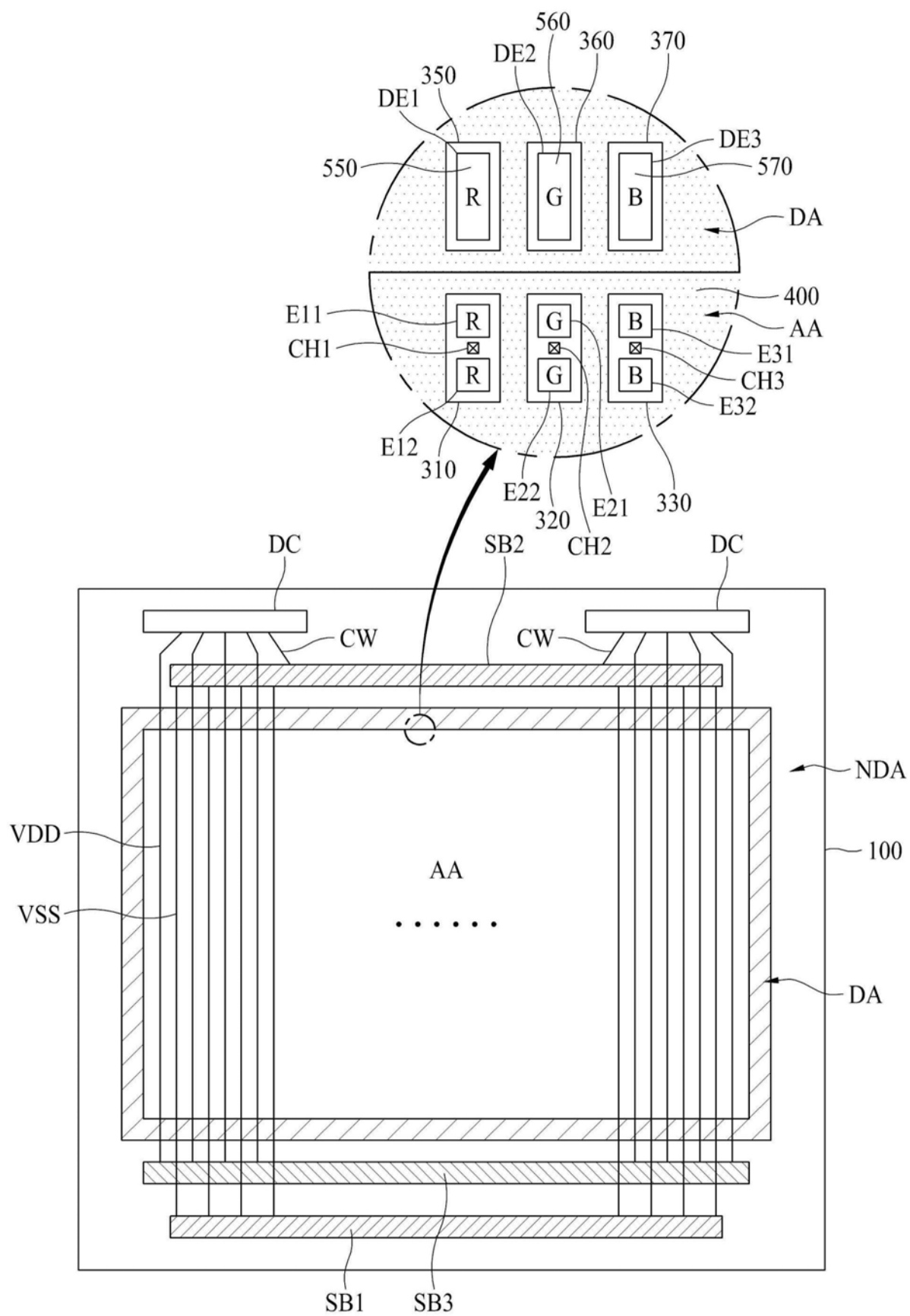


图12

专利名称(译)	电致发光显示装置		
公开(公告)号	CN110010780A	公开(公告)日	2019-07-12
申请号	CN201811571483.5	申请日	2018-12-21
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	白承汉 高贤一		
发明人	白承汉 高贤一		
IPC分类号	H01L51/50 H01L27/32		
CPC分类号	H01L27/3276 H01L51/5012 G09G3/3225 H01L27/1225 H01L27/1255 H01L27/3218 H01L27/3223 H01L27/3246 H01L27/3248 H01L27/326 H01L29/78633		
代理人(译)	刘久亮		
优先权	1020170184076 2017-12-29 KR		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种电致发光显示装置，其包括基板、设置在基板上并包括第一接触孔的电路器件层、设置在电路器件层上的第一电极、设置在第一电极上并被配置为限定包括用于暴露第一电极的第一部分的第一子发光区域和用于暴露第一电极的第二部分的第二子发光区域的第一发光区域的堤、设置在第一子发光区域中的第一子发光层、以及设置在第二子发光区域中的第二子发光层，其中，第一子发光区域和第二子发光区域之间的区域与电路器件层的第一接触孔交叠。根据本发明的一个实施方式，在发光区域中没有产生由接触孔引起的阶梯差，使得可以在发光区域的发光层中实现期望的轮廓，从而实现在发光区域中均匀发光。

