



(43)申请公布日 2018.02.23

权利要求书2页 说明书8页 附图14页

1. 一种显示装置,包括多条扫描线及多条数据线;所述扫描线和数据线交叉且相互绝缘设置,定义出多个呈矩阵排列的像素单元;每个所述像素单元对应一个像素驱动电路;所述像素驱动电路电性连接两条相邻的所述扫描线和一条所述数据线;包括开关晶体管、驱动晶体管、重置晶体管以及有机发光二极管;所述驱动晶体管用于控制电流提供给所述有机发光二极管,以使所述有机发光二极管发光;所述重置晶体管用于在重置阶段重置驱动晶体管的栅极;所述开关晶体管用于在导通时将对应连接的数据线上的数据信号传输给所述驱动晶体管;其特征在于:所述开关晶体管的栅极受控于所述两条相邻扫描线中的一条,所述重置晶体管的栅极受控于所述两条相邻扫描线中的另一条;所述像素驱动电路连接的所述两条相邻扫描线上扫描信号依次移位,且相位部分重叠。

2. 如权利要求1所述的显示装置,其特征在于:当所述开关晶体管连接的扫描线为第N条扫描线,所述重置晶体管连接的扫描线为第N-1条扫描线。

3. 如权利要求2所述的显示装置,其特征在于:所述像素驱动电路还包括第一晶体管;所述第一晶体管受控于控制线;所述第一晶体管用于提供电流给所述驱动晶体管。

4. 如权利要求3所述的显示装置,其特征在于:所述显示装置的一帧图像显示时间包括写入阶段、发光调整阶段以及发光阶段;所述发光调整阶段设置于所述写入阶段和所述发光阶段之间;所述像素驱动电路还包括第一电容和第二电容;所述第一电容的两端连接于所述驱动晶体管的栅极和漏极之间;所述第二电容的两端连接于所述第一晶体管的源极和所述驱动晶体管的漏极电性连接;在所述写入阶段,所述开关晶体管导通,所述重置晶体管截止,所述第一晶体管,所述数据线上的数据信号通过所述开关晶体管提供给所述驱动晶体管的栅极,且对所述第一电容进行充电;在所述发光阶段,所述开关晶体管截止,所述第一晶体管和所述驱动晶体管导通,所述有机发光二极管根据流经第一晶体管和所述驱动晶体管的电流发光;所述发光调整阶段用于调整所述有机发光二极管的发光时间;在所述发光调整阶段,所述开关晶体管、所述重置晶体管以及所述第一晶体管截止。

5. 如权利要求4所述的显示装置,其特征在于:所述开关晶体管的源极与所述驱动晶体管的栅极电性连接,所述开关晶体管的漏极与所述其中一条数据线电性连接;所述驱动晶体管的源极与所述有机发光二极管的阳极电性连接,所述驱动晶体管的漏极与所述第一晶体管的漏极电性连接;所述第一晶体管的栅极与所述控制线电性连接,所述开关晶体管的栅极与对应的所述扫描线电性连接,所述第一晶体管的源极接收第一电压,所述有机发光二极管的阴极接收接地电势。

6. 如权利要求4所述的显示装置,其特征在于:所述显示装置的一帧图像显示时间进一步包括重置阶段、补偿准备阶段以及补偿阶段;所述重置阶段、所述补偿准备阶段以及所述补偿阶段位于所述写入阶段之前;在所述重置阶段,所述开关晶体管截止,所述重置晶体管、所述第一晶体管以及所述驱动晶体管导通,以重置所述有机发光二极管阳极的电压;所述补偿准备阶段,所述开关晶体管、所述重置晶体管、所述驱动晶体管以及所述第一晶体管均导通;在所述补偿阶段,所述开关晶体管、所述驱动晶体管以及所述第一晶体管均导通,所述重置晶体管截止。

7. 一种显示装置,包括多条扫描线及多条数据线;所述扫描线和数据线交叉且相互绝缘设置,定义出多个呈矩阵排列的像素单元;每个所述像素单元对应一个像素驱动电路;所述像素驱动电路电性连接其中一条所述扫描线和其中一条所述数据线;所述像素驱动电路

包括开关晶体管、驱动晶体管、重置晶体管以及有机发光二极管;所述驱动晶体管用于控制电流提供给所述有机发光二极管,以使所述有机发光二极管发光;所述重置晶体管用于在重置阶段重置驱动晶体管的栅极;其特征在于:所述重置晶体管的栅极与所述重置晶体管的源极电性连接从而构成二极管连接方式,并且所述重置晶体管的漏极接收交流控制信号。

8.如权利要求7所述的显示装置,其特征在于:所述显示装置的一帧图像显示时间包括补偿准备阶段、补偿阶段、写入阶段以及发光阶段;所述像素驱动电路还包括第一晶体管、第一电容和第二电电容;所述第一晶体管受控于控制线;所述第一电容的两端连接于所述驱动晶体管的栅极和漏极之间;所述第二电容的两端连接于所述第一晶体管的源极和所述驱动晶体管的漏极电性连接;在所述补偿准备阶段,所述第一晶体管截止,所述开关晶体管、所述驱动晶体管及所述重置晶体管导通;在所述补偿阶段,所述第一晶体管、所述开关晶体管及所述驱动晶体管导通,所述重置晶体管截止;在所述写入阶段,所述第一晶体管和所述重置晶体管截止,所述开关晶体管及所述驱动晶体管导通,所述数据线上的数据信号通过所述开关晶体管提供给所述驱动晶体管的栅极,且对所述第一电容进行充电;在所述发光阶段,所述开关晶体管截止,所述第一晶体管和所述驱动晶体管导通,所述有机发光二极管根据流经第一晶体管和所述驱动晶体管的电流发光。

9.如权利要求8所述的显示装置,其特征在于:所述开关晶体管的栅极与其中一条所述扫描线电性连接,所述开关晶体管的源极与所述驱动晶体管的栅极电性连接,所述开关晶体管的漏极与所述其中一条数据线电性连接;所述驱动晶体管的源极与所述有机发光二极管的阳极电性连接,所述驱动晶体管的漏极与所述第一晶体管的漏极电性连接;所述第一晶体管的栅极与所述控制线电性连接,所述开关晶体管的栅极分别与对应所述扫描线,所述第一晶体管的源极接收第一电压。

10.如权利要求9所述的显示装置,其特征在于:所述像素驱动电路对应的所述扫描线在所述补偿准备阶段、所述补偿阶段以及所述写入阶段输出高电平给所述开关晶体管,并在所述发光阶段输出低电平给所述开关晶体管;所述控制线在所述补偿准备阶段和所述写入阶段输出低电平给所述第一晶体管,并在所述补偿阶段和所述发光阶段输出高电平给所述第一晶体管;所述交流控制信号在所述补偿准备阶段输出低电平,并在所述补偿阶段、所述写入阶段以及所述发光阶段输出高电平。

显示装置

技术领域

[0001] 本发明涉及一种显示装置。

背景技术

[0002] 随着电子技术的不断发展,手机、便携式计算机、个人数字助理(PDA)、平板计算机、媒体播放器等消费性电子产品大多都采用显示器作为输入设备,以使产品具有更友好的人机交互方式。显示器包括液晶显示器、发光二极管(Light Emitting Diode,OLED)显示器以及有机发光二极管(Organic Light Emitting Diode,OLED)显示器等多种类型。显示器包括显示模块、移位寄存器以及驱动显示模块的像素驱动电路。显示模块包括多个像素单元,每个像素单元对应有一个像素驱动电路。像素驱动电路通常设置于显示器的非显示区域,包括开关晶体管、驱动晶体管、重置晶体管以及第一晶体管。开关晶体管、重置晶体管以及第一晶体管接收由三个不同移位寄存器输出的具有不同时序的扫描驱动信号。随着窄边框设计需求的增加,非显示区域的面积缩小。因此,显示装置的电路结构需要进行简化。

发明内容

[0003] 有鉴于此,有必要提供一种具有简化电路结构的显示装置。

[0004] 还有必要提供另一种具有简化电路结构的显示装置。

[0005] 一种显示装置包括多条扫描线及多条数据线。扫描线和数据线交叉且相互绝缘设置,定义出多个呈矩阵排列的像素单元。每个像素单元对应一个像素驱动电路。像素驱动电路电性连接两条相邻的扫描线和一条数据线。像素驱动电路包括开关晶体管、驱动晶体管、重置晶体管以及有机发光二极管。驱动晶体管用于控制电流提供给有机发光二极管,以使有机发光二极管发光。重置晶体管用于在重置阶段重置驱动晶体管的栅极。开关晶体管用于在导通时将数据线上的数据传输给驱动晶体管。开关晶体管的栅极受控于两条相邻扫描线中的一条,重置晶体管的栅极受控于两条相邻扫描线中的另一条。

[0006] 与习知技术相比较,本发明显示装置的像素驱动电路中,开关晶体管和重置晶体管受控于两条相邻扫描线上加载的扫描信号,减少了用于驱动像素驱动电路的控制信号数量,使得显示装置可实现更窄的边框。同时,在一帧图像显示时间内,在写入阶段和发光阶段之间设置有发光调整阶段,以调整有机发光二极管发光时间长度,提高了显示装置的显示性能。

[0007] 一种显示装置包括多条扫描线及多条数据线。扫描线和数据线交叉且相互绝缘设置,定义出多个呈矩阵排列的像素单元。每个像素单元对应一个像素驱动电路。像素驱动电路电性连接一条扫描线和一条数据线。像素驱动电路包括开关晶体管、驱动晶体管、重置晶体管以及有机发光二极管。驱动晶体管用于控制电流提供给有机发光二极管,以使有机发光二极管发光。重置晶体管用于在重置阶段重置驱动晶体管的栅极。开关晶体管用于在导通时将数据线上的数据传输给驱动晶体管。重置晶体管的栅极与重置晶体管的源极电性连接从而构成二极管连接方式,并且重置晶体管的漏极接收交流控制信号。

[0008] 与习知技术相比较,本发明显示装置的像素驱动电路中,开关晶体管受控于对应扫描线,且重置晶体管受控于交流控制信号,第一开关晶体管受控于控制线,减少了用于驱动像素驱动电路的控制信号数量,使得显示装置可实现更窄的边框。

附图说明

- [0009] 图1为一种较佳实施方式显示装置的模块示意图。
- [0010] 图2为图1所示之第一实施方式之像素驱动电路的电路图。
- [0011] 图3为图2所示之像素驱动电路的驱动时序图。
- [0012] 图4为图2所示之像素驱动电路工作在重置阶段的电路图。
- [0013] 图5为图2中所示之像素驱动电路工作在补偿准备阶段的电路图。
- [0014] 图6为图2中所示像素驱动电路工作在补偿阶段的电路图。
- [0015] 图7为图2中所示像素驱动电路工作在写入阶段的电路图。
- [0016] 图8为图2中所示像素驱动电路工作在发光调整阶段的电路图。
- [0017] 图9为图2中所示像素驱动电路工作在发光阶段的电路图。
- [0018] 图10为图1所述之第二实施方式之像素驱动电路的电路图。
- [0019] 图11为图10所示之像素驱动电路的驱动时序图。
- [0020] 图12为图10中所示像素驱动电路工作在重置阶段的电路图。
- [0021] 图13为图10中所示像素驱动电路工作在补偿阶段的电路图。
- [0022] 图14为图10中所示像素驱动电路工作在写入阶段的电路图。
- [0023] 图15为图10中所示像素驱动电路工作在发光阶段的电路图。
- [0024] 主要元件符号说明
- | | | |
|--------|--------|---------|
| [0025] | 显示装置 | 100 |
| [0026] | 显示面板 | 10 |
| [0027] | 数据线 | D1-Dm |
| [0028] | 扫描线 | S1-Sn |
| [0029] | 像素单元 | 20 |
| [0030] | 显示区域 | 101 |
| [0031] | 非显示区域 | 103 |
| [0032] | 扫描驱动器 | 110 |
| [0033] | 数据驱动器 | 120 |
| [0034] | 时序控制器 | 130 |
| [0035] | 像素驱动电路 | 200,300 |
| [0036] | 开关晶体管 | M1 |
| [0037] | 重置晶体管 | M2 |
| [0038] | 第一晶体管 | M3 |
| [0039] | 驱动晶体管 | M4 |
| [0040] | 第一电容 | C1 |
| [0041] | 第二电容 | C2 |
| [0042] | 第一结点 | A |

[0043]	第二结点	B
[0044]	第一电压	VDD
[0045]	接地电势	VSS
[0046]	参考电势	Vref
[0047]	电源线	P1
[0048]	重置阶段	T0
[0049]	补偿准备阶段	T1
[0050]	补偿阶段	T2
[0051]	写入阶段	T3
[0052]	发光调整阶段	T4
[0053]	发光阶段	T5
[0054]	如下具体实施方式将结合上述附图进一步说明本发明。	

具体实施方式

[0055] 本发明提供一种显示装置的像素驱动电路中,开关晶体管和重置晶体管分别与两条相邻的扫描线连接,或将重置晶体管作为二极管使用,减少了用于驱动像素驱动电路的移位寄存器数量,使得显示装置可实现更窄的边框。

[0056] 请参阅图1,图1是本发明一实施例的显示装置100的模块示意图。显示装置100定义有显示区域101和围绕显示区域101设置的非显示区域103。显示装置100包括扫描驱动器110、数据驱动器120以及时序控制器130。在本实施方式中,扫描驱动器110设置于显示区域101的一侧;数据驱动器120和时序控制器130设置于显示区域101的左侧。在其他实施方式中,扫描驱动器110和数据驱动器120可对称设置于显示区域的两侧。

[0057] 扫描驱动器110依次输出扫描驱动信号至扫描线 S_1-S_n 以加载扫描信号。在本实施方式中,扫描驱动信号为高电平信号。数据驱动器120加载数据信号至数据线 D_1-D_m ,以使得对应的像素单元20根据加载的数据信号显示图像。在本实施方式中,扫描驱动器110和数据驱动器120可通过自动结合(tape-automated bonding,TAB)或通过设置于玻璃上的芯片(chip-on-glass,C0G)方式与显示面板10上的焊盘(图未示)连接,也可通过(gate-in-panel,GIP)方式直接设置于显示面板10上。在其他实施方式中,扫描驱动器110和数据驱动器120也可作为显示面板10的一部分直接集成于显示面板10上。时序控制器130提供多个同步控制信号给扫描驱动器110和数据驱动器120,以驱动扫描驱动器110。其中,多个同步控制信号可包括水平同步信号(horizontal synchronization,Vsync)、垂直同步信号(vertical synchronization,Vsync)、时钟信号(clock,CLK)以及数据使能信号(data enable,EN)等。

[0058] 显示装置100进一步包括多条相互平行的数据线 D_1-D_m 以及多条相互平行的扫描线 S_1-S_n 。扫描线 S_1-S_n 和数据线 D_1-D_m 设置于显示区域101内。其中,m和n为正整数。多条扫描线 S_1-S_n 沿第一方向X平行设置,多条数据线 D_1-D_m 沿第二方向Y平行设置,扫描线 S_1-S_n 和数据线 D_1-D_m 相互绝缘设置,定义出多个呈矩阵排列的像素单元20。每一行像素单元20通过同一条数据线 D_1-D_m 与数据驱动器120电性连接,每一列像素单元通过同一条扫描线 S_1-S_n 与扫描驱动器110电性连接。当其中一条扫描线 S_n 加载扫描信号时,与该条扫描线 S_n 相连的像素单元

20自相应连接的数据线 D_m 读取显示数据。每个像素单元20对应一个像素驱动电路30(如图2所示)。像素驱动电路30设置于显示区域101内,用于根据对应的扫描线 S_n 和对应的数据线 D_m 上的信号驱动对应像素单元20。

[0059] 请一并参阅图2,其为第一实施方式之扫描线 S_n 及数据线 D_m 对应的像素驱动电路200的电路示意图。像素驱动电路200与控制线EM、两条扫描线 S_{n-1} – S_n 及数据线 D_m 电性连接。其中,像素驱动电路200与两条相邻扫描线 S_{n-1} – S_n 电性连接,并与对应数据线 D_m 电性连接,与控制线EM电性连接。两条相邻扫描线 S_{n-1} – S_n 的扫描信号依次移位,且二者的相位部分重叠。像素驱动电路200包括开关晶体管M1、重置晶体管M2、第一晶体管M3、驱动晶体管M4、第一电容C1、第二电容C2以及有机发光二极管(organic light emitting diode,OLED)。有机发光二极管OLED的阳极和阴极之间连接有寄生电容 C_{OLED} 。开关晶体管M1用于将数据线 D_m 上数据信号给驱动晶体管M4。驱动晶体管M4用于控制流经有机发光二极管OLED的电流。重置晶体管M2用于根据前一级扫描线 S_{n-1} 上的信号重置驱动晶体管M4。第一晶体管M3用于提供电流给有机发光二极管OLED。开关晶体管M1受控于扫描线 S_n ,重置晶体管M2受控于扫描线 S_{n-1} ,第一晶体管M3受控于控制线EM。第一电容C1和第二电容C2对第二结点B进行分压。

[0060] 开关晶体管M1的栅极与扫描线 S_n 电性连接,开关晶体管M1的源极通过第一结点A与驱动晶体管M4的栅极电性连接,开关晶体管M1的漏极与数据线 D_m 电性连接。驱动晶体管M4的源极通过第二结点B与有机发光二极管OLED的阳极电性连接,驱动晶体管M4的漏极与第一晶体管M3的漏极电性连接。第一晶体管M3的栅极与控制线EM电性连接,第一晶体管M3的源极接收第一电压VDD。重置晶体管M2的栅极电性连接相邻扫描线 S_{n-1} ,重置晶体管M2的源极通过第二结点B连接于驱动晶体管M4的源极和有机发光二极管OLED的阳极之间,重置晶体管M2的漏极接收参考电势 V_{ref} 。第一电容C1的两端连接于驱动晶体管M4的栅极和漏极之间。第二电容C2的两端连接于第一开关晶体管M3的源极和驱动晶体管M4的漏极电性连接。有机发光二极管OLED的阴极接收接地电势VSS。在本实施方式中,开关晶体管M1、重置晶体管M2、第一晶体管M3及驱动晶体管M4为N型薄膜晶体管。在本实施方式中,扫描线 S_{n-1} – S_n 以及控制线EM上的驱动控制信号在第一电平和第二电平之间切换。其中,第一电平为高电平,第二电平为低电平。数据线 D_m 上的信号可在偏置电势 V_{bias} 和数据电势 V_{data} 之间切换。其中,偏置电势 V_{bias} 小于数据电势 V_{data} 。偏置电势 V_{bias} 作为数据电压的参考电势,数据电势 V_{data} 为显示图像对应的电势。第一电压VDD为高电平,其用于在第一晶体管M3导通的时候提供驱动电流给有机发光二极管OLED。参考电势 V_{ref} 小于接地电势VSS。

[0061] 请参看图3,其为像素驱动电路200的驱动时序图。在一帧(1frame)图像显示时间包括重置阶段T0、补偿准备阶段T1、补偿阶段T2、写入阶段T3、发光调整阶段T4以及发光阶段T5。其中,发光调整阶段T4用于调整像素驱动电路200内发光阶段T5的时间。在重置阶段T0,像素驱动电路200被重置且有机发光二极管OLED停止发光。在补偿准备阶段T1,第一电容C1充电,以补偿驱动晶体管M4的阈值电压。在补偿阶段T2,第二结点B的电势基于流过驱动晶体管M4的电流进一步上升。在写入阶段T3,数据线上的数据信息提供给驱动晶体管M4。在发光调整阶段T4,第二结点B的电势保持不变。在发光阶段T5,有机发光二极管OLED根据第一电压VDD输出通过第一晶体管M3和驱动晶体管M4的电流发光。

[0062] 请参看图4,在重置阶段T0,扫描线 S_{n-1} 提供高电平信号给重置晶体管M2,控制线EM提供高电平信号给第一晶体管M3的栅极,扫描线 S_n 提供低电平信号给开关晶体管M1的栅

极,数据线D_m提供偏置电势V_{bias}给开关晶体管M1的源极,开关晶体管M1截止,重置晶体管M2和第一晶体管M3导通。第二结点B的电势等于参考电势V_{ref}。由于参考电势V_{ref}小于接地电势VSS,有机发光二极管OLED的阳极和阴极之间的电压差小于有机发光二极管OLED正向导通电压,有机发光二极管OLED停止发光。

[0063] 请参看图5,在补偿准备阶段T1,扫描线S_{n-1}提供高电平信号给重置晶体管M2,控制线EM提供高电平信号给第一晶体管M3的栅极,扫描线S_n提供高电平信号给开关晶体管M1的栅极,数据线D_m提供偏置电势V_{bias}给开关晶体管M1的源极,开关晶体管M1导通,第一电容C1根据偏置电势V_{bias}进行充电,第一结点A的电势等于偏置电势V_{bias}。驱动晶体管M4根据偏置电势V_{bias}导通,第二结点B的电势等于参考电势V_{ref}。此时,有机发光二极管OLED的阳极和阴极之间的电压差小于有机发光二极管OLED正向导通电压,有机发光二极管OLED维持不发光状态。

[0064] 请参看图6,在补偿阶段T2,扫描线S_{n-1}提供低电平信号给重置晶体管M2,控制线EM提供高电平信号给第一晶体管M3的栅极,扫描线S_n提供高电平信号给开关晶体管M1的栅极,数据线D_m提供偏置电势V_{bias}给开关晶体管M1的源极,重置晶体管M2截止,第二结点B的电势根据流经第一晶体管M3和驱动晶体管M4的电流进一步上升,并等于偏置电势V_{bias}和驱动晶体管M4的阈值电压的差值。此时,有机发光二极管OLED的阳极和阴极之间的电压差小于有机发光二极管OLED正向导通电压,有机发光二极管OLED维持不发光状态。

[0065] 请参看图7,在写入阶段T3,扫描线S_{n-1}提供低电平信号给重置晶体管M2,控制线EM提供低电平信号给第一晶体管M3的栅极,扫描线S_n提供高电平信号给开关晶体管M1的栅极,数据线D_m提供数据电势V_{data}给开关晶体管M1的源极,重置晶体管M2维持截止,第一晶体管M3截止,数据电势V_{data}通过开关晶体管M1的提供给驱动晶体管M4的栅极,驱动晶体管M4维持导通。寄生电容C_{OLED}进行充电,使得第二结点B的电势继续升高。此时,第二结点B的电势等于在补偿阶段T2的电势和寄生电容C_{OLED}的电势,根据公式一计算得出。

[0066] 公式一: $V_B = V_{bias} - V_{th} + [(V_{data} - V_{bias}) C_1 / (C_1 + C_{OLED})]$

[0067] 此时,有机发光二极管OLED的阳极和阴极之间的电压差小于有机发光二极管OLED正向导通电压,有机发光二极管OLED维持不发光状态。

[0068] 请参看图8,在发光调整阶段T4,扫描线S_{n-1}提供低电平信号给重置晶体管M2,控制线EM提供低电平信号给第一晶体管M3的栅极,扫描线S_n提供低电平信号给开关晶体管M1的栅极,数据线D_m提供偏置电势V_{bias}给开关晶体管M1的源极,重置晶体管M2维持截止,开关晶体管M1截止,第一晶体管M3截止。此时,第二结点B维持在写入阶段T3阶段的电势。有机发光二极管OLED的阳极和阴极之间的电压差小于有机发光二极管OLED正向导通电压,有机发光二极管OLED维持不发光状态。

[0069] 请参看图9,在发光阶段T5,扫描线S_{n-1}提供低电平信号给重置晶体管M2,控制线EM提供高电平信号给第一晶体管M3的栅极,扫描线S_n提供低电平信号给开关晶体管M1的栅极,数据线D_m提供偏置电势V_{bias}给开关晶体管M1的源极,开关晶体管M1和重置晶体管M2维持截止,驱动晶体管M4的栅极浮接,第一晶体管M3导通。第一结点A的电势根据公式二计算得出。

[0070] 公式二: $V_A = V_{data} + (V_{OLED} - [(V_{bias} - V_{th}) + (V_{data} - V_{bias}) * C_1 / (C_1 + C_2 + C_{OLED})])$

[0071] 驱动晶体管M4导通,电流通过第一晶体管M3和驱动晶体管M4提供给有机发光二极

管OLED的阳极,有机发光二极管OLED的阳极和阴极之间的电压差大于有机发光二极管OLED正向导通电压,有机发光二极管OLED发光。流经有机发光二极管OLED的电流根据公式三和公式四计算得出。

[0072] 公式三: $I_{\text{OLED}} = k * (V_{\text{GS}} - V_{\text{th}})^2$

[0073] $= k * (V_{\text{A}} - V_{\text{B}} - V_{\text{th}})^2$

[0074] $= k * \{ (V_{\text{data}} - V_{\text{bias}}) * [1 - C_1 / (C_1 + C_2 + C_{\text{OLED}})] \}^2$

[0075] 公式四: $k = 1/2 * \mu * C_{\text{ox}} * W/L$

[0076] 其中, μ 为驱动晶体管M4的迁移率, C_{ox} 为驱动晶体管M4的栅极介电层的电容。W为驱动晶体管M4的通道宽度, L为驱动晶体管M4的通道长度。

[0077] 与习知技术相比较,本发明显示装置100的像素驱动电路200中,开关晶体管M1和重置晶体管M2接收两个相邻扫描线 S_{n-1} - S_n 上,减少了用于驱动像素驱动电路200的控制信号数量,使得显示装置100可实现更窄的边框。同时,在一帧图像显示时间内,在写入阶段和发光阶段之间设置有发光调整阶段,以调整有机发光二极管OLED发光时间长度,提高了显示装置100的显示性能。

[0078] 请参阅图10,其为第二实施方式之扫描线 S_1 及数据线 D_1 对应的像素驱动电路300的电路示意图。像素驱动电路300与控制线EM、一条扫描线 S_1 及数据线 D_1 电性连接。其中,像素驱动电路300与对应的扫描线 S_1 电性连接,与对应数据线 D_1 电性连接,并与控制线EM电性连接,与电源线P1电性连接。像素驱动电路300包括开关晶体管M1、重置晶体管M2、第一晶体管M3、驱动晶体管M4、第一电容C1、第二电容C2以及有机发光二极管(organic light emitting diode, OLED)。有机发光二极管OLED的阳极和阴极之间连接有寄生电容 C_{OLED} 。开关晶体管M1用于将数据线 D_m 上数据信号给驱动晶体管M4。驱动晶体管M4用于控制流经有机发光二极管OLED的电流。重置晶体管M2作为二极管使用,用于根据电源线P1上的交流控制信号重置驱动晶体管M4。第一晶体管M3用于控制电流提供给有机发光二极管OLED。开关晶体管M1受控于扫描线 S_1 ,第一晶体管M3受控于控制线EM。

[0079] 开关晶体管M1的栅极与扫描线 S_1 电性连接,开关晶体管M1的源极通过第一结点A与驱动晶体管M4的栅极电性连接,开关晶体管M1的漏极与数据线 D_1 电性连接。驱动晶体管M4的源极通过第二结点B与有机发光二极管OLED的阳极电性连接,驱动晶体管M4的漏极与第一晶体管M3的漏极电性连接。第一晶体管M3的栅极与控制线EM电性连接,第一晶体管M3的源极接收第一电压VDD。重置晶体管M2的栅极与源极电性连接,重置晶体管M2的源极通过第二结点B连接于驱动晶体管M4的源极和有机发光二极管OLED的阳极之间,重置晶体管M2的漏极与电源线P1电性连接。第一电容C1的两端连接于驱动晶体管M4的栅极和漏极之间。第二电容C2的两端连接于第一晶体管M3的源极和驱动晶体管M4的漏极电性连接。有机发光二极管OLED的阴极接收接地电势VSS。在本实施方式中,开关晶体管M1、重置晶体管M2、第一晶体管M3及驱动晶体管M4为N型薄膜晶体管。在本实施方式中,扫描线 S_n 以及控制线EM上的驱动控制信号在第一电平和第二电平之间切换。其中,第一电平为高电平,第二电平为低电平。数据线 D_m 上的信号可在偏置电势 V_{bias} 和数据电势 V_{data} 之间切换。其中,偏置电势 V_{bias} 小于数据电势 V_{data} 。偏置电势 V_{bias} 作为数据电压的参考电势,数据电势 V_{data} 为显示图像对应的电势。第一电压VDD为高电平,其用于在第一开关晶体管M3导通的时候提供驱动电流给有机发光二极管OLED。参考电势 V_{ref} 小于接地电势VSS。

[0080] 请参看图11,其为像素驱动电路300的驱动时序图。一帧(1frame)图像显示时间包括补偿准备阶段T1、补偿阶段T2、写入阶段T3以及发光阶段T5。在补偿准备阶段T1,第一电容C1充电,以补偿驱动晶体管M4的阈值电压。在补偿阶段T2,第二结点B的电势基于流过驱动晶体管M4的电流进一步上升。在写入阶段T3,数据线D₁上的数据信息提供给驱动晶体管M4。在发光阶段T5,有机发光二极管OLED根据电压源VDD输出通过第一晶体管M3和驱动晶体管M4的电流发光。重置晶体管M2仅在补偿准备阶段T1内导通。

[0081] 请参看图12,在补偿准备阶段T1,重置晶体管M2根据电源线P1上的交流控制信号导通,以使得第二电容C2通过重置晶体管M2放电。控制线EM提供低电平信号给第一晶体管M3的栅极,扫描线S₁提供高电平信号给开关晶体管M1的栅极,数据线D₁提供偏置电势V_{bias}给开关晶体管M1的源极,开关晶体管M1导通,第一电容C1根据偏置电势V_{bias}进行充电,第一结点A的电势等于偏置电势V_{bias}。驱动晶体管M4根据偏置电势V_{bias}导通,第二结点B的电势等于参考电势V_{ref}。此时,有机发光二极管OLED的阳极和阴极之间的电压差小于有机发光二极管OLED正向导通电压,有机发光二极管OLED不发光。

[0082] 请参看图13,在补偿阶段T2,重置晶体管M2根据电源线P1上的交流控制信号截止,控制线EM提供高电平信号给第一晶体管M3的栅极,扫描线S₁提供高电平信号给开关晶体管M1的栅极,数据线D₁提供偏置电势V_{bias}给开关晶体管M1的源极,第二结点B的电势根据流经第一晶体管M3和驱动晶体管M4的电流进一步上升,并等于偏置电势V_{bias}和驱动晶体管M4的阈值电压的差值。此时,有机发光二极管OLED的阳极和阴极之间的电压差小于有机发光二极管OLED正向导通电压,有机发光二极管OLED维持不发光状态。

[0083] 请参看图14,在写入阶段T3,重置晶体管M2根据电源线P1上的交流控制信号维持截止,控制线EM提供低电平信号给第一晶体管M3的栅极,扫描线S₁提供高电平信号给开关晶体管M1的栅极,数据线D₁提供数据电势V_{data}给开关晶体管M1的源极,第一晶体管M3截止,数据电势V_{data}通过开关晶体管M1的提供给驱动晶体管M4的栅极,驱动晶体管M4维持导通。寄生电容C_{OLED}进行充电,使得第二结点B的电势继续升高。此时,第二结点B的电势等于在补偿阶段T2的电势和寄生电容C_{OLED}的电势,根据公式一计算得出。

[0084] 公式一: $V_B = V_{bias} - V_{th} + [(V_{data} - V_{bias}) C_1 / (C_1 + C_{OLED})]$

[0085] 此时,有机发光二极管OLED的阳极和阴极之间的电压差小于有机发光二极管OLED正向导通电压,有机发光二极管OLED维持不发光状态。

[0086] 请参看图15,在发光阶段T5,重置晶体管M2根据电源线P1上的交流控制信号维持截止,控制线EM提供高电平信号给第一晶体管M3的栅极,扫描线S₁提供低电平信号给开关晶体管M1的栅极,数据线D₁提供偏置电势V_{bias}给开关晶体管M1的源极,开关晶体管M1和重置晶体管M2维持截止,驱动晶体管M4的栅极浮接,第一晶体管M3导通。第一结点A的电势根据公式二计算得出。

[0087] 公式二: $V_A = V_{data} + (V_{OLED} - [(V_{bias} - V_{th}) + (V_{data} - V_{bias}) * C_1 / (C_1 + C_2 + C_{OLED})])$

[0088] 驱动晶体管M4导通,电流通过第一晶体管M3和驱动晶体管M4提供给有机发光二极管OLED的阳极,有机发光二极管OLED的阳极和阴极之间的电压差大于有机发光二极管OLED正向导通电压,有机发光二极管OLED发光。流经有机发光二极管OLED的电流根据公式三和公式四计算得出。

[0089] 公式三: $I_{OLED} = k * (V_{GS} - V_{th})^2$

[0090] $=k*(V_A-V_B-V_{th})^2$

[0091] $=k*\{(V_{data}-V_{bias})*[1-C1/(C1+C2+C_{oled})]\}^2$

[0092] 公式四： $k=1/2*\mu*C_{ox}*W/L$

[0093] 其中， μ 为驱动晶体管M4的迁移率， C_{ox} 为驱动晶体管M4的栅极介电层的电容。 W 为驱动晶体管M4的通道宽度， L 为驱动晶体管M4的通道长度。

[0094] 与习知技术相比较，本发明显示装置100的像素驱动电路200中，开关晶体管M1受控于对应扫描线，且重置晶体管M2受控于交流控制信号，第一开关晶体管M3受控于控制线EM，减少了用于驱动像素驱动电路200的控制信号数量，使得显示装置100可实现更窄的边框。

[0095] 本技术领域的普通技术人员应当认识到，以上的实施方式仅是用来说明本发明，而并非用作为对本发明的限定，只要在本发明的实质精神范围之内，对以上实施例所作的适当改变和变化都落在本发明要求保护的范围之内。

200

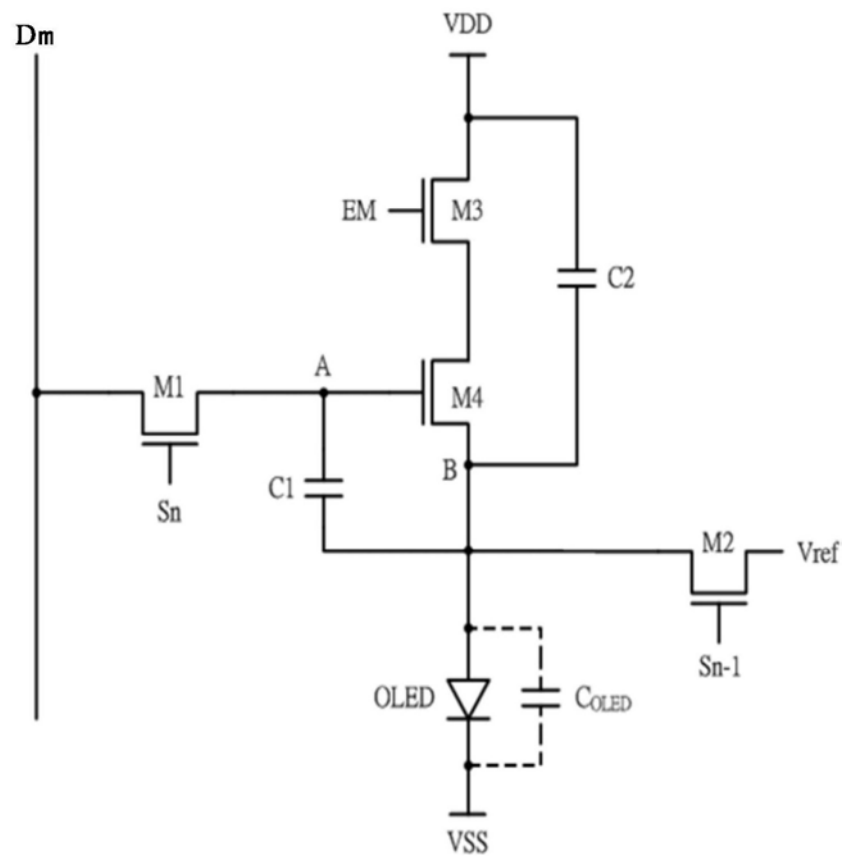


图2

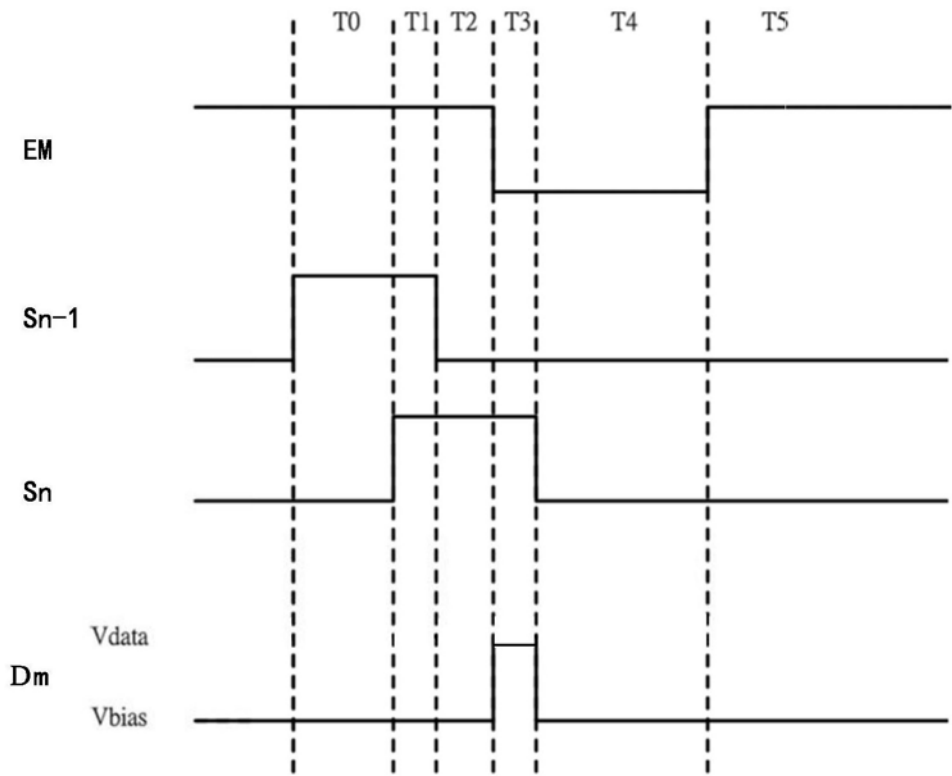


图3

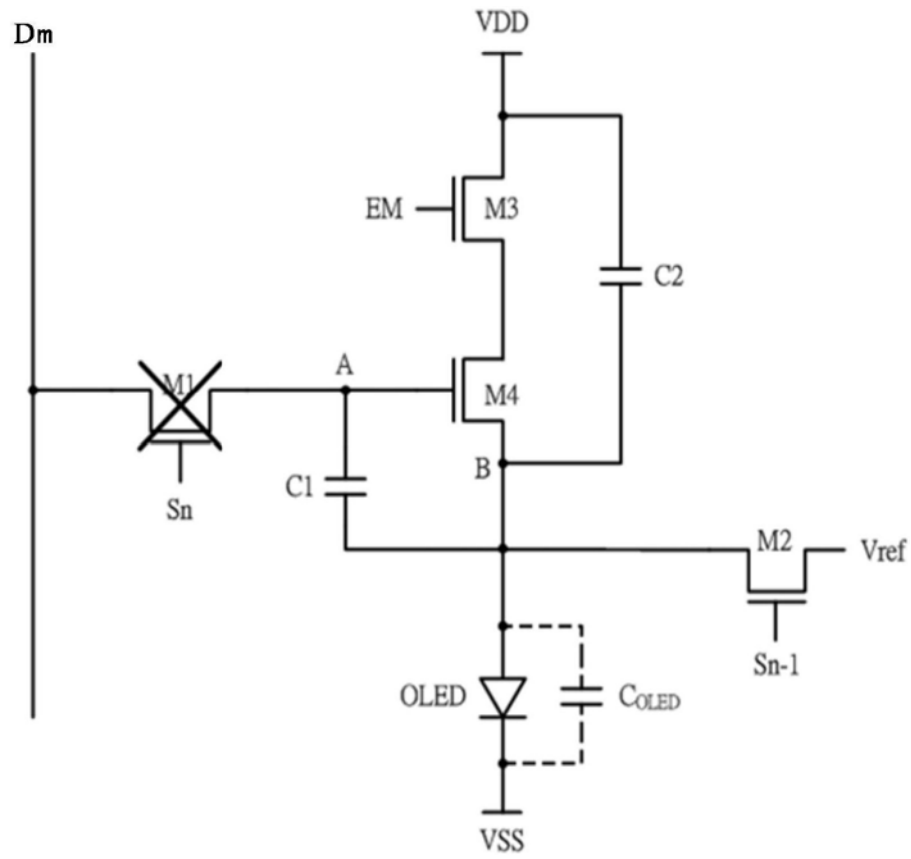


图4

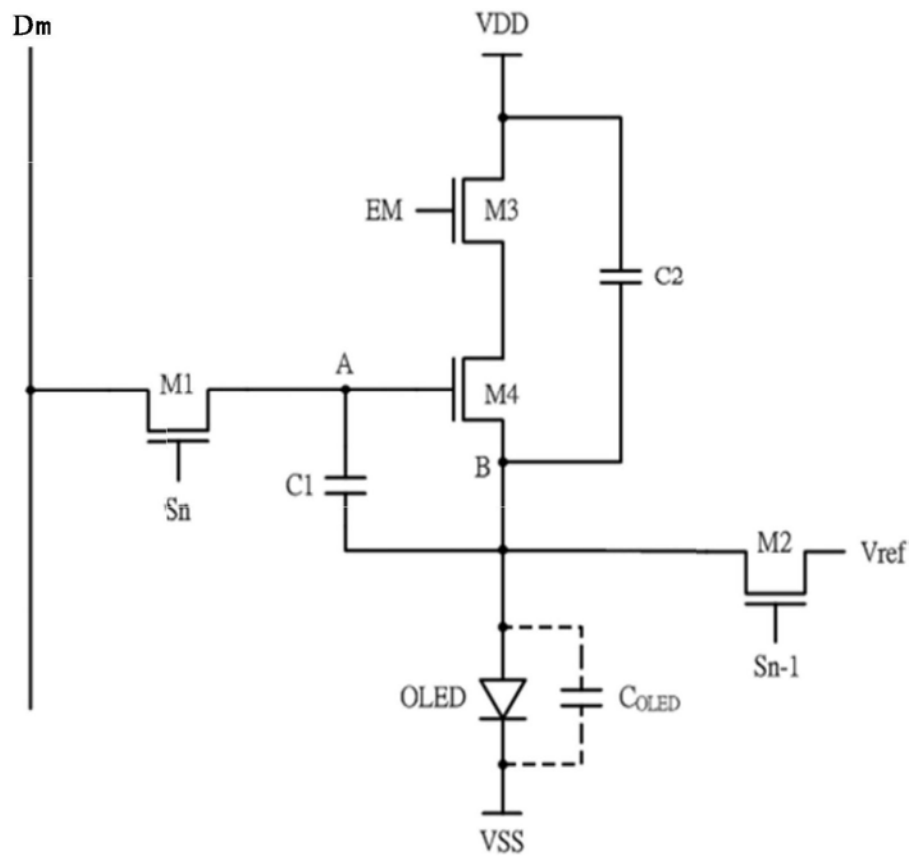


图5

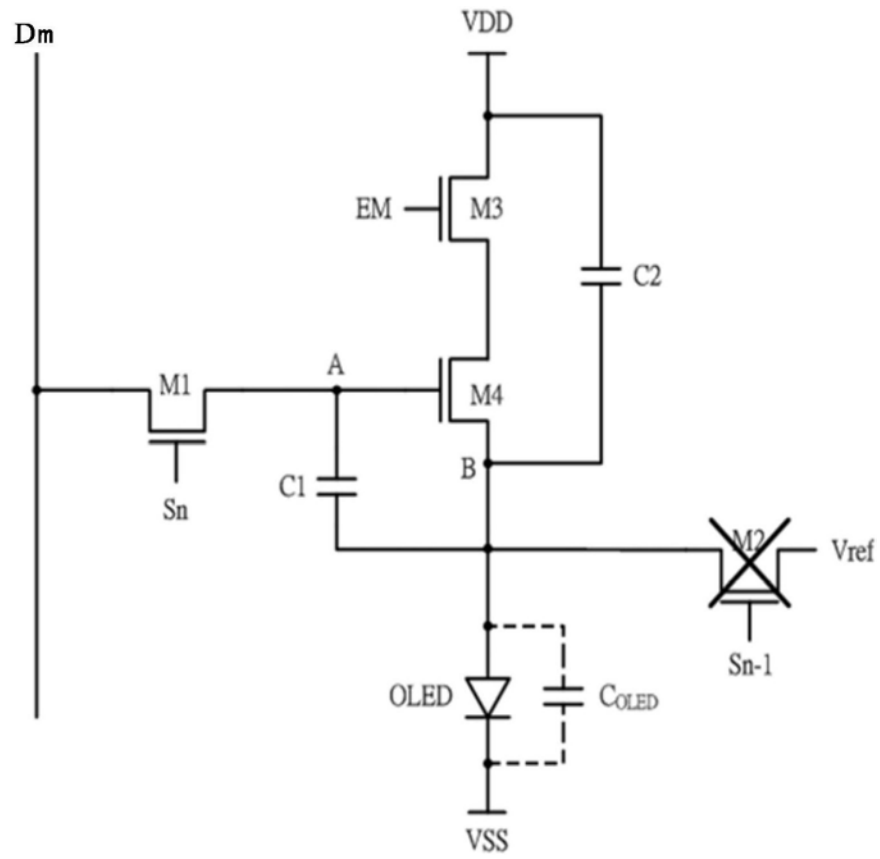


图6

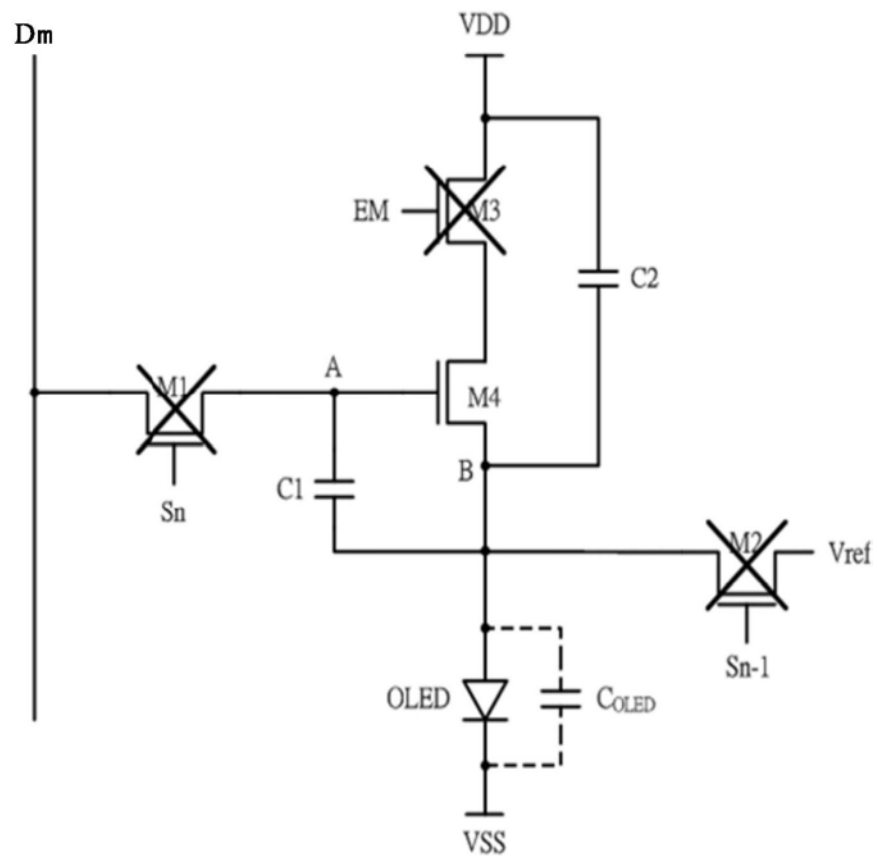


图8

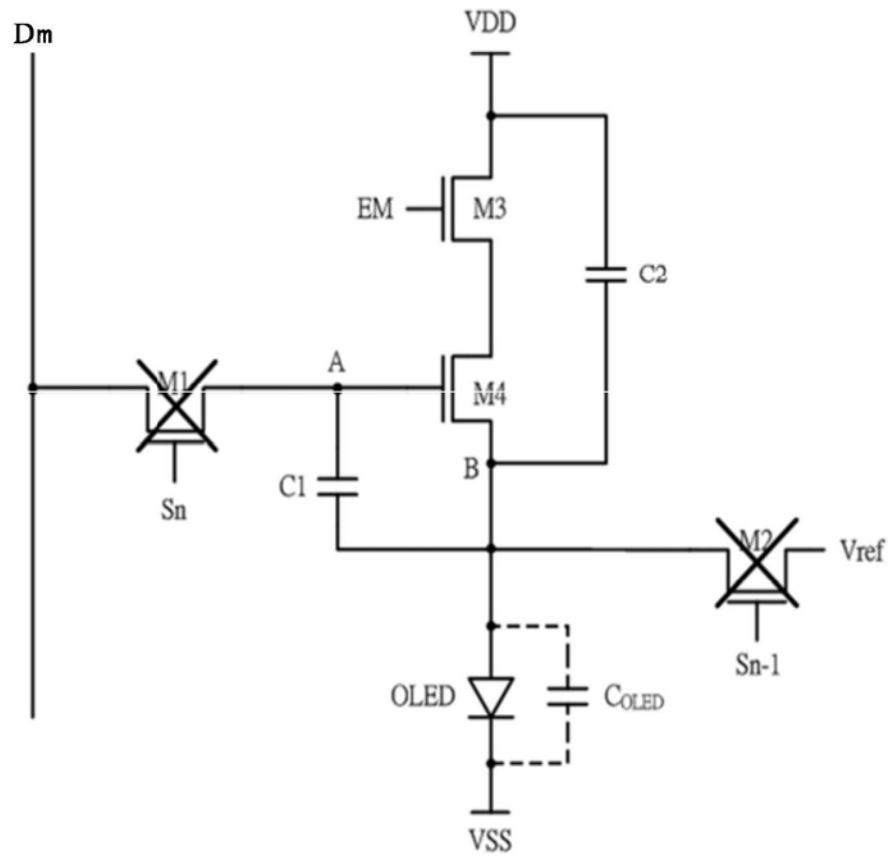


图9

300

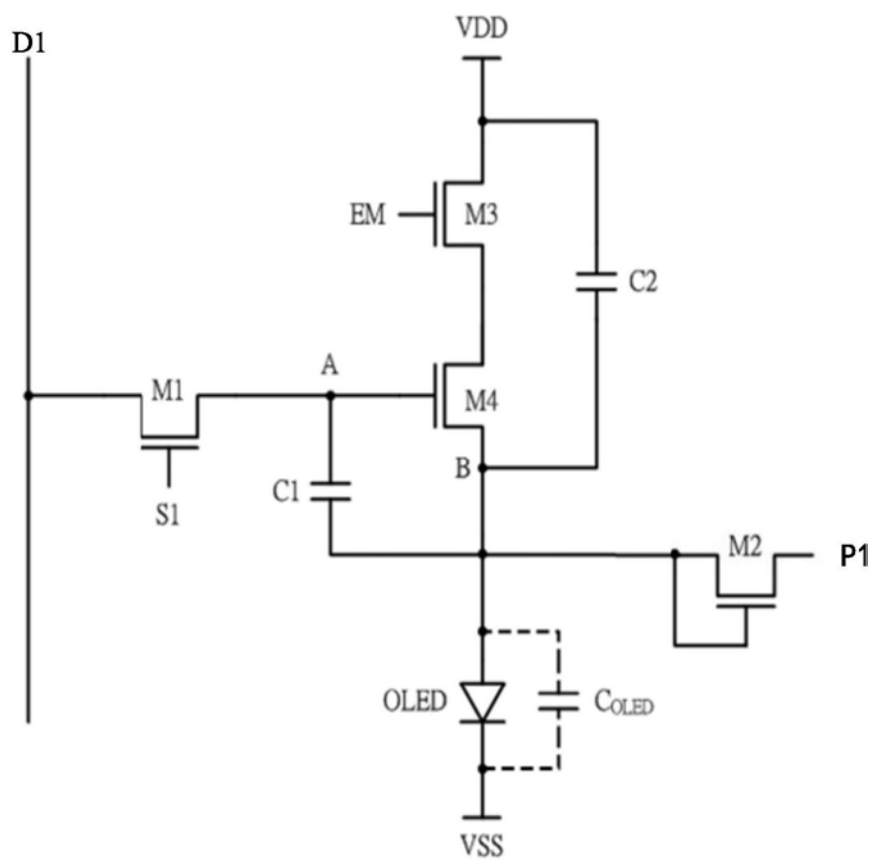


图10

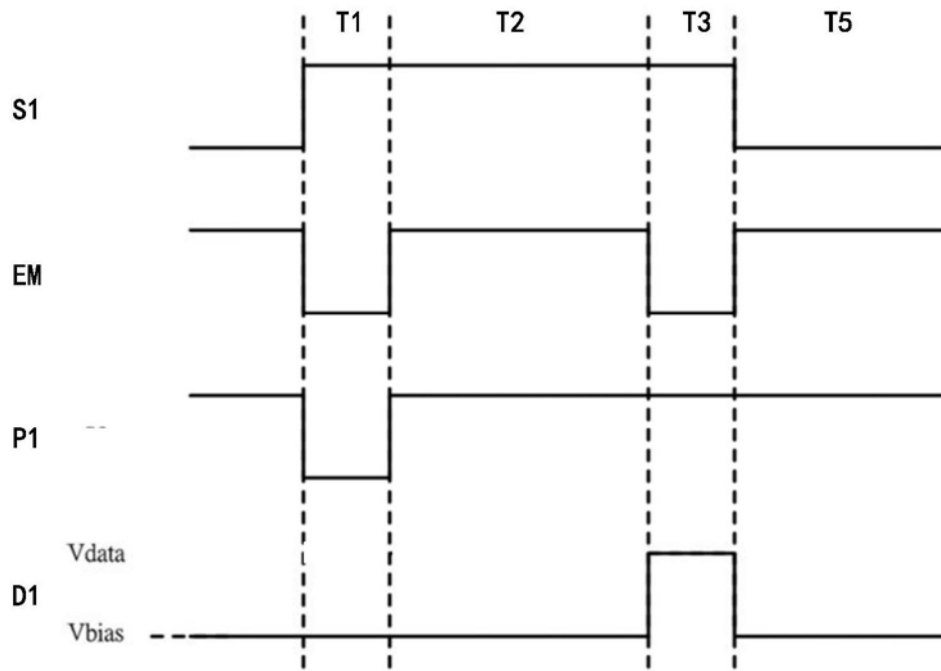


图11

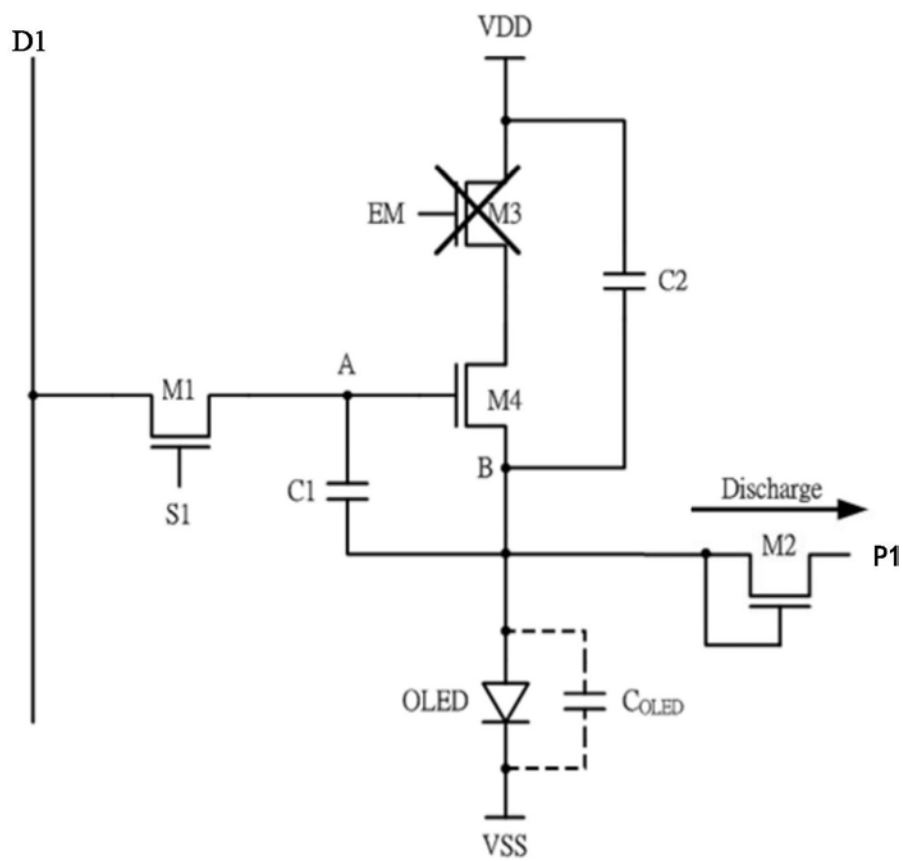


图12

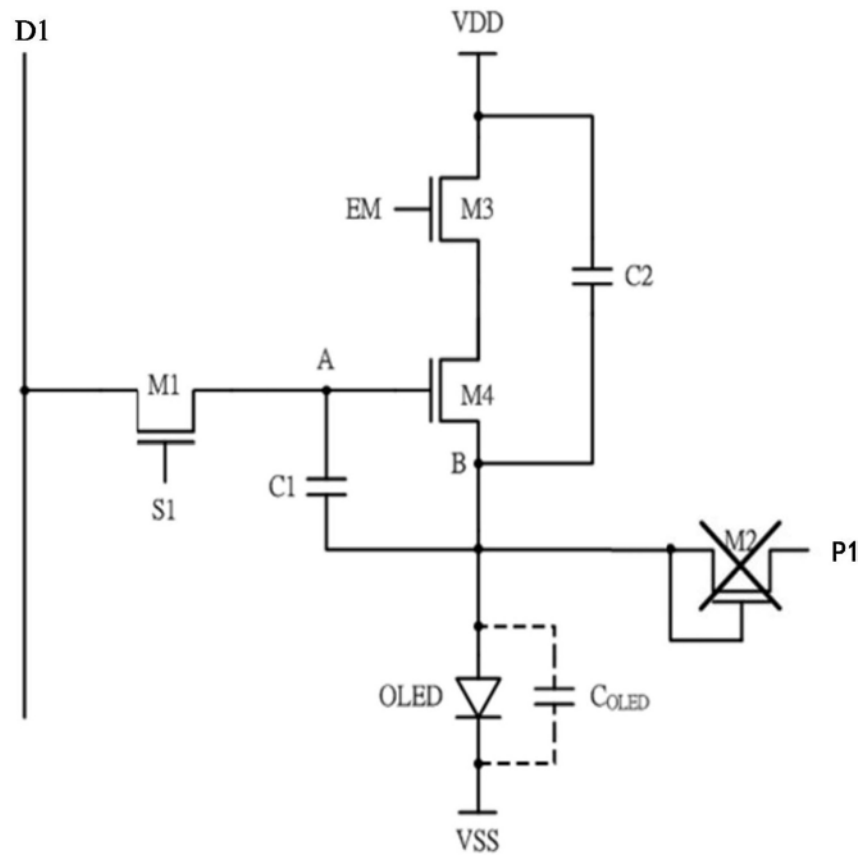


图13

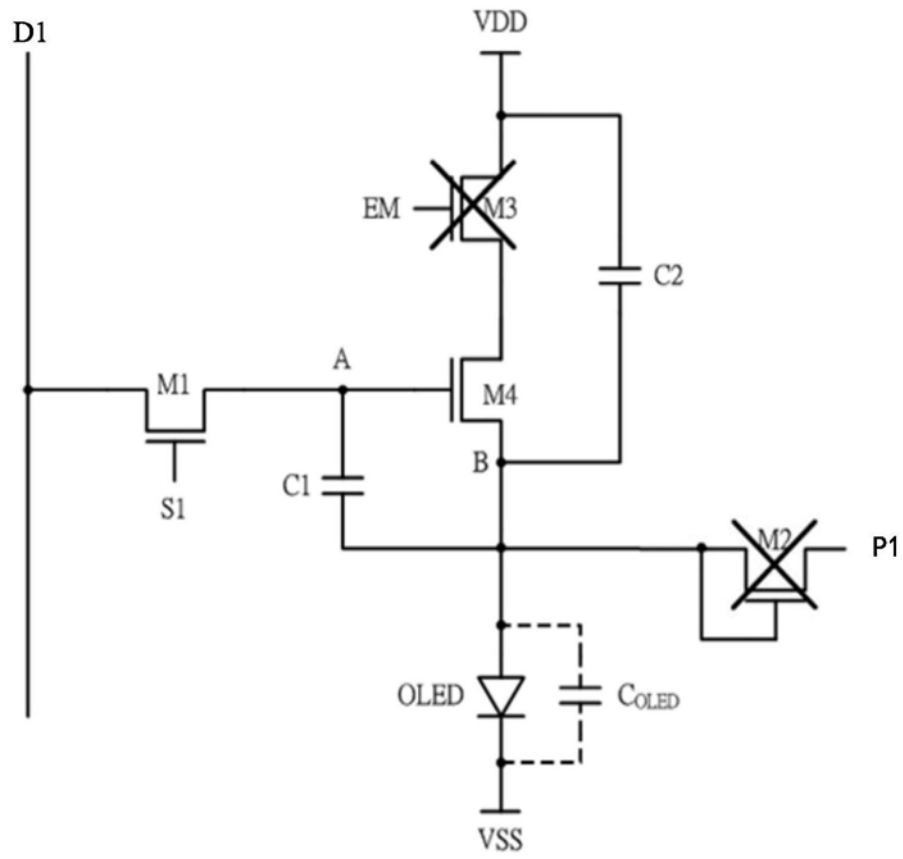


图14

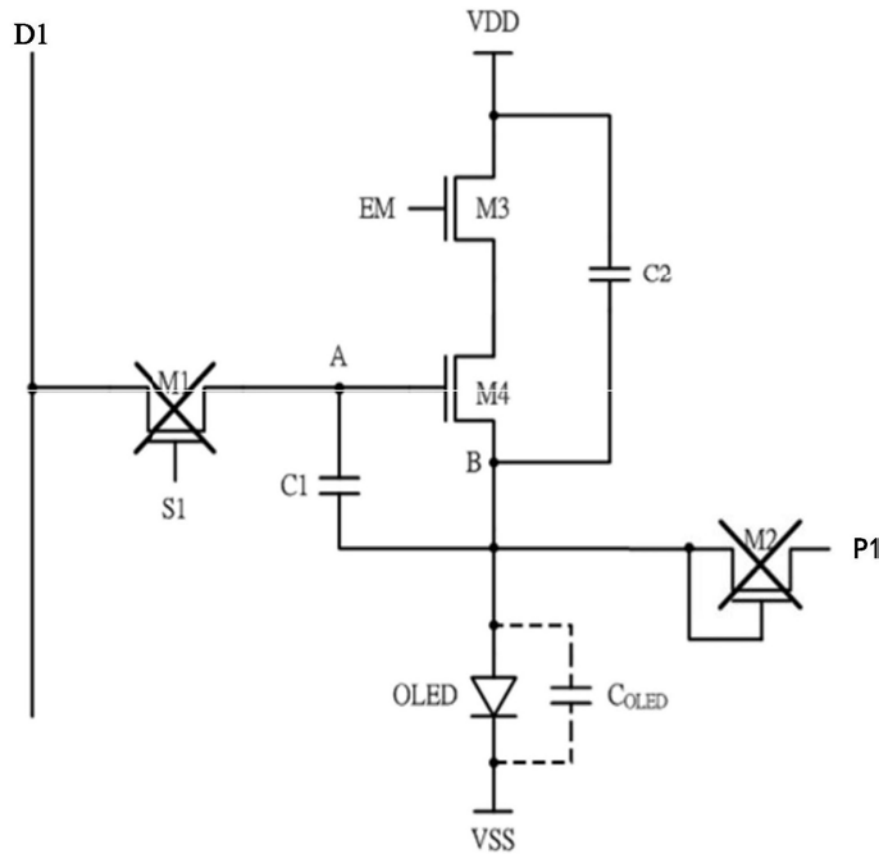


图15

专利名称(译)	显示装置		
公开(公告)号	CN107731161A	公开(公告)日	2018-02-23
申请号	CN201710687580.X	申请日	2017-08-11
[标]申请(专利权)人(译)	鸿富锦精密工业(深圳)有限公司 鸿海精密工业股份有限公司		
申请(专利权)人(译)	鸿富锦精密工业(深圳)有限公司 鸿海精密工业股份有限公司		
当前申请(专利权)人(译)	鸿富锦精密工业(深圳)有限公司 鸿海精密工业股份有限公司		
[标]发明人	陈柏辅 李国胜 赖宠文		
发明人	陈柏辅 李国胜 赖宠文		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/0814 G09G2300/0852 G09G2300/0861 G09G2300/0866 G09G2310/0245 G09G2310/08 G09G2320/043 G09G3/3266 G09G3/3275 G09G2300/0426 G09G2330/02		
优先权	62/374101 2016-08-12 US		
其他公开文献	CN107731161B		
外部链接	Espacenet SIPO		

摘要(译)

一种显示装置包括多条扫描线及多条数据线。扫描线和数据线交叉且相互绝缘设置，定义出多个呈矩阵排列的像素单元。每个像素单元对应一个像素驱动电路。像素驱动电路电性连接两条相邻的扫描线和一条数据线。像素驱动电路包括开关晶体管、驱动晶体管、重置晶体管以及有机发光二极管。驱动晶体管用于控制电流提供给有机发光二极管，以使有机发光二极管发光。重置晶体管用于在重置阶段重置驱动晶体管的栅极。开关晶体管用于在导通时将数据线上的数据传输给驱动晶体管。开关晶体管的栅极受控于两条相邻扫描线中的一条，重置晶体管的栅极受控两条相邻扫描线中的另一条。

