



(21)申请号 201610216859.5

(22)申请日 2016.04.08

(65)同一申请的已公布的文献号
申请公布号 CN 106683615 A

(43)申请公布日 2017.05.17

(30)优先权数据
10-2015-0158249 2015.11.11 KR

(73)专利权人 乐金显示有限公司
地址 韩国首尔

(72)发明人 金东俊

(74)专利代理机构 北京三友知识产权代理有限公司 11127
代理人 李辉 刘久亮

(51)Int.Cl.

G09G 3/3225(2016.01)

(56)对比文件

CN 103714777 A, 2014.04.09, 说明书第0009段、第0038-0100段, 图2-6.

CN 101477783 A, 2009.07.08, 说明书第6页第1-16行, 图3.

CA 2528641 A1, 2006.06.01, 全文.

EP 0905673 A1, 1999.03.31, 全文.

审查员 陈晨

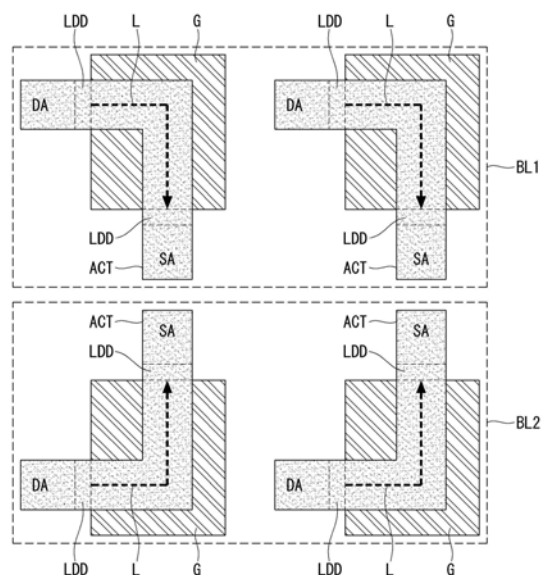
权利要求书2页 说明书18页 附图26页

(54)发明名称

有机发光二极管显示器及其驱动方法

(57)摘要

公开了一种有机发光二极管显示器及其驱动方法。该有机发光二极管显示器包括显示面板, 该显示面板包括彼此交叉的数据线和选通线、各自包括一个或多个薄膜晶体管TFT的子像素以及连接到所述子像素的感测路径。所述显示面板包括: 第一块, 其包括具有第一TFT结构的多个子像素; 第二块, 其包括具有不同于所述第一TFT结构的第二TFT结构的多个子像素; 以及感测电路, 其通过所述感测路径同时感测所述第一块的多个子像素并且通过所述感测路径同时感测所述第二块的多个子像素。



1. 一种有机发光二极管显示器,该有机发光二极管显示器包括:

多个子像素,所述多个子像素包括第一子像素和第二子像素,所述第一子像素具有第一结构的驱动晶体管,所述第二子像素具有第二结构的驱动晶体管,所述第二结构不同于所述第一结构;

选通驱动器,该选通驱动器被配置为将扫描线信号发送给第一块和第二块,各个所述第一块包括所述第一子像素中的至少两个,但是不包括所述第二子像素,各个所述第二块包括所述第二子像素中的至少两个,但是不包括所述第一子像素;以及

感测电路,该感测电路被配置为经由连接到第一块和第二块中的至少一个的信号路径接收组合的感测信号,所述组合的感测信号是通过将经由所述第一块中的全部第一子像素或者所述第二块中的全部第二子像素所共享的信号路径的感测信号进行组合来生成的,各个所述感测信号表示所述第一块中的各个所述第一子像素的性质或者所述第二块中的各个所述第二子像素的性质,

其中所述第一块被设置在所述第二块的左侧或上侧。

2. 根据权利要求1所述的有机发光二极管显示器,其中,所述第一结构和所述第二结构是对称的。

3. 根据权利要求2所述的有机发光二极管显示器,其中,所述第一块和所述第二块共享到所述感测电路的所述信号路径。

4. 根据权利要求1所述的有机发光二极管显示器,其中,所述第一块的集合感测信号经由所述信号路径在第一时间被接收,所述第二块的另一集合感测信号经由所述信号路径在所述第一时间之后的第二时间被接收。

5. 根据权利要求1所述的有机发光二极管显示器,其中,所述第一子像素的沟道长度比所述第二子像素的对应沟道长度长。

6. 根据权利要求1所述的有机发光二极管显示器,其中,所述感测信号是基于从所述第一块中的各个所述第一子像素或者所述第二块中的各个所述第二子像素接收的电流的。

7. 根据权利要求1所述的有机发光二极管显示器,该有机发光二极管显示器还包括数据调制器,该数据调制器被配置为基于所述组合的感测信号来对要写到所述第一块中的各个所述第一子像素或者所述第二块中的各个所述第二子像素的数据进行调制。

8. 一种感测有机发光二极管显示器中的子像素的性质的方法,该方法包括以下步骤:

通过选通驱动器将扫描线信号发送给第一块和第二块,各个所述第一块包括第一结构的第一子像素中的至少两个,但是不包括第二结构的第二子像素,各个所述第二块包括所述第二子像素中的至少两个,但是不包括所述第一子像素,所述第二结构不同于所述第一结构;

通过将第一块中的全部第一子像素或者第二块中的全部第二子像素所共享的信号路径中的感测信号进行组合来生成组合的感测信号,各个所述感测信号表示所述第一块中的各个所述第一子像素的性质或者所述第二块中的各个所述第二子像素的性质;以及

经由所述信号路径将所述组合的感测信号发送给感测电路,

其中所述第一块被设置在所述第二块的左侧或上侧。

9. 根据权利要求8所述的方法,其中,所述第一结构和所述第二结构是对称的。

10. 根据权利要求9所述的方法,其中,所述第一块和所述第二块共享到所述感测电路

的所述信号路径。

11. 根据权利要求8所述的方法, 其中, 所述第一块的集合感测信号经由所述信号路径在第一时间被接收, 所述第二块的另一集合感测信号经由所述信号路径在所述第一时间之后的第二时间被接收。

12. 根据权利要求8所述的方法, 其中, 所述第一子像素的沟道长度比所述第二子像素的对应沟道长度长。

13. 根据权利要求8所述的方法, 其中, 所述感测信号是基于从所述第一块中的各个所述第一子像素或者所述第二块中的各个所述第二子像素接收的电流的。

14. 根据权利要求8所述的方法, 该方法还包括以下步骤:

将由所述组合的感测信号指示的所述第一块中的所述第一子像素的性质或者所述第二块中的所述第二子像素的性质存储在所述感测电路中; 以及

基于所存储的性质来对要写到所述第一块中的各个所述第一子像素或者所述第二块中的各个所述第二子像素的数据进行调制。

有机发光二极管显示器及其驱动方法

技术领域

[0001] 本公开涉及一种基于像素的驱动性质的变化的感测结果来改进图像质量的有机发光二极管显示器。

背景技术

[0002] 有源矩阵有机发光二极管 (OLED) 显示器包括本身能够发射光的有机发光二极管 (OLED), 并且具有快速响应时间、高发射效率、高亮度和宽视角的优点。各个 OLED 包括阳极、阴极以及形成在阳极与阴极之间的有机化合物层。有机化合物层包括空穴注入层HIL、空穴传输层HTL、发射层EML、电子传输层ETL和电子注入层EIL。当对阳极和阴极施加驱动电压时, 穿过空穴传输层HTL的空穴和穿过电子传输层ETL的电子向发射层EML移动并且形成激子。结果, 发射层EML生成可见光。

[0003] OLED显示器的各个像素包括控制流过OLED的电流的驱动元件。驱动元件可被实现为薄膜晶体管 (TFT)。优选的是, 在所有像素中, 驱动元件的电气性质 (例如, 阈值电压和迁移率) 被相同地设计。然而, 由于工艺条件、驱动环境等, 驱动TFT 的电气性质不均匀。随着驱动时间增加, 驱动元件的应力增加。另外, 驱动元件的应力根据数据电压而变化。驱动元件的电气性质受应力的影响。因此, 随着驱动时间过去, 驱动TFT的电气性质变化。

[0004] 对OLED显示器的像素的驱动性质 (或特性) 的改变进行补偿的方法被分为内部补偿方法和外部补偿方法。

[0005] 内部补偿方法在像素电路内部自动地补偿驱动TFT的阈值电压的变化。由于不管驱动TFT的阈值电压如何, 必须确定流过OLED的电流以实现内部补偿, 所以像素电路的配置变得复杂。另外, 内部补偿方法难以补偿驱动TFT的迁移率的变化。

[0006] 外部补偿方法感测驱动TFT的电气性质 (例如, 阈值电压和迁移率) 并且基于感测结果通过设置在显示面板外部的补偿电路对输入图像的像素数据进行调制, 从而补偿各个像素的驱动性质的改变。

[0007] 外部补偿方法通过连接到显示面板的像素的参考电压线 (以下称作“REF线”) 直接从各个像素接收感测电压, 将感测电压转换为数字感测数据以生成感测值, 并且将该感测值发送至定时控制器。定时控制器基于感测值对输入图像的数字视频数据进行调制并且补偿各个像素的驱动性质的改变。

[0008] 由于最近OLED显示器的分辨率以及有机化合物的效率的增加, 驱动各个像素所需的电流 (或者每像素所需的电流) 的量也急剧减小。另外, 从像素接收以感测像素的驱动性质的改变的感测电流的量减小。随着感测电流的量减小, 在有限采样周期中采样和保持电路的电容器的电荷量减少。因此, 难以感测像素的驱动性质的改变。采样周期由确定采样和保持电路的电容器的充电定时的开关信号限定。在采样周期期间, 采样和保持电路从像素接收电流, 利用电荷对电容器进行充电, 将电流转换为电压, 并且对像素的电压进行采样。

[0009] OLED显示器将低灰度级感测数据电压施加到像素, 以感测在低灰度级下像素的驱动性质。在这种情况下, OLED显示器通过采样和保持电路将流过像素的电流转换为电压, 对

像素的电压进行采样,并且通过模数转换器(ADC)将所采样的电压转换为数字数据(即,感测值),从而感测在低灰度级下像素的驱动性质。

[0010] 由于在低灰度级下像素的电流的量减少,所以在有限采样周期中获得的ADC的输入电压可小于ADC可识别的最小电压。如果ADC的输入电压没有超过ADC可识别的最小电压,则无法感测在低灰度级下像素的驱动性质。如果包括采样周期的感测周期的长度增加,则在低灰度级下ADC的输入电压可增大。然而,对感测周期的长度的增加存在限制。如果没有感测到在低灰度级下像素的驱动性质,则无法补偿在低灰度级下像素的驱动性质的变化。由于在高灰度级下像素的电流变大,所以可容易地感测在高灰度级下高分辨率和高清晰度像素的驱动性质。

发明内容

[0011] 实施方式涉及一种有机发光二极管显示器(OLED),该OLED包括子像素、选通驱动器和感测电路。所述子像素包括具有第一配置的驱动晶体管的第一子像素以及具有第二配置的驱动晶体管的第二子像素,所述第二配置不同于第一配置。选通驱动器将扫描线信号发送给第一块和第二块。各个第一块包括第一子像素中的至少两个,但是不包括第二子像素。各个第二块包括第二子像素中的至少两个,但是不包括第一子像素。所述感测电路经由连接到第一块和第二块中的至少一个的信号路径接收组合的感测信号,所述组合的感测信号通过将经由所述第一块中的全部第一子像素或者所述第二块中的全部第二子像素所共享的信号路径的感测信号进行组合来生成,各个所述感测信号表示所述第一块中的各个第一子像素的性质或者所述第二块中的各个第二子像素的性质。

[0012] 在一个实施方式中,所述第一配置和所述第二配置是对称的。

[0013] 在一个实施方式中,所述第一块和所述第二块共享到感测电路的信号路径。

[0014] 在一个实施方式中,所述第一块被设置在所述第二块的上侧。

[0015] 在一个实施方式中,所述第一块的集合感测信号经由所述信号路径在第一时间被接收,所述第二块的另一集合感测信号经由所述信号路径在所述第一时间之后的第二时间被接收。

[0016] 在一个实施方式中,所述第一块被设置在所述第二块的左侧。

[0017] 在一个实施方式中,所述第一子像素的沟道长度比所述第二子像素的对应沟道长度长。

[0018] 在一个实施方式中,所述感测信号是基于从所述第一块中的各个第一子像素或者所述第二块中的各个第二子像素接收的电流的。

[0019] 在一个实施方式中,该OLED还包括数据调制器,该数据调制器被配置为基于所述组合的感测信号来对要写到所述第一块中的各个第一子像素或者所述第二块中的各个第二子像素的数据进行调制。

[0020] 附记1.一种有机发光二极管显示器,该有机发光二极管显示器包括:

[0021] 多个子像素,所述多个子像素包括第一子像素和第二子像素,所述第一子像素具有第一配置的驱动晶体管,所述第二子像素具有第二配置的驱动晶体管,所述第二配置不同于所述第一配置;

[0022] 选通驱动器,该选通驱动器被配置为将扫描线信号发送给第一块和第二块,各个

所述第一块包括所述第一子像素中的至少两个,但是不包括所述第二子像素,各个所述第二块包括所述第二子像素中的至少两个,但是不包括所述第一子像素;以及

[0023] 感测电路,该感测电路被配置为经由连接到第一块和第二块中的至少一个的信号路径接收组合的感测信号,所述组合的感测信号是通过将经由所述第一块中的全部第一子像素或者所述第二块中的全部第二子像素所共享的信号路径的感测信号进行组合来生成的,各个所述感测信号表示所述第一块中的各个所述第一子像素的性质或者所述第二块中的各个所述第二子像素的性质。

[0024] 附记2.根据附记1所述的有机发光二极管显示器,其中,所述第一配置和所述第二配置是对称的。

[0025] 附记3.根据附记2所述的有机发光二极管显示器,其中,所述第一块和所述第二块共享到所述感测电路的所述信号路径。

[0026] 附记4.根据附记3所述的有机发光二极管显示器,其中,所述第一块被设置在所述第二块的上侧。

[0027] 附记5.根据附记4所述的有机发光二极管显示器,其中,所述第一块的集合感测信号经由所述信号路径在第一时间被接收,所述第二块的另一集合感测信号经由所述信号路径在所述第一时间之后的第二时间被接收。

[0028] 附记6.根据附记3所述的有机发光二极管显示器,其中,所述第一块被设置在所述第二块的左侧。

[0029] 附记7.根据附记6所述的有机发光二极管显示器,其中,所述第一块的集合感测信号经由所述信号路径在第一时间被接收,所述第二块的另一集合感测信号经由所述信号路径在所述第一时间之后的第二时间被接收。

[0030] 附记8.根据附记1所述的有机发光二极管显示器,其中,所述第一子像素的沟道长度比所述第二子像素的对应沟道长度长。

[0031] 附记9.根据附记1所述的有机发光二极管显示器,其中,所述感测信号是基于从所述第一块中的各个所述第一子像素或者所述第二块中的各个所述第二子像素接收的电流的。

[0032] 附记10.根据附记1所述的有机发光二极管显示器,该有机发光二极管显示器还包括数据调制器,该数据调制器被配置为基于所述组合的感测信号来对要写到所述第一块中的各个所述第一子像素或者所述第二块中的各个所述第二子像素的数据进行调制。

[0033] 附记11.一种感测有机发光二极管显示器中的子像素的性质的方法,该方法包括以下步骤:

[0034] 通过选通驱动器将扫描线信号发送给第一块和第二块,各个所述第一块包括第一配置的第一子像素中的至少两个,但是不包括第二配置的第二子像素,各个所述第二块包括所述第二子像素中的至少两个,但是不包括所述第一子像素,所述第二配置不同于所述第一配置;

[0035] 通过将第一块中的全部第一子像素或者第二块中的全部第二子像素所共享的信号路径中的感测信号进行组合来生成组合的感测信号,各个所述感测信号表示所述第一块中的各个所述第一子像素的性质或者所述第二块中的各个所述第二子像素的性质;以及

[0036] 经由所述信号路径将所述组合的感测信号发送给感测电路。

- [0037] 附记12.根据附记11所述的方法,其中,所述第一配置和所述第二配置是对称的。
- [0038] 附记13.根据附记12所述的方法,其中,所述第一块和所述第二块共享到所述感测电路的所述信号路径。
- [0039] 附记14.根据附记13所述的方法,其中,所述第一块被设置在所述第二块的上侧。
- [0040] 附记15.根据附记14所述的方法,其中,所述第一块的集合感测信号经由所述信号路径在第一时间被接收,所述第二块的另一集合感测信号经由所述信号路径在所述第一时间之后的第二时间被接收。
- [0041] 附记16.根据附记13所述的方法,其中,所述第一块被设置在所述第二块的左侧。
- [0042] 附记17.根据附记16所述的方法,其中,所述第一块的集合感测信号经由所述信号路径在第一时间被接收,所述第二块的另一集合感测信号经由所述信号路径在所述第一时间之后的第二时间被接收。
- [0043] 附记18.根据附记11所述的方法,其中,所述第一子像素的沟道长度比所述第二子像素的对应沟道长度长。
- [0044] 附记19.根据附记11所述的方法,其中,所述感测信号是基于从所述第一块中的各个所述第一子像素或者所述第二块中的各个所述第二子像素接收的电流的。
- [0045] 附记20.根据附记11所述的方法,该方法还包括以下步骤:
- [0046] 将由所述组合的感测信号指示的所述第一块中的所述第一子像素的性质或者所述第二块中的所述第二子像素的性质存储在所述感测电路中;以及
- [0047] 基于所存储的性质来对要写到所述第一块中的各个所述第一子像素或者所述第二块中的各个所述第二子像素的数据进行调制。

附图说明

- [0048] 附图被包括以提供对本发明的进一步理解,并且被并入本说明书并且构成本说明书的一部分,附图示出本发明的实施方式并且与说明书一起用于说明本发明的原理。附图中:
- [0049] 图1示出装运 (shipment) 之前的外部补偿系统;
- [0050] 图2示出装运之后的外部补偿系统;
- [0051] 图3A、图3B和图3C示出根据本发明的示例性实施方式的外部补偿方法的原理;
- [0052] 图4是根据本发明的示例性实施方式的有机发光二极管 (OLED) 显示器的框图;
- [0053] 图5是示出根据本发明的第一实施方式的多像素感测方法的电路图;
- [0054] 图6是示出根据本发明的第二实施方式的多像素感测方法的电路图;
- [0055] 图7是示出根据一个实施方式的图5所示的多像素感测方法中的感测路径的电路图;
- [0056] 图8是示出用于控制图7所示的子像素和感测路径的方法的波形图;
- [0057] 图9是示出图6所示的多像素感测方法中的感测路径的电路图;
- [0058] 图10是示出控制图9所示的子像素和感测路径的方法的波形图;
- [0059] 图11是示出在正常驱动中向子像素供应输入图像的数据的路径的电路图;
- [0060] 图12是示出用于控制图11所示的子像素和感测路径的方法的波形图;
- [0061] 图13是示出薄膜晶体管 (TFT) 的结构示例的横截面图;

- [0062] 图14是示出利用杂质对TFT进行掺杂的工艺的横截面图；
- [0063] 图15A和图15B示出具有左右对称结构的TFT的轻掺杂漏区具有相同大小的示例；
- [0064] 图16A和图16B示出具有左右对称结构的TFT的轻掺杂漏区具有不同大小的示例；
- [0065] 图17A和图17B示出具有左右对称结构的TFT的半导体沟道区具有相同大小的示例；
- [0066] 图18A和图18B示出具有左右对称结构的TFT的半导体沟道区具有不同大小的示例；
- [0067] 图19和图20示出上侧块和下侧块具有不同的TFT结构的示例；
- [0068] 图21和图22示出左侧块和右侧块具有不同的TFT结构的示例；
- [0069] 图23是示出用于控制图21和图22所示的子像素的感测路径的方法的波形图；
- [0070] 图24示出不同的感测路径连接到图21和图22所示的块的示例；
- [0071] 图25是示出图24所示的多像素感测方法中的感测路径的电路图；以及
- [0072] 图26是示出用于控制图24所示的子像素和感测路径的方法的波形图。

具体实施方式

[0073] 现在将详细参照本发明的实施方式，其示例示出于附图中。只要可能，贯穿附图将使用相同的标号来指代相同或相似的部件。将注意的是，如果确定已知技术的详细描述可误导本发明的实施方式，则它将被省略。

[0074] 在以下描述中，块包括被同时感测的两个或更多个子像素并且可被解释为集合或组。

[0075] 根据本发明的示例性实施方式的有机发光二极管(OLED)显示器的外部补偿系统被分成装运之前的外部补偿系统和装运之后的外部补偿系统。

[0076] 图1示出装运之前的外部补偿系统。装运之前的外部补偿系统包括显示模块100、数据调制器20和计算机200。

[0077] 显示模块100包括形成有像素阵列的显示面板10、显示面板驱动电路等。本发明的实施方式利用基于每一块同时感测子像素的多像素感测方法来感测子像素的驱动性质(或特性)。为此，本发明的实施方式在显示面板10的像素阵列上准备由两个或更多个子像素共享的感测路径。如图4所示，显示面板驱动电路包括数据驱动器12、选通驱动器13、定时控制器11等。数据驱动器12可被集成到驱动集成电路(以下简称为“DIC”)中。利用数字数据输出感测值的模数转换器(ADC)可被嵌入数据驱动器12中。

[0078] 数据调制器20包括存储器MEM和补偿器GNUMCIC。存储器MEM存储从计算机200接收的各个块的补偿值。

[0079] 显示面板驱动电路在计算机200的控制下将在各个灰度级下预先设定的感测数据电压供应给子像素。被供应有感测数据电压的子像素中所流过的电流通过相邻子像素彼此共享的感测路径被相加，并且被转换为数字数据。根据本发明的实施方式的多像素感测方法通过共同地连接到包括在各个块中的子像素的感测路径来同时感测子像素。

[0080] 计算机200通过感测路径接收各个块的感测值并且收集在各个灰度级下块的感测值。计算机200计算各个块的I-V传递特性并且获得块的平均I-V传递曲线。计算机200将确定子像素的平均I-V传递曲线的参数存储在数据调制器20的存储器MEM中。另外，计算机

200分析在各个灰度级下块的感测值,并且计算各个块的I-V传递特性。计算机200将使各个块的I-V传递特性与块的平均I-V传递曲线之差最小化的各个块的补偿值存储在数据调制器20的存储器MEM中。存储器MEM可以是闪存。

[0081] 表示显示面板10的驱动性质的平均I-V传递曲线被存储在存储器MEM中的数据调制器20在装运之后在数据调制器20被安装在显示模块100上的状态下被交付给消费者。显示模块100与计算机200分离并且由主机系统200的制造商连接到主机系统200。主机系统200可以是电视系统、机顶盒、导航系统、DVD播放器、蓝光播放器、个人计算机(PC)、家庭影院系统和电话系统中的一个。在电话系统中,主机系统200包括应用处理器(AP)。

[0082] 如图2所示,装运之后的外部补偿系统包括显示模块100和主机系统300。当显示模块100被驱动时,数据调制器20的补偿器GNUMCIC将输入图像数据调制到各个块的补偿值并且将各个块的补偿值发送至DIC。因此,补偿了块的驱动性质的变化的数据被写到子像素。装运之后的外部补偿系统可在外部补偿系统的驱动期间驱动感测路径,并且可根据应用产品来更新各个块的感测值和各个块的补偿值,以基于显示面板10的使用时间补偿子像素的驱动性质的下降(例如,驱动性质随时间的改变)。

[0083] 图3A、图3B和图3C示出根据本发明的实施方式的外部补偿方法的原理。根据本发明的实施方式的外部补偿方法利用多像素感测方法通过一个感测路径同时感测包括在各个块中的子像素。根据本发明的实施方式的外部补偿方法将具有相等间隔的多个灰度级电压(即,感测电压)施加到子像素并且基于每一块测量子像素的电流,从而基于每一块计算子像素的驱动性质。例如,可基于每一块测量在七个灰度级中的每一个下子像素的驱动性质。除了实际测量的灰度级以外的剩余灰度级基于近似表达式来计算。因此,本发明的实施方式利用实际测量方法和近似测量方法来获得各个块的I-V传递曲线。

[0084] 根据本发明的实施方式的外部补偿方法将各个块的驱动性质相加,并且将相加值除以块的数量,从而获得表示显示面板的驱动性质的平均I-V传递曲线。图3A所示的平均I-V传递曲线21被存储在存储器MEM中。在图3A中,x轴是施加到驱动薄膜晶体管(TFT)的栅极的数据电压Vdata,y轴是驱动TFT基于数据电压Vdata的漏电流Id。

[0085] 根据本发明的实施方式的外部补偿方法可基于在装运之前获得的各个块的感测值来补偿装运之后的块的驱动性质的变化。当根据所施加的场来正常地驱动装运之后的OLED显示器时,可在各个感测周期中更新各个子像素的驱动性质的改变。

[0086] 如图3B所示,根据本发明的实施方式的外部补偿方法将低灰度级电压V1和高灰度级电压Vh施加到子像素的驱动TFT的栅极,并且感测在低灰度级和高灰度级下块的电流I,以测量在各个灰度级下子像素的驱动性质。块的电流指示彼此共享感测路径并且基于每一块被同时感测的子像素中流过的电流之和。如果利用与现有外部补偿方法相同的方法来感测各个子像素的驱动性质,则无法感测在低灰度级下子像素的电流,因为在低灰度级下子像素的电流过低。因此,无法获得图3B所示的传递曲线 22。

[0087] 根据本发明的实施方式的外部补偿方法基于以每一块为基础感测的低灰度级感测值和高灰度级感测值来获得针对所有灰度级的I-V传递曲线。换言之,根据本发明的实施方式的外部补偿方法基于每一块同时感测彼此共享感测路径的子像素,并且利用包括在各个块中的子像素中所流过的电流之和来感测低灰度级电流。因此,即使在低灰度级下一个子像素的电流较低,根据本发明的实施方式的外部补偿方法也可感测在低灰度级下子像素

的驱动性质。

[0088] 根据依据本发明的实施方式的外部补偿方法,由于包括在各个块中的子像素彼此共享相同的感测路径,所以包括在各个块中的子像素的驱动性质作为在相同灰度级下的一个值被感测。补偿值被确定为使基于各个块的感测值获得的各个块的I-V传递曲线与显示面板的平均I-V传递曲线之差最小化的值。因此,由于各个块具有一个感测值,所以属于各个块子像素利用相同的补偿值来补偿。

[0089] 补偿值包括图3B所示的式($I_d = a' \times (V_{data} - b')^c$)中的参数a、b和c。在图3B中,Vdata是对驱动TFT的栅极施加的感测数据电压,c是常数,a'是增益值,b'是偏移值。基于每一块补偿子像素的方法不如独立地补偿各个子像素的方法精确。然而,在高分辨率子像素阵列的情况下,两种方法之间在用户肉眼感觉到的图像质量方面没有差异。

[0090] 各个块中定义图3C的传递曲线的参数a、b和c基于各个块的感测结果来获得。要写到通过不同于显示面板10的平均I-V传递曲线的驱动性质来感测的块的子像素的数据被调制到增益值“a”和偏移值“b”。因此,块被补偿以使得其驱动性质符合显示面板10的平均I-V传递曲线(目标I-V曲线)。在图3B和图3C中,目标I-V曲线21指示显示面板的平均I-V传递曲线,补偿之前和补偿之后的I-V传递曲线22a指示基于利用根据本发明的实施方式的多像素感测方法获得的各个块的感测值计算的各个块的驱动性质(I-V传递曲线)。

[0091] 根据将多像素感测方法与现有技术的单独地感测子像素的单感测方法比较的实验结果,本发明人确认了用户肉眼感觉到的这两种方法的补偿效果之间几乎没有差异。当分辨率进一步增加至UHD(超高清)、QHD(四倍高清)等时,用户很难用肉眼感知到多像素感测方法和单感测方法的补偿效果之间的差异。图4是根据本发明的实施方式的OLED显示器的框图。参照图4,根据本发明的实施方式的OLED显示器包括显示面板10和显示面板驱动电路。显示面板驱动电路包括数据驱动器12、选通驱动器13、定时控制器11等,并且将输入图像的数据写到子像素。

[0092] 在显示面板10上,多条数据线14和多条选通线15彼此交叉,并且像素成矩阵形式排列。输入图像的数据被显示在显示面板10的像素阵列上。显示面板10包括共同地连接到相邻像素的参考电压线(以下称作“REF线”)以及用于向子像素供应高电位驱动电压VDD的高电位驱动电压线(以下称作“VDD线”)。预定的参考电压REF(参照图5和图7)通过REF线16(参照图5和图6)被供应给子像素。

[0093] 选通线15包括被供应有第一扫描脉冲的多条第一扫描线以及被供应有第二扫描脉冲的多条第二扫描线。在图6至图12中,S1表示第一扫描脉冲,S2表示第二扫描脉冲。

[0094] 各个像素包括红色子像素、绿色子像素和蓝色子像素以便于表示颜色。各个像素还可包括白色子像素。各个子像素连接到一条数据线、一对选通线、一条REF线、一条VDD线等。一对选通线包括一条第一扫描线和一条第二扫描线。

[0095] 本发明的实施方式基于每一块同时感测彼此共享感测路径的子像素。各个块包括彼此共享感测路径的子像素。各个块不限于共享感测路径的相邻子像素。例如,各个块可包括彼此共享感测路径并且彼此分离开预定距离的子像素。

[0096] 根据本发明的实施方式的多像素感测方法基于每一块同时感测包括在各个块中的两个或更多个子像素的驱动性质。包括在同一块中的子像素的驱动性质被感测为一个值。由于本发明的实施方式针对各个块具有一个感测值,所以本发明的实施方式基于这一

个感测值选择一个补偿值。因此,本发明的实施方式将包括在各个块中的子像素的驱动性质感测为一个感测值,并且将要写到各个块的子像素的数据调制到基于该感测值计算的相同补偿值。

[0097] 在根据本发明的实施方式的OLED显示器中,存储感测值的存储器的容量与现有技术的单感测方法中的存储器容量相比大大减小。这是因为本发明的实施方式不是从所有子像素分别检测感测值,而是从各自包括两个或更多个子像素的块检测感测值。

[0098] 如图5至图7以及图9所示,感测路径包括连接到相邻子像素的REF线16。感测路径包括采样和保持电路SH和ADC。本发明的实施方式基于每一块同时感测共享感测路径的子像素,并且利用在各个块的子像素中流过的电流之和来感测各个块的电流,从而稳定地感测在低灰度级下子像素的驱动性质。

[0099] 在现有技术的单感测方法中,由于分别感测子像素的电流,所以子像素在低灰度级下具有较小的感测电流。当分别感测共享REF线的子像素时,低灰度级下的感测电流较小。因此,如果感测周期的长度没有充分增加,则无法感测在低灰度级下子像素的驱动性质。另一方面,本发明的实施方式通过同一感测路径同时感测多个子像素,并且利用子像素中流过的电流之和来感测子像素的驱动性质,从而感测在低灰度级下子像素的驱动性质。因此,本发明的实施方式可通过增大感测电流来感测超出ADC 的范围的子像素的驱动性质。本发明的实施方式即使在低灰度级下也可通过增大感测电流来稳定地感测需要低电流的高分辨率和高清晰度子像素的驱动性质。

[0100] 数据驱动器12将装运之前从计算机200接收的感测数据转换为数据电压,并且将该数据电压供应给数据线14。由于在被供应有感测数据电压的子像素中生成电流,所以可在装运之前预先设定的各个灰度级下感测子像素的驱动性质。

[0101] 在装运之后随时间推移分别感测块的驱动性质的改变的显示装置的情况下,数据驱动器12在正常驱动中预先设定的各个感测周期中在定时控制器11的控制下将从定时控制器11接收的感测数据转换为数据电压并且将该数据电压供应至数据线14。感测周期被布置在帧周期之间,并且可被指派为不接收输入图像的数据的消隐周期(即,垂直消隐周期)。感测周期可包括紧接在显示装置被打开之后或者紧接在显示装置被关闭之后的预定周期。

[0102] 在装运之前和装运之后设定的感测周期被分成采样和保持电路SH的采样周期、感测数据写入周期和感测数据读取周期。感测周期由图4所示的定时控制器11来控制。

[0103] 当在各个感测周期中感测子像素的驱动性质时,存储在存储器MEM中的各个块的感测值被更新为反映子像素的驱动性质随时间推移的下降程度的值。这种补偿方法可被应用于具有长寿命的应用产品(例如,电视)。

[0104] 利用在装运之前测量的感测值来补偿子像素的驱动性质的变化,无法确保在装运之后的单独的感测周期。在这种情况下,没有反映在装运之后在消费者使用的同时子像素的驱动性质随时间推移的改变。这种补偿方法可被应用于短时间周期使用的应用产品(例如,移动装置或可穿戴装置)。

[0105] 感测数据电压在感测周期期间被施加到子像素的驱动TFT的栅极。在感测周期期间感测数据电压使得驱动TFT导通并且使得电流流过驱动TFT。感测数据电压作为预先设定的灰度值生成。感测数据电压根据预先设定的感测灰度级而变化。

[0106] 计算机200或定时控制器11将在感测周期期间预先存储在内部存储器中的感测数

据SDATA (参照图8和图10) 发送至数据驱动器12。感测数据SDATA被预先确定而不管输入图像的数据, 并且用于基于每一块感测子像素的驱动性质。数据驱动器 12通过数模转换器(DAC) 将作为数字数据接收的感测数据SDATA转换为伽马补偿电压并且将感测数据电压输出至数据线14。数据驱动器12通过ADC将感测数据电压被供应至子像素时所获得的各个块的感测电压转换为数字数据。数据驱动器12将输出至ADC的感测值SEN发送给定时控制器11。各个块的感测电压与当感测数据电压被供应至子像素时所生成的属于各个块的子像素中流过的电流之和成比例。

[0107] 数据驱动器12在显示输入图像的正常驱动周期期间通过DAC将从定时控制器 11接收的输入图像的数字视频数据MDATA转换为数据电压, 然后将数据电压供应给数据线14。被供应给数据驱动器12的数字视频数据MDATA是由数据调制器20 基于子像素的驱动性质的感测结果调制以补偿子像素的驱动性质的改变的数据。

[0108] 连接到感测路径的电路元件可被嵌入数据驱动器12中。例如, 数据驱动器12 可包括图7和图9中的采样和保持电路SH、ADC以及开关元件MR、MS、M1 和 M2。

[0109] 选通驱动器13在定时控制器11的控制下生成图8和图10所示的扫描脉冲S1 和S2, 并且将扫描脉冲S1和S2供应给选通线15。选通驱动器13利用移位寄存器使扫描脉冲S1和S2移位, 因此可将扫描脉冲S1和S2依次供应给选通线15。选通驱动器13的移位寄存器可通过GIP (面板中选通驱动器) 工艺连同显示面板10的像素阵列一起直接形成在显示面板10的基板上。

[0110] 定时控制器11从主机系统300接收输入图像的数字视频数据DATA以及与数字视频数据DATA同步的定时信号。该定时信号包括垂直同步信号Vsync、水平同步信号Hsync、时钟信号DCLK、数据使能信号DE等。

[0111] 定时控制器11基于从主机系统300接收的定时信号生成用于控制数据驱动器12的操作定时的数据定时控制信号DDC以及用于控制选通驱动器13的操作定时的选通定时控制信号GDC。定时控制器11将从数据驱动器12接收的感测值SEN供应给数据调制器20, 并且将通过数据调制器20调制的数字视频数据MDATA发送给数据驱动器12。

[0112] 选通定时控制信号GDC包括起始脉冲、移位时钟等。起始脉冲限定起始定时, 其使得在选通驱动器13的移位寄存器中生成第一输出。移位寄存器在起始脉冲被输入时开始被驱动, 并且按照第一时钟定时输出第一选通脉冲。移位时钟控制移位寄存器的输出移位定时。

[0113] 数据调制器20基于各个块的感测值SEN来选择预先设定的补偿值。数据调制器 20利用各个块的所选择的补偿值来调制将要写到包括在各个块中的子像素的输入图像的数据。补偿值包括用于补偿驱动TFT的阈值电压的改变的偏移值“b”以及用于补偿驱动TFT的迁移率的改变的增益值“a”。将偏移值“b”与输入图像的数字视频数据 DATA相加并且补偿驱动TFT的阈值电压的变化。将增益值“a”与输入图像的数字视频数据DATA相乘并且补偿驱动TFT的迁移率的改变。由于基于每一块获得感测值, 所以数据调制器20对将要写到属于各个块的子像素的数据施加相同的补偿值, 并且调制所述数据。计算显示面板的平均传递曲线、偏移值和增益值所需的参数被存储在数据调制器20的存储器中。数据调制器20可被嵌入定时控制器11中。

[0114] 图5是示出根据本发明的第一实施方式的多像素感测方法的电路图。参照图5, 根

据本发明的第一实施方式的多像素感测方法同时感测彼此共享感测路径的两个子像素P11和P12。作为示例,本发明的第一实施方式描述了水平地彼此相邻设置的子像素被同时感测。另外,同时感测的子像素可彼此分离。

[0115] 子像素P11和P12中的每一个包括OLED、驱动TFT DT、第一开关TFT ST1和第二开关TFT ST2以及存储电容器C。像素电路不限于图5。

[0116] OLED包括形成在阳极和阴极之间的有机化合物层。有机化合物层可包括空穴注入层HIL、空穴传输层HTL、发射层EML、电子传输层ETL、电子注入层EIL等,但不限于此。

[0117] 图5示出作为TFT ST1、TFT ST2和TFT DT的示例使用n型金属氧化物半导体场效应晶体管(MOSFET)。在本发明的第一实施方式中,可使用p型MOSFET。TFT ST1、TFT ST2和TFT DT可通过非晶硅(a-Si) TFT、多晶硅TFT和氧化物半导体 TFT或其组合中的一个来实现。

[0118] OLED的阳极经由第二节点B连接到驱动TFT DT。OLED的阴极连接到地电平电压源并且被供应有地电平电压VSS。

[0119] 驱动TFT DT根据驱动TFT DT的栅源电压 V_{gs} 来控制OLED中流过的电流 I_{oled} 。驱动TFT DT包括连接到第一节点A的栅极、被供应有高电位驱动电压VDD 的漏极以及连接到第二节点B的源极。存储电容器C被连接在第一节点A与第二节点B之间并且保持驱动TFT DT的栅源电压 V_{gs} 。

[0120] 第一开关TFT ST1响应于第一扫描脉冲S1将来自数据线14的数据电压Vdata 施加到第一节点A。第一开关TFT ST1包括被供应有第一扫描脉冲S1的栅极、连接到数据线14的漏极以及连接到第一节点A的源极。

[0121] 第二开关TFT ST2响应于第二扫描脉冲S2打开或关闭第二节点B与REF线16 之间的电流路径。第二开关TFT ST2包括被供应有第二扫描脉冲S2的栅极、连接到第二节点B的漏极以及连接到REF线16的源极。

[0122] 位于REF线16的左侧和右侧的相邻子像素P11和P12彼此共享包括REF线16 的感测路径,并且在感测周期期间被同时感测。由于流过REF线16的电流“i”的量比单感测方法中大大约两倍,所以本发明的第一实施方式可感测在低于ADC的下限的低灰度级下子像素P11和P12的驱动性质。

[0123] 图6是示出根据本发明的第二实施方式的多像素感测方法的电路图。参照图6,根据本发明的第二实施方式的多像素感测方法同时感测彼此共享感测路径的四个子像素P11、P12、P21和P22。设置在像素阵列的第N行上的第一子像素P11和第二子像素P12以及设置在像素阵列的第(N+1)行上的第三子像素P21和第四子像素P22 水平地以及垂直地彼此相邻,并且彼此共享包括REF线16的感测路径,其中N是正整数。

[0124] 本发明的第二实施方式描述了水平地以及垂直地相邻设置的子像素被同时感测。在其它实施方式中,被同时感测的子像素可彼此分离,而非彼此相邻。由于子像素 P11、P12、P21和P22中的每一个的结构基本上与图5所示的本发明的第一实施方式相同,所以进一步的描述可简要进行或者可被完全省略。共享包括REF线16的感测路径的子像素P11、P12、P21和P22在感测周期期间被同时感测。由于流过REF线 16的电流的量比单感测方法中大大约四倍,所以本发明的第二实施方式可感测在低于ADC的下限的低灰度级下子像素P11、P12、P21和P22的驱动性质。

[0125] 图7是示出图5所示的多像素感测方法中的感测路径的电路图。图8是示出控制图7

所示的子像素和感测路径的方法的波形图。作为示例,图7和图8示出两个子像素如图5所示被同时感测。

[0126] 参照图7和图8,根据本发明的实施方式的OLED显示器还包括连接在REF线16与多条数据线14之间的解复用器(以下简称为“DMUX”)M1和M2、连接到REF线16的第一感测开关MS、REF开关MR、连接在REF线16与采样和保持电路SH之间的第二感测开关SW2、连接到采样和保持电路SH的ADC、连接在REF线16与DAC之间的数据开关SW1等。

[0127] 在感测周期期间,感测数据电压被供应给子像素P11和P12。感测数据SDATA可作为低灰度级数据和高灰度级数据被生成。低灰度级数据可在8比特数据中的2比特的最高有效位(MSB)为“00”的低灰度级数据当中选择。高灰度级数据可在8比特数据中的2比特的最高有效位(MSB)为“11”的低灰度级数据当中选择。

[0128] 在感测周期期间,DAC将通过数据驱动器12接收的感测数据SDATA转换为模拟伽马补偿电压并且生成感测数据电压。在正常驱动周期期间,DAC将通过数据驱动器12接收的输入图像的数据MDATA转换为模拟伽马补偿电压并且生成要显示在像素上的数据的数据电压。DAC的输出电压是数据电压并且通过DMUX M1和M2被供应给数据线14。DAC可被嵌入数据驱动器12中。

[0129] 在感测周期期间,采样和保持电路SH将各个块的子像素中流过的电流“i”之和转换为感测电压并且将感测电压输入到ADC。ADC将感测电压转换为数字数据并且输出各个块的感测值SEN。各个块的感测值SEN通过定时控制器11被发送给数据调制器20。ADC可被嵌入数据驱动器12中。

[0130] 在感测周期期间,DMUX M1和M2在定时控制器11的控制下将从DAC输出的感测数据电压分配给第一数据线和第二数据线14。在正常驱动周期期间,DMUX M1和M2在定时控制器11的控制下将从DAC输出的输入图像的数据电压分配给第一数据线和第二数据线14。DMUX M1和M2将DAC的输出分配给多条数据线14,从而减少数据驱动器12的输出通道的数量。由于数据驱动器12的输出通道可直接连接到数据线14,所以DMUX M1和M2可被省略。

[0131] DMUX M1被连接在REF线16与第一数据线14之间,DMUX M2被连接在REF线16与第二数据线14之间。DMUX M1和M2可被嵌入数据驱动器12中,或者可直接形成在显示面板10上。在图7的示例中,第一数据线14是位于REF线16的左侧的数据线14,第二数据线14是位于REF线16的右侧的数据线14。

[0132] DMUX M1响应于第一DMUX信号DMUX1通过第一数据线14将从DAC输出的数据电压供应给子像素P11。DMUX M2响应于第二DMUX信号DMUX2通过第二数据线14将从DAC输出的数据电压供应给子像素P12。

[0133] 第一感测开关MS在定时控制器11的控制下打开或关闭感测路径。REF开关MR在定时控制器11的控制下打开或关闭参考电压REF的传输路径。参考电压REF的传输路径包括REF开关MR、REF线16和第二开关TFT ST2。参考电压REF通过参考电压REF的传输路径被供应给子像素P11和P12的第二节点B。

[0134] REF开关MR响应于从定时控制器11接收的SWR信号而导通。SWR信号与控制数据开关SW1的控制信号(以下称作“SW1信号”)同步。SWR信号和SW1信号中的每一个的脉冲持续时间可为大约两个水平周期,但不限于此。SWR信号和SW1信号与第一扫描脉冲S1(1)和S1(2)同步。第一扫描脉冲S1(1)和S1(2)可被生成为具有约一个水平周期1H的脉冲宽度,但是不

限于此。第一扫描脉冲S1 (1) 和S1 (2) 与第一 DMUX信号DMUX1和第二DMUX信号DMUX2交叠。“S1 (1)”表示用于使布置在像素阵列的第N行上的子像素P11和P12的第一开关TFT ST1导通的扫描脉冲。“S1 (2)”表示用于使布置在像素阵列的第(N+1)行上的子像素的第一开关TFT ST1导通的扫描脉冲。

[0135] SWR信号和SW1信号的脉冲持续时间与第一DMUX信号DMUX1和第二 DMUX信号DMUX2交叠。第一DMUX信号DMUX1和第二DMUX信号DMUX2 中的每一个可作为具有1/2水平周期的脉冲宽度的信号而生成,但不限于此。第二 DMUX信号DMUX2比第一DMUX信号DMUX1晚生成。

[0136] 继REF开关MR之后,第一感测开关MS响应于从定时控制器11接收的SWS 信号而导通。

[0137] SWS信号继SWR信号之后升高,并且具有比SWR信号长的脉冲持续时间。SWS 信号与控制第二感测开关SW2的控制信号(以下称作“SW2信号”)同步。因此,第一感测开关MS和第二感测开关SW2同时导通。在图8的示例中,SWS信号和SW2 信号中的每一个具有七个水平周期的脉冲持续时间,但不限于此。

[0138] 第二扫描脉冲S2 (1) 和S2 (2) 与第一扫描脉冲S1 (1) 和S1 (2) 同时升高,并且比第一扫描脉冲S1 (1) 和S1 (2) 晚下降。在图8的示例中,第二扫描脉冲S2 (1) 和S2 (2) 中的每一个具有九个水平周期的脉冲持续时间,但不限于此。第二扫描脉冲S2 (1) 和S2 (2) 的脉冲持续时间与SW1信号、SW2信号、SWR信号、SWS信号以及第一DMUX信号DMUX1和第二DMUX信号DMUX2交叠。“S2 (1)”表示用于使布置在像素阵列的第N行上的子像素P11和P12的第二开关TFT ST2导通的扫描脉冲。“S2 (2)”表示用于使布置在像素阵列的第(N+1)行上的子像素的第二开关TFT ST2导通的扫描脉冲。

[0139] 当感测第N行的子像素P11和P12时,感测数据电压被供应给子像素P11和P12 的第一节点A,并且参考电压REF被供应给子像素P11和P12的第二节点B。在这种情况下,感测数据电压被供应给子像素P11和P12中的每一个的驱动TFT DT的栅极。结果,电流“i”开始通过驱动TFT DT在感测路径中流过。

[0140] 当子像素P11和P12的第一感测开关MS和第二开关TFT ST2导通时,子像素 P11和P12的电流“i”沿着REF线16流过。在这种情况下,在共享感测路径的子像素 P11和P12中流过的电流被增加到REF线16,REF线16中的电流的量是仅感测一个子像素时REF线16中的电流的量的两倍。在图8中,“VS (1)”表示增加至第N行的子像素P11和P12中流过的电流之和的感测电压。被施加到REF线16的感测电压被采样和保持电路SH采样,并且通过ADC被转换为数字数据。从ADC输出的感测值 SEN被发送给定时控制器11。

[0141] 在同时感测第N行的子像素之后,同时感测共享感测路径的第(N+1)行的子像素的驱动性质。在图8中,“VS (2)”是增加至第(N+1)行的子像素中流过的电流之和的感测电压。

[0142] 图9是示出图6所示的多像素感测方法中的感测路径的电路图。图10是示出用于控制图9所示的子像素和感测路径的方法的波形图。作为示例,图9和图10示出四个子像素如图6所示被同时感测。

[0143] 参照图9和图10,根据本发明的实施方式的OLED显示器还包括连接在REF线 16与多条数据线14之间的DMUX M1和M2、连接到REF线16的第一感测开关MS、REF开关MR、连接在REF线16与采样和保持电路SH之间的第二感测开关SW2、连接到采样和保持电路SH的ADC、连接在REF线16与DAC之间的数据开关SW1 等。

[0144] 由于图9所示的像素阵列的结构基本上与图7所示的像素阵列的结构相同,所以进一步的描述可简要进行或者可被完全省略。如图10所示,在感测数据电压被供应给两行的子像素P11、P12、P21和P22之后,被供应给这两行的子像素P11、P12、P21和P22的第二扫描脉冲S2 (1) 和S2 (2) 彼此交叠。因此,设置在这两行上的四个子像素P11、P12、P21和P22被同时感测。

[0145] 第一扫描脉冲S1 (1) 和S1 (2) 限定感测数据写入周期。第二扫描脉冲S2 (1) 和S2 (2) 限定感测数据读取周期。

[0146] SWR信号和SW1信号的脉冲持续时间与第一DMUX信号DMUX1和第二 DMUX信号DMUX2交叠。在图10的示例中,SWR信号和SW1信号中的每一个被生成为具有三个水平周期的脉冲宽度的信号,但不限于此。在SW1信号的脉冲持续时间期间生成DMUX信号DMUX1和DMUX2中的每一个两次,使得感测数据电压可被供应给四个子像素P11、P12、P21和P22。DMUX信号DMUX1和DMUX2中的每一个可作为1/2水平周期的脉冲被生成两次。第二DMUX信号DMUX2在第一DMUX信号DMUX1之后生成。

[0147] SWS信号继SWR信号之后升高,并且具有比SWR信号长的脉冲持续时间。SWS 信号与SW2信号同步。

[0148] 第二扫描脉冲S2 (1) 和S2 (2) 与第一扫描脉冲S1 (1) 和S1 (2) 同时升高并且比第一扫描脉冲S1 (1) 和S1 (2) 晚下降。第二扫描脉冲S2 (1) 和S2 (2) 的脉冲持续时间与SW1信号、SW2信号、SWR信号、SWS信号以及第一DMUX信号DMUX1和第二DMUX 信号DMUX2交叠。第二扫描脉冲S2 (1) 和S2 (2) 彼此交叠,以同时感测设置在第N 行和第(N+1) 行上的四个子像素。由于设置在多行上的子像素必须通过子像素所共享的感测路径彼此电连接,以同时感测设置在多行上的子像素,所以两个或更多个第二扫描脉冲S2 (1) 和S2 (2) 必须彼此交叠。“S2 (1)”表示用于使布置在像素阵列的第N行上的子像素P11和P12的第二开关TFT ST2导通的扫描脉冲。“S2 (2)”表示用于使布置在像素阵列的第(N+1) 行上的子像素P21和P22的第二开关TFT ST2导通的扫描脉冲。

[0149] 用于感测四个子像素的多像素感测方法将感测数据电压供应给子像素P11和P12的第一节点A并且将参考电压REF供应给子像素P11和P12的第二节点B。在这种情况下,感测数据电压被供应给共享感测路径的子像素P11、P12、P21和P22中的每一个的驱动TFT DT的栅极,并且电流“i”通过驱动TFT DT开始在感测路径中流过。

[0150] 当子像素的第一感测开关MS和第二开关TFT ST2导通时,子像素的电流“i”沿着REF线16流动。在这种情况下,在共享感测路径的子像素P11、P12、P21和P22 中流过的电流被增加到REF线16,REF线16的电流增加至感测一个子像素时REF 线16的电流的四倍。在图10中,“VS (1~4)”表示增加至第N行和第(N+1) 行的子像素P11、P12、P21和P22中流过的电流之和的感测电压。被施加到REF线16的感测电压被采样和保持电路SH采样并且通过ADC被转换为数字数据。从ADC输出的感测值SEN被发送给定时控制器11。如上所述,在共享感测路径的两行的子像素被同时感测之后,同时感测共享感测路径的下两行的子像素。

[0151] 在第N行和第(N+1) 行的子像素P11、P12、P21和P22被同时感测之后,共享感测路径的第(N+2) 行和第(N+3) 行(未示出)的子像素的驱动性质被同时感测。在图 10中,“VS (5~8)”表示增加至共享感测路径的第(N+2) 行和第(N+3) 行的四个子像素中流过的电流之和的感测电压。

[0152] 图11是示出在正常驱动中将输入图像的数据供应给子像素的路径的电路图。图12是示出用于控制图11所示的子像素和感测路径的方法的波形图。

[0153] 参照图11和图12,在正常驱动模式下基于每一行将输入图像的数据写到子像素。为此,如图11所示,开关元件SW1、MS、MR、M1和M2导通,因此形成数据电压传送路径和参考电压路径。开关元件SW2截止。

[0154] 第一扫描脉冲S1 (1) 和S1 (2) 被移位寄存器依次移位。第二扫描脉冲S2 (1) 和S2 (2) 按照与第一扫描脉冲S1 (1) 和S1 (2) 相同的方式被移位寄存器依次移位。供应给同一子像素的第一扫描脉冲和第二扫描脉冲彼此同步。在正常驱动模式下,参考电压REF 被供应给第二节点B,输入图像的数据电压被供应给第一节点A。在图12中,“DATA”是与第一扫描脉冲和第二扫描脉冲同步的输入图像的数据,并且被写到子像素。在正常驱动模式下,输入图像的数据电压被施加到子像素的第一节点A,即,驱动TFT 的栅极。

[0155] 图13是示出形成在子像素中的TFT的结构示例的横截面图。图14示出用于对半导体图案进行掺杂的工艺。参照图13和图14,缓冲层BUF被沉积在基板SUBS 上,半导体图案ACT形成在缓冲层BUF上。缓冲层BUF可被配置成由SiO₂形成的单层或者由SiO₂/SiN_x形成的双层,并且具有3000 Å至5000 Å的厚度。遮光层(未示出)可被设置在半导体图案ACT下面,以防止由半导体图案ACT曝露于光时所生成的光电流导致的漏电流。本发明的实施方式可执行用于在缓冲层BUF上沉积、结晶和掺杂半导体材料的工艺,以形成半导体图案ACT。半导体图案ACT的厚度可为500 Å至2000 Å。

[0156] 栅绝缘层GI被沉积在缓冲层BUF上并且覆盖半导体图案ACT。栅绝缘层GI具有约500 Å至2000 Å的厚度并且可被配置成由SiO₂形成的单层或者由SiO₂/SiN_x形成的双层。TFT的栅极G形成在栅绝缘层GI上。栅极G可被配置成由铜(Cu)、钼(Mo)、铝(Al)或钛(Ti)形成的单层或者由Mo/AlNd、Mo/Al、Ti/Al/Ti或Mo/Al/Mo 形成的多层。栅极G具有2000 Å至5000 Å的厚度。

[0157] 半导体图案ACT包括沟道区CH、轻掺杂漏(LDD)区域LDD、源区SA和漏区DA。沟道区CH与TFT的栅极G交叠,栅绝缘层GI夹在沟道区CH与TFT的栅极G之间。沟道区CH没有用杂质掺杂。

[0158] LDD区域LDD利用低浓度的n型杂质掺杂,并且用作欧姆接触层。如图14所示,本发明的实施方式首先在TFT的栅极G形成在栅绝缘层GI上的状态下使用栅极 G的金属图案作为掩模利用杂质对半导体图案ACT的LDD区域LDD、源区SA和漏区DA进行掺杂。随后,本发明的实施方式对光刻胶进行沉积、曝光和显影,以形成覆盖栅极G的光刻胶图案PR。本发明的实施方式然后使用光刻胶图案PR作为掩模利用杂质对除LDD区域LDD以外的源区SA和漏区DA进行掺杂。结果,通过杂质浓度限定半导体图案ACT的LDD区域LDD以及源区SA和漏区DA。

[0159] 层间介质INT被沉积在栅绝缘层GI上并且覆盖栅极G。层间介质INT具有2000 Å至5000 Å的厚度并且可被配置成由SiO₂形成的单层或者由SiO₂/SiN_x形成的双层。层间介质INT具有暴露半导体图案ACT的源区SA和漏区DA的接触孔。

[0160] TFT的源极S和漏极S的金属图案形成在层间介质INT上并且通过层间介质INT 的接触孔接触半导体图案ACT的源区SA和漏区DA。源极S和漏极S的金属图案可被配置成由铜(Cu)、钼(Mo)、铝(Al)或钛(Ti)形成的单层或者由Mo/AlNd、Mo/Al、Ti/Al/Ti或Mo/Al/Mo形

成的多层,并且具有2000 Å至5000 Å的厚度。

[0161] 钝化层PAS被沉积在层间介质INT上并且覆盖TFT。钝化层PAS可由诸如光丙烯(photoacrylic)的有机钝化材料或者诸如SiNx的无机钝化材料形成,或者可具有有机钝化层和无机钝化层的层叠结构。有机钝化层可具有1μm至3μm的厚度,无机钝化层可具有1000 Å至3000 Å的厚度。

[0162] 随着显示装置的分辨率增加,子像素的尺寸减小。相邻子像素的TFT的结构可被不同地设计,以在小尺寸的子像素中设置多个TFT。例如,如图15A至图18B所示,当相邻子像素的TFT被设计为具有对称结构时,可确保小尺寸的子像素的孔径比并且可将TFT设置在子像素中。另外,相邻子像素可彼此共享信号线。

[0163] TFT通过光刻工艺形成在基板上。在光刻工艺中,可能产生在光刻胶上对准的光掩模的对准误差。当在制造具有对称结构的TFT的工艺中产生光掩模的对准误差时,TFT的半导体沟道的电气性质可能变化。在这种情况下,块的感测结果可能不准确。

[0164] 根据本发明的实施方式的多像素感测方法使得包括在各个块中的子像素具有相同的TFT结构,从而防止块的感测结果中的误差。为此,根据本发明的实施方式的显示装置包括:第一块,其具有第一TFT结构;第二块,其具有不同于第一TFT结构的第二TFT结构;以及感测电路,其通过感测路径同时感测包括在第一块中的子像素,然后通过感测路径同时感测包括在第二块中的子像素。当从显示面板的平面看时,第一TFT结构和第二TFT结构彼此对称。

[0165] 第一块和第二块可彼此共享感测路径,并且可按照时分方式来被感测。感测电路包括感测路径以及控制感测路径的定时控制器11。这参照图13至图24来详细描述。

[0166] 图15A示出具有左右对称结构的TFT的LDD区域具有相同的尺寸的示例,图15B是沿着图15A的线I-I'和II-II'截取的横截面图。图16A示出具有左右对称结构的TFT的LDD区域具有不同的尺寸的示例,图16B是沿着图16A的线III-III'和IV-IV'截取的横截面图。图17A示出具有左右对称结构的TFT的半导体沟道区具有相同的尺寸的示例,图17B是沿着图17A的线V-V'和VI-VI'截取的横截面图。图18A示出具有左右对称结构的TFT的半导体沟道区具有不同的尺寸的示例,图18B是沿着图17A的线VII-VII'和VIII-VIII'截取的横截面图。

[0167] 参照图15A和图15B,TFT的栅极G按照倒L形构图。相邻子像素的TFT的栅极G的图案可被设计成左右对称结构。在制造具有左右对称结构的TFT的工艺中,如果不存在掩模误差,则TFT的半导体图案ACT的LDD区域LDD可具有相同的尺寸和相同的宽度。在图15A中,“L”表示沟道长度。

[0168] 如图16A和图16B所示,光刻胶图案PR可能由于用于限定LDD区域LDD的光刻胶图案PR的对准误差而向一侧移位。在这种情况下,具有左右对称结构的TFT之一(例如,左侧子像素的TFT)的LDD区域的尺寸减小,另一TFT(例如,右侧子像素的TFT)的LDD区域的尺寸增大。TFT的LDD区域的尺寸之间的差异导致TFT的沟道电阻之间的差异。当像左侧子像素的TFT中一样LDD区域的尺寸减小时,LDD区域的电阻减小。因此,TFT的迁移率增大,并且TFT的电导率改进。另一方面,当像右侧子像素的TFT中一样LDD区域的尺寸增大时,LDD区域的电阻增大。因此,TFT的迁移率减小,并且TFT的电导率降低。

[0169] 参照图17A和图17B,TFT的栅极G按照倒L形构图。相邻子像素的TFT的栅极G的图案

可被设计成左右对称结构。在制造具有左右对称结构的TFT的工艺中,如果不存在形成栅极图案的光掩模的误差,则TFT的半导体图案ACT的LDD区域 LDD可具有相同的尺寸和相同的宽度。

[0170] 如图18A和图18B所示,栅极图案可能由于栅极G的对准误差而向一侧移位。在这种情况下,具有左右对称结构的TFT之一(例如,左侧子像素的TFT)的半导体图案的沟道长度L减小,另一TFT(例如,右侧子像素的TFT)的半导体图案的沟道长度L增大。在图18A和图18B中,沟道长度L为(A+B)。当栅极G沿着x轴方向移位时,左侧TFT中的沟道长度A减小,并且右侧TFT中的沟道长度A由于左侧TFT的减小而增大。当像左侧子像素的TFT中一样沟道长度A减小时,沟道长度 L减小并且沟道电阻减小。因此,TFT的迁移率增大,并且TFT的电导率改进。另一方面,当像右侧子像素的TFT中一样沟道长度A增大时,沟道长度L增大并且沟道电阻增大。因此,TFT的迁移率减小,并且TFT的电导率降低。

[0171] 如果同时感测的各个块的子像素如图15A至图18B所示被设计成对称TFT结构,则各个块的感测值可能不准确。例如,如果各个块的左侧子像素和右侧子像素如图15A至图18B所示包括具有左右对称结构的TFT,则左侧子像素的左侧TFT的驱动性质和右侧子像素的右侧TFT的驱动性质可能由于LDD区域的尺寸之间的差异或者沟道长度L之间的差异而变化。因此,左侧TFT的驱动性质和右侧TFT的驱动性质二者均无法准确地感测。换言之,当具有左右对称结构的TFT之一(例如,左侧TFT)的迁移率增大(或减小)时,另一TFT(例如,右侧TFT)的迁移率减小(或增大)。因此,当左侧TFT和右侧TFT通过一个感测路径被一起感测时,流过左侧TFT和右侧TFT的电流被相加。结果,无法分别感测出左侧TFT和右侧TFT的驱动性质的变化。

[0172] 根据本发明的实施方式的多像素感测方法在具有不同TFT结构的子像素被设置在显示面板中时将具有相同TFT结构的子像素设定为一个块,因此在显示面板中形成多个块。结果,根据本发明的实施方式的多像素感测方法可通过将具有相同TFT结构的子像素设定为一个块来准确地感测包括在各个块中的子像素的驱动性质的变化。

[0173] 图19和图20示出上侧块和下侧块具有不同的TFT结构的示例。参照图19和图20,第二块BL2被设置在第一块BL1下面。第一块BL1和第二块BL2可彼此共享感测线。根据本发明的实施方式的多像素感测方法通过相同的感测路径同时感测包括在第一块BL1中的子像素P11和P12,然后通过相同的感测路径同时感测包括在第二块BL2中的子像素P21和P22。第一块BL1和第二块BL2具有上下对称TFT结构。第一块BL1和第二块BL2的像素电路、感测路径和感测方法同时与图7和图8中所示的那些相同。当一个块包括四个子像素时,包括四个子像素的块的像素电路、感测路径和感测方法同时与图9和图10中所示的那些相同。

[0174] 图21和图22示出左侧块和右侧块具有不同的TFT结构的示例。图23是示出用于控制图21和图22所示的子像素的感测路径的方法的波形图。

[0175] 参照图21和图22,第一块BL21和第二块BL22在水平方向上彼此相邻。第一块BL21和第二块BL22可彼此共享感测线。根据本发明的实施方式的多像素感测方法通过相同的感测路径同时感测包括在第一块BL21中的子像素P11和P21,然后通过相同的感测路径同时感测包括在第二块BL22中的子像素P12和P22。第一块BL21和第二块BL22具有左右对称TFT结构。

[0176] 除了施加数据电压的方法以外,第一块BL21和第二块BL22的像素电路、感测路径

和感测方法同时与图9和图10中所示的那些相同。

[0177] 参照图9和图23,根据本发明的实施方式的多像素感测方法将感测数据SDATA 写到第一块BL1的子像素P11和P21,并且使得电流在子像素P11和P21中流过。同时,根据本发明的实施方式的多像素感测方法将黑色灰度级的数据BDATA写到第二块BL2的子像素P12和P22,以排除第二块BL2的影响。当黑色灰度级的数据电压被供应给子像素P12和P22时,电流不在子像素P12和P22的OLED中流过。因此,子像素P12和P22不发射光。随后,根据本发明的实施方式的多像素感测方法感测第二块BL2。

[0178] 根据本发明的实施方式的多像素感测方法将感测数据SDATA写到第二块BL2的子像素P12和P22并且使得电流在子像素P12和P22中流过。同时,根据本发明的实施方式的多像素感测方法将黑色灰度级的数据BDATA写到第一块BL1的子像素 P11和P21,以排除第一块BL1的影响。因此,用于限定第一块BL1和第二块BL2 中的感测定时的第二扫描脉冲S2 (1)和S2 (2) 彼此交叠,但是第一块BL21和第二块 BL2按照时分方式通过黑色灰度级的数据BDATA被感测。

[0179] 如图24至图26所示,具有不同TFT结构的块的感测路径可分离,以独立地感测块。例如,可通过第一感测线16a感测第一块BL21,并且可通过第二感测线16b 感测第二块BL22。如图25和图26所示,当第一块BL21的感测路径与第二块BL22 的感测路径分离时,根据本发明的实施方式的多像素感测方法将感测数据同时写到第一块BL21和第二块BL22的子像素P11、P21、P12和P22,并且可获得第一块BL21 和第二块BL22中的每一个的感测值。在图25和图26中,“DATA1”表示连接到第一块BL21的第一数据线,“DATA2”表示连接到第二块BL22的第二数据线。

[0180] 第一块BL21和第二块BL22的子像素包括设置在第N行和第(N+1)行上的子像素。第二扫描脉冲S2 (1)和S2 (2) 彼此交叠,以同时感测第一块BL21和第二块BL22 的子像素。

[0181] 在图26中,“VS (21)”表示增加至第一块BL21的子像素P11和P21中流过的电流之和的感测电压。通过不同的感测路径同时感测第一块BL21和第二块BL22。

[0182] 在图26中,“VS (31)”表示从设置在第一块BL21和第二块BL22下面并且在第一块BL21和第二块BL22之后感测的第三块和第四块中的一个获得的感测电压。第三块和第四块子像素包括设置在第(N+2)行和第(N+3)行上的子像素。第二扫描脉冲 S2 (3)和S2 (4) 彼此交叠以同时感测第三块和第四块子像素。

[0183] 如上所述,本发明的实施方式同时感测共享感测路径的多个子像素,并且即使在低灰度级下也可稳定地感测子像素的驱动性质。另外,本发明的实施方式可通过感测高分辨率和高清晰度子像素的驱动性质并且补偿驱动性质的下降来改进图像质量。另外,本发明的实施方式可通过同时感测共享感测路径的多个子像素来使显示面板的感测路径的数量最小化,从而增大子像素的孔径比并且减少感测时间。

[0184] 本发明的实施方式可通过基于每一块检测感测值来极大地减小存储感测值的存储器的容量,因此可降低电路成本。

[0185] 另外,通过在设置有具有不同TFT结构的子像素的显示面板中布置各自包括具有相同TFT结构的子像素的块,本发明的实施方式可准确地感测各个块的子像素的驱动性质的变化。

[0186] 尽管已参照多个例示性实施方式描述了实施方式,但是应该理解,本领域技术人

员可以想出将落入本公开的原理的范围内的许多其它修改方式和实施方式。更具体地讲，在本公开、附图和所附权利要求书的范围内，可在组成部件和/或主题组合布置方式方面进行各种变化和修改。除了在组成部件和/或布置方式方面的变化和修改以外，对于本领域技术人员而言，替代使用也将是显而易见的。

[0187] 相关申请的交叉引用

[0188] 本申请要求2015年11月11日提交的韩国专利申请No.10-2015-0158249的权益，出于所有目的，其完整内容通过引用并入本文，如同在本文中充分阐述一样。

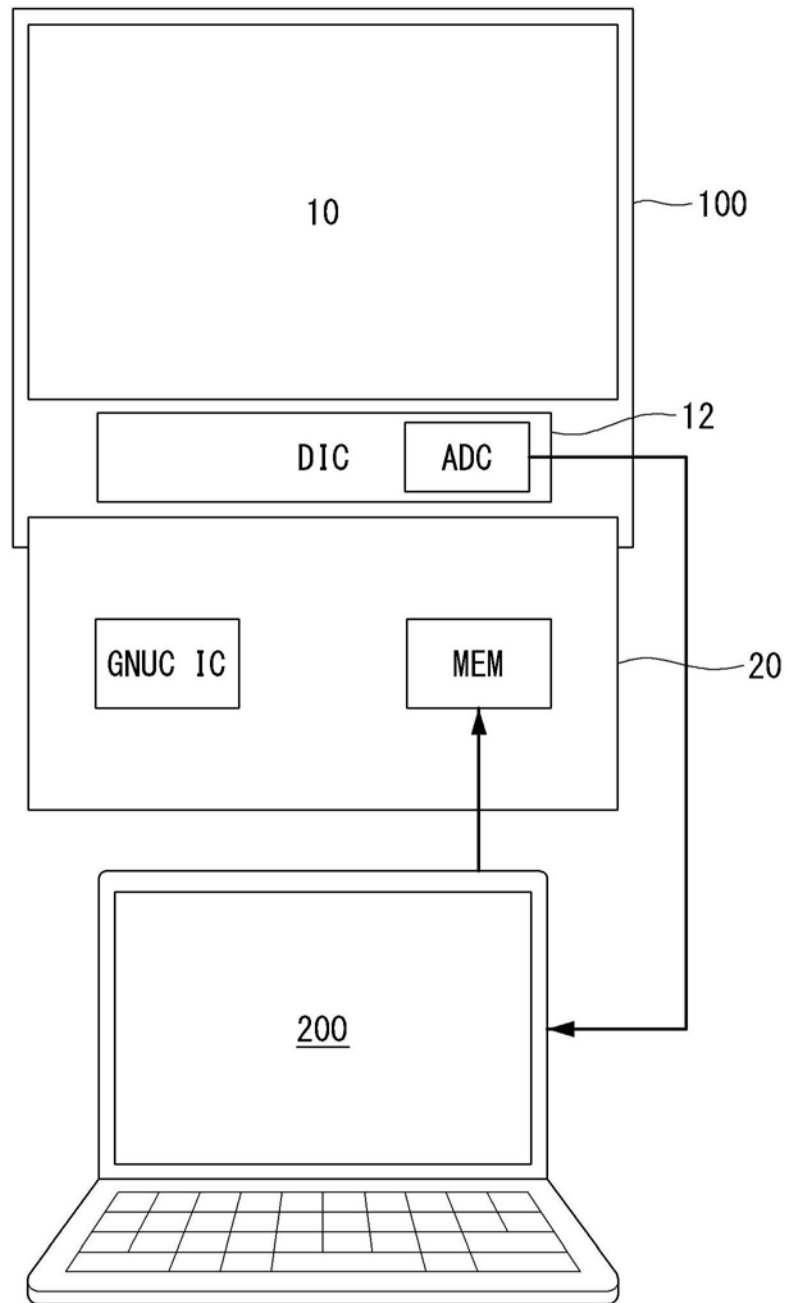


图1

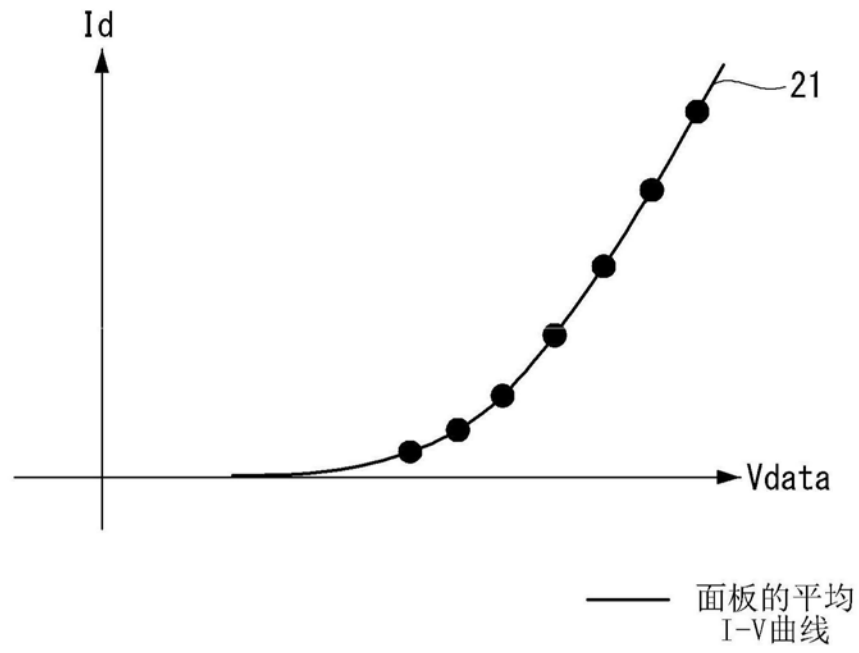


图3A

$$Id = a' \times (Vdata - b')^c$$

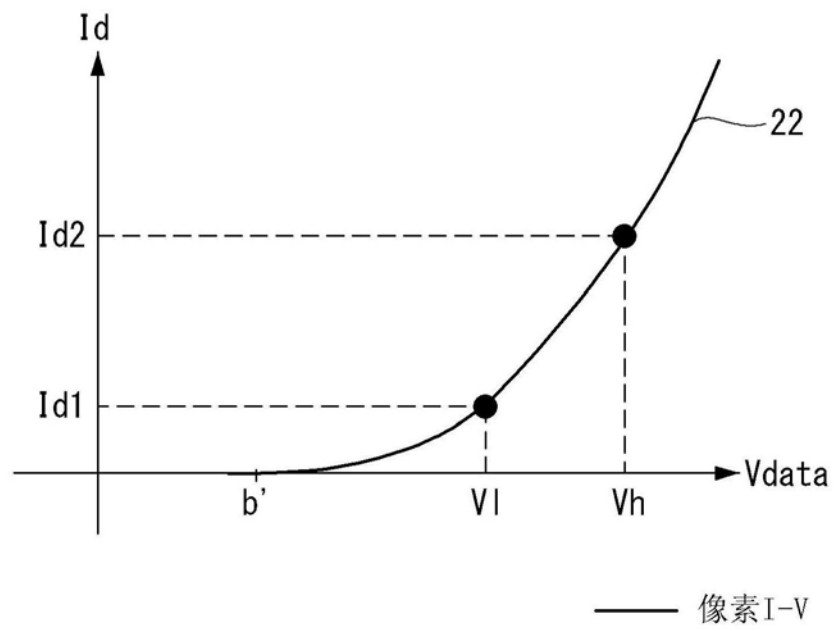


图3B

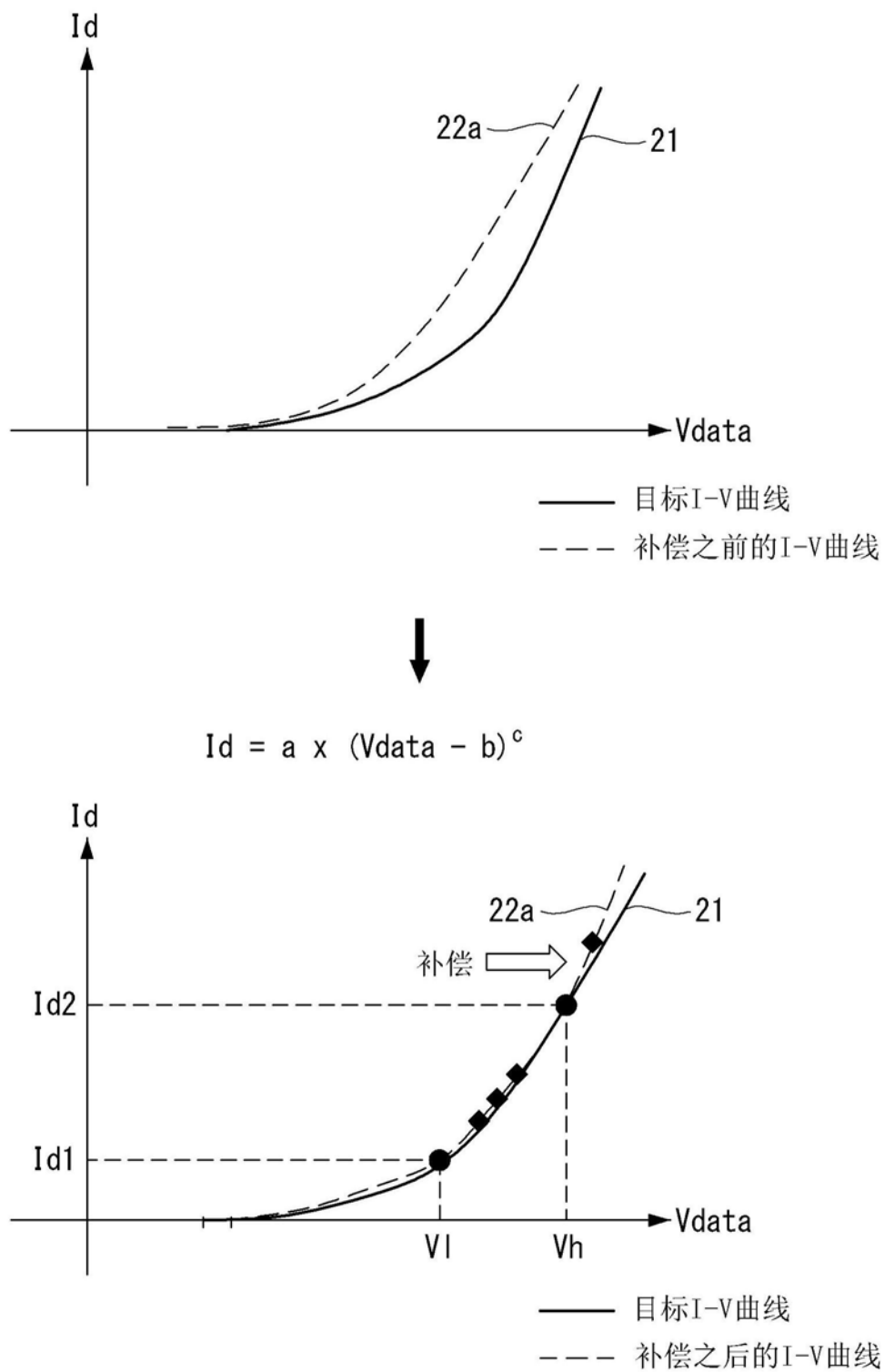


图3C

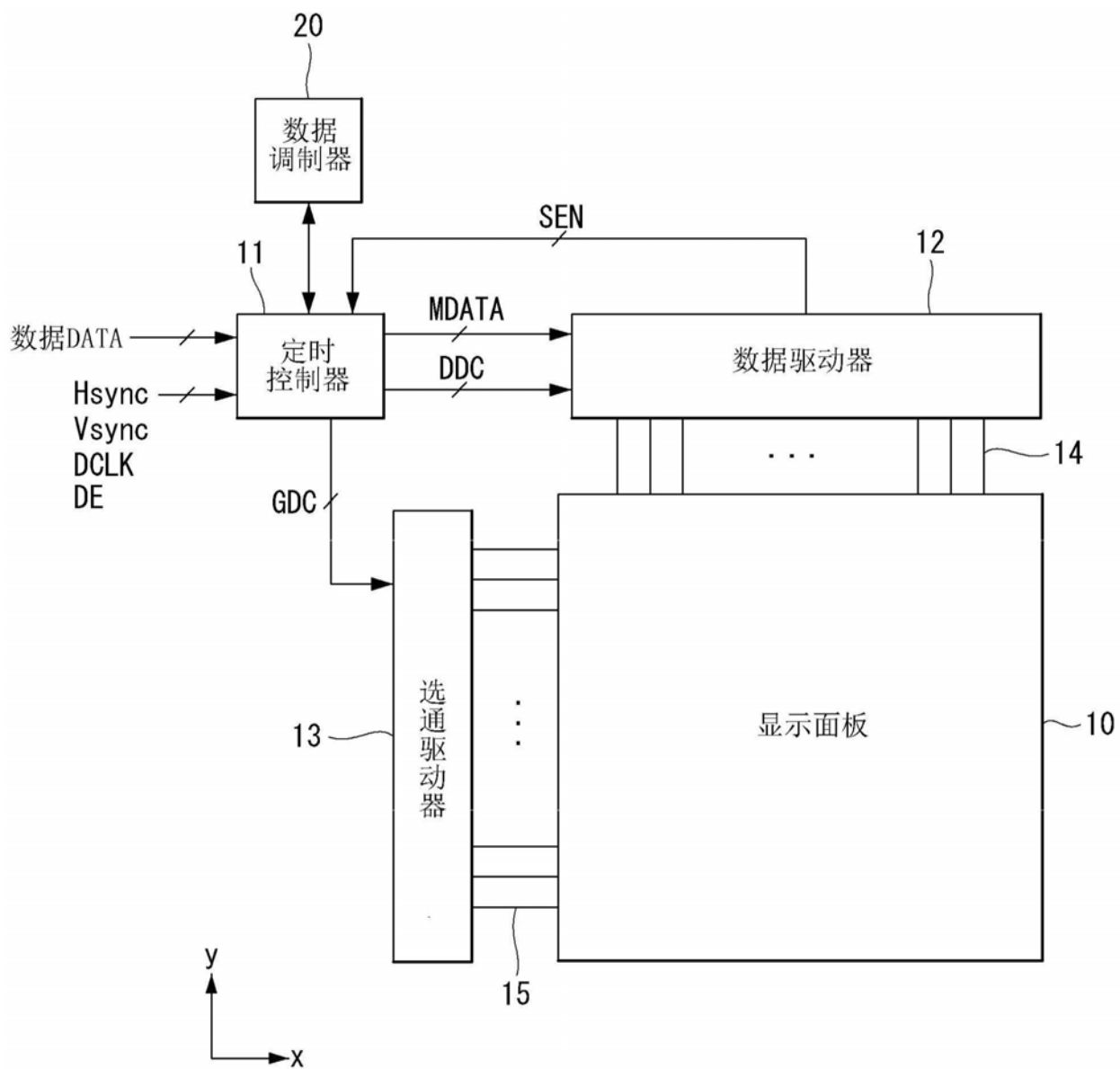


图4

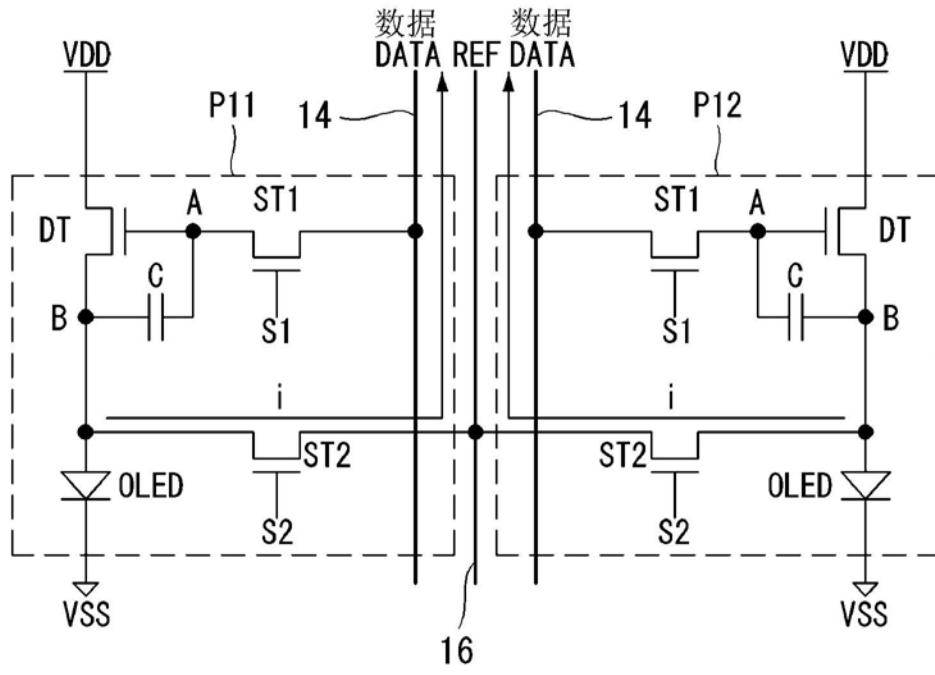


图5

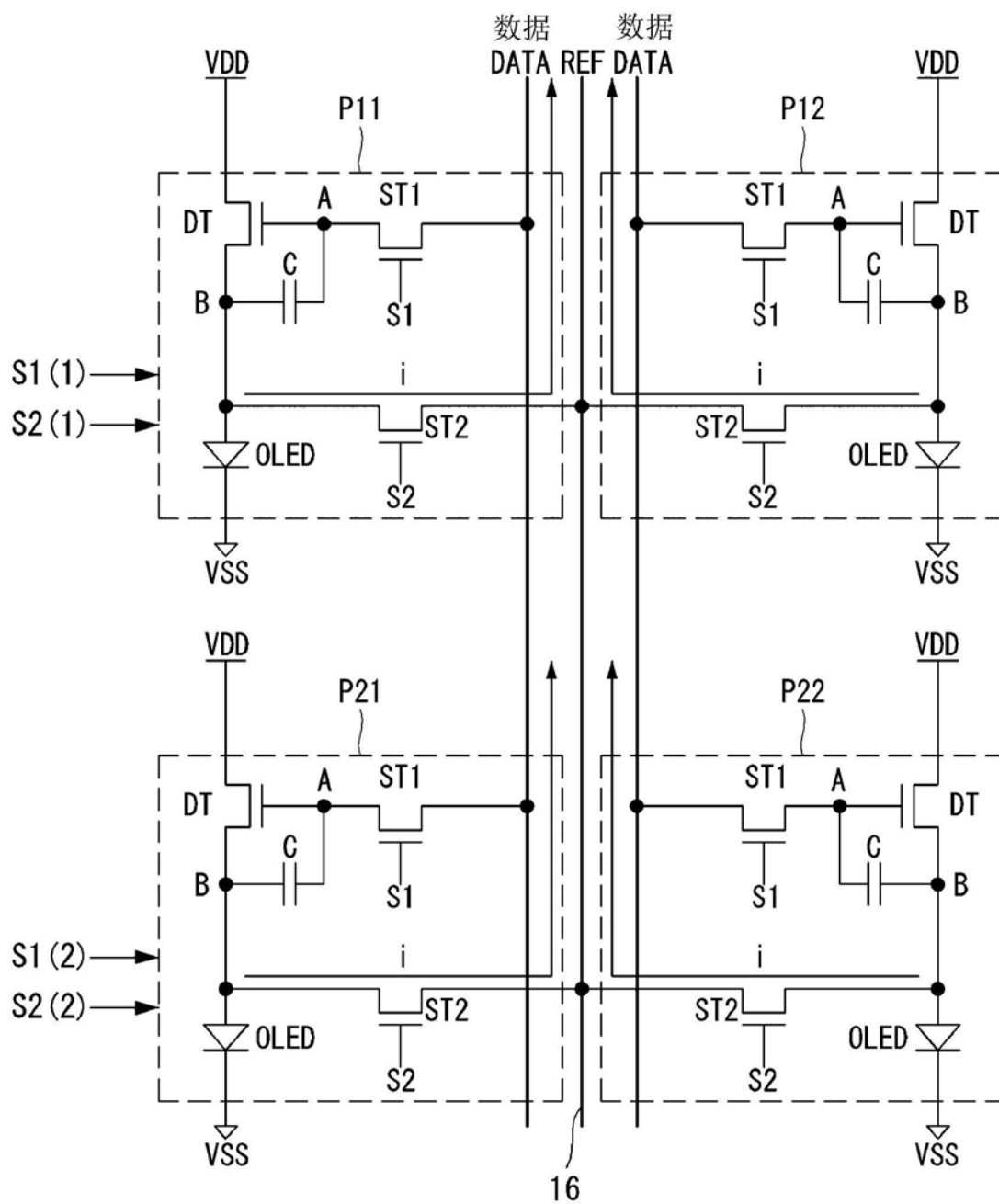


图6

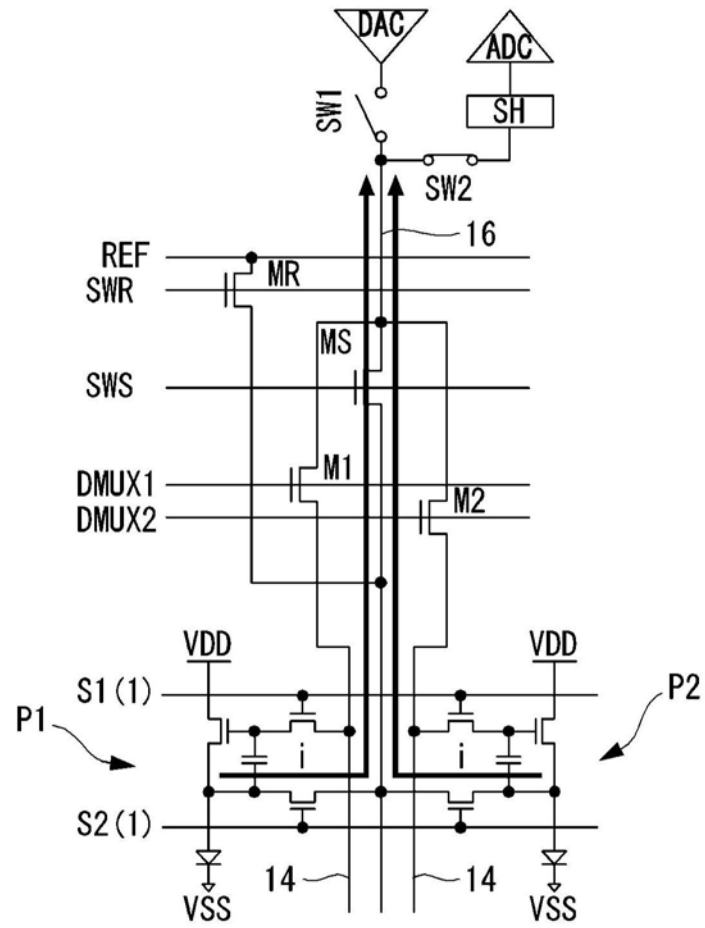


图7

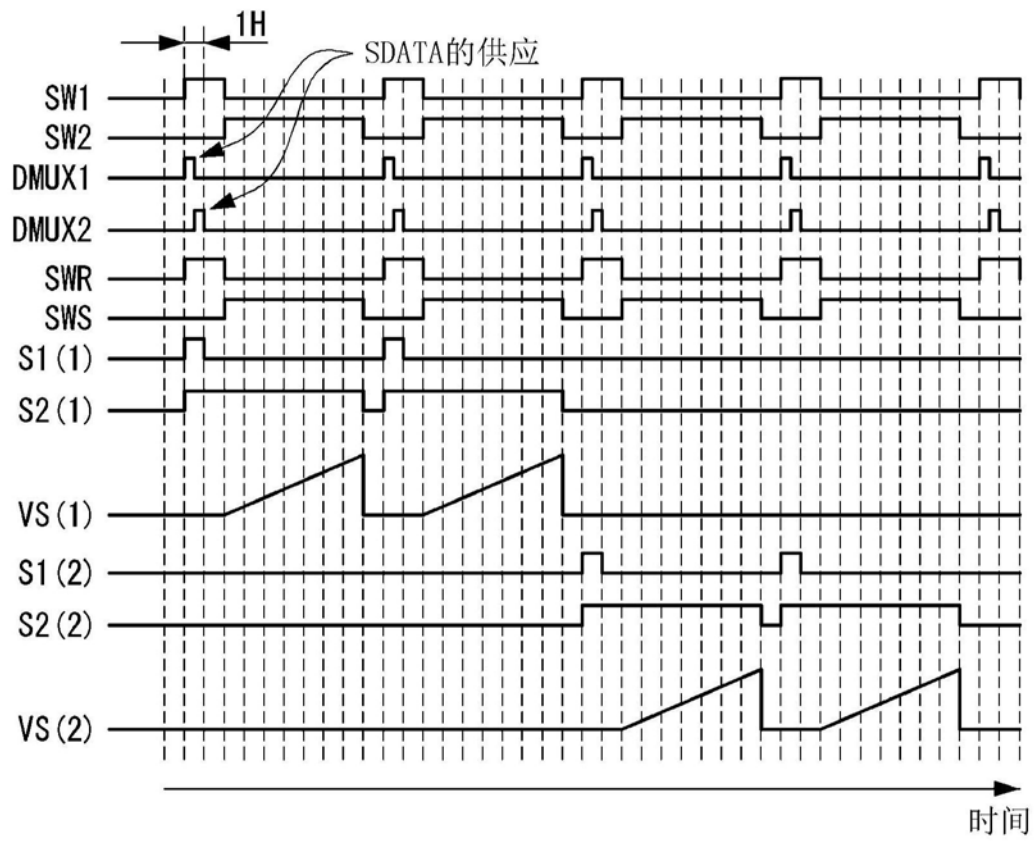


图8

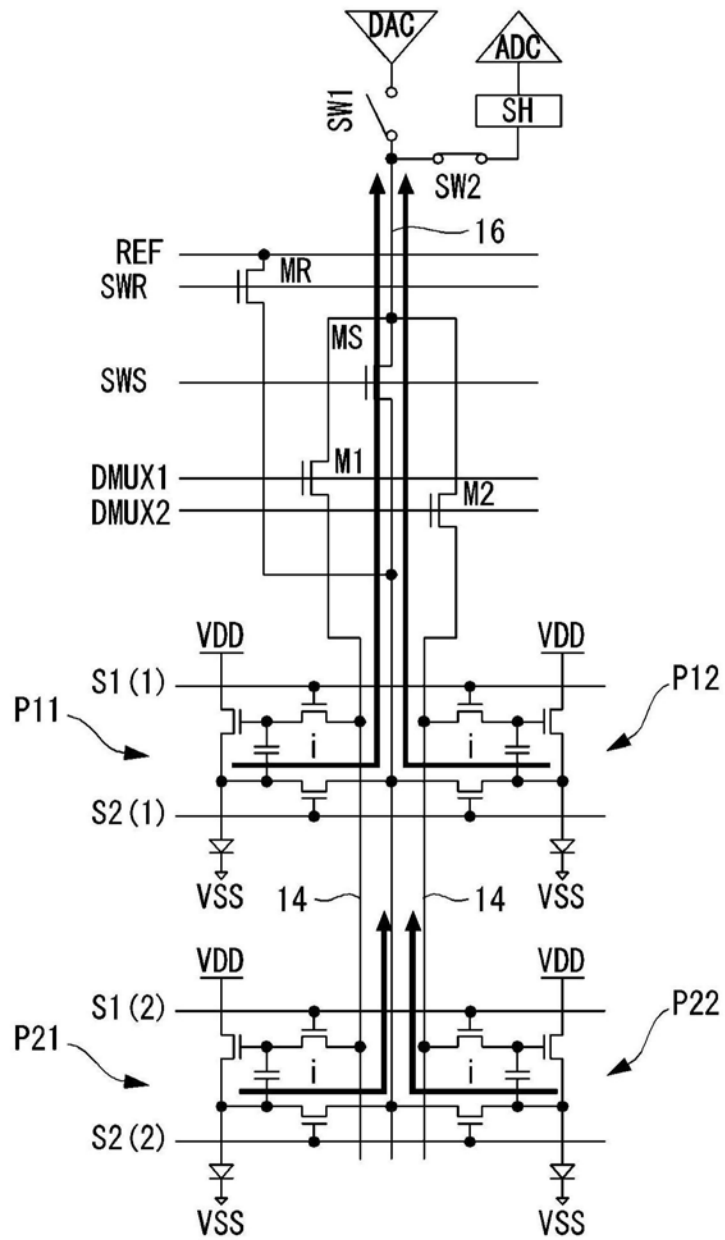


图9

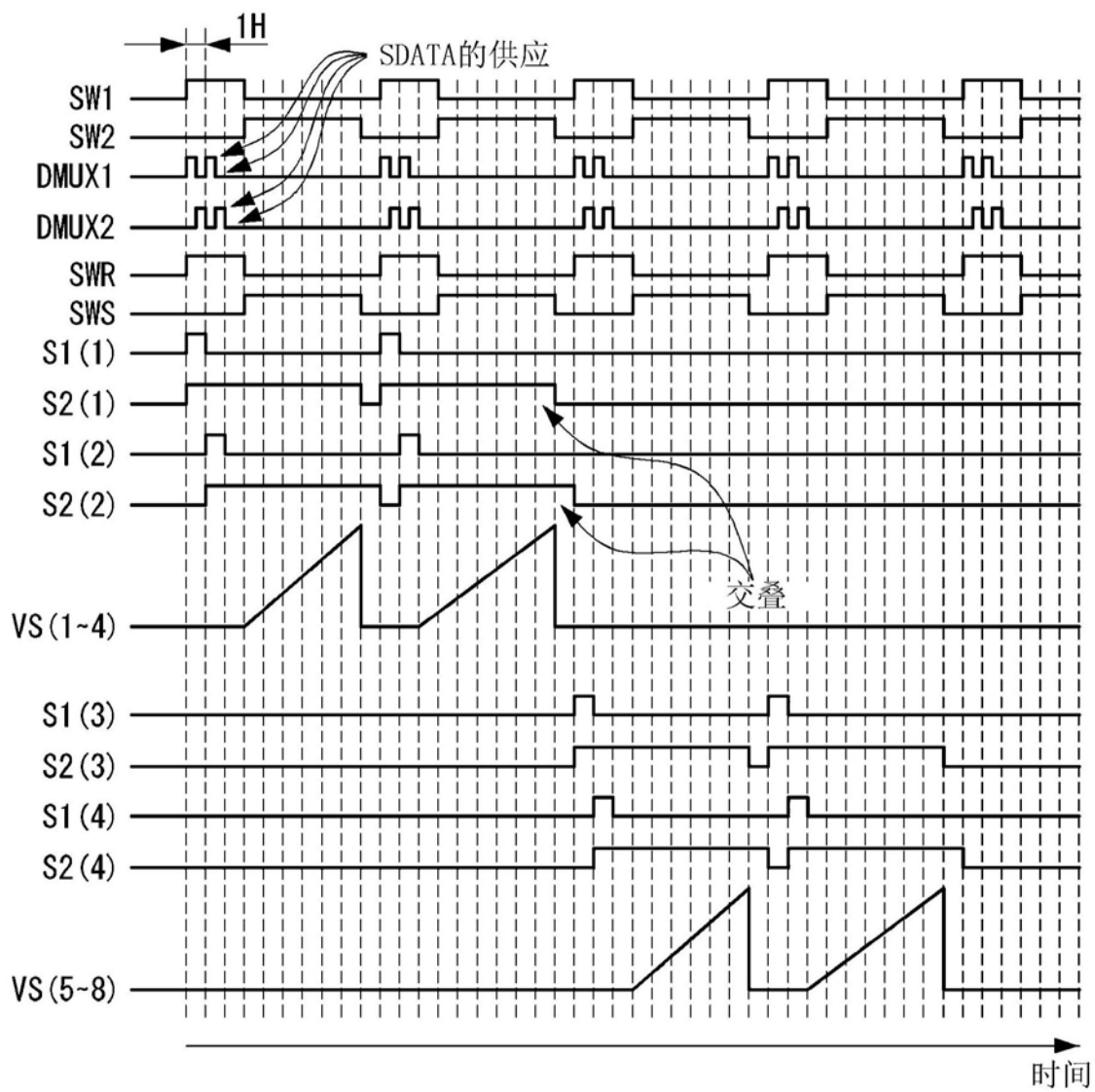


图10

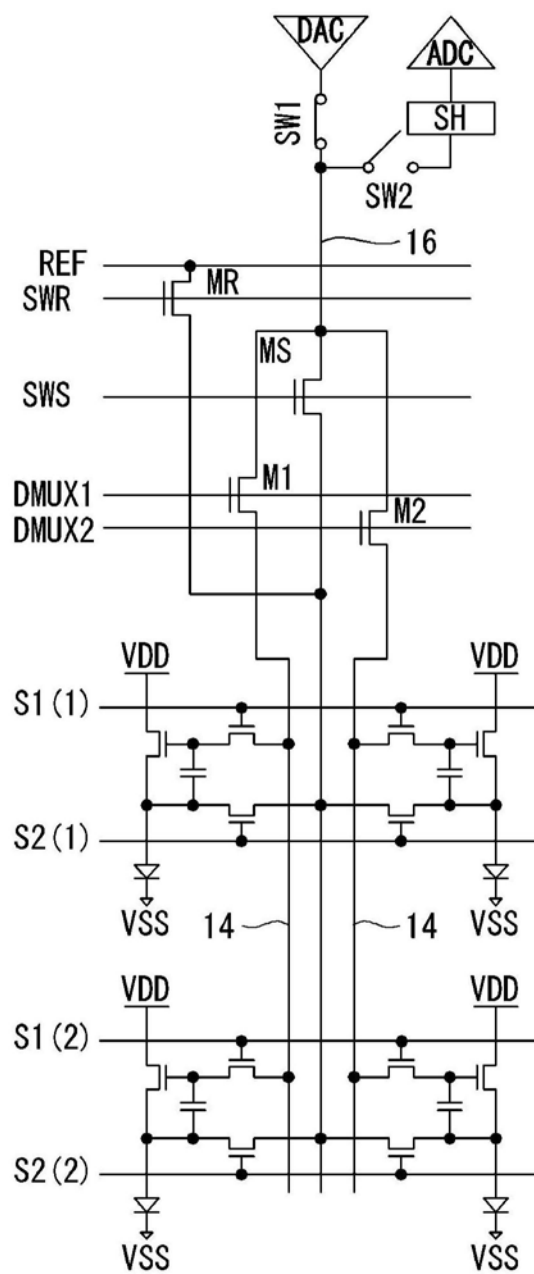


图11

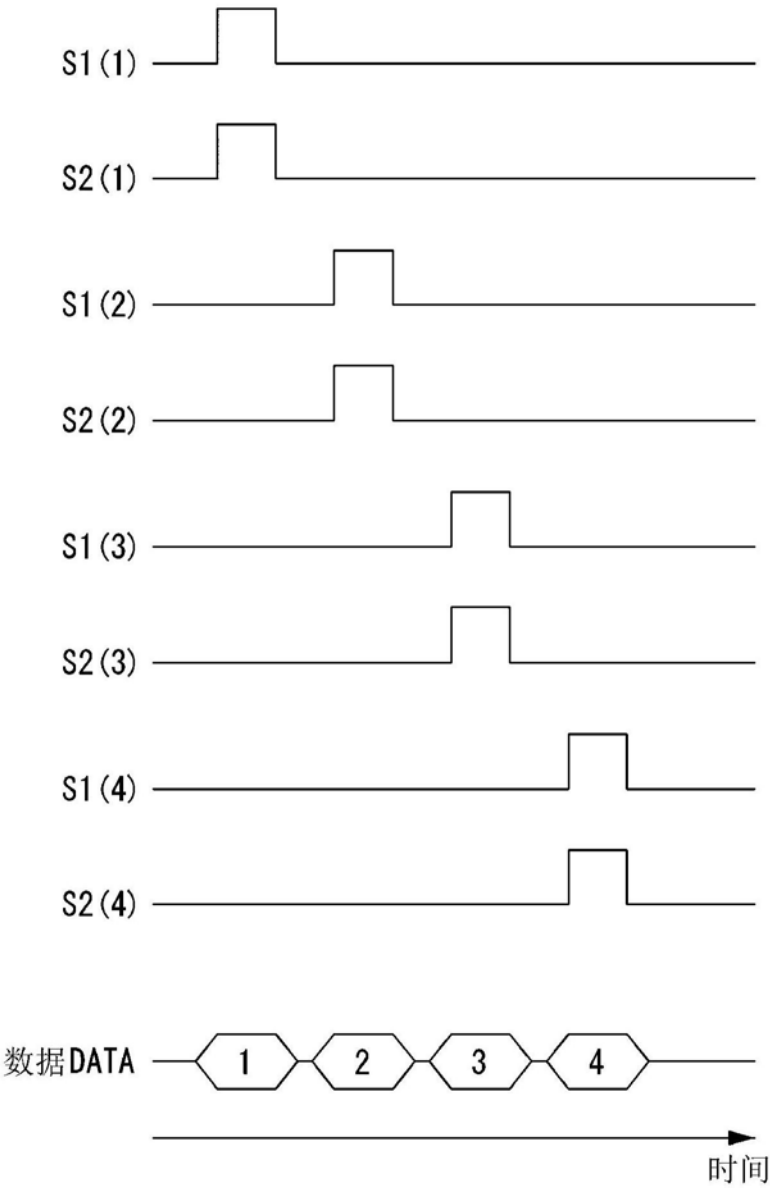


图12

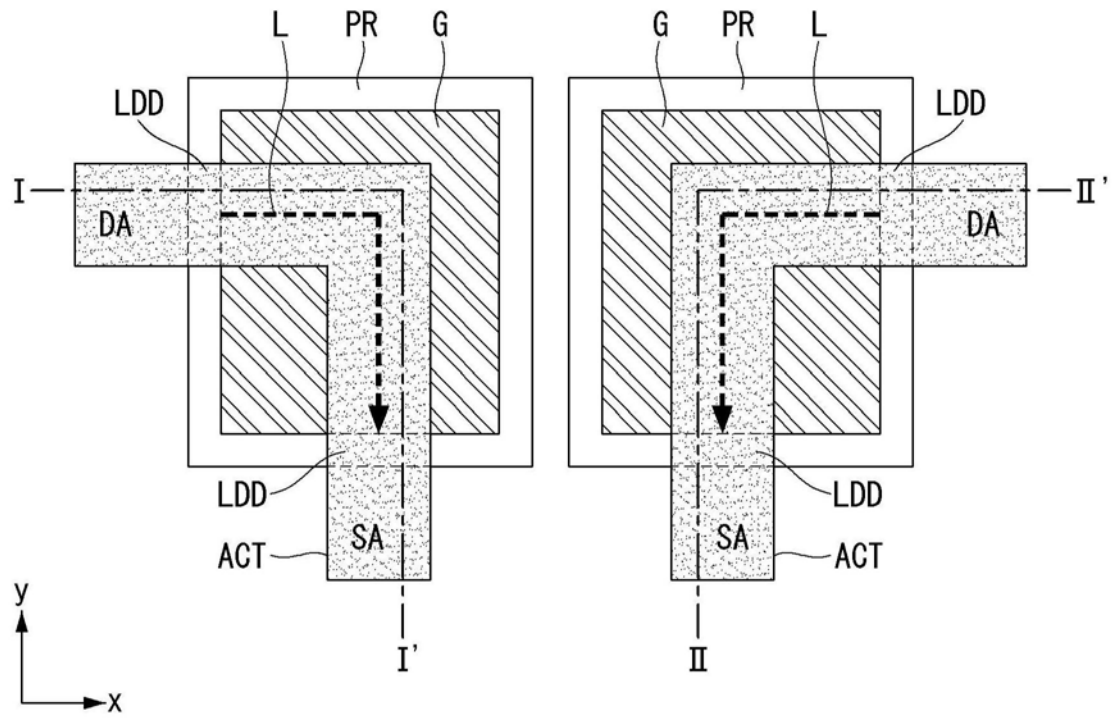


图15A

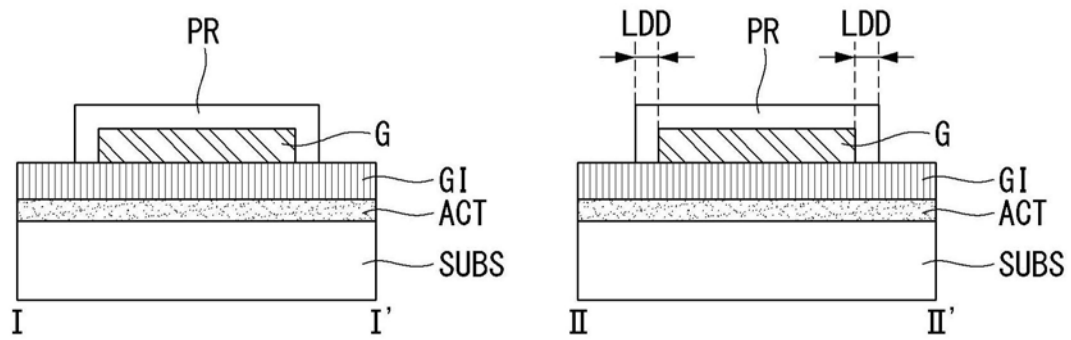


图15B

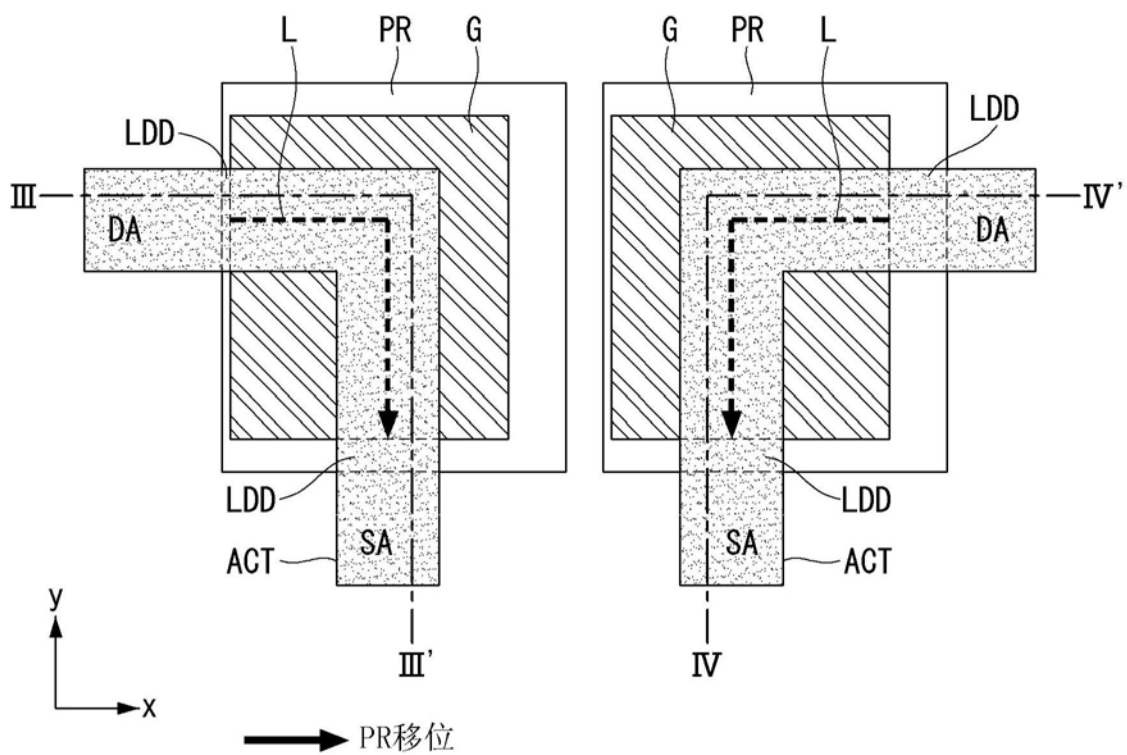


图16A

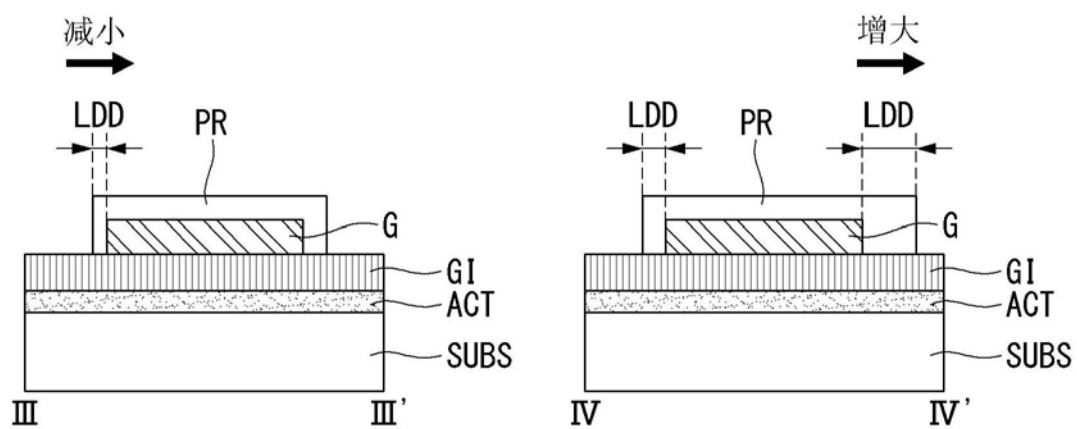


图16B

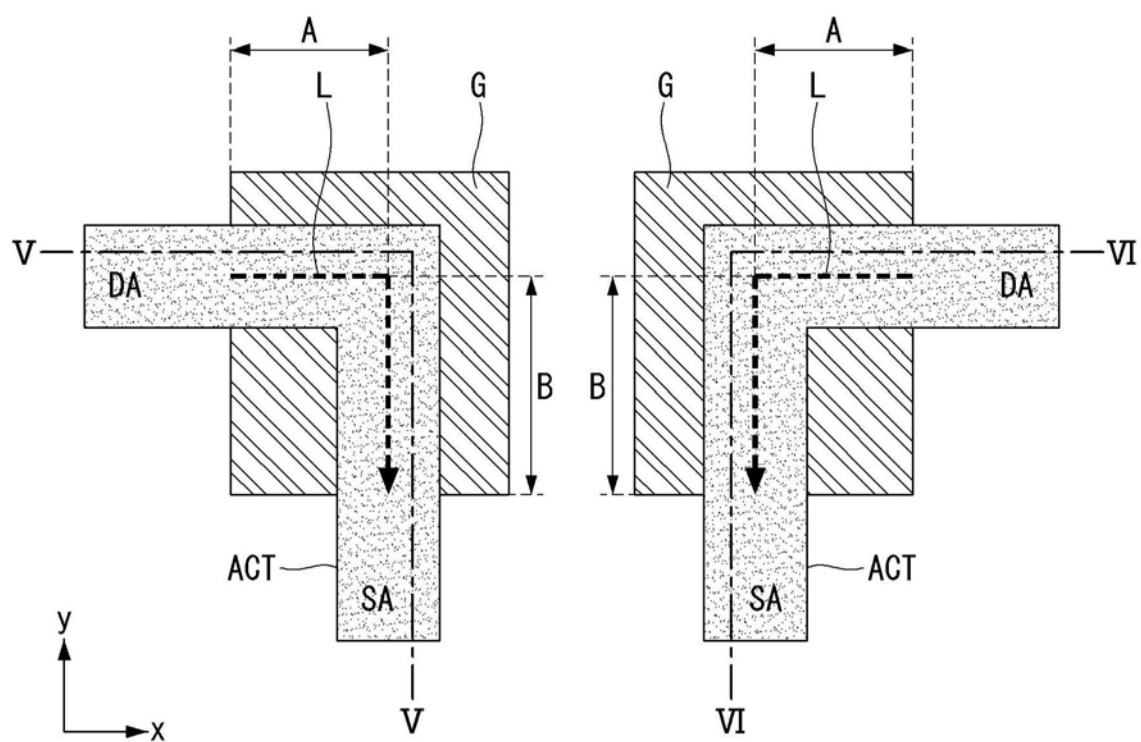


图17A

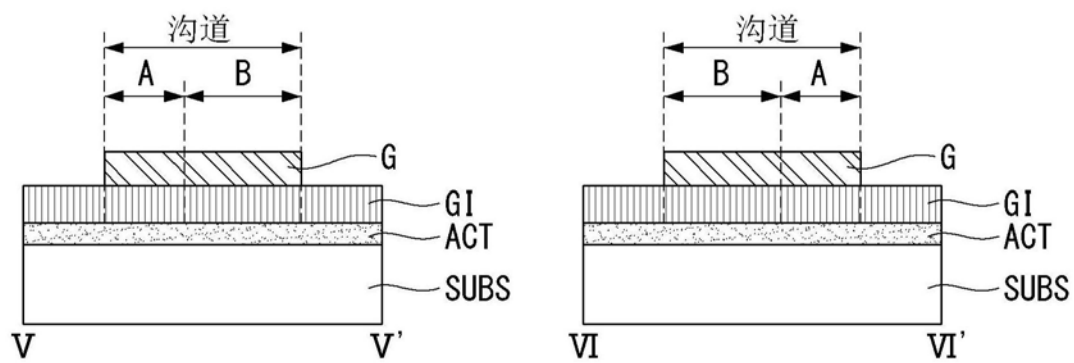


图17B

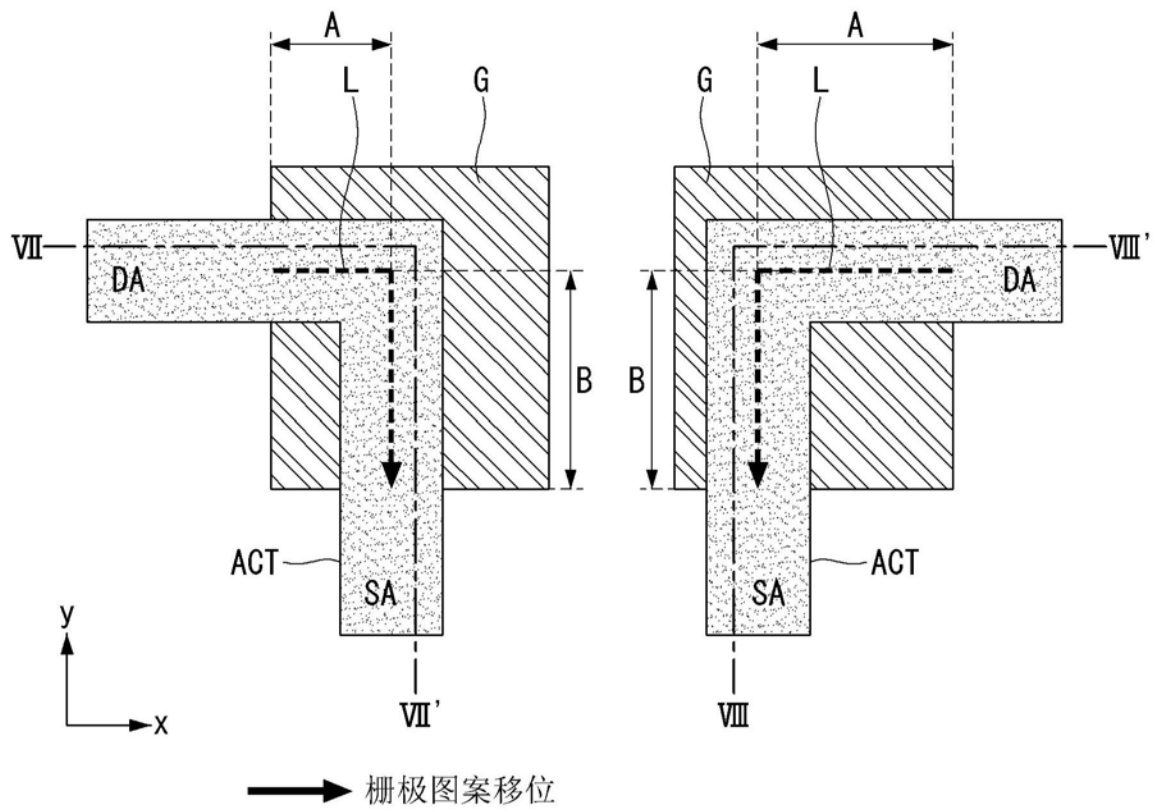


图18A

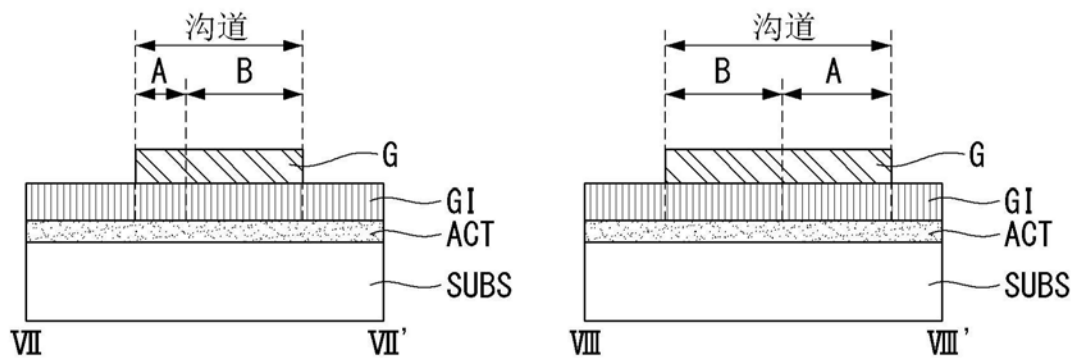


图18B

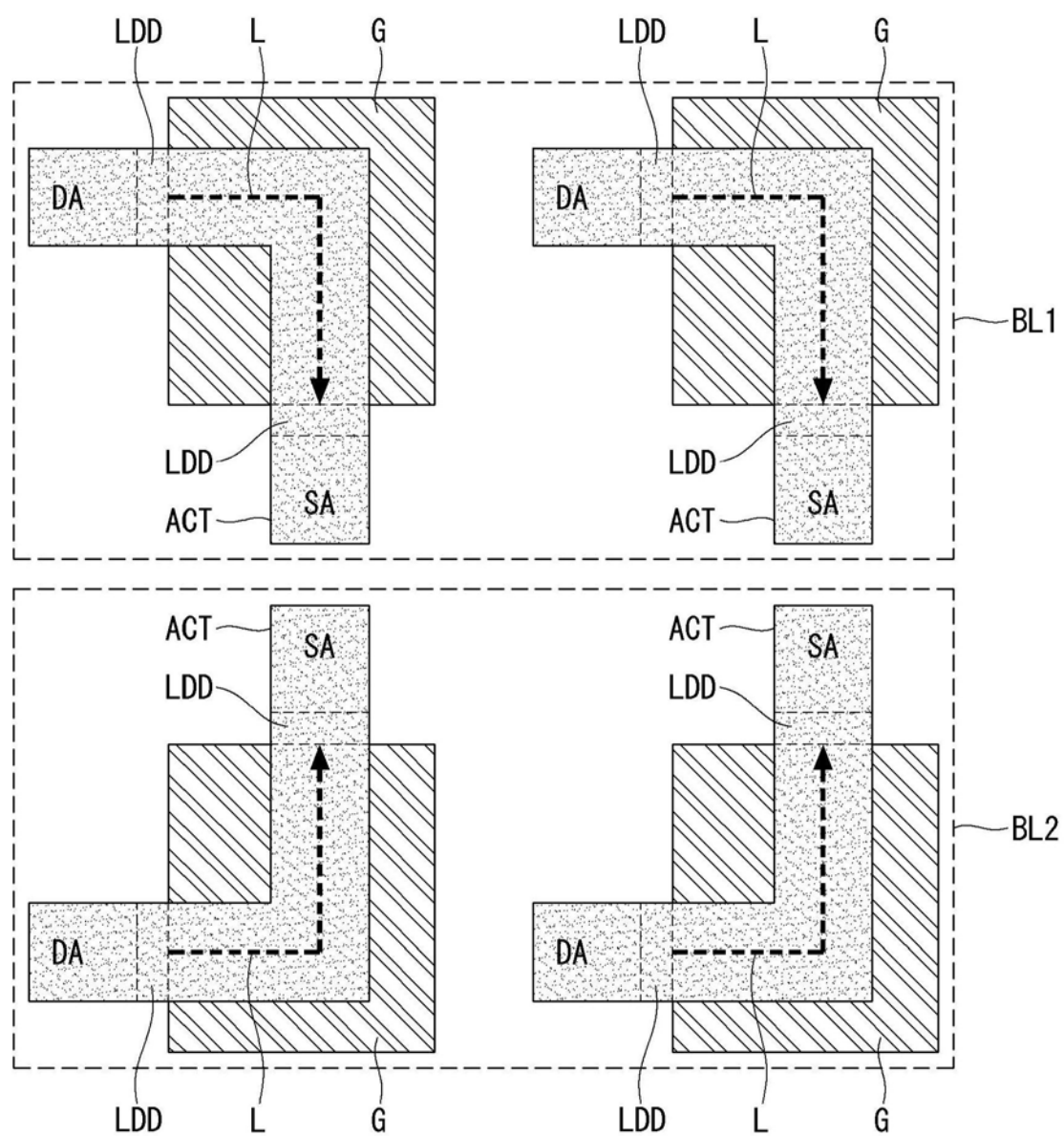


图19

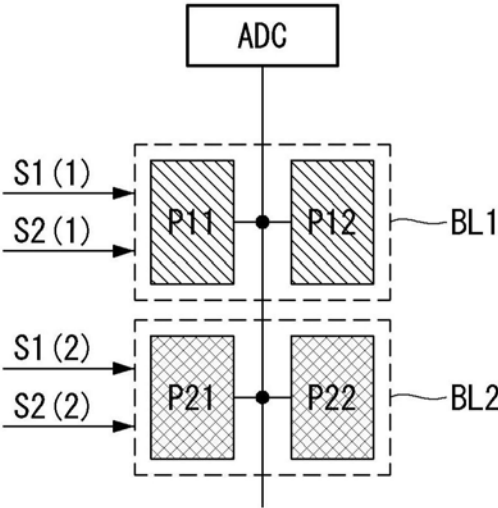


图20

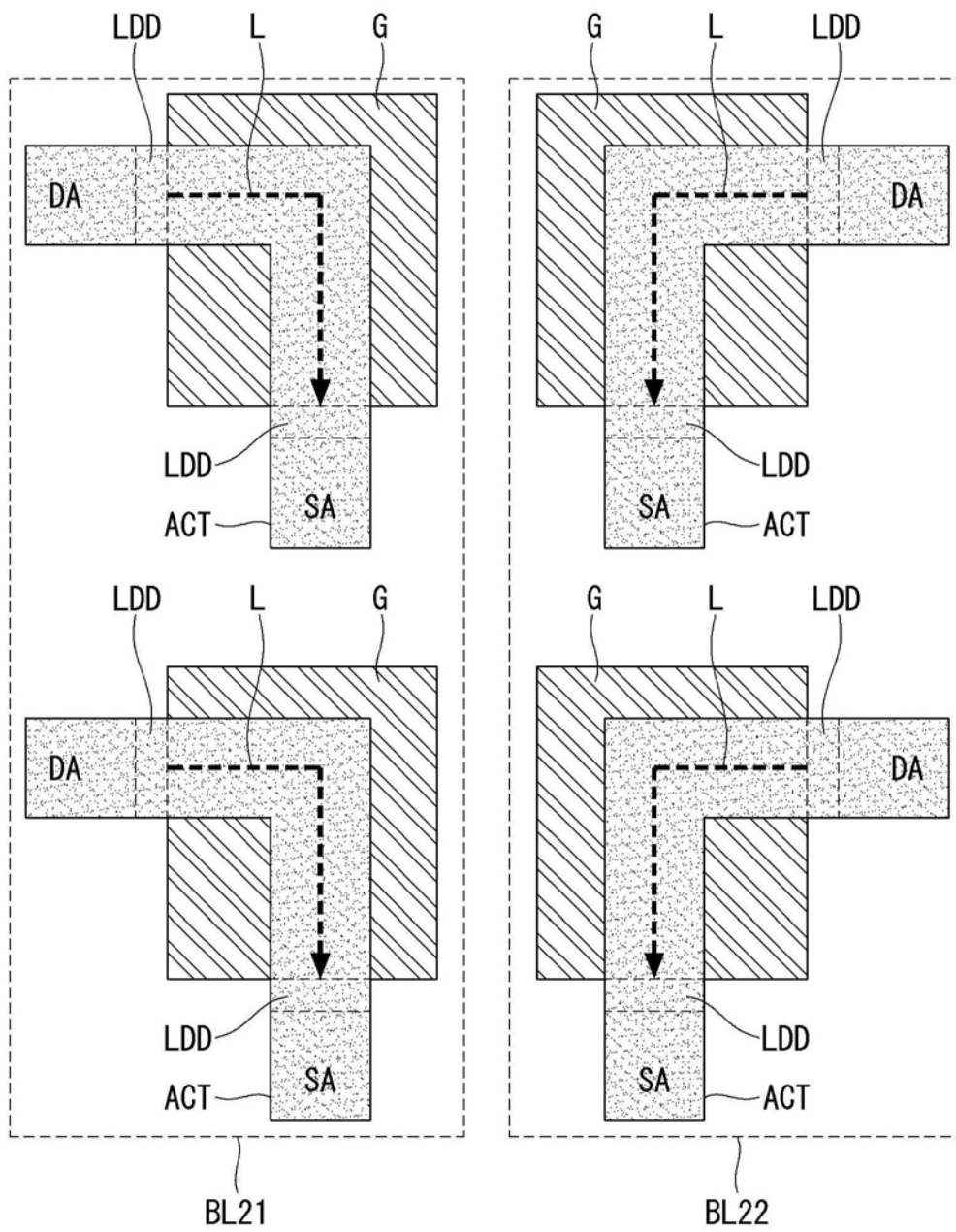


图21

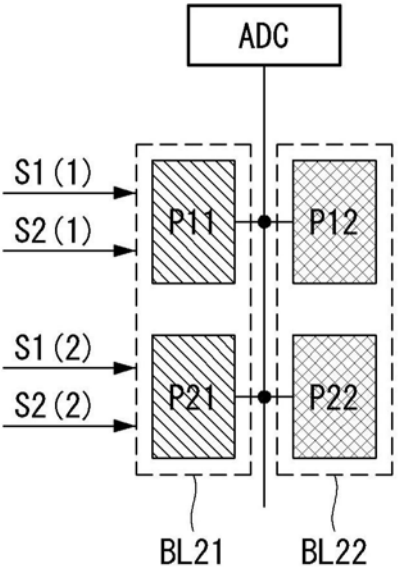


图22

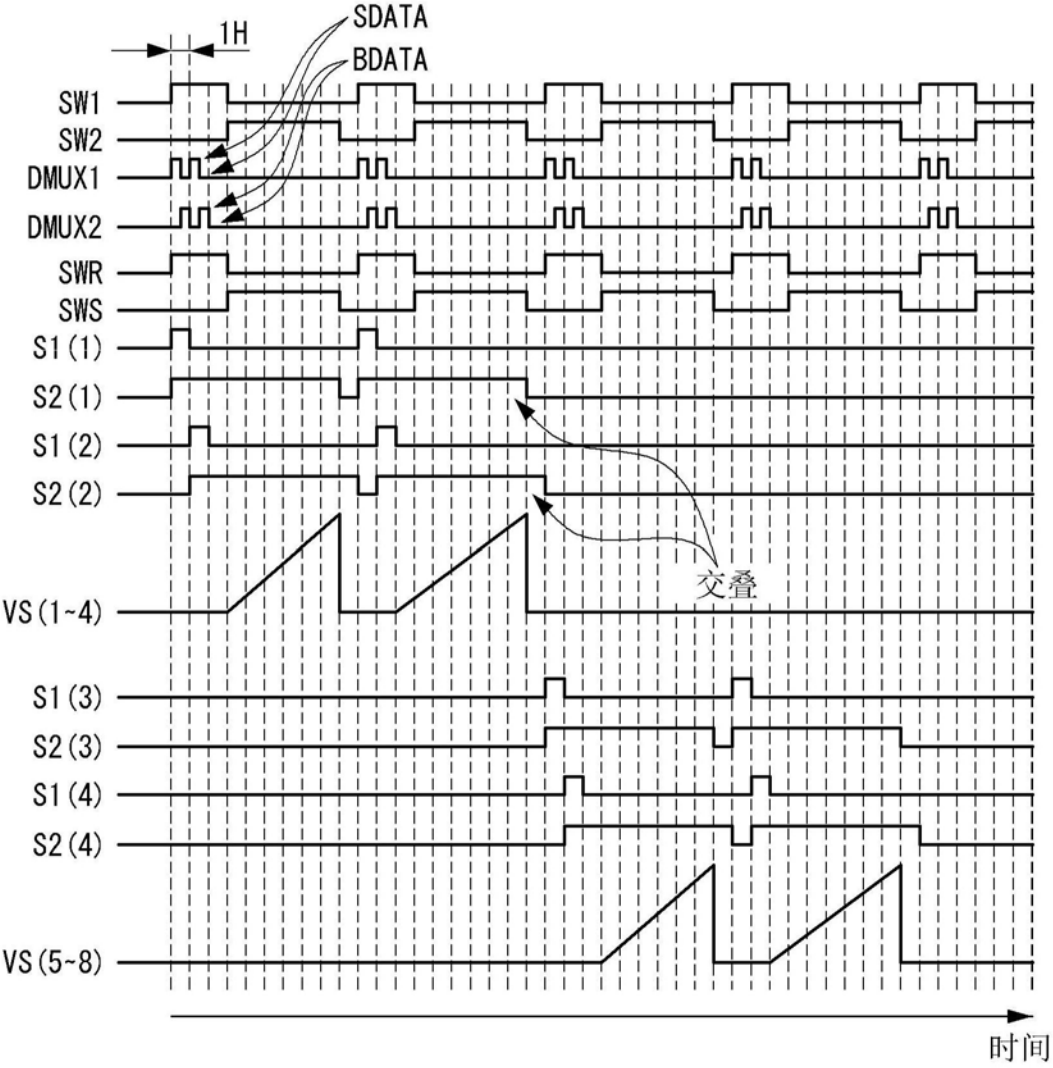


图23

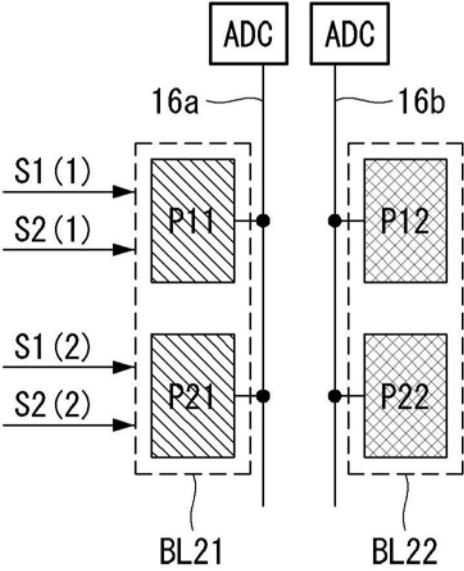


图24

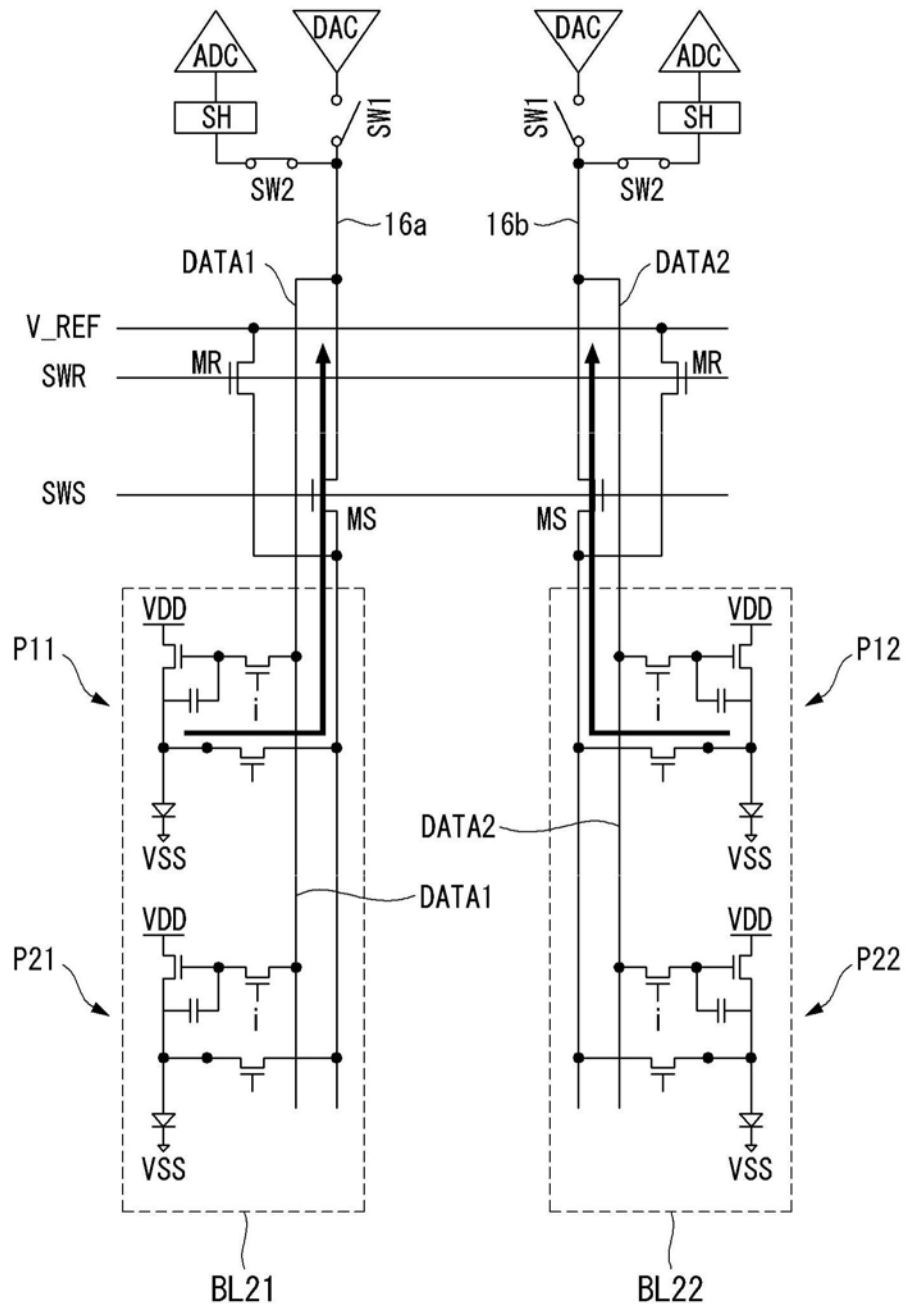


图25

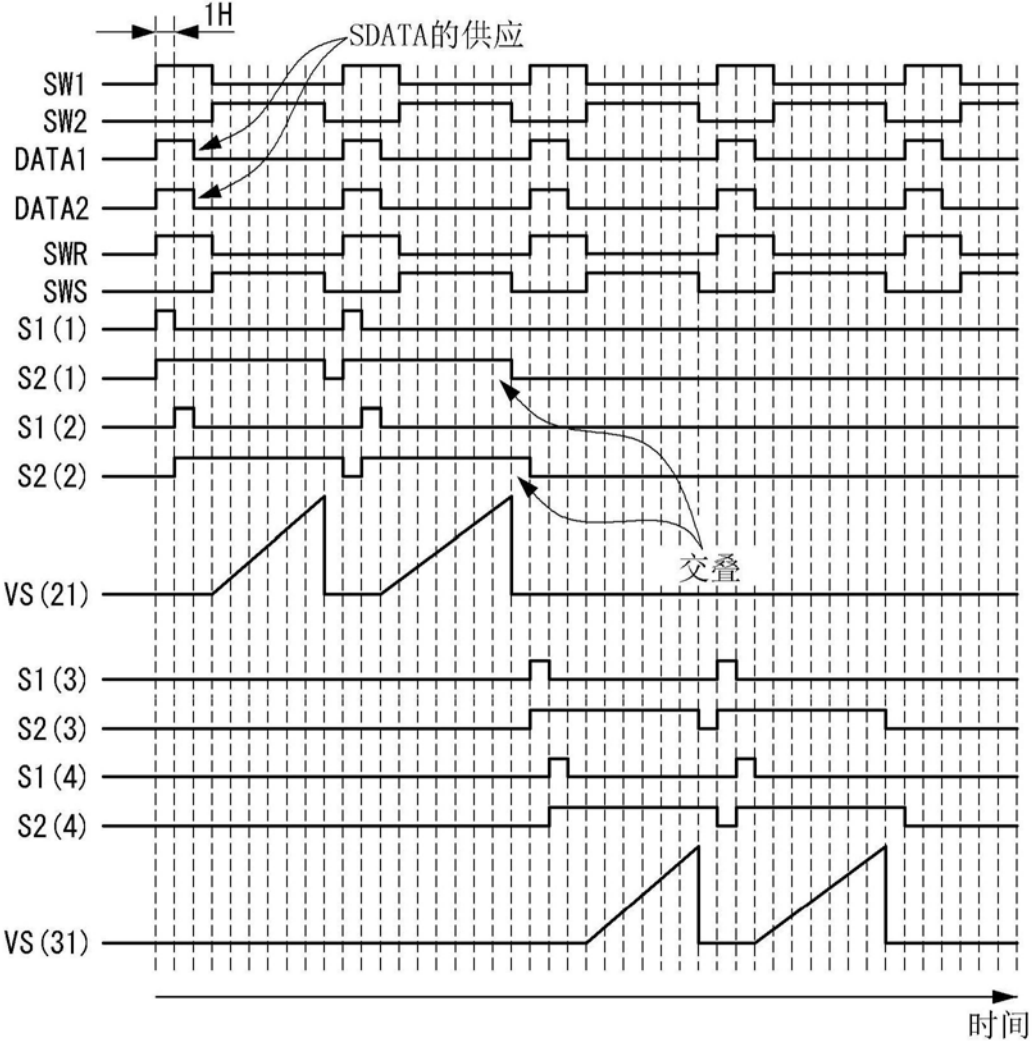


图26

专利名称(译)	有机发光二极管显示器及其驱动方法		
公开(公告)号	CN106683615B	公开(公告)日	2019-09-06
申请号	CN201610216859.5	申请日	2016-04-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金东俊		
发明人	金东俊		
IPC分类号	G09G3/3225		
代理人(译)	李辉 刘久亮		
审查员(译)	陈晨		
优先权	1020150158249 2015-11-11 KR		
其他公开文献	CN106683615A		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种有机发光二极管显示器及其驱动方法。该有机发光二极管显示器包括显示面板，该显示面板包括彼此交叉的数据线和选通线、各自包括一个或多个薄膜晶体管TFT的子像素以及连接到所述子像素的感测路径。所述显示面板包括：第一块，其包括具有第一TFT结构的多个子像素；第二块，其包括具有不同于所述第一TFT结构的第二TFT结构的多个子像素；以及感测电路，其通过所述感测路径同时感测所述第一块的多个子像素并且通过所述感测路径同时感测所述第二块的多个子像素。

