



(12) 发明专利申请

(10) 申请公布号 CN 104541320 A

(43) 申请公布日 2015. 04. 22

(21) 申请号 201380040809. 0

(22) 申请日 2013. 07. 24

(30) 优先权数据

2012-169593 2012. 07. 31 JP

(85) PCT国际申请进入国家阶段日

2015. 01. 30

(86) PCT国际申请的申请数据

PCT/JP2013/070000 2013. 07. 24

(87) PCT国际申请的公布数据

W02014/021159 JA 2014. 02. 06

(71) 申请人 夏普株式会社

地址 日本大阪府

(72) 发明人 小原将纪 野口登 岸宣孝

(74) 专利代理机构 北京尚诚知识产权代理有限公司 11322

代理人 龙淳

(51) Int. Cl.

G09G 3/30(2006. 01)

G09G 3/20(2006. 01)

H01L 51/50(2006. 01)

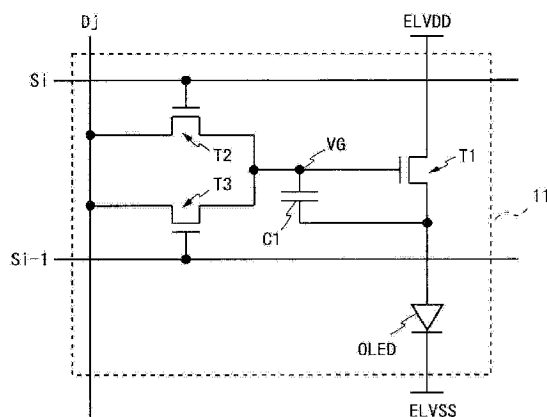
权利要求书1页 说明书15页 附图13页

(54) 发明名称

像素电路、具备其的显示装置和该显示装置的驱动方法

(57) 摘要

提供即使在输入晶体管的迁移率低的情况下或无法充分确保各扫描线的选择期间的情况下，也能够维持显示品质的像素电路。像素电路 (11) 包括有机 EL 元件 (OLED)、晶体管 (T1 ~ T3) 和电容器 (C1)。驱动晶体管 (T1) 的漏极端子与高电平电源线 (ELVDD) 连接，源极端子与有机 EL 元件 (OLED) 的阳极端子连接。第一输入晶体管 (T2) 的栅极端子与扫描线 (Si) 连接，第一输入晶体管 (T2) 设置于数据线 (Dj) 与驱动晶体管 (T1) 的栅极端子之间。第二输入晶体管 (T3) 的栅极端子与第 i-1 行的扫描线 (Si-1) 连接，第二输入晶体管 (T3) 设置于数据线 (Dj) 与驱动晶体管 (T1) 的栅极端子之间。电容器 (C1) 设置于驱动晶体管 (T1) 的栅极端子与源极端子之间。



1. 一种像素电路, 其在有源矩阵型的显示装置内, 与多个数据线中的任一个数据线和被依次选择的多个扫描线中的任一个扫描线对应地配置,

该像素电路的特征在于, 包括:

用电流驱动的电光学元件;

与所述电光学元件串联地设置, 对要供给至所述电光学元件的驱动电流进行控制的驱动晶体管;

保持用于对所述驱动晶体管进行控制的电压的驱动电容元件;

设置于对应的数据线与所述驱动电容元件之间的第一输入晶体管, 所述第一输入晶体管的控制端子与对应的扫描线连接; 和

设置于所述对应的数据线与所述驱动电容元件之间的第二输入晶体管, 所述第二输入晶体管的控制端子与所述对应的扫描线之前的扫描线连接。

2. 如权利要求 1 所述的像素电路, 其特征在于:

所述第二输入晶体管的所述控制端子与所述对应的扫描线的前一个扫描线连接。

3. 如权利要求 1 所述的像素电路, 其特征在于:

所述像素电路还包括设置于所述对应的数据线与所述驱动电容元件之间的第三输入晶体管, 所述第三输入晶体管的控制端子与所述对应的扫描线之前的、与所述第二输入晶体管的所述控制端子所连接的扫描线不同的扫描线连接。

4. 如权利要求 1 所述的像素电路, 其特征在于:

所述像素电路还包括与所述电光学元件串联地设置的发光控制晶体管, 在与所述第一输入晶体管的所述控制端子和所述第二输入晶体管的所述控制端子中的任一个控制端子连接的扫描线被选择时, 所述发光控制晶体管成为截止状态。

5. 如权利要求 1 所述的像素电路, 其特征在于:

所述第一输入晶体管是由氧化物半导体、微晶硅或非晶硅形成沟道层的薄膜晶体管。

6. 一种有源矩阵型的显示装置, 其特征在于, 包括:

权利要求 1 至 5 中任一项所述的像素电路; 和

依次选择所述多个扫描线的扫描驱动部。

7. 一种有源矩阵型的显示装置的驱动方法, 该有源矩阵型的显示装置包括显示部, 所述显示部包含多个数据线、多个扫描线、和与所述多个数据线和所述多个扫描线对应地配置的多个像素电路, 所述像素电路包含: 用电流驱动的电光学元件; 与所述电光学元件串联地设置, 对要供给至所述电光学元件的驱动电流进行控制的驱动晶体管; 和保持用于对所述驱动晶体管进行控制的电压的驱动电容元件,

该有源矩阵型的显示装置的驱动方法的特征在于, 包括:

依次选择所述多个扫描线的扫描步骤;

与对应于所述像素电路的扫描线的选择相应地, 将对应于所述像素电路的数据线与所述驱动电容元件相互电连接的第一输入步骤; 和

与对应于所述像素电路的扫描线之前的扫描线的选择相应地, 将对应于所述像素电路的数据线与所述驱动电容元件相互电连接的第二输入步骤。

像素电路、具备其的显示装置和该显示装置的驱动方法

技术领域

[0001] 本发明涉及像素电路,更加详细而言,涉及包含有机 EL(Electro Luminescence: 电致发光)元件等的电光学元件的像素电路、具备其的显示装置和该显示装置的驱动方法。

背景技术

[0002] 作为薄型、高画质、低耗电的显示装置,已知有机 EL 显示装置。在有机 EL 显示装置中呈矩阵状配置有多个像素电路,该多个像素电路包含用电流驱动的自发光型的电光学元件即有机 EL 元件和驱动晶体管等。

[0003] 图 17 是表示现有的像素电路 91 的结构的电路图。像素电路 91 在例如专利文献 1 等中被公开。以下,为了方便有时将图 17 所示的像素电路 91 称为“参考现有例”。像素电路 91 与数据线 Dj(j 为自然数)和扫描线 Si(i 为自然数)的交叉点对应地配置,具备 1 个有机 EL 元件 OLED、2 个晶体管 T1、T2 和 1 个电容器 C1。晶体管 T1 是驱动晶体管,晶体管 T2 是输入晶体管。晶体管 T1 ~ T4 是 n 沟道型薄膜晶体管(Thin Film Transistor; 以下简写成“TFT”。)。

[0004] 晶体管 T1 与有机 EL 元件 OLED 串联设置,漏极端子与供给高电平电源电压 ELVDD 的电源线(以下称为“高电平电源线”,与高电平电源电压同样地由附图标记 ELVDD 表示。)连接,源极端子与有机 EL 元件 OLED 的阳极端子连接。晶体管 T2 的栅极端子与扫描线 Si 连接,晶体管 T2 设置于数据线 Dj 与晶体管 T1 的栅极端子之间。电容器 C1 的一端与晶体管 T1 的栅极端子连接,另一端与晶体管 T1 的源极端子连接。有机 EL 元件 OLED 的阴极端子与供给低电平电源电压 ELVSS 的电源线(以下称为“低电平电源线”,与低电平电源电压同样地由附图标记 ELVSS 表示。)连接。以下,在有关参考现有例的说明中,为了方便,将晶体管 T1 的栅极端子、电容器的一端和位于晶体管 T1 的栅极端子侧的晶体管 T2 的导通端子的连接点称为“栅极节点 VG”。

[0005] 图 18 是用于说明图 17 所示的像素电路 91 的动作的时序图。在时刻 t1 以前,晶体管 T2 为截止状态,栅极节点 VG 的电位维持初始电平(例如,与前一帧期间的写入相应的电平)。当时刻 t1 时,扫描线 Si 被选择而晶体管 T2 接通,经数据线 Dj 和晶体管 T2,与第 i 行的像素电路 91 形成的像素(子像素)的亮度对应的数据电压(以下称为“第 i 行的数据电压”,用附图标记 Vdatai 表示。)被供给至栅极节点 VG。然后,在至时刻 t2 为止的期间,栅极节点 VG 的电位根据数据电压 Vdatai 变化。此时,电容器 C1 被充电至栅极节点 VG 的电位与晶体管 T1 的源极电位之差即栅极-源极间电压 Vgs。当时刻 t2 时,晶体管 T2 关断,电容器 C1 所保持的栅极-源极间电压 Vgs 确定。晶体管 T1 根据电容器 C1 保持的栅极-源极间电压 Vgs 向有机 EL 元件 OLED 供给驱动电流。其结果,有机 EL 元件 OLED 以与驱动电流相应的亮度发光。此外,与本申请发明相关的像素电路和有机 EL 显示装置公开于专利文献 2、3 中。

[0006] 现有技术文献

- [0007] 专利文献
[0008] 专利文献 1 : 日本特开 2003-271095 号公报
[0009] 专利文献 2 : 日本特开 2005-31630 号公报
[0010] 专利文献 3 : 日本特许 4637070 号公报

发明内容

[0011] 发明要解决的技术问题

[0012] 图 19 是表示与 HD(High Definition(高 清):1280×720)、FHD(Full High Definition(全高清):1920×1080) 和 2K4K(4096×2160) 各自的分辨率对应的 1 水平期间(1H 期间)的长度的图。另外,2K4K 也被称为 4K2K 或 4K 等。当以 60Hz 驱动时(是指以刷新频率为 60Hz 的方式驱动显示装置的情况,即驱动频率为 60Hz 的情况。)的 FHD 为基准时,如图 19 所示,在 60Hz 驱动时的 2K4K 中,1H 期间变为约 1/2,在 120Hz 驱动时(以刷新频率成为 120Hz 的方式驱动显示装置的情况,即驱动频率为 120Hz 的情况。)的 2K4K 中,1H 期间变为约 1/4。像这样,分辨率和驱动频率分别越高,1H 期间越短,即,各扫描线的选择期间变短。在无法确保各扫描线的选择期间的情况下,在各扫描线的选择期间中,不能充分地进行数据电压的写入。因此,如图 18 所示,使栅极节点 VG 的电位到达目标电平变得困难。栅极节点 VG 的电位没有到达目标电平,即无法将电容器 C1 充电至期望的电压。其结果,显示品质降低。

[0013] 另外,作为低温多晶硅 TFT 的一种的 CGS(Continuous Grain silicon:连续粒界结晶硅)-TFT 的一般迁移率为约 $100\text{cm}^2/\text{V}\cdot\text{s}$ 。与此相对,非晶硅 TFT(由非晶硅形成沟道层的 TFT)的一般迁移率为约 $0.5\text{cm}^2/\text{V}\cdot\text{s}$,微晶硅 TFT(由微晶硅 TFT 形成沟道层的 TFT)的一般迁移率为约 $2\text{cm}^2/\text{V}\cdot\text{s}$,利用以铟(In)、镓(Ga)、锌(Zn)和氧(O)为主成分的氧化物半导体即 InGaZnO_x (以下称为“IGZO”。)形成沟道层的 IGZO-TFT 的一般迁移率为约 $10\text{cm}^2/\text{V}\cdot\text{s}$ 。作为上述的晶体管 T2,在使用与 CGS-TFT 相比迁移率大幅低的非晶硅 TFT、微晶硅 TFT 或 IGZO-TFT 等的情况下,在各扫描线的选择期间中的晶体管 T2 维持导通状态的期间,无法向栅极节点 VG 供给足够的电荷。即,在各扫描线的选择期间中,无法充分进行数据电压的写入。因此,与无法充分确保各扫描线的选择期间的情况同样地,使栅极节点 VG 的电位到达目标电平变得困难。此外,在作为晶体管 T2 使用非晶硅 TFT、微晶硅 TFT 或 IGZO-TFT 等并且无法充分地确保各扫描线的选择期间的情况下,使栅极节点 VG 的电位到达目标电平进一步变得困难。

[0014] 于是,本发明的目的在于,提供一种即使在输入晶体管的迁移率低的情况下或无法确保各扫描线的选择期间的情况下也能够维持显示品质的像素电路、具备其的显示装置和该显示装置的驱动方法。

[0015] 解决技术问题的技术手段

[0016] 本发明的第一方面是在有源矩阵型的显示装置内,与多个数据线中的任一个数据线和被依次选择的多个扫描线中的任一个扫描线对应地配置的像素电路,其特征在于,包括:

[0017] 用电流驱动的电光学元件;

[0018] 与上述电光学元件串联地设置,对要供给至上述电光学元件的驱动电流进行控制

的驱动晶体管；

[0019] 保持用于对上述驱动晶体管进行控制的电压的驱动电容元件；

[0020] 设置于对应的数据线与上述驱动电容元件之间的第一输入晶体管，上述第一输入晶体管的控制端子与对应的扫描线连接；和

[0021] 设置于上述对应的数据线与上述驱动电容元件之间的第二输入晶体管，上述第二输入晶体管的控制端子与上述对应的扫描线之前的扫描线连接。

[0022] 本发明的第二方面在本发明的第一方面的基础上，特征在于：上述第二输入晶体管的上述控制端子与对应于上述像素电路的扫描线的前一个扫描线连接。

[0023] 本发明的第三方面在本发明的第一方面的基础上，特征在于，上述像素电路还包括设置于上述对应的数据线与上述驱动电容元件之间的第三输入晶体管，上述第三输入晶体管的控制端子与上述对应的扫描线之前的、与上述第二输入晶体管的上述控制端子所连接的扫描线不同的扫描线连接。

[0024] 本发明的第四方面在本发明的第一方面的基础上，特征在于：上述像素电路还包括与上述电光学元件串联地设置的发光控制晶体管，在与上述第一输入晶体管的上述控制端子和上述第二输入晶体管的上述控制端子中的任一个控制端子连接的扫描线被选择时，上述发光控制晶体管成为截止状态。

[0025] 本发明的第五方面在本发明的第一方面的基础上，特征在于：上述第一输入晶体管是由氧化物半导体、微晶硅或非晶硅形成沟道层的薄膜晶体管。

[0026] 本发明的第六方面是有源矩阵型的显示装置，其特征在于，具备：本发明的第一方面至第五方面中任一方面的像素电路；和依次选择上述多个扫描线的扫描驱动部。

[0027] 本发明的第七方面是一种有源矩阵型的显示装置的驱动方法，该有源矩阵型的显示装置包括显示部，上述显示部包含多个数据线、多个扫描线、和与上述多个数据线和上述多个扫描线对应地配置的多个像素电路，上述像素电路包含：用电流驱动的电光学元件；与上述电光学元件串联地设置，对要供给至上述电光学元件的驱动电流进行控制的驱动晶体管；和保持用于对上述驱动晶体管进行控制的电压的驱动电容元件，

[0028] 该有源矩阵型的显示装置的驱动方法的特征在于，包括：

[0029] 依次选择上述多个扫描线的扫描步骤；

[0030] 与对应于上述像素电路的扫描线的选择相应地，将对应于上述像素电路的数据线与上述驱动电容元件相互电连接的第一输入步骤；和

[0031] 与对应于上述像素电路的扫描线之前的扫描线的选择相应地，将对应于上述像素电路的数据线与上述驱动电容元件相互电连接的第二输入步骤。

[0032] 发明效果

[0033] 根据本发明的第一方面，在从数据线经第一输入晶体管向驱动电容元件供给电压之前，从数据线经第二输入晶体管向驱动电容元件供给电压，即，在与像素电路对应的扫描线之前的扫描线的选择时进行预备充电。因此，即使在第一输入晶体管的迁移率比较低的情况下或无法充分确保各扫描线的选择期间的情况下，驱动电容元件也被充电至期望的电压。由此，在具备本发明的第一方面的像素电路的显示装置中能够维持显示品质。

[0034] 根据本发明的第二方面，在与像素电路对应的扫描线的前一个扫描线的选择时进行预备充电。由于一般的图像中相邻像素彼此类似，所以在数据线的延伸方向上相邻的 2

个像素电路中,经数据线要供给至驱动电容元件的电压彼此类似(相近)。因此,通过在与像素电路对应的扫描线的前一个扫描线的选择时进行预备充电,被充电至驱动电容元件的电压更加接近期望的电压。由此,能够进一步可靠地维持显示品质。

[0035] 根据本发明的第三方面,使用第三输入晶体管进行另外的预备充电。因此,被充电至驱动电容元件的电压进一步接近期望的电压。由此,能够进一步可靠地维持显示品质。

[0036] 根据本发明的第四方面,通过设置发光控制晶体管,在像素电路中用于进行预备充电的期间(以下,在发明效果的说明中称为“预备充电期间”)和要写入与像素电路形成的像素的亮度对应的数据电压的期间(以下,在发明效果的说明中称为“正式充电期间”)中,使对电光学元件的驱动电流供给停止。因此,能够抑制在预备充电期间和正式充电期间中可能产生的电光学元件的异常发光。

[0037] 根据本发明的第五方面,将氧化物 TFT、微晶硅 TFT 或非晶硅 TFT 用作第一输入晶体管,能够获得与本发明的第一方面同样的效果。

[0038] 根据本发明的第六方面,在显示装置中,能够获得与本发明的第一方面同样的效果。

[0039] 根据本发明的第七方面,在显示装置的驱动方法中,能够获得与本发明的第一方面同样的效果。

附图说明

[0040] 图 1 是表示具备本发明的第一实施方式的像素电路的有机 EL 显示装置的结构框图。

[0041] 图 2 是表示图 1 所示的像素电路的结构的电路图。

[0042] 图 3 是表示用于说明图 2 所示的像素电路的动作的时序图。

[0043] 图 4 是表示用于将参考现有例与上述第一实施方式进行比较的时序图(A、B)。(A)是用于说明上述参考现有例的动作的时序图。(B)是用于说明上述第一实施方式的预备充电的动作的时序图。

[0044] 图 5 是表示将上述参考现有例与上述第一实施方式进行比较的模拟结果的图。

[0045] 图 6 是表示具备本发明的第二实施方式的像素电路的有机 EL 显示装置的结构框图。

[0046] 图 7 是表示图 6 所示的像素电路的结构的电路图。

[0047] 图 8 是用于说明图 7 所示的像素电路的动作的时序图。

[0048] 图 9 是表示上述第二实施方式的变形例的像素电路的结构的电路图。

[0049] 图 10 是表示本发明的第三实施方式的像素电路的结构的电路图。

[0050] 图 11 是用于说明图 10 所示的像素电路的动作的时序图。

[0051] 图 12 是用于将上述参考现有例与上述第三实施方式进行比较的时序图(A、B)。(A)是用于说明上述参考现有例的动作的时序图。(B)是用于说明上述第三实施方式的预备充电的动作的时序图。

[0052] 图 13 是表示将上述参考现有例、上述第一实施方式与上述第三实施方式进行比较的模拟结果的图。

[0053] 图 14 是用于说明在上述参考现有例中进行预备充电的方式的动作的图。

- [0054] 图 15 是表示本发明的第四实施方式的像素电路的结构的电路图。
- [0055] 图 16 是用于说明图 15 所示的像素电路的动作的图。
- [0056] 图 17 是表示上述参考现有例的像素电路的结构的电路图。
- [0057] 图 18 是用于说明图 17 所示的像素电路的动作的时序图。
- [0058] 图 19 是表示与各分辨率对应的 1H 期间的长度的图。

具体实施方式

[0059] 以下,参照添加附图,对本发明的第一实施方式~第四实施方式进行说明。以下, m 、 n 为 2 以上的整数, i 为 1 以上 n 以下的整数, j 为 1 以上 m 以下的整数。另外,各实施方式的像素电路中包含的晶体管为场效应晶体管,典型的是 TFT。作为像素电路中包含的晶体管,可以举出非晶硅 TFT、微晶硅 TFT 或以 IGZO-TFT 为代表的氧化物 TFT 等。此外,像素电路中包含的晶体管也可以为 CGS-TFT 等。

[0060] < 1. 第一实施方式 >

[0061] < 1.1 整体结构 >

[0062] 图 1 是表示具备本发明的第一实施方式的像素电路 11 的有源矩阵型的有机 EL 显示装置 1 的结构的框图。有机 EL 显示装置 1 包括显示部 10、显示控制电路 20、源极驱动器 30 和扫描驱动器 40。在本实施方式中,源极驱动器 30 相当于数据驱动部,扫描驱动器 40 相当于扫描驱动部。源极驱动器 30 和扫描驱动器 40 中的一者或二者可以与显示部 10 成为一体。

[0063] 在显示部 10 设置有 m 条数据线 $D1 \sim Dm$ 和与它们正交的 n 条扫描线 $S1 \sim Sn$ 。以下,以数据线的延伸方向为列方向,以扫描线的延伸方向为行方向。此外,有时将沿着列方向的构成要素称为“列”,将沿着行方向的构成要素称为“行”。在显示部 10 中还与 m 条数据线 $D1 \sim Dm$ 和 n 条扫描线 $S1 \sim Sn$ 对应地设置有 $m \times n$ 个像素电路 11。各像素电路 11 形成红色的子像素(以下称为“R 子像素”)、绿色的子像素(以下称为“G 子像素”)和蓝色的子像素(以下称为“B 子像素”)中的任一个,沿着行方向排列的像素电路 11 例如从扫描驱动器 40 侧依次形成 R 子像素、G 子像素和 B 子像素。另外,子像素的种类并不限于红色、绿色和蓝色,也可以为青色、品红和黄色等。此外,在显示部 10 设置有未图示的高电平电源线 ELVDD 和低电平电源线 ELVSS。高电平电源电压 ELVDD 和低电平电源电压 ELVSS 各自为固定电压,低电平电源电压 ELVSS 例如为接地电压。

[0064] 显示控制电路 20 向源极驱动器 30 发送视频数据 DA 和源极控制信号 CT1,向扫描驱动器 40 发送扫描控制信号 CT2,由此对源极驱动器 30 和扫描驱动器 40 进行控制。源极控制信号 CT1 例如包含源极起动脉冲、源极时钟和锁存选通信号。扫描控制信号 CT2 例如包含扫描起动脉冲和扫描时钟。

[0065] 源极驱动器 30 与 m 条数据线 $D1 \sim Dm$ 连接,对它们进行驱动。源极驱动器 30 更加详细而言具备未图示的移位寄存器、取样电路、锁存电路、 m 个 D/A 转换器、 m 个缓冲器等。移位寄存器与源极时钟同步地依次传输源极起动脉冲,由此依次输出取样脉冲。取样电路按照取样脉冲的时序依次存储 1 行的视频数据 DA。锁存电路将取样电路所存储的 1 行的视频数据 DA 根据锁存选通信号取入保持,并且将该 1 行的视频数据中包含的各子像素的视频数据 DA(以下称为“灰度等级数据”)赋予对应的 D/A 转换器。D/A 转换器将接收到的灰

度等级数据转换成数据电压而输出。从 D/A 转换器输出的数据电压经由对应的缓冲器被供给至对应的数据线。

[0066] 扫描驱动器 40 与 n 条扫描线 $S1 \sim Sn$ 连接, 对它们进行驱动。扫描驱动器 40 更加详细而言具备未图示的移位寄存器和 n 个缓冲器等。移位寄存器与扫描时钟同步地依次传输扫描起动脉冲。来自移位寄存器的各级的输出信号经由对应的缓冲器被供给至对应的扫描线。像这样, 扫描驱动器 40 从扫描线 $S1$ 起依次选择 n 条扫描线 $S1 \sim Sn$ 。

[0067] < 1.2 像素电路 >

[0068] 图 2 是表示图 1 所示的第 i 行 j 列的像素电路 11 的结构的电路图。像素电路 11 包括 1 个有机 EL 元件 OLED、3 个晶体管 $T1 \sim T3$ 和 1 个电容器 $C1$ 。晶体管 $T1$ 是驱动晶体管, 晶体管 $T2$ 是第一输入晶体管, 晶体管 $T3$ 是第二输入晶体管。电容器 $C1$ 相当于驱动电容元件, 有机 EL 元件 OLED 相当于用电流驱动的电光学元件。晶体管 $T1 \sim T3$ 均为 n 沟道型 TFT。

[0069] 晶体管 $T1$ 与有机 EL 元件 OLED 串联地设置, 作为第一导通端子的漏极端子与高电平电源线 ELVDD 连接, 作为第二导通端子的源极端子与有机 EL 元件 OLED 的阳极端子连接。晶体管 $T2$ 的栅极端子 (相当于控制端子。其他晶体管的栅极端子也同样。) 与第 i 行的扫描线 Si 连接, 晶体管 $T2$ 设置于数据线 Dj 与晶体管 $T1$ 的栅极端子之间。晶体管 $T3$ 的栅极端子与第 i 行的扫描线 Si 的前一个扫描线即第 $i-1$ 行的扫描线 $Si-1$ 连接, 晶体管 $T3$ 设置于数据线 Dj 与晶体管 $T1$ 的栅极端子之间。此处, “前一个扫描线” 是指被选择的顺序为前一个的扫描线。电容器 $C1$ 的一端与晶体管 $T1$ 的栅极端子连接, 另一端与晶体管 $T1$ 的源极端子连接。电容器 $C1$ 保持晶体管 $T1$ 的栅极-源极间电压 V_{gs} 。有机 EL 元件 OLED 的阴极端子与低电平电源线 ELVSS 连接。以下, 为了方便, 将晶体管 $T1$ 的栅极端子、电容器 $C1$ 的一端、位于晶体管 $T1$ 的栅极端子侧的晶体管 $T2$ 的导通端子的连接点称为“栅极节点 VG”。与上述参考现有例不同, 位于晶体管 $T1$ 的栅极端子侧的晶体管 $T3$ 的导通端子与本实施方式的栅极节点 VG 连接。

[0070] < 1.3 动作 >

[0071] 图 3 是用于说明图 2 所示的像素电路 11 的动作的时序图。图 3 所示的栅极节点 VG 的波形表示第 i 行 j 列的像素电路 11 的栅极节点 VG 的电位。在图 3 和后述的图 4(A) 和图 4(B) 中, 时刻 $t1 \sim t2$ 是第 $i-1$ 行的扫描线 $Si-1$ 的选择期间, 并且是在第 i 行的像素电路 11 中进行预备充电的期间 (以下称为“预备充电期间”。)。此外, 时刻 $t2 \sim t3$ 是第 i 行的扫描线 Si 的选择期间, 并且是在第 i 行的像素电路 11 中要写入第 i 行的数据电压 V_{datai} 的期间 (以下称为“正式充电期间”。)。各扫描线的选择期间是 $1H$ 期间。以下将第 i 行的扫描线 Si 的选择期间称为“第 i 行的选择期间”。

[0072] 在时刻 $t1$ 以前, 第 $i-1$ 行、第 i 行的扫描线 $Si-1$ 、 Si 为低电平。此时, 晶体管 $T2$ 、 $T3$ 为截止状态, 因此栅极节点 VG 的电位维持初始电平。晶体管 $T1$ 向有机 EL 元件 OLED 供给与初始电平相应的驱动电流, 有机 EL 元件 OLED 以与该驱动电流相应的亮度发光。此处, 初始电平例如是与前一帧期间的写入相应的电位。此外, 也可以在所有扫描线的扫描结束后的回扫线期间中使所有扫描线为选择状态, 并且, 使所有数据线为接地电位, 由此将初始电平设定为接地电位。

[0073] 当时刻 $t1$ 时, 第 $i-1$ 行的扫描线 $Si-1$ 变化为高电平, 因此晶体管 $T3$ 接通。因此,

第 $i-1$ 行的数据电压 $V_{datai-1}$ 经由数据线 D_j 和晶体管 T_3 被供给至栅极节点 VG 。然后,在至时刻 t_2 为止的期间,栅极节点 VG 的电位根据第 $i-1$ 行的数据电压 $V_{datai-1}$ 变化。此时,电容器 C_1 被充电至栅极节点 VG 的电位与晶体管 T_1 的源极电位之差即栅极-源极间电压 V_{gs} 。像这样,在本实施方式中,在第 i 行的像素电路 11 中在第 $i-1$ 行的选择期间(预备充电期间)进行预备充电。通过这样的预备充电,栅极节点 VG 的电位接近在第 i 行的选择期间中要达到的目标电平 (V_{datai})。另外,有关预备充电的详细说明将在后面叙述。

[0074] 当时刻 t_2 时,第 $i-1$ 行的扫描线 $Si-1$ 变化为低电平,因此晶体管 T_3 关断。此外,由于第 i 行的扫描线 Si 变化为高电平,因此晶体管 T_2 接通。因此,第 i 行的数据电压 V_{datai} 经由数据线 D_j 和晶体管 T_2 被供给至栅极节点 VG 。然后,在至 t_3 为止的期间,栅极节点 VG 的电位根据第 i 行的数据电压 V_{datai} 变化。此时,电容器 C_1 被充电至栅极节点 VG 的电位与晶体管 T_1 的源极电位之差即栅极-源极间电压 V_{gs} 。更加详细而言,通过上述的预备充电,栅极节点 VG 的电位预先成为接近第 i 行的数据电压 V_{datai} 的电平,因此,在第 i 行的选择期间(正式充电期间),栅极节点 VG 的电位可靠地成为 V_{datai} 。由此,在第 i 行的选择期间,电容器 C_1 被充电至由下式 (1) 给出的栅极-源极间电压 V_{gs} 。

$$[0075] \quad V_{gs} = VG - VS$$

$$[0076] \quad = V_{datai} - VS \cdots \cdots (1)$$

[0077] 此处, VS 表示晶体管 T_1 的源极电位,为了说明的方便令其为常数。

[0078] 当时刻 t_3 时,第 i 行的扫描线 Si 变化为低电平,因此晶体管 T_2 关断。因此,电容器 C_1 保持的栅极-源极间电压 V_{gs} 确定在由上述式 (1) 所示的值。晶体管 T_1 根据电容器 C_1 所保持的栅极-源极间电压 V_{gs} 将驱动电流 I_{oled} 供给至有机 EL 元件 OLED。更加详细而言,晶体管 T_1 向有机 EL 元件 OLED 供给由下式 (2) 给出的驱动电流 I_{oled} 。

$$[0079] \quad I_{oled} = (\beta/2) * (V_{gs} - V_{th})^2$$

$$[0080] \quad = (\beta/2) * (V_{datai} - VS - V_{th})^2 \cdots \cdots (2)$$

[0081] 此处, β 表示晶体管 T_1 的增益,与晶体管 T_1 的迁移率等成比例。如式 (2) 所示。驱动电流 I_{oled} 成为与第 i 行的数据电压 V_{datai} 相应的值,因此有机 EL 元件 OLED 以与第 i 行的数据电压 V_{datai} 相应的亮度发光。

[0082] < 1.4 预备充电 >

[0083] 图 4 是用于将上述参考现有例与本实施方式进行比较的时序图。更加详细而言,图 4(A) 是用于说明上述参考现有例的动作的时序图,图 4(B) 是用于说明本实施方式的预备充电的动作的时序图。为了图示的方便,在图 4(A) 和图 4(B) 中省略栅极节点 VG 的波形变缓。

[0084] 如图 4(A) 所示,在上述参考现有例中,至第 i 行的选择期间为止数据电压不被供给至栅极节点 VG ,到第 i 行的选择期间后第 i 行的数据电压 V_{datai} 才被供给至栅极节点 VG 。此时,在第 i 行的选择期间中,栅极节点 VG 的电位为了达到目标电平 (V_{datai}) 而要变化的电位(以下称为“变动电位”,用附图标记 ΔV 表示。)是目标电平与初始电平之差,因此为比较大的值。在第 i 行的选择期间中,栅极节点 VG 为了达到目标电平 (V_{datai}) 所需要的时间(以下称为“充电时间”,用附图标记 T 表示。)由下式 (3) 给出。

$$[0085] \quad T = C_1 * \Delta V / I_d \cdots \cdots (3)$$

[0086] 这里, I_d 表示晶体管 T_2 供给至电容器 C_1 (栅极节点 VG) 的电流(以下称为“写

入电流”。),晶体管 T2 在饱和区域进行动作的期间固定。写入电流 I_d 与晶体管 T2 的迁移率成比例。另外,在本说明书中,为了方便,省略晶体管 T2 在直线区域动作时的说明。由式 (3) 可知,在写入电流 I_d 小时,即晶体管 T2 的迁移率低时,充电时间 T 变长。在此情况下,即使某种程度上充分地确保了第 i 行的扫描线 S_i 的选择期间,栅极节点 VG 的电位也有可能达不到目标电平。此外,在无法充分确保第 i 行的选择期间的情况下,即使晶体管 T2 的迁移率在某种程度上高,栅极节点 VG 的电位也有可能达不到目标电平。

[0087] 与此相对,在本实施方式中,如图 4(B) 所示,在第 $i-1$ 行的选择期间进行预先将第 $i-1$ 行的数据电压 $V_{datai-1}$ 供给至栅极节点 VG 的预备充电。但是,在一般的图像(例如自然画等)中,相邻像素彼此类似,因此在列方向上相邻的 2 个像素电路 11 中,要供给至电容器 C1 的数据电压彼此类似。即,第 $i-1$ 行、第 i 行的数据电压 $V_{datai-1}$ 、 V_{datai} 彼此类似。因此,通过在第 $i-1$ 行的选择期间中进行预备充电,栅极节点 VG 的电位成为与第 i 行的选择期间中要达到的目标电平 (V_{datai}) 接近的电平。具体而言,栅极节点 VG 电位成为 $V_{datai-1}$,或成为接近 $V_{datai-1}$ 的电平。以下,在有关本实施方式的说明中,按照第 $i-1$ 行的选择期间中,栅极节点 VG 的电位成为 $V_{datai-1}$ 的方式进行说明。

[0088] 然后,在第 i 行的选择期间中,第 i 行的数据电压 V_{datai} 被供给至栅极节点 VG。与上述参考现有例不同,在本实施方式中,变动电位 ΔV 是作为目标电平的 V_{datai} 与接近 V_{datai} 的 $V_{datai-1}$ 之差,因此成为比较小的值。因此,与参考现有例相比,上述式 (3) 所示的充电时间 T 变短。由此,即使在晶体管 T2 的迁移率低的情况或无法充分确保第 i 行的选择期间的情况下,栅极节点 VG 的电位也容易地达到目标电平。

[0089] 图 5 是表示将上述参考现有例与本实施方式进行比较的模拟结果的图。图 5 和后述的图 13 中的横轴表示晶体管 T2 的迁移率 μ ,纵轴表示充电时间 T 。迁移率 μ 越低,充电时间 T 越长。如图 5 所示,在进行上述的预备充电的本实施方式中,与上述参考现有例相比,充电时间 T 变短(成为约 50%左右。)。此外,迁移率 μ 越低,参考现有例的充电时间 T 与本实施方式的充电时间 T 之差,即充电时间 T 的缩短量越大。

[0090] < 1.5 效果 >

[0091] 根据本实施方式,从数据线 D_j 经晶体管 T2 向电容器 C1 供给第 i 行的数据电压 V_{datai} 之前,从数据线 D_j 经晶体管 T3 向电容器 C1 供给第 $i-1$ 行的数据电压 $V_{datai-1}$,即,在前一个扫描线 S_{i-1} 的选择期间中进行预备充电。换言之,在正式充电期间之前设定预备充电期间。因此,即使在晶体管 T2 的迁移率 μ 比较低的情况下或无法充分确保各扫描线的选择期间的情况下,电容器 C1 也被充电至期望的栅极-源极间电压 V_{gs} 。由此,能够维持显示品质。本实施方式在晶体管 T2 为氧化物 TFT、微晶硅 TFT 或非晶硅 TFT 等的迁移率比较低的 TFT 的情况下优选。不过,即使晶体管 T2 为 CGS-TFT 等的迁移率比较高的 TFT,在各扫描线的选择期间比较短的情况下,也能够通过进行预备充电可靠地维持显示品质。

[0092] 此外,根据本实施方式,正式充电期间的前一个 1H 期间为预备充电期间。在一般的图像中,相邻像素彼此类似,因此在列方向上相邻的 2 个像素电路 11 中,数据电压彼此类似。因此,通过在正式充电期间之前进行预备充电,被充电至电容器 C1 的栅极-源极间电压 V_{gs} 进一步接近期望的值。由此,能够进一步可靠地维持显示品质。

[0093] < 2. 第二实施方式 >

[0094] < 2.1 整体结构 >

[0095] 图 6 是表示具备本发明的第二实施方式的像素电路 11 的有源矩阵型的有机 EL 显示装置 1 的结构的框图。对于本实施方式的结构要素中与上述第一实施方式相同的要素,标注相同的参照附图标记适当省略说明。具备本实施方式的像素电路 11 的有机 EL 显示装置 1 是在图 1 所示的有机 EL 显示装置 1 上添加了发光驱动器(发光控制驱动部)50 后的显示装置。此外,在本实施方式的显示部 10 中,沿着 n 条扫描线 $S1 \sim Sn$ 设置有 n 条发光线(发光控制线) $EM1 \sim EMn$ 。

[0096] 显示控制电路 20 向发光驱动器 50 发送发光控制信号 CT3,由此对发光驱动器 50 进行控制。发光控制信号 CT3 例如包含发光起动脉冲和发光时钟。

[0097] 发光驱动器 50 与 n 条发光线 $EM1 \sim EMn$ 连接,对它们进行驱动。进一步详细而言,具备未图示的移位寄存器、 n 个逻辑电路和 n 个缓冲器等。移位寄存器与发光时钟同步地依次传输发光起动脉冲。逻辑电路根据来自移位寄存器的任一个的多级的输出信号,生成要供给至对应的发光线的信号。要供给至发光线的信号经由对应的缓冲器供给至对应的发光线。像这样,发光驱动器 50 对 n 条发光线 $EM1 \sim EMn$ 进行驱动。另外,发光驱动器 50 可以与扫描驱动器 40 形成为一体。在此情况下,移位寄存器等由发光驱动器 50 和扫描驱动器 40 供给。

[0098] < 2.2 像素电路 >

[0099] 图 7 是表示图 6 所示的第 i 行 j 列的像素电路 11 的结构的电路图。本实施方式的像素电路 11 是在图 2 所示的像素电路 11 上添加了晶体管 T4、T5 后的像素电路。晶体管 T4、T5 分别为发光控制晶体管。更加详细而言,晶体管 T4 是第一发光控制晶体管,晶体管 T5 是第二发光控制晶体管。晶体管 T4、T5 是 n 沟道型 TFT,其种类没有特别限定,例如是以 IGZO-TFT 为代表的氧化物 TFT、微晶硅 TFT 或非晶硅 TFT 等。此外,晶体管 T4、T5 也可以为 CGS-TFT 等。晶体管 T4 的栅极端子与第 i 行的发光线 EMi 连接,晶体管 T4 设置于晶体管 T1 的源极端子与有机 EL 元件 OLED 的阳极端子之间。晶体管 T5 的栅极端子与第 i 行的发光线 EMi 连接,晶体管 T5 设置于高电平电源线 ELVDD 与晶体管 T1 的漏极端子之间。另外,本实施方式的像素电路 11 的其他结构与上述第一实施方式相同。

[0100] < 2.3 动作 >

[0101] 图 8 是用于说明图 7 所示的像素电路 11 的动作的时序图。在图 8 中,时刻 $t1 \sim t2$ 是第 $i-1$ 行的选择期间,并且为第 i 行的预备充电期间。此外,时刻 $t2 \sim t3$ 为第 i 行的选择期间,并且为第 i 行的正式充电期间。以下,关于本实施方式的像素电路 11 的动作中与上述第一实施方式相同的动作,适当省略说明。如图 8 所示,第 i 行的发光线 EMi 在第 $i-1$ 行、第 i 行的扫描线 $Si-1$ 、 Si 的选择期间中成为低电平,成为低电平的期间与第 $i-1$ 行的发光线 $EMi-1$ 重叠 1H 期间。

[0102] 在时刻 $t1$ 以前,第 $i-1$ 行、第 i 行的扫描线 $Si-1$ 、 Si 为低电平,第 i 行的发光线 EMi 为高电平。此时,晶体管 T2、T3 为截止状态,因此栅极节点 VG 的电位维持初始电平。此外,晶体管 T4、T5 为导通状态,因此晶体管 T1 的源极端子与有机 EL 元件 OLED 的阳极端子彼此电连接,晶体管 T1 的漏极端子与高电平电源线 ELVDD 彼此电连接。因此,晶体管 T1 将与初始电平相应的驱动电流供给至有机 EL 元件 OLED,有机 EL 元件 OLED 以与该驱动电流相应的亮度发光。如上所述,初始电平例如是与前帧期间的写入相应的电位。此外,也可以在所有扫描线的扫描结束后的回扫线期间中,使所有扫描线为选择状态,并且使所有数据线

为接地电位,由此将初始电平设定在接地电位。

[0103] 当时刻 t_1 时,第 i 行的发光线 Em_i 变化为低电平,因此晶体管 T_4 、 T_5 关断。因此,晶体管 T_1 的源极端子与有机 EL 元件 OLED 的阳极端子彼此电分离,晶体管 T_1 的漏极端子与高电平电源线 $ELVDD$ 彼此电分离。由此,停止由晶体管 T_1 向有机 EL 元件 OLED 供给驱动电流 I_{oled} ,有机 EL 元件 OLED 成为非发光。因此,抑制在将数据电压供给至栅极节点 VG 时可能产生的有机 EL 元件 OLED 的异常发光。另外,第 i 行的发光线 Em_i 至时刻 t_3 为止维持低电平。此外,当时刻 t_1 时,第 $i-1$ 行的扫描线 $Si-1$ 变化为高电平,因此晶体管 T_3 接通。因此,在第 $i-1$ 行的选择期间中,与上述第一实施方式同样地进行预备充电。

[0104] 当时刻 t_2 时,第 $i-1$ 行的扫描线 $Si-1$ 变化为低电平,因此晶体管 T_3 关断。此外,由于第 i 行的扫描线 Si 变化为高电平,因此晶体管 T_2 接通。因此,在第 i 行的选择期间中,与上述第一实施方式同样地电容器 C_1 被充电至由上述式 (1) 给出的栅极-源极间电压 V_{gs} 。

[0105] 当时刻 t_3 时,第 i 行的扫描线 Si 变化为低电平,因此晶体管 T_2 关断。因此,电容器 C_1 保持的栅极-源极间电压 V_{gs} 确定在由上述式 (1) 所示的值。此外,当时刻 t_3 时,第 i 行的发光线 Em_i 变化为高电平,因此晶体管 T_1 的源极端子与有机 EL 元件 OLED 的阳极端子彼此电连接,晶体管 T_1 的漏极端子与高电平电源线 $ELVDD$ 彼此电连接。由此,晶体管 T_1 向有机 EL 元件 OLED 供给由上述式 (2) 给出的驱动电流 I_{oled} 。

[0106] < 2.4 效果 >

[0107] 根据本实施方式,通过设置晶体管 T_4 、 T_5 ,在预备充电期间和正式充电期间中,晶体管 T_1 的源极端子与有机 EL 元件 OLED 的阳极端子彼此电分离,并且晶体管 T_1 的漏极端子与高电平电源线 $ELVDD$ 彼此电分离。因此,停止由晶体管 T_1 向有机 EL 元件 OLED 供给驱动电流 I_{oled} 。由此,能够抑制在预备充电期间和正式充电期间可能产生的有机 EL 元件 OLED 的异常发光。此外,通过使用晶体管 T_4 、 T_5 这两者,可靠地停止由晶体管 T_1 向有机 EL 元件 OLED 供给驱动电流 I_{oled} 。因此,能够可靠地抑制有机 EL 元件 OLED 的异常发光。

[0108] < 2.5 变形例 >

[0109] 图 9 是表示上述第二实施方式的变形例的像素电路 11 的结构的电路图。本变形例的像素电路 11 是从图 7 所示的像素电路 11 中去除晶体管 T_5 后的像素电路。因此,晶体管 T_1 的漏极端子与高电平电源线 $ELVDD$ 连接。另外,本变形的像素电路 11 的其他结构与上述第二实施方式中的相同。此外,本变形的像素电路 11 的动作与上述第二实施方式中的相同。

[0110] 根据本变形例,能够不设置晶体管 T_5 地以简易的电路结构抑制有机 EL 元件 OLED 的异常发光。

[0111] < 3. 第三实施方式 >

[0112] < 3.1 像素电路 >

[0113] 图 10 是表示本发明的第三实施方式的第 i 行 j 列的像素电路 11 的结构的电路图。本实施方式的像素电路 11 是在图 2 所示的像素电路 11 上添加了晶体管 T_6 后的像素电路。在本实施方式中,晶体管 T_3 、 T_6 中的一个为第二输入晶体管,另一个为第三输入晶体管。晶体管 T_6 是 n 沟道型 TFT,其种类没有特别限定,例如是由 IGZO-TFT 代表的氧化物 TFT、微晶硅 TFT 或非晶硅 TFT 等。此外,晶体管 T_6 可以是 CGS-TFT 等。晶体管 T_6 的栅极端子与晶

晶体管 T3 的栅极端子所连接的第 $i-1$ 行的扫描线 $Si-1$ 之前的扫描线即第 $i-k$ 行 (k 为 2 以上的自然数) 的扫描线 $Si-k$ 连接, 晶体管 T6 设置于数据线 Dj 与晶体管 T1 的栅极端子之间。此处, “之前的扫描线”是指被选择的顺序在前的扫描线。另外, 本实施方式的像素电路 11 的其他结构与上述第一实施方式中的相同。

[0114] < 3.2 动作 >

[0115] 图 11 是用于说明图 10 所示的像素电路 11 的动作的时序图。此处, $k = 2$ 。图 11 和后述的图 12(A) 和图 12(B) 中, 时刻 $t1 \sim t2$ 是第 $i-2$ 行的选择期间, 并且是用于在第 i 行的像素电路 11 中进行第一次预备充电的期间 (以下称为“第一预备充电期间”)。此外, 时刻 $t2 \sim t3$ 是第 $i-1$ 行的扫描线 $Si-1$ 的选择期间, 并且是用于在第 i 行的像素电路 11 中进行第二次预备充电的期间 (以下称为“第二预备充电期间”)。此外, 时刻 $t3 \sim t4$ 是第 i 行的扫描线 Si 的选择期间, 并且是第 i 行的正式充电期间。以下, 对于本实施方式的像素电路 11 的动作中与上述第一实施方式相同的动作, 适当省略说明。

[0116] 在时刻 $t1$ 以前, 第 $i-2 \sim i$ 行的扫描线 $Si-2 \sim Si$ 为低电平。此时, 晶体管 T2、T3、T6 为截止状态, 因此栅极节点 VG 的电位维持初始电平。晶体管 T1 将与初始电平相应的驱动电流供给至有机 EL 元件 OLED, 有机 EL 元件 OLED 将与该驱动电流相应的亮度发光。

[0117] 当时刻 $t1$ 时, 第 $i-2$ 行的扫描线 $Si-2$ 变化为高电平, 因此晶体管 T6 接通。因此, 第 $i-2$ 行的数据电压 $Vdatai-2$ 经由数据线 Dj 和晶体管 T6 被供给至栅极节点 VG。然后, 至时刻 $t2$ 为止的期间, 栅极节点 VG 的电位根据第 $i-2$ 行的数据电压 $Vdatai-2$ 变化。此时, 电容器 C1 被充电至栅极节点 VG 的电位与晶体管 T1 的源极电位之差即栅极 - 源极间电压 Vgs 。像这样, 在本实施方式中, 在第 i 行的像素电路 11 中, 在第 $i-2$ 行的选择期间中进行第一次预备充电。通过这样的预备充电, 栅极节点 VG 的电位接近在第 i 行的选择期间中要达到的目标电平 ($Vdatai$)。

[0118] 当时刻 $t2$ 时, 第 $i-2$ 行的扫描线 $Si-2$ 变化为低电平, 因此晶体管 T6 关断。此外, 第 $i-1$ 行的扫描线 $Si-1$ 变化为高电平, 因此晶体管 T3 接通。因此, 在第 $i-1$ 行的选择期间中, 进行与上述第一实施方式同样的预备充电 (其中, 在本实施方式中为第二次预备充电)。像这样, 在本实施方式中, 分别在第 $i-2$ 行的选择期间 (第一预备充电期间) 和第 $i-1$ 行的选择期间 (第二预备充电期间) 中进行预备充电, 即进行总计 2 次预备充电。

[0119] 当时刻 $t3$ 时, 第 $i-1$ 行的扫描线 $Si-1$ 变化为低电平, 因此晶体管 T3 关断。此外, 第 i 行的扫描线 Si 变化为高电平, 因此晶体管 T2 接通。因此, 在第 i 行的选择期间中, 与上述第一实施方式同样地电容器 C1 被充电至由上述式 (1) 给出的栅极 - 源极间电压 Vgs 。

[0120] 当时刻 $t4$ 时, 第 i 行的扫描线 Si 变化为低电平, 因此晶体管 T2 关断。因此, 电容器 C1 保持的栅极 - 源极间电压 Vgs 确定为上述式 (1) 所示的值。由此, 晶体管 T1 将由上述式 (2) 给出的驱动电流 I_{oled} 供给至有机 EL 元件 OLED。

[0121] < 3.3 预备充电 >

[0122] 图 12 是用于将上述参考现有例与本实施方式进行比较的时序图。更加详细而言, 图 12(A) 是用于说明上述参考现有例的动作的时序图, 图 12(B) 是用于说明本实施方式的预备充电的动作的时序图。为了图示的方便, 在图 12(A) 和图 12(B) 中省略栅极节点 VG 的波形变缓。图 12(A) 与上述图 4(A) 相同, 因此此处省略上述参考现有例的动作的说明。另外, 上述图 4(A) 的时刻 $t1$ 、 $t2$ 、 $t3$ 分别相当于图 12(A) 中的时刻 $t2$ 、 $t3$ 、 $t4$ 。

[0123] 在本实施方式中,如图 12(B) 所示,在第 $i-2$ 行的选择期间和第 $i-1$ 行的选择期间中,分别进行第一次和第二次的预备充电。如上所述,在一般的图像(例如自然画等)中,相邻像素彼此类似,因此在列方向上相邻的 2 个像素电路 11 中,要供给至电容器 C1 的数据电压彼此类似。即,第 $i-1$ 行、第 i 行的数据电压 $V_{datai-1}$ 、 V_{datai} 彼此类似。此外,第 $i-2$ 行、第 $i-1$ 行的数据电压 $V_{datai-2}$ 、 $V_{datai-1}$ 也彼此类似。因此,在第 $i-2$ 行的选择期间中进行预备充电,由此栅极节点 VG 电位成为接近 $V_{datai-1}$ 的电平。具体而言,栅极节点 VG 电位成为 $V_{datai-2}$ 或接近 $V_{datai-2}$ 的电平。以下,在有关本实施方式的说明中,按照在第 $i-2$ 行的选择期间中,栅极节点 VG 电位成为 $V_{datai-2}$ 的方式进行说明。

[0124] 然后,通过在第 $i-1$ 行的选择期间中进行预备充电,栅极节点 VG 电位成为接近在第 i 行的选择期间中要达到的目标电平(V_{datai})的电平。具体而言,栅极节点 VG 电位成为 $V_{datai-1}$ 或接近 $V_{datai-1}$ 的电平。另外,在本实施方式中,如上所述,在第 $i-2$ 行的选择期间中也进行预备充电,因此,在第 $i-1$ 行的选择期间中,能够进一步可靠地使栅极节点 VG 电位接近 $V_{datai-1}$ 。

[0125] 然后,在第 i 行的选择期间中,第 i 行的数据电压 V_{datai} 被供给至栅极节点 VG。与上述参考现有例不同,在本实施方式中,变动电位 ΔV 是作为目标电平的 V_{datai} 与接近 V_{datai} 的 $V_{datai-1}$ 之差,因此成为比较小的值。进一步,在本实施方式中,与上述第一实施方式不同,在第 $i-2$ 行的选择期间中也进行预备充电,因此第 i 行的扫描线 S_i 的选择期间的开始时点(时刻 t_3)的栅极节点 VG 可靠地成为 $V_{datai-1}$ 。因此,在本实施方式中,与上述第一实施方式相比,变动电位 ΔV 进一步变小。由此,与上述第一实施方式相比,上述式(3)所示的充电时间 T 进一步变短。因此,即使在晶体管 T2 的迁移率低的情况下或无法充分确保第 i 行的选择期间的情况下,栅极节点 VG 的电位也进一步容易地达到目标电平。

[0126] 图 13 是表示将上述参考现有例、上述第一实施方式与本实施方式进行比较的模拟结果的图。如图 13 所示,在第一预备充电期间和第二预备充电期间中分别进行第一次和第二次的预备充电的本实施方式中,与上述参考现有例相比,充电时间 T 变短(成为约 25% 左右。),并且与仅进行 1 次预备充电的上述第一实施方式相比,充电时间 T 变短(成为约 50% 左右。)

[0127] < 3.4 效果 >

[0128] 使用晶体管 T6、T3 在第一预备充电期间和第二预备充电期间分别进行预备充电。因此,充电至电容器 C1 的栅极-源极间电压 V_{gs} 进一步接近期望的值。由此,能够进一步提高显示品质。在本实施方式中,举出 $k=2$ 的例子进行说明,但在 k 为 3 以上的情况下,也能够获得与本实施方式相同或接近于本实施方式的效果。

[0129] < 4. 第四实施方式 >

[0130] 在对本发明的第四实施方式进行说明之前,对在上述参考现有例中,令各扫描线的选择期间为 $2H$ 期间,在连续的扫描线间使选择期间重叠 $1H$ 期间地进行预备充电的方式(以下称为“参考现有例中进行预备充电的方式”。)进行说明。图 14 是用于说明在上述参考现有例中进行预备充电的方式的动作的图。图 14 所示的栅极节点 VG 的波形表示第 i 行 j 列的像素电路 11 中的栅极节点 VG 的电位。另外,为了图示的方便,省略栅极节点 VG 的波形变缓。在图 14 中,时刻 $t_1 \sim t_3$ 是第 $i-3$ 行的走选择期间,时刻 $t_2 \sim t_4$ 是第 $i-2$ 行的选择期间,时刻 $t_3 \sim t_5$ 是第 $i-1$ 行的选择期间,时刻 $t_4 \sim t_6$ 是第 i 行的选择期间,时

刻 $t_5 \sim t_7$ 是第 $i+1$ 行的选择期间。各行的选择期间中,前半的 $1H$ 期间是预备充电期间,后半的 $1H$ 期间是正式充电期间。

[0131] 此处,考虑进行按每 1 行依次排列有白、黑、白的条纹显示的情况。在图 14 中,第 $i-3$ 行、第 $i-1$ 行、第 $i+1$ 行的数据电压分别是与用于进行白显示的亮度(最大亮度)对应的数据电压(以下称为“白数据电压”,用附图标记 V_w 表示。),第 $i-2$ 行、第 i 行的数据电压分别是与用于进行黑显示的亮度(最小亮度)对应的数据电压(以下称为“黑数据电压”,用附图标记 V_b 表示。)

[0132] 在时刻 t_4 以前,栅极节点 VG 的电位维持初始电平。在作为时刻 $t_4 \sim t_5$ 的第 i 行的预备充电期间中,第 $i-1$ 行的白数据电压 V_w 经由晶体管 T_2 被供给至栅极节点 VG ,栅极节点 VG 的电位根据该白数据电压 V_w 变化。具体而言,栅极节点 VG 的电位成为 V_w 或接近 V_w 的电平。在作为时刻 $t_5 \sim t_6$ 的第 i 行的正式充电期间中,第 i 行的黑数据 V_b 经由晶体管 T_2 供给至栅极节点 VG ,栅极节点 VG 的电位根据该黑数据 V_b 变化。此时,变动电位 ΔV 为作为最大数据电压的白数据电压 V_w 与作为最小数据电压的黑数据电压 V_b 或接近 V_b 的电平之差,因此上述式 (3) 所示的充电时间 T 变长。因此,栅极节点 VG 的电位达到目标电平变得困难。像这样,在参考现有例中,以进行预备充电的方式进行按每 1 行依次排列有白、黑、白……的条纹显示时,在预备充电期间中,栅极节点 VG 的电位向与正式充电期间中栅极节点 VG 的电位要达到的目标电平相反的方向变化。因此,不能得到预备充电的效果。

[0133] < 4.1 像素电路和动作 >

[0134] 图 15 是表示本发明的第四实施方式的第 i 行 j 列的像素电路 11 的结构的电路图。本实施方式的像素电路 11,除了晶体管 T_3 的栅极端子与第 $i-2$ 行的扫描线 $Si-2$ 连接而不是与第 $i-1$ 行的扫描线 $Si-1$ 连接之外,具有与图 2 所示的像素电路 11 相同的结构。

[0135] 图 16 是用于说明图 15 所示的像素电路 11 的动作的图。在图 16 中,时刻 $t_1 \sim t_2$ 是第 $i-2$ 行的预备充电期间,时刻 $t_2 \sim t_3$ 是第 $i-3$ 行的正式充电期间和第 $i-1$ 行的预备充电期间,时刻 $t_3 \sim t_4$ 是第 $i-2$ 行的正式充电期间和第 i 行的预备充电期间,时刻 $t_4 \sim t_5$ 是第 $i-1$ 行的正式充电期间和第 $i+1$ 行的预备充电期间,时刻 $t_5 \sim t_6$ 是第 i 行的正式充电期间,时刻 $t_6 \sim t_7$ 是第 $i+1$ 行的正式充电期间。此处,与图 14 所示的例子同样地,考虑进行按每 1 行依次排列有白、黑、白……的条纹显示的情况。

[0136] 在时刻 t_3 以前,栅极节点 VG 的电位维持初始电平。在作为时刻 $t_3 \sim t_4$ 的第 i 行的预备充电期间中,第 $i-2$ 行的黑数据电压 V_b 经由晶体管 T_3 被供给至栅极节点 VG ,栅极节点 VG 的电位根据该黑数据电压 V_b 变化。具体而言,栅极节点 VG 的电位成为 V_b 或接近 V_b 的电平。在时刻 $t_4 \sim t_5$ 中,晶体管 T_2 、 T_3 为截止状态,因此栅极节点 VG 的电位没有变化。在作为时刻 $t_5 \sim t_6$ 的第 i 行的正式充电期间中,第 i 行的黑数据电压 V_b 经由晶体管 T_2 被供给至栅极节点 VG ,栅极节点 VG 的电位根据该黑数据电压 V_b 变化。此时,变动电位 ΔV 成为黑数据电压 V_b 或接近 V_b 的电平与黑数据电压 V_b 之差。即,变动电位 ΔV 成为极小的值。因此,与参考现有例中进行预备充电的方式相比,上述式 (3) 所示的充电时间 T 充分变短。

[0137] < 4.2 效果 >

[0138] 根据本实施方式,通过使用栅极端子与第 $i-2$ 行的扫描线 $Si-2$ 连接的晶体管 T_3 ,即使在进行以在参考现有例中进行预备充电的方式无法得到预备充电的效果的显示的情

况下,也能够使充电时间 T 充分短。此外,通过使用晶体管 T3,能够不进行在连续的扫描线间使选择期间重叠 1H 期间等的扫描驱动器 40 的特殊动作,而通过依次选择 n 条扫描线 S1 ~ Sn 的一般动作进行预备充电。另外,不限于进行按每 1 行依次排列有白、黑、白……的条纹显示的情况,只要是在显示在列方向上图案以固定周期变化的图像的情况,就能够通过适当设定成为晶体管 T3 的栅极端子的连接目标的扫描线,获得与本实施方式相同的效果。

[0139] < 5. 其他 >

[0140] 本发明不限于上述的实施方式,在不脱离本发明的宗旨的范围内能够进行各种变形并实施。例如,在上述第一实施方式、第二实施方式中,令晶体管 T3 的栅极端子的连接目标为前一个扫描线,但该连接目标也可以为之前的扫描线。

[0141] 此外,在上述第三实施方式中,令晶体管 T3 的栅极端子的连接目标为前一个扫描线,但其连接目标可以为之前的扫描线。不过,在此情况下,需要使晶体管 T3 的栅极端子的连接目标的扫描线,与晶体管 T6 的栅极端子的连接目标的扫描线彼此不同。

[0142] 此外,在上述第二实施方式的变形例中,仅使用了晶体管 T4、T5 中的晶体管 T4,也可以仅使用晶体管 T4、T5 中的晶体管 T5。

[0143] 此外,在上述第三实施方式中,可以设置 2 个以上晶体管 T6,这些晶体管 T6 的栅极端子的连接目标的扫描线相互不同。不过,在此情况下,需要使晶体管 T3 的栅极端子的连接目标的扫描线,与各晶体管 T6 的栅极端子的连接目标的扫描线相互不同。

[0144] 此外,在上述各实施方式中,作为像素电路 11 内的晶体管,使用 n 沟道型晶体管,但也可以使用 p 沟道型晶体管。

[0145] 此外,在上述各实施方式中,也可以添加用于补偿晶体管 T1 的阈值电压的偏差的结构。

[0146] 产业上的可利用性

[0147] 本发明能够适用于包含有机 EL(Electro Luminescence:电致发光)元件等的电光学元件的像素电路、具备其的显示装置和该显示装置的驱动方法。

[0148] 附图标记说明

[0149] 1……有机 EL 显示装置

[0150] 10……显示部

[0151] 11……像素电路

[0152] 20……显示控制电路

[0153] 30……源极驱动器(数据驱动部)

[0154] 40……扫描驱动器(扫描驱动部)

[0155] D1 ~ Dm……数据线

[0156] S1 ~ Sn……扫描线

[0157] EM1 ~ EMn……发光线

[0158] T1 ~ T6……晶体管

[0159] C1……电容器(驱动电容元件)

[0160] OLED……有机 EL 元件(电光学元件)

[0161] Vdata……数据电压

[0162] VG……栅极节点

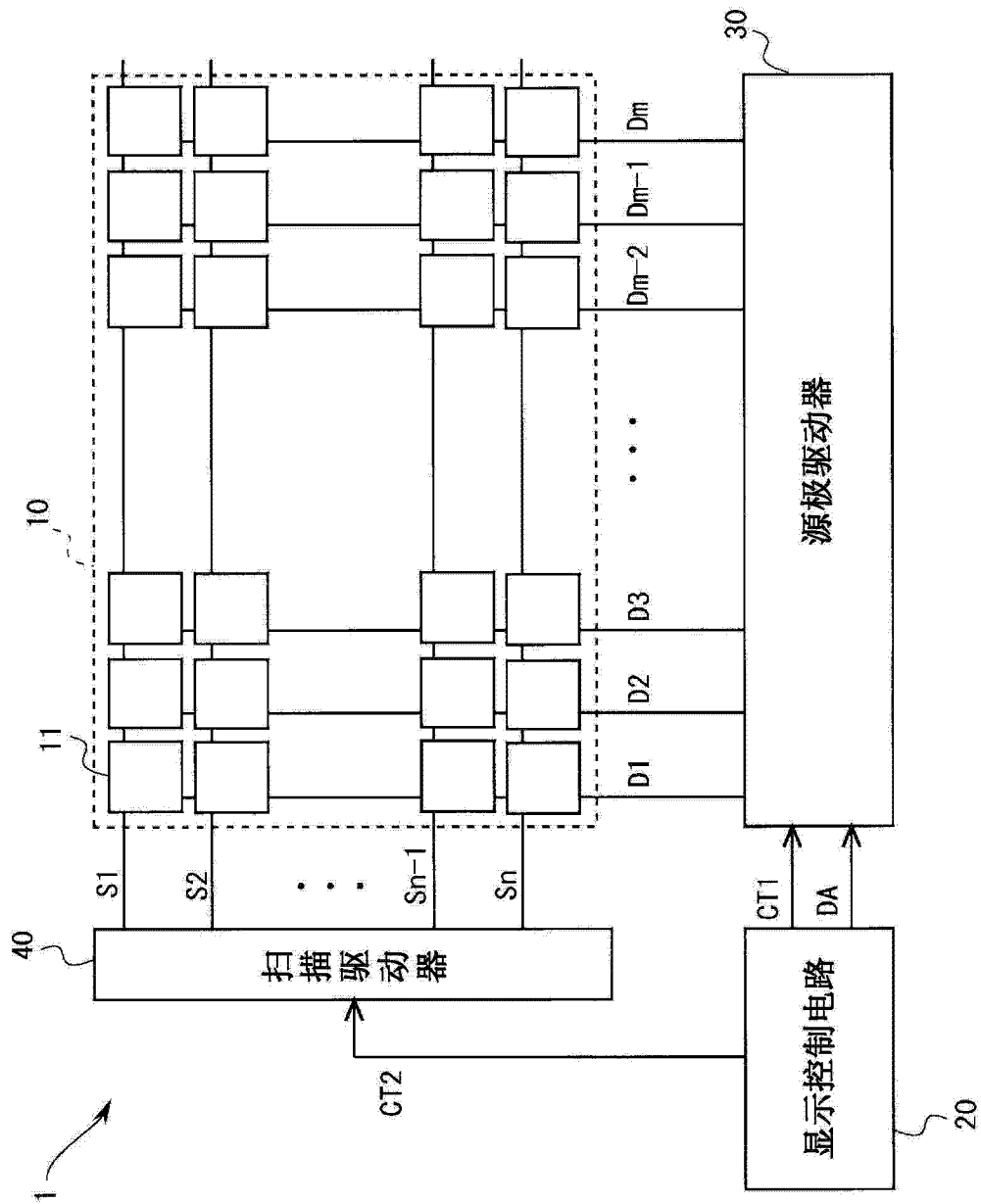


图 1

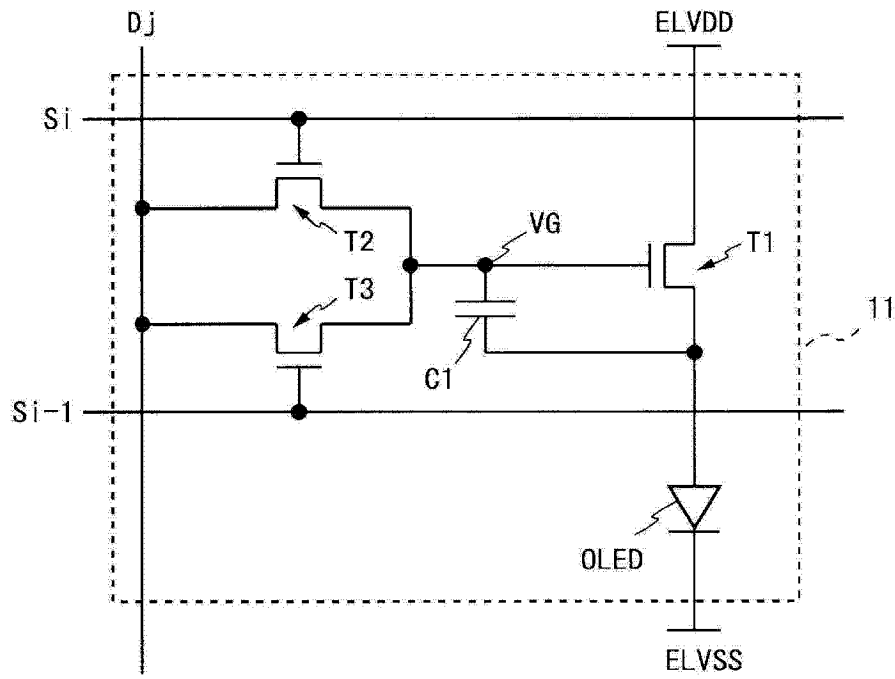


图 2

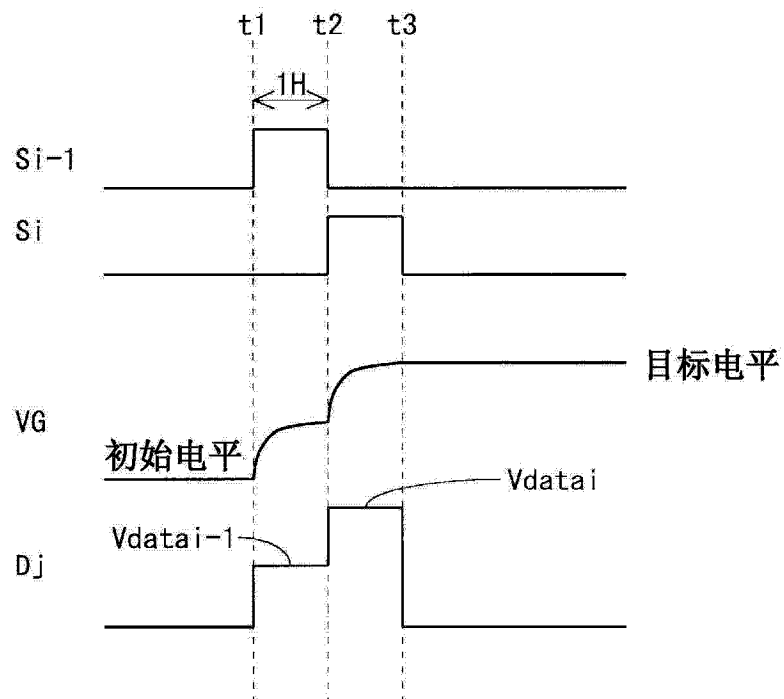


图 3

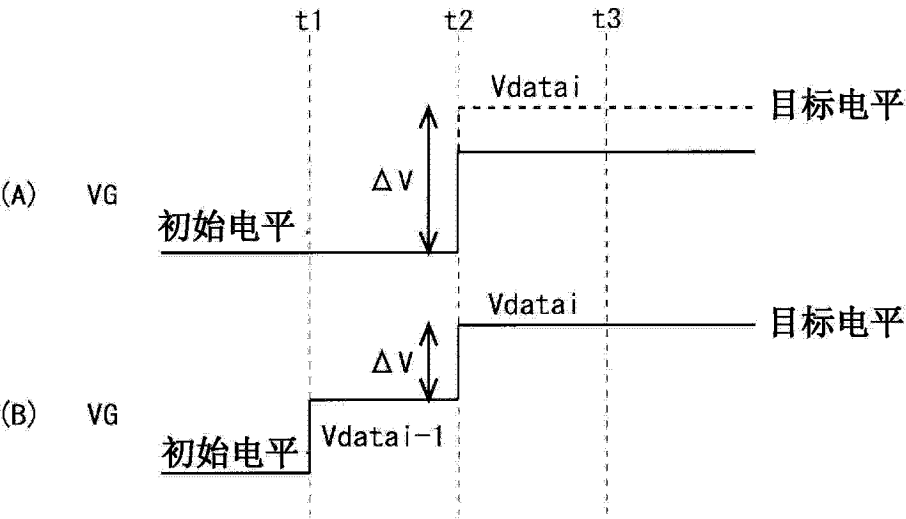


图 4

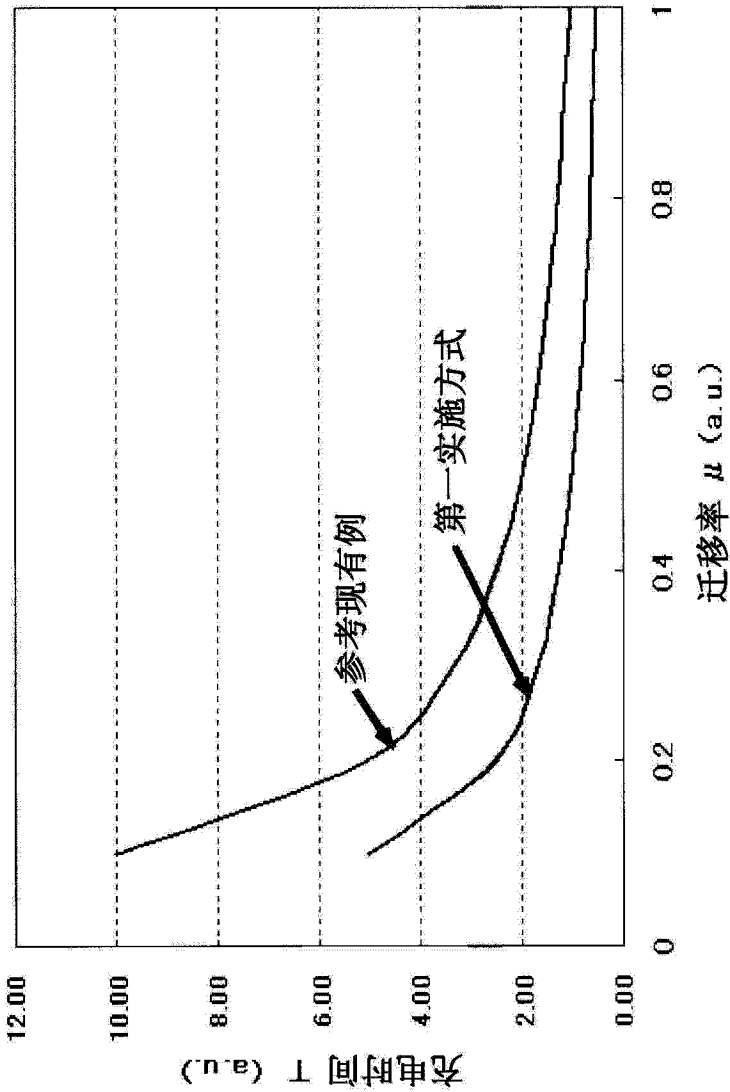


图 5

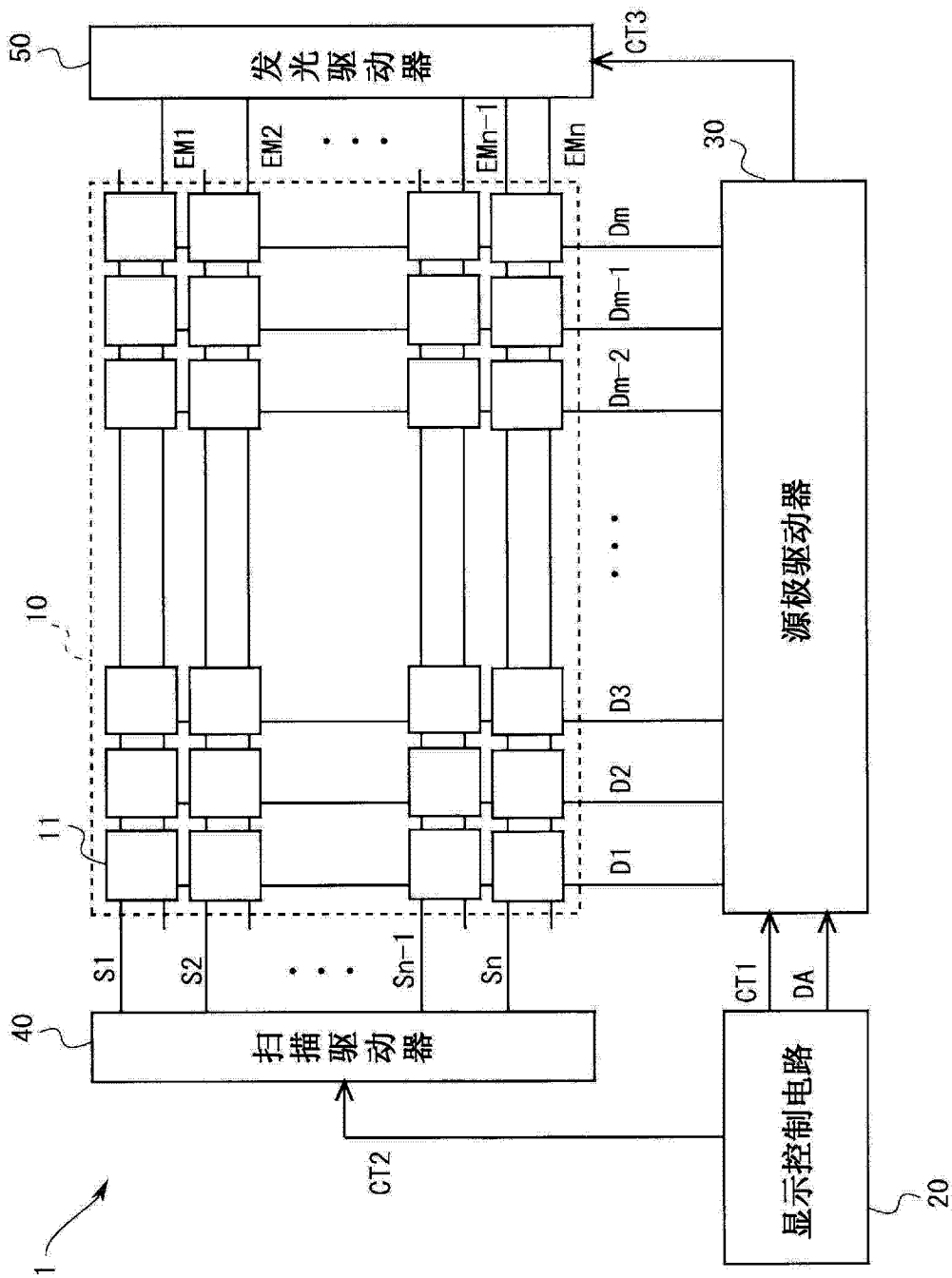


图 6

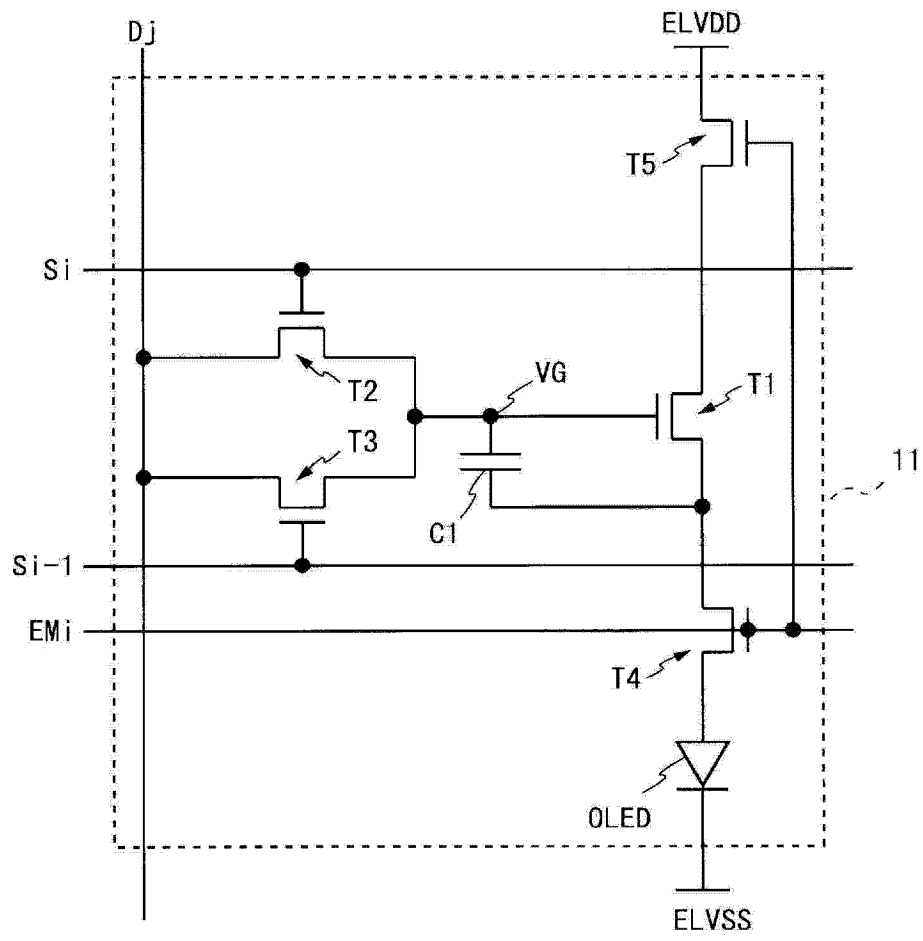


图 7

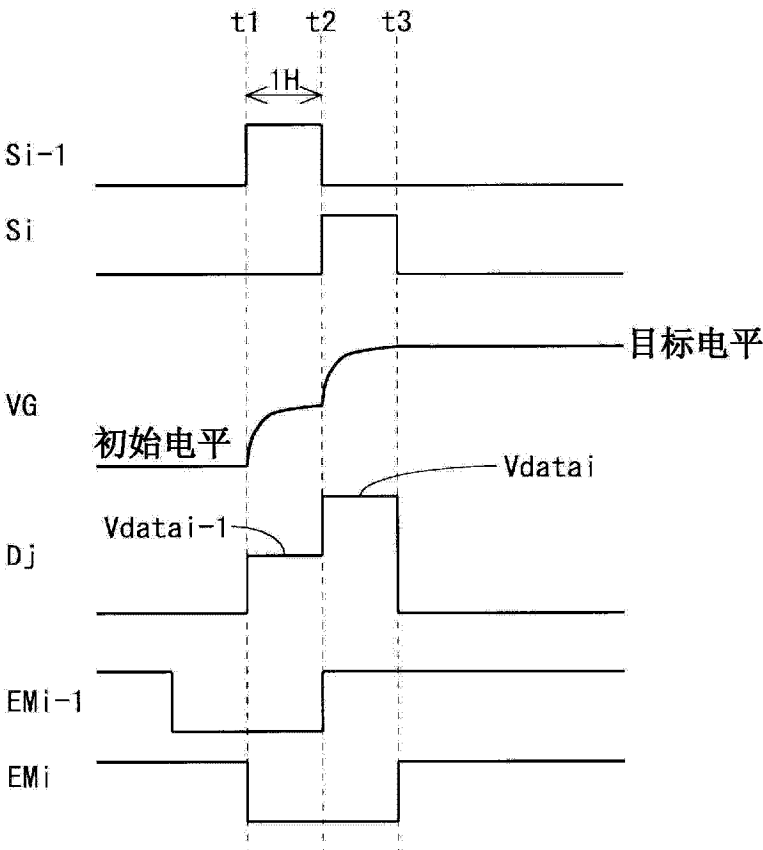


图 8

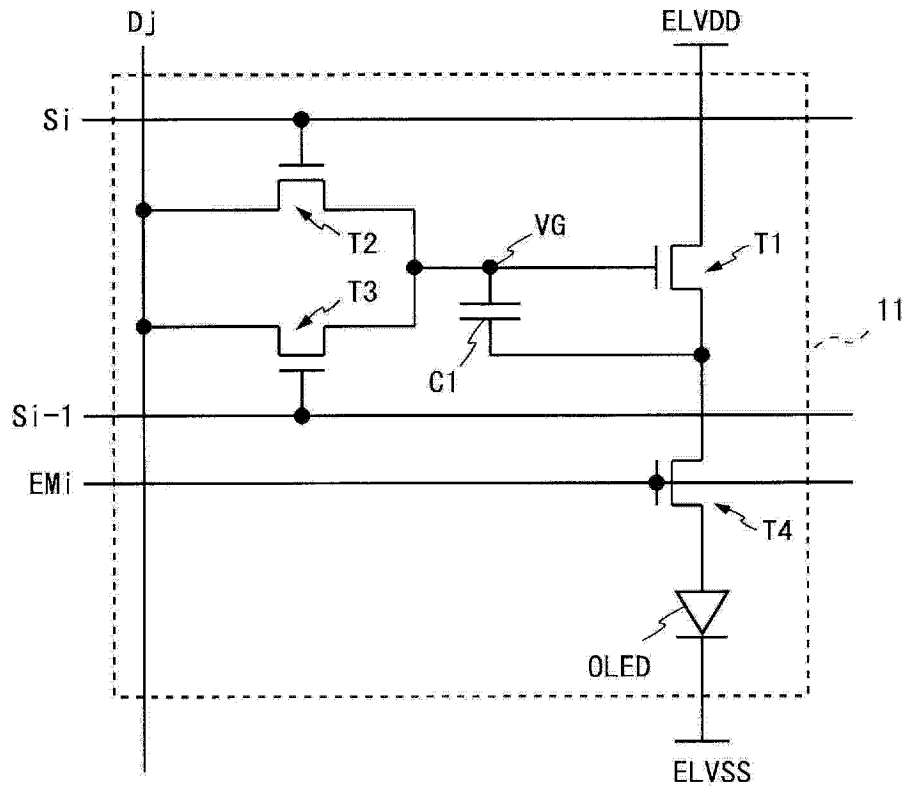


图 9

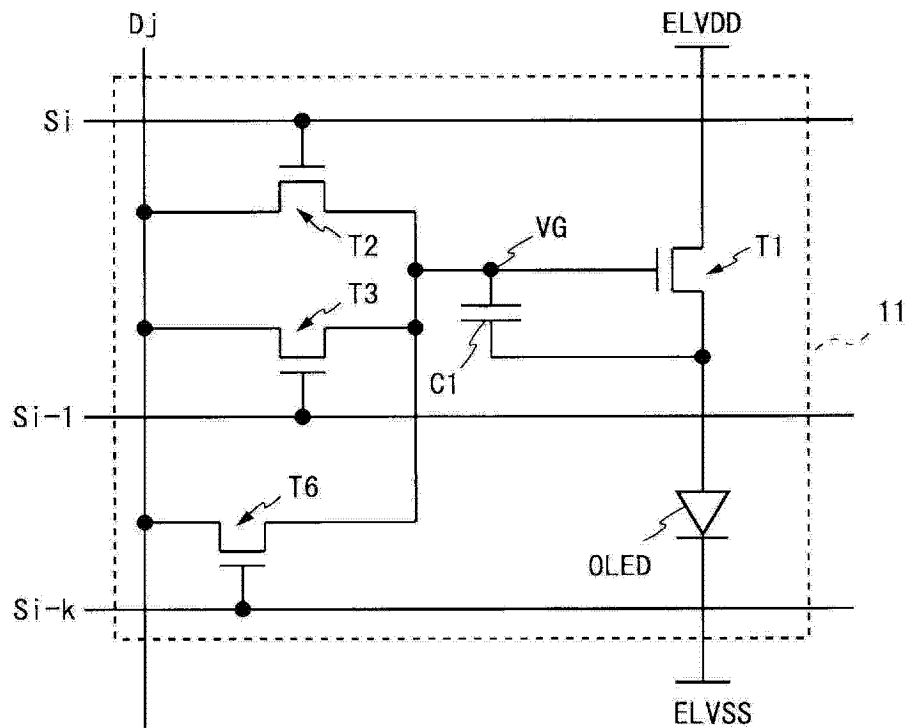


图 10

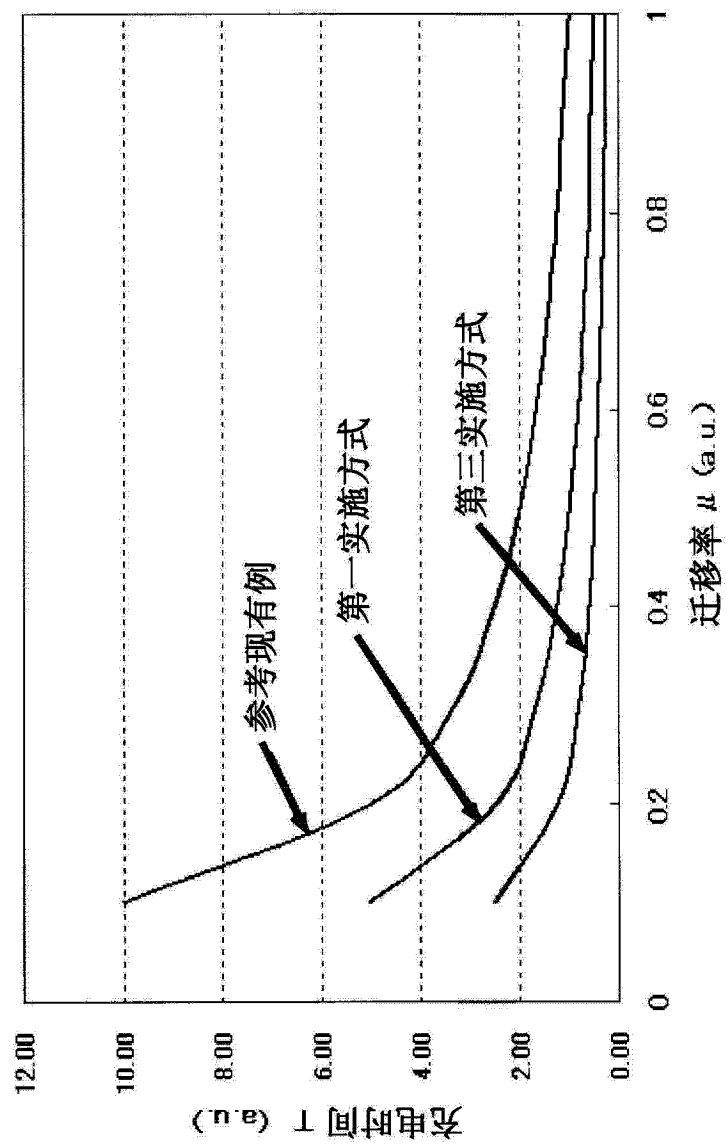


图 13

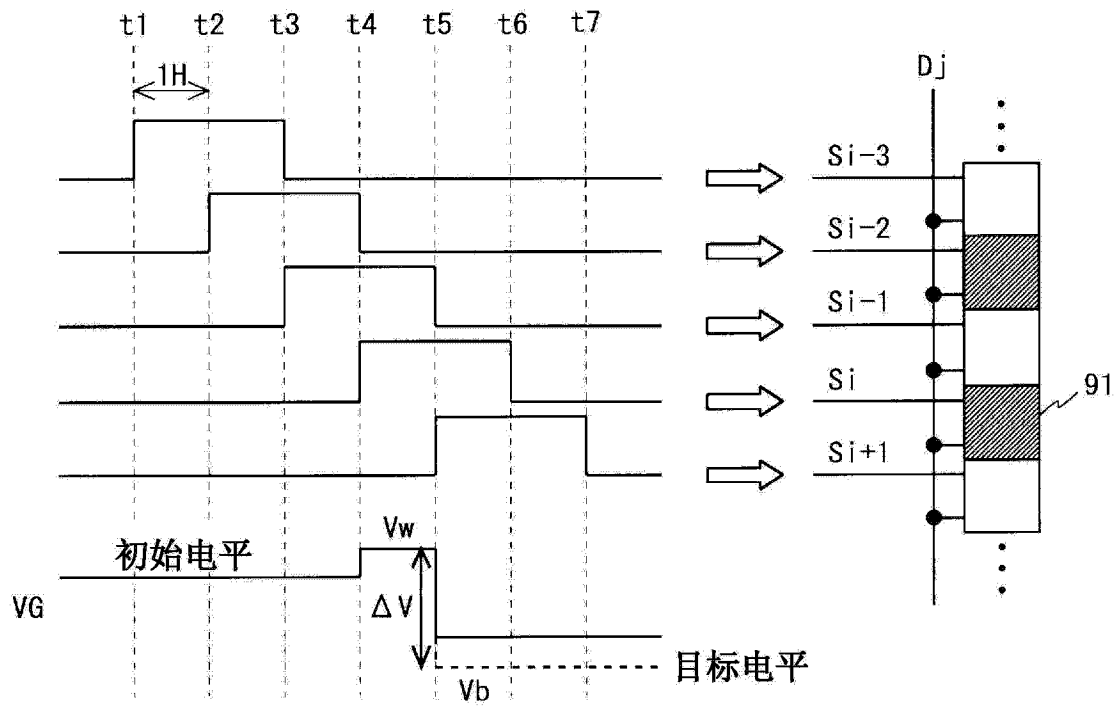


图 14

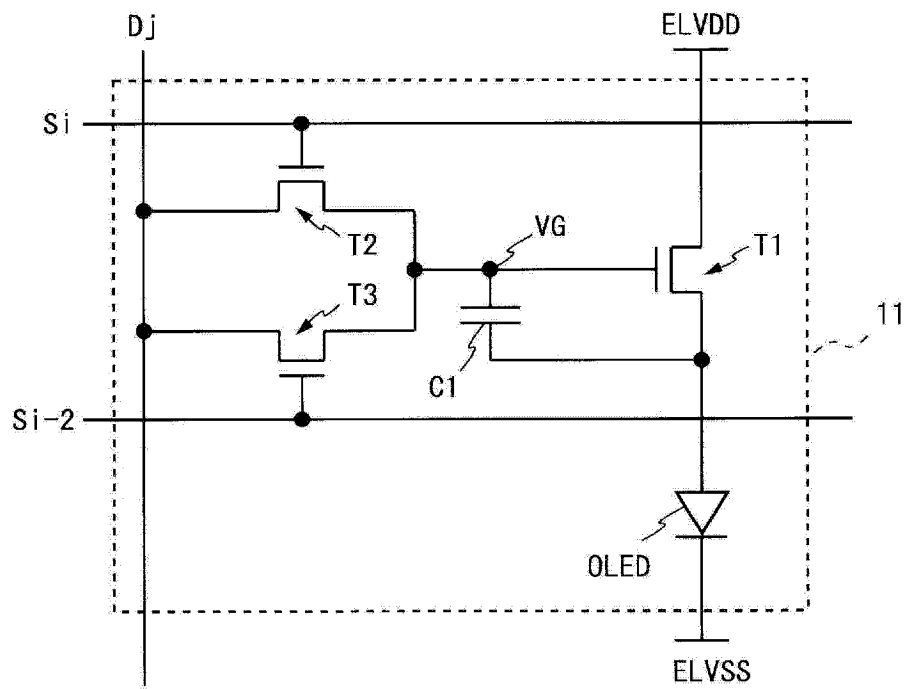


图 15

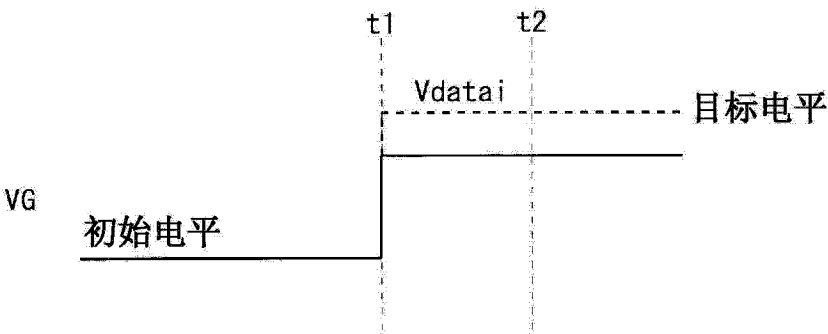


图 18

分辨率	扫描线个数	1H期间 (μs)	
		60Hz	120Hz
HD	720	23.1	11.6
FHD	1080	15.4	7.7
2k4k	2180	7.7	3.8

图 19

专利名称(译)	像素电路、具备其的显示装置和该显示装置的驱动方法		
公开(公告)号	CN104541320A	公开(公告)日	2015-04-22
申请号	CN201380040809.0	申请日	2013-07-24
[标]申请(专利权)人(译)	夏普株式会社		
申请(专利权)人(译)	夏普株式会社		
当前申请(专利权)人(译)	夏普株式会社		
[标]发明人	小原将纪 野口登 岸宣孝		
发明人	小原将纪 野口登 岸宣孝		
IPC分类号	G09G3/30 G09G3/20 H01L51/50		
CPC分类号	G09G2300/0842 G09G2300/0861 G09G2310/0262 G09G2320/043 G09G3/3233 G09G2300/0819 G09G3/3266		
优先权	2012169593 2012-07-31 JP		
其他公开文献	CN104541320B		
外部链接	Espacenet SIPO		

摘要(译)

提供即使在输入晶体管的迁移率低的情况下或无法充分确保各扫描线的选择期间的情况下，也能够维持显示品质的像素电路。像素电路(11)包括有机EL元件(OLED)、晶体管(T1~T3)和电容器(C1)。驱动晶体管(T1)的漏极端子与高电平电源线(ELVDD)连接，源极端子与有机EL元件(OLED)的阳极端子连接。第一输入晶体管(T2)的栅极端子与扫描线(Si)连接，第一输入晶体管(T2)设置于数据线(Dj)与驱动晶体管(T1)的栅极端子之间。第二输入晶体管(T3)的栅极端子与第i-1行的扫描线(Si-1)连接，第二输入晶体管(T3)设置于数据线(Dj)与驱动晶体管(T1)的栅极端子之间。电容器(C1)设置于驱动晶体管(T1)的栅极端子与源极端子之间。

