



(12) 发明专利申请

(10) 申请公布号 CN 104517565 A

(43) 申请公布日 2015. 04. 15

(21) 申请号 201310448042. 7

(22) 申请日 2013. 09. 27

(71) 申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区龙腾路 1 号 4 幢

(72) 发明人 韩珍珍 朱修剑

(74) 专利代理机构 北京汇泽知识产权代理有限公司 11228

代理人 刘淑敏

(51) Int. Cl.

G09G 3/32(2006. 01)

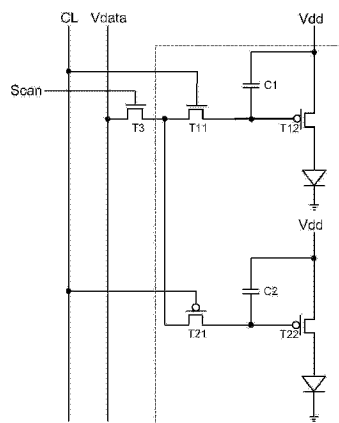
权利要求书2页 说明书4页 附图1页

(54) 发明名称

有机发光显示器的像素电路、驱动方法及其显示装置

(57) 摘要

本发明公开了一种有机发光显示器的像素电路、驱动方法及其显示装置,所述像素电路包括水平扫描信号线 Scan 和垂直数据信号线 Vdata,还包括垂直控制信号线 CL,控制晶体管 T3,以及与电源信号线 Vdd 相连的组合像素单元;其中,所述垂直控制信号线 CL 与所述组合像素单元电性相连;所述水平扫描信号线 Scan 连接所述控制晶体管 T3 的栅极,所述控制晶体管 T3 的第一电极与所述垂直数据信号线 Vdata 相连,所述控制晶体管 T3 的第二电极则与所述组合像素单元相连。采用本发明,能够在平板显示器尺寸增大和分辨率提高时,保证开关晶体管能够使像素电路稳定地被导通和截止,解决显示不良的缺陷。



1. 一种有机发光显示器的像素电路,包括水平扫描信号线 Scan 和垂直数据信号线 Vdata,其特征在于,还包括垂直控制信号线 CL,控制晶体管 T3,以及与电源信号线 Vdd 相连的组合像素单元;其中,

所述垂直控制信号线 CL 与所述组合像素单元电性相连;

所述水平扫描信号线 Scan 连接所述控制晶体管 T3 的栅极,所述控制晶体管 T3 的第一电极与所述垂直数据信号线 Vdata 相连,所述控制晶体管 T3 的第二电极则与所述组合像素单元相连。

2. 根据权利要求 1 所述有机发光显示器的像素电路,其特征在于,所述组合像素单元包括第一像素和第二像素;其中,

所述第一像素包括第一开关晶体管 T11、第一驱动晶体管 T12、第一存储电容 C1 和第一发光二极管;及所述第二像素包括第二开关晶体管 T21、第二驱动晶体管 T22、第二存储电容 C2 和第二发光二极管。

3. 根据权利要求 2 所述有机发光显示器的像素电路,其特征在于,所述第一开关晶体管 T11 和第二开关晶体管 T21 的栅极连接垂直控制信号线 CL,所述第一开关晶体管 T11 和第二开关晶体管 T21 的第一电极并联与控制晶体管 T3 的第二电极相连;第一开关晶体管 T11 和第二开关晶体管 T21 的第二电极则分别与第一驱动晶体管 T12 和第二驱动晶体管 T22 的栅极相连。

4. 根据权利要求 2 或 3 所述有机发光显示器的像素电路,其特征在于,所述第一开关晶体管 T11 与第二开关晶体管 T21,其中之一为 N 型晶体管,另一个则为 P 型晶体管。

5. 一种有机发光显示器像素电路的驱动方法,其特征在于,包括:

A、向水平扫描信号线 Scan 提供一高电平使控制晶体管 T3 导通;并使垂直数据信号 Vdata 分别通过第一开关晶体管 T11 和第二开关晶体管 T21 传送至组合像素单元中的第一像素和第二像素;

B、向垂直控制信号线 CL 提供一高电平,使第一像素的第一开关晶体管 T11 导通,此时第二像素的第二开关晶体管 T21 截止;

C、向垂直控制信号线 CL 提供一低电平,使第二像素的第二开关晶体管 T21 导通,此时第一像素的第一开关晶体管 T11 截止。

6. 根据权利要求 5 所述有机发光显示器像素电路的驱动方法,其特征在于,步骤 B 所述第一像素的第一开关晶体管 T11 导通时,垂直数据信号线 Vdata 对应的第一数据电压 D1 将通过第一开关晶体管 T11 传输至第一像素的第一驱动晶体管 T12 的栅极,第一像素的第一存储电容 C1 被充入与第一数据电压 D1 对应的电压值。

7. 根据权利要求 5 所述有机发光显示器像素电路的驱动方法,其特征在于,步骤 C 所述第二像素的第二开关晶体管 T21 导通时,垂直数据信号线 Vdata 对应的第二数据电压 D2 将通过第二开关晶体管 T21 传输至第二像素的第二驱动晶体管 T22 的栅极,第二像素的第二存储电容 C2 被充入与第二数据电压 D2 对应的电压值。

8. 根据权利要求 5 所述有机发光显示器像素电路的驱动方法,其特征在于,步骤 C 之前还包括:使水平扫描信号线 Scan 保持为高电平状态,控制晶体管 T3 仍保持为导通状态。

9. 一种包括权利要求 1 所述像素电路的有机发光显示器的显示装置,其特征在于,包括:

水平扫描线,所述水平扫描线与垂直数据线形成交叉区域;  
第一像素,位于所述交叉区域中,且位于第  $m$  水平行上;  
第二像素,位于所述交叉区域中,且位于第  $m+1$  水平行上;  
一垂直控制信号线,与所述第一像素和第二像素电性相连;及  
一控制晶体管,用于将水平扫描信号同时传输至所述第一像素和第二像素中。

10. 根据权利要求 9 所述有机发光显示器的显示装置,其特征在于,每相邻两个水平行共用一条水平扫描线。

## 有机发光显示器的像素电路、驱动方法及其显示装置

### 技术领域

[0001] 本发明涉及平板显示技术,尤其涉及一种在大尺寸或高分辨率显示面板中,改善开关晶体管导通和截止速度的有机发光像素电路、驱动方法及其显示装置。

### 背景技术

[0002] 有机发光显示器是一种新型平板显示器,具有低功耗和快响应速度等显著优势。其原理是利用有机发光二极管中电子和空穴的复合产生光,实现图像显示。

[0003] 通常有机发光显示器包括水平方向的扫描线和垂直方向的数据线,两者的交叉区域定义为像素。传统的有机发光显示器 2T1C 像素电路如图 1 所示,包括有机发光二极管(OLED)、水平扫描信号(线) Scan、垂直数据信号(线) Vdata、电源信号(线) Vdd、第一薄膜晶体管 T1、第二薄膜晶体管 T2 及存储电容 C。

[0004] 其中,所述第一薄膜晶体管 T1 为开关晶体管,其栅极连接至水平扫描信号(线) Scan,第一电极连接至垂直数据信号(线) Vdata,第二电极连接至驱动薄膜晶体管 T2 的栅极和存储电容 C 的一端。当将水平扫描信号 Scan 提供给第一薄膜晶体管 T1 时,第一薄膜晶体管导通,将垂直数据信号 Vdata 提供给存储电容 C 和第二薄膜晶体管 T2 的栅极,即与数据信号对应的电压充至电容 C 中。

[0005] 所述第二薄膜晶体管 T2 为驱动晶体管,其栅极连接至第一薄膜晶体管的第二电极和存储电容 C 的一端,第一电极连接至电源信号(线) Vdd 和存储电容 C 的另一端,第二电极连接至有机发光二极管的阳极。第二薄膜晶体管控制从电源信号 Vdd 流到有机发光二极管的电流,该电流与存储在电容 C 中的电压对应,从而有机发光二极管 OLED 可以显示预定的亮度。

[0006] 所述存储电容 C 的一端连接至第二薄膜晶体管 T2 的栅极,另一端连接至电源信号(线) Vdd。所述存储电容 C 用来存储与数据信号对应的电压。

[0007] 然而,上述像素电路随着显示面板面积的增大以及水平方向信号线的相应增长,会引起扫描信号 Scan 的延迟增大,最终导致薄膜晶体管开关速度下降的缺陷,因而容易造成显示不良等问题。

### 发明内容

[0008] 有鉴于此,本发明的主要目的在于提供一种有机发光显示器的像素电路、驱动方法及其显示装置,能够在平板显示器尺寸增大和分辨率提高时,保证开关晶体管能够使像素电路稳定地被导通(开启)和截止(关闭),解决显示不良的缺陷。

[0009] 本发明的另一目的在于,应用所述像素电路的显示装置,采用两行像素共用一条水平扫描线的方式,能够将水平扫描线的数量减半,进一步改善开关晶体管的导通和截至速度降低问题,提高显示屏的显示性能。

[0010] 为达到上述目的,本发明的技术方案是这样实现的:

一种有机发光显示器的像素电路,包括:水平扫描信号线 Scan 和垂直数据信号线

Vdata,还包括垂直控制信号线 CL,控制晶体管 T3,以及与电源信号线 Vdd 相连的组合像素单元;其中,

所述垂直控制信号线 CL 与所述组合像素单元电性相连;

所述水平扫描信号线 Scan 连接所述控制晶体管 T3 的栅极,所述控制晶体管 T3 的第一电极与所述垂直数据信号线 Vdata 相连,所述控制晶体管 T3 的第二电极则与所述组合像素单元相连。

[0011] 其中,所述组合像素单元包括第一像素和第二像素;

所述第一像素包括第一开关晶体管 T11、第一驱动晶体管 T12、第一存储电容 C1 和第一发光二极管;及所述第二像素包括第二开关晶体管 T21、第二驱动晶体管 T22、第二存储电容 C2 和第二发光二极管。

[0012] 所述第一开关晶体管 T11 和第二开关晶体管 T21 的栅极连接垂直控制信号线 CL,所述第一开关晶体管 T11 和第二开关晶体管 T21 的第一电极并联与控制晶体管 T3 的第二电极相连;第一开关晶体管 T11 和第二开关晶体管 T21 的第二电极则分别与第一驱动晶体管 T12 和第二驱动晶体管 T22 的栅极相连。

[0013] 所述第一开关晶体管 T11 与第二开关晶体管 T21,其中之一为 N 型晶体管,另一个则为 P 型晶体管。

[0014] 一种有机发光显示器像素电路的驱动方法,包括:

A、向水平扫描信号线 Scan 提供一高电平使控制晶体管 T3 导通;并使垂直数据信号 Vdata 分别通过第一开关晶体管 T11 和第二开关晶体管 T21 传送至组合像素单元中的第一像素和第二像素;

B、向垂直控制信号线 CL 提供一高电平,使第一像素的第一开关晶体管 T11 导通,此时第二像素的第二开关晶体管 T21 截止;

C、向垂直控制信号线 CL 提供一低电平,使第二像素的第二开关晶体管 T21 导通,此时第一像素的第一开关晶体管 T11 截止。

[0015] 其中,步骤 B 所述第一像素的第一开关晶体管 T11 导通时,垂直数据信号 Vdata 对应第一数据电压 D1 将通过第一开关晶体管 T11 传输至第一像素的第一驱动晶体管 T12 的栅极,第一像素的第一存储电容 C1 被充入与第一数据电压 D1 对应的电压值。

[0016] 步骤 C 所述第二像素的第二开关晶体管 T21 导通时,垂直数据信号线 Vdata 对应的第二数据电压 D2 将通过第二开关晶体管 T21 传输至第二像素的第二驱动晶体管 T22 的栅极,第二像素的第二存储电容 C2 被充入与第二数据电压 D2 对应的电压值。

[0017] 步骤 C 之前还包括:使水平扫描信号 Scan 保持为高电平状态,控制晶体管 T3 仍保持为导通状态。

[0018] 一种包括权利要求 1 所述像素电路的有机发光显示器的显示装置,包括:

水平扫描线,所述水平扫描线与垂直数据线形成交叉区域;

第一像素,位于所述交叉区域中,且位于第 m 水平行上;

第二像素,位于所述交叉区域中,且位于第 m+1 水平行上;

一垂直控制信号线,与所述第一像素和第二像素电性相连;及

一控制晶体管,用于将水平扫描信号同时传输至所述第一像素和第二像素中。

[0019] 其中,每相邻两个水平行共用一条水平扫描线。

[0020] 本发明所提供的有机发光显示器的像素电路、驱动方法及其显示装置,具有以下优点:

1) 将本发明的像素电路应用在大尺寸或高分辨率显示面板中,可以确保开关晶体管稳定地被导通和截止,同时还可使得水平扫描线数量减半。

[0021] 2) 本发明的显示装置能够只采用一条垂直控制线 CL 即可控制相邻两行的第一像素和第二像素,在大尺寸或高分辨率显示面板中,具有比水平扫描线 Scan 较短的长度,因此垂直控制线 CL 具有较小的信号延迟,可使得像素电路中的开关晶体管可以被稳定的导通和截止。另外,仅采用一条扫描线对应相邻两行的第一像素和第二像素,使得水平扫描线的数量减半。对于大尺寸或高分辨率显示面板,在这种情况下扫描信号的延迟将被改善,即可使得像素电路中的开关晶体管可以被稳定的导通和截止。

### 附图说明

[0022] 图 1 为传统 2T1C 像素电路示意图;

图 2 为本发明一实施例的像素电路示意图;

图 3 为本发明一实施例对应的驱动波形图。

### 具体实施方式

[0023] 下面结合附图及本发明的实施例对本发明的有机发光像素电路、驱动方法及其显示装置作进一步详细的说明。

[0024] 图 2 为本发明一实施例的像素电路示意图。如图 2 所示,该像素电路主要包括:水平扫描信号(线) Scan、垂直数据信号(线) Vdata、垂直控制信号(线) CL、控制晶体管 T3、电源信号(线) Vdd 和相连的组合像素单元。所述组合像素单元包括第一像素和第二像素。其中,第一像素主要包括:第一开关晶体管 T11、第一驱动晶体管 T12、第一存储电容 C1 和第一发光二极管。

[0025] 第二像素主要包括:第二开关晶体管 T21、第二驱动晶体管 T22、第二存储电容 C2 和第二发光二极管。

[0026] 所述第一像素和第二像素中的发光二极管,分别通过第一驱动晶体管 T12 和第二驱动晶体管 T22 提供的电流而产生预定亮度的光。

[0027] 所述第一开关晶体管 T11 和第二开关晶体管 T21 的栅极均连接至垂直控制信号(线) CL,二者的第一电极均与控制晶体管 T3 的第二电极相连,二者的第二电极分别与第一驱动晶体管 T12 和第二驱动晶体管 T22 的栅极相连。

[0028] 特别地,第一开关晶体管 T11 和第二开关晶体管 T21 为不同类型的晶体管。具体如下:所述第一开关晶体管 T11 为 N 型晶体管,第二开关晶体管 T21 则为 P 型晶体管,或者相反。当向垂直控制信号线 CL 提供信号时,第一像素的第一开关晶体管 T11 和第二像素的第二开关晶体管 T21 将会错时开启(打开)。

[0029] 第一驱动晶体管 T12、第二驱动晶体管 T22 分别连接在第一像素的电源信号(线) Vdd 与有机发光二极管之间、第二像素的电源信号(线) Vdd 与有机发光二极管之间。第一驱动晶体管 T12 和第二驱动晶体管 T22 分别控制第一像素和第二像素流经有机发光二极管的电流。

[0030] 第一存储电容 C1 和第二存储电容 C2 分别连接在第一像素和第二像素的驱动晶体管的栅极和电源信号 Vdd 之间。第一存储电容 C1 和第二存储电容 C2, 用于存储与垂直数据信号 Vdata 对应的电压。

[0031] 所述控制晶体管 T3 的栅极连接至水平扫描信号(线)Scan, 其第一电极连接至垂直数据信号(线)Vdata, 第二电极分别与第一像素中的第一开关晶体管 T11 和第二像素中的第二开关晶体管 T21 的第一电极相连。当向水平扫描线提供信号 Scan 时, 控制晶体管 T3 导通, 将垂直数据信号 Vdata 传送到所述第一像素和第二像素中。

[0032] 图 3 为图 2 像素电路对应的驱动波形图。如图 3 所示, 该像素电路的驱动过程包括:

步骤 31: 向水平扫描线提供 Scan 信号, 一高电平使得控制晶体管 T3 导通。此时, 垂直数据信号 Vdata 分别通过第一开关晶体管 T11 和第二开关晶体管 T21 传送至第一像素和第二像素中。

[0033] 步骤 32: 向垂直控制信号线 CL 提供一高电平信号, 以使得第一像素的第一开关晶体管 T11 导通。当第一像素的第一开关晶体管 T11 导通时, 垂直数据信号 Vdata 对应第一数据电压 D1 将通过第一开关晶体管 T11 传输至第一像素的第一驱动晶体管 T12 的栅极, 第一像素的第一存储电容 C1 被充入与第一数据电压 D1 对应的电压值。

[0034] 在将第一数据电压 D1 充入第一像素的存储电容 C1 后, 向垂直控制信号线 CL 提供一低电平信号, 以使得第二像素的第二开关晶体管 T21 导通。此时, 第一像素的第一开关晶体管 T11 为截止状态, 并且水平扫描信号 Scan 仍保持为高电平状态, 即控制晶体管 T3 仍保持为导通状态。

[0035] 当第二像素的第二开关晶体管 T21 导通时, 垂直数据信号(线) Vdata 对应的第二数据电压 D2 将通过第二开关晶体管 T21 传输至第二像素的第二驱动晶体管 T22 的栅极, 第二像素的第二存储电容 C2 被充入与第二数据电压 D2 对应的电压值。

[0036] 以上为本发明像素电路的一实施例的描述, 本发明的显示装置则包含多个像素电路, 具体包括:

扫描驱动器, 用于提供水平扫描信号;

数据驱动器, 用于提供垂直数据驱动信号;

信号控制器, 用于提供垂直控制信号; 及

时序控制器, 用来提供扫描驱动器、数据驱动器和控制信号器的时序。

[0037] 其中, 所述水平扫描信号, 由水平扫描线提供, 所述的多条水平扫描线与垂直数据线形成交叉区域; 每相邻两个水平行共用一条水平扫描线。所述的第一像素, 位于所述交叉区域中, 且位于第 m 水平行上。所述的第二像素, 位于所述交叉区域中, 且位于第 m+1 水平行上; 所述垂直控制信号线则与所述第一像素和第二像素电性相连; 而控制晶体管, 则用于将水平扫描信号同时传输至所述第一像素和第二像素中。本发明的显示装置不限于上述两个像素。

[0038] 以上所述, 仅为本发明的较佳实施例而已, 并非用于限定本发明的保护范围。

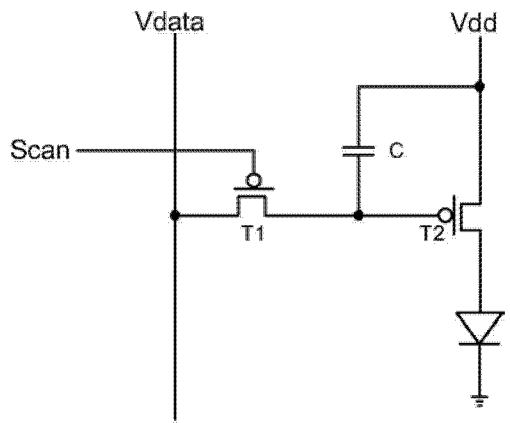


图 1

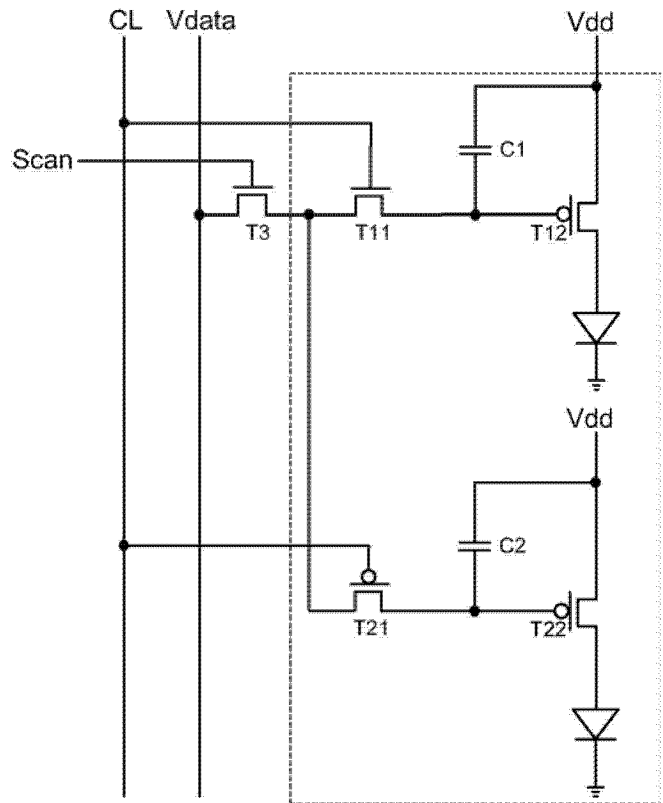


图 2

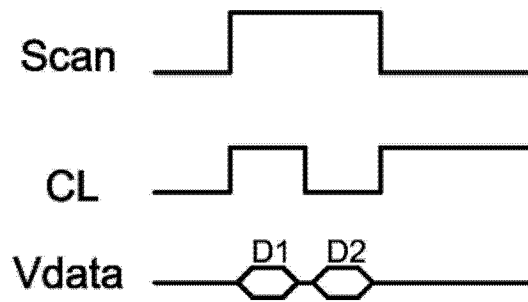


图 3

