

1. 一种有机发光二极管显示器件,包括设置成矩阵形式的多个像素,每个像素包括:
驱动薄膜晶体管(TFT),包括连接到第一节点的栅极,连接到第二节点的源极和连接到高电势电压线的漏极;

在所述第二节点和低电势电压线之间的有机发光二极管;

第一 TFT,配置成在一帧周期的数据电压提供周期期间,将数据线连接到所述第一节点;

初始化控制电路,连接在所述第一节点和提供第一参考电压的第一参考电压线之间,所述初始化控制电路还连接至第二节点、第三节点和提供第二参考电压的第二参考电压线,所述初始化控制电路配置成在所述数据电压提供周期之前的所述帧周期的初始化周期期间,将所述第一节点初始化成所述第一参考电压,并将所述第二节点和第三节点初始化成第二参考电压;和

第一电容,连接在所述第一节点和所述第三节点之间,所述第一电容配置成在所述初始化周期期间,存储所述第一节点和所述第三节点之间电压差,并在所述初始化周期和所述数据电压提供周期之间的阈值电压感测周期中,根据所述第三节点的电压电平来改变所述第一节点的电压电平。

2. 如权利要求 1 所述的有机发光二极管显示器件,其中所述初始化控制电路进一步配置成在所述数据电压提供周期期间,使所述第二节点和所述第三节点断开连接,以浮置所述第三节点。

3. 如权利要求 1 所述的有机发光二极管显示器件,其中每个像素进一步包括连接在所述第一节点和所述第一参考电压线或者所述高电势电压线之间的第二电容。

4. 如权利要求 1 所述的有机发光二极管显示器件,其中每个像素进一步包括连接在所述第一节点和所述提供第二参考电压的第二参考电压线之间的第二电容。

5. 如权利要求 1 所述的有机发光二极管显示器件,其中所述第一 TFT 包括连接至所述扫描线的栅极,连接至所述第一节点的源极和连接至所述第二节点的漏极。

6. 如权利要求 1 所述的有机发光二极管显示器件,其中所述初始化控制电路包括:

第二 TFT,包括连接到所述发射线的栅极,连接到所述第三节点的源极和连接到所述第二节点的漏极;

第三 TFT,包括与用于运送初始化信号以指示所述初始化周期的初始化线相连接的栅极,连接到所述第一参考电压线的源极和连接到所述第一节点的漏极;和

第四 TFT,包括连接到所述初始化线的栅极,连接到所述第二参考电压线的源极,和连接到所述第二节点的漏极。

7. 如权利要求 1 所述的有机发光二极管显示器件,其中所述初始化控制电路包括:

第二 TFT,包括连接到发射线的栅极,连接到所述第三节点的源极和连接到所述第二节点的漏极;

第三 TFT,包括与用于运送初始化信号以指示所述初始化周期的初始化线相连接的栅极,与提供所述第一参考电压的所述第一参考电压线相连接的源极,和连接到所述第一节点的漏极;和

第四 TFT,包括连接到所述初始化线的栅极,与提供所述第二参考电压的所述第二参考电压线相连接的源极,和连接到所述第三节点的漏极。

8. 如权利要求 7 所述的有机发光二极管显示器件, 其中每个像素进一步包括连接在所述第三节点和所述提供第二参考电压的第二参考电压线之间的第二电容。

9. 如权利要求 1 所述有机发光二极管显示器件, 其中所述第二参考电压低于所述第一参考电压和所述驱动 TFT 的阈值电压之间的电压差。

10. 如权利要求 1 所述的有机发光二极管显示器件, 其中通过由连接到所述初始化控制电路的初始化线传输的初始化信号来指示所述初始化周期, 其中通过由连接到所述初始化控制电路的发射线传输的发射信号来指示在所述数据电压提供周期之后的发射周期的开始。

11. 如权利要求 1 所述的有机发光二极管显示器件, 其中所述阈值电压感测周期对应于多于一个的水平周期。

12. 一种操作有机发光二极管显示器件的像素的方法, 包括:

在初始化周期期间, 通过初始化控制电路, 将第一节点初始化为第一参考电压, 将第二节点和第三节点初始化为第二参考电压, 所述第一节点连接到驱动薄膜晶体管(TFT)的栅极, 所述第二节点连接到所述驱动薄膜晶体管的源极, 第一电容连接在所述第一节点和第三节点之间;

在所述初始化周期期间, 通过所述第一电容, 存储所述第一节点和所述第三节点之间的电压差;

在所述初始化周期之后的感测周期中, 通过施加所述第一电容中存储的电压差, 根据阈值电压中的所述第三节点的电压电平, 来改变所述第一节点的电压电平;

在所述阈值电压感测周期之后的数据电压提供周期期间, 通过第一 TFT, 将数据线连接到所述第一节点; 和

在所述数据电压提供周期之后的发射周期期间, 通过将所述第一节点处的电压施加到所述驱动薄膜晶体管的栅极, 控制通过有机发光二极管(OLED)的电流。

13. 如权利要求 12 所述的方法, 还包括在所述数据电压提供周期期间, 使所述第二节点和所述第三节点断开连接, 以浮置所述第三节点。

14. 如权利要求 12 所述的方法, 还包括将第二电容连接在所述第一节点和提供第一参考电压的第一参考电压线之间。

15. 如权利要求 12 所述的方法, 还包括将第二电容连接在所述第三节点和提供第二参考电压的第二参考电压线之间。

16. 如权利要求 12 所述的方法, 还包括在所述第一 TFT 的栅极处接收指示数据电压提供周期的扫描信号。

17. 如权利要求 12 所述的方法, 还包括:

在所述初始化控制电路的第二 TFT 的栅极处接收指示所述发射周期开始的发射信号;

在所述初始化控制电路的第三 TFT 的栅极处接收指示所述初始化周期的初始化信号;

和

在所述初始化控制电路的第四 TFT 的栅极处接收所述初始化信号。

18. 如权利要求 12 所述的方法, 其中所述第二参考电压低于所述第一参考电压和所述驱动 TFT 的阈值电压之间的电压差。

19. 如权利要求 12 所述的方法, 其中通过由连接到所述初始化控制电路的初始化线传

输的初始化信号来指示所述初始化周期,其中通过由连接到所述初始化控制电路的发射线传输的发射信号来指示所述数据电压提供周期之后的发射周期的开始。

20. 如权利要求 12 所述的方法,其中所述阈值电压感测周期对应于多于一个的水平周期。

有机发光二极管显示器件的驱动晶体管中的阈值电压补偿

[0001] 相关申请的交叉引用

[0002] 本申请要求 2012 年 7 月 31 日提交的韩国专利申请 No. 10-2012-0083847 的优先权,在此通过参考将其整体并入本文。

技术领域

[0003] 本文涉及对驱动薄膜晶体管(TFT)的阈值电压进行补偿的有机发光二极管显示器件。

背景技术

[0004] 随着信息社会的发展,对于用于显示图像的各种类型显示器件的需求日益增加。近些年已经广泛使用了各种平板显示器,诸如液晶显示器(LCD)、等离子显示面板(PDP)和有机发光二极管(OLED)。在平板显示器当中,有机发光二极管显示器件可在低电压下驱动,轻薄,具有宽视角以及快速响应速度。

[0005] OLED 显示器的显示面板包括被设置成矩阵形式的多个像素。每个像素都包括用于响应于扫描线的扫描信号来提供数据线的数据电压的扫描薄膜晶体管(TFT),和用于根据提供到栅极的数据电压来调整提供到有机发光二极管的电流量的驱动 TFT。提供到有机发光二极管的驱动 TFT 的漏源电流 I_{ds} 可由以下等式表示:

$$[0006] \quad I_{ds} = k' \cdot (V_{gs} - V_{th})^2 \quad (1)$$

[0007] 这里, k' 表示由驱动 TFT 的结构和物理特性确定的比例系数, V_{gs} 表示驱动 TFT 的栅源电压, V_{th} 表示驱动 TFT 的阈值电压。

[0008] 驱动 TFT 的漏源电流 I_{ds} 取决于驱动 TFT 的阈值电压 V_{th} 。但是,由于驱动 TFT 退化导致的阈值电压 V_{th} 偏移,致使每个像素的驱动 TFT 的阈值电压 V_{th} 可具有不同值。因此,即使将相同数据电压提供到每个像素,提供到有机发光二极管的电流 I_{ds} 在各像素间也彼此不同。因此,即使将相同数据电压提供给每个像素,从每个像素的有机发光二极管发出的光亮度也可能不同。为了解决这个问题,已经提出了用于对驱动 TFT 的阈值电压 V_{th} 进行补偿的各种类型像素结构。

[0009] 图 1 是示出常规的二极管连接的阈值电压补偿像素结构的一部分的电路图。图 1 描述了将电流提供到有机发光二极管的驱动 TFT DT,和在驱动 TFT DT 的栅极节点 Ng 和漏极节点 Nd 之间连接的感测 TFT ST。感测 TFT ST 允许在驱动 TFT DT 的阈值电压感测期间,在驱动 TFT DT 的栅极节点 Ng 和漏极节点 Nd 之间进行连接,以使驱动 TFT DT 用作二极管。图 1 中,驱动 TFT DT 和感测 TFT ST 被图示为 N 型 MOSFET (金属氧化物半导体场效应晶体管)。

[0010] 参考图 1,在其中感测 TFT ST 开启的阈值电压感测周期期间,栅极节点 Ng 和漏极节点 Nd 连接,从而栅极节点 Ng 和漏极节点 Nd 在基本相同的电势下处于浮置状态。浮置状态指的是其中不将电压提供至节点的状态,因此处于浮置状态的节点容易影响相邻节点的电压变化。如果在栅极节点 Ng 和源极节点 Ns 之间的电压差 V_{gs} 大于阈值电压,则驱动

TFT DT 形成电流路径,直到在栅极节点 Ng 和源极节点 Ns 之间的电压差 V_{gs} 达到驱动 TFT DT 的阈值电压 V_{th} ,且结果是,降低了栅极节点 Ng 的电压和漏极节点 Nd 的电压。但是,如果驱动 TFT DT 的阈值电压 V_{th} 转变为负电压,则由于驱动 TFT DT 的阈值电压 V_{th} 低于 0V,因此,即使栅极节点 Ng 的电压下降至源极节点 Ns 的电压,在栅极节点 Ng 和源极节点 Ns 之间的电压差 V_{gs} 也不能达到驱动 TFT DT 的阈值电压 V_{th} 。因此,如果驱动 TFT DT 的阈值电压 V_{th} 转变为负电压,则不能正确感测驱动 TFT DT 的阈值电压 V_{th} 。负向转变指的是当驱动 TFT DT 是作为 N 型 MOSFET 实现时,驱动 TFT DT 的阈值电压 V_{th} 转变为低于 0V 的电压。负向转变通常是在驱动 TFT DT 的半导体层由氧化物形成时发生的。

发明内容

[0011] 实施例涉及到包括被设置成矩阵形式的多个像素的有机发光二极管显示器件。每个像素包括驱动薄膜晶体管(TFT)、有机发光二极管、第一 TFT、初始化控制电路和第一电容。驱动 TFT 包括连接到第一节点的栅极,连接到第二节点的源极和连接到高电势电压线的漏极。有机发光二极管设置在第二节点和低电势电压线之间。第一 TFT 配置成在一帧周期的数据电压提供期间将数据线连接到第一节点。初始化控制电路连接在第一节点和提供第一参考电压的第一参考电压线之间,并连接到第二节点、第三节点和提供第二参考电压的第二参考电压线。初始化控制电路配置成在数据电压提供周期之前的所述帧周期的初始化周期期间,将第一节点初始化为第一参考电压,并将第二节点和第三节点初始化为第二参考电压。第一电容连接在第一节点和第三节点之间。第一电容配置成在初始化周期期间存储第一节点和第三节点之间的电压差,并在初始化周期和数据电压提供周期之间的阈值电压感测周期中,根据第三节点的电压电平来改变第一节点的电压电平。

[0012] 该发明内容中描述的特征和优势以及下文的具体描述并非意在限制。考虑到附图、说明书和权利要求,很多其他特征和优势对于本领域技术人员是显而易见的。

附图说明

- [0013] 图 1 是示出常规二极管连接的阈值电压补偿像素结构的一部分的电路图;
- [0014] 图 2 是根据第一示范性实施例的像素的等效电路图。
- [0015] 图 3 是示出输入到根据示范性实施例的像素中的信号的波形图。
- [0016] 图 4 是示出根据第一示范性实施例的像素的节点电压变化的表格。
- [0017] 图 5A 至 5E 是在第一至第五周期期间根据第一示范性实施例的像素的电路图。
- [0018] 图 6 是根据第二示范性实施例的像素的电路图。
- [0019] 图 7 是示出根据第二示范性实施例的节点电压变化的表格。
- [0020] 图 8A 至 8E 是在第一至第五周期期间根据第二示范性实施例的像素的电路图。
- [0021] 图 9 是根据第三示范性实施例的像素的电路图。
- [0022] 图 10 是示出根据第三示范性实施例的像素节点电压变化的表格。
- [0023] 图 11A 至 11E 是第一至第五周期根据第三示范性实施例的像素的电路图。
- [0024] 图 12 是示意性示出根据示范性实施例的有机发光二极管显示器件的框图。

具体实施方式

[0025] 下文将参考附图更全面地描述实施例。贯穿说明书,相同参考数字表示相同元件。在以下描述中,如果确定与实施例相关的已知功能或者结构的具体描述会使得主题不清楚,则将省略该具体描述。

[0026] 根据示范性实施例的有机发光二极管显示器件的像素可对驱动 TFT 的阈值电压进行内部补偿。内部补偿指的是在像素内实时地感测和补偿驱动 TFT 的阈值电压。

[0027] 图 2 是根据第一示范性实施例的像素的电路图。参考图 2,根据第一示范性实施例的像素 P 包括驱动 TFT (薄膜晶体管) DT、有机发光二极管(OLED)、控制电路和电容。

[0028] 驱动 TFT DT 根据施加到栅极的电压电平来调整漏源电流 I_{ds} 。驱动 TFT DT 的栅极连接到第一节点 N1,其源极连接到第二节点 N2,其漏极连接到提供高电势电压 VDD 的高电势电压线 VDDL。

[0029] 有机发光二极管的阳极连接至第二节点 N2,其阴极连接到提供低电势电压 VSS 的低电势电压线 VSSL。有机发光二极管 OLED 根据驱动 TFT DT 的漏源电流 I_{ds} 发光。

[0030] 控制电路包括第一 TFT T1 和初始化控制电路 ICC。第一 TFT T1 是扫描 TFT,其响应于经由扫描线 SL 提供的扫描信号 SCAN,将数据线 DL 的数据电压 DATA 提供给第一节点 N1。第一 TFT T1 的栅极连接到扫描线 SL,其源极连接到第一节点 N1,其漏极连接到数据线 DL。

[0031] 初始化控制电路(ICC)包括第二至第四 TFT T2 至 T4,。第二 TFT T2 是节点连接控制 TFT,其响应于经由发射线 EML 提供的发射信号 EM 进行控制以将第二节点 N2 连接至第三节点 N3。第二 TFT T2 的栅极连接到发射线 EML,其源极连接到第三节点 N3,其漏极连接到第二节点 N2。第三 TFT T3 是第一初始化 TFT,其响应于经由初始化线 IL 提供的初始化信号 INI,将第一节点 N1 初始化为经由第一参考电压线 REFL1 提供的第一参考电压 REF1。第三 TFT T3 的栅极连接到初始化线 IL,其源极连接到第一参考电压线 REFL1,其漏极连接到第一节点 N1。第四 TFT T4 是第二初始化 TFT,其响应于初始化信号 INI,将第二节点 N2 初始化为经由第二参考电压线 REFL2 提供的第二参考电压 REF2。第三 TFT T4 的栅极连接到初始化线 IL,其源极连接到第二参考电压线 REFL2,其漏极连接到第二节点 N2。

[0032] 第一电容 C1 连接在第一节点 N1 和第三节点 N3 之间。第一电容 C1 存储第一节点 N1 的电压和第三节点 N3 的电压之间的差值电压。第二电容 C2 连接在第一节点 N1 和高电势电压线 VDDL 之间。这种情况下,第二电容 C2 存储第一节点 N1 的电压和高电势电压 VDD 之间的差值电压。或者,第二电容 C2 可连接在第一节点 N1 和第一参考电压线 REFL1 之间。这种情况下,第二电容 C2 存储第一节点 N1 的电压和第一参考电压 REF1 之间的差值电压。替换地,第二电容 C2 可连接在第一节点 N1 和第二参考电压线 REFL2 之间。这种情况下,第二电容 C2 存储第一节点 N1 的电压和第二参考电压 REF2 之间的差值电压。

[0033] 第一节点 N1 是驱动 TFT DT 的栅极、第一 TFT T1 的源极、第三 TFT T3 的漏极、第一电容 C1 的一个电极、以及第二电容 C2 的一个电极相连接的接触点。第二节点 N2 是驱动 TFT DT 的源极、有机发光二极管的阳极、第二 TFT T2 的漏极、以及第四 TFT T4 的漏极相连接的接触点。第三节点 N3 是第二 TFT T2 的源极和第一电容 C1 的另一电极相连接的接触点。

[0034] 已经将第一至第四 TFT T1、T2、T3 和 T4 以及驱动 TFT DT 的半导体层描述为由氧化物半导体形成。但是,实施例不限于此,第一至第四 TFT T1、T2、T3 和 T4 以及驱动 TFT DT

的半导体层也可由 a-Si (非晶硅) 或者 Poly-Si (多晶硅) 形成。而且, 已经参考其中将第一至第四 TFT T1、T2、T3 和 T4 以及驱动 TFT DT 实施为 N 型 MOSFET (金属氧化物半导体场效应晶体管) 的实例描述了示范性实施例。但是, 本发明不限于此, 也可将第一至第四 TFT T1、T2、T3 和 T4 以及驱动 TFT DT 实施为 P 型 MOSFET。

[0035] 在考虑到驱动 TFT DT 的特性以及有机发光二极管 OLED 的特性之后, 将高电势电压源设置成经由高电势电压线 VDDL 提供高电势电压 VDD, 将低电势电压源设置成经由低电势电压线 VSSL 提供低电势电压 VSS。例如, 可将高电势电压 VDD 设置成接近 20V, 将低电势电压 VSS 设置成接近 0V。而且, 将第一参考电压源设置成经由第一参考电压线 REFL1 提供第一参考电压 REF1, 将第二参考电压源设置成经由第二参考电压线 REFL2 提供第二参考电压 REF2。第二参考电压 REF2 低于第一参考电压 REF1 和驱动 TFT DT 的阈值电压 V_{th} 之间的差值电压, 以感测驱动 TFT DT 的阈值电压 V_{th} 。

[0036] 图 3 是示出在根据示范性实施例的像素处接收的信号的波形图。图 3 描述了提供到初始化线 IL 的初始化信号 INI, 提供到扫描线 SL 的扫描信号 SCAN, 和提供到发射线 EMI 的发射信号 EM。而且, 图 3 描述了提供到数据线 DL 的数据电压 DATA。

[0037] 参考图 3, 初始化信号 INI、扫描信号 SCAN 和发射信号 EM 是用于控制第一至第四 TFT T1、T2、T3 和 T4 的信号。作为一帧周期的一个循环, 产生初始化信号 INI、扫描信号 SCAN 和发射信号 EM 中的每一个。初始化信号 INI、扫描信号 SCAN 和发射信号 EM 中的每一个都在第一逻辑电平电压和第二逻辑电平电压之间摆动。例如, 将第一逻辑电平电压实施为栅极高电压 VGH, 将第二逻辑电平电压实施为栅极低电压 VGL, 如图 3 中所示。将栅极高电压 VGH 设置成接近 14V 至 20V, 将栅极低电压 VGL 设置成接近 -5V 至 -12V。

[0038] 将一帧周期划分成第一至第五周期 t1、t2、t3、t4 和 t5。第一周期 t1 是对第一至第三节点 N1、N2 和 N3 进行初始化的初始化周期。第二周期 t2 是对驱动 TFT DT 的阈值电压 V_{th} 进行感测的阈值电压感测周期。第三周期 t3 是将数据电压 DATA 提供至第一节点 N1 的数据电压提供周期。第四周期 t4 和第五周期 t5 是根据驱动 TFT DT 的漏源电流 I_{ds} 使得有机发光二极管 OLED 发光的发射周期。

[0039] 在第一周期 t1 期间, 产生作为栅极高电压 VGH 的初始化信号 INI 和发射信号 EM, 产生作为栅极低电压 VGL 的扫描信号 SCAN。在第二周期 t2 期间, 产生作为栅极高电压 VGH 的发射信号 EM, 产生作为栅极低电压 VGL 的扫描信号 SCAN 和发射信号 EM。在第三周期 t3 期间, 产生作为栅极高电压 VGH 的扫描信号 SCAN, 产生作为栅极低电压 VGL 的初始化信号 INI 和发射信号 EM。在第四周期 t4 期间, 产生作为栅极高电压 VGH 的发射信号 EM, 产生作为栅极低电压 VGL 的初始化信号 INI 和扫描信号 SCAN。在第五周期 t5 期间, 产生作为栅极低电压 VGL 的初始化信号 INI、扫描信号 SCAN 和发射信号 EM。

[0040] 每个水平周期 1H 都产生数据电压 DATA。在图 3 的实施例中, 将数据电压 DATA 提供给第一节点 N1 的第三周期 t3 是作为一个水平周期 1H 而产生的。但是, 在其他实施例中也可使用其他设置。也就是说, 为了提高每个像素的画面质量, 第一至第四周期 t1、t2、t3 和 t4 是几个水平周期或者是几十个水平周期。同时, 一个水平周期指的是一个线扫描周期, 其中将数据电压提供给在显示面板一条水平线中排列的像素。

[0041] 图 4 是示出根据第一示范性实施例的像素的各节点的电压变化的表格。图 5A 至 5E 是第一至第五周期期间根据第一示范性实施例的像素的电路图。下文将参考图 3、4 和

5A 至 5E 描述像素 P 的操作方法。

[0042] 第一,在第一周期 t_1 期间,经由扫描线 SL 提供具有栅极低电压 VGL 的扫描信号 SCAN,经由初始化线 IL 提供具有栅极高电压 VGH 的初始化信号 INI,如图 3 中所示。而且,在第一周期 t_1 期间,经由发射线 EML 提供具有栅极高电压 VGH 的发射信号 EM,如图 3 中所示。

[0043] 参考图 5A,通过具有栅极低电压 VGL 的扫描信号 SCAN,第一 TFT T1 截止。响应于具有栅极高电压 VGH 的发射信号 EM,第二 TFT T2 开启。因此,第二节点 N2 连接到第三节点 N3。响应于具有栅极高电压 VGH 的初始化信号 INI,第三 TFT T3 开启。因此,第一节点 N1 连接到第一参考电压线 REFL1。响应于具有栅极高电压 VGH 的初始化信号 INI,第四 TFT T4 开启。因此,第二节点 N2 连接到第二参考电压线 REF2。

[0044] 最后,由于第三 TFT T3 开启,因此将第一节点 N1 的电压初始化为第一参考电压 REF1。由于第四 TFT T4 开启,因此将第二节点 N2 的电压初始化为第二参考电压 REF2。由于第二 TFT T2 开启,因此将第三节点 N3 的电压初始化为第二参考电压 REF2。

[0045] 第二,在第二周期 t_2 期间,经由扫描线 SL 提供具有栅极低电压 VGL 的扫描信号 SCAN,经由初始化线 IL 提供具有栅极低电压 VGL 的初始化信号 INI,如图 3 中所示。而且,在第二周期 t_2 期间,经由发射线 EML 提供具有栅极高电压 VGH 的发射信号 EM,如图 3 中所示。

[0046] 参考图 5B,通过具有栅极低电压 VGL 的扫描信号 SCAN,第一 TFT T1 截止。响应于具有栅极高电压 VGH 的发射信号 EM 第二 TFT T2 开启。因此,第二节点 N2 连接到第三节点 N3。通过具有栅极低电压 VGL 的初始化信号 INI,第三 TFT T3 和第四 TFT T4 截止。因此,第二节点 N2 和第三节点 N3 中的每一个都不再连接到第二参考电压线 REF2。同时,由于第二 TFT T2 开启,因此第二节点 N2 和第三节点 N3 具有基本相同的电势。

[0047] 由于驱动 TFT DT 的栅极和源极之间的电压差 V_{gs} 大于阈值电压 V_{th} ,因此驱动 TFT DT 形成电流通路,直到栅极和源极之间的电压差 V_{gs} 达到阈值电压 V_{th} 。因此,第二节点 N2 的电压升高。而且,由于第二节点 N2 连接到第三节点 N3,导致第三节点 N3 的电压升高。同时,通过第一电容 C1 的 CAP 升压(cap boosting),第三节点 N3 的电压变化被施加到第一节点 N1。如果已被施加了第三节点 N3 的电压变化的第一节点 N1 的电压是“A”电压,则第二节点 N2 的电压升高至第一节点 N1 的电压 A 和驱动 TFT DT 的阈值电压 V_{th} 之间的差值电压 $A-V_{th}$ 。而且,由于第二节点 N2 连接到第三节点 N3,因此第三节点 N3 的电压升高至第一节点 N1 的电压 A 和驱动 TFT DT 的阈值电压 V_{th} 之间的差值电压 $A-V_{th}$ 。“A”电压可为“ $REF1+\alpha$ ”。最后,在第二周期 t_2 期间,可将驱动 TFT DT 的阈值电压 V_{th} 存储至第一电容 C1。

[0048] 第三,在第三周期 t_3 期间,经由扫描线 SL 提供具有栅极高电压 VGH 的扫描信号 SCAN,经由初始化线 IL 提供具有栅极低电压 VGL 的初始化信号 INI,如图 3 中所示。而且,在第三周期 t_3 期间,经由发射线 EML 提供具有栅极低电压 VGL 的发射信号 EM,如图 3 中所示。

[0049] 参考图 5C,响应于具有栅极高电压 VGH 的扫描信号 SCAN,第一 TFT T1 开启。因此,将第一节点 N1 连接到数据线 DL。通过具有栅极低电压 VGL 的发射信号 EM,第二 TFT T2 截止。因此,第二节点 N2 不再连接到第三节点 N3。通过具有栅极低电压 VGL 的初始化信号

INI, 第三 TFT T3 和第四 TFT T4 截止。因此, 第二节点 N2 和第三节点 N3 中的每一个都不连接到第二参考电压线 REF2。同时, 由于第一 TFT T1 开启, 因此将数据线的电压 DATA 提供至第一节点 N1。由于第二 TFT T2 截止, 因此第三节点 N3 处于浮置状态。浮置状态指的是不将电压提供至节点的状态, 因此处于浮置状态的节点容易影响相邻节点的电压变化。

[0050] 由于在第三周期 t3 期间第三节点 N3 处于浮置状态, 因此第一节点 N1 的电压变化被施加至第三节点 N3。因此, 与第一节点 N1 电压变化相对应的“A-DATA”被施加至第三节点 N3, 由此, 第三节点的电压变化为“A-Vth- (A-DATA)”, 即为“DATA-Vth”。

[0051] 第四, 在第四周期 t4 期间, 经由扫描线 SL 提供具有栅极低电压 VGL 的扫描信号 SCAN, 经由初始化线 IL 提供具有栅极低电压 VGL 的初始化信号 INI, 如图 3 中所示。而且, 在第四周期 t4 期间, 经由发射线 EMI 提供具有栅极高电压 VGH 的发射信号 EM, 如图 3 中所示。

[0052] 参考图 5D, 通过具有栅极低电压 VGL 的扫描信号 SCAN, 第一 TFT T1 截止。因此, 第一节点 N1 不再连接到数据线 DL。响应于具有栅极高电压 VGH 的发射信号 EM, 第二 TFT T2 开启。因此, 第二节点 N2 连接到第三节点 N3。通过具有栅极低电压 VGL 的初始化信号 INI, 第三 TFT T3 和第四 TFT T4 截止。因此, 第二节点 N2 和第三节点 N3 中的每一个都不连接到第二参考电压线 REF2。同时, 由于第一 TFT T1 和第三 TFT T3 截止, 因此第一节点 N1 处于浮置状态。由于第二 TFT T2 开启, 因此第二节点 N2 和第三节点 N3 处于基本相同的电势。

[0053] 如图 4 中所示, 根据第一节点 N1 的电压, 由于驱动 TFT DT 的漏源电流 Ids, 导致第二节点 N2 的电压变为“Voled_anode”。而且, 由于第二 TFT T2 开启导致第二节点 N2 连接至第三节点 N3, 因此第三节点 N3 的电压变为“Voled_anode”。

[0054] 由于在第四周期 t4 期间第一节点 N1 处于浮置状态, 因此第三节点 N3 的电压变化通过第一电容器 C1 而被施加到第一节点 N1。因此, 第三节点 N3 的电压变化“DATA-Vth-Voled_anode”被施加到第一节点 N1。但是, 第一节点 N1 连接在串联连接的第一电容 CA1 和第二电容 CA2 之间。因此, 按照如下等式表示的比率“C’”施加电压变化:

$$[0055] \quad C' = \frac{CA1}{CA1+CA2} \quad (2)$$

[0056] 这里, CA1 表示第一电容 C1 的电容, CA2 表示第二电容 C2 的电容。结果是, “C’ (DATA-Vth-Voled_anode)”被施加到第一节点 N1, 且由此第一节点 N1 的电压变为“DATA-C’ (DATA-Vth-Voled_anode)”。同时, 第一节点 N1 的变化电压是在以下等式中用 CA1 和 CA2 表示:

$$[0057] \quad \frac{DATA \times CA2 + CA1(V_{th} + V_{oled_anode})}{CA1 + CA2} \quad (3)$$

[0058] 而且, 被提供至有机发光二极管 OLED 的驱动 TFT DT 的漏源电流 Ids 由如下等式表示:

$$[0059] \quad I_{ds} = k' \cdot (V_{gs} - V_{th})^2 \quad (4)$$

[0060] 这里, k’ 表示由驱动 TFT DT 的结构和物理特性确定的比例系数, 取决于驱动 TFT DT 的电子迁移率、沟道宽度、沟道长度等。Vgs 表示驱动 TFT DT 的栅极和源极之间的电压

差, V_{th} 表示驱动 TFT DT 的阈值电压。在第四周期 t_4 期间的 ' $V_{gs}-V_{th}$ ' 如以下等式中表示:

[0061]

$$V_{gs}-V_{th} = \left[\frac{DATA \times CA2 + CA1(V_{th} + V_{oledanode})}{CA1 + CA2} - V_{oledanode} \right] - V_{th} \quad (5)$$

[0062] 为了总结等式 5, 导出驱动 TFT DT 的漏源电流 I_{ds} , 如以下等式中表示:

$$V_{gs}-V_{th} = \left[\frac{DATA \times CA2}{CA1 + CA2} - \frac{CA2(V_{oledanode} + V_{th})}{CA1 + CA2} \right] \quad (6)$$

[0064] 参考等式 6, " $V_{gs}-V_{th}$ " 取决于第一电容 C1 的电容 $CA1$ 和第二电容 C2 的电容 $CA2$ 。第一电容 C1 的电容 $CA1$ 越大, 等式 6 的 " $CA1+CA2$ " 就越大, 而等式 6 的 " V_{th} " 就越小。这种情况下, 等式 6 的 $CA2(V_{oled_anode}+V_{th})/(CA1+CA2)$ 变得较小, 由此驱动 TFT DT 的阈值电压 V_{th} 的补偿能力变得较强。而且, 第二电容 C2 的电容 $CA2$ 越大, 等式 6 的 " $DATA \times CA2$ " 就变得越大, 而等式 6 的 " $DATA$ " 就变得越大。也就是, 由于 " $DATA$ " 的范围变得较宽, 因此驱动 TFT DT 的漏源电流 I_{ds} 变得较宽。因此, 有机发光二极管 OLED 的亮度范围变得较宽。且由此, 像素 P 表示的像素亮度范围变得较宽。最后, 第一电容 C1 的电容 $CA1$ 变得越大, 驱动 TFT DT 的阈值电压 V_{th} 的补偿能力变得越强。而且, 第二电容 C2 的电容 $CA2$ 越大, 像素亮度范围就越宽。在考虑到阈值 V_{th} 的补偿能力和像素亮度范围的情况下, 设计第一电容 C1 的电容 $CA1$ 和第二电容 C2 的电容 $CA2$ 。

[0065] 第五, 在第五周期 t_5 期间, 经由扫描线 SL 提供具有栅极低电压 VGL 的扫描信号 SCAN, 经由初始化线 IL 提供具有栅极低电压 VGL 的初始化信号 INI, 如图 3 中所示。而且, 在第四周期 t_5 期间, 经由发射线 EML 提供具有栅极低电压 VGL 的发射信号 EM, 如图 3 中所示。

[0066] 参考图 5E, 通过具有栅极低电压 VGL 的扫描信号 SCAN, 第一 TFT T1 截止。因此, 第一节点 N1 不连接到数据线 DL。通过具有栅极低电压 VGL 的发射信号 EM, 第二 TFT T2 截止。因此, 第二节点 N2 不再连接到第三节点 N3。通过具有栅极低电压 VGL 的初始化信号 INI, 第三 TFT T3 和第四 TFT T4 截止。因此, 第二节点 N2 和第三节点 N3 中的每一个都不连接到第二参考电压线 REF2。最后, 在第五周期 t_5 期间, 驱动 TFT DT 的漏源电流 I_{ds} 保持为与等式 6 中一样。

[0067] 如上所述, 根据通过使用与驱动 TFT DT 的源极连接的第二节点 N2 来感测驱动 TFT DT 的阈值电压 V_{th} 的源极跟随方法, 来驱动根据第一示范性实施例的像素 P。通过使用源极跟随方法进行驱动, 根据第一示范性实施例的像素 P, 在第一周期 t_1 期间将第一节点 N1 初始化为第一参考电压 REF1, 并将第二节点 N2 和第三节点 N3 初始化为第二参考电压 REF2。将第二参考电压 REF2 设置成低于第一参考电压 REF1 和驱动 TFT DT 的阈值电压 V_{th} 之间的差值电压的电压。这种情况下, 可基于等于或者高于 0V 的驱动 TFT DT 的阈值电压 V_{th} , 设计第一参考电压 REF1 和第二参考电压 REF2。结果, 由于即使阈值电压 V_{th} 转变为负电压, 也可将驱动 TFT DT 的栅极节点 Ng 和源极节点 Ns 之间的电压差 V_{gs} 控制成大于阈值电压 V_{th} , 因此根据第一示范性实施例的像素 P 可感测驱动 TFT DT 的阈值电压 V_{th} 。负向转变指的是当驱动 TFT DT 是以 N 型 MOSFET 实现时, 将驱动 TFT DT 的阈值电压 V_{th} 转变成低于 0V 的电压。负向转变通常是在驱动 TFT DT 的半导体层由氧化物形成时发生。

[0068] 而且,在第四周期 t_4 期间,通过使用第二节点 N_2 和第三节点 N_3 ,根据第一示范性实施例的像素 P 补偿了驱动 TFT DT 的阈值电压 V_{th} 。由于在第四周期 t_4 期间,第二节点 N_2 和第三节点 N_3 连接至有机发光二极管 OLED,因此对应于第二节点 N_2 的电压和第三节点 N_3 的电压的“Voled_anode”可包括驱动 TFT DT 的阈值电压 V_{th} 的变化。而且,“Voled_anode”可包括由有机发光二极管 OLED 发光引起的低电势电压 V_{SS} 的变化。因此,根据第一示范性实施例的像素 P 可补偿驱动 TFT DT 的阈值电压 V_{th} 以及低电势电压 V_{SS} 的变化。

[0069] 而且,根据第一示范性实施例的像素 P 可将第二周期 t_2 控制为几个水平周期或者几十个水平周期,该第二周期 t_2 是感测驱动 TFT DT 的阈值电压 V_{th} 的周期。因此,即使以高速(比如帧频为 240Hz 以上)驱动显示面板,第一示范性实施例在第二周期 t_2 期间也可精确感测驱动 TFT DT 的阈值电压 V_{th} 。

[0070] 而且,根据第一示范性实施例,由于在第四周期 t_4 和第五周期 t_5 期间驱动 TFT DT 的漏源电流 I_{ds} 导致有机发光二极管 OLED 发光,因此高电势电压 V_{DD} 会降低。但是,当将第二电容 C_2 连接在第一节点 N_1 和高电势电压线 V_{DDL} 之间时,根据第一示范性实施例的像素 P 可将高电势电压 V_{DD} 的电压降施加到第一节点 N_1 。因此,根据第一示范性实施例的像素 P 可补偿高电势电压 V_{DD} 的电压降。

[0071] 图 6 是根据第二示范性实施例的像素 P 的电路图。参考图 6,根据第二示范性实施例的像素 P 包括驱动 TFT DT ,有机发光二极管 OLED,控制电路和电容。控制电路包括第一 TFT T_1 ,和初始化控制电路 ICC。初始化控制电路 ICC 包括第二至第四 TFT $T_2 \sim T_4$ 。电容包括第一电容 C_1 和第二电容 C_2 。

[0072] 根据第二示范性实施例的像素 P 与图 2 中所示的根据第一示范性实施例的像素 P 基本相同。因此,将省略驱动 TFT DT 、有机发光二极管 OLED、第一至第三 TFT T_1 、 T_2 和 T_3 、以及第一电容 C_1 和第二电容 C_2 的描述。

[0073] 参考图 6,第四 TFT T_4 是第二初始化 TFT,其响应于经由初始化线 IL 提供的初始化信号 INI ,将第三节点 N_3 初始化为经由第二参考电压线 $REFL_2$ 提供的第二参考电压 REF_2 。第四 TFT T_4 的栅极连接到初始化线 IL ,其源极连接到第二参考电压线 $REFL_2$,其漏极是第三节点 N_3 。

[0074] 提供至根据第二示范例的像素 P 的初始化信号 INI 、扫描信号 $SCAN$ 、发射信号 EM 和数据线 $DATA$ 与图 3 中描述的基本相同。而且,将参考图 7、8A 至 8E 描述第一至第三节点 N_1 、 N_2 、 N_3 的电压变化。

[0075] 图 7 是示出根据本发明第二示范性实施例的像素的节点电压变化的表格。图 8A 至 8E 是在第一至第五周期期间根据本发明第二示范性实施例的像素的电路图。下文将参考图 3、7 和 8A 至 8E 描述根据第二示范性实施例的像素 P 的操作方法。

[0076] 首先,在第一周期 t_1 期间,经由扫描线 SL 提供具有栅极低电压 V_{GL} 的扫描信号 $SCAN$,经由初始化线 IL 提供具有栅极高电压 V_{GH} 的初始化信号 INI ,如图 3 中所示。而且,在第一周期 t_1 期间,经由发射线 EML 提供具有栅极高电压 V_{GH} 的发射信号 EM ,如图 3 中所示。

[0077] 参考图 8A,通过具有栅极低电压 V_{GL} 的扫描信号 $SCAN$,第一 TFT T_1 截止。响应于具有栅极高电压 V_{GH} 的发射信号 EM ,第二 TFT T_2 开启。因此,第二节点 N_2 连接到第三节点 N_3 。响应于具有栅极高电压 V_{GH} 的初始化信号 INI ,第三 TFT T_3 开启。因此,第一节点

N1 连接到第一参考电压线 REFL1。响应于具有栅极高电压 VGH 的初始化信号 INI, 第四 TFT T4 开启。因此, 第三节点 N3 连接到第二参考电压线 REF2。

[0078] 最后, 由于第三 TFT T3 开启, 因此将第一节点 N1 的电压初始化为第一参考电压 REF1。由于第二 TFT T2 开启, 因此将第二节点 N2 的电压初始化为第二参考电压 REF2。由于第四 TFT T4 开启, 因此将第三节点 N3 的电压初始化为第二参考电压 REF2。

[0079] 同时, 根据第二示范性实施例的像素 P 的操作方法与参考图 3、4、和 5A 至 5E 描述的第一示范性实施例的方法基本相同。因此, 将省略在第二至第五周期期间根据第二示范性实施例的像素 P 的操作方法。

[0080] 图 9 是根据第三示范性实施例的像素 P 的电路图。参考图 9, 根据第三示范性实施例的像素 P 包括驱动 TFT DT, 有机发光二极管 OLED, 控制电路和电容。控制电路包括第一 TFT T1 和初始化控制电路 ICC。初始化控制电路 ICC 包括第二至第四 TFT T2 至 T4。电容包括第一电容 C1 和第二电容 C2。

[0081] 根据第二示范性实施例的像素 P 与图 2 中所示的根据第一示范性实施例的像素 P 基本相同。因此, 将省略驱动 TFT DT, 有机发光二极管 OLED, 第一至第三 TFT T1、T2 和 T3 以及第一电容 C1 的描述。

[0082] 参考图 9, 第四 TFT T4 是第二初始化 TFT, 其响应于经由初始化线 IL 提供的初始化信号 INI, 将第三节点 N3 初始化为经由第二参考电压线 REFL2 提供的第二参考电压 REF2。第三 TFT T4 的栅极连接到初始化线 IL, 其源极连接到第二参考电压线 REFL2, 其漏极连接到第三节点 N3。

[0083] 第二电容 C2 连接在第三节点 N3 和第二参考电压线 REFL2 之间。这种情况下, 第二电容 C2 存储第三节点 N3 的电压和第二参考电压 REF2 之间的差值电压。或者, 第二电容 C2 可连接在第三节点 N3 和第一参考电压线 REFL1 之间。这种情况下, 第二电容 C2 存储第三节点 N3 的电压和第一参考电压 REF1 之间的差值电压。替换地, 第二电容 c2 连接在第三节点 N3 和高电势电压线 VDDL 之间。这种情况下, 第二电容 C2 存储第三节点 N3 的电压和高电势电压 VDD 之间的差值电压。

[0084] 提供至根据第三示范例像素 P 的初始化信号 INI、扫描信号 SCAN、发射信号 EM 和数据电压 DATA 与图 3 中描述的基本相同。而且, 将参考图 10、11A 至 11E 描述第一至第三节点 N1、N2、N3 的电压变化。

[0085] 图 10 是示出根据第三示范性实施例的像素的节点电压变化的表格。图 11A 至 11E 是在第一至第五周期期间根据本发明第三示范性实施例的像素的电路图。下文将参考图 3、10 和 11A 至 11E 描述根据第三示范性实施例的像素 P 的操作方法。

[0086] 首先, 在第一周期 t1 期间, 经由扫描线 SL 提供具有栅极低电压 VGL 的扫描信号 SCAN, 经由初始化线 IL 提供具有栅极高电压 VGH 的初始化信号 INI, 如图 3 中所示。而且, 在第一周期 t1 期间, 经由发射线 EML 提供具有栅极高电压 VGH 的发射信号 EM, 如图 3 中所示。

[0087] 参考图 11A, 通过具有栅极低电压 VGL 的扫描信号 SCAN, 第一 TFT T1 截止。响应于具有栅极高电压 VGH 的发射信号 EM, 第二 TFT T2 开启。因此, 第二节点 N2 连接到第三节点 N3。响应于具有栅极高电压 VGH 的初始化信号 INI, 第三 TFT T3 开启。因此, 第一节点 N1 连接到第一参考电压线 REFL1。响应于具有栅极高电压 VGH 的初始化信号 INI, 第四 TFT

T4 开启。因此,第三节点 N3 连接到第二参考电压线 REF2。

[0088] 最后,由于第三 TFT T3 开启,因此将第一节点 N1 的电压初始化为第一参考电压 REF1。由于第二 TFT T2 开启,因此将第二节点 N2 的电压初始化为第二参考电压 REF2。由于第四 TFT T4 开启,因此将第三节点 N3 的电压初始化为第二参考电压 REF2。

[0089] 第二,在第二周期 t2 期间,经由扫描线 SL 提供具有栅极低电压 VGL 的扫描信号 SCAN,经由初始化线 IL 提供具有栅极低电压 VGL 的初始化信号 INI,如图 3 中所示。而且,在第二周期 t2 期间,经由发射线 EML 提供具有栅极高电压 VGH 的发射信号 EM,如图 3 中所示。

[0090] 参考图 11B,通过具有栅极低电压 VHL 的扫描信号 SCAN,第一 TFT T1 截止。响应于具有栅极高电压 VGH 的发射信号 EM,第二 TFT T2 开启。因此,第二节点 N2 连接到第三节点 N3。通过具有栅极低电压 VGL 的初始化信号 INI,第三 TFT T3 和第四 TFT T4 截止。因此,第二节点 N2 和第三节点 N3 中的每一个都不再连接到第二参考电压线 REF2。同时,由于第二 TFT T2 开启,因此第二节点 N2 和第三节点 N3 具有基本相同的电势。

[0091] 由于在驱动 TFT DT 的栅极和源极之间的电压差 V_{gs} 大于阈值电压 V_{th} ,因此驱动 TFT DT 形成电流通路,直到在栅极和源极之间的电压差 V_{gs} 达到阈值电压 V_{th} 。因此,第二节点 N2 的电压升高。而且,由于第二节点 N2 连接到第三节点 N3,因此第三节点 N3 的电压也升高。同时,通过第一电容 C1 的 CAP 升压(cap boosting),第三节点 N3 的电压变化被施加到第一节点 N1。如果已被施加第三节点 N3 的电压变化的第一节点 N1 的电压是“A”电压,则第二节点 N2 的电压升高至第一节点 N1 的电压 A 和驱动 TFT DT 的阈值电压 V_{th} 之间的差值电压 $A-V_{th}$ 。而且,由于第二节点 N2 连接到第三节点 N3,因此第三节点 N3 的电压升高至第一节点 N1 的电压 A 和驱动 TFT DT 的阈值电压 V_{th} 之间的差值电压 $A-V_{th}$ 。“A”电压可为“REF1+ α ”。最后,在第二周期 t2 期间,可将驱动 TFT DT 的阈值电压 V_{th} 存储至第一电容 C1。

[0092] 第三,在第三周期 t3 期间,经由扫描线 SL 提供具有栅极高电压 VGH 的扫描信号 SCAN,经由初始化线 IL 提供具有栅极低电压 VGL 的初始化信号 INI,如图 3 中所示。而且,在第三周期 t3 期间,经由发射线 EML 提供具有栅极低电压 VGL 的发射信号 EM,如图 3 中所示。

[0093] 参考图 11C,响应于具有栅极高电压 VGH 的扫描信号 SCAN,第一 TFT T1 开启。因此,第一节点 N1 连接到数据线 DL。通过具有栅极低电压 VGL 的发射信号 EM,第二 TFT T2 截止。因此,第二节点 N2 不再连接到第三节点 N3。通过具有栅极低电压 VGL 的初始化信号 INI,第三 TFT T3 和第四 TFT T4 截止。因此,第二节点 N2 和第三节点 N3 中的每一个都不连接到第二参考电压线 REF2。同时,由于第一 TFT T1 开启,因此将数据线的电压 DATA 提供至第一节点 N1。由于第二 TFT T2 截止,因此第三节点 N3 处于浮置状态。浮置状态指的是不将电压提供至节点的状态,因此处于浮置状态的节点容易影响相邻节点的电压变化。

[0094] 由于在第三周期 t3 期间第三节点 N3 处于浮置状态,因此第一节点 N1 的电压变化被施加至第三节点 N3。与第一节点 N1 的电压变化相对应的“A-DATA”被施加至第三节点 N3。但是,第三节点 N3 连接在串联连接的第一电容 CA1 和第二电容 CA2 之间。由此,按照等式 2 中表示的比率“C’”来施加电压变化。因此,将“C’ (A-DATA)”施加至第三节点,将第三节点 N3 的电压变为“A- V_{th} -C’ (A-DATA)”。

[0095] 第四,在第四周期 t4 期间,经由扫描线 SL 提供具有栅极低电压 VGL 的扫描信号 SCAN,经由初始化线 IL 提供具有栅极低电压 VGL 的初始化信号 INI,如图 3 中所示。而且,在第四周期 t4 期间,经由发射线 EML 提供具有栅极高电压 VGH 的发射信号 EM,如图 3 中所示。

[0096] 参考图 11D,通过具有栅极低电压 VGL 的扫描信号 SCAN,第一 TFT T1 截止。因此,第一节点 N1 不再连接到数据线 DL。响应于具有栅极高电压 VGH 的发射信号 EM,第二 TFT T2 开启。因此,第二节点 N2 连接到第三节点 N3。通过具有栅极低电压 VGL 的初始化信号 INI,第三 TFT T3 和第四 TFT T4 截止。因此,第二节点 N2 和第三节点 N3 中的每一个都不连接到第二参考电压线 REF2。同时,由于第一 TFT T1 和第三 TFT T3 截止,因此第一节点 N1 处于浮置状态。由于第二 TFT T2 开启,因此第二节点 N2 和第三节点 N3 基本处于相同的电势。

[0097] 由于根据第一节点 N1 的电压而引起的驱动 TFT DT 的漏源电流 I_{ds} ,导致第二节点 N2 电压变为“Voled_anode”。而且,由于第二 TFT T2 开启导致第二节点 N2 连接至第三节点 N3,因此第三节点 N3 的电压变为“Voled_anode”。

[0098] 由于在第四周期 t4 期间第一节点 N1 处于浮置状态,因此通过第一电容 C1 将第三节点 N3 的电压变化施加至第一节点 N1。因此,将第三节点 N3 的电压变化“{A-Vth-C'(A-DATA)}-Voled_anode”施加至第一节点 N1。结果是,第一节点 N1 的电压变为“DATA-{A-Vth-C'(A-DATA)}-Voled_anode”。

[0099] 第一节点 N1 的变化电压在以下等式中表示:

$$[0100] \quad V_{gs}-V_{th}=[DATA-(A-V_{th}-C'(A-DATA)-Voled_{anode})-V_{th}] \quad (7)$$

[0101] 为了总结等式 7,导出驱动 TFT DT 的漏源电流 I_{ds} ,如以下等式中表示的:

$$[0102] \quad I_{ds}=k' [(1-C' \cdot (DATA-A))]^2 \quad (8)$$

[0103] 参考等式 8,在第四周期 t4 期间,漏源电流 I_{ds} 不依赖于驱动 TFT DT 的阈值电压 V_{th} 。也就是说,驱动 TFT DT 的阈值电压 V_{th} 可得到补偿。

[0104] 第五,在第五周期 t5 期间,经由扫描线 SL 提供具有栅极低电压 VGL 的扫描信号 SCAN,经由初始化线 IL 提供具有栅极低电压 VGL 的初始化信号 INI,如图 3 中所示。而且,在第四周期 t5 期间,经由发射线 EML 提供具有栅极低电压 VGL 的发射信号 EM,如图 3 中所示。

[0105] 参考图 11E,通过具有栅极低电压 VGL 的扫描信号 SCAN,第一 TFT T1 截止。因此第一节点 N1 不连接到数据线 DL。通过具有栅极低电压 VGL 的发射信号 EM,第二 TFT T2 截止。因此,第二节点 N2 不再连接到第三节点 N3。通过具有栅极低电压 VGL 的初始化信号 INI,第三 TFT T3 和第四 TFT T4 截止。因此,第二节点 N2 和第三节点 N3 中的每一个都不连接到第二参考电压线 REF2。最后,在第五周期 t5 期间,驱动 TFT DT 的漏源电流 I_{ds} 保持为与等式 8 中一样。

[0106] 如上所述,根据通过使用与驱动 TFT DT 的源极连接的第二节点 N2 来感测驱动 TFT DT 的阈值电压 V_{th} 的源极跟随方法,驱动根据第三示范性实施例的像素 P。通过使用源极跟随方法进行驱动,在第一周期 t1 期间,根据第三示范性实施例的像素 P 将第一节点 N1 初始化为第一参考电压 REF1,将第二节点 N2 和第三节点 N3 初始化为第二参考电压 REF2。将第二参考电压 REF2 设置为低于第一参考电压 REF1 和驱动 TFT DT 的阈值电压 V_{th} 之间的

差值电压的电压。这种情况下,可基于等于或者高于 0V 的驱动 TFT DT 的阈值电压 V_{th} ,设计第一参考电压 REF1 和第二参考电压 REF2。结果,由于即使阈值电压 V_{th} 转变成负电压,也可将驱动 TFT DT 的栅极节点 Ng 和源极节点 Ns 之间的电压差 V_{gs} 控制成大于阈值电压 V_{th} ,因此根据第三示范性实施例的像素 P 可感测驱动 TFT DT 的阈值电压 V_{th} 。负向转变指的是当驱动 TFT DT 是以 N 型 MOSFET 实施时,将驱动 TFT DT 的阈值电压 V_{th} 转变成低于 0V 的电压。负向转变通常是在驱动 TFT DT 的半导体层由氧化物形成时发生。

[0107] 而且,如在等式(8)中可注意到的,驱动 TFT DT 的漏源电流 I_{ds} 不依赖于驱动 TFT DT 的阈值电压 V_{th} 。因此,与图 2 和 6 的实施例相比,在图 9 的实施例中,可更强地执行阈值电压的补偿。

[0108] 而且,在第四周期 t_4 期间,通过使用第二节点 N2 和第三节点 N3,根据第三示范性实施例的像素 P 补偿了驱动 TFT DT 的阈值电压 V_{th} 。由于在第四周期 t_4 期间,第二节点 N2 和第三节点 N3 连接到有机发光二极管 OLED,因此在第四周期 t_4 期间,与第二节点 N2 的电压和第三节点 N3 电压相对应的“Voled_anode”可包括驱动 TFT DT 的阈值电压 V_{th} 的变化。而且,“Voled_anode”可包括由有机发光二极管 OLED 发光引起的低电势电压 VSS 的变化。因此,根据第一示范性实施例的像素 P 可补偿驱动 TFT DT 的阈值电压 V_{th} 的变化和低电势电压 VSS 的变化。

[0109] 而且,根据第三示范性实施例的像素 P 可将第二周期 t_2 控制为几个水平周期或者几十个水平周期,第二周期 t_2 是感测驱动 TFT DT 的阈值电压 V_{th} 的周期。因此,即使以高速(比如帧频为 240Hz 以上)驱动显示面板,第三示范性实施例在第二周期 t_2 期间也可精确感测驱动 TFT DT 的阈值电压 V_{th} 。

[0110] 图 12 是示范性示出根据示范性实施例的有机发光二极管显示器件的框图。参考图 12,根据示范性实施例的有机发光二极管显示器件包括显示面板 10、数据驱动器 20、扫描驱动器 30、时序控制器 40 和主系统 50。

[0111] 在显示面板 10 上形成彼此交叉的数据线 DL 和扫描线 SL。初始化线 IL 和发射线 EML 可以与扫描线 SL 平行地形成在显示面板 10 上。而且,像素 P 在显示面板 10 上设置成矩阵形式。显示面板 10 的每个像素 P 都与结合图 2、图 6 和图 9 描述的一样。

[0112] 数据驱动器 20 包括多个源极驱动 IC。源极驱动 IC 从时序控制器 40 接收数字视频数据 RGB。源极驱动 IC 响应于来自时序控制器 40 的源极时序控制信号 DCS,将数字视频数据 RGB 转换成伽马补偿电压,以产生数据电压,并与扫描信号 SCAN 同步地将该数据电压提供至显示面板 10 的数据线 DL。

[0113] 扫描驱动器 30 包括扫描信号输出部分,初始化信号输出部分和发射信号输出部分。扫描信号输出部分顺序地将扫描信号 SCAN 输出至显示面板 10 的扫描线 SL。初始化信号输出部分顺序地将初始化信号输出至初始化线 IL。发射信号输出部分顺序地将发射信号 EM 输出至显示面板 10 的发射线 EML。将结合图 3 具体描述扫描信号 SCAN、初始化信号 INI 和发射信号 EM 的细节内容。

[0114] 时序控制器 40 经由低电压差分信号(LVDS)接口、转移最小化差分信号(TMDS)接口等,从主系统 50 接收数字视频数据 RGB。时序控制器 40 接收诸如垂直同步信号、水平同步信号、数据使能信号、和点时钟(dot clock)等时序信号,并基于来自主系统 50 的时序信号,产生时序控制信号,以用于控制数据驱动器 20 和扫描驱动器 30 的操作时序。时序控制

信号包括用于控制扫描驱动器 30 的操作时序的扫描时序控制信号和用于控制数据驱动器 20 的操作时序的数据时序控制信号。时序控制器 40 将扫描时序控制信号输出至扫描驱动器 30, 并将数据时序控制信号和数字视频数据 RGB 输出至数据驱动器 20。

[0115] 显示面板 10 可进一步包括电源单元(未示出)。电源单元将高电势电压 VDD、低电势电压 VSS、第一参考电压 REF1 和第二参考电压 REF2 提供至显示面板 10。而且, 电源单元将栅极高电压 VGH 和栅极低电压 VGL 提供至扫描驱动器 30。

[0116] 本文描述的实施例是使用源极跟随器驱动的, 该源极跟随器通过使用与驱动 TFT DT 的源极连接的第二节点 N2 来感测驱动 TFT DT 的阈值电压 V_{th} 。通过以源极跟随器方式进行驱动, 在第一周期 t_1 (即初始化周期) 期间, 本文描述的实施例将第一节点 N1 初始化为第一参考电压 REF1, 将第二节点 N2 和第三节点 N3 初始化为第二参考电压 REF2。将第二参考电压 REF2 设置成低于第一参考电压 REF1 和驱动 TFT DT 的阈值电压 V_{th} 之间的差值电压的电压。结果, 由于即使阈值电压 V_{th} 转变为负电压, 也可将驱动 TFT DT 的栅极节点 Ng 和源极节点 Ns 之间的电压差 V_{gs} 控制成大于阈值电压 V_{th} , 因此本文描述的实施例可感测驱动 TFT DT 的阈值电压 V_{th} 。

[0117] 而且, 在第四周期 t_4 期间, 通过使用第二节点 N2 和第三节点 N3, 本文描述的实施例补偿了驱动 TFT DT 的阈值电压 V_{th} 。由于在第四周期 t_4 期间, 第二节点 N2 和第三节点 N3 连接到有机发光二极管 OLED, 因此与第二节点 N2 的电压和第三节点 N3 的电压对应的“Voled_anode”可包括驱动 TFT DT 的阈值电压 V_{th} 的变化。而且, “Voled_anode”可包括由有机发光二极管 OLED 发光引起的低电势电压 VSS 的变化。因此, 本文描述的实施例可补偿驱动 TFT DT 的阈值电压 V_{th} 的变化和低电势电压 VSS 的变化。

[0118] 而且, 本文描述的实施例可将与感测驱动 TFT DT 的阈值电压 V_{th} 的周期对应的第二周期 t_2 延伸至几个水平周期或者几十个水平周期。因此, 即使以高速(比如帧频为 240Hz 以上)驱动显示面板, 本文描述的实施例在第二周期 t_2 期间也可更精确地感测驱动 TFT DT 的阈值电压 V_{th} 。

[0119] 而且, 根据第一示范性实施例, 在第四周期 t_4 和第五周期 t_5 期间, 由于通过驱动 TFT DT 的漏源电流 I_{ds} 导致有机发光二极管 OLED 发光, 因此高电势电压 VDD 会降低。但是, 当第二电容 C2 连接在第一节点 N1 和高电势电压线 VDDL 之间时, 根据第一示范性实施例的像素 P 可将高电势电压 VDD 的电压降施加至第一节点 N1。因此, 根据第一示范性实施例的像素 P 可补偿高电势电压 VDD 的电压降。

[0120] 尽管已经参考其多个示意性实施例描述了本申请的实施例, 但是应当理解本领域技术人员可设计出落入本公开精神范围内的本申请的多种其他修改和实施例。更特别地, 各种变化和修改可以针对本公开、附图和所附权利要求范围内主题组合设置的部件部分和/或结构。除了部件部分和/或结构的变化和修改之外, 替换使用对本领域技术人员也是显而易见的。

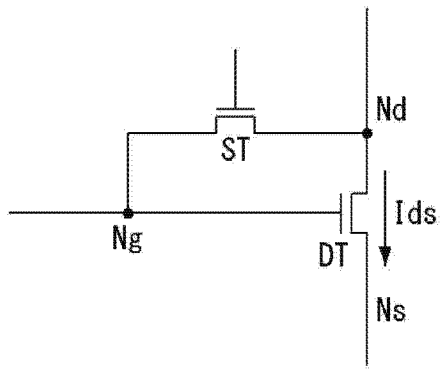


图 1

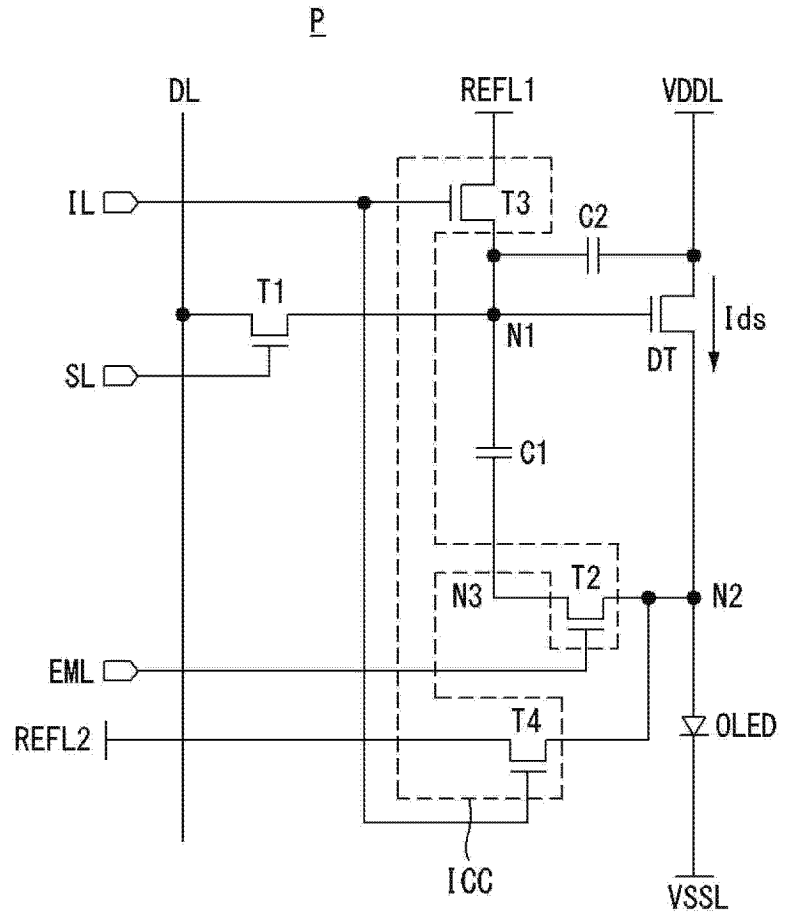


图 2

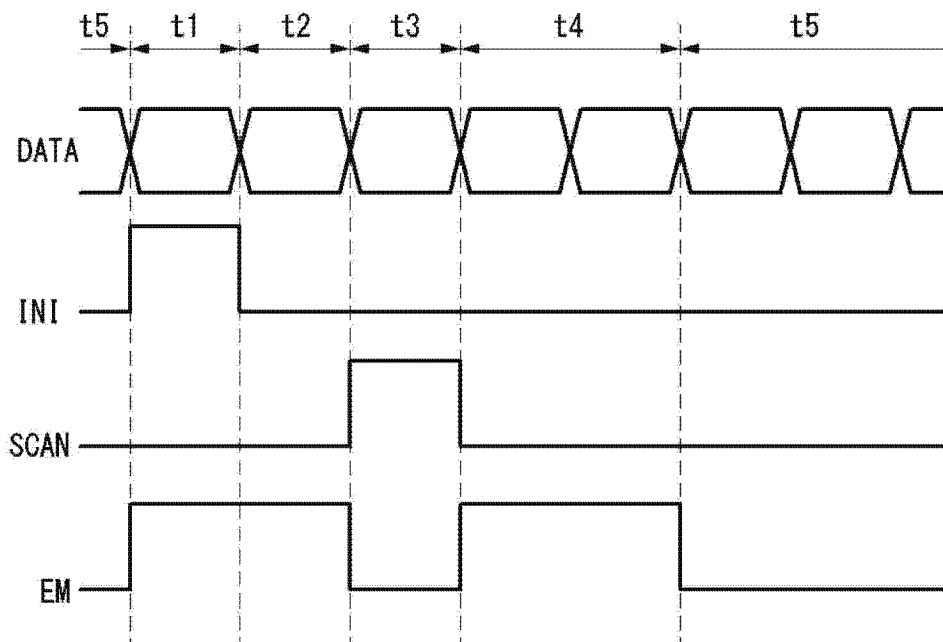


图 3

周期	N1	N2	N3
t1	REF1	REF2	REF2
t2	A	$A - V_{th}$	$A - V_{th}$
t3	DATA	$A - V_{th}$	$A - V_{th} - (A - DATA)$
t4	$DATA \times C2 + C1 (V_{th} + V_{oled_anode}) / (C1 + C2)$	V_{oled_anode}	V_{oled_anode}

图 4

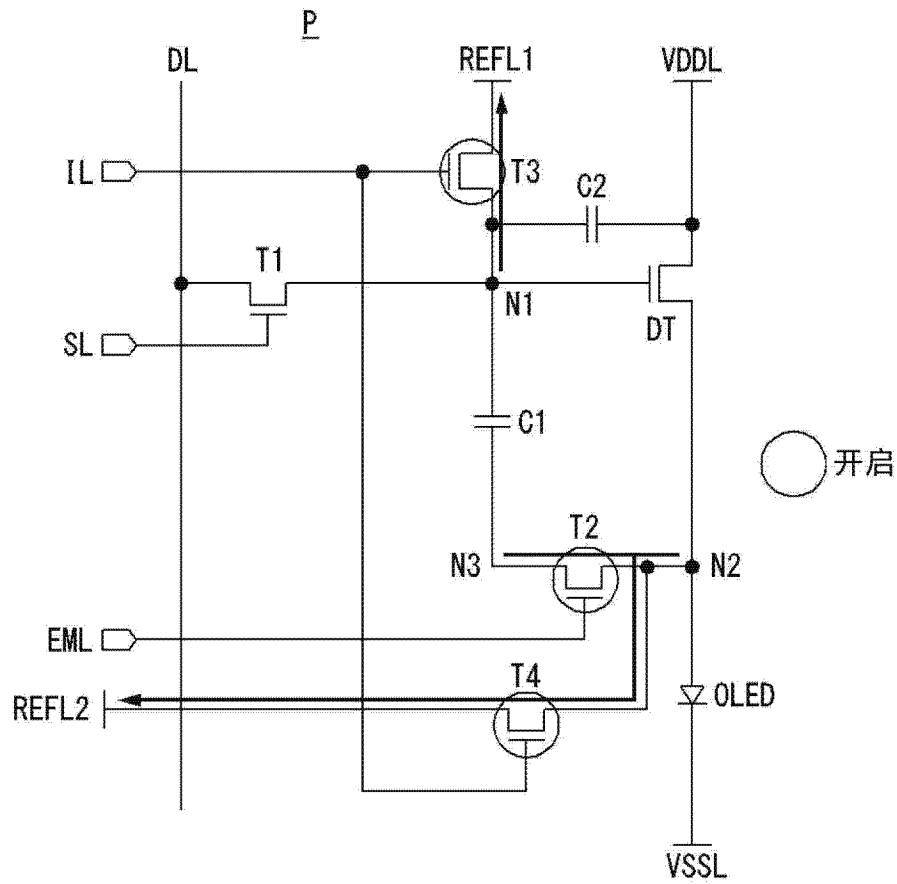


图 5A

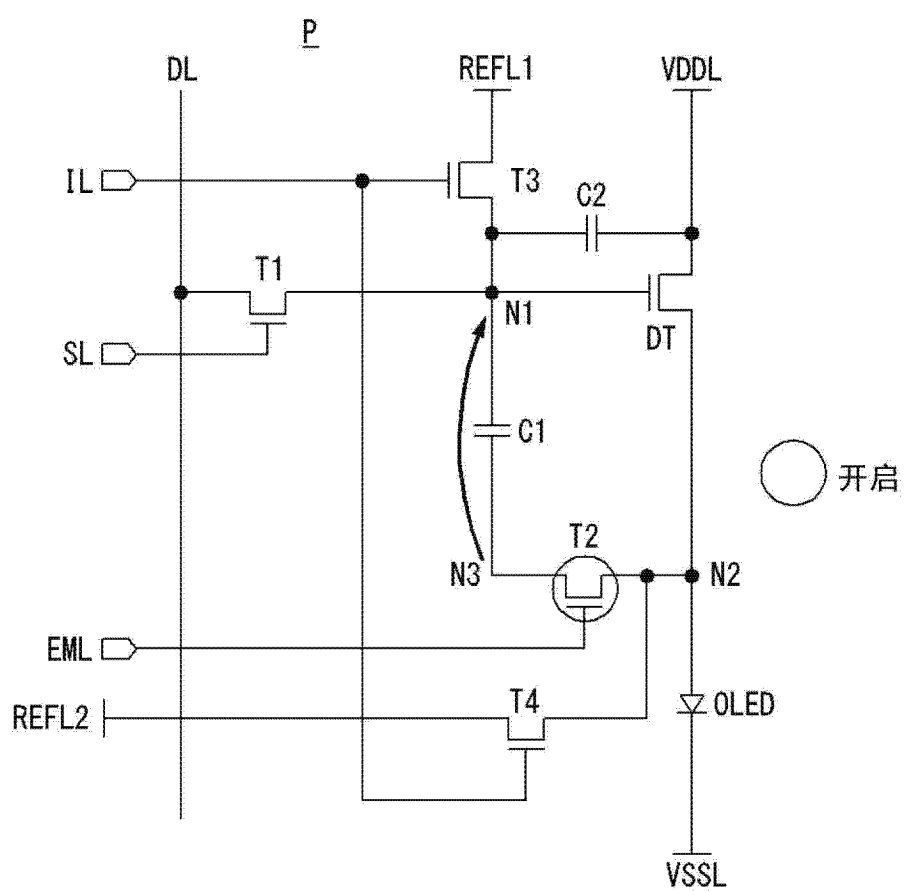


图 5B

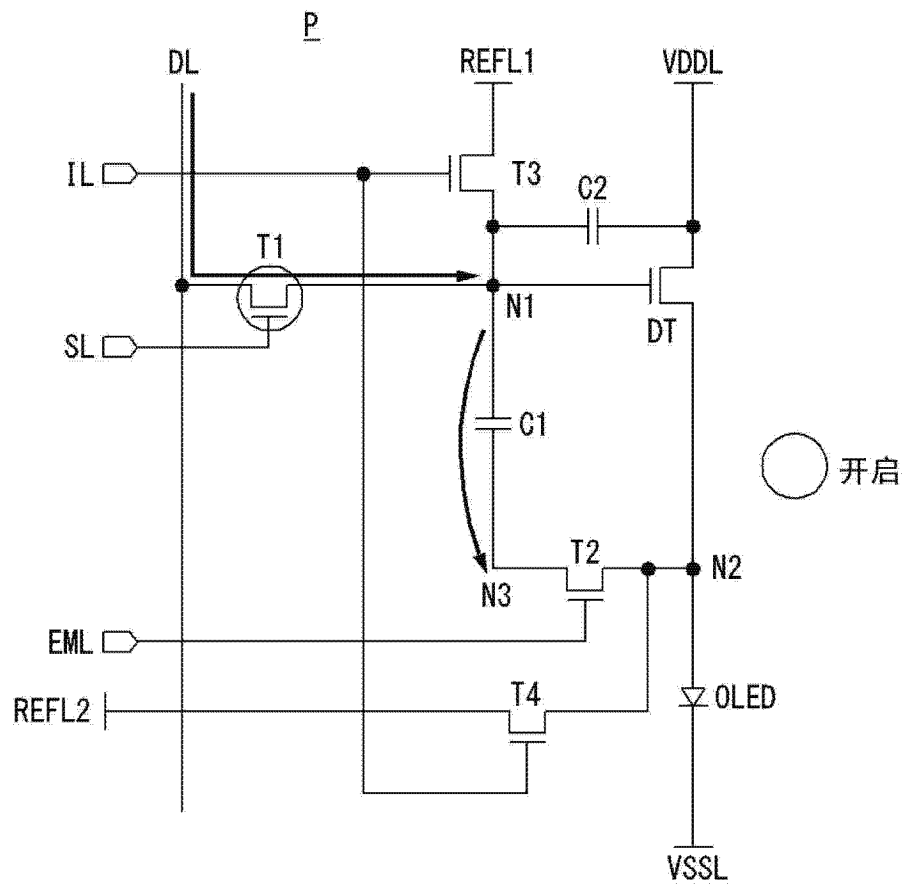


图 5C

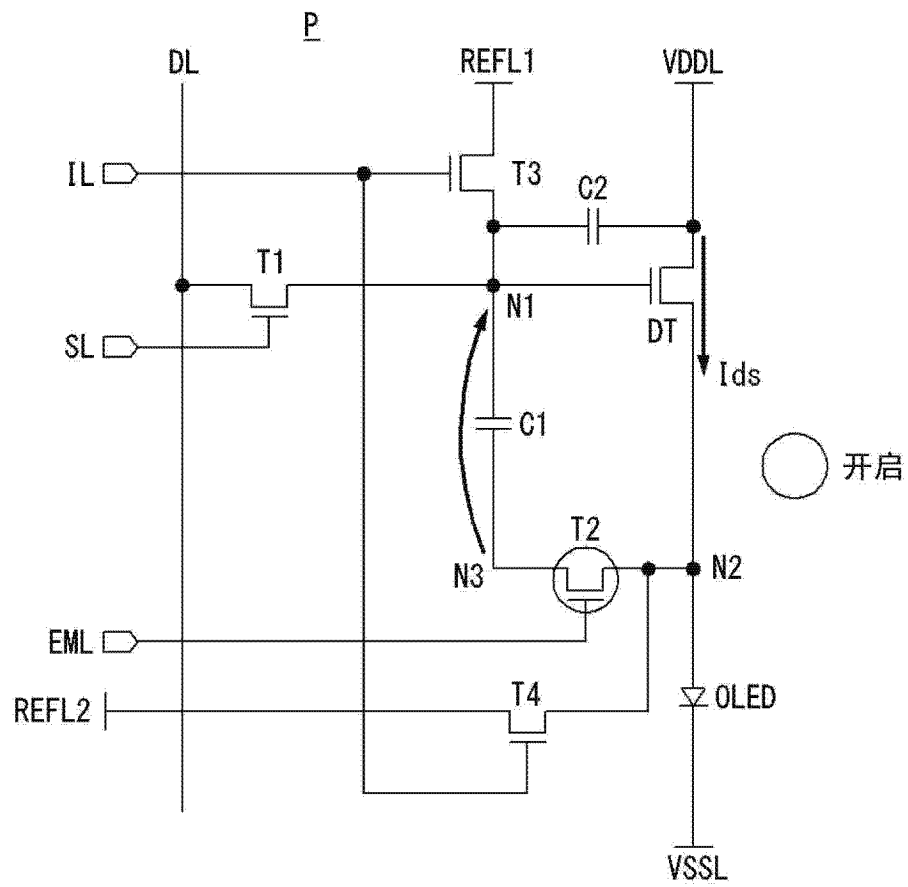


图 5D

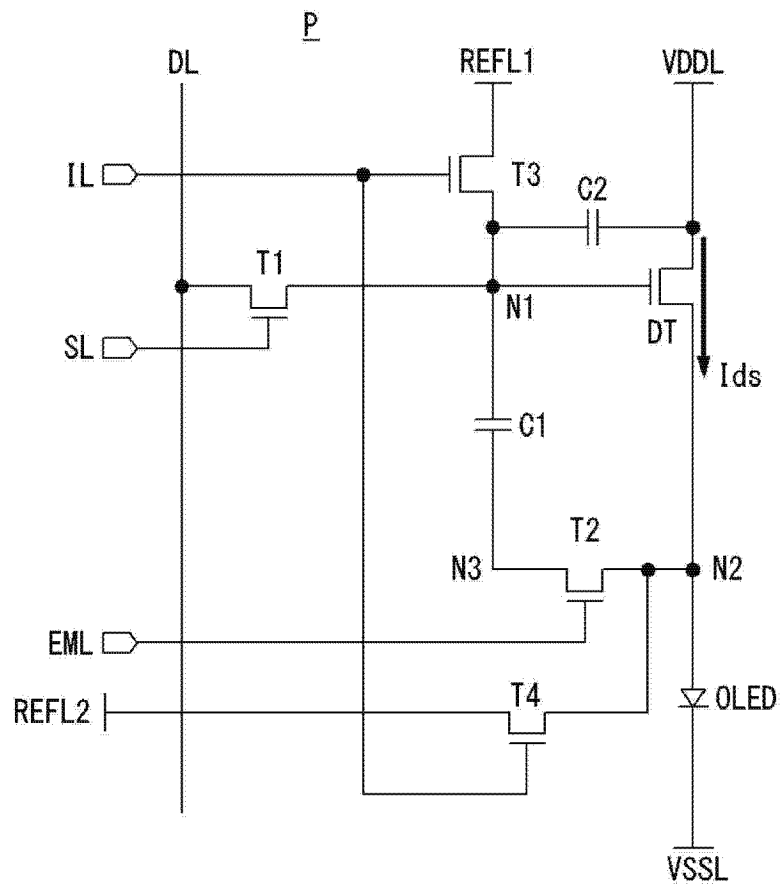


图 5E

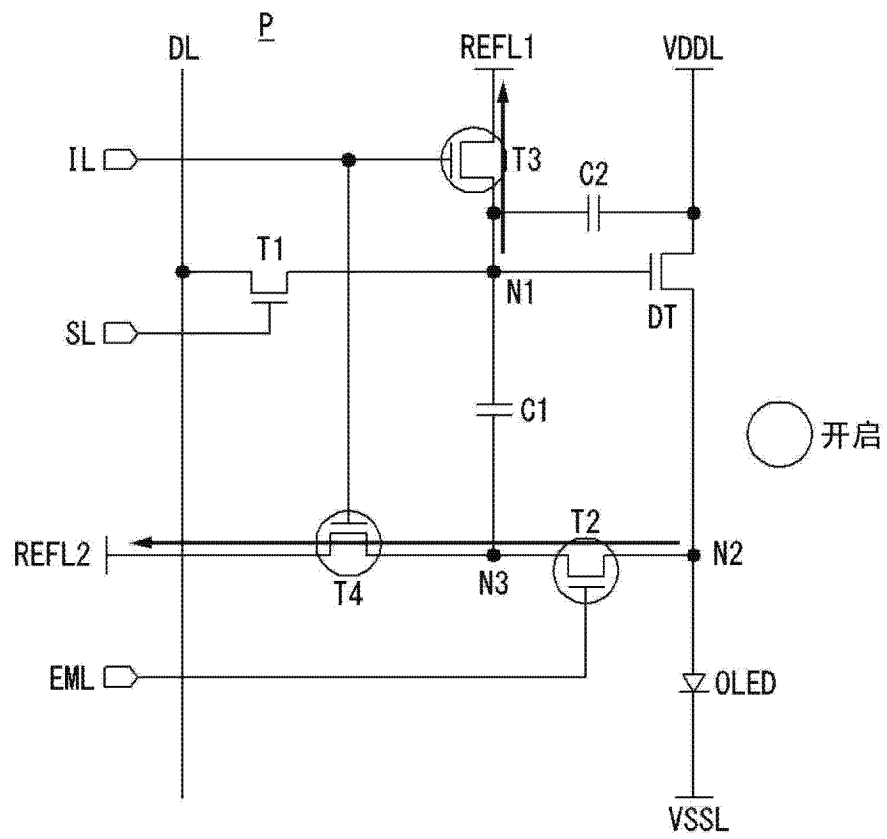


图 8A

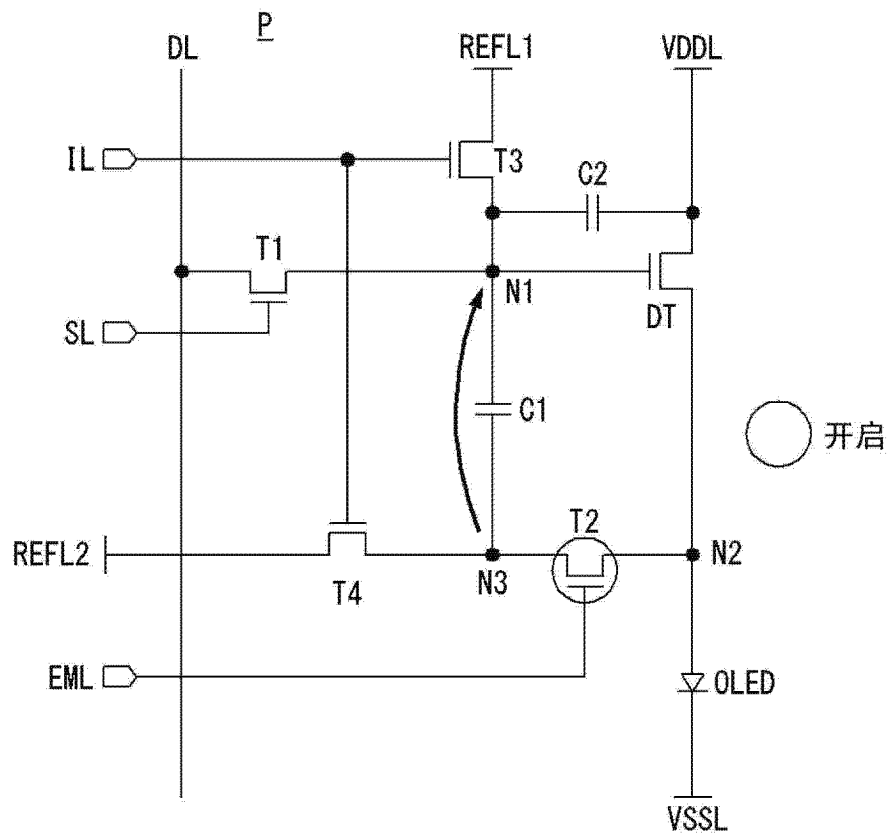


图 8B

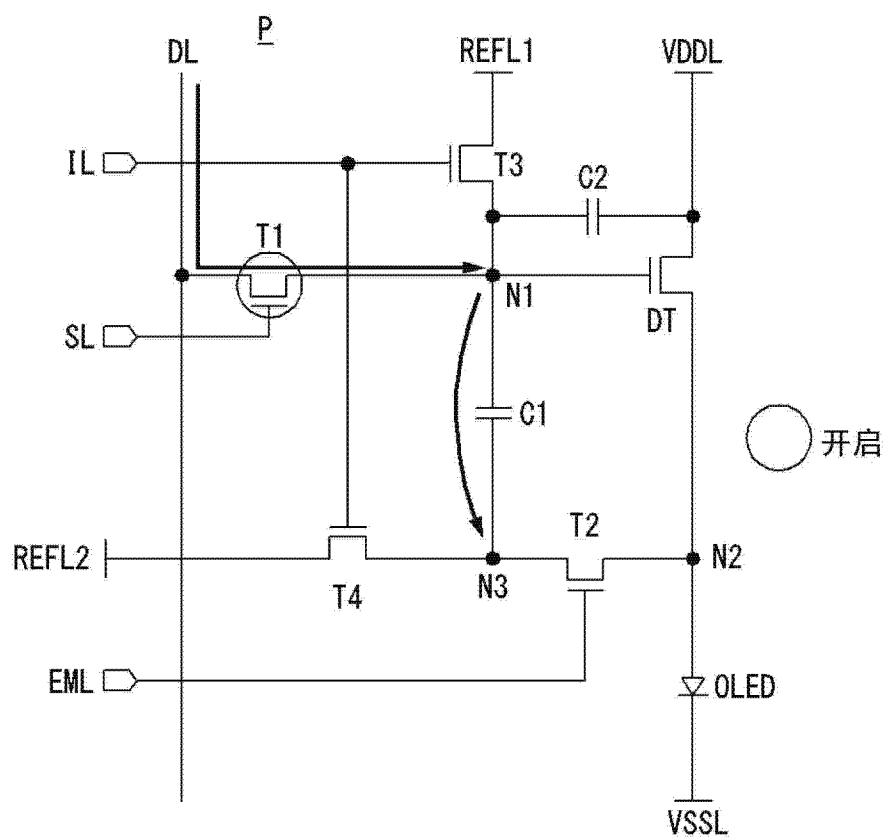


图 8C

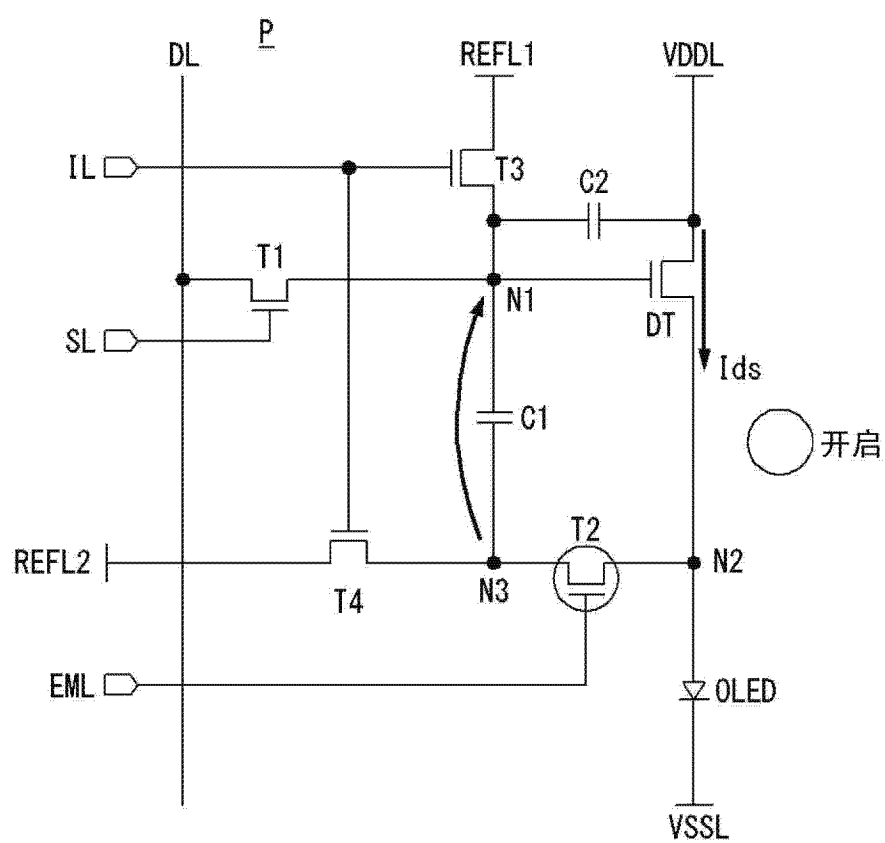


图 8D

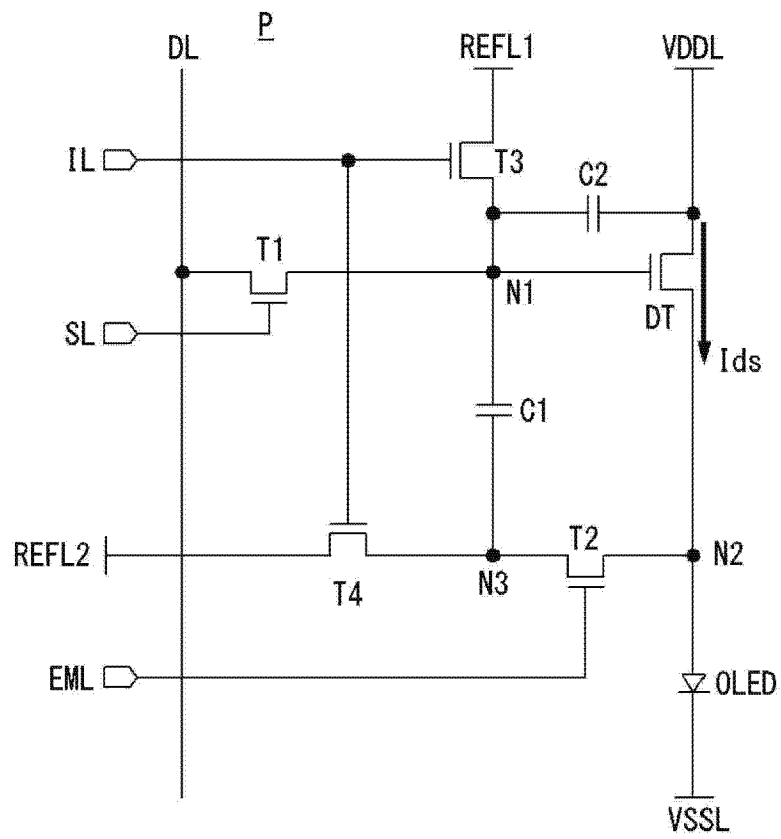


图 8E

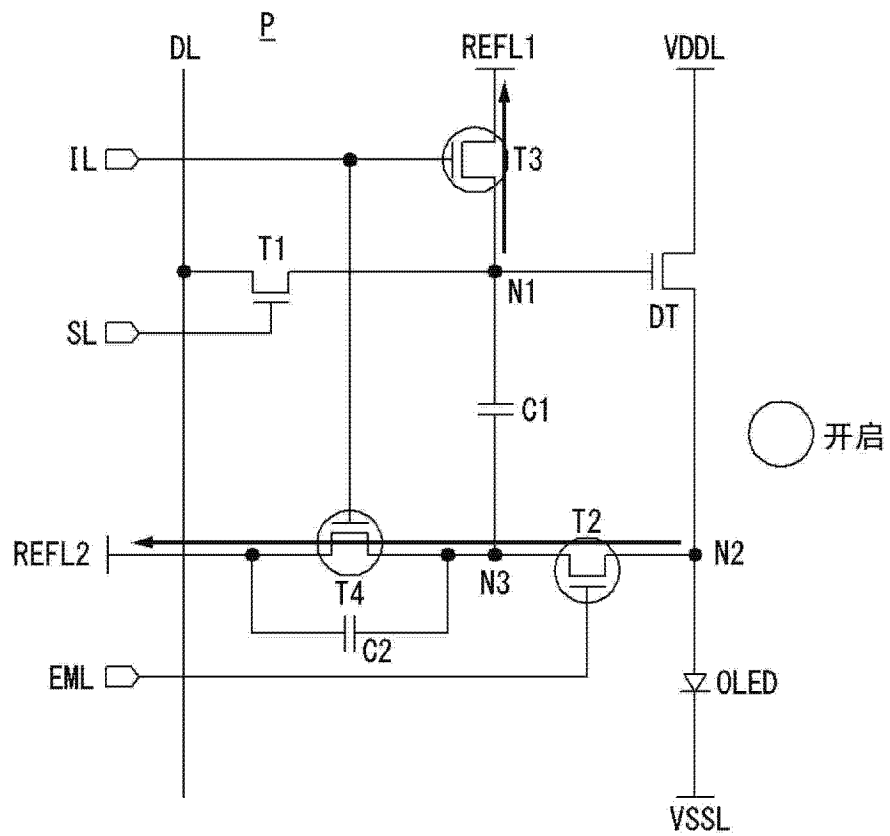


图 11A

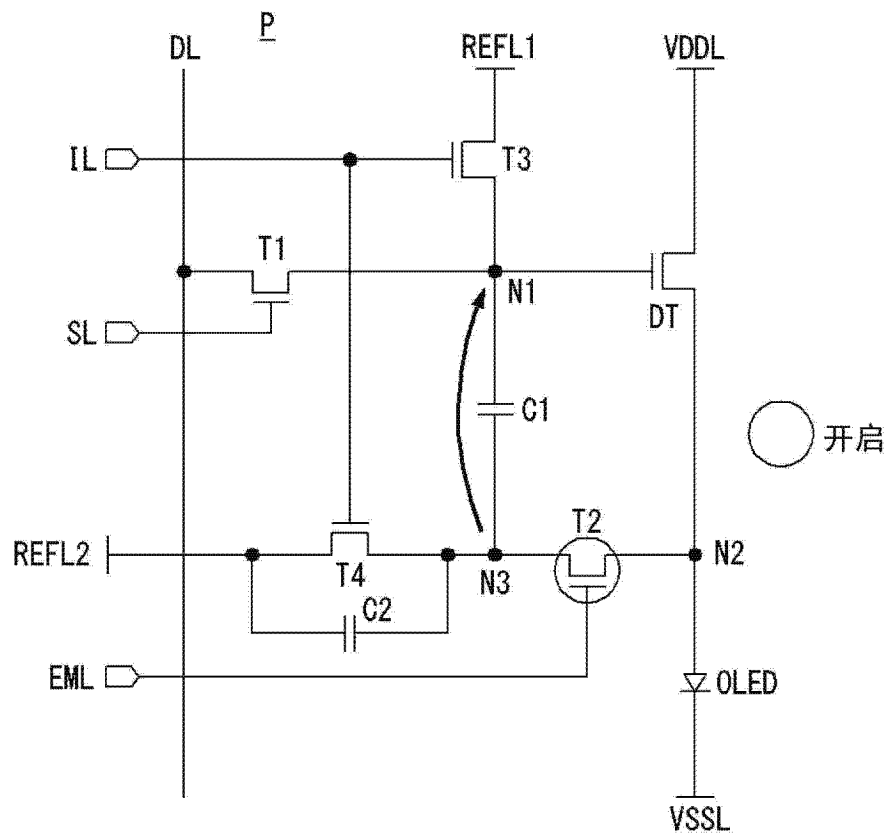


图 11B

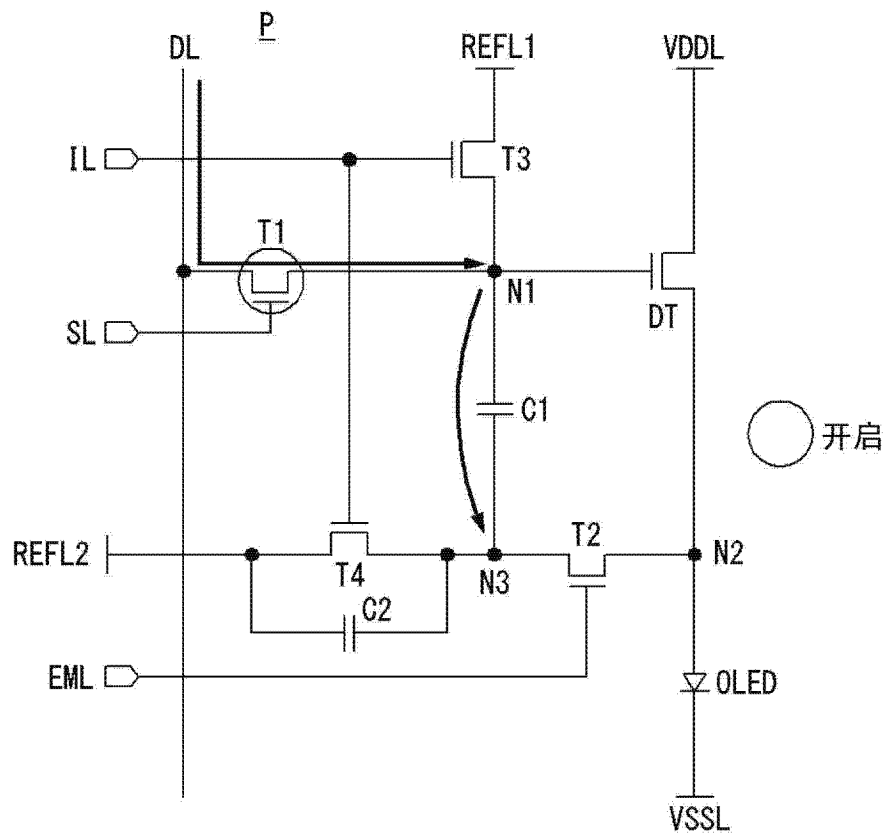


图 11C

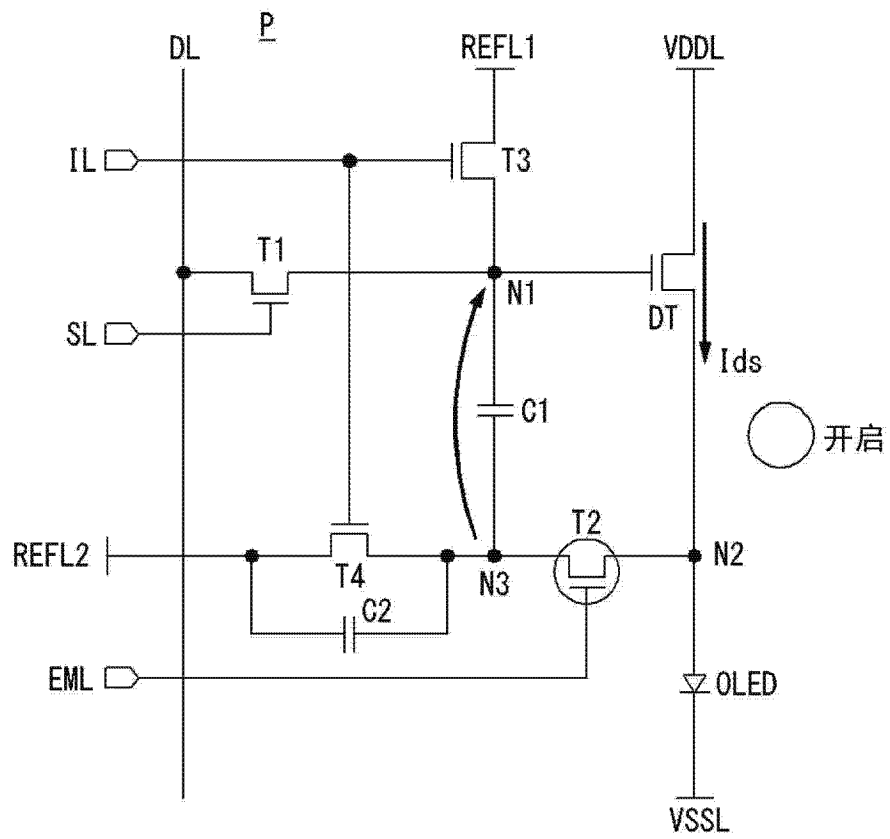


图 11D

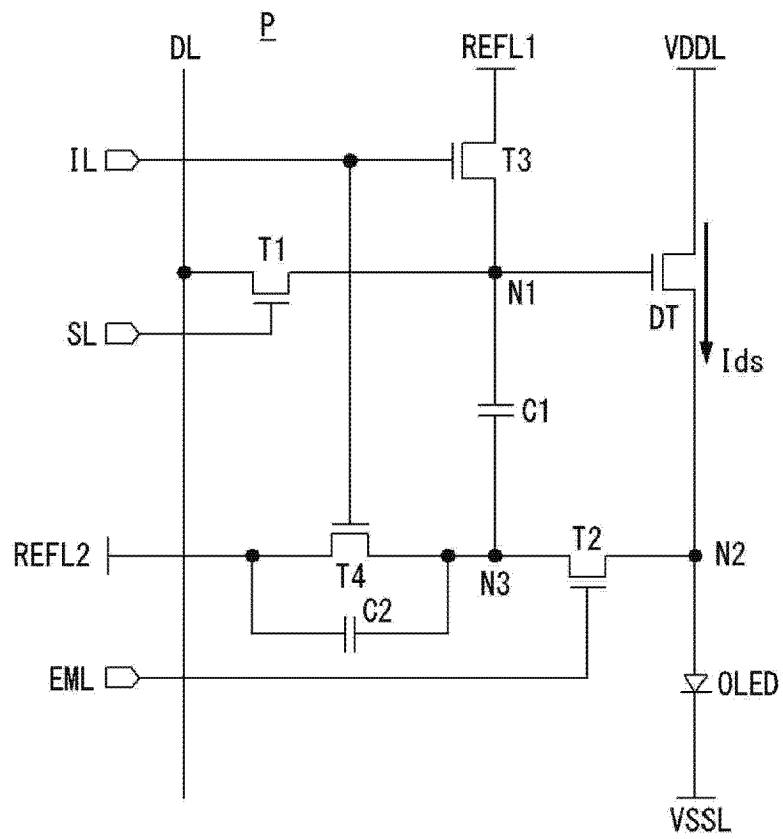


图 11E

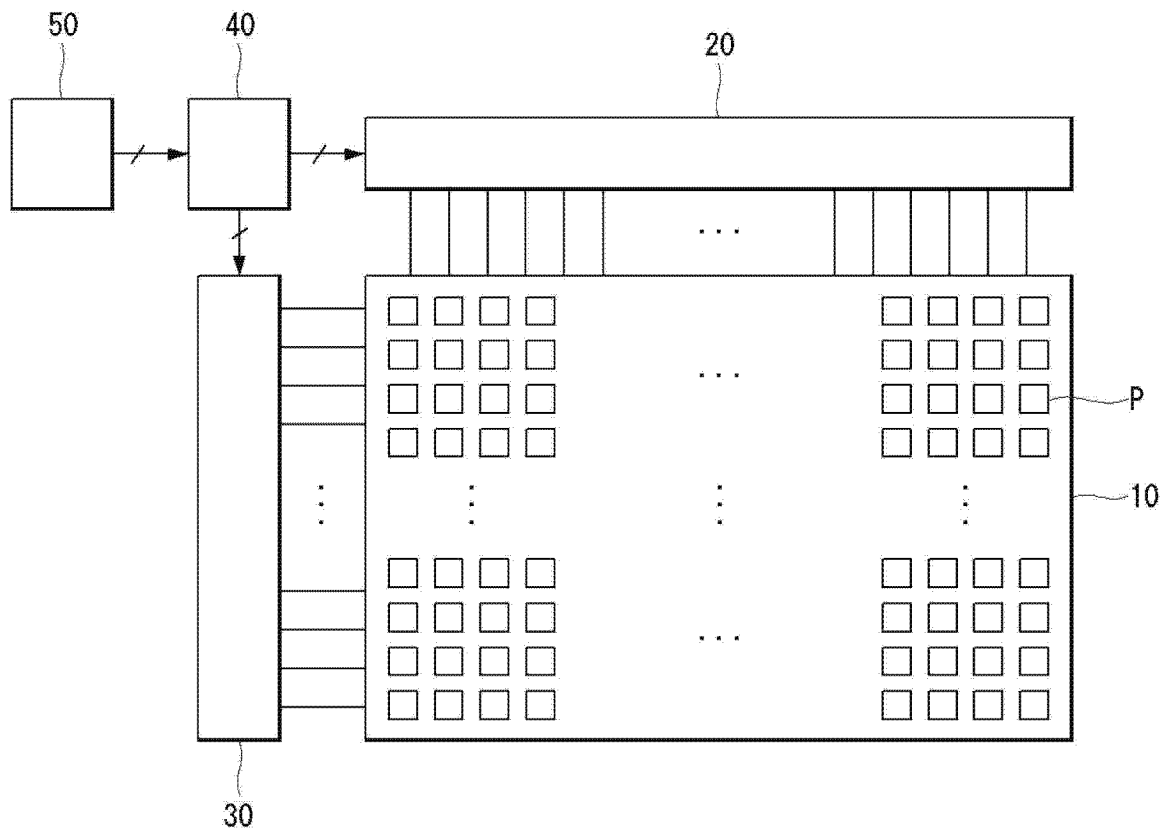


图 12

