



(12)发明专利申请

(10)申请公布号 CN 110783375 A

(43)申请公布日 2020.02.11

(21)申请号 201910688772.1

(22)申请日 2019.07.29

(30)优先权数据

10-2018-0089407 2018.07.31 KR

10-2019-0084048 2019.07.11 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 金豪镇 白承旻 朴志娟 李瑟

张硕显

(74)专利代理机构 北京三友知识产权代理有限公司

11127

代理人 刘久亮 黄纶伟

(51)Int.Cl.

H01L 27/32(2006.01)

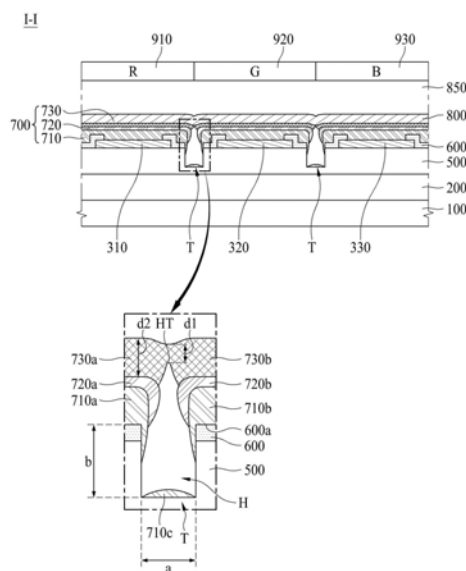
权利要求书4页 说明书25页 附图22页

(54)发明名称

电致发光显示装置

(57)摘要

提供了一种电致发光显示装置,该电致发光显示装置包括:基板,该基板包括第一子像素和第二子像素;在基板上的第一子像素和第二子像素中的每一个中的相应第一电极;在基板上的第一子像素和第二子像素之间的边界中的沟槽;在第一电极上以及在第一子像素、第二子像素以及第一子像素和第二子像素之间的边界中的发光层,至少一些发光层在沟槽中不连续;在沟槽内部、发光层下方的孔隙,该孔隙的上端相对高于至少一些发光层;以及在发光层上的第二电极。



1. 一种电致发光显示装置,该电致发光显示装置包括:  
基板,该基板包括:  
第一子像素;以及  
第二子像素;  
在所述基板上的所述第一子像素和所述第二子像素中的每一个中的相应的第一电极;  
在所述基板上的所述第一子像素和所述第二子像素之间的边界中的沟槽;  
在所述第一电极上以及在所述第一子像素、所述第二子像素及所述第一子像素和所述第二子像素之间的边界中的发光层,至少一些所述发光层在所述沟槽中不连续;  
在所述沟槽内部、所述发光层下方的孔隙,该孔隙的上端相对高于至少一些所述发光层;以及  
在所述发光层上的第二电极。
2. 根据权利要求1所述的电致发光显示装置,其中,  
所述发光层包括:  
第一层叠物,该第一层叠物被配置为发射第一颜色的光;  
第二层叠物,该第二层叠物被配置为发射第二颜色的光;以及  
电荷生成层,该电荷生成层在所述第一层叠物和所述第二层叠物之间;  
所述第一层叠物和所述电荷生成层各自在所述沟槽内部不连续;并且  
所述孔隙的上端相对高于所述电荷生成层。
3. 根据权利要求2所述的电致发光显示装置,其中,  
所述第二层叠物连接在所述第一子像素和所述第二子像素之间;并且  
在所述沟槽的所述电荷生成层不连续的区域中所述第二层叠物的厚度相对小于在不与所述沟槽交叠的区域中所述第二层叠物的厚度。
4. 根据权利要求2所述的电致发光显示装置,其中,  
所述第一层叠物包括:  
在所述沟槽内部的一个侧表面上的第一部分;  
在所述沟槽内部的另一侧表面上的第二部分;以及  
在所述沟槽内部的内下表面上的第三部分;并且  
所述第一层叠物的第一部分、所述第一层叠物的第二部分和所述第一层叠物的第三部分彼此不连续。
5. 根据权利要求4所述的电致发光显示装置,其中,  
所述电荷生成层包括:  
第一部分,该第一部分在所述第一层叠物的第一部分上;  
第二部分,该第二部分在所述第二层叠物的第二部分上;以及  
第三部分,该第三部分在所述第一层叠物的第三部分上;并且  
所述电荷生成层的第一部分、所述电荷生成层的第二部分和所述电荷生成层的第三部分彼此不连续。
6. 根据权利要求2所述的电致发光显示装置,其中,  
所述第一层叠物和所述第二层叠物中的一个包括蓝色发光层;并且  
所述第一层叠物和所述第二层叠物中的另一个包括:

红色发光层;以及

黄绿色或绿色发光层。

7. 根据权利要求1所述的电致发光显示装置,其中,

所述沟槽的深度在 $0.2\mu\text{m}$ 至 $0.4\mu\text{m}$ 的范围内;并且

所述沟槽的宽度在 $0.1\mu\text{m}$ 至 $0.2\mu\text{m}$ 的范围内。

8. 根据权利要求1所述的电致发光显示装置,该电致发光显示装置还包括:

围绕所述第一电极的周边的堤;以及

在所述堤下方的绝缘层,

其中,所述堤与所述沟槽接触,并且

其中,所述沟槽在所述堤和所述绝缘层中。

9. 根据权利要求1所述的电致发光显示装置,该电致发光显示装置还包括:

围绕所述第一电极的周边的堤;以及

在所述堤下方的绝缘层,

其中,所述堤不与所述沟槽直接接触,并且

其中,所述沟槽在所述绝缘层中。

10. 根据权利要求1所述的电致发光显示装置,其中,

所述沟槽的形状与所述第一子像素和所述第二子像素的形状对应;并且

所述沟槽围绕所述第一子像素和所述第二子像素的整个周边。

11. 根据权利要求1所述的电致发光显示装置,其中,

所述第一子像素和所述第二子像素沿着水平方向布置;

包括布置在所述水平方向上的所述第一子像素和所述第二子像素的布置结构被重复地设置,以沿着与所述水平方向交叉的垂直方向提供多行;并且

所述沟槽具有沿着所述垂直方向的连续直线结构。

12. 根据权利要求1所述的电致发光显示装置,该电致发光显示装置还包括:

透镜阵列,该透镜阵列与所述基板间隔开;以及

接纳壳体,该接纳壳体被配置为将所述基板和所述透镜阵列容纳在其中。

13. 一种电致发光显示装置,该电致发光显示装置包括:

基板,该基板包括:

第一子像素;

第二子像素;以及

第三子像素;

电路器件层,该电路器件层包括分别在所述第一子像素、所述第二子像素和所述第三子像素中的每一个中的驱动薄膜晶体管;

在所述电路器件层上在所述第一子像素、所述第二子像素和所述第三子像素中的每一个中的相应的第一电极;

在所述基板上的所述第一子像素、所述第二子像素和所述第三子像素中的每一个之间的相应边界中的沟槽;

在所述第一电极上以及在所述第一子像素至所述第三子像素中和所述第一子像素至所述第三子像素中的每一个之间的相应边界中的发光层,至少一些所述发光层在所述沟槽

内部不连续；

在所述沟槽内部、所述发光层下方的孔隙，该孔隙的上端相对高于至少一些所述发光层；以及

在所述发光层上的第二电极，

其中，所述第一子像素中的所述第一电极包括：

第一下电极；以及

第一上电极，

其中，所述第二子像素中的所述第一电极包括：

第二下电极；以及

第二上电极，并且

其中，所述第三子像素中的所述第一电极包括：

第三下电极；以及

第三上电极，

其中，所述第一下电极和所述第一上电极之间的距离、所述第二下电极和所述第二上电极之间的距离以及所述第三下电极和所述第三上电极之间的距离彼此不同。

14. 根据权利要求13所述的电致发光显示装置，该电致发光显示装置还包括：

在所述第一下电极和所述第一上电极之间的第一接触电极，该第一接触电极被配置为将所述第一下电极电连接到所述第一上电极，该第一接触电极包括：

第一下接触电极；以及

第一上接触电极，

其中，所述第一下接触电极在所述第一下电极和所述第一上接触电极之间，所述第一下接触电极被配置为将所述第一下电极电连接到所述第一上接触电极，

其中，所述第一上接触电极在所述第一下接触电极和所述第一上电极之间，所述第一上接触电极被配置为将所述第一下接触电极电连接到所述第一上电极，并且

其中，所述第一下电极通过所述电路器件层中的接触孔电连接到所述第一子像素的所述驱动薄膜晶体管。

15. 根据权利要求13所述的电致发光显示装置，其中，

所述第二下电极通过第二接触电极电连接到所述第二子像素的所述驱动薄膜晶体管和所述第二上电极；

所述第二接触电极包括：

第二下接触电极；以及

第二上接触电极；

所述第二下接触电极在所述第二子像素的所述驱动薄膜晶体管和所述第二下电极之间，所述第二下接触电极被配置为将所述第二下电极电连接到所述第二子像素的所述驱动薄膜晶体管；并且

所述第二上接触电极在所述第二下电极和所述第二上电极之间，所述第二上接触电极被配置为将所述第二下电极电连接到所述第二上电极。

16. 根据权利要求13所述的电致发光显示装置，该电致发光显示装置还包括：

在所述第一下电极和所述第一上电极之间的第一接触电极，所述第一下电极通过所述

第一接触电极电连接到所述第一上电极,所述第一接触电极包括单个接触层,

其中,所述第一下电极通过所述电路器件层中的接触孔电连接到所述第一子像素的所述驱动薄膜晶体管,并且

其中,第一绝缘层和第二绝缘层在所述第一下电极和所述第一接触电极之间。

17. 根据权利要求13所述的电致发光显示装置,该电致发光显示装置还包括:

在所述第二子像素的所述驱动薄膜晶体管和所述第二上电极之间的第二接触电极,所述第二上电极通过所述第二接触电极电连接到所述第二子像素的所述驱动薄膜晶体管,

其中,所述第二接触电极包括:

第二下接触电极;以及

第二上接触电极,

其中,所述第二下接触电极在所述第二子像素的所述驱动薄膜晶体管和所述第二上接触电极之间,所述第二下接触电极被配置为将所述第二上接触电极电连接到所述第二子像素的所述驱动薄膜晶体管,

其中,所述第二上接触电极在所述第二下接触电极和所述第二上电极之间,所述第二上接触电极被配置为将所述第二下接触电极电连接到所述第二上电极,并且

其中,第一绝缘层和第二绝缘层在所述第二下接触电极和所述第二上接触电极之间。

18. 根据权利要求17所述的电致发光显示装置,其中,所述第二下电极没有电连接到所述第二上电极和所述第二接触电极。

19. 根据权利要求17所述的电致发光显示装置,其中,所述第二下电极直接连接到所述第二上接触电极的侧表面。

20. 根据权利要求13所述的电致发光显示装置,其中,

所述第二下电极和所述第二上电极之间的绝缘层的数量小于所述第一下电极和所述第一上电极之间的绝缘层的数量;并且

所述第二下电极和所述第二上电极之间的绝缘层的数量大于所述第三下电极和所述第三上电极之间的绝缘层的数量。

21. 根据权利要求13所述的电致发光显示装置,其中,

所述第一下电极和所述第一上电极通过多个接触孔彼此电连接,并且所述多个接触孔中的至少一个被设置为不与其它接触孔交叠。

22. 根据权利要求13所述的电致发光显示装置,其中,

所述第一子像素包括第一发光区域和第一接触区域,

所述第一接触区域的两侧面向所述第一发光区域,并且所述第一发光区域包括具有相对宽的第一宽度的第一部分以及具有相对窄的第二宽度的第二部分。

## 电致发光显示装置

### 技术领域

[0001] 本公开涉及电致发光显示装置,更具体地,涉及一种被配置为发射白光的电致发光显示装置。

### 背景技术

[0002] 在电致发光显示装置中,发光层被设置在阳极电极和阴极电极之间。发光层通过上述两个电极之间产生的电场来发射光,从而显示图像。

[0003] 发光层可包括当通过电子和空穴的结合生成激子并且激子从激发态落到基态时发射光的有机材料。另选地,发光层可包括诸如量子点的无机材料。

[0004] 发光层可针对各个子像素发射不同颜色的光(例如,针对各个子像素发射红光、绿光、蓝光或白光),或者可针对各个子像素发射相同颜色的光(例如,针对各个子像素发射白光)。如果发光层针对各个子像素发射不同颜色的光,则必须针对各个子像素通过使用预定掩模来沉积不同颜色的发光层。这由于掩模工艺的数量增加而具有限制。另外,如果掩模没有精确地对准,则难以针对各个子像素准确地沉积发光层。相反,如果发光层针对子像素发射相同颜色的光(例如,针对各个子像素发射白光),则不需要掩模以对发光层进行构图,并且不会产生由掩模工艺导致的任何问题。

[0005] 然而,在没有掩模工艺的情况下形成被配置为针对各个子像素发射相同颜色的光的发光层时,在邻近子像素之间可能由于通过发光层的电荷转移而生成泄漏电流。这可能使画面质量劣化。

### 发明内容

[0006] 因此,本公开涉及一种基本上消除了由于现有技术的限制和缺点而引起的一个或更多问题的电致发光显示装置。

[0007] 本公开的一方面在于提供一种防止画面质量由于泄漏电流而劣化的电致发光显示装置。

[0008] 附加特征和方面将在以下描述中阐述,并且部分地将从该描述显而易见,或者可通过本文所提供的本发明构思的实践学习。本发明构思的其它特征和方面可通过在所撰写的说明书及其权利要求书以及附图中具体指出的结构来实现和达到或者可从其推导。

[0009] 为了实现本发明构思的这些和其它方面,如具体实现并广义描述的,提供了一种电致发光显示装置,该电致发光显示装置包括:

[0010] 基板,其包括:

[0011] 第一子像素;以及

[0012] 第二子像素;

[0013] 在基板上的第一子像素和第二子像素中的每一个中的相应第一电极;

[0014] 在基板上的第一子像素与第二子像素之间的边界中的沟槽;

[0015] 在第一电极上以及在第一子像素、第二子像素和第一子像素与第二子像素之间的

边界中的发光层,至少一些发光层在沟槽中不连续;

[0016] 在沟槽内部的发光层下方的孔隙,该孔隙的上端相对高于至少一些发光层;以及  
[0017] 在发光层上的第二电极。

[0018] 在另一方面,提供了一种电致发光显示装置,该电致发光显示装置包括:

[0019] 基板,其包括:

[0020] 第一子像素;

[0021] 第二子像素;以及

[0022] 第三子像素;

[0023] 电路器件层,其包括分别在第一子像素、第二子像素和第三子像素中的每一个中的驱动薄膜晶体管;

[0024] 在电路器件层上的第一子像素、第二子像素和第三子像素中的每一个中的相应第一电极;

[0025] 在基板上的第一至第三子像素中的每一个之间的相应边界中的沟槽;

[0026] 在第一电极上以及在第一至第三子像素和第一至第三子像素中的每一个之间的相应边界中的发光层,至少一些发光层在沟槽内部不连续;

[0027] 在沟槽内部的发光层下方的孔隙,该孔隙的上端相对高于至少一些发光层;以及

[0028] 在发光层上的第二电极,

[0029] 其中,第一子像素中的第一电极包括:

[0030] 第一下电极;以及

[0031] 第一上电极,

[0032] 其中,第二子像素中的第一电极包括:

[0033] 第二下电极;以及

[0034] 第二上电极,并且

[0035] 其中,第三子像素中的第一电极包括:

[0036] 第三下电极;以及

[0037] 第三上电极,

[0038] 其中,第一下电极和第一上电极之间的距离、第二下电极和第二上电极之间的距离以及第三下电极和第三上电极之间的距离彼此不同。

[0039] 对于本领域技术人员而言,在研究了以下附图和详细描述时,其它系统、方法、特征和优点将显而易见或将变得显而易见。所有这些附加系统、方法、特征和优点旨在包括在本说明书内,在本公开的范围内,并且由以下权利要求保护。此节中的任何内容均不应被视为对那些权利要求的限制。下面结合本公开的实施方式讨论另外的方面和优点。将理解,本公开的以上一般描述和以下详细描述二者均是示例和说明性的,旨在提供对要求保护的本公开的进一步说明。

## 附图说明

[0040] 附图可被包括以提供对本公开的进一步理解,并且被并入本说明书中并构成本说明书的一部分,附图示出了本公开的实施方式并与说明书一起用来说明本公开的各种原理。

- [0041] 图1是示出根据本公开的実施方式的电致发光显示装置的平面图。
- [0042] 图2是示出根据本公开的實施方式的电致发光显示装置的横截面图,其对应于沿着图1的线I-I的横截面图。
- [0043] 图3至图6是示出根据本公开的實施方式的第一电极、发光层和第二电极的示例的横截面图。
- [0044] 图7是示出根据本公开的實施方式的电致发光显示装置的横截面图。
- [0045] 图8是示出根据本公开的實施方式的电致发光显示装置的横截面图。
- [0046] 图9是示出根据本公开的實施方式的电致发光显示装置的平面图。
- [0047] 图10是示出根据本公开的實施方式的电致发光显示装置的平面图。
- [0048] 图11是示出根据本公开的實施方式的电致发光显示装置的平面图。
- [0049] 图12A是示出根据本公开的實施方式的电致发光显示装置的横截面图,其对应于沿着图11的线A-B的横截面图。
- [0050] 图12B是示出根据本公开的實施方式的电致发光显示装置的横截面图,其对应于沿着图11的线C-D的横截面图。
- [0051] 图12C是示出根据本公开的實施方式的电致发光显示装置的横截面图,其对应于沿着图11的线E-F的横截面图。
- [0052] 图13是示出根据本公开的實施方式的电致发光显示装置的横截面图,其对应于沿着图11的线A-B的横截面图。
- [0053] 图14是示出根据本公开的實施方式的电致发光显示装置的横截面图,其对应于沿着图11的线A-B的横截面图。
- [0054] 图15是示出根据本公开的實施方式的电致发光显示装置的横截面图,其对应于沿着图11的线A-B的横截面图。
- [0055] 图16是示出根据本公开的實施方式的电致发光显示装置的横截面图,其对应于沿着图11的线A-B的横截面图。
- [0056] 图17A是示出根据本公开的實施方式的电致发光显示装置的平面图,图17B是沿着图17A的线C-D的横截面图。
- [0057] 图18是示出根据本公开的實施方式的电致发光显示装置的平面图。
- [0058] 图19是示出根据本公开的實施方式的电致发光显示装置的平面图。
- [0059] 图20A至图20C示出根据本公开的實施方式的电致发光显示装置的示例。
- [0060] 贯穿附图和详细描述,除非另外描述,否则相同的附图标号应该被理解为表示相同的元件、特征和结构。为了清晰、例示和方便,这些元件的相对尺寸和描绘可能被夸大。

### 具体实施方式

[0061] 现在将详细参照本公开的實施方式,其示例可示出于附图中。在以下描述中,当与本文有关的熟知功能或配置的详细描述被确定为不必要地使本发明构思的主旨模糊时,将省略其详细描述。所描述的处理步骤和/或操作的进程是示例;然而,步骤和/或操作的顺序不限于本文所阐述的顺序,除了步骤和/或操作必然以特定次序发生之外,可如本领域已知那样改变。相似的标号始终指代相似的元件。以下说明中所使用的相应元件的名称仅是为了撰写说明书方便而选择,因此可不同于实际产品中所使用的名称。

[0062] 将理解,尽管本文中可使用术语“第一”、“第二”等来描述各种元件,但这些元件不应由这些术语限制。这些术语仅用于将一个元件与另一元件相区分。例如,在不脱离本公开的范围的情况下,第一元件可被称为第二元件,类似地,第二元件可被称为第一元件。

[0063] 术语“至少一个”应该被理解为包括一个或更多个相关所列项的任何和所有组合。例如,“第一项、第二项和第三项中的至少一个”的含义表示从第一项、第二项和第三项中的两个或更多个提出的所有项的组合以及第一项、第二项或第三项。

[0064] 在实施方式的描述中,当结构被描述为定位在另一结构“上或上面”或“下方或下面”时,该描述应该被解释为包括结构彼此接触的情况以及第三结构设置在二者间的情况。图中所示的各个元件的尺寸和厚度仅为了描述方便而给出,本公开的实施方式不限于此。

[0065] 如本领域技术人员可充分理解的,本公开的各种实施方式的特征可彼此部分地或整体地联接或组合,并且可彼此不同地互操作并在技术上驱动。本公开的实施方式可彼此独立地执行,或者可按照相互依赖的关系一起执行。

[0066] 以下,将参照附图详细描述根据本公开的実施方式的电致发光显示装置。

[0067] 图1是根据本公开的實施方式的电致发光显示装置的平面图。

[0068] 如图1的示例中所示,根据本公开的實施方式的电致发光显示装置可包括基板100、第一电极310、320和330、堤600以及沟槽(T)。多个子像素(P1、P2、P3)可在基板100上。多个子像素(P1、P2、P3)可包括第一子像素(P1)、第二子像素(P2)和第三子像素(P3)。

[0069] 可针对各个单独的子像素(P1、P2、P3)对第一电极310、320和330进行构图。例如,一个第一电极310可在第一子像素(P1)中,另一第一电极320可在第二子像素(P2)中,另一第一电极330可在第三子像素(P3)中。第一电极310、320和330可用作电致发光显示装置的阳极。

[0070] 堤600可作为矩阵配置形成在多个子像素(P1、P2、P3)中的每一个之间的相应边界中,并且可覆盖第一电极310、320和330的周边。例如,第一电极310、320和330的可暴露而未被堤600覆盖的暴露部分可成为发光区域。

[0071] 沟槽(T)可在多个子像素(P1、P2、P3)中的每一个之间的边界中。根据本公开的實施方式,沟槽(T)可被设置为使得设置在沟槽(T)内部的一些发光层可不连续(例如,断开或断开地设置),以减小或防止邻近子像素(P1、P2、P3)之间生成泄漏电流。这将参照以下横截面结构详细描述。

[0072] 图2是示出根据本公开的實施方式的电致发光显示装置的横截面图,其对应于沿着图1的线I-I的横截面图。

[0073] 如图2的示例中所示,根据本公开的實施方式的电致发光显示装置可包括基板100、电路器件层200、绝缘层500、第一电极310、320和330、堤600、发光层700、第二电极800、封装层850以及滤色器层910、920和930。基板100可包括玻璃或塑料,但实施方式不限于这些材料。基板100可包括诸如硅晶圆的半导体材料。基板100可包括透明材料或不透明材料。第一子像素(P1)、第二子像素(P2)和第三子像素(P3)可在基板100上。第一子像素(P1)可发射红(R)光,第二子像素(P2)可发射绿(G)光,第三子像素(P3)可发射蓝(B)光,但实施方式不限于该结构。

[0074] 根据本公开的實施方式的电致发光显示装置可以是所发射的光向上前进的顶部发射型,但实施方式不限于该类型。当电致发光显示装置按照顶部发射型形成时,第一基板

100可包括不透明材料以及透明材料。

[0075] 电路器件层200可在基板100上。在电路器件层200中,可针对各个子像素(P1、P2、P3)设置包括各种信号线、薄膜晶体管和电容器的电路器件。信号线可包括选通线、数据线、电源线和参考线。薄膜晶体管可包括开关薄膜晶体管、驱动薄膜晶体管和感测薄膜晶体管。

[0076] 开关薄膜晶体管可通过供应给选通线的选通信号来开关。开关薄膜晶体管可将可从数据线供应的数据电压供应给驱动薄膜晶体管。

[0077] 驱动薄膜晶体管可通过从开关薄膜晶体管供应的数据电压来开关。驱动薄膜晶体管可从供应自电源线的电源来生成数据电流,并且可将数据电流供应给第一电极310、320和330。

[0078] 感测薄膜晶体管可感测驱动薄膜晶体管中的阈值电压的偏差,其可导致画面质量的劣化。响应于从选通线或附加感测线供应的感测控制信号,感测薄膜晶体管可将驱动薄膜晶体管的电流供应给参考线。

[0079] 电容器可将供应给驱动薄膜晶体管的数据电压维持一帧周期。电容器可连接到驱动薄膜晶体管的栅极端子和源极端子中的每一个。

[0080] 绝缘层500可在电路器件层200上。绝缘层500可保护电路器件层200,并且还可将基板100的上表面平坦化。绝缘层500可包括有机绝缘材料,但实施方式不限于该材料。例如,绝缘层500可包括无机绝缘材料。

[0081] 可在绝缘层500上针对各个子像素(P1、P2、P3)对第一电极310、320和330进行构图。第一电极310、320和330可连接到电路器件层200中的相应驱动薄膜晶体管。例如,第一电极310、320和330可连接到驱动薄膜晶体管的源极端子或漏极端子。例如,用于暴露驱动薄膜晶体管的源极端子或漏极端子的接触孔可在绝缘层500和电路器件层200中。第一电极310、320和330可经由相应接触孔连接到驱动薄膜晶体管的源极端子或漏极端子。

[0082] 根据本公开的实施方式的电致发光显示装置可为顶部发射型。例如,第一电极310、320和330可向上反射从发光层700发射的光。例如,第一电极310、320和330可按照双层结构形成,该双层结构包括被配置为反射光的反射层以及被配置为向发光层700供应空穴的透明导电层。

[0083] 堤600可覆盖绝缘层500上的第一电极310、320和330的两端。例如,堤600可覆盖第一电极310、320和330的两端的上表面和侧表面的一些区域。因此,可防止电流集中在第一电极310、320和330的末端,以减小或防止发射效率的降低。例如,可暴露而未被堤600覆盖的第一电极310、320和330的上表面的一些区域可成为发光区域。堤600可包括无机绝缘膜,但实施方式不限于该结构。例如,堤600可包括有机绝缘膜。

[0084] 凹槽结构的沟槽(T)可设置在堤600和绝缘层500中。沟槽(T)可在子像素(P1、P2、P3)之间的边界区域中穿过堤600延伸到绝缘层500的预定区域。因此,可通过去除堤600和绝缘层500的预定区域来获得沟槽(T)。另外,尽管未示出,沟槽(T)可延伸到绝缘层500下方的电路器件层200的内部。另外,当堤600包括具有大厚度的有机材料层时,可通过在不穿过堤600的情况下去除堤600的预定区域来形成沟槽(T)。

[0085] 沟槽(T)可被设置为使至少一些发光层700断开。例如,至少一些发光层700可在沟槽(T)内部不连续(例如,断开或断开地设置),并且可减小或防止邻近子像素(P1、P2、P3)之间通过发光层700的电荷转移,并且减小或防止邻近子像素(P1、P2、P3)之间的泄漏电流。为

了使至少一些发光层700在沟槽(T)内部不连续(例如,断开或断开地设置),例如,沟槽(T)的深度(b)可大于沟槽(T)的宽度(a)。例如,沟槽(T)的宽度(a)可在 $0.1\mu\text{m}$ 至 $0.2\mu\text{m}$ 的范围内,并且例如,沟槽(T)的深度(b)可在 $0.2\mu\text{m}$ 至 $0.4\mu\text{m}$ 的范围内。如果沟槽(T)的宽度(a)小于 $0.1\mu\text{m}$ ,则沟槽(T)的宽度(a)可能太小,无法使发光层700依次沉积在沟槽(T)上。例如,至少一些发光层700可在沟槽(T)内部连续(例如,可连接或连接地设置,或者可没有断开地设置)。如果沟槽(T)的宽度(a)超过 $0.2\mu\text{m}$ ,则可能无法在沟槽(T)内部形成孔隙(H),并且发光层700可能依次沉积在沟槽(T)中。在整个说明书中,术语“孔隙(H)”应当被理解为空气间隙。例如,至少一些发光层700可在沟槽(T)内部连续。如果沟槽(T)的深度(b)小于 $0.2\mu\text{m}$ ,则可能无法在沟槽(T)内部形成孔隙(H)并且发光层700可能依次沉积在沟槽(T)中,并且至少一些发光层700可在沟槽(T)内部连续。如果沟槽(T)的深度(b)超过 $0.4\mu\text{m}$ ,则形成沟槽(T)的工艺可能不简单。

[0086] 考虑到形成在子像素(P1、P2、P3)之间的边界中的 $0.1\mu\text{m}$ 至 $0.2\mu\text{m}$ 范围内的沟槽(T)的宽度(a),例如,彼此间隔开的第一电极310、320和330之间的间隔可为 $0.4\mu\text{m}$ 或超过 $0.4\mu\text{m}$ ,并且沟槽(T)插置在第一电极310、320和330之间。

[0087] 发光层700可形成在多个子像素(P1、P2、P3)中的每一个中的区域中,并且还形成在多个子像素(P1、P2、P3)之间的边界中。例如,发光层700可形成在第一电极310、320和330以及堤600上,并且还可形成在沟槽(T)内部的绝缘层500上。

[0088] 发光层700可被配置为发射白(W)光。例如,发光层700可包括被配置为发射不同颜色的光的多个层叠物。例如,发光层700可包括第一层叠物710、第二层叠物730以及介于第一层叠物710和第二层叠物730之间的电荷生成层720。

[0089] 发光层700可在沟槽(T)内部,并且还可在沟槽(T)上方。根据本公开的实施方式,当发光层700形成在沟槽(T)内部时,至少一些发光层700可不连续(例如,断开或断开地设置)以使得可减小或防止邻近子像素(P1、P2、P3)之间的泄漏电流。

[0090] 第一层叠物710可形成在沟槽(T)内部的侧表面上,并且还可形成在沟槽(T)内部的下表面上。例如,关于沟槽(T)的中心部分,沟槽(T)内部的一个侧表面(例如,沟槽(T)内部的左侧表面)处的第一层叠物710的第一部分710a可与沟槽(T)内部的另一侧表面(例如,沟槽(T)内部的右侧表面)处的第一层叠物710的第二部分710b不连续(例如,断开或断开地设置)。应该理解,术语“左”和“右”在本文中为了描述方便而使用,并且可互换,应该由本领域普通技术人员理解。另外,沟槽(T)内部的下表面上的第一层叠物710的第三部分710c可在与沟槽(T)内部的侧表面上的第一层叠物710的第一部分710a和第二部分710b分离的同时不连续(例如,断开或断开地设置)。因此,在彼此相邻并且其间插置有沟槽(T)的邻近子像素(P1、P2、P3)之间,电荷不会通过第一层叠物710转移。

[0091] 另外,电荷生成层720可在第一层叠物710上。例如,电荷生成层720可形成在沟槽(T)上方而不会延伸到沟槽(T)内部。例如,电荷生成层720可形成在由沟槽(T)穿孔的堤600的一端的上表面600a上方(例如,与沟槽(T)接触的堤600的一端的上表面600上方),但实施方式不限于该结构。例如,电荷生成层720可延伸到沟槽(T)内部。

[0092] 例如,关于沟槽(T)的中心部分,沟槽(T)的一侧(例如,沟槽(T)的左侧)的电荷生成层720的第一部分720a可与沟槽(T)的另一侧(例如,沟槽(T)的右侧)的电荷生成层720的第二部分720b不连续(例如,断开或断开地设置)。电荷生成层720的第一部分720a可形成在

第一层叠物710的第一部分710a上,并且电荷生成层720的第二部分720b可形成在第一层叠物710的第二部分710b上。因此,在相邻设置并且其间插置有沟槽(T)的子像素(P1、P2、P3)之间不会通过电荷生成层720转移电荷。

[0093] 另外,在可彼此相邻并且其间插置有沟槽(T)的子像素(P1、P2、P3)之间,第二层叠物730可在电荷生成层720上连续(例如,连接地设置)。例如,关于沟槽(T)的中心部分,沟槽(T)的一侧(例如,沟槽(T)的左侧)的第二层叠物730的第一部分730a可连接到沟槽(T)的另一侧(例如,沟槽(T)的右侧)的第二层叠物730的第二部分730b。因此,在相邻设置并且其间插置有沟槽(T)的子像素(P1、P2、P3)之间不会通过第二层叠物730转移电荷。

[0094] 例如,第二层叠物730的第一厚度(d1)可相对小于第二层叠物730的第二厚度(d2),第一厚度(d1)可对应于沟槽(T)的电荷生成层720可不连续(例如,断开或断开地设置)的一些区域,第二厚度(d2)可对应于可不与沟槽(T)交叠的剩余区域。例如,可与电荷生成层720的第一部分720a和电荷生成层720的第二部分720b之间的区域交叠的第二层叠物730的第一厚度(d1)可相对小于可与堤600交叠的第二层叠物730的第一部分730a或第二部分730b的第二厚度(d2)。

[0095] 当第二层叠物730首先在电荷生成层720的第一部分720a和电荷生成层720的第二部分720b上在不连续(例如,断开或断开地设置)的同时沉积时,随着第二层叠物730可进一步沉积,电荷生成层720的第一部分720a上的第二层叠物730可接触电荷生成层720的第二部分720b上的第二层叠物730。这可能就是第二层叠物730的第一厚度(d)可相对小的原因。具有与相对小的厚度对应的第一厚度(d1)的第二层叠物730的较低一些区域可在沟槽(T)上方不连续(例如,断开或断开地设置)。例如,第二层叠物730的第一部分730a(例如,空穴传输层(“HTL层”))的较低一些区域可与第二层叠物730的第二部分730b(例如,HTL层)的较低一些区域不连续(例如,断开或断开地设置)。

[0096] 如上所述,可在沟槽(T)内部通过第一层叠物710、电荷生成层720和第二层叠物730的上述结构形成孔隙(H)。孔隙(H)可由绝缘层500和发光层700限定。孔隙(H)可在发光层700下方。例如,发光层700下方的孔隙(H)可由绝缘层500、第一层叠物710、电荷生成层720和第二层叠物720限定。孔隙(H)可从沟槽(T)的内部延伸到沟槽(T)的上部,并且孔隙(H)的末端(HT)可高于可在沟槽(T)内部不连续(例如,断开或断开地设置)的至少一些发光层700。例如,孔隙(H)的末端(HT)可高于电荷生成层720,并且电荷生成层720的第一部分720a和电荷生成层720的第二部分720b可由于孔隙(H)而彼此不连续(例如,断开或断开地设置)。

[0097] 电荷生成层720的电导率可高于第一层叠物710和第二层叠物730中的每一个的电导率。例如,电荷生成层720的N型电荷生成层可包括金属材料。电荷生成层720的电导率可高于第一层叠物710和第二层叠物730中的每一个的电导率。因此,可彼此相邻的子像素(P1、P2、P3)之间的电荷转移可通过电荷生成层720进行,并且通过第二层叠物730的任何电荷转移可微不足道。因此,根据本公开的实施方式,电荷生成层720可在沟槽(T)内部不连续(例如,断开或断开地设置),以使得可减小可彼此相邻的子像素(P1、P2、P3)之间的电荷转移,以减小或防止泄漏电流。

[0098] 第二电极800可在发光层700上。第二电极800可用作电致发光显示装置的阴极。按照与发光层700相似的方式,第二电极800可形成在各个子像素(P1、P2、P3)中,并且还可行

成在子像素 (P1、P2、P3) 之间的边界区域中。

[0099] 根据本公开的实施方案的电致发光显示装置可按照顶部发射型形成,并且第二电极800可包括能够向上透射从发光层700发射的光的透明导电材料。另外,第二电极800可包括半透明电极,以使得可针对各个子像素 (P1、P2、P3) 获得微腔效应。当第二电极800包括半透明电极时,可通过光在第二电极800与第一电极310、320和330之间的重复反射和再反射来获得微腔效应,以改进光效率。

[0100] 封装层850可形成在第二电极800上以减小或防止外部水分渗透到发光层700中。封装层850可作为无机绝缘材料的单层结构或者作为通过交替地沉积无机绝缘材料和有机绝缘材料而获得的沉积结构来形成,但实施方式不限于这些结构。

[0101] 滤色器层910、920和930可在封装层850上。滤色器层910、920和930可包括在第一子像素 (P1) 中的红色 (R) 滤色器910、在第二子像素 (P2) 中的绿色 (G) 滤色器920以及在第三子像素 (P3) 中的蓝色 (B) 滤色器,但实施方式不限于该结构。尽管未示出,可在滤色器层910、920和930中的每一个之间另外设置黑色基底,以减小或防止光泄漏到子像素 (P1、P2、P3) 之间的边界区域中。

[0102] 图3至图6是示出根据本公开的实施方案的第一电极、发光层和第二电极的示例的横截面图。

[0103] 如图3的示例中所示,一个第一电极310可在第一子像素 (P1) 中,另一第一电极320可在第二子像素 (P2) 中,另一第一电极330可在第三子像素 (P3) 中。发光层700可形成在第一电极310、320和330上。发光层700可包括第一层叠物710、第二层叠物730和电荷生成层 (CGL) 720。

[0104] 第一层叠物710可作为通过依次沉积空穴注入层 (HIL)、空穴传输层 (HTL)、蓝色 (B) 发光层 (EML (B)) 和电子传输层 (ETL) 而获得的沉积结构来形成。第一层叠物710可在子像素 (P1、P2、P3) 之间的边界区域 (例如,沟槽 (T) 的区域) 中不连续 (例如,断开或断开地设置)。

[0105] 电荷生成层 (CGL) 720可向第一层叠物710和第二层叠物730供应电荷。电荷生成层 (CGL) 720可包括被配置为向第一层叠物710供应电子的N型电荷生成层以及被配置为向第二层叠物730供应空穴的P型电荷生成层。N型电荷生成层可包括金属材料的掺杂剂,但实施方式不限于此。

[0106] 电荷生成层 (CGL) 720可在子像素 (P1、P2、P3) 之间的边界区域 (例如,沟槽 (T) 的区域) 中不连续 (例如,断开或断开地设置)。第二层叠物730可设置在电荷生成层 (CGL) 720上。第二层叠物730可作为通过依次沉积空穴传输层 (HTL)、红色 (R) 发光层 (EML (R))、黄绿色 (YG) 发光层 (EML (YG))、电子传输层 (ETL) 和电子注入层 (EIL) 而获得的沉积结构来沉积。红色 (R) 发光层 (EML (R)) 和黄绿色 (YG) 发光层 (EML (YG)) 的沉积次序可为可改变的。

[0107] 第二层叠物730可横跨子像素 (P1、P2、P3) 连续 (例如,连接地设置)。然而,如上所述,第二层叠物730的一些较低区域可在子像素 (P1、P2、P3) 之间的边界中 (例如,在沟槽 (T) 区域中) 不连续 (例如,断开或断开地设置)。例如,第二层叠物730中的空穴传输层 (HTL) 可不连续 (例如,断开或断开地设置); 第二层叠物730中的空穴传输层 (HTL) 和红色 (R) 发光层 (EML (R)) 可不连续 (例如,断开或断开地设置); 包括在第二层叠物730中的空穴传输层 (HTL)、红色 (R) 发光层 (EML (R)) 和黄绿色 (YG) 发光层 (EML (YG)) 可不连续 (例如,断开或断

开地设置);或者空穴传输层(HTL)、红色(R)发光层(EML(R))、黄绿色(YG)发光层(EML(YG))和电子传输层(ETL)可不连续(例如,断开或断开地设置)。

[0108] 第二电极800可在发光层700上。第二电极800可在子像素(P1、P2、P3)之间的边界中连续(例如,连接地设置)。在图3示例的结构中,可通过第一层叠物710中的蓝色(B)发光层(EML(B))与第二层叠物730中的红色(R)发光层(EML(R))和黄绿色(YG)发光层(EML(YG))的组合来获得白光。第二层叠物730可仅包括黄绿色(YG)发光层(EML(YG)),而没有红色(R)发光层(EML(R)),以使得可通过第一层叠物710中的蓝色(B)发光层(EML(B))与第二层叠物730中的黄绿色(YG)发光层(EML(YG))的组合来获得白光。然而,在第三子像素(P3)中红色发射效率可能劣化。因此,第二层叠物730可包括红色(R)发光层(EML(R))和黄绿色(YG)发光层(EML(YG))二者。

[0109] 图4示例的结构与图3示例的结构基本上类似,除了第二层叠物730包括绿色(G)发光层(EML(G))而非黄绿色(YG)发光层(EML(YG))。在图4的示例中,可通过第一层叠物710中的蓝色(B)发光层(EML(B))与第二层叠物730中的红色发光层(EML(R))和绿色发光层(EML(G))的组合来获得白光。红色发光层(EML(R))和绿色发光层(EML(G))二者可包括在第二层叠物730中。在第二子像素(P2)中绿色发射效率可改进,在第三子像素(P3)中红色发射效率可改进。

[0110] 图5的结构与图3示例的结构基本上类似,除了第一层叠物710包括红色(R)发光层(EML(R))和黄绿色(YG)发光层(EML(YG))而非蓝色(B)发光层(EML(B)),并且第二层叠物730包括蓝色(B)发光层(EML(B))而非红色(R)发光层(EML(R))和黄绿色(YG)发光层(EML(YG))。在图5中,红色(R)发光层(EML(R))和黄绿色(YG)发光层(EML(YG))的沉积次序可为可改变的。

[0111] 类似于图3的示例,图5的结构可包括第一层叠物710,第一层叠物710包括红色(R)发光层(EML(R))和黄绿色(YG)发光层(EML(YG)),并且在第三子像素(P3)中红色发射效率可改进。

[0112] 图6的结构与图3示例的结构基本上类似,除了第一层叠物710包括绿色(G)发光层(EML(G))而非黄绿色(YG)发光层(EML(YG))。

[0113] 类似于图4的示例,图6的结构可包括第一层叠物710,第一层叠物710包括红色(R)发光层(EML(R))和绿色(G)发光层(EML(G))。在第二子像素(P2)中绿色发射效率可改进,并且在第三子像素(P3)中红色发射效率可改进。

[0114] 图7是示出根据本公开的实施方式电致发光显示装置的横截面图。

[0115] 图7示例的结构与图2示例基本上类似,除了在图7的结构中另外设置电荷生成层720的第三部分720c和第二层叠物730的第三部分730c。因此,贯穿附图将使用相同的标号来表示相同或相似的部件,并且将仅描述不同的结构。

[0116] 如图7的示例中所示,当电荷生成层720的第一部分720a和第二部分720b在彼此间隔开的同时沉积时,一些电荷生成层720可自由地落到第一部分720a和第二部分720b之间的区域,并且电荷生成层720的第三部分720c可另外设置在沟槽(T)的内下表面上的第一层叠物710的第三部分710c上。电荷生成层720的第三部分720c可与电荷生成层720的第一部分720a和电荷生成层720的第二部分720b不连续(例如,断开或断开地设置)。

[0117] 另外,当第二层叠物730沉积并形成时,一些第二层叠物730可自由地落到电荷生

成层720的第一部分720a和第二部分720b之间的区域,并且第二层叠物730的第三部分730c可另外设置在电荷生成层720的第三部分720c上。第二层叠物730的第三部分730c可与第二层叠物730的第一部分730a和第二层叠物730的第二部分730b不连续(例如,断开或断开地设置)。然而,可不设置第二层叠物730的第三部分730c。

[0118] 图7的上述结构可类似地应用于本公开的以下所有示例实施方式。

[0119] 图8是示出根据本公开的実施方式的电致发光显示装置的横截面图。

[0120] 除了堤600之外,图8示例的电致发光显示装置在结构上基本上类似于图2示例的电致发光显示装置。贯穿附图将使用相同的标号来表示相同或相似的部件,并且将仅描述不同的结构。

[0121] 参照图2的示例,可覆盖第一电极310、320和330的末端的堤600可不针对各个子像素(P1、P2、P3)构图,而是可在邻近子像素(P1、P2、P3)之间作为一个连续体形成。例如,堤600可形成在邻近子像素(P1、P2、P3)之间的整个边界中。因此,堤600可与子像素(P1、P2、P3)之间的沟槽(T)接触,并且沟槽(T)可形成在堤600和下方的绝缘层500中。在图2的示例中,堤600可形成在子像素(P1、P2、P3)之间的整个边界区域中,然后可从子像素(P1、P2、P3)之间的边界区域去除堤600和下方的绝缘层500的预定区域以形成沟槽(T)。

[0122] 参照图8的示例,可覆盖第一电极310、320和330的末端的相应堤600可针对各个子像素(P1、P2、P3)构图。例如,各个堤600可围绕第一电极310、320和330中的每一个的周边,并且堤600可彼此间隔开。因此,堤600可不与子像素(P1、P2、P3)之间的沟槽(T)接触,并且沟槽(T)可仅形成在绝缘层500中。在图8的示例中,可针对各个子像素(P1、P2、P3)对堤600进行构图,然后可去除绝缘层500的预定区域以形成沟槽(T)。

[0123] 图9是示出根据本公开的實施方式的电致发光显示装置的平面图。

[0124] 除了沟槽(T)的结构之外,图9示例的电致发光显示装置在结构上基本上类似于图1示例的电致发光显示装置。贯穿附图将使用相同的标号来表示相同或相似的部件,并且将仅描述不同的结构。

[0125] 参照图9,沟槽(T)可具有与各个子像素(P1、P2、P3)的形状对应的形状,并且可围绕子像素(P1、P2、P3)的整个周边。因此,在图9的示例中,沟槽(T)可形成在对应的各个子像素(P1、P2、P3)与对应子像素的四侧邻近子像素(P1、P2、P3)中的每一个之间的边界中,以减小或防止泄漏电流。

[0126] 图10是示出根据本公开的實施方式的电致发光显示装置的平面图。

[0127] 如图10的示例中所示,第一子像素(P1)、第二子像素(P2)和第三子像素(P3)可沿着水平方向依次布置。包括布置在水平方向上的第一子像素(P1)、第二子像素(P2)和第三子像素(P3)的布置结构可重复地设置,以形成多行。为了说明方便,图10仅示出两行,但实施方式不限于此。

[0128] 例如,沿着与水平方向交叉的垂直方向,用于发射相同颜色的光的另一第一子像素(P1)可在第一子像素(P1)下方,用于发射相同颜色的光的另一第二子像素(P2)可在第二子像素(P2)下方,用于发射相同颜色的光的另一第三子像素(P3)可在第三子像素(P3)下方。

[0129] 因此,沿着垂直方向,用于发射相同颜色的光的子像素(P1、P2、P3)可按照直线布置。因此,即使在用于发射相同颜色的光的子像素(P1、P2、P3)之间生成泄漏电流,也不会发

生与颜色光的混合有关的问题(例如,画面质量的劣化)。因此,在被配置为发射相同颜色的光并沿着垂直方向相邻设置的子像素(P1、P2、P3)之间的边界中可不形成沟槽(T)。

[0130] 按照与图1的示例类似的方式,在沿着水平方向相邻设置的子像素(P1、P2、P3)之间的边界中可形成沟槽(T)。例如,沟槽(T)可沿着垂直方向按照连续直线结构形成。例如,沟槽(T)可从第一行中的第一子像素(P1)和第二子像素(P2)之间的边界到第二行中的第一子像素(P1)和第二子像素(P2)之间的边界按照向下连续直线结构形成。

[0131] 在图10的示例中,子像素(P1、P2、P3)的布置结构可类似地应用于可在上下(例如,垂直)方向上彼此相邻的多行。尽管未示出,根据本公开的实施方式,子像素(P1、P2、P3)的布置结构可不同地应用于可在上下方向上彼此相邻的多行。例如,沟槽(T)可形成在可在上下方向上彼此相邻的子像素(P1、P2、P3)之间的边界区域中。

[0132] 图11是示出根据本公开的実施方式的电致发光显示装置的平面图。

[0133] 如图11示例中所示,根据本公开的實施方式的电致发光显示装置可包括基板100、第一电极310、320和330、接触电极410、420和430以及堤600。多个子像素(P1、P2、P3)可在基板100上。

[0134] 多个发光区域(EA1、EA2、EA3)和多个接触区域(CA1、CA2、CA3)可设置在多个子像素(P1、P2、P3)中。例如,第一发光区域(E1)和第一接触区域(CA1)可在第一子像素(P1)中,第二发光区域(E2)和第二接触区域(CA2)可在第二子像素(P2)中,第三发光区域(E3)和第三接触区域(CA3)可在第三子像素(P3)中。

[0135] 多个发光区域(EA1、EA2、EA3)可由堤600限定。例如,可暴露而未被堤600覆盖的暴露区域可成为多个发光区域(EA1、EA2、EA3)。第一发光区域(EA1)可以是红色发光区域,第二发光区域(EA2)可以是绿色发光区域,第三发光区域(EA3)可以是蓝色发光区域,但实施方式不限于该结构。

[0136] 多个接触区域(CA1、CA2、CA3)可设置在由堤600覆盖的区域中。因此,多个接触区域(CA1、CA2、CA3)可在多个发光区域(EA1、EA2、EA3)的一个周边区域处。例如,第一接触区域(CA1)可在第一发光区域(EA1)的上周边区域处,第二接触区域(CA2)可在第二发光区域(EA2)的上周边区域处,第三接触区域(CA3)可在第三发光区域(EA3)的上周边区域处,但实施方式不限于该结构。

[0137] 多个接触孔(CH11至CH14、CH21至CH24、CH31至CH34)可设置在多个接触区域(CA1、CA2、CA3)中,其可导致阶梯差。因此,如果多个接触区域(CA1、CA2、CA3)中的至少一些区域暴露而未被堤600覆盖,并且多个接触区域(CA1、CA2、CA3)中的一些区域与多个发光区域(EA1、EA2、EA3)交叠,则由于阶梯差,在发光区域(EA1、EA2、EA3)中可产生与发光不均匀有关的问题。因此,在本公开的實施方式中,多个接触区域(CA1、CA2、CA3)可由堤600覆盖,并且可减小或防止多个接触区域(CA1、CA2、CA3)与多个发光区域(EA1、EA2、EA3)交叠,但实施方式不限于该结构。多个接触区域(CA1、CA2、CA3)中的至少一些区域可未被堤600覆盖,以使得多个接触区域(CA1、CA2、CA3)中的至少一些区域可与多个发光区域(EA1、EA2、EA3)交叠。

[0138] 第一电极310、320和330可针对各个单独的子像素(P1、P2、P3)构图。例如,一个第一电极310可在第一子像素(P1)中,另一第一电极320可在第二子像素(P2)中,另一第一电极330可在第三子像素(P3)中。第一电极310、320和330可用作电致发光显示装置的阳极。

[0139] 第一子像素(P1)的第一电极310可从第一发光区域(EA1)延伸到第一接触区域(CA1),并且第一电极310的可暴露而未被堤600覆盖的暴露部分可成为第一发光区域(EA1)。第一子像素(P1)的第一电极310可连接到第一接触区域(CA1)中的第一接触电极410。

[0140] 第二子像素(P2)的第一电极320可从第二发光区域(EA2)延伸到第二接触区域(CA2),并且第一电极320的可暴露而未被堤600覆盖的暴露部分可成为第二发光区域(EA2)。第二子像素(P2)的第一电极320可连接到第二接触区域(CA2)中的第二接触电极420。

[0141] 第三子像素(P3)的第一电极330可从第三发光区域(EA3)延伸到第三接触区域(CA3),并且第一电极330的可暴露而未被堤600覆盖的暴露部分可成为第三发光区域(EA3)。第三子像素(P3)的第一电极330可连接到第三接触区域(CA3)中的第三接触电极430。

[0142] 接触电极410、420和430可设置在接触区域(CA1、CA2、CA3)中。例如,第一接触电极410可在第一接触区域(CA1)中,第二接触电极420可在第二接触区域(CA2)中,第三接触电极430可在第三接触区域(CA3)中。

[0143] 第一接触电极410可连接到第一电极310,并且可在第一接触区域(CA1)中与第一子像素(P1)的第一电极310交叠。尽管第一接触电极410的宽度被示出为大于第一电极310的宽度,但实施方式不限于该结构。例如,第一接触电极410的宽度可与第一电极310的宽度相同或小于第一电极310的宽度。

[0144] 第二接触电极420可连接到第一电极320,并且可在第二接触区域(CA2)中与第二子像素(P2)的第一电极320交叠。尽管第二接触电极420的宽度被示出为大于第一电极320的宽度,但实施方式不限于该结构。例如,第二接触电极420的宽度可与第一电极320的宽度相同或小于第一电极320的宽度。

[0145] 第三接触电极430可连接到第一电极330,并且可在第三接触区域(CA3)中与第三子像素(P3)的第一电极330交叠。尽管第三接触电极430的宽度被示出为大于第一电极330的宽度,但实施方式不限于该结构。例如,第三接触电极430的宽度可与第一电极330的宽度相同或小于第一电极330的宽度。

[0146] 图12A是示出根据本公开的実施方式的电致发光显示装置的横截面图,其对应于沿着图11的线A-B的横截面图。

[0147] 如图12A的示例中所示,根据本公开的實施方式的电致发光显示装置可包括基板100、电路器件层200、第一电极310、320和330、接触电极410、420和430、绝缘层510、520和530、堤600、沟槽(T)、发光层700、第二电极800、封装层850以及滤色器层910、920和930。图12中的基板100与上述示例基本上类似,将省略对基板100的详细描述。

[0148] 按照与上面类似的方式,电路器件层200可包括电路器件,这些电路器件包括各种信号线、薄膜晶体管和电容器,并且电路器件可针对各个子像素(P1、P2、P3)设置。在图12A中,标号250对应于电路器件层200中的驱动薄膜晶体管。

[0149] 在电路器件层200中,可针对各个子像素(P1、P2、P3)设置第一接触孔(CH11、CH21、CH31)。驱动薄膜晶体管250的源极端子或漏极端子可经由第一接触孔(CH11、CH21、CH31)暴露。

[0150] 第一电极310、320和330以及接触电极410、420和430可在电路器件层200上针对各个子像素(P1、P2、P3)构图。一个第一电极310和第一接触电极410可在第一子像素(P1)中,另一第一电极320和第二接触电极420可在第二子像素(P2)中,另一第一电极330和第三接触电极430可在第三子像素(P3)中。

[0151] 第一电极310、320和330可连接到电路器件层200中的驱动薄膜晶体管250。例如,第一电极310、320和330可连接到驱动薄膜晶体管250的源极端子或漏极端子。

[0152] 第一子像素(P1)中的第一电极310可包括第一下电极311和第一上电极312。第一下电极311和第一上电极312可从第一发光区域(EA1)延伸到第一接触区域(CA1)。

[0153] 在第一子像素(P1)中,第一下电极311可经由电路器件层200的第一接触孔(CH11)连接到驱动薄膜晶体管250。根据情况,第一下电极311可通过填充到第一接触孔CH11中的导电材料连接到驱动TFT 250,并且这可相同地应用于所有以下实施方式。在第一子像素(P1)中,第一上电极312可经由第三绝缘层530的第四接触孔(CH14)连接到第一接触电极410中的第一上接触电极412。

[0154] 第一子像素(P1)中的第一接触电极410可包括第一下接触电极411和第一上接触电极412。在第一子像素(P1)中,第一下接触电极411可经由第一绝缘层510的第二接触孔(CH12)连接到第一下电极311。在第一子像素(P1)中,第一上接触电极412可经由第二绝缘层520的第三接触孔(CH13)连接到第一下接触电极411。

[0155] 在第一子像素(P1)中,第一下电极311可直接连接到电路器件层200中的驱动薄膜晶体管250,并且第一上电极312可通过第一下接触电极411和第一上接触电极412连接到第一下电极311。因此,在第一子像素(P1)的第一发光区域(EA1)中,第一绝缘层510、第二绝缘层520和第三绝缘层530可介于第一下电极311和第一上电极312之间。

[0156] 第二子像素(P2)中的第一电极320可包括第二下电极321和第二上电极322。第二下电极321和第二上电极322可从第二发光区域(EA2)延伸到第二接触区域(CA2)。

[0157] 在第二子像素(P2)中,第二下电极321可经由第一绝缘层510的第二接触孔(CH22)连接到第二接触电极420中的第二下接触电极421。在第二子像素(P2)中,第二上电极322可经由第三绝缘层530的第四接触孔(CH24)连接到第二接触电极420中的第二上接触电极422。

[0158] 第二子像素(P2)中的第二接触电极420可包括第二下接触电极421和第二上接触电极422。在第二子像素(P2)中,第二下接触电极421可经由电路器件层200的第一接触孔(CH21)连接到驱动薄膜晶体管250。在第二子像素(P2)中,第二上接触电极422可经由第二绝缘层520的第三接触孔(CH23)连接到第二下电极321。根据情况,第二底接触电极421可通过填充到第一接触孔CH21中的导电材料连接到驱动TFT 250,并且这可相同地应用于所有以下实施方式。

[0159] 在第二子像素(P2)中,第二下电极321可通过第二下接触电极421直接连接到电路器件层200中的驱动薄膜晶体管250,并且第二上电极322可通过第二上接触电极422连接到第二下电极321。因此,在第二子像素(P2)的第二发光区域(EA2)中,第二绝缘层520和第三绝缘层530可介于第二下电极321和第二上电极322之间。

[0160] 第三子像素(P3)中的第一电极330可包括第三下电极331和第三上电极332。第三下电极331和第三上电极332可从第三发光区域(EA3)延伸到第三接触区域(CA3)。

[0161] 在第三子像素(P3)中,第三下电极331可经由第二绝缘层520的第三接触孔(CH33)连接到第三接触电极430中的第三上接触电极432。在第三子像素(P3)中,第三上电极332可经由第三绝缘层530的第四接触孔(CH34)连接到第三下电极331。

[0162] 第三子像素(P3)中的第三接触电极430可包括第三下接触电极431和第三上接触电极432。在第三子像素(P3)中,第三下接触电极431可经由电路器件层200的第一接触孔(CH31)连接到驱动薄膜晶体管250。在第三子像素(P3)中,第三上接触电极432可经由第一绝缘层510的第二接触孔(CH32)连接到第三下接触电极431。

[0163] 在第三子像素(P3)中,第三下电极331可通过第三下接触电极431和第三上接触电极432连接到电路器件层200中的驱动薄膜晶体管250,并且第三上电极332可直接连接到第二下电极321。因此,在第三子像素(P3)的第三发光区域(EA3)中,第三绝缘层530可介于第二下电极321和第二上电极322之间。根据情况,第三下接触电极431可通过填充到第一接触孔CH31中的导电材料连接到驱动TFT 250,并且这可相同地应用于所有以下实施方式。

[0164] 因此,根据本公开的实施方式,第一子像素(P1)中的第一下电极311和第一上电极312之间的距离、第二子像素(P2)中的第二下电极321和第二上电极322之间的距离以及第三子像素(P3)中的第三下电极331和第三上电极332之间的距离可彼此不同,以使得可获得微腔效应。这将稍后详细描述。

[0165] 第一绝缘层510可设置在电路器件层200上。例如,第一绝缘层510可在第一下接触电极411、第二下电极321和第三上接触电极432下方。在第一绝缘层510中,可针对各个子像素(P1、P2、P3)分别设置第二接触孔(CH12、CH22、CH32)。第一绝缘层510可除了第二接触孔CH12、CH22和CH32之外遍及多个子像素P1至P3区域设置,因此,设置在第一子像素P1中的第一绝缘层510、设置在第二子像素P2中的第一绝缘层510以及设置在第三子像素P3中的第一绝缘层510可彼此连接。

[0166] 第二绝缘层520可设置在第一绝缘层510上。例如,第二绝缘层520可在第一上接触电极412、第二上接触电极422和第三下电极331下方。在第二绝缘层520中,可针对各个子像素(P1、P2、P3)分别设置第三接触孔(CH13、CH23、CH33)。第二绝缘层520可除了第三接触孔CH13、CH23和CH33之外遍及多个子像素P1至P3区域设置,因此,设置在第一子像素P1中的第二绝缘层520、设置在第二子像素P2中的第二绝缘层520以及设置在第三子像素P3中的第二绝缘层520可彼此连接。

[0167] 第三绝缘层530可设置在第二绝缘层520上。例如,第三绝缘层530可在第一上电极312、第二上电极322和第三上电极332下方。在第三绝缘层530中,可针对各个子像素(P1、P2、P3)分别设置第四接触孔(CH14、CH24、CH34)。第三绝缘层530可除了第四接触孔CH14、CH24和CH34之外遍及多个子像素P1至P3区域设置,因此,设置在第一子像素P1中的第三绝缘层530、设置在第二子像素P2中的第三绝缘层530以及设置在第三子像素P3中的第三绝缘层530可彼此连接。

[0168] 根据本公开的实施方式的电致发光显示装置可按照顶部发射型形成。例如,第一电极310、320和330可被配置为向上反射从发光层700发射的光。例如,第一电极310、320和330中的每一个可按照双层结构形成,包括与反射电极对应的位于下部的第一至第三下电极311、321和331以及与透明或半透明电极对应的位于上部的第一至第三上电极312、322和332。例如,第一至第三上电极312、322和332可用作第一至第三子像素(P1、P2、P3)的相应阳

极。

[0169] 在根据本公开的实施方式中,反射电极可以是配置为反射入射光的电极,透明电极可以是配置为透射入射光的电极,半透明电极可以是配置为反射一些入射光并透射剩余光的电极。在透明度方面,透明电极、半透明电极和反射电极可按照透明度的优异次序依次排序。在反射率方面,反射电极、半透明电极和透明电极可按照反射率的优异次序依次排序。

[0170] 例如,可与第一子像素(P1)的第一下电极311在同一层中的第二子像素(P2)的第二下接触电极421和第三子像素(P3)的第三下接触电极431可包括与第一下电极311相同的材料,并且也可通过与第一下电极311相同的工艺来构图。另外,可与第二子像素(P2)的第二下电极321在同一层中的第一子像素(P1)的第一下接触电极411和第三子像素(P3)的第三上接触电极432可包括与第二下电极321相同的材料,并且也可通过与第二下电极321相同的工艺来构图。

[0171] 另外,可与第三子像素(P3)的第三下电极331在同一层中的第一子像素(P1)的第一上接触电极412和第二子像素(P2)的第二上接触电极422可包括与第三下电极331相同的材料,并且也可通过与第三下电极331相同的工艺来构图。另外,可在同一层中的第一子像素(P1)的第一上电极312、第二子像素(P2)的第二上电极322和第三子像素(P3)的第三上电极332可包括相同的材料,并且可通过相同的工艺构图。

[0172] 当第一至第三下电极311、321和331包括反射电极,并且第一至第三上电极312、322和332包括透明电极时,从发光层700发射的一些光可在第一至第三下电极311、321和331上反射,然后可透射通过第一至第三上电极312、322和332,然后可向上前进。

[0173] 当第一至第三下电极311、321和331包括反射电极,并且第一至第三上电极312、322和332包括半透明电极时,从发光层700发射的一些光可在第一至第三上电极312、322和332上反射,然后可向上前进;并且从发光层700发射的一些其它光可透射通过第一至第三上电极312、322和332,然后可向下前进,然后可在第一至第三下电极311、321和331上反射。例如,在第一至第三下电极311、321和331上反射的一些光可透射通过第一至第三上电极312、322和332,然后可向上前进;在第一至第三下电极311、321和331上反射的一些其它光可在第一至第三上电极312、322和332上反射,然后可向下前进,然后可在第一至第三下电极311、321和331上再反射。上述过程可重复。如上所述,光可通过在第一至第三下电极311、321和331与第一至第三上电极312、322和332之间的重复反射和再反射而被放大,以改进光效率。

[0174] 例如,当第一至第三下电极311、321和331与第一至第三上电极312、322和332之间的距离变为从各个子像素(P1、P2、P3)发射的光的半波长( $\lambda/2$ )的整数倍时,可发生相长干涉,并且光可被更加放大。上述反射和再反射的过程可重复,以使得光放大可连续地增加,从而改进光的外部提取效率。此性质可被称为“微腔”性质。

[0175] 因此,根据本公开的实施方式,第一子像素(P1)中的第一下电极311和第一上电极312之间的第一距离、第二子像素(P2)中的第二下电极321和第二上电极322之间的第二距离以及第三子像素(P3)中的第三下电极331和第三上电极332之间的第三距离可通过第一接触电极410、第二接触电极420和第三接触电极430不同地配置,以使得可在各个子像素(P1、P2、P3)中获得微腔效应。例如,被配置为发射与长波长范围对应的红(R)光的第一子像

素(P1)的第一距离可最大,并且被配置为发射与短波长范围对应的蓝(B)光的第三子像素(P3)的第三距离可最小,但实施方式不限于此。

[0176] 另外,根据本公开的实施方式,第二电极800与第一至第三上电极312、322和332之间的距离可相同地应用于所有多个子像素(P1、P2、P3),并且第一至第三上电极312、322和332可按照相同的高度形成在第三绝缘层530上。因此,第一至第三上电极312、322和332上的发光层700的下表面可具有均匀的高度,以使得与第一至第三上电极312、322和332具有不同的高度时相比,可改进发光层700的轮廓。以下,在各种实施方式中,第一至第三上电极312、322和332与第二电极800之间的距离可在相应子像素P1至P3中相同,并且第一至第三上电极312、322和332可按照相同的高度设置在第三绝缘层530上。然而,本公开不限于此。

[0177] 堤600可覆盖第三绝缘层530上的第一电极310、320和330中所包括的第一至第三上电极312、322和332的末端,并且可减小或防止电流集中在第一至第三上电极312、322和332的末端上,以减小或防止发射效率的降低。堤600可作为矩阵配置设置在多个子像素(P1、P2、P3)中的每一个之间的边界中,并且可被配置为在各个单独的子像素(P1、P2、P3)中限定发光区域(EA1、EA2、EA3)。例如,各个子像素(P1、P2、P3)中的可暴露而未被堤600覆盖的第一至第三上电极312、322和332的暴露区域可成为发光区域(EA1、EA2、EA3)。

[0178] 例如,堤600可与可设置有接触电极410、420和430的接触区域(CA1、CA2、CA3)交叠。阶梯接触区域(CA1、CA2、CA3)可不与发光区域(EA1、EA2、EA3)交叠。

[0179] 尽管未示出,如图8的示例中所描述的,堤600可针对各个子像素(P1、P2、P3)构图。针对各个子像素(P1、P2、P3)构图的堤600的结构可类似地应用于稍后描述的以下实施方式。

[0180] 沟槽(T)、发光层700、第二电极800、封装层850以及滤色器层910、920和930与本公开的上述实施方式基本上类似,将省略对相同部件的详细描述。沟槽(T)可如所示穿过堤600延伸至第三绝缘层530的预定区域,但沟槽T可仅设置在堤600中。另选地,沟槽T可延伸到堤600和第三绝缘层530,此外,可延伸到下方的第二绝缘层520的内部、下方的第一绝缘层510的内部或者下方的电路器件层200的内部。

[0181] 图12B是示出根据本公开的实施方式电致发光显示装置的横截面图,其对应于沿着图11的线C-D的横截面图。

[0182] 例如,图12B是示出多个接触区域(CA1、CA2、CA3)的横截面图。如图12B所示,包括驱动薄膜晶体管250的电路器件层200可设置在基板100上。在电路器件层200中,可针对各个子像素(P1、P2、P3)设置第一接触孔(CH11、CH21、CH31),并且驱动薄膜晶体管250的源极端子或漏极端子可经由第一接触孔(CH11、CH21、CH31)暴露。

[0183] 第一下电极311可在电路器件层200上第一子像素(P1)中,第二下接触电极421可在电路器件层200上第二子像素(P2)中,第三下接触电极431可在电路器件层200上第三子像素(P3)中。第一下电极311、第二下接触电极421和第三下接触电极431可经由第一接触孔(CH11、CH21、CH31)连接到驱动薄膜晶体管250的源极端子或漏极端子。

[0184] 第一绝缘层510可在第一下电极311、第二下接触电极421和第三下接触电极431上。第二接触孔(CH12、CH22、CH32)可设置在第一绝缘层510中。

[0185] 第一下接触电极411可在第一绝缘层510上第一子像素(P1)中,第二下电极321可在第一绝缘层510上第二子像素(P2)中,第三上接触电极432可在第一绝缘层510上第三子

像素 (P3) 中。

[0186] 第一下接触电极411可经由第二接触孔 (CH12) 连接 (例如,电连接) 到第一下电极311。第二下电极321可经由第二接触孔 (CH22) 连接 (例如,电连接) 到第二下接触电极421。第三上接触电极432可经由第二接触孔 (CH32) 连接 (例如,电连接) 到第三下接触电极431。

[0187] 第二绝缘层520可在第一下接触电极411、第二下电极321和第三上接触电极432上。第三接触孔 (CH13、CH23、CH33) 可设置在第二绝缘层520中。

[0188] 第一上接触电极412可在第二绝缘层520上第一子像素 (P1) 中。第二上接触电极422可在第二绝缘层520上第二子像素 (P2) 中。第三下电极331可在第二绝缘层520上第三子像素 (P3) 中。

[0189] 第一上接触电极412可经由第三接触孔 (CH13) 连接 (例如,电连接) 到第一下接触电极411。第二上接触电极422可经由第三接触孔 (CH23) 连接 (例如,电连接) 到第二下电极321。第三下电极331可经由第三接触孔 (CH33) 连接 (例如,电连接) 到第三上接触电极432。

[0190] 第三绝缘层530可在第一上接触电极412、第二上接触电极422上。第三下电极331和第四接触孔 (CH14、CH24、CH34) 可设置在第三绝缘层530中。

[0191] 第一上电极312可在第三绝缘层530上第一子像素 (P1) 中。第二上电极322可在第三绝缘层530上第二子像素 (P2) 中。第三上电极332可在第三绝缘层530上第三子像素 (P3) 中。

[0192] 第一上电极312可经由第四接触孔 (CH14) 连接 (例如,电连接) 到第一上接触电极412。第二上电极322可经由第四接触孔 (CH24) 连接 (例如,电连接) 到第二上接触电极422。第三上电极332可经由第四接触孔 (CH34) 连接 (例如,电连接) 到第三下电极331。

[0193] 堤600可在第一上电极312、第二上电极322和第三上电极332上,并且可覆盖第一上电极312、第二上电极322和第三上电极332中的每一个的两端。发光层700可在堤600上。第二电极800可在发光层700上。封装层850可在第二电极800上。滤色器层910、920和930可形成在封装层850上。

[0194] 图12C是示出根据本公开的实施方式电致发光显示装置的横截面图,其对应于沿着图11的线E-F的横截面图。

[0195] 例如,图12C是示出多个发光区域 (EA1、EA2、EA3) 的横截面图。如图12C所示,电路器件层200可在基板100上,并且第一下电极311可在电路器件层200上第一子像素 (P1) 中。

[0196] 第一绝缘层510可在第一下电极311上。第二下电极321可在第一绝缘层510上第二子像素 (P2) 中。

[0197] 第二绝缘层520可在第二下电极321上。第三下电极331可在第二绝缘层520上第三子像素 (P3) 中。

[0198] 第三绝缘层530可在第三下电极331上。第一上电极312可在第三绝缘层530上第一子像素 (P1) 中。第二上电极332可在第三绝缘层530上第二子像素 (P2) 中。第三上电极332可在第三绝缘层530上第三子像素 (P3) 中。

[0199] 堤600可在第一上电极312、第二上电极322和第三上电极332上,并且可覆盖相应的第一上电极312、第二上电极322和第三上电极332的两端。发光层700可在堤600上。第二电极800可在发光层700上。封装层850可在第二电极800上。滤色器层910、920和930可在封装层850上。

[0200] 图13是示出根据本公开的実施方式的电致发光显示装置的横截面图,其对应于沿着图11的线A-B的横截面图。

[0201] 在图13示例的电致发光显示装置中没有设置第三绝缘层530,这不同于图12A示例的电致发光显示装置。贯穿附图将使用相同的标号来表示相同或相似的部件,并且将仅描述不同的结构。

[0202] 如图13所示,根据本公开的実施方式,第一电极310的第一上电极312可直接设置在第一子像素(P1)中的第一接触电极410的第一上接触电极412的上表面上而没有使用附加绝缘层。第一电极320的第二上电极322可直接设置在第二子像素(P2)中的第二接触电极420的第二上接触电极422的上表面上而没有使用附加绝缘层。第一电极330的第三上电极332可直接设置在第三子像素(P3)中的第一电极330的第三下电极331的上表面上而没有使用绝缘层。

[0203] 因此,在第一子像素(P1)的第一发光区域(EA1)中,第一绝缘层510和第二绝缘层520可设置在第一下电极311和第一上电极312之间。在第二子像素(P2)的第二发光区域(EA2)中,第二绝缘层520可设置在第二下电极321和第二上电极322之间。在第三子像素(P3)的第三发光区域(EA3)中,在第三下电极331和第三上电极332之间可不设置附加绝缘层。

[0204] 图13的结构中第一子像素(P1)的第一发光区域(EA1)中的第一下电极311和第一上电极312之间的距离可比图12A的结构中第一子像素(P1)的第一发光区域(EA1)中的第一下电极311和第一上电极312之间的距离短。另外,图13的结构中第二子像素(P2)的第二发光区域(EA2)中的第二下电极321和第二上电极322之间的距离可比图12A的结构中第二子像素(P2)的第二发光区域(EA2)中的第二下电极321和第二上电极322之间的距离短。另外,图13的结构中第三子像素(P3)的第三发光区域(EA3)中的第三下电极331和第三上电极332之间的距离可比图12A的结构中第三子像素(P3)的第三发光区域(EA3)中的第三下电极331和第三上电极332之间的距离短。

[0205] 如上所述,为了在各个子像素(P1、P2、P3)中获得微腔效应,例如,第一至第三下电极311、321和331与第一至第三上电极312、322和332之间的距离可变为从各个子像素(P1、P2、P3)发射的光的半波长( $\lambda/2$ )的整数倍。因此,为了实现光的半波长( $\lambda/2$ )的整数倍,可通过图12A或图13的结构改变第一至第三下电极311、321和331与第一至第三上电极312、322和332之间的距离。

[0206] 图14是示出根据本公开的実施方式的电致发光显示装置的横截面图,其对应于沿着图11的线A-B的横截面图。

[0207] 图14示例的电致发光显示装置中的第一电极310、320和330和接触电极410、420和430的结构不同于图12A示例的电致发光显示装置。以下,将如下仅描述不同的结构。

[0208] 如图14所示,第一电极310、320和330和接触电极410、420和430可在电路器件层200上针对各个子像素(P1、P2、P3)构图。第一子像素(P1)中的第一电极310可包括第一下电极311和第一上电极312。第一下电极311和第一上电极312可从第一发光区域(EA1)延伸到第一接触区域(CA1)。

[0209] 在第一子像素(P1)中,第一下电极311可经由电路器件层200的第一接触孔(CH11)连接(例如,电连接)到驱动薄膜晶体管250。在第一子像素(P1)中,第一上电极312可经由第

三绝缘层530的第三接触孔(CH13)连接(例如,电连接)到第一接触电极410。

[0210] 第一子像素(P1)中的第一接触电极410可包括一个接触层。在第一子像素(P1)中,第一接触电极410可经由第一绝缘层510和第二绝缘层520中的第二接触孔(CH12)连接(例如,电连接)到第一下电极311。

[0211] 在第一子像素(P1)中,第一下电极311可直接连接到电路器件层200中的驱动薄膜晶体管250,并且第一上电极312可经由第一接触电极410连接到第一下电极311。因此,在第一子像素(P1)的第一发光区域(EA1)中,第一绝缘层510、第二绝缘层520和第三绝缘层530可设置在第一下电极311和第一上电极312之间。

[0212] 第二子像素(P2)中的第一电极320可包括第二下电极321和第二上电极322。第二下电极321可在第二发光区域(EA2)中,并且可不延伸到第二接触区域(CA2)。第二上电极322可从第二发光区域(EA2)延伸到第二接触区域(CA2)。

[0213] 第二下电极321可作为岛结构形成在第一绝缘层510上。例如,第二下电极321可不连接(例如,电连接)到第二接触电极420、第二上电极322和驱动薄膜晶体管250。在第二子像素(P2)中,第二上电极322可经由第三绝缘层530的第三接触孔(CH23)连接(例如,电连接)到第二接触电极420中的第二上接触电极422。

[0214] 第二子像素(P2)中的第二接触电极420可包括第二下接触电极421和第二上接触电极422。在第二子像素(P2)中,第二下接触电极421可经由电路器件层200的第一接触孔(CH21)连接(例如,电连接)到驱动薄膜晶体管250。在第二子像素(P2)中,第二上接触电极422可经由第一绝缘层510和第二绝缘层520的第二接触孔(CH22)连接(例如,电连接)到第二下电极321。

[0215] 在第二子像素(P2)中,第二下电极321可形成为岛结构,并且可不连接(例如,电连接)到其它导电材料。第二上电极322可通过第二下接触电极421和第二上接触电极422连接(例如,电连接)到驱动薄膜晶体管250。因此,在第二子像素(P2)的第二发光区域(EA2)中,第二绝缘层520和第三绝缘层530可设置在第二下电极321和第二上电极322之间。

[0216] 第三子像素(P3)中的第一电极330可包括第三下电极331和第三上电极332。第三下电极331和第三上电极332可从第三发光区域(EA3)延伸到第三接触区域(CA3)。

[0217] 在第三子像素(P3)中,第三下电极331可经由第一绝缘层510和第二绝缘层520的第二接触孔(CH32)连接(例如,电连接)到第三接触电极430。在第三子像素(P3)中,第三上电极332可经由第三绝缘层530的第三接触孔(CH33)连接(例如,电连接)到第三下电极331。

[0218] 第三子像素(P3)中的第三接触电极430可包括单个接触层。在第三子像素(P3)中,第三接触电极430可经由电路器件层200的第一接触孔(CH31)连接(例如,电连接)到驱动薄膜晶体管250。

[0219] 在第三子像素(P3)中,第三下电极331可通过第三接触电极430连接(例如,电连接)到电路器件层200中的驱动薄膜晶体管250,并且第三上电极332可直接连接到第二下电极321。因此,在第三子像素(P3)的第三发光区域(EA3)中,第三绝缘层530可介于第三下电极331和第三上电极332之间。

[0220] 第一绝缘层510可设置在电路器件层200和第二绝缘层520之间。例如,第一绝缘层510可在第二下电极321下方。在第一绝缘层510中,可针对各个子像素(P1、P2、P3)设置第二接触孔(CH12、CH22、CH32)。

[0221] 第二绝缘层520可设置在第一绝缘层510上。例如,第二绝缘层520可在第一接触电极410、第二上接触电极422和第三下电极331下方。在第二绝缘层520中,可针对各个子像素(P1、P2、P3)设置第二接触孔(CH12、CH22、CH32)。

[0222] 第三绝缘层530可设置在第二绝缘层520上。例如,第三绝缘层530可在第一上电极312、第二上电极322和第三上电极332下方。在第三绝缘层530中,可针对各个子像素(P1、P2、P3)设置第三接触孔(CH13、CH23、CH33)。

[0223] 在图12A示例的结构中,第二接触孔(CH12、CH22、CH32)可另外设置在第一绝缘层510中,并且第三接触孔(CH13、CH23、CH33)可另外设置在第二绝缘层520中。在图14示例的结构中,第二接触孔(CH12、CH22、CH32)可被设置为笔直地穿透(例如,以直线穿透)第一绝缘层510和第二绝缘层520。因此,在图14的示例中,为了在第二子像素(P2)中提供笔直地穿透第一绝缘层510和第二绝缘层520的第二接触孔(CH22),第一电极320的第二下电极321可不与第二接触区域(CA2)交叠。例如,第二子像素(P2)中的第一电极320的第二下电极321可不与第二接触区域(CA2)的第二接触电极420交叠。因此,与图12A示例的结构相比,图14示例的结构可具有用于形成接触孔的工艺数量可减少的优点。

[0224] 图15是示出根据本公开的実施方式的电致发光显示装置的横截面图,其对应于沿着图11的线A-B的横截面图。

[0225] 在图15示例的电致发光显示装置中没有设置第三绝缘层530,这不同于图14示例的电致发光显示装置。因此,贯穿附图将使用相同的标号来表示相同或相似的部件,并且将仅描述不同的结构。

[0226] 如图15所示,根据本公开的實施方式,第一电极310的第一上电极312可直接设置在第一子像素(P1)中的第一接触电极410的上表面上,而没有使用附加绝缘层;第一电极320的第二上电极322可直接设置在第二子像素(P2)中的第二接触电极420的第二上接触电极422的上表面上,而没有使用附加绝缘层;第一电极330的第三上电极332可直接设置在第三子像素(P3)中的第一电极330的第三下电极331的上表面上而没有使用绝缘层。因此,在第一子像素(P1)的第一发光区域(EA1)中第一绝缘层510和第二绝缘层520可介于第一下电极311和第一上电极312之间,在第二子像素(P2)的第二发光区域(EA2)中第二绝缘层520可介于第二下电极321和第二上电极322之间,并且在第三子像素(P3)的第三发光区域(EA3)中附加绝缘层可不在第三下电极331和第三上电极332之间。

[0227] 图15的示例结构中第一子像素(P1)的第一发光区域(EA1)中的第一下电极311和第一上电极312之间的距离可比图14的示例结构中第一子像素(P1)的第一发光区域(EA1)中的第一下电极311和第一上电极312之间的距离短。另外,图15的结构中第二子像素(P2)的第二发光区域(EA2)中的第二下电极321和第二上电极322之间的距离可比图14的结构中第二子像素(P2)的第二发光区域(EA2)中的第二下电极321和第二上电极322之间的距离短。另外,图15的结构中第三子像素(P3)的第三发光区域(EA3)中的第三下电极331和第三上电极332之间的距离可比图14的结构中第三子像素(P3)的第三发光区域(EA3)中的第三下电极331和第三上电极332之间的距离短。

[0228] 如上所述,为了在各个子像素(P1、P2、P3)中获得微腔效应,例如,第一至第三下电极311、321和331与第一至第三上电极312、322和332之间的距离可变为从各个子像素(P1、P2、P3)发射的光的半波长( $\lambda/2$ )的整数倍。因此,为了实现光的半波长( $\lambda/2$ )的整数倍,可例

如通过图5或图6的示例的结构改变第一至第三下电极311、321和331与第一至第三上电极312、322和332之间的距离。

[0229] 图16是示出根据本公开的実施方式的电致发光显示装置的横截面图,其对应于沿着图11的线A-B的横截面图。

[0230] 图16示例的电致发光显示装置中的第二子像素(P2)中的第一电极320的第二下电极321的结构不同于图14示例的电致发光显示装置。因此,贯穿附图将使用相同的标号来表示相同或相似的部件,并且将仅描述不同的结构。

[0231] 在图14的结构示例中,第二子像素(P2)中的第一电极320的第二下电极321可作为岛结构形成在第一绝缘层510上。例如,第二下电极321可不与第二接触区域(CA2)交叠,并且第二下电极321可不连接(例如,电连接)到第二接触电极420、第二上电极322和驱动薄膜晶体管250。

[0232] 在图16的示例结构中,第二子像素(P2)中的第一电极320的第二下电极321可与第二接触区域(CA2)交叠,并且第二下电极321可连接(例如,电连接)到第二接触电极420,例如,与第二接触电极420的第二上接触电极422的侧表面连接(例如,电连接)。在图16的示例中,穿透第一绝缘层510和第二绝缘层520的第二接触孔(CH22)可设置在第二子像素(P2)中。

[0233] 与图14示例的结构相比,图16示例的结构可允许第二子像素(P2)中的第一电极320的第二下电极321的尺寸增加,例如以改进光效率。尽管未示出,图16示例的结构可应用于图15示例的结构。

[0234] 图17A是根据本公开的實施方式的电致发光显示装置的示意性平面图,图17B是沿着图17A的线C-D截取的横截面图。图17A和图17B中的每一个的电致发光显示装置与图11和图13中的每一个的电致发光显示装置的不同之处在于,多个接触孔CH11至CH13、CH21至CH23和CH31至CH33中的每一个的配置被修改。

[0235] 参照上述图11和图13,第一子像素P1的第一接触孔CH11、第二接触孔CH12和第三接触孔CH13可形成为彼此交叠,第二子像素P2的第一接触孔CH21、第二接触孔CH22和第三接触孔CH23可形成为彼此交叠,并且第三子像素P3的第一接触孔CH31、第二接触孔CH32和第三接触孔CH33可形成为彼此交叠。

[0236] 另一方面,参照图17A和图17B,在第一子像素P1中第一接触孔CH11可与第二接触孔CH12交叠但可不与第三接触孔CH13交叠,在第二子像素P2中第一接触孔CH21可与第二接触孔CH22交叠但可不与第三接触孔CH23交叠,在第三子像素P3中第一接触孔CH31可与第二接触孔CH32交叠但可不与第三接触孔CH33交叠。

[0237] 尽管未示出,在第一子像素P1中第一接触孔CH11可与第三接触孔CH13交叠但可不与第二接触孔CH12交叠,在第二子像素P2中第一接触孔CH21可与第三接触孔CH23交叠但可不与第二接触孔CH22交叠,在第三子像素P3中第一接触孔CH31可与第三接触孔CH33交叠但可不与第二接触孔CH32交叠。

[0238] 此外,在第一子像素P1中第一接触孔CH11、第二接触孔CH12和第三接触孔CH13可全部不交叠,在第二子像素P2中第一接触孔CH21、第二接触孔CH22和第三接触孔CH23可全部不交叠,在第三子像素P3中第一接触孔CH31、第二接触孔CH32和第三接触孔CH33可全部不交叠。

[0239] 与第一接触孔CH11、CH21和CH31、第二接触孔CH12、CH22和CH32以及第三接触孔CH13、CH23和CH33全部交叠的情况相比,当至少一个接触孔不与其它接触孔交叠时,可容易地执行形成接触孔CH11至CH13、CH21至CH23和CH31至CH33的工艺,并且接触孔CH11至CH13、CH21至CH23和CH31至CH33中的每一个的尺寸可减小。

[0240] 图17A和图17B所示的接触孔CH11至CH13、CH21至CH23和CH31至CH33中的每一个的结构可应用于上述图12A至图12C、图14和图16中的每一个的结构。在这种情况下,在图12A至图12C、图14和图16中,第四接触孔CH14、CH24和CH34可与相同子像素P1至P3中的第一接触孔CH11、CH21和CH31、第二接触孔CH12、CH22和CH32以及第三接触孔CH13、CH23和CH33中的至少一个交叠或不交叠。

[0241] 图18是根据本公开的另一实施方式的电致发光显示装置的示意性平面图。图18的电致发光显示装置与图11的电致发光显示装置的不同之处在于,多个发光区域EA1至EA3和多个接触区域CA1至CA3中的每一个的结构被修改。

[0242] 参照图11,第一接触区域CA1的仅一侧可面向第一发光区域EA1,第二接触区域CA2的仅一侧可面向第二发光区域EA2,第三接触区域CA3的仅一侧可面向第三发光区域EA3。

[0243] 另一方面,参照图18,第一接触区域CA1的两侧(例如,下侧和右侧)可面向第一发光区域EA1,第二接触区域CA2的两侧(例如,下侧和右侧)可面向第二发光区域EA2,第三接触区域CA3的两侧(例如,下侧和右侧)可面向第三发光区域EA3。

[0244] 因此,在图18中,第一发光区域EA1至第三发光区域EA3可各自包括:第一部分,其设置在第一接触区域CA1至第三接触区域CA3下方并具有相对宽的第一宽度W1;以及第二部分,其被设置到第一接触区域CA1至第三接触区域CA3的右侧并具有相对窄的第二宽度W1。

[0245] 在图11中,由于接触区域CA1至CA3在发光区域EA1至EA3上在宽度方向上设置得较长,所以减小接触区域CA1至CA3中的每一个的宽度方向宽度存在限制,并且即使在接触区域CA1至CA3中的每一个的宽度方向宽度被设定为小于发光区域EA1至EA3中的每一个的宽度方向宽度的情况下,由于接触区域CA1至CA3中的每一个旁边的空白空间较小,所以难以在接触区域CA1至CA3旁边形成发光区域EA1至EA3。因此,即使接触区域CA1至CA3中的每一个的宽度方向宽度被最大程度地减小,也难以增加发光区域EA1至EA3中的每一个的尺寸。

[0246] 另一方面,在图18中,由于接触区域CA1至CA3设置得较长,所以发光区域EA1至EA3可形成到接触区域CA1至CA3的右侧,具体地,当接触区域CA1至CA3中的每一个的长度方向宽度减小时,发光区域EA1至EA3中的每一个的尺寸可按减量增加,并且孔径比可增强。

[0247] 在第一子像素P1中,第一接触电极410的上侧和左侧可与第一电极310的上侧和左侧不匹配或匹配。类似地,在第二子像素P2中,第二接触电极420的上侧和左侧可与第一电极320的上侧和左侧不匹配或匹配,并且在第三子像素P3中,第三接触电极430的上侧和左侧可与第一电极330的上侧和左侧不匹配或匹配。

[0248] 接触区域(例如,第一至第三接触区域)CA1至CA3可分别设置在发光区域(例如,第一至第三发光区域)EA1至EA3的右上端,因此,第一接触区域CA1的下侧和左侧可面向第一发光区域EA1,第二接触区域CA2的下侧和左侧可面向第二发光区域EA2,第三接触区域CA3的下侧和左侧可面向第三发光区域EA3。

[0249] 图18所示的接触区域CA1至CA3和发光区域EA1至EA3中的每一个的结构可应用于上述各种实施方式的结构。

[0250] 图19是根据本公开的另一实施方式的电致发光显示装置的示意性横截面图。图19的电致发光显示装置与图18的电致发光显示装置的不同之处在于,多个接触孔CH11至CH13、CH21至CH23和CH31至CH33中的每一个的配置被修改。

[0251] 参照图19,在第一子像素P1中第一接触孔CH11可与第二接触孔CH12交叠但可不与第三接触孔CH13交叠,在第二子像素P2中第一接触孔CH21可与第二接触孔CH22交叠但可不与第三接触孔CH23交叠,在第三子像素P3中第一接触孔CH31可与第二接触孔CH32交叠但可不与第三接触孔CH33交叠。

[0252] 尽管未示出,在第一子像素P1中第一接触孔CH11可与第三接触孔CH13交叠但可不与第二接触孔CH12交叠,在第二子像素P2中第一接触孔CH21可与第三接触孔CH23交叠但可不与第二接触孔CH22交叠,在第三子像素P3中第一接触孔CH31可与第三接触孔CH33交叠但可不与第二接触孔CH32交叠。

[0253] 此外,在第一子像素P1中第一接触孔CH11、第二接触孔CH12和第三接触孔CH13可不全部交叠,在第二子像素P2中第一接触孔CH21、第二接触孔CH22和第三接触孔CH23可不全部交叠,在第三子像素P3中第一接触孔CH31、第二接触孔CH32和第三接触孔CH33可不全部交叠。

[0254] 与第一接触孔CH11、CH21和CH31、第二接触孔CH12、CH22和CH32以及第三接触孔CH13、CH23和CH33全部交叠的情况相比,当至少一个接触孔不与其它接触孔交叠时,可容易地执行形成接触孔CH11至CH13、CH21至CH23和CH31至CH33的工艺,并且接触孔CH11至CH13、CH21至CH23和CH31至CH33中的每一个的尺寸可减小。

[0255] 根据本公开的实施方式,沟槽可设置在邻近子像素之间的边界中,并且至少一些发光层可在沟槽区域中不连续(例如,断开地设置)。因此,可减小或防止邻近子像素之间的泄漏电流,以减小或防止与画面质量的劣化有关的问题。

[0256] 另外,根据本公开的实施方式,第一子像素中的第一下电极和第一上电极之间的第一距离、第二子像素中的第二下电极和第二上电极之间的第二距离以及第三子像素中的第三下电极和第三上电极之间的第三距离可不同,以使得可在各个子像素中获得微腔效应,以改进光效率。例如,根据本公开的实施方式,第一接触电极可在第一子像素中,第二接触电极可在第二子像素中,第三接触电极可在第三子像素中,以使得可容易地通过第一至第三接触电极简单地调节第一至第三距离。

[0257] 图20A至图20C示出根据本公开的实施方式的电致发光显示装置的示例,其涉及头戴式显示器(HMD)装置。

[0258] 图20A是示意性立体图,图20B是虚拟现实(VR)结构的平面图,图20C是增强现实(AR)结构的横截面图。如图20A所示,根据本公开的实施方式的头戴式显示器(HMD)装置可包括接纳壳体10和头戴式带30。

[0259] 显示装置、透镜阵列和目镜可被接纳(例如,可被容纳)在接纳壳体10的内部。头戴式带30可被固定到接纳壳体10。在附图中,头戴式带30被示出为被配置为围绕用户头部的上表面和两个侧表面,但实施方式不限于该结构。例如,头戴式带可被设置为将头戴式显示器(HMD)装置固定到用户头部,其可例如由眼镜框形状或头盔形结构代替。

[0260] 如图20B所示,根据本公开的实施方式的虚拟现实(VR)结构的头戴式显示器(HMD)装置可包括左眼显示装置12、右眼显示装置11、透镜阵列13、左眼目镜20a和右眼目镜20b。

左眼显示装置12、右眼显示装置11、透镜阵列13以及左眼目镜20a和右眼目镜20b可被接纳在接纳壳体10中。

[0261] 相同图像可显示在左眼显示装置12和右眼显示装置11上。例如,用户可观看二维(2D)图像。如果用于左眼的图像显示在左眼显示装置12上,并且用于右眼的图像显示在右眼显示装置11上,则用户可观看三维(3D)图像。左眼显示装置12和右眼显示装置11中的每一个可包括图1至图19的任何示例所示的显示装置。例如,与图1至图19的任何示例中用于显示图像的表面对应的上部(例如,滤色器层910、920和930)可面对或面向透镜阵列13。

[0262] 透镜阵列13可在与左眼目镜20a和左眼显示装置12中的每一个间隔开的同时介于左眼目镜20a和左眼显示装置12之间。例如,透镜阵列13可被定位在左眼目镜20a的前方和左眼显示装置12的后方。另外,透镜阵列13可在与右眼目镜20b和右眼显示装置11中的每一个间隔开的同时介于右眼目镜20b和右眼显示装置11之间。例如,透镜阵列13可被定位在右眼目镜20b的前方和右眼显示装置11的后方。

[0263] 透镜阵列13可以是微透镜阵列。透镜阵列13可由针孔阵列代替。由于透镜阵列13,显示在左眼显示装置12或右眼显示装置11上的图像可被扩展并由用户感知。用户的左眼(LE)可被定位在左眼目镜20a处,用户的右眼(RE)可被定位在右眼目镜20b处。

[0264] 如图20C所示,根据本公开的实施方式的增强现实(AR)结构的头戴式显示器(HMD)装置可包括左眼显示装置12、透镜阵列13、左眼目镜20a、透反部分14和透射窗口15。为了说明方便,图20C仅示出左眼结构。如本领域普通技术人员应该理解的,右眼结构可在结构上与左眼结构基本上类似。

[0265] 左眼显示装置12、透镜阵列13、左眼目镜20a、透反部分14和透射窗口15可被接纳(例如,可被容纳)在接纳壳体10中。左眼显示装置12可被设置在透反部分14的一侧(例如,透反部分14的上侧),而不覆盖透射窗口15。因此,在通过透射窗口15看到的环境背景不会被左眼显示装置12覆盖的条件下,图像可被提供给透反部分14。

[0266] 左眼显示装置12可包括图1至图19的任何示例所示的显示装置。例如,与图1至图19的任何示例中用于显示图像的表面对应的上部(例如,滤色器层910、920和930)可面对透反部分14。

[0267] 透镜阵列13可设置在左眼目镜20a和透反部分14之间。用户的左眼可被定位在左眼目镜20a处。

[0268] 透反部分14可介于透镜阵列13和透射窗口15之间。透反部分14可包括反射表面14a,其可部分地透射一些光,并且还可反射剩余光。反射表面14a可被配置为将可显示在左眼显示装置12上的图像朝着透镜阵列13引导。因此,用户可通过透射窗口15将显示在左眼显示装置12上的图像与环境背景一起观看。例如,用户可观看通过虚拟图像与环境真实背景叠加而获得的一个图像,例如以实现增强现实(AR)。透射窗口15可设置在透反部分14的前方。

[0269] 对于本领域技术人员而言将显而易见的是,在不脱离本公开的技术构思或范围的情况下,可在本公开中进行各种修改和变化。因此,本公开的实施方式可旨在涵盖本公开的这些修改和变化,只要其落入所附权利要求书及其等同物的范围内即可。

[0270] 相关申请的交叉引用

[0271] 本申请要求2018年7月31日提交的韩国专利申请No.10-2018-0089407以及2019年

7月11日提交的韩国专利申请No.10-2019-0084048的权益和优先权,其整体通过引用并入本文。

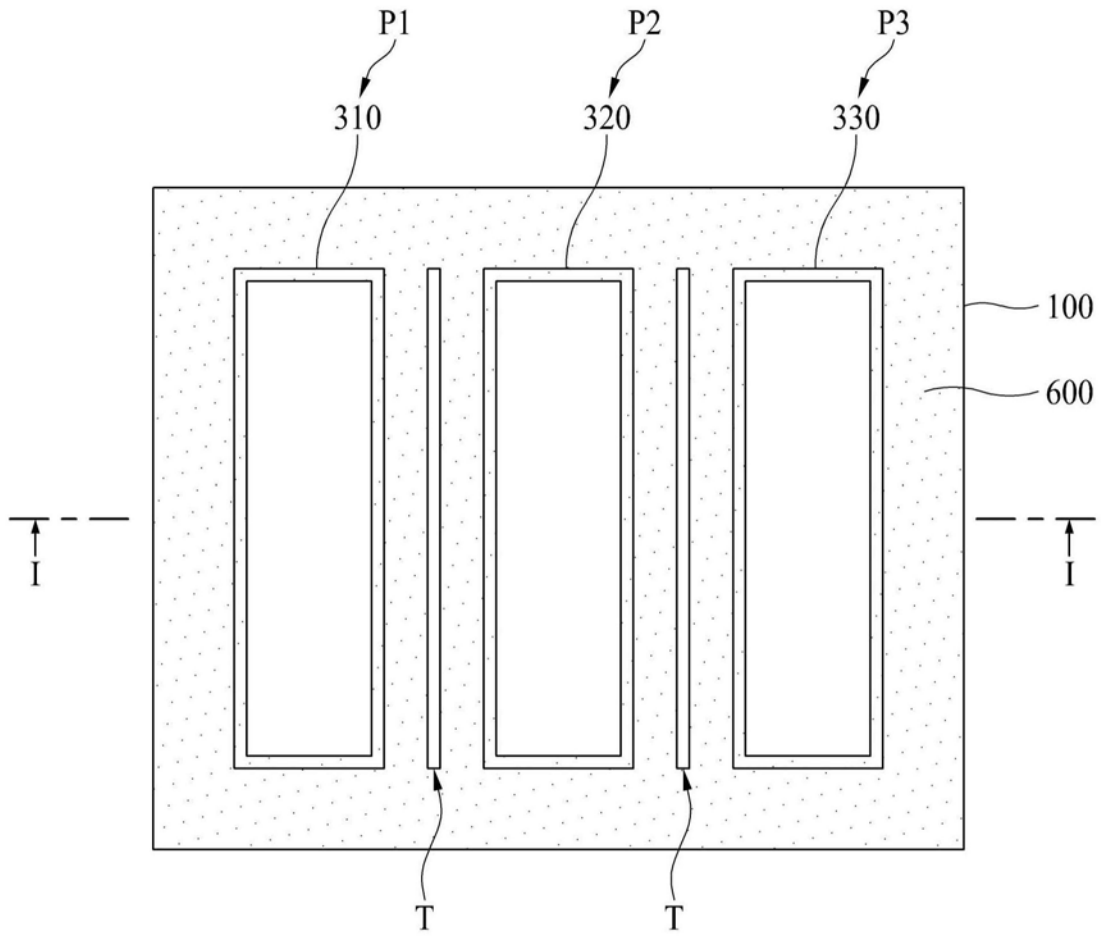


图1

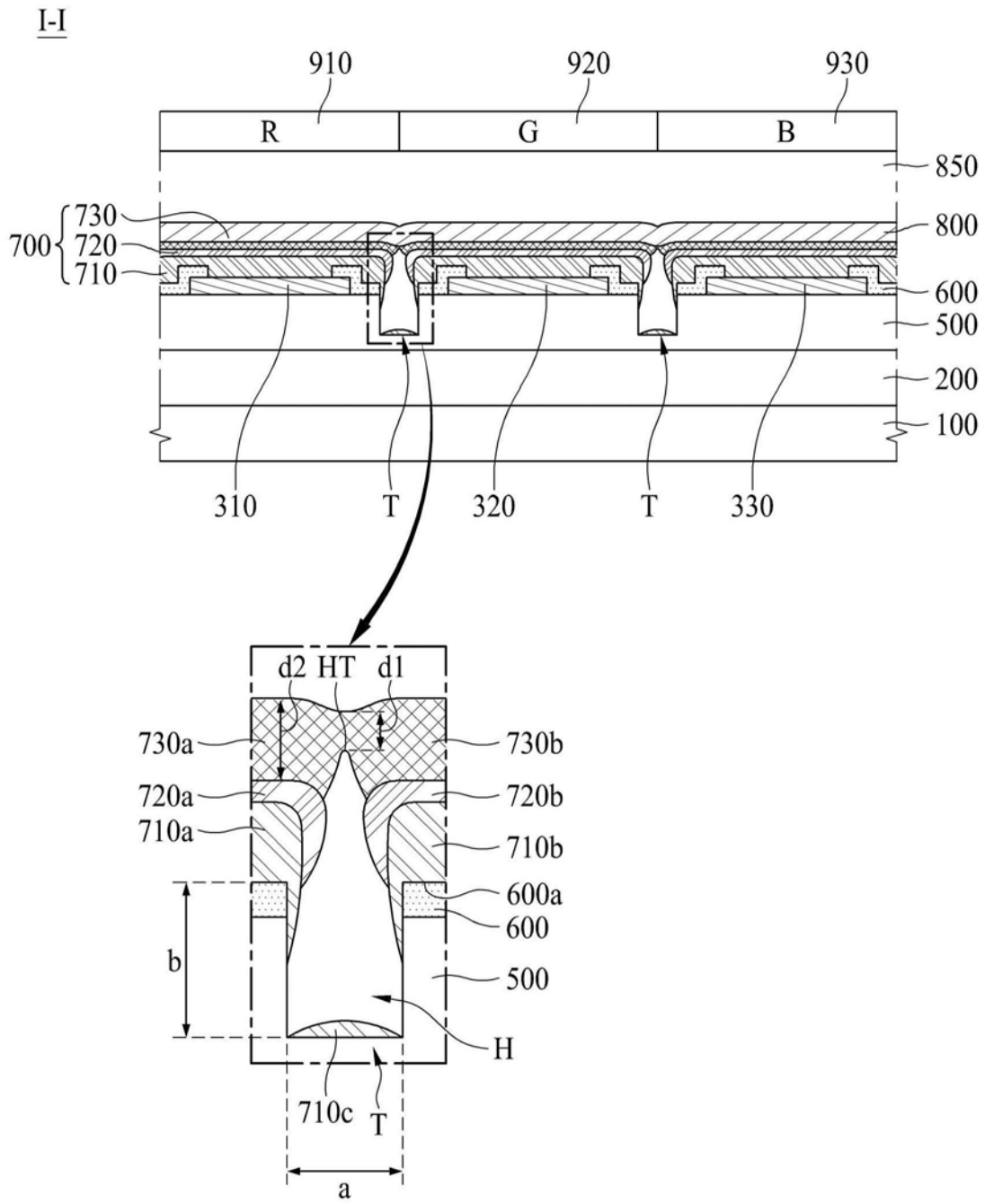


图2

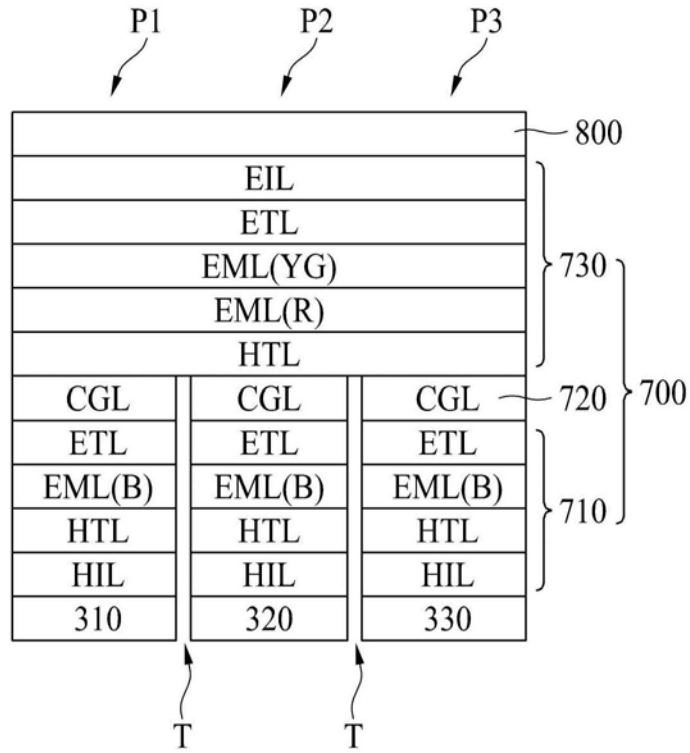


图3

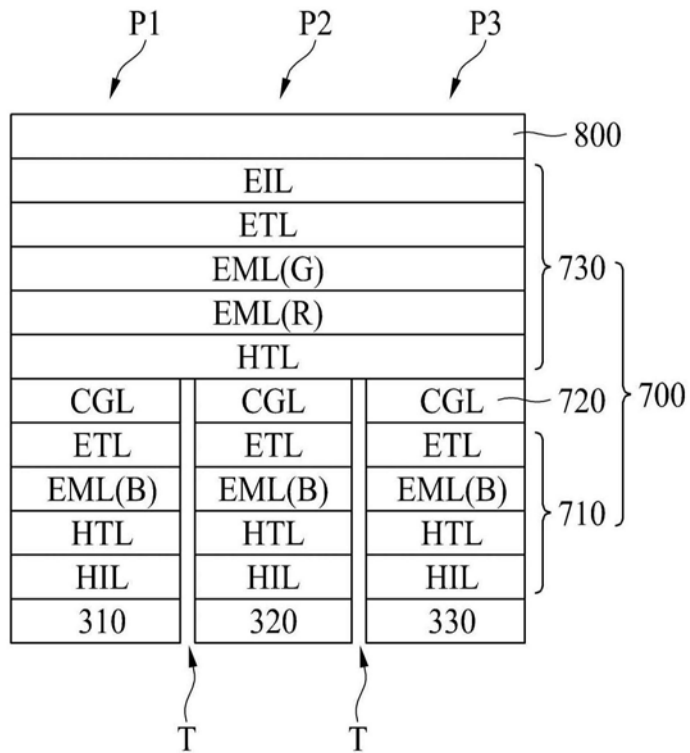


图4

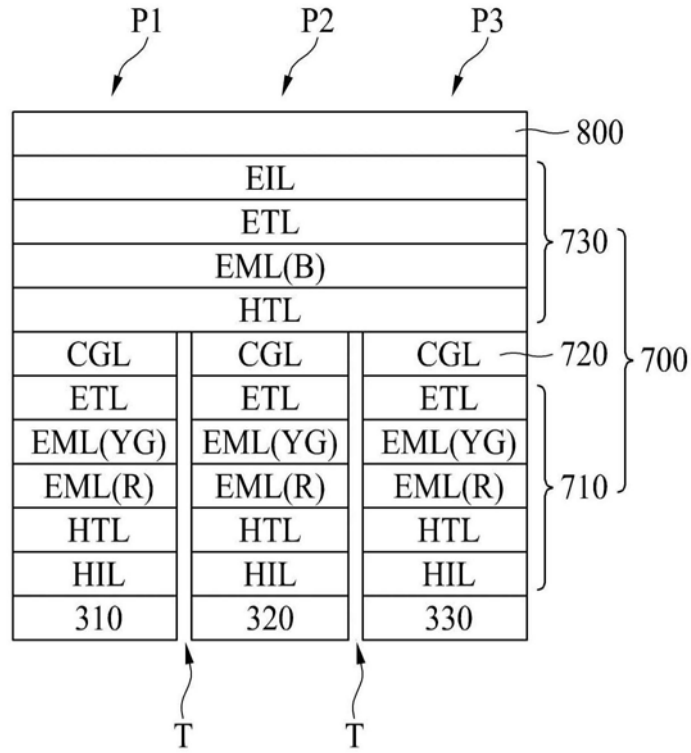


图5

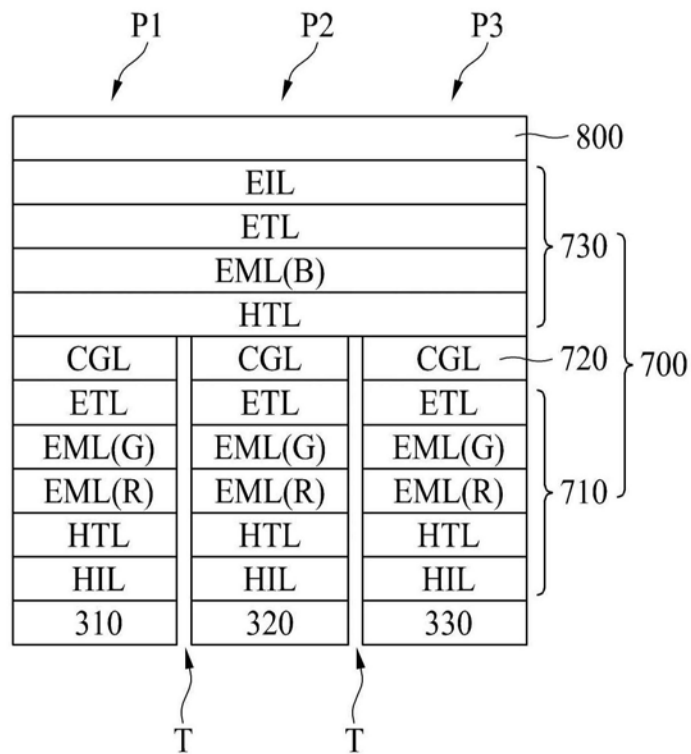


图6

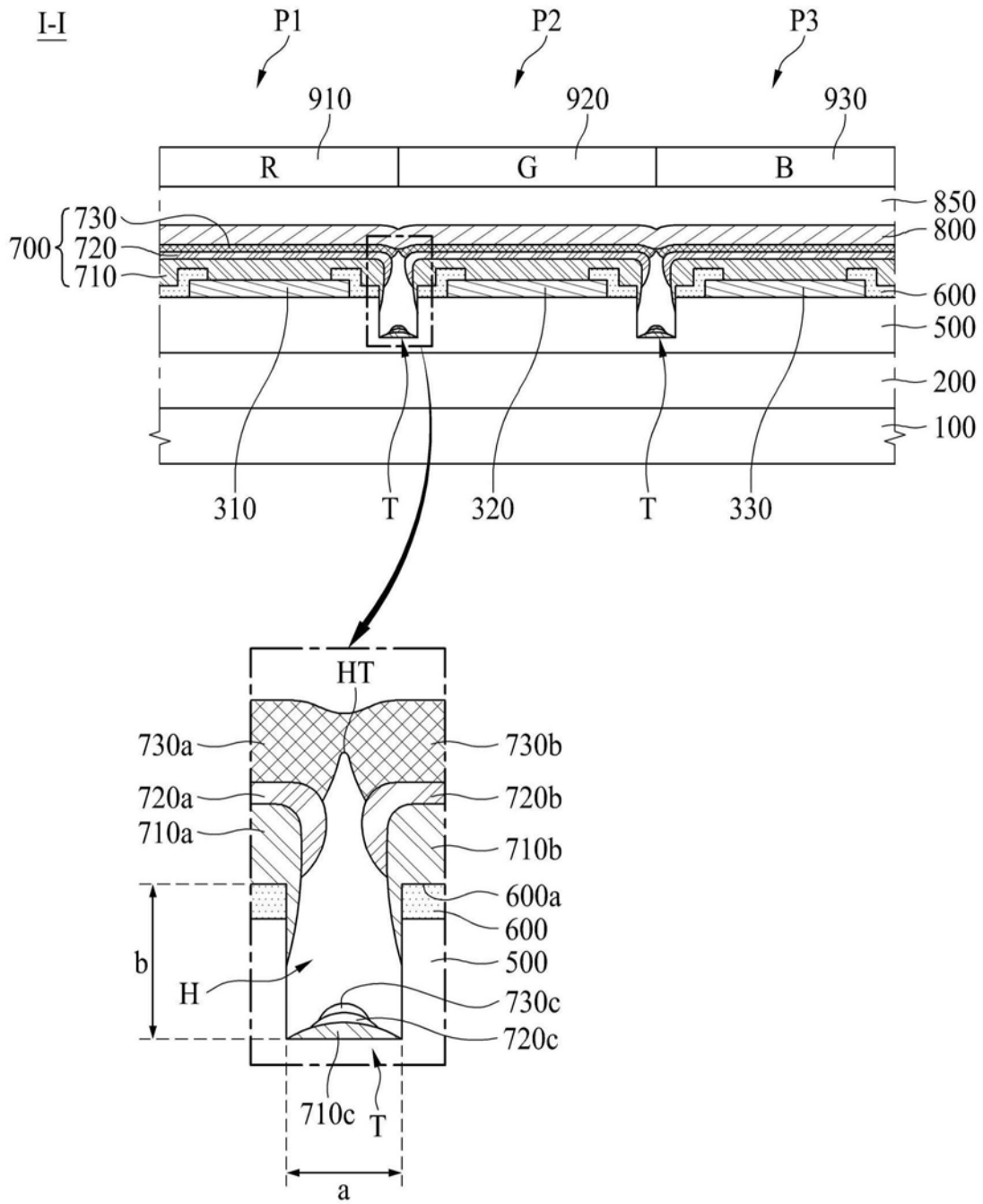


图7



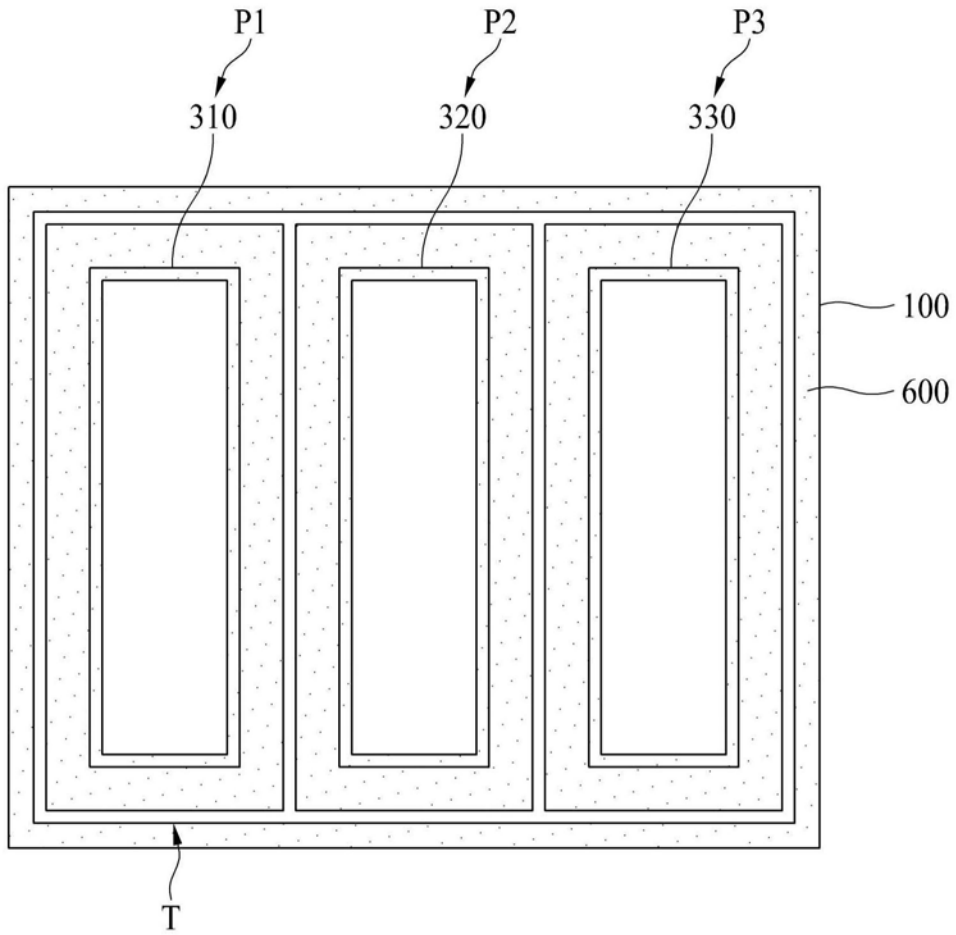


图9

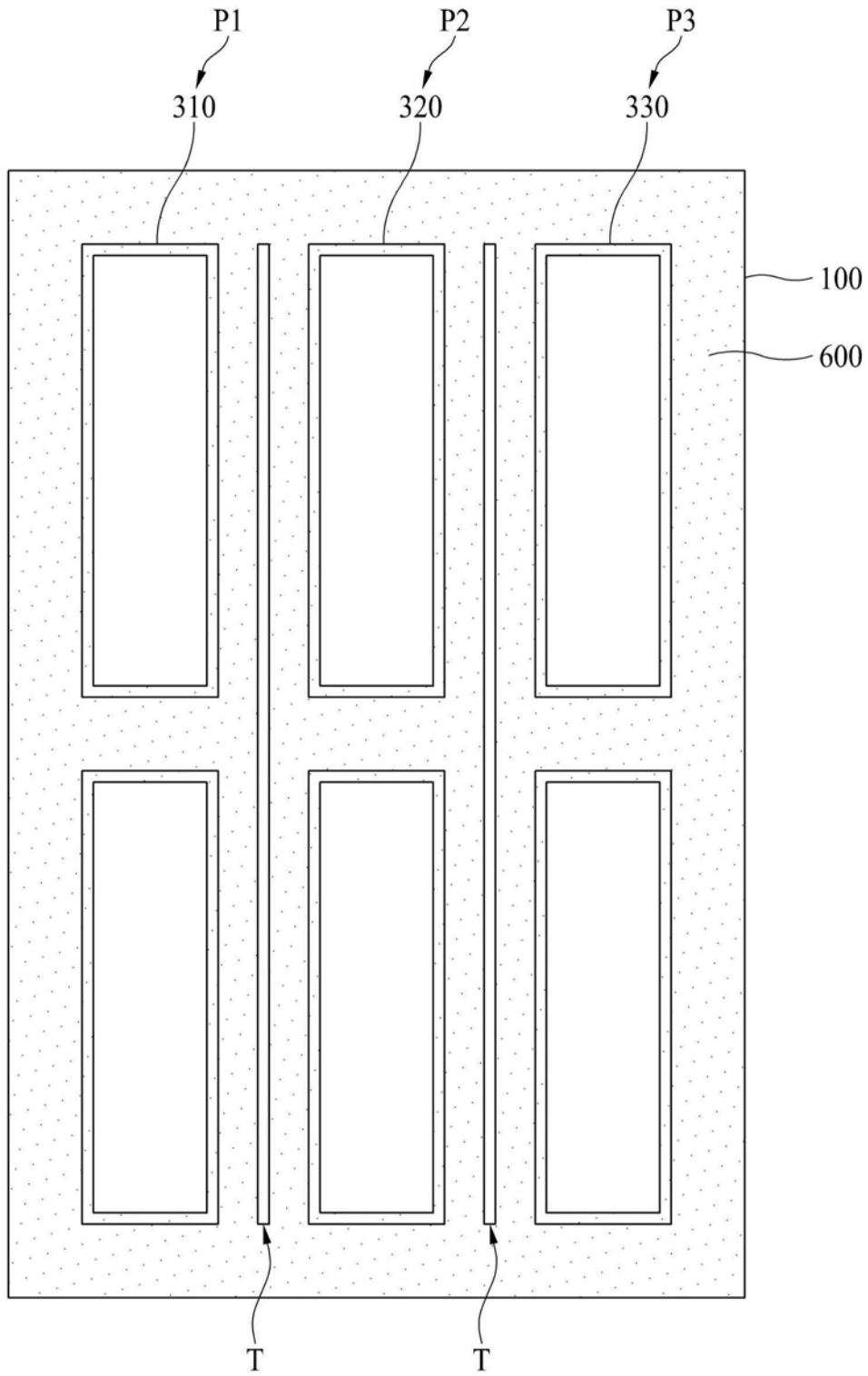


图10

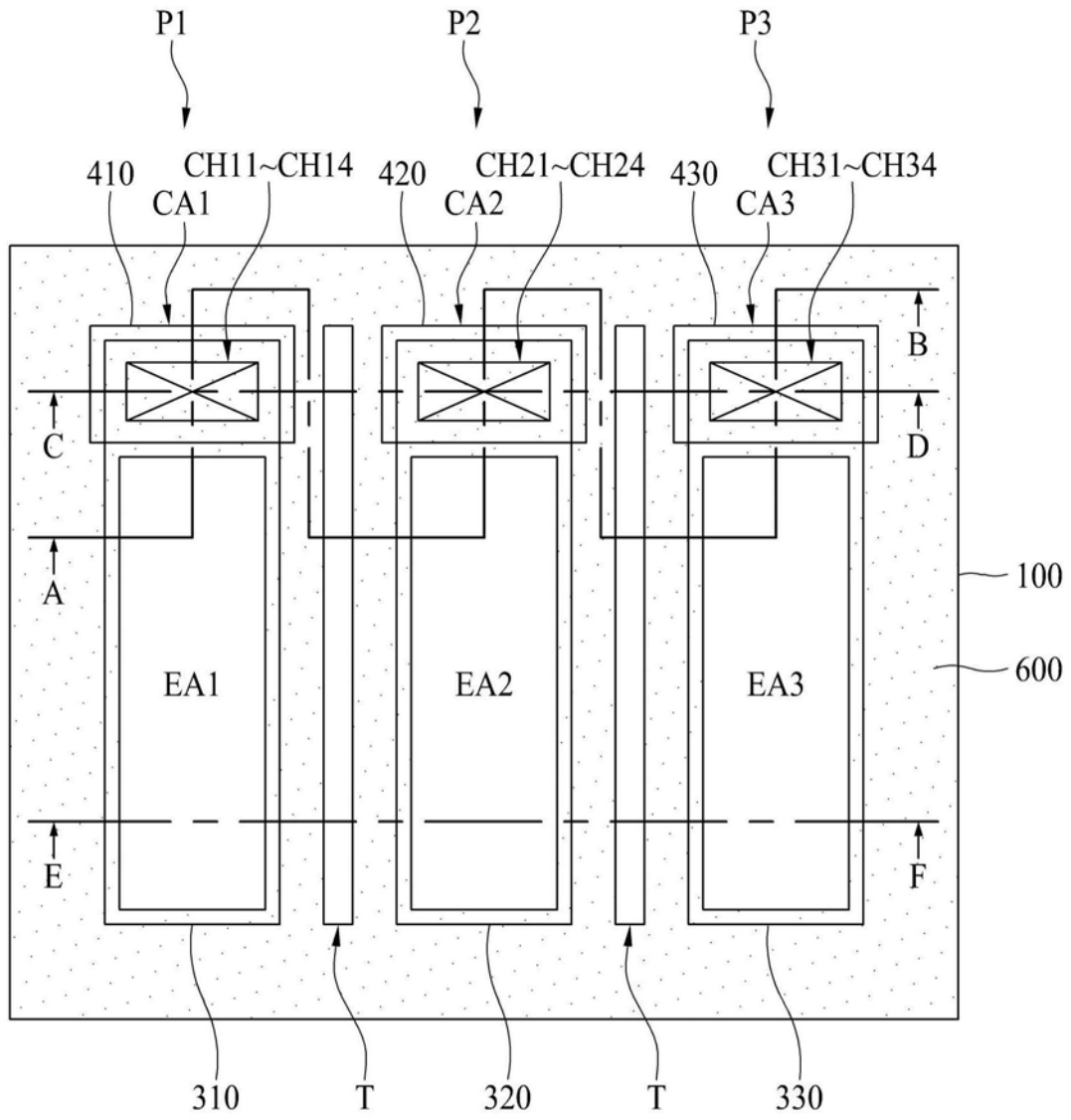


图11

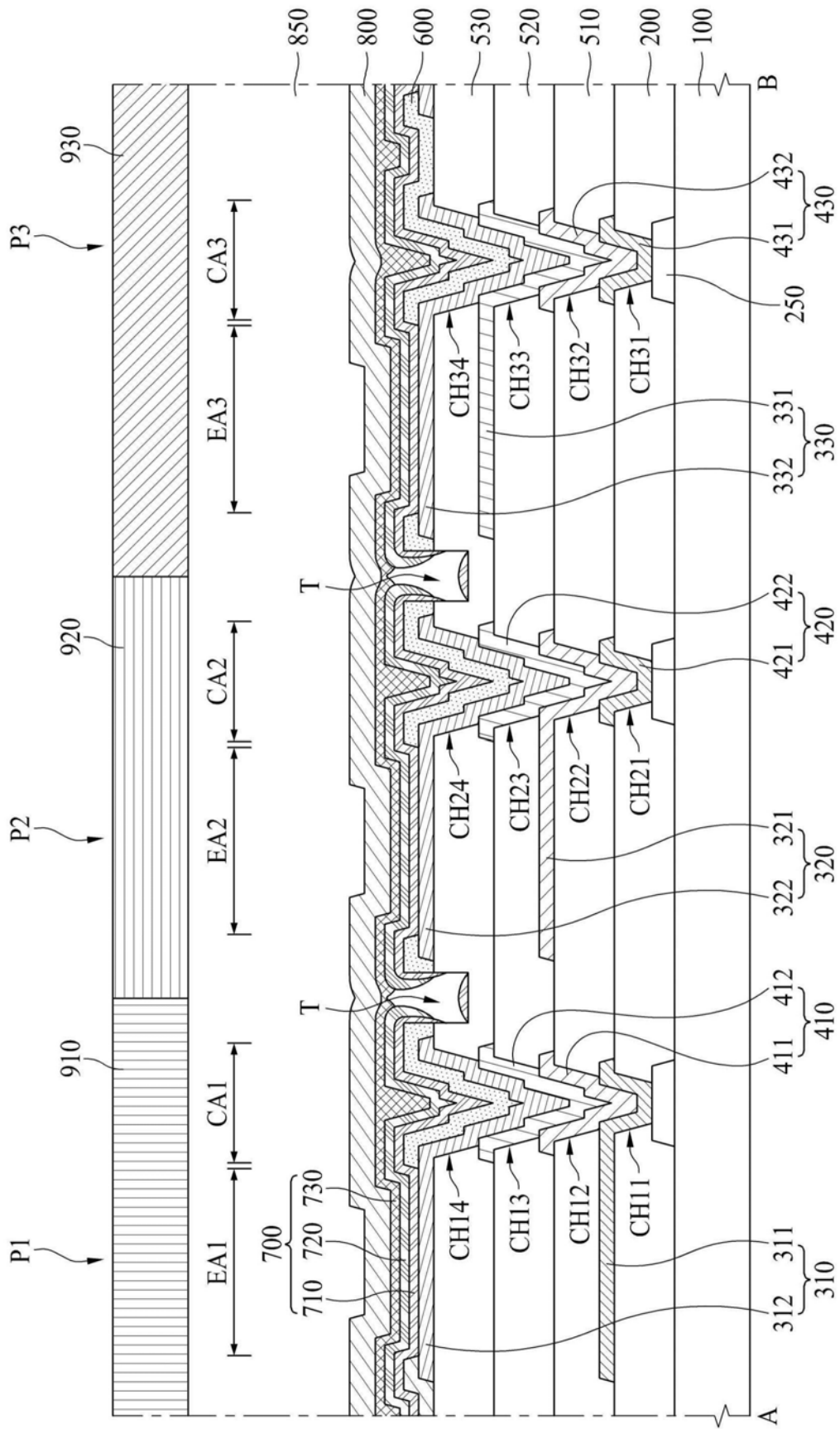


图12A

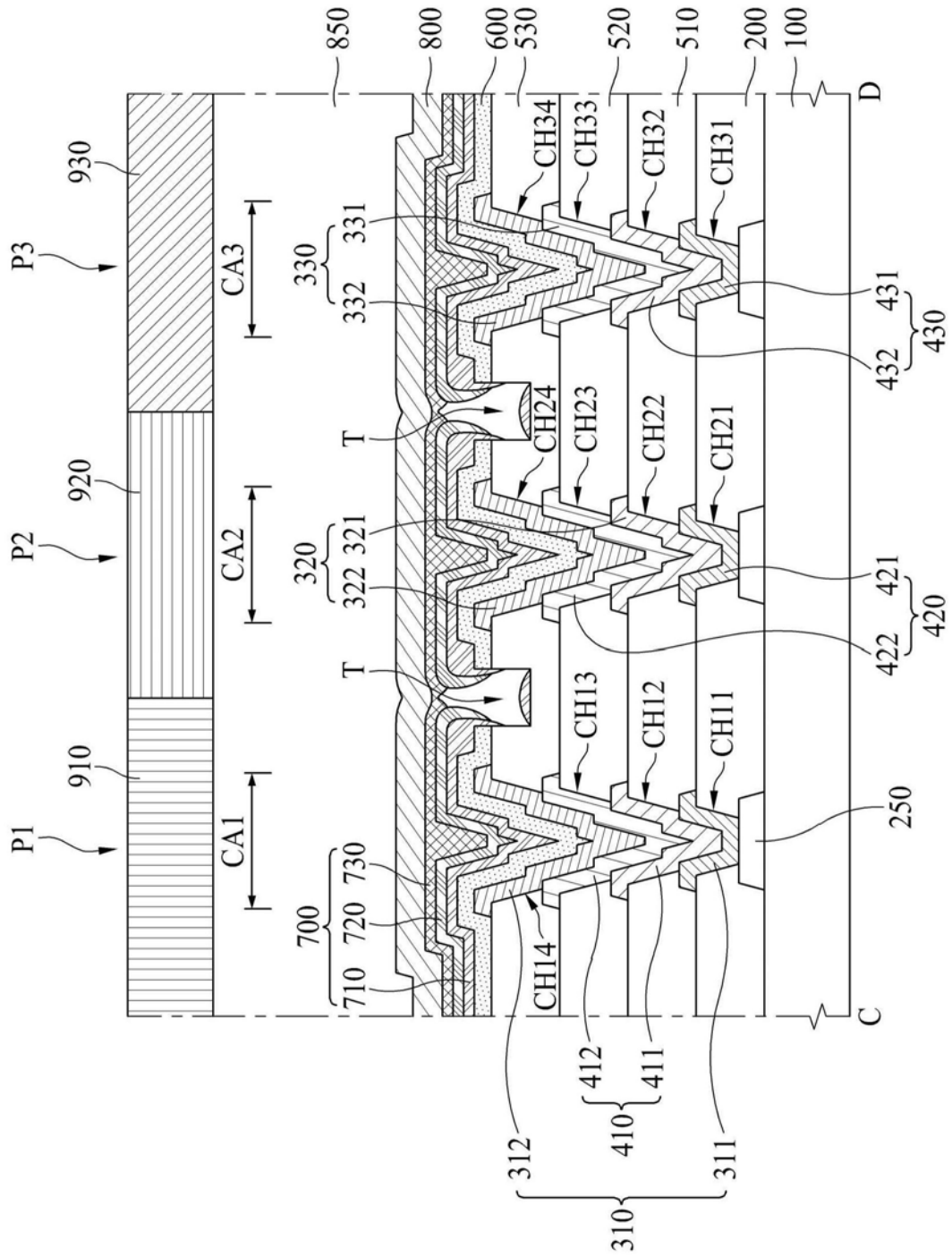


图12B

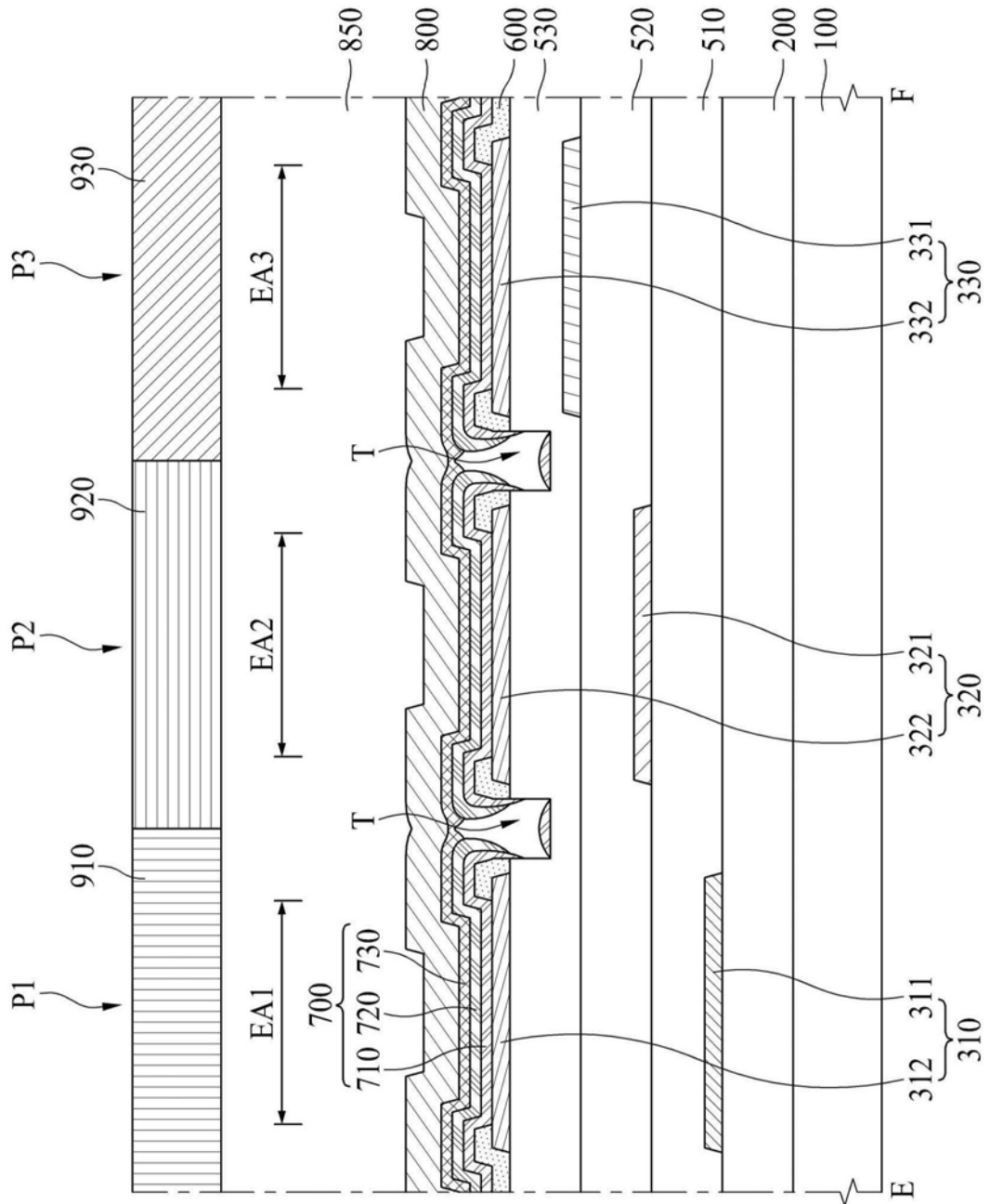


图12C

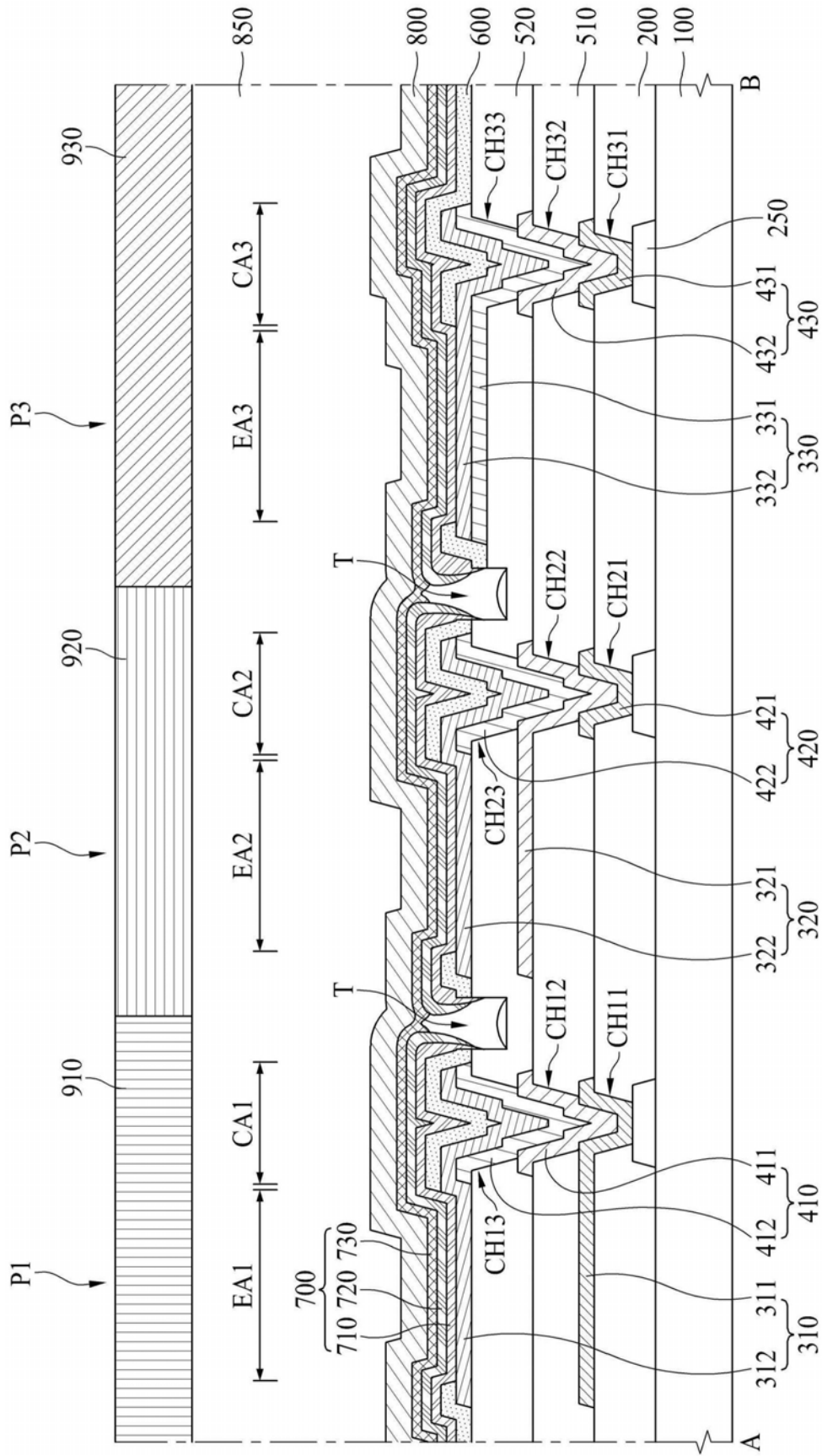


图13

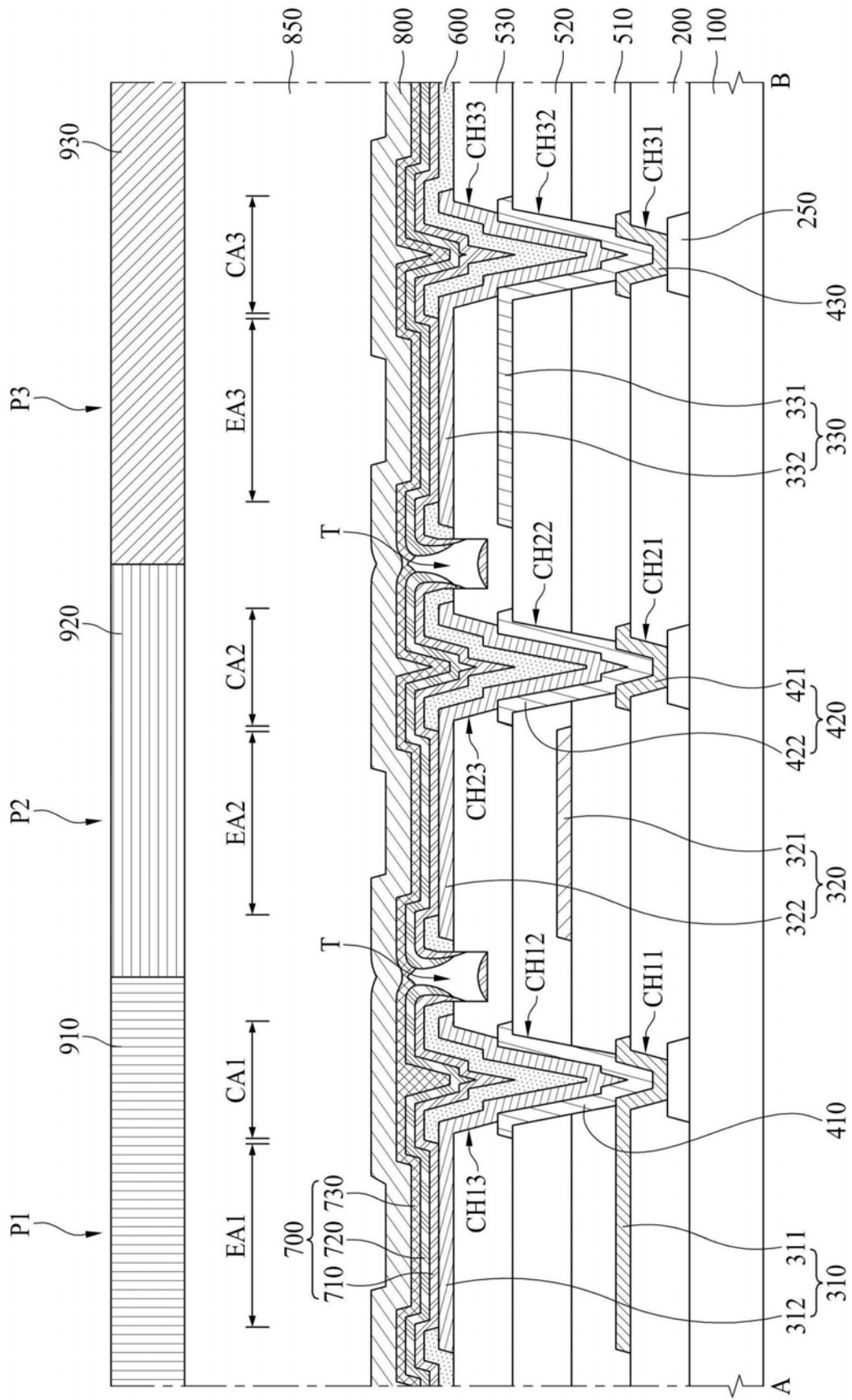


图14

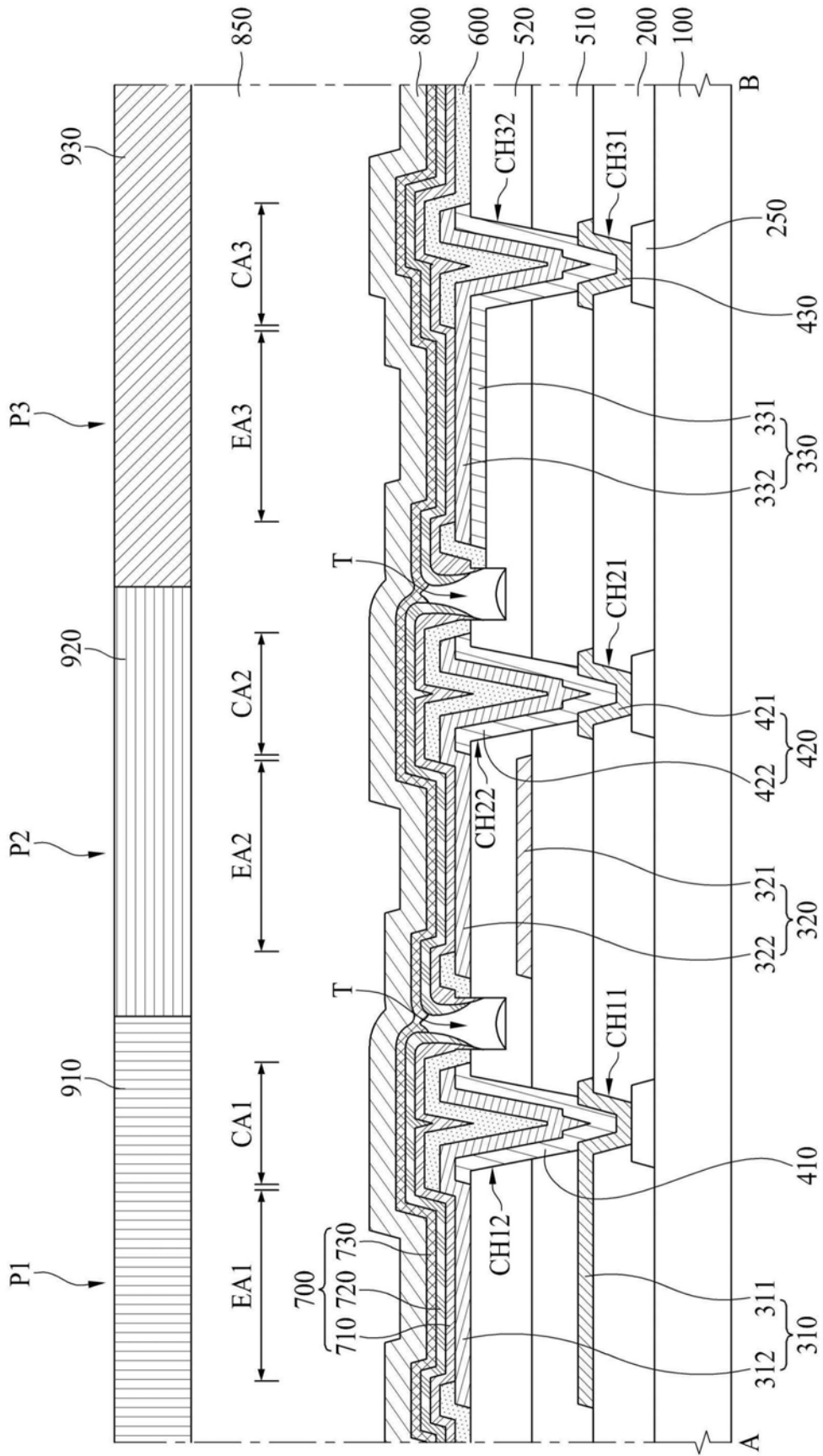


图15



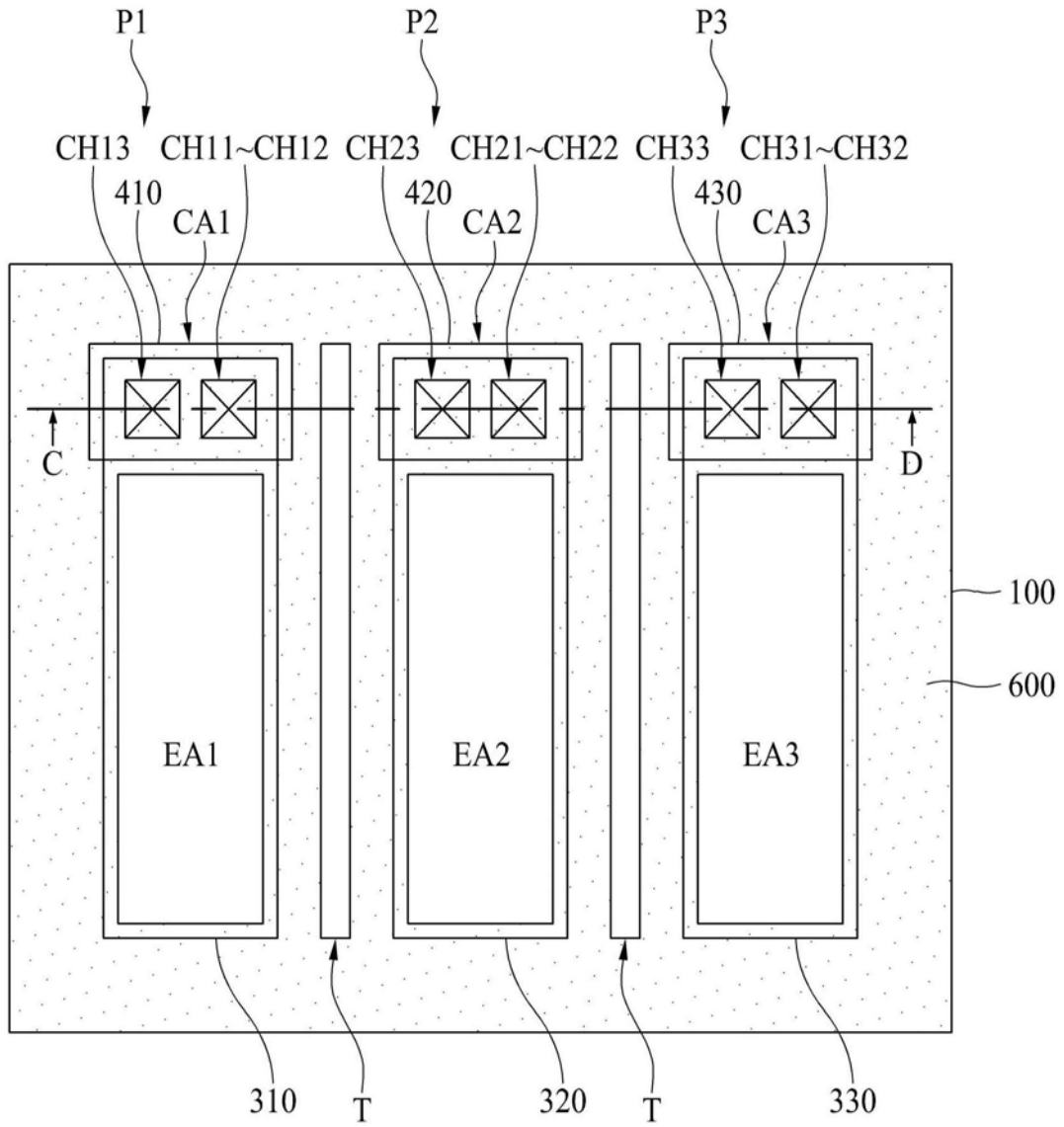


图17A

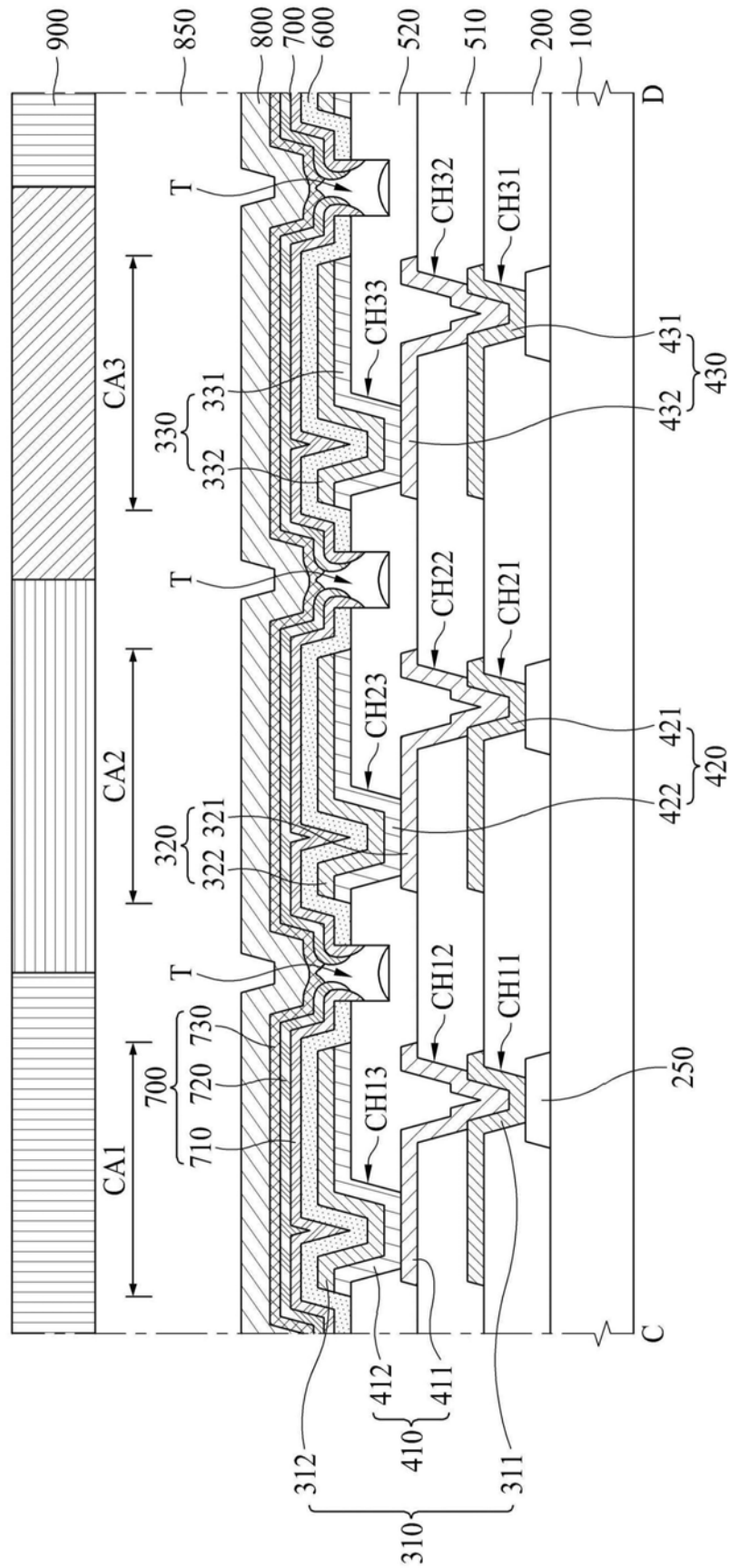


图17B

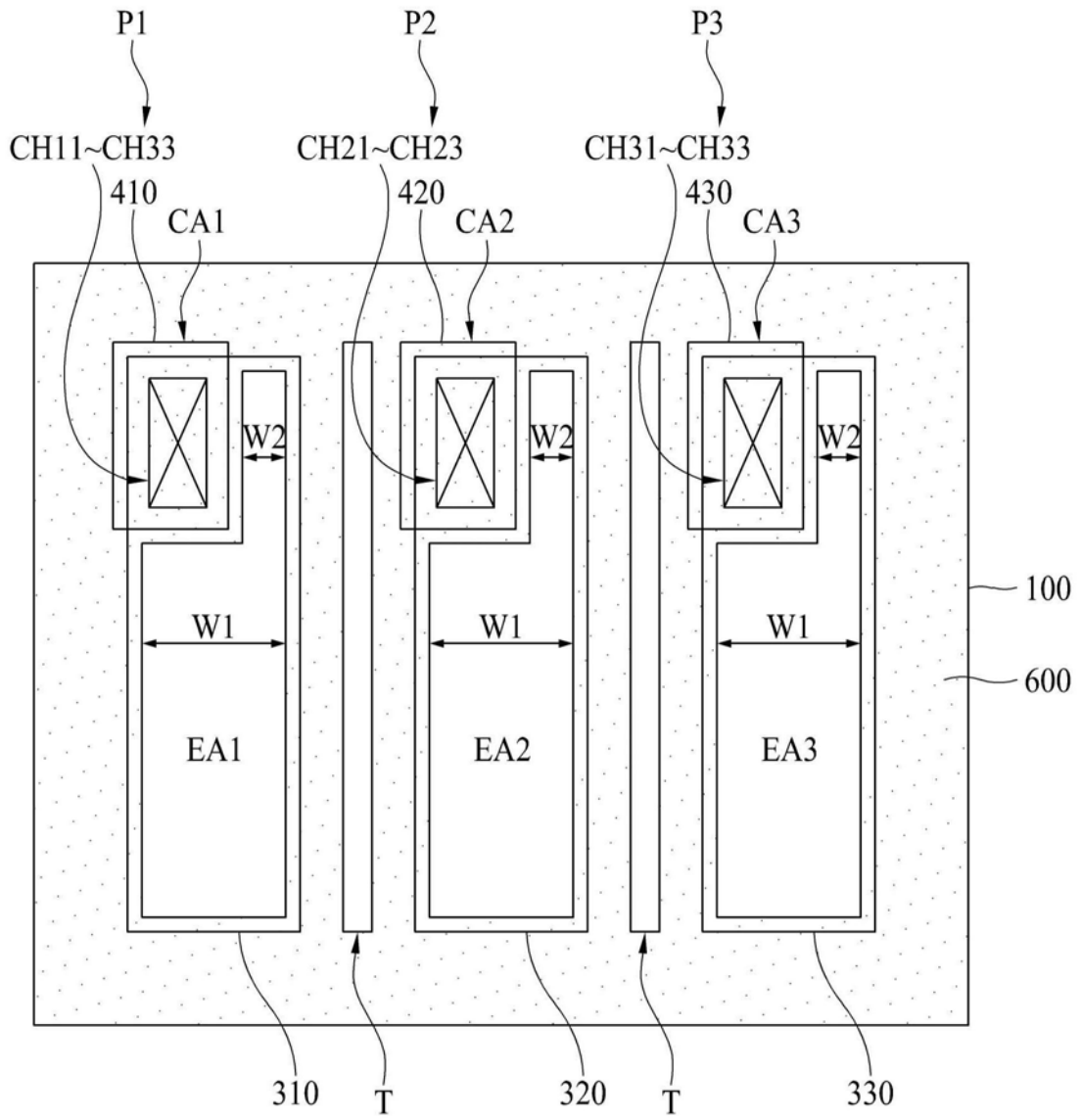


图18

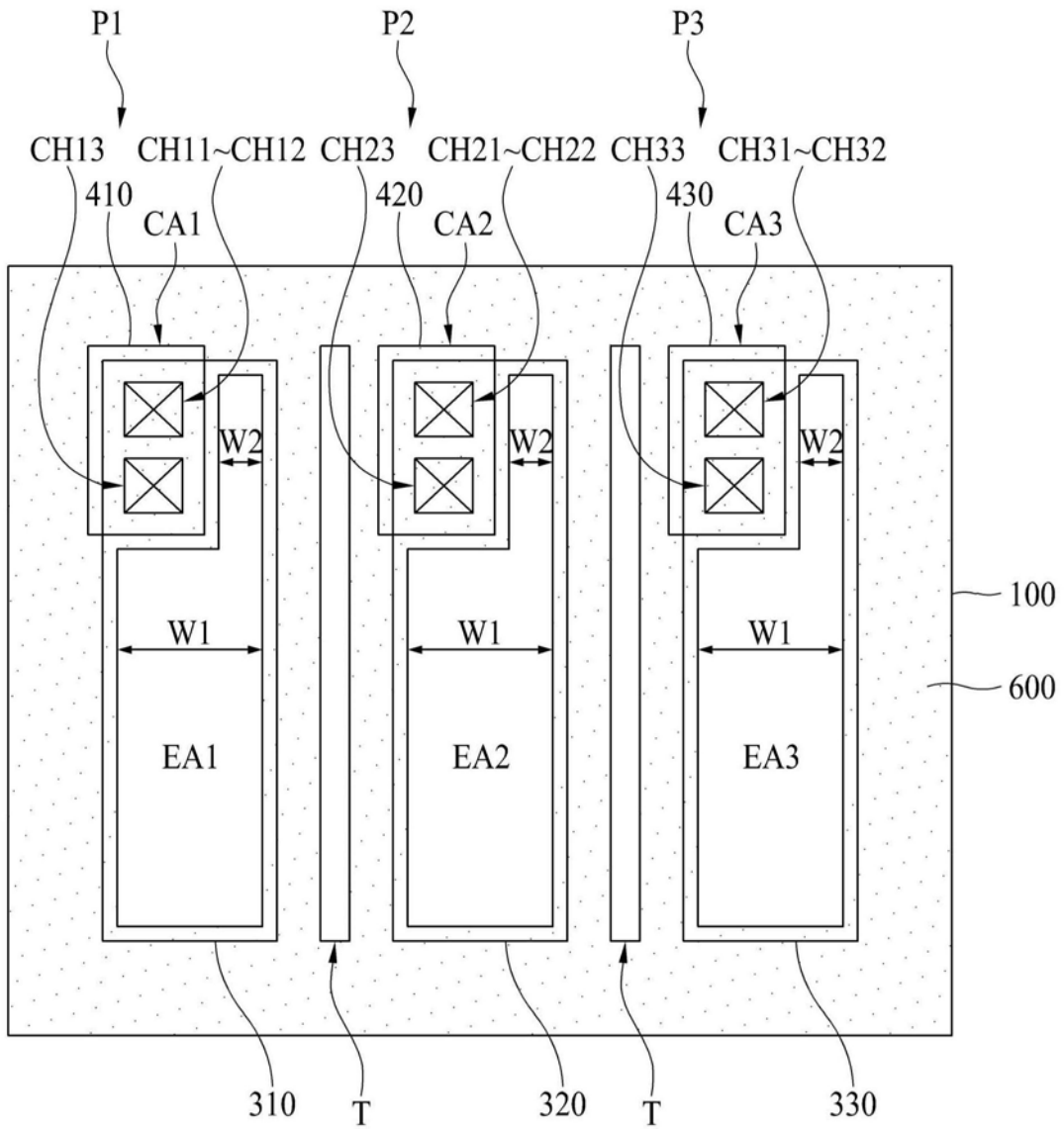


图19

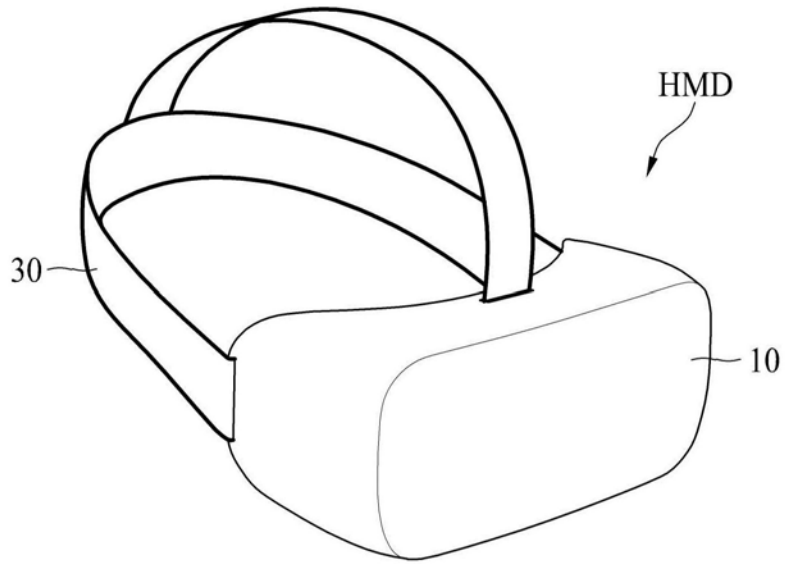


图20A

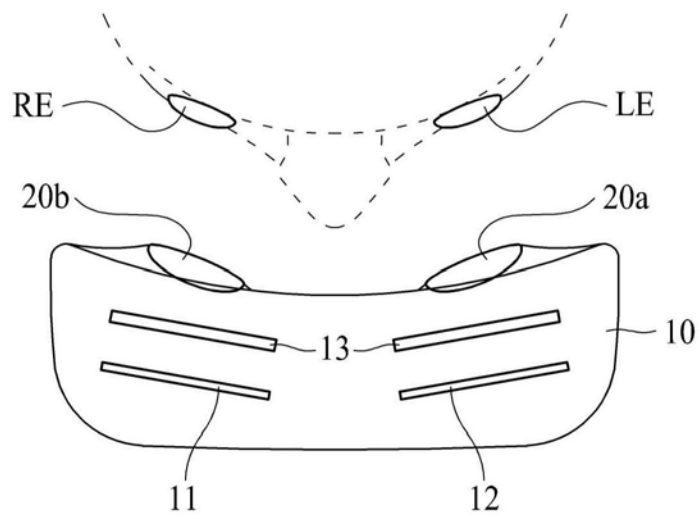


图20B

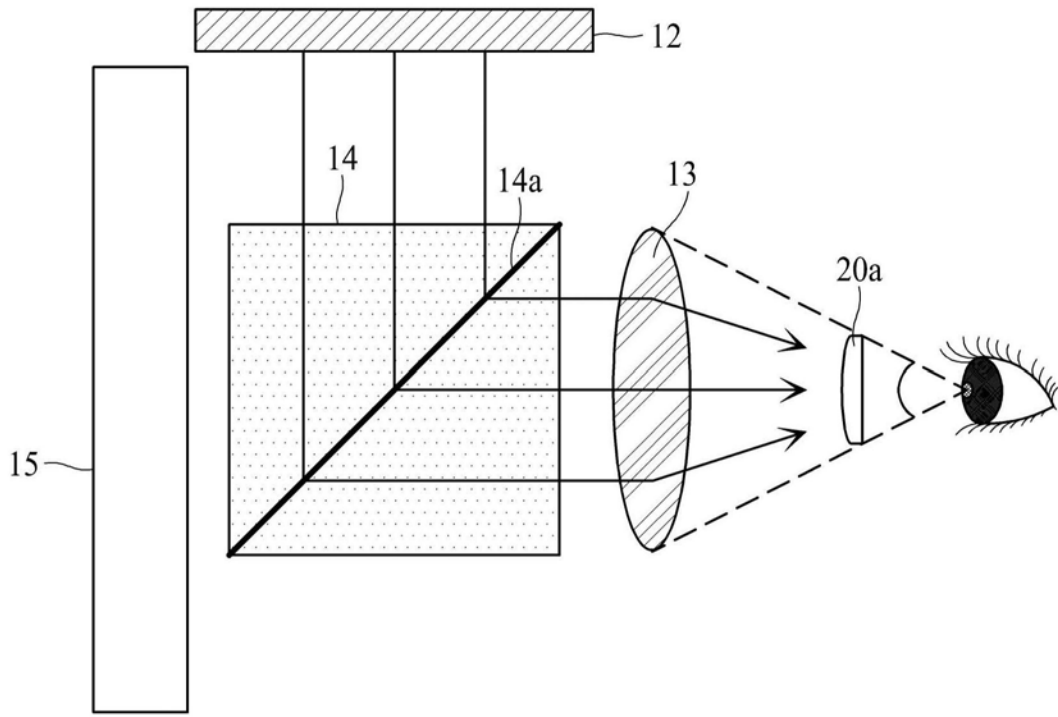


图20C

专利名称(译)	电致发光显示装置		
公开(公告)号	<a href="#">CN110783375A</a>	公开(公告)日	2020-02-11
申请号	CN201910688772.1	申请日	2019-07-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	金豪镇 白承旼 朴志娟 李瑟 张硕显		
发明人	金豪镇 白承旼 朴志娟 李瑟 张硕显		
IPC分类号	H01L27/32		
CPC分类号	H01L27/322 H01L27/3244 H01L27/3246 H01L27/3209 H01L27/3248 H01L27/3258 H01L51/504 H01L51/5218 H01L51/5265 H01L51/5278 H01L2251/558 H01L25/0753 H01L27/15 H01L33/08 H01L27/3206 H01L51/5044		
代理人(译)	刘久亮		
优先权	1020180089407 2018-07-31 KR 1020190084048 2019-07-11 KR		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

提供了一种电致发光显示装置，该电致发光显示装置包括：基板，该基板包括第一子像素和第二子像素；在基板上的第一子像素和第二子像素中的每一个中的相应第一电极；在基板上的第一子像素和第二子像素之间的边界中的沟槽；在第一电极上以及在第一子像素、第二子像素以及第一子像素和第二子像素之间的边界中的发光层，至少一些发光层在沟槽中不连续；在沟槽内部、发光层下方的孔隙，该孔隙的上端相对高于至少一些发光层；以及在发光层上的第二电极。

