



(12)发明专利

(10)授权公告号 CN 107331352 B

(45)授权公告日 2019.02.12

(21)申请号 201710699755.9

G09G 3/3291(2016.01)

(22)申请日 2017.08.16

(56)对比文件

(65)同一申请的已公布的文献号

申请公布号 CN 107331352 A

CN 103996379 A, 2014.08.20, 全文.

CN 106504702 A, 2017.03.15, 全文.

CN 106558287 A, 2017.04.05, 全文.

CN 103187024 A, 2013.07.03, 全文.

CN 106448557 A, 2017.02.22, 全文.

US 2014/0098083 A1, 2014.04.10, 全文.

(43)申请公布日 2017.11.07

(73)专利权人 深圳市华星光电半导体显示技术有限公司

地址 518132 广东省深圳市光明新区公明街道塘明大道9-2号

审查员 褚晓慧

(72)发明人 陈小龙

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51)Int.Cl.

G09G 3/3266(2016.01)

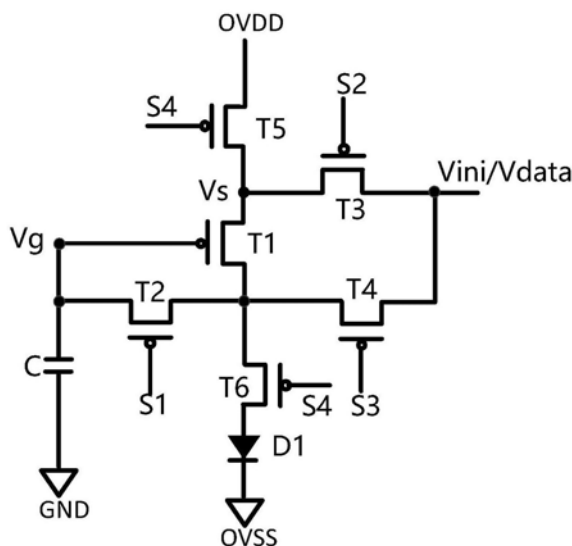
权利要求书3页 说明书7页 附图4页

(54)发明名称

一种OLED像素驱动电路及像素驱动方法

(57)摘要

本发明提供一种OLED像素驱动电路及像素驱动方法,该驱动电路包括:所述第三薄膜晶体管的栅极接入第二扫描信号,所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入数据电压或者初始化电压;所述第四薄膜晶体管的栅极接入第三扫描信号;所述第一薄膜晶体管的栅极分别与所述第二薄膜晶体管的源极以及所述电容的一端连接,所述电容的另一端接地;所述第二薄膜晶体管的栅极接入第一扫描信号,所述第二薄膜晶体管的漏极分别与所述第一薄膜晶体管的漏极、所述第四薄膜晶体管的漏极以及所述第六薄膜晶体管的漏极连接。本发明的OLED像素驱动电路及像素驱动方法,能够提高面板的显示均匀性和发光效率。



1. 一种OLED像素驱动电路,其特征在于,包括:

第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、电容以及有机发光二极管;

所述第五薄膜晶体管的栅极接入第四扫描信号,所述第五薄膜晶体管的源极接入电源正电压,所述第五薄膜晶体管的漏极分别与所述第三薄膜晶体管的漏极以及所述第一薄膜晶体管的源极连接;

所述第三薄膜晶体管的栅极接入第二扫描信号,所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入数据电压或者初始化电压;所述第四薄膜晶体管的栅极接入第三扫描信号;

所述第一薄膜晶体管的栅极分别与所述第二薄膜晶体管的源极以及所述电容的一端连接,所述电容的另一端接地;

所述第二薄膜晶体管的栅极接入第一扫描信号,所述第二薄膜晶体管的漏极分别与所述第一薄膜晶体管的漏极、所述第四薄膜晶体管的漏极以及所述第六薄膜晶体管的漏极连接;

所述第六薄膜晶体管的栅极接入第四扫描信号,所述第六薄膜晶体管的源极与所述有机发光二极管的阳极连接,所述有机发光二极管的阴极接入电源负电压。

2. 如权利要求1所述的OLED像素驱动电路,其特征在于,所述第一薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管、所述第四薄膜晶体管、所述第五薄膜晶体管以及所述第六薄膜晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管以及非晶硅薄膜晶体管中的一种。

3. 如权利要求1所述的OLED像素驱动电路,其特征在于,所述第一薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管、所述第四薄膜晶体管、所述第五薄膜晶体管以及所述第六薄膜晶体管均为P型薄膜晶体管。

4. 如权利要求3所述的OLED像素驱动电路,其特征在于,所述第一扫描信号、所述第二扫描信号、所述第三扫描信号以及所述第四扫描信号相组合,先后对应于初始化阶段、阈值电压存储阶段以及发光显示阶段;

在所述初始化阶段,所述第一扫描信号和所述第三扫描信号都为低电位,所述第二扫描信号和所述第四扫描信号为高电位;

在所述阈值电压存储阶段,所述第一扫描信号和所述第二扫描信号都为低电位,所述第三扫描信号和所述第四扫描信号都为高电位;

在所述发光显示阶段,所述第一扫描信号、所述第二扫描信号以及所述第三扫描信号都为高电位,所述第四扫描信号为低电位。

5. 如权利要求4所述的OLED像素驱动电路,其特征在于,在所述初始化阶段,所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入所述初始化电压;

在阈值电压存储阶段和所述发光显示阶段,所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入所述数据电压。

6. 一种OLED像素驱动方法,其特征在于,包括如下步骤:

提供OLED像素驱动电路;

进入初始化阶段;

进入阈值电压存储阶段;以及

进入发光显示阶段;

其中所述OLED像素驱动电路包括:

第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、电容以及有机发光二极管;

所述第五薄膜晶体管的栅极接入第四扫描信号,所述第五薄膜晶体管的源极接入电源正电压,所述第五薄膜晶体管的漏极分别与所述第三薄膜晶体管的漏极以及所述第一薄膜晶体管的源极连接;

所述第三薄膜晶体管的栅极接入第二扫描信号,所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入数据电压或者初始化电压;所述第四薄膜晶体管的栅极接入第三扫描信号;

所述第一薄膜晶体管的栅极分别与所述第二薄膜晶体管的源极以及所述电容的一端连接,所述电容的另一端接地;

所述第二薄膜晶体管的栅极接入第一扫描信号,所述第二薄膜晶体管的漏极分别与所述第一薄膜晶体管的漏极、所述第四薄膜晶体管的漏极以及所述第六薄膜晶体管的漏极连接;

所述第六薄膜晶体管的栅极接入第四扫描信号,所述第六薄膜晶体管的源极与所述有机发光二极管的阳极连接,所述有机发光二极管的阴极接入电源负电压;

在所述初始化阶段,所述第一扫描信号提供低电位,所述第二薄膜晶体管打开;所述第三扫描信号提供低电位,所述第四薄膜晶体管打开;所述第二扫描信号提供高电位,所述第三薄膜晶体管关闭;所述第四扫描信号提供高电位,所述第五、第六薄膜晶体管关闭;所述第一薄膜晶体管的栅极的电压等于初始电压;

在阈值电压存储阶段,所述第一扫描信号提供低电位,所述第二薄膜晶体管打开;所述第二扫描信号提供低电位,所述第三薄膜晶体管打开;所述第三扫描信号提供高电位,所述第四薄膜晶体管关闭;所述第四扫描信号提供高电位,所述第五、第六薄膜晶体管关闭;所述第一薄膜晶体管的源极的电压等于所述数据电压,所述第一薄膜晶体管的栅极的电压变化至 $V_{data}-V_{th}$,其中 V_{data} 为数据电压, V_{th} 为所述第一薄膜晶体管的阈值电压;

在所述发光显示阶段,所述第一扫描信号提供高电位,所述第二薄膜晶体管关闭;所述第二扫描信号提供高电位,所述第三薄膜晶体管关闭;所述第三扫描信号提供高电位,所述第四薄膜晶体管关闭;所述第四扫描信号提供低电位,所述第五、第六薄膜晶体管打开;所述有机发光二极管发光,且流经所述有机发光二极管的电流与所述第一薄膜晶体管的阈值电压无关。

7.如权利要求6所述的OLED像素驱动方法,其特征在于,在所述发光显示阶段,所述第一薄膜晶体管的源极的电压变化至电源正电压,所述第一薄膜晶体管的栅极的电压保持不变,以使流经所述有机发光二极管的电流与所述第一薄膜晶体管的阈值电压无关。

8.如权利要求6所述的OLED像素驱动方法,其特征在于,在所述初始化阶段,所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入所述初始化电压;

在所述阈值电压存储阶段和所述发光显示阶段,所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入所述数据电压。

9. 如权利要求6所述的OLED像素驱动方法,其特征在于,所述第一扫描信号、所述第二扫描信号、所述第三扫描信号以及所述第四扫描信号均通过外部时序控制器产生。

10. 如权利要求6所述的OLED像素驱动方法,其特征在于,所述第一薄膜晶体管为驱动薄膜晶体管,所述第六薄膜晶体管为开关薄膜晶体管。

一种OLED像素驱动电路及像素驱动方法

【技术领域】

[0001] 本发明涉及显示技术领域,特别是涉及一种OLED像素驱动电路及像素驱动方法。

【背景技术】

[0002] 有机发光二极管 (Organic Light Emitting Display, OLED) 显示装置具有自发光、驱动电压低、发光效率高、响应时间短、清晰度和对比度高、近180°视角、使用温度范围宽,可实现柔性显示与大面积全色显示等诸多优点,成为最有发展潜力的显示装置。

[0003] 传统的OLED像素驱动电路通常为2T1C,即两个薄膜晶体管加一个电容的结构,将电压变换为电流。

[0004] 如图1所示,现有的2T1C结构的OLED像素驱动电路,包括第一薄膜晶体管T10、第二薄膜晶体管T20、电容C10及有机发光二极管D10,所述第一薄膜晶体管T10为驱动薄膜晶体管,所述第二薄膜晶体管T20为开关薄膜晶体管,所述电容C10为存储电容。具体地,所述第二薄膜晶体管T20的栅极接入扫描信号Gate,源极接入数据信号Data,漏极电性连接第一薄膜晶体管T10的栅极;所述第一薄膜晶体管T10的源极接入电源正电压OVDD,漏极电性连接有机发光二极管D10的阳极;有机发光二极管D10的阴极接入电源负电压OVSS。电容C10的一端电性连接第一薄膜晶体管T10的栅极,另一端电性连接第一薄膜晶体管T10的源极。该2T1C像素驱动电路在对OLED进行驱动时,流过有机发光二极管D10的电流满足:

[0005] $I = k \times (V_{gs} - V_{th})^2$;

[0006] 其中,I为流过有机发光二极管D10的电流,k为驱动薄膜晶体管的本身导电因子, V_{gs} 为第一薄膜晶体管T10栅极和源极间的电压差, V_{th} 为第一薄膜晶体管T10的阈值电压,可见流过有机发光二极管D10的电流与驱动薄膜晶体管的阈值电压相关。

[0007] 由于面板制程的不稳定性等因素,使得面板内每个像素驱动电路内的驱动薄膜晶体管的阈值电压产生差别。即使将相等的数据电压施加到各个像素驱动电路内的驱动薄膜晶体管,也会使得流入有机发光二极管的电流不一致,从而影响显示图像质量的均一性。且随着驱动薄膜晶体管的驱动时间的变长,薄膜晶体管的材料会出现老化、变异,导致驱动薄膜晶体管的阈值电压产生漂移,且薄膜晶体管材料的老化程度不同,各驱动薄膜晶体管的阈值电压漂移量也不同,从而出现面板显示不均的现象,同时会使驱动薄膜晶体管的开启电压上升,流入有机发光二极管的电流降低,导致面板亮度降低、发光效率下降等问题。

[0008] 因此,有必要提供一种OLED像素驱动电路及像素驱动方法,以解决现有技术所存在的问题。

【发明内容】

[0009] 本发明的目的在于提供一种OLED像素驱动电路及像素驱动方法,能够提高面板显示的均一性、面板的亮度以及发光效率。

[0010] 为解决上述技术问题,本发明提供一种OLED像素驱动电路,其包括:

[0011] 第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜

晶体管、第六薄膜晶体管、电容以及有机发光二极管；

[0012] 所述第五薄膜晶体管的栅极接入第四扫描信号，所述第五薄膜晶体管的源极接入电源正电压，所述第五薄膜晶体管的漏极分别与所述第三薄膜晶体管的漏极以及所述第一薄膜晶体管的源极连接；

[0013] 所述第三薄膜晶体管的栅极接入第二扫描信号，所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入数据电压或者初始化电压；所述第四薄膜晶体管的栅极接入第三扫描信号；

[0014] 所述第一薄膜晶体管的栅极分别与所述第二薄膜晶体管的源极以及所述电容的一端连接，所述电容的另一端接地；

[0015] 所述第二薄膜晶体管的栅极接入第一扫描信号，所述第二薄膜晶体管的漏极分别与所述第一薄膜晶体管的漏极、所述第四薄膜晶体管的漏极以及所述第六薄膜晶体管的漏极连接；

[0016] 所述第六薄膜晶体管的栅极接入第四扫描信号，所述第六薄膜晶体管的源极与所述有机发光二极管的阳极连接，所述有机发光二极管的阴极接入电源负电压。

[0017] 在本发明的OLED像素驱动电路中，所述第一薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管、所述第四薄膜晶体管、所述第五薄膜晶体管以及所述第六薄膜晶体管均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管以及非晶硅薄膜晶体管中的一种。

[0018] 在本发明的OLED像素驱动电路中，所述第一薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管、所述第四薄膜晶体管、所述第五薄膜晶体管以及所述第六薄膜晶体管均为P型薄膜晶体管。

[0019] 在本发明的OLED像素驱动电路中，所述第一扫描信号、所述第二扫描信号、所述第三扫描信号以及所述第四扫描信号相组合，先后对应于初始化阶段、阈值电压存储阶段以及发光显示阶段；

[0020] 在所述初始化阶段，所述第一扫描信号和所述第三扫描信号都为低电位，所述第二扫描信号和所述第四扫描信号为高电位；

[0021] 在所述阈值电压存储阶段，所述第一扫描信号和所述第二扫描信号都为低电位，所述第三扫描信号和所述第四扫描信号都为高电位；

[0022] 在所述发光显示阶段，所述第一扫描信号、所述第二扫描信号以及所述第三扫描信号都为高电位，所述第四扫描信号为低电位。

[0023] 在本发明的OLED像素驱动电路中，在所述初始化阶段，所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入所述初始化电压；

[0024] 在阈值电压存储阶段和所述发光显示阶段，所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入所述数据电压。

[0025] 本发明还提供一种OLED像素驱动方法，其包括如下步骤：

[0026] 提供OLED像素驱动电路；

[0027] 进入初始化阶段；

[0028] 进入阈值电压存储阶段；以及

[0029] 进入发光显示阶段；

[0030] 其中所述OLED像素驱动电路包括：

[0031] 第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、电容以及有机发光二极管；

[0032] 所述第五薄膜晶体管的栅极接入第四扫描信号，所述第五薄膜晶体管的源极接入电源正电压，所述第五薄膜晶体管的漏极分别与所述第三薄膜晶体管的漏极以及所述第一薄膜晶体管的源极连接；

[0033] 所述第三薄膜晶体管的栅极接入第二扫描信号，所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入数据电压或者初始化电压；所述第四薄膜晶体管的栅极接入第三扫描信号；

[0034] 所述第一薄膜晶体管的栅极分别与所述第二薄膜晶体管的源极以及所述电容的一端连接，所述电容的另一端接地；

[0035] 所述第二薄膜晶体管的栅极接入第一扫描信号，所述第二薄膜晶体管的漏极分别与所述第一薄膜晶体管的漏极、所述第四薄膜晶体管的漏极以及所述第六薄膜晶体管的漏极连接；

[0036] 所述第六薄膜晶体管的栅极接入第四扫描信号，所述第六薄膜晶体管的源极与所述有机发光二极管的阳极连接，所述有机发光二极管的阴极接入电源负电压；

[0037] 在所述初始化阶段，所述第一扫描信号提供低电位，所述第二薄膜晶体管打开；所述第三扫描信号提供低电位，所述第四薄膜晶体管打开；所述第二扫描信号提供高电位，所述第三薄膜晶体管关闭；所述第四扫描信号提供高电位，所述第五、第六薄膜晶体管关闭；所述第一薄膜晶体管的栅极的电压等于所述初始电压；

[0038] 在阈值电压存储阶段，所述第一扫描信号提供低电位，所述第二薄膜晶体管打开；所述第二扫描信号提供低电位，所述第三薄膜晶体管打开；所述第三扫描信号提供高电位，所述第四薄膜晶体管关闭；所述第四扫描信号提供高电位，所述第五、第六薄膜晶体管关闭；所述第一薄膜晶体管的源极的电压等于所述数据电压，所述第一薄膜晶体管的栅极的电压变化至 $V_{data}-V_{th}$ ，其中 V_{data} 为数据电压， V_{th} 为所述第一薄膜晶体管的阈值电压；

[0039] 在所述发光显示阶段，所述第一扫描信号提供高电位，所述第二薄膜晶体管关闭；所述第二扫描信号提供高电位，所述第三薄膜晶体管关闭；所述第三扫描信号提供高电位，所述第四薄膜晶体管关闭；所述第四扫描信号提供低电位，所述第五、第六薄膜晶体管打开；所述有机发光二极管发光，且流经所述有机发光二极管的电流与所述第一薄膜晶体管的阈值电压无关。

[0040] 在本发明的OLED像素驱动方法中，在所述发光显示阶段，所述第一薄膜晶体管的源极的电压变化至电源正电压，所述第一薄膜晶体管的栅极的电压保持不变，以使流经所述有机发光二极管的电流与所述第一薄膜晶体管的阈值电压无关。

[0041] 在本发明的OLED像素驱动方法中，在所述初始化阶段，所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入所述初始化电压；

[0042] 在所述阈值电压存储阶段和所述发光显示阶段，所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入所述数据电压。

[0043] 在本发明的OLED像素驱动方法中，所述第一扫描信号、所述第二扫描信号、所述第三扫描信号以及所述第四扫描信号均通过外部时序控制器产生。

[0044] 在本发明的OLED像素驱动方法中，所述第一薄膜晶体管为驱动薄膜晶体管，所述

第六薄膜晶体管为开关薄膜晶体管。

[0045] 本发明的OLED像素驱动电路及像素驱动方法,通过对现有的像素驱动电路进行改进,从而消除了驱动薄膜晶体管的阈值电压对有机发光二极管的影响,提高了面板显示均匀性,此外还避免了面板随OLED器件的老化而出现的亮度降低、发光效率下降等问题。

【附图说明】

[0046] 图1为现有用于OLED的2T1C像素驱动电路的电路图;

[0047] 图2为现有用于OLED的8T1C像素驱动电路的电路图;

[0048] 图3为现有用于OLED的7T1C像素驱动电路的电路图;

[0049] 图4为本发明的OLED像素驱动电路的电路图;

[0050] 图5为本发明的OLED像素驱动电路的时序图;

[0051] 图6为本发明的OLED像素驱动方法的步骤2的示意图;

[0052] 图7为本发明的OLED像素驱动方法的步骤3的示意图;

[0053] 图8为本发明的OLED像素驱动方法的步骤4的示意图。

【具体实施方式】

[0054] 以下各实施例的说明是参考附加的图式,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如「上」、「下」、「前」、「后」、「左」、「右」、「内」、「外」、「侧面」等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。在图中,结构相似的单元是以相同标号表示。

[0055] 针对驱动薄膜晶体管阈值电压漂移的问题,现有技术中一般会对OLED像素驱动电路进行改进,增加薄膜晶体管及相应的控制信号,以对驱动薄膜晶体管的阈值电压进行补偿,使有机发光二极管在发光时,流过其的电流与驱动薄膜晶体管的阈值电压无关。

[0056] 如图2所示,现有的一种OLED像素驱动电路采用8T1C的结构,也即八个薄膜晶体管加一个电容的结构,包括第一薄膜晶体管T31、第二薄膜晶体管T32、第三薄膜晶体管T33、第四薄膜晶体管T34、第五薄膜晶体管T35、第六薄膜晶体管T36、第七薄膜晶体管T37、第八薄膜晶体管T38、电容C30及有机发光二极管D30,具体各元件的连接方式为:第一薄膜晶体管T31的栅极接入扫描信号S2,源极接入参考电压Vref,漏极电性连接电容C30的一端以及第七薄膜晶体管T37的源极,电容C30的另一端与第三薄膜晶体管T33的源极以及第五薄膜晶体管T35的栅极连接,第三薄膜晶体管T33的漏极连接第四薄膜晶体管T34的源极以及第二薄膜晶体管T32的漏极,第三薄膜晶体管T33和第四薄膜晶体管T34的栅极都接入扫描信号S2。第二薄膜晶体管T32的栅极接入扫描信号S1,第二薄膜晶体管T32的源极接入初始电压Vini。

[0057] 第四薄膜晶体管T34的漏极连接第五薄膜晶体管T35的漏极和有机发光二极管D30的阳极,有机发光二极管D30的阴极接入电源负电压VSS,第五薄膜晶体管T35的源极连接第八薄膜晶体管T38的漏极以及第七薄膜晶体管T37的漏极,第七薄膜晶体管T37的源极与第六薄膜晶体管T36的漏极连接,第六薄膜晶体管T36的源极接入电源正电压VDD,第六薄膜晶体管T36的栅极和第七薄膜晶体管T37的栅极都接入扫描信号S3,第八薄膜晶体管T38的栅极接入扫描信号S2,第八薄膜晶体管T38的源极接入数据电压Vdata。

[0058] 上述8T1C的架构虽然可以消除驱动TFT的 V_{th} ,但所用TFT的数量较多,会降低面板的开口率,从而降低显示亮度,且较多的TFT也会产生寄生电容等问题。另一方面,该架构需要两个额外电源 V_{ref} 和 V_{ini} ,导致硬件结构较复杂。

[0059] 如图3所示,现有的另一种OLED像素驱动电路采用7T1C的结构,也即七个薄膜晶体管加一个电容的结构,包括第一薄膜晶体管T21、第二薄膜晶体管T22、第三薄膜晶体管T23、第四薄膜晶体管T24、第五薄膜晶体管T25、第六薄膜晶体管T26、第七薄膜晶体管T27、电容C20及有机发光二极管D20,具体各元件的连接方式为:电容C20的一端接入电源正电压ELVDD,电容C20的另一端连接第二节点b,第七薄膜晶体管T27的栅极接入发光信号 E_n ,源极接入电源正电压ELVDD,漏极连接第一节点a,第一薄膜晶体管T21的栅极接入第二节点b,源极连接第一节点a,漏极连接第三节点c,第三薄膜晶体管T23的栅极接入第一扫描信号 S_n ,源极连接第二节点b,漏极连接第三节点c,第四薄膜晶体管T24的栅极接入发光信号 E_n ,源极连接第三节点c,漏极连接第四节点d,有机发光二极管D20的阳极连接第四节点d,有机发光二极管D20的阴极接入电源负电压ELVSS,第五薄膜晶体管T25的栅极接入第二扫描信号 S_{n-1} ,漏极连接第二节点b,源极连接电源负电压ELVSS,第六薄膜晶体管T26的栅极接入第二扫描信号 S_{n-1} ,漏极连接第四节点d,源极连接电源负电压ELVSS,第二薄膜晶体管T22的栅极接入第一扫描信号 S_n ,源极接入输入数据信号 D_m ,漏极连接第一节点a。

[0060] 上述7T1C的补偿架构虽然可以消除驱动TFT的 V_{th} ,但所用TFT的数量较多,会导致面板的开口率下降,从而降低了显示亮度,且较多数量的TFT会产生其他寄生电容等问题。

[0061] 请参照图4,图4为本发明的OLED像素驱动电路的电路图。

[0062] 如图4所示,本发明的OLED像素驱动电路包括第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4、第五薄膜晶体管T5、第六薄膜晶体管T6、电容C以及有机发光二极管D1。其中所述第一薄膜晶体管T1为驱动薄膜晶体管,所述第六薄膜晶体管T6为开关薄膜晶体管。

[0063] 具体各元件的连接方式如下:所述第五薄膜晶体管T5的栅极接入第四扫描信号 S_4 ,所述第五薄膜晶体管T5的源极接入电源正电压OVDD,所述第五薄膜晶体管T5的漏极分别与所述第三薄膜晶体管T3的漏极以及所述第一薄膜晶体管T1的源极连接。

[0064] 所述第三薄膜晶体管T3的栅极接入第二扫描信号 S_2 ,所述第三薄膜晶体管T3的源极和所述第四薄膜晶体管T4的源极都接入数据电压 V_{data} 或者初始化电压 V_{ini} ;所述第四薄膜晶体管T4的栅极接入第三扫描信号 S_3 。其中在所述初始化阶段,所述第三薄膜晶体管T3的源极和所述第四薄膜晶体管T4的源极都接入所述初始化电压;

[0065] 在所述阈值电压存储阶段和所述发光显示阶段,所述第三薄膜晶体管T3的源极和所述第四薄膜晶体管T4的源极都接入所述数据电压。

[0066] 所述第一薄膜晶体管T1的栅极分别与所述第二薄膜晶体管T2的源极以及所述电容C的一端连接,所述电容C的另一端接地。

[0067] 所述第二薄膜晶体管T2的栅极接入第一扫描信号 S_1 ,所述第二薄膜晶体管T2的漏极与所述第一薄膜晶体管T1的漏极、所述第四薄膜晶体管T4的漏极以及所述第六薄膜晶体管T6的漏极连接。

[0068] 所述第六薄膜晶体管T6的栅极接入第四扫描信号 S_4 ,所述第六薄膜晶体管T6的源极与所述有机发光二极管D1的阳极连接,所述有机发光二极管D1的阴极接入电源负电压

OVSS。

[0069] 所述第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4、第五薄膜晶体管T5以及第六薄膜晶体管T6均为低温多晶硅薄膜晶体管、氧化物半导体薄膜晶体管以及非晶硅薄膜晶体管中的一种。

[0070] 所述第一扫描信号S1、第二扫描信号S2、第三扫描信号S3以及第四扫描信号S4均通过外部时序控制器产生。

[0071] 所述第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4、第五薄膜晶体管T5以及第六薄膜晶体管T6均为P型薄膜晶体管。

[0072] 所述第一扫描信号S1、第二扫描信号S2、第三扫描信号S3以及第四扫描信号S4相组合,先后对应于一初始化阶段、一阈值电压存储阶段、及一发光显示阶段。

[0073] 基于上述OLED像素驱动电路,本发明还提供一种OLED像素驱动方法,包括如下步骤:

[0074] S101、提供一OLED像素驱动电路。

[0075] 具体请参阅图4和上文,在此不再赘述。

[0076] S102、进入初始化阶段。

[0077] 结合图5和6,在所述初始化阶段也即 t_0-t_1 时段,所述第一扫描信号S1和所述第三扫描信号S3都为低电位,所述第二扫描信号S2和所述第四扫描信号S4为高电位。

[0078] 所述第一扫描信号S1提供低电位,所述第二薄膜晶体管T2打开;所述第三扫描信号S3提供低电位,所述第四薄膜晶体管T4打开;所述第二扫描信号S2提供高电位,所述第三薄膜晶体管T3关闭;所述第四扫描信号S4提供高电位,所述第五、第六薄膜晶体管T5、T6关闭。

[0079] 由于所述第二、第四薄膜晶体管T2、T4打开,Vini通过T2、T4对所述第一薄膜晶体管T1的栅极(g点)进行充电,使得所述第一薄膜晶体管T1的栅极的电压 V_g 等于初始电压Vini,数据线输出的初始电压Vini满足下式:

[0080] $V_{ini} < V_{data} - V_{th}$;

[0081] 由于第六薄膜晶体管T6关闭,因此有机发光二极管D1不发光,此阶段完成对g点电位的初始化。

[0082] S103、进入阈值电压存储阶段。

[0083] 结合图5和7,在该阈值电压存储阶段也即 t_1-t_2 时段,所述第一扫描信号S1和所述第二扫描信号S2都为低电位,所述第三扫描信号S3和所述第四扫描信号S4都为高电位。

[0084] 所述第一扫描信号S1提供低电位,所述第二薄膜晶体管T2打开;所述第二扫描信号S2提供低电位,所述第三薄膜晶体管T3打开;所述第三扫描信号S3提供高电位,所述第四薄膜晶体管T4关闭;所述第四扫描信号S4提供高电位,所述第五、第六薄膜晶体管T5、T6关闭。

[0085] 由于所述第三薄膜晶体管T3打开,Vdata通过T3对所述第一薄膜晶体管T1的源极(s点)进行充电,使得所述第一薄膜晶体管T1的源极的电压 V_s 等于数据电压Vdata。由于第二薄膜晶体管T2开启,第四、六薄膜晶体管T4、T6关闭,g点电位通过T2、T1、T3进行充电,直到s点与g点之间的夹压为驱动薄膜晶体管(T1)的阈值电压 V_{th} 时截止。

[0086] 由于 V_s 与 V_g 之间满足下式:

[0087] $V_s - V_g = V_{th}$;

[0088] 其中 $V_s = V_{data}$;

[0089] 结合上式,则有 V_g 为:

[0090] $V_g = V_{data} - V_{th}$ 。

[0091] 也即所述第一薄膜晶体管T1的栅极的电压变化至 $V_{data} - V_{th}$,其中 V_{data} 为数据电压, V_{th} 为所述第一薄膜晶体管T1的阈值电压。

[0092] 由于第六薄膜晶体管T6关闭,因此有机发光二极管D1不发光。此阶段完成对g点电位的存储。

[0093] S104、进入发光显示阶段。

[0094] 结合图5和8,在发光显示阶段也即 $t_2 - t_3$ 时段,所述第一扫描信号S1、所述第二扫描信号S2以及所述第三扫描信号S3都为高电位,所述第四扫描信号S4为低电位。

[0095] 所述第一扫描信号S1提供高电位,所述第二薄膜晶体管T2关闭;所述第二扫描信号S2提供高电位,所述第三薄膜晶体管T3关闭;所述第三扫描信号S3提供高电位,所述第四薄膜晶体管T4关闭;所述第四扫描信号S4提供低电位,所述第五、第六薄膜晶体管T5、T6打开。由于第五、六薄膜晶体管T5、T6打开,所述有机发光二极管D1发光,且流经所述有机发光二极管D1的电流与所述第一薄膜晶体管T1的阈值电压无关。

[0096] 具体地,由于第二薄膜晶体管T2关闭,g点电位也即所述第一薄膜晶体管T1的栅极的电压 V_g 保持不变,也即与阈值电压存储阶段时的电压一致, V_g 如下:

[0097] $V_g = V_{data} - V_{th}$;

[0098] 由于第三薄膜晶体管T3关闭,第五薄膜晶体管T5打开,OVDD通过T5对第一薄膜晶体管T1的源极进行充电,使得s点电位 V_s 变为如下:

[0099] $V_s = OVDD$;

[0100] s点与g点之间的夹压 V_{sg} ,此时变为如下:

[0101] $V_{sg} = V_s - V_g = OVDD - (V_{data} - V_{th}) = OVDD - V_{data} + V_{th}$;

[0102] 由于,流过有机发光二极管D1的电流满足:

[0103] $I = k (V_{sg} - V_{th})^2$

[0104] 结合上面的公式,得到最终流过有机发光二极管D1的电流为:

[0105] $I = k (OVDD - V_{data})^2$

[0106] 由此可见,流过有机发光二极管D1的电流与驱动薄膜晶体管(T1)的阈值电压 V_{th} 无关,消除了阈值电压 V_{th} 对有机发光二极管的影响,从而提高了面板显示的均匀性和发光效率。

[0107] 本发明的OLED像素驱动电路及像素驱动方法,通过对现有的像素驱动电路进行改进,从而消除了驱动薄膜晶体管的阈值电压对有机发光二极管的影响,提高了面板显示均匀性,此外还避免了面板随OLED器件的老化而出现的亮度降低、发光效率下降等问题。

[0108] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

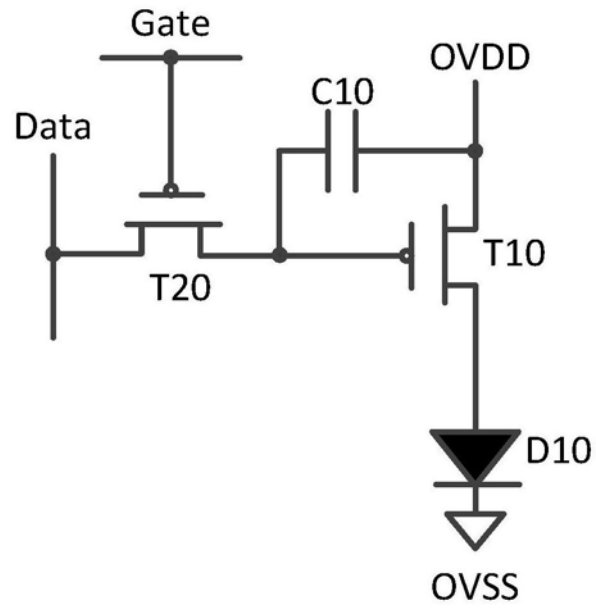


图1

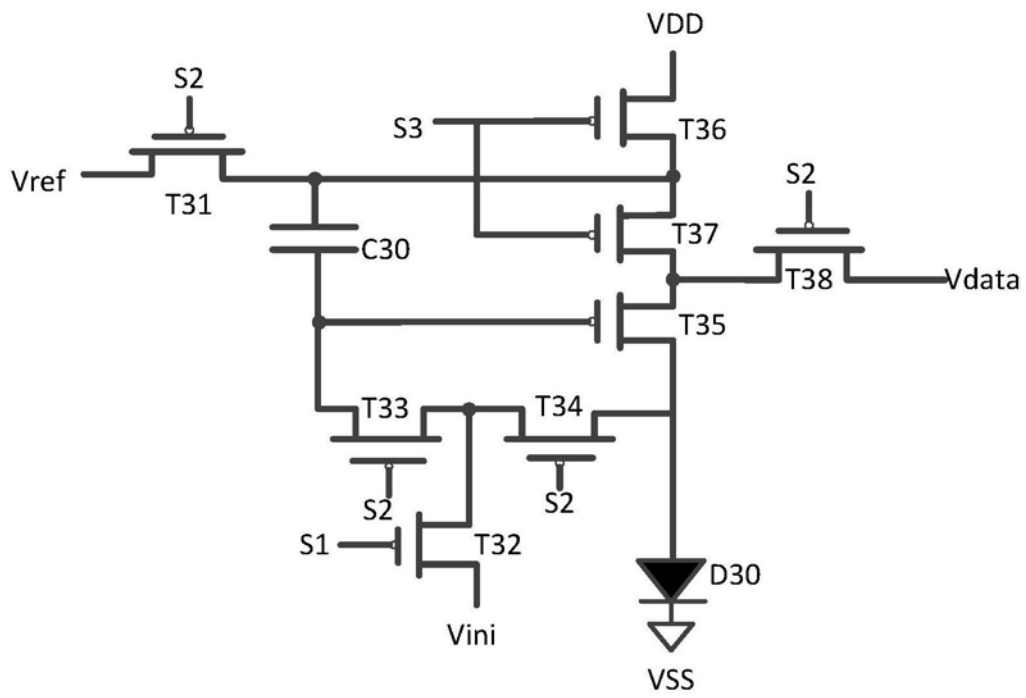


图2

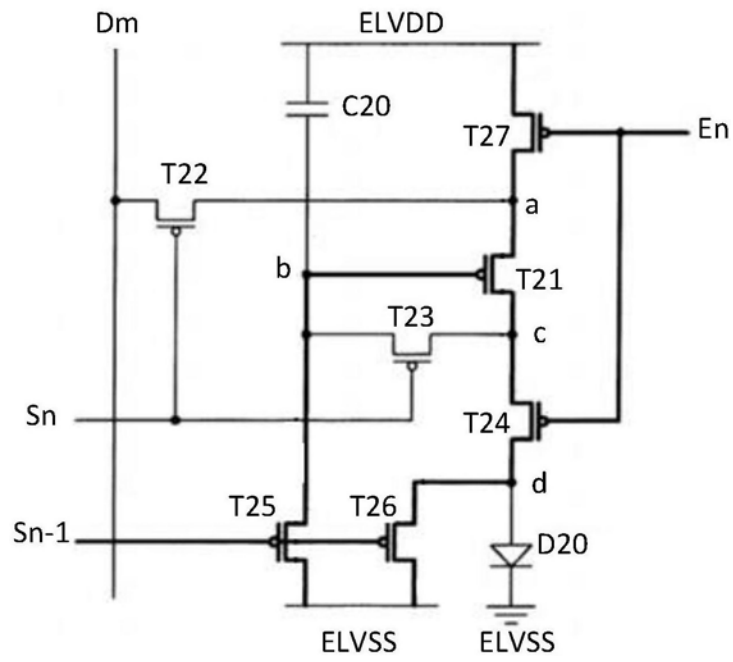


图3

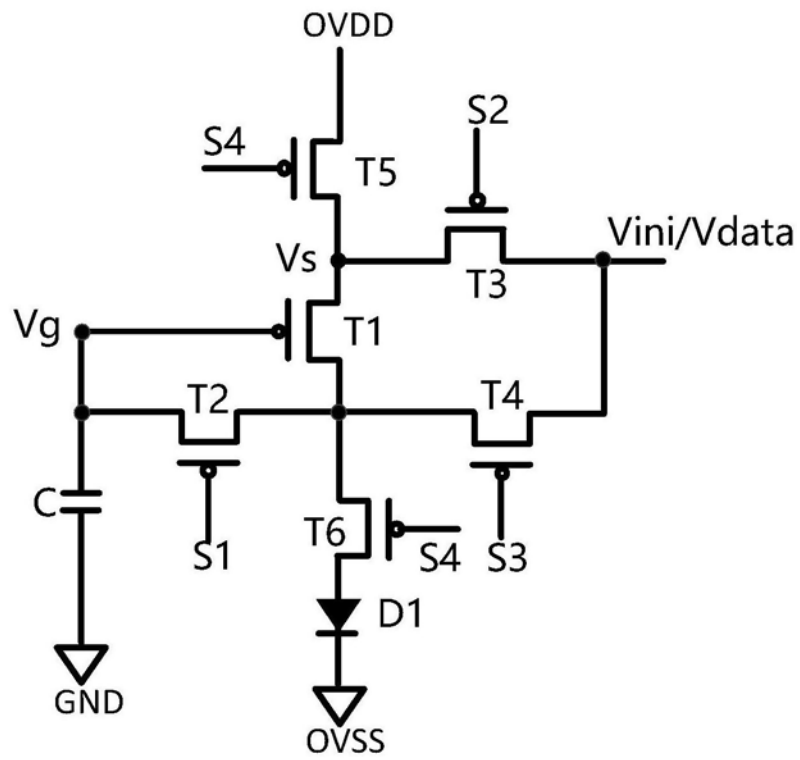


图4

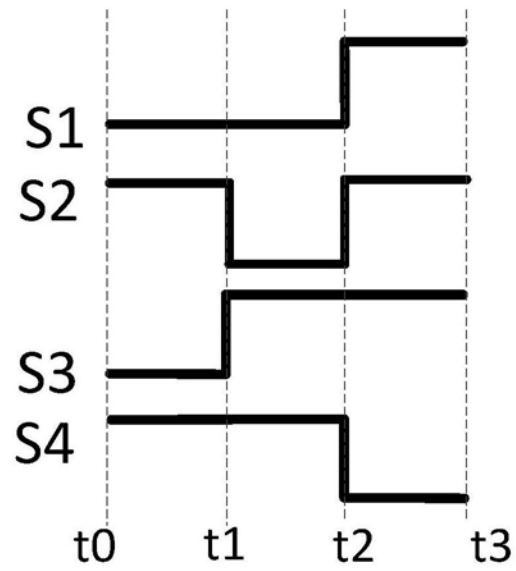


图5

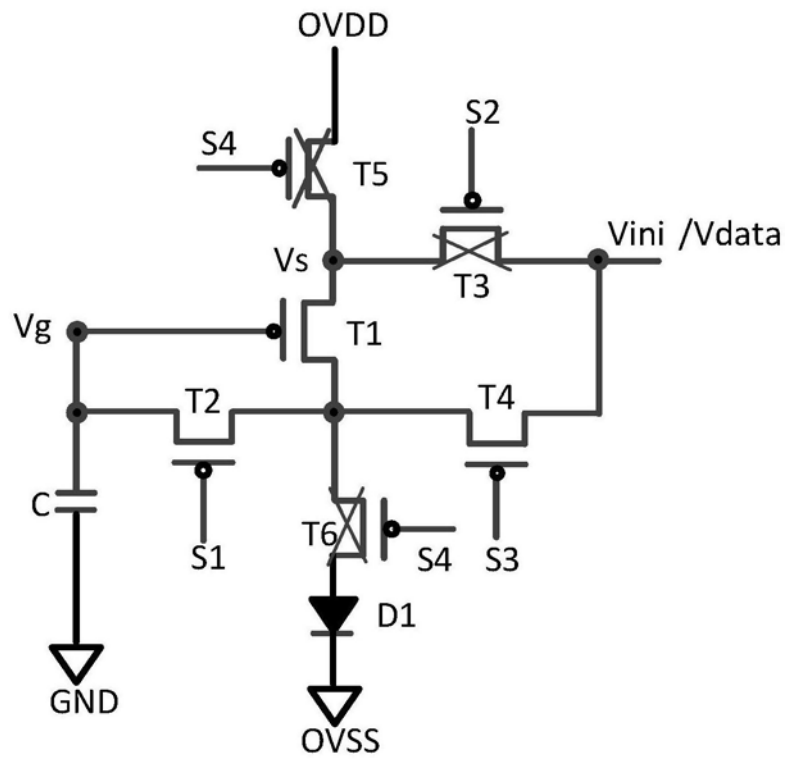


图6

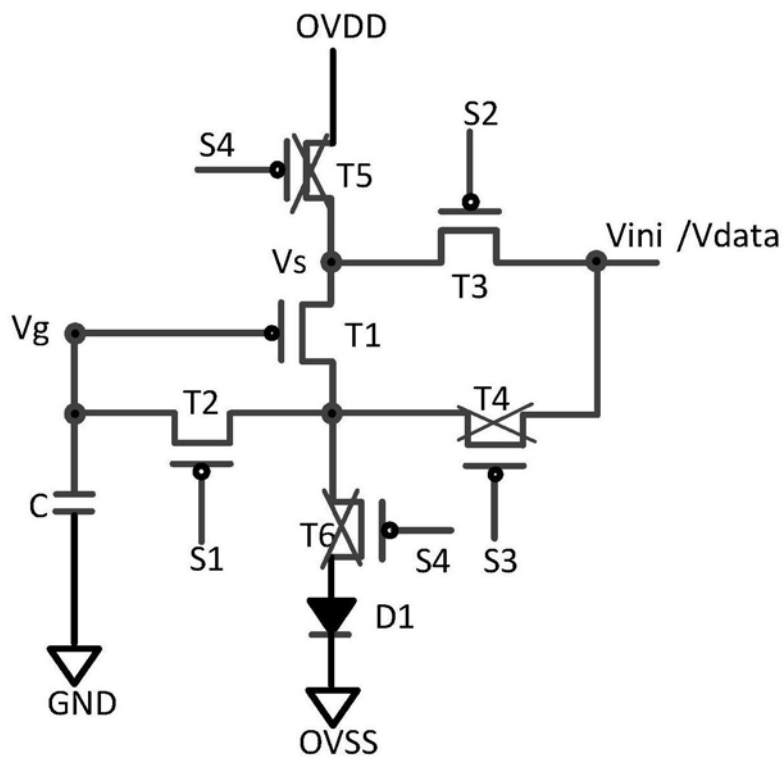


图7

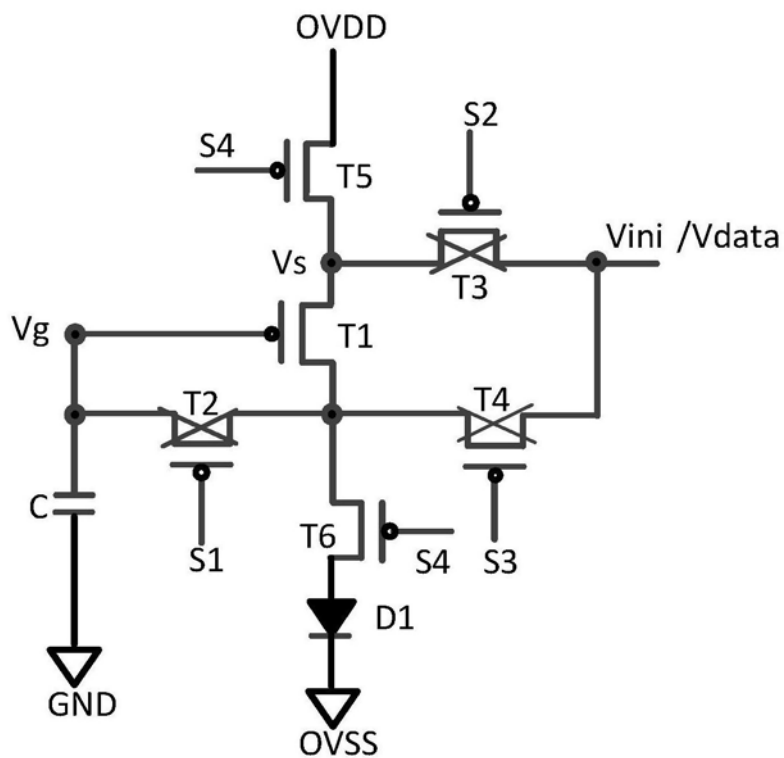


图8

专利名称(译)	一种OLED像素驱动电路及像素驱动方法		
公开(公告)号	CN107331352B	公开(公告)日	2019-02-12
申请号	CN201710699755.9	申请日	2017-08-16
[标]申请(专利权)人(译)	深圳市华星光电技术有限公司		
[标]发明人	陈小龙		
发明人	陈小龙		
IPC分类号	G09G3/3266 G09G3/3291		
CPC分类号	G09G3/3266 G09G3/3291 G09G2320/0233		
代理人(译)	黄威		
其他公开文献	CN107331352A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种OLED像素驱动电路及像素驱动方法，该驱动电路包括：所述第三薄膜晶体管的栅极接入第二扫描信号，所述第三薄膜晶体管的源极和所述第四薄膜晶体管的源极都接入数据电压或者初始化电压；所述第四薄膜晶体管的栅极接入第三扫描信号；所述第一薄膜晶体管的栅极分别与所述第二薄膜晶体管的源极以及所述电容的一端连接，所述电容的另一端接地；所述第二薄膜晶体管的栅极接入第一扫描信号，所述第二薄膜晶体管的漏极分别与所述第一薄膜晶体管的漏极、所述第四薄膜晶体管的漏极以及所述第六薄膜晶体管的漏极连接。本发明的OLED像素驱动电路及像素驱动方法，能够提高面板的显示均匀性和发光效率。

