



(12)发明专利

(10)授权公告号 CN 104465705 B

(45)授权公告日 2018.02.09

(21)申请号 201410753319.1

(51)Int.Cl.

(22)申请日 2014.12.10

H01L 27/32(2006.01)

(65)同一申请的已公布的文献号

申请公布号 CN 104465705 A

(56)对比文件

CN 103715230 A, 2014.04.09, 说明书第
[0015]-[0025]段、附图1-2.

(43)申请公布日 2015.03.25

CN 1855525 A, 2006.11.01, 说明书第3页第
3段-第6页倒数第2段、附图3, 6A.

(30)优先权数据

103133650 2014.09.26 TW

审查员 张海洋

(73)专利权人 友达光电股份有限公司

地址 中国台湾新竹科学工业园区新竹市力
行二路1号

(72)发明人 李佳桦

(74)专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 梁挥 李岩

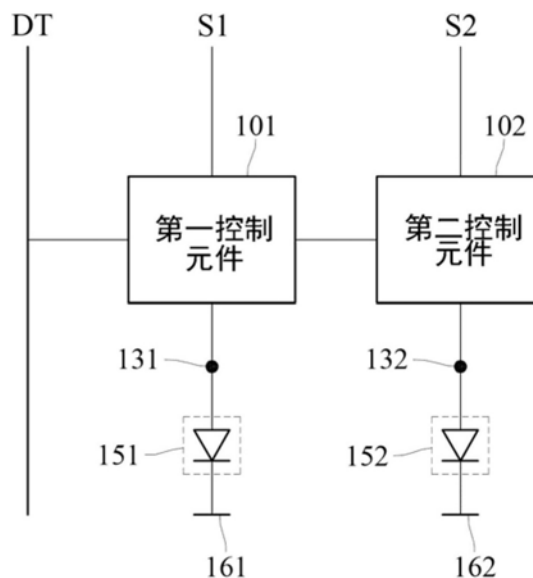
权利要求书2页 说明书8页 附图10页

(54)发明名称

有机发光二极管的像素结构

(57)摘要

本发明提供一种有机发光二极管的像素结构,定义有第一区与第二区且包含基板、第一与第二控制元件、第一与第二电极层、第一与第二发光层以及对应电极层。第一与第二控制元件设置于基板之上,分别电性耦接第一与第二电极层。基板横跨第一区与第二区。第一电极层设置于第一区并包含反射层。第一发光层设置于第一电极层上且与之电性耦接。第二电极层为透明且设置于第二区。第二发光层设置于第二电极层上且与之电性耦接。对应电极层设置于两发光层上且电性耦接两发光层。



1. 一种有机发光二极管的像素结构,定义有一第一区与一第二区且其特征在于,包含:
 - 一基板,横跨该第一区与该第二区;
 - 一第一控制元件,设置于该基板之上,该第一控制元件包含一第一薄膜晶体管,该第一薄膜晶体管包含一第一栅极、一第一源极、一第一漏极以及一第一通道,该第一栅极设置于该基板上,该第一通道电性耦接该第一源极与该第一漏极;
 - 一第一电极层,设置于该第一区,电性耦接该第一控制元件,并包含一反射层,该第一控制元件于该第一源极或该第一漏极电性耦接该第一电极层;
 - 一第一发光层,设置于该第一电极层上,电性耦接该第一电极层;
 - 一第二控制元件,设置于该基板之上,该第二控制元件包含一第二薄膜晶体管,该第二薄膜晶体管包含一第二栅极、一第二源极、一第二漏极以及一第二通道,该第二栅极设置于该基板上,该第二通道电性耦接该第二源极与该第二漏极,该第二栅极电性耦接该第一栅极;
 - 一第二电极层,透明且设置于该第二区,电性耦接该第二控制元件,该第二控制元件于该第二源极与该第二漏极其中之一电性耦接该第二电极层;
 - 一第二发光层,设置于该第二电极层上,电性耦接该第二电极层,该第一发光层与该第二发光层不重叠的间隔设置;以及
 - 一对应电极层,设置于该第一发光层与该第二发光层上,电性耦接该第一发光层与该第二发光层。
2. 如权利要求1所述的有机发光二极管的像素结构,其特征在于,该第一控制元件与该第二控制元件设置于该第一区。
3. 如权利要求1所述的有机发光二极管的像素结构,其特征在于,该第二控制元件更包含一开关单元,该开关单元用以受控于一开关信号,该第二源极与该第二漏极其中之另一电性耦接该开关单元。
4. 如权利要求1所述的有机发光二极管的像素结构,其特征在于,该第二控制元件更包含一开关单元,该开关单元受控于一开关信号且电性耦接于该第二电极层与该第二薄膜晶体管之间。
5. 如权利要求1至4任一项所述的有机发光二极管的像素结构,其特征在于,该第一栅极电性耦接一第一数据线,该第二栅极电性耦接一第二数据线,该第一数据线与该第二数据线分别用以提供该第一栅极与该第二栅极相异的两数据信号。
6. 如权利要求1至4任一项所述的有机发光二极管的像素结构,其特征在于,更包含一栅极绝缘层,该栅极绝缘层部分设置于该基板上,该第一控制元件与该第二控制元件部份设置于该栅极绝缘层上。
7. 如权利要求1所述的有机发光二极管的像素结构,其特征在于,更包含一隔绝层,该隔绝层设置于该基板之上并设置于该第一发光层与该第二发光层之间。
8. 如权利要求1所述的有机发光二极管的像素结构,其特征在于,更定义有一第三区且更包含:
 - 一第三控制元件,设置于该基板之上;
 - 一第三电极层,透明且设置于该第三区,电性耦接该第三控制元件;以及
 - 一第三发光层,设置于该第三电极层上,电性耦接该第三电极层;

其中该基板更横跨该第三区。

9. 如权利要求1所述的有机发光二极管的像素结构,其特征在于,该第二区为透明或半透明。

10. 如权利要求1所述的有机发光二极管的像素结构,其特征在于,该第一发光层与该第二发光层用以发出相同颜色的光。

11. 一种显示器,其特征在于,包含:

多个如权利要求1所述的像素结构,以矩阵方式排列;以及

一驱动单元,用以根据一第一影像数据控制该些第一控制元件,使该些第一发光层根据该第一影像数据产生一不透明的第一影像,并且用以根据一第二影像数据控制该些第二控制元件,使该些第二发光层根据该第二影像数据产生一透明或者半透明的第二影像。

有机发光二极管的像素结构

技术领域

[0001] 本发明是关于透明显示技术,特别是关于一种有机发光二极管(organic light-emitting diode,简称OLED)的像素结构。

背景技术

[0002] 应用有机发光二极管的透明显示器在设计上通常以像素为单位被切分成显示区和穿透区。显示区是像素结构的所在,是真正发光的地方,穿透区则空无一物,因而通过透明基板可观察到显示器后方。在一个像素中,穿透区可包围显示区、与显示区并列或夹杂于各单色二极管之间,但主动发光的区域无论如何比在非透明显示器上小,使得透明显示器普遍有亮度或与背景对比不足的问题。

发明内容

[0003] 本发明旨在揭露一种有机发光二极管的像素结构,其中于穿透区亦设有发光层以选择性地增加亮度或对比。

[0004] 所揭露的有机发光二极管的像素结构定义有第一区与第二区且包含基板、第一控制元件、第一电极层、第一发光层、第二控制元件、第二电极层、第二发光层以及对应电极层。第一与第二控制元件设置于基板之上,分别电性耦接第一与第二电极层。基板横跨第一区与第二区。第一电极层设置于第一区并包含反射层。第一发光层设置于第一电极层上且电性耦接第一电极层。第二电极层为透明且设置于第二区。第二发光层设置于第二电极层上且电性耦接第二电极层。对应电极层设置于第一与第二发光层上,电性耦接第一与第二发光层。

[0005] 一种显示器,包含有多个如前述的像素结构及驱动单元。多个像素结构以矩阵方式排列;驱动单元根据第一影像数据控制前述第一控制元件,使第一发光层根据第一影像数据产生不透明的第一影像,并且用以根据第二影像数据控制前述第二控制元件,使第二发光层根据第二影像数据产生透明或者半透明的第二影像。

[0006] 针对于现有技术,本发明的有机发光二极管的像素结构通过穿透区(第二区)设置的第二发光层,并配以不同的控制元件,不仅可显示最高的透明度,还可显示高对比度。

[0007] 以上关于本发明内容及以下关于实施方式的说明用以示范与阐明本发明的精神与原理,并提供对本发明的专利申请范围更进一步的解释。

附图说明

[0008] 图1为依据本发明一实施例有机发光二极管的像素结构的方块图;

[0009] 图2为依据本发明一实施例有机发光二极管的像素结构的剖面图;

[0010] 图3为依据本发明一实施例有机发光二极管的像素结构的俯视图;

[0011] 图4A至图7为本发明不同实施例中有有机发光二极管的像素结构的电路图;

[0012] 图8A为应用本发明的显示器的一实施例的示意图;

- [0013] 图8B为应用本发明的显示器其像素矩阵在一实施例中排列方式的示意图；
- [0014] 图9A、图9B、图9C、图10A、图10B、图10C为应用本发明的显示器显示画面示意图。
- [0015] 其中，附图标记：
- [0016] 10 基板
- [0017] 101 第一控制元件
- [0018] 11 第一薄膜晶体管
- [0019] 110 第一栅极
- [0020] 112 第一源极
- [0021] 114 第一漏极
- [0022] 113 第一通道
- [0023] 102 第二控制元件
- [0024] 12 第二薄膜晶体管
- [0025] 120 第二栅极
- [0026] 122 第二源极
- [0027] 124 第二漏极
- [0028] 123 第二通道
- [0029] 127 开关单元
- [0030] 102' 第三控制元件
- [0031] 12' 第三薄膜晶体管
- [0032] 127' 开关单元
- [0033] 103a、103b、103c 开关单元
- [0034] 131 第一电极层 (的导电部)
- [0035] 132 第二电极层
- [0036] 132' 第三电极层
- [0037] 14 反射层
- [0038] 151、151R、151G、151B、801R、801G、801B、803R、803G、803B、805R、805G、805B、807R、807G、807B 第一发光层
- [0039] 152、152R、152G、152B、802R、802G、802B、804R、804G、804B、806R、806G、806B、808R、808G、808B 第二发光层
- [0040] 152' 第三发光层
- [0041] 16、161、162 对应电极层
- [0042] 17 栅极绝缘层
- [0043] 18 隔绝层
- [0044] 19 平坦层
- [0045] 801a 驱动单元
- [0046] 802a 像素矩阵
- [0047] C、C' 电容
- [0048] DT、DT' 数据信号
- [0049] EM、EM'、S1、S2 控制/开关信号

- [0050] OVDD 输入电位
[0051] OVSS 输出电位
[0052] SC 扫描信号

具体实施方式

[0053] 以下在实施方式中叙述本发明的详细特征,其内容足以使任何熟习本领域的技术人员了解本发明的技术内容并据以实施,且依据本说明书所揭露的内容、权利要求范围及图式,任何熟习本领域的技术人员可轻易地理解本发明相关的目的及优点,但并非用以限制本发明的范畴。

[0054] 请参见图1。图1为依据本发明一实施例有机发光二极管的像素结构(下称像素结构)的方块图。如图1所示,像素结构在电路方面有两条主要路径,第一条包含依序两两电性耦接的第一控制元件101、第一电极层131、第一发光层151以及对应电极层161,第二条则包含依序两两电性耦接的第二控制元件102、第二电极层132、第二发光层152以及对应电极层162。本实施例中控制元件101与102共享输入的数据信号DT以分别驱动发光层151与152;在其他实施例中,控制元件101与102可接收不一样的数据,如同在本实施例中两者受制于分离的开关或控制信号S1与S2。信号S1与S2表示电源和/或数字控制手段。具体而言,以信号S1为例,其可用以使第一控制元件101作动或不作动或间接对第一发光层151供电。第一控制元件101作动时接收数据信号DT且前述第一条路径导通,第一发光层151在相对应的电极层131与161间受激发光。在一实施例中,第一电极层131为阳极(anode)而对应电极层161为阴极(cathode);在另一实施例中两电极层131与161分属阴阳。

[0055] 同样地,开关或控制信号S2可用以使第二控制元件102作动或不作动或间接对第二发光层152供电。第二控制元件102作动时通过第一控制元件101或与第一控制元件101并联接收数据信号,前述第二条路径导通,第二发光层152在相对应的电极层132与162间受激发光。本实施例中对应电极层161与162分离;在另一实施例中,发光层151与152共享一对应电极层,亦即电极层161与162相同或电性耦接。

[0056] 请参见图2。图2为依据本发明一实施例像素结构的剖面图。如图2所示,像素结构包含基板10且定义有第一区与第二区,分别对应现有技术的显示区与穿透区;基板10横跨该两区。前述控制元件101与102设置于基板10之上,且在本实施例中分别包含第一薄膜晶体管(thin-film transistor,简称TFT)11与第二薄膜晶体管12。第一薄膜晶体管11包含第一栅极110、第一源/漏极112、114以及第一通道113。第一栅极110设置于基板10上。第一通道113耦接第一源/漏极112与114,用以选择性地让电荷流通于该两极之间;第一通道113可以由半导体材料形成。第一控制元件101于第一源/漏极112与114其中之一(如114)电性耦接设置于第一区的第一电极层131。具体而言,第一电极层131包含反射层14,因此图2中的131实为第一电极层的导电部。反射层14的存在使第一区成为不透明、高对比度的显示区。反射层14一般而言为金属质,例如为金属质导电体。在一实施例中,导电部131与反射层14没有分别,两者为同一层不透明金属电极。在另一实施例中,导电部131为以如氧化铟锡(indium tin oxide,简称ITO)制作的透明电极,电性耦接金属质的反射层14。除此之外,发光层151与反射层14分别对基板10的投影可以至少部分重叠。本实施例中第一源/漏极114通过反射层14电性耦接导电部131,但本发明并不以此为限。

[0057] 同样地,第二薄膜晶体管12包含第二栅极120、第二源/漏极122、124以及第二通道123。第二栅极120设置于基板10上。第二通道123耦接第二源/漏极122与124,用以选择性地让电荷流通于该两极之间;第二通道123可以由半导体材料形成。第二控制元件102于第二源/漏极122与124其中之一(如122)电性耦接设置于第二区的第二电极层132。可能不透明的控制元件101与102在本实施例中设置于第一区,就顶发光(top-emitting)的像素结构而言藏于反射层14之后;换句话说,控制元件101与102可位于反射层14对基板10的正投影之内。

[0058] 在一实施例中,如图2所示,像素结构更包含栅极绝缘层17,其设置于基板10上,除在栅极110与120附近设置于栅极110与120上。控制元件101与102部份设置于栅极绝缘层17上,例如薄膜晶体管11与12除栅极110与120外设置于栅极绝缘层17上。

[0059] 前述第一发光层151设置于第一电极层131上,而第二发光层152设置于第二电极层132上。本实施例中发光层151与152共享对应电极层16,其又设置于发光层151与152上。如前所述,第一电极层131、第一发光层151与对应电极层16依序两两电性耦接,第二电极层132、第二发光层152与对应电极层16依序两两电性耦接。第二电极层132可以透明材料制作,一般而言第二发光层152、对应电极层16、基板10等亦可以透明或半透明材料制作,从而使第二区成为具可变透明度的穿透区。具体而言,第二控制元件102不作动时基板10下或后方的背景光可由基板10穿透至对应电极层16的上或前方,而第二控制元件102作动时第二发光层152相对低对比地显示。

[0060] 请注意第一区与第二区的分界没有也不需要明确定义。在一实施例中,于基板10之上、发光层151与152之间设置有间隔层18。在图2的水平方向上第一区与第二区在间隔层18内事实上可部分重叠,只要前述诸电性耦接关系成立,而譬如第一电极层131不与第二电极层132或第二发光层152电性耦接,第二电极层132不与第一发光层151电性耦接。

[0061] 在一实施例中,如图2所示,像素结构更包含至少一平坦层19,至少设置于第一区,尤其是薄膜晶体管11与12上,使第一电极层131得以在平坦的表面上制作。平坦层19的材料可以是但不限于氮化硅(silicon nitride)。

[0062] 请参见图3。图3为依据本发明一实施例像素结构忽略对应电极层16的俯视图。如图3所示,像素结构于第一区包含第一发光层151R、151G与151B,各自电性耦接分别的第一电极层;像素结构于第二区包含第二发光层152R、152G与152B,各自电性耦接分别的第二电极层。第一发光层151R、151G与151B以间隔层18与第二发光层152R、152G与152B相隔。事实上,第一发光层151R、151G与151B之间或第二发光层152R、152G与152B之间也可设置有间隔层。发光层151R与152R用以显示三原色中的红色,发光层151G与152G用以显示绿色,而发光层151B与152B用以显示蓝色,从而相加出全彩(full color)。在图3中,第一发光层151R、151G与151B着以较密的网点,以示第一区由于反射层14的不透明性;第二发光层152R、152G与152B则着以较疏的网点,表示第二区为透明或半透明。以显示器整体画面的角度来看,画面中的像素相邻排列使得第一发光层与第二发光层以周期循环方式交错排列。

[0063] 以下描述本发明不同实施例中像素结构衍生自图1的电路。请参见图4A,其中以控制元件101与102为n型金属氧化物半导体场效应晶体管(n-type metal-oxide-semiconductor field-effect transistor,简称nMOSFET)为例的像素结构的实施例。如图4A所示,受控于扫描信号SC的开关单元103a(一个nMOSFET)和电容C构成控制元件101与102

接收数据信号DT的机制。扫描信号SC可以开启或关闭开关单元103a,当开关单元103a开启时数据信号DT会提供给第一栅极110,因此第一薄膜晶体管11便可以根据数据信号DT来产生对应的电给发光层151。具体而言,前述第一栅极110耦接开关单元103a,第一源/漏极112具输入电位OVDD,而电容C定义第一栅极110与第一源/漏极114间的跨压。第二控制元件102更包含开关单元127。开关单元127于栅极受控于开关信号EM,其源或漏极具有输入电位OVDD。如同图1中控制元件101与102分别受控于控制信号S1与S2,本发明并不限制对第一薄膜晶体管11和开关单元127的输入电位必须同样是OVDD。第二薄膜晶体管12于第二源/漏极124电性耦接开关单元127,并于第二源/漏极122电性耦接第二电极层132。本实施例中第二薄膜晶体管12于第二栅极120耦接开关单元103a(以及第一栅极110与电容C)以接收数据信号DT。另一实施例中,第二栅极120耦接其他的数据源。在另一实施例中,第一栅极110电性耦接一第一数据线,第二栅极120电性耦接一第二数据线,第一数据线与第二数据线分别用以提供第一栅极110与第二栅极120相异的两数据信号。如前所述,电极层131与132分别电性耦接发光层151与152。本实施例中发光层151与152复电性耦接同样的对应电极层16,在图4A中以输出电位0VSS表示。

[0064] 请同时参考图2及图4A,在一实施例中,电路操作叙述如下:当扫描信号SC相对开关单元103a的栅极端来说为一高准位时,扫描信号SC导通开关单元103a,数据信号DT经由开关单元103a供电给第一薄膜晶体管11的第一栅极110及电容C。因为开关单元103a的导通,使得电容C得以开始储存数据信号DT的电压位准,并改变第一薄膜晶体管11的栅极与源极之间的电位差,进而控制流经第一薄膜晶体管11的电流。第一发光层151根据输入电位OVDD与输出电位0VSS之间的电位差以及电路等效负载所对应产生的电流受激发光。当扫描信号SC相对开关单元103a的栅极端来说为一低准位时,扫描信号SC不导通开关单元103a,开关单元103a的不导通阻断数据信号DT供电给第一薄膜晶体管11的第一栅极110及电容C。此时第一薄膜晶体管11不导通,第一发光层151不发光。

[0065] 请再参考图4A,事实上当扫描信号SC导通开关单元103a,电容C同时也定义第二薄膜晶体管12的第二栅极120端电位。当开关信号EM相对开关单元127的栅极来说为一高准位时,开关信号EM导通开关单元127。此时,数据信号DT控制流经第二薄膜晶体管12的电流。第二发光层152根据输入电位OVDD与输出电位0VSS之间的电位差以及电路等效负载所对应产生的电流受激发光。当扫描信号SC相对开关单元103a的栅极来说为一低准位或开关信号EM相对开关单元127的栅极来说为一低准位时,开关单元103a或开关单元127不导通。此时,开关单元103a的不导通将阻断数据信号DT供电给第二薄膜晶体管12的第二栅极120及电容C;而开关单元127的不导通将阻断电流流经开关单元127及第二薄膜晶体管12。故当开关单元103a或开关单元127不导通时,第二发光层152不发光。

[0066] 对应图4A,但控制元件101与102以电洞型(p-type)金属氧化物半导体场效晶体管(简称pMOSFET)为例的像素结构的实施例请参见图4B,其中受控于扫描信号SC的开关单元103b(一个pMOSFET)和电容C构成控制元件101与102接收数据信号DT的机制。

[0067] 请注意薄膜晶体管11与12以及开关单元103a(或103b)与127不一定是同样规格或尺寸。事实上,藉由例如在工艺中调整薄膜晶体管11与12分别的长宽比而形成发光层151与152的最佳亮度组合,可使像素结构兼顾主动显示与透明性。

[0068] 另外,在一实施例中,如图4C所示,令第二源极124具有输入电位OVDD,而第二薄膜

晶体管12于第二漏极122通过开关单元127耦接第二电极层132,可使第二栅极120与第二源极124间具有稳定且较大的跨压,进而正面影响通过第二发光层152的电流(以及第二发光层152的亮度)。图4C所示实为图4B中第二薄膜晶体管12与开关单元127互换位置。图4C中控制元件101、102与开关单元103b以为一pMOSFET为例。开关单元103b受控于扫描信号SC。电容C定义第一栅极110与第一源/漏极112间的跨压。薄膜晶体管11与12于各自的栅极110与120耦接开关单元103a(以及电容C)以接收数据信号DT。

[0069] 请参见图5A,为依据本发明像素结构另一实施例的方块图。如图5A所示,像素结构在电路方面有两条主要路径,第一条包含依序两两电性耦接的第一控制元件101、第一电极层131、第一发光层151以及对应电极层161,第二条则包含依序两两电性耦接的第二控制元件102、第二电极层132、第二发光层152以及对应电极层162。本实施例中控制元件101使用输入的数据信号DT,而控制元件102使用另一输入的数据信号DT'以分别驱动发光层151与152。除了数据信号DT及DT',控制元件101与102更可接收其他不一样的数据,如同在本实施例中两者受制于分离的开关或控制信号S1与S2。信号S1与S2表示电源和/或数字控制手段。具体而言,以信号S1为例,其可用以使第一控制元件101作动或不作动或间接对第一发光层151供电。第一控制元件101作动时接收数据信号DT且前述第一条路径导通,第一发光层151在相对应的电极层131与161间受激发光。在一实施例中,第一电极层131为阳极(anode)而对应电极层161为阴极(cathode);在另一实施例中两电极层131与161分属阴阳。

[0070] 如前所提及,第二控制元件102事实上可以和第一控制元件101耦接相异的数据源,以使像素结构的穿透区除增加对比或亮度外,能使同一像素内的第一发光层和第二发光层分别接受不同的数据驱动,可以在同一显示器画面内构成并显示两重合的不同影像。藉由调整分别通过发光层151与152的电流,显示区和穿透区的影像可以任意比例混成,或者穿透区的多个像素可以用来组成与显示区(非穿透区)不同的影像。请参见图5B。如图所5B示,开关单元103c受控于扫描信号SC(因此与103b同步),并和电容C'构成第二控制元件102接收另一数据信号DT'的机制。第二薄膜晶体管12于第二栅极120电性耦接开关单元103c,于第二源/漏极122通过开关单元127电性耦接第二电极层132(以及第二发光层152)。第二源/漏极124具输入电位0VDD,电容C'则定义/储存其与第二栅极120间的跨压。图5B的输入电位0VDD、扫描信号SC及开关信号EM可对应到第5A图中电源极控制手段S1、S2。发光层151与152复电性耦接对应电极层161、162,在图5B中以输出电位0VSS表示。在一实施例中,对应电极层161、162实质上属于前述完整对应电极层16。在另一实施例中,对应电极层161、162彼此分开,在物理结构上来说为独立的两电极。有关图5B对应实施例的电路操作方式,请参考图4A并以此类推,不再于此赘述。

[0071] 上述亮度组合亦可动态调整。具体而言,基板10可更横跨定义于像素结构中的第三区,而像素结构更包含设置于基板10之上(如第一区)的第三控制元件102'。请参见图6与图7,其中第三控制元件102'包含串联的第三薄膜晶体管12'与第三开关单元127'。本实施例中第三薄膜晶体管12'于其栅极耦接开关单元103b,因而受控于扫描信号SC。在一实施例中,如第6图所示,第三控制元件102'并联于类似第4A图中第二薄膜晶体管12串联开关单元127所形成的第二控制元件102。第三开关单元127'耦接第二电极层132,薄膜晶体管12与12'可能有相异的长宽比,因此控制元件102与102'分别或一起作动时第二发光层152可程度不一地受激发光,改变像素结构整体呈现的饱和度。

[0072] 在另一实施例中,如图7所示,第三控制元件102'电性耦接设置于第三区的第三电极层132',第三发光层152'设置于第三电极层132'上,对应电极层16(以输出电位0VSS表示)更设置于第三发光层152'上。第三薄膜晶体管12'、第三电极层132'以及第三发光层152'在像素结构中的设置可分别由图2中的第二薄膜晶体管12、第二电极层132以及第二发光层152类推。举例来说,请参照图2并以此类推,在一实施例中,第三薄膜晶体管12'包含第三栅极、第三源极、第三漏极、以及第三通道。第三栅极设置于基板10上。第三通道耦接第三源极与漏极,用以选择性地让电荷流通于该两极之间;第三通道可以由半导体材料形成。第三控制元件102'于第三源极、第三漏极与其中之一(如第三源极)电性耦接设置于第三区的第三电极层132'。可能不透明的控制元件101、102与102'在本实施例中设置于第一区,就顶发光(top-emitting)的像素结构而言藏于反射层14之后;换句话说,控制元件101、102与102'可位于反射层14对基板10的正投影之内。

[0073] 第三电极层132'、第三发光层152'以及对应电极层16依序两两电性耦接。图7中由于第三薄膜晶体管12'、第三开关单元127'和第三发光层152'在规格上皆可自由变化,像素结构较于图6中有更多的弹性。请参见图8A,本图为一应用本发明的像素结构的显示器的示意图。此显示器包含驱动单元801a及像素矩阵802a。驱动单元801a耦接像素矩阵802a,其用以输出扫描信号SC以及数据信号DT至像素矩阵802a,以驱动像素矩阵802a使像素发光以构成显示影像。像素矩阵802a由具有本发明的像素结构的像素所组成,如前述本发明的像素结构包含第一区和第二区(其余则如前述而不再赘述)。请参见图8B,本图为依据本发明一实施例像素矩阵忽略每一像素结构的对应电极层16的俯视图。在一实施例中,像素相邻排列如图8B所示,使得同一行的不同像素的第一区(第二区)串联成行,且此些成行的第一区及第二区,一行一行地间隔着隔绝层以周期方式交错排列。例如同样位于第一区的第一发光层801R、801G、801B与805R、805G、805B与其间间隔的其他像素的第一区串联成行。又例如同样位于第二区的第二发光层802R、802G、802B与806R、806G、806B与其间间隔的其他像素的第二区串联成行。以上叙述为基于图8B中所绘的纵向成行排列方式描述像素排列,但实际上排列方式不以此为限。实际上像素亦可旋转90度角横向排列,或与水平线夹一任意角度。

[0074] 如前述像素结构更包含第一发光层151位于第一区、第二发光层152位于第二区,以及第一控制元件101受控于扫描信号SC以及数据信号DT,并控制第一发光层151发光;第二控制元件102受控于扫描信号SC以及数据信号DT,并控制第二发光层152发光。请参考图9A、9B、9C,此三图第一发光层151构成的第一影像、第二发光层152构成的第二影像及显示器显示画面的示意图。在图9A、9B、9C中以带有网格的斜直线分别举例表示第一、第二影像及显示器画面以力求精简,实际上各影像不限于斜直线且更可为动态影像。各斜直线使用不同的网格用以表示两影像的透明度可以但不一定相同。

[0075] 如图9A、9B、9C所示,在一实施例中,驱动单元801a以数据信号DT驱动第一发光层151与第二发光层152,第一发光层151与第二发光层152发光协同构成显示器的显示影像。更精确来说,第一发光层151发光构成不透明的第一影像,例如图9A所示;而第二发光层152发光构成透明或半透明的第二影像,例如图9B所示。两影像在显示器画面中形成一重合影像,例如图9C所示。由于在此实施例中,第一发光层151及第二发光层152同样受数据信号DT驱动,故第一影像151及第二影像152实质上以不同的亮度、对比但同样表达数据信号DT内

含的影像讯息。驱动单元801a调整通过第一发光层151与第二发光层152的电流大小,以控制第一发光层151与第二发光层152的发光,等同于控制第一影像及第二影像的对比及亮度,进而控制第一影像与第二影像的混合比例,协调显示器显示影像的亮度或对比。

[0076] 请参见图10A、10B、10C,此三图的表达原则与图9A、9B、9C相同,请参见前段,不再于此赘述。在另一实施例中,驱动单元以数据信号DT驱动第一发光层151,但以另一数据信号DT'驱动第二发光层152。本实施例与图9A、9B、9C所揭示的实施例不同处在于:在本实施例中,显示器利用不同的信号源分别驱动第一发光层151和第二发光层152,故第一影像与第二影像除了亮度、对比不同,影像内容也不相同。但显示器还是在同一个显示画面中同时显示第一影像151及第二影像152。驱动单元调整通过第一发光层与第二发光层电流大小,以控制第一发光层151与第二发光层152的发光,等同于控制第一影像及第二影像的对比及亮度,进而控制第一影像与第二影像的混合比例。

[0077] 在更一实施例中,像素结构更包含第三发光层152'位于第三区(请一并参考图2、图6及前述内容,以此类推),驱动单元以数据信号DT驱动第一发光层151,并以另一数据信号DT'驱动第二发光层152及第三发光层152'。更藉由第二发光层152及第三发光层152'微调第二影像的亮度、对比。

[0078] 综上所述,本发明旨在透明显示器的穿透区(第二区)设置第二发光层,并配以不同的控制元件。第二控制元件不作动时,像素结构可显示最高的透明度;第二控制元件作动时,像素结构可有高对比度的表现。

[0079] 虽然本发明以前述的实施例揭露如上,然其并非用以限定本发明。在不脱离本发明的精神和范围内,,任何熟悉本领域的技术人员当可作各种的更动与润饰,但这些相应的更动与润饰都应属于本发明所附的权利要求的保护范围。

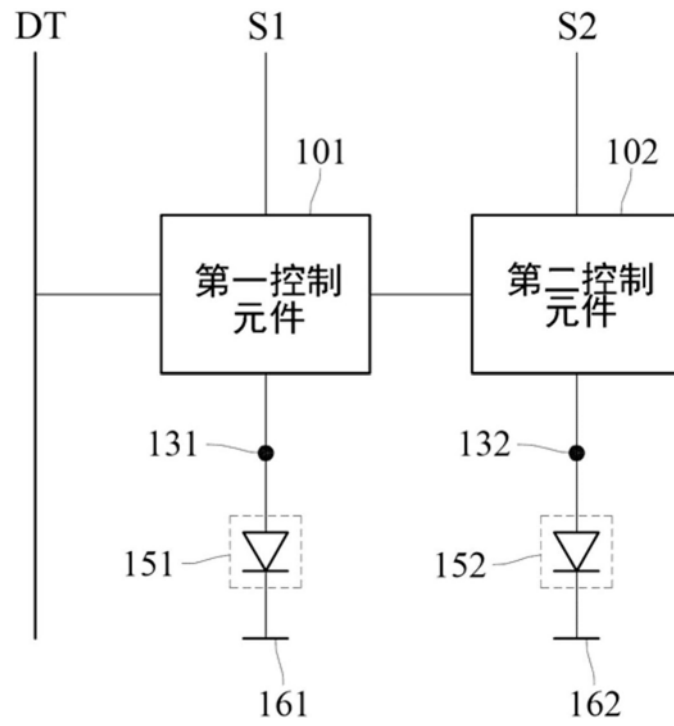


图1

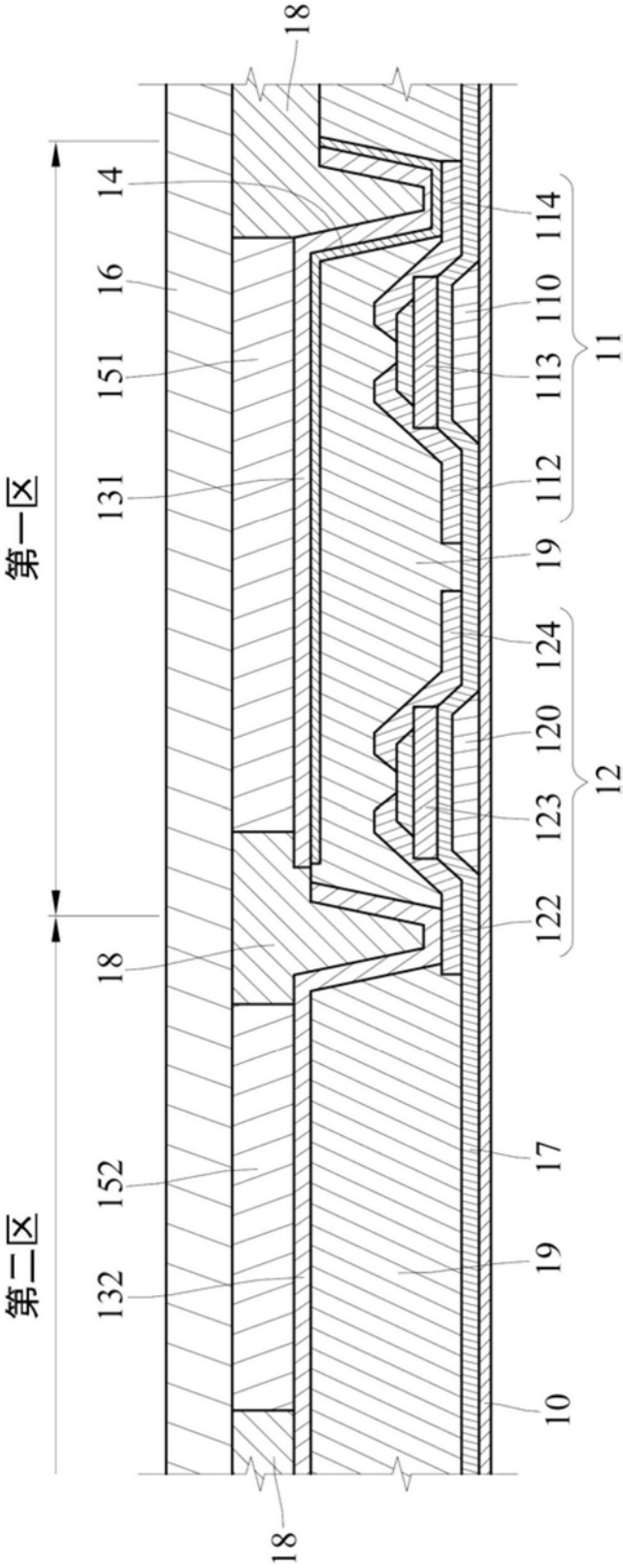


图2

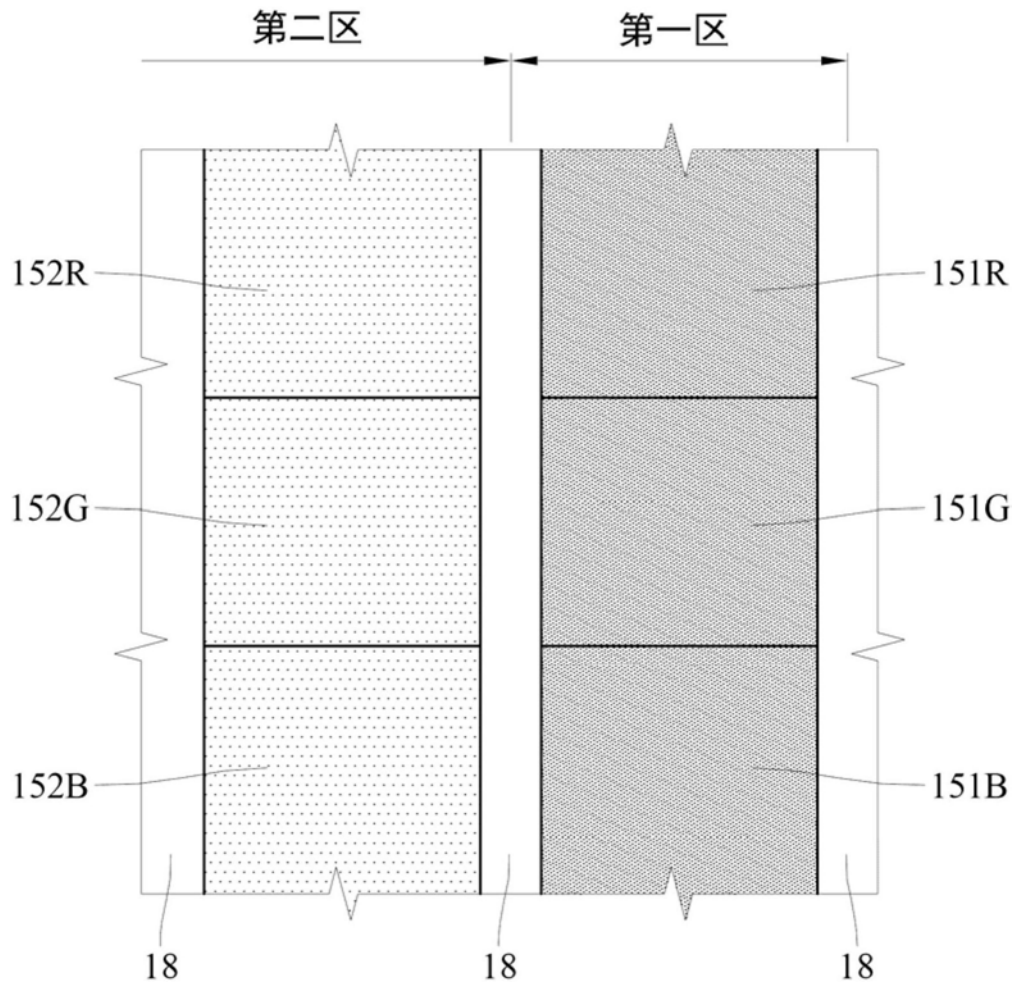


图3

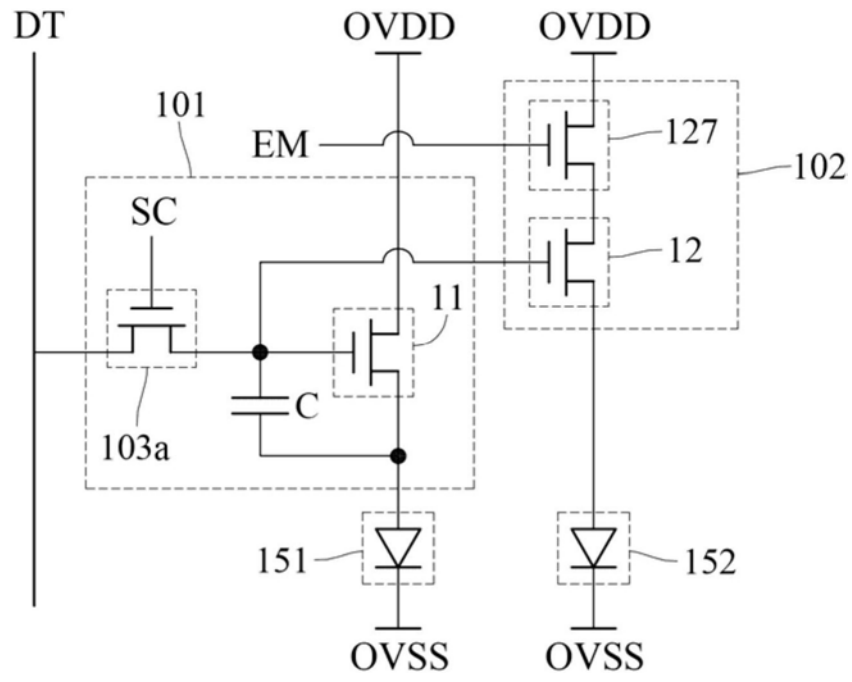


图4A

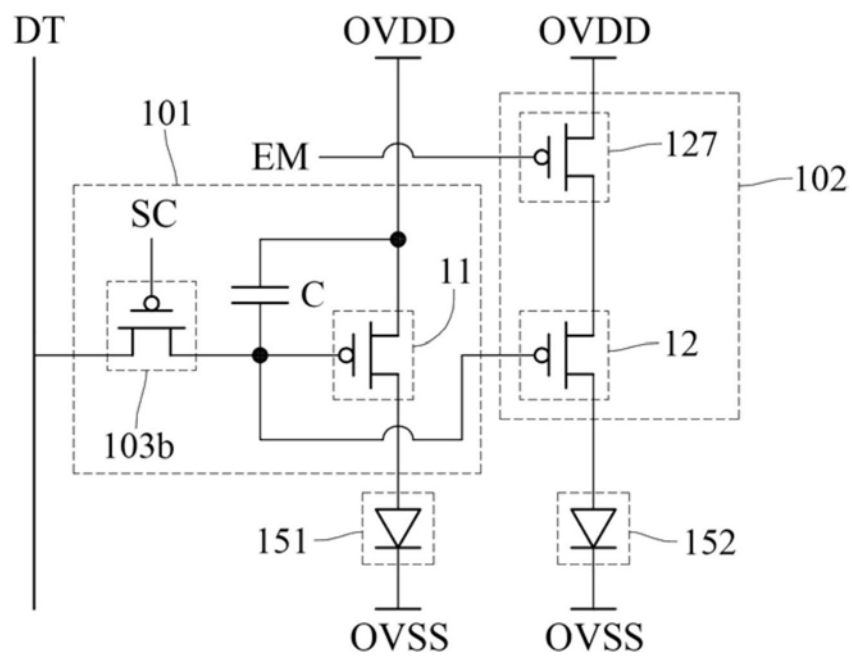


图4B

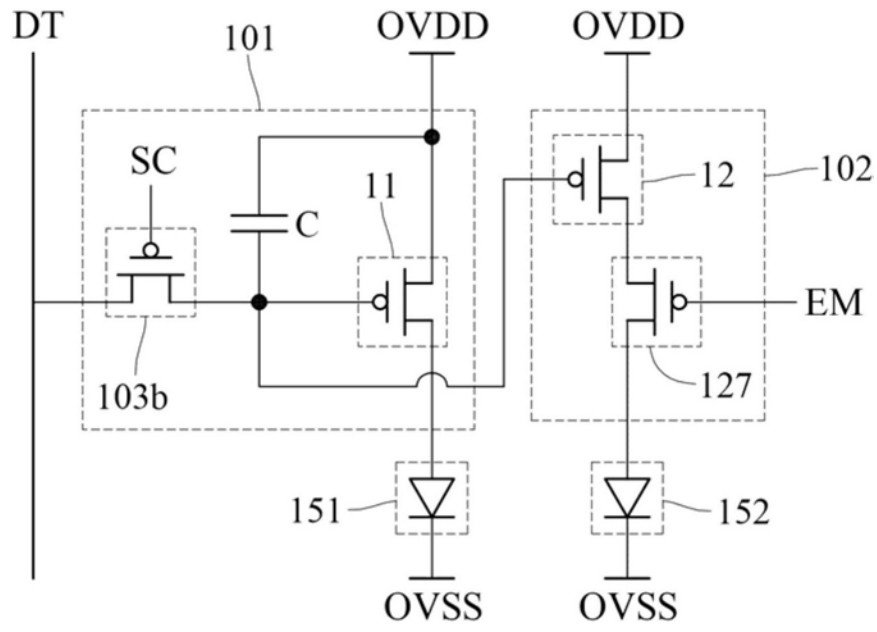


图4C

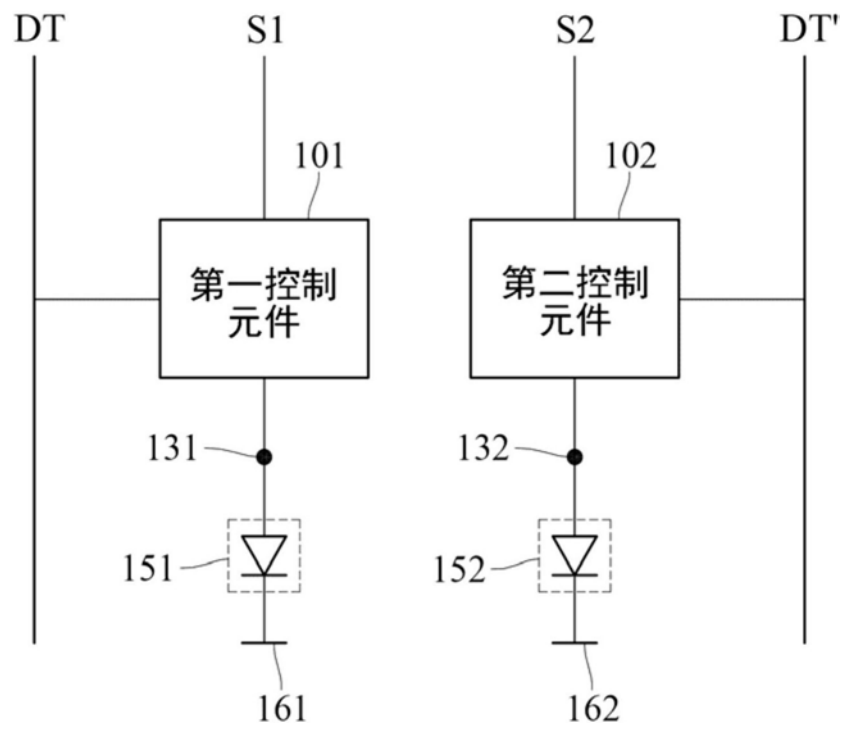


图5A

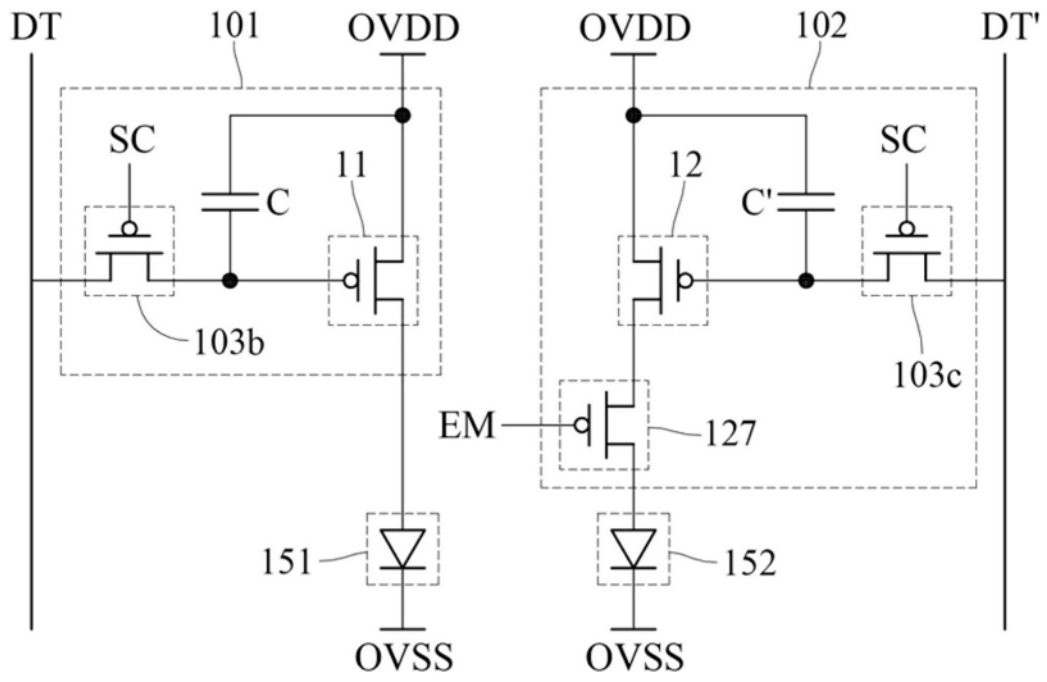


图5B

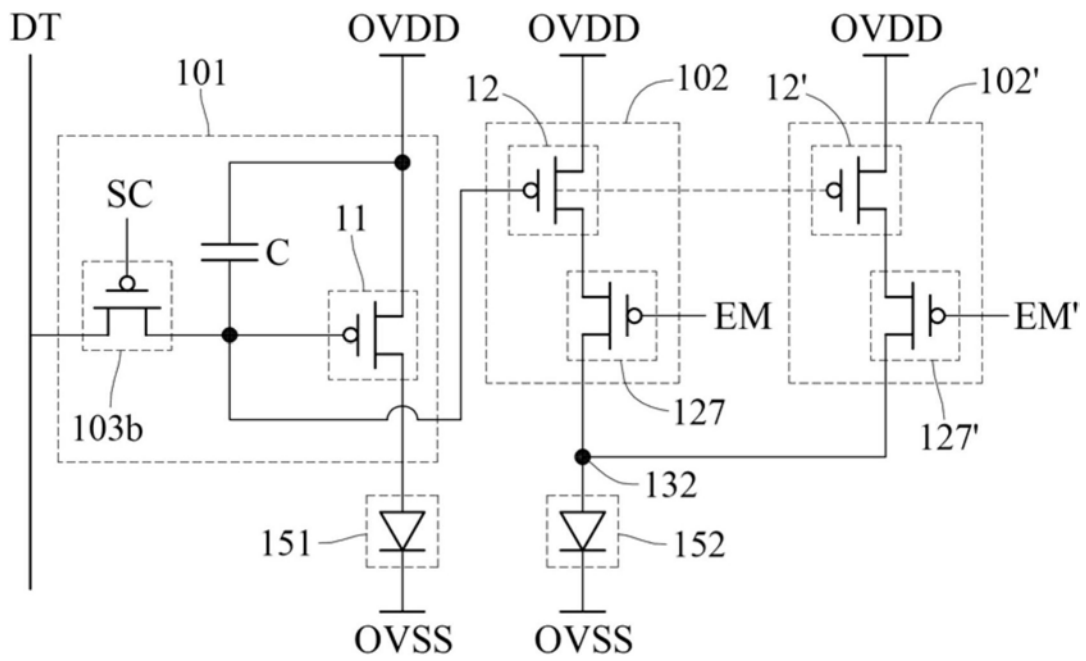


图6

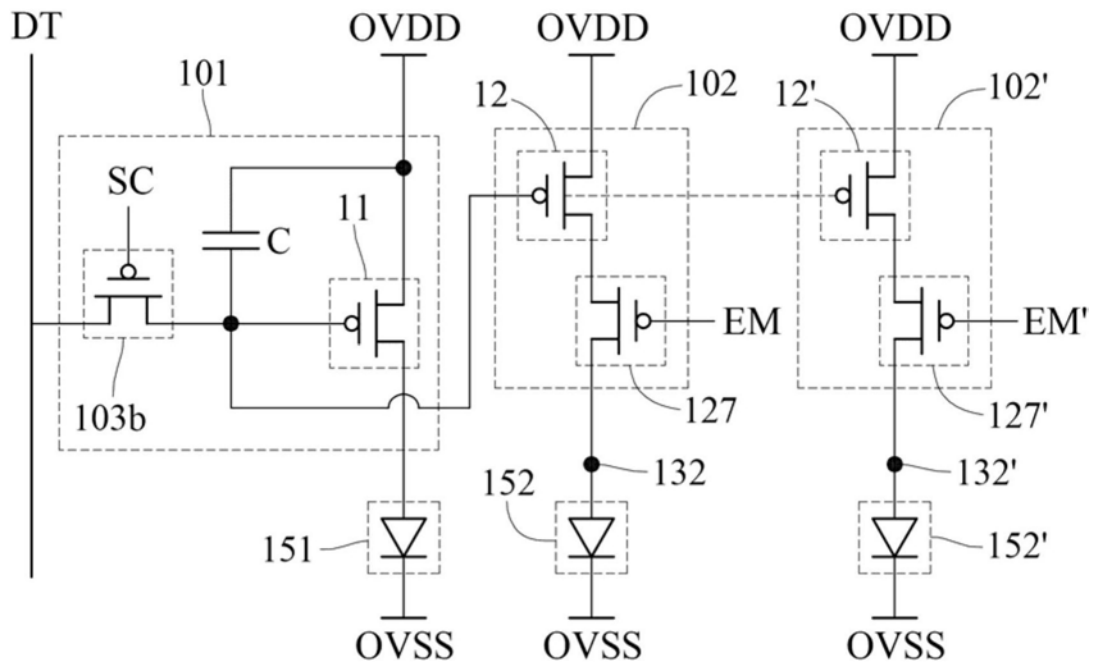


图7

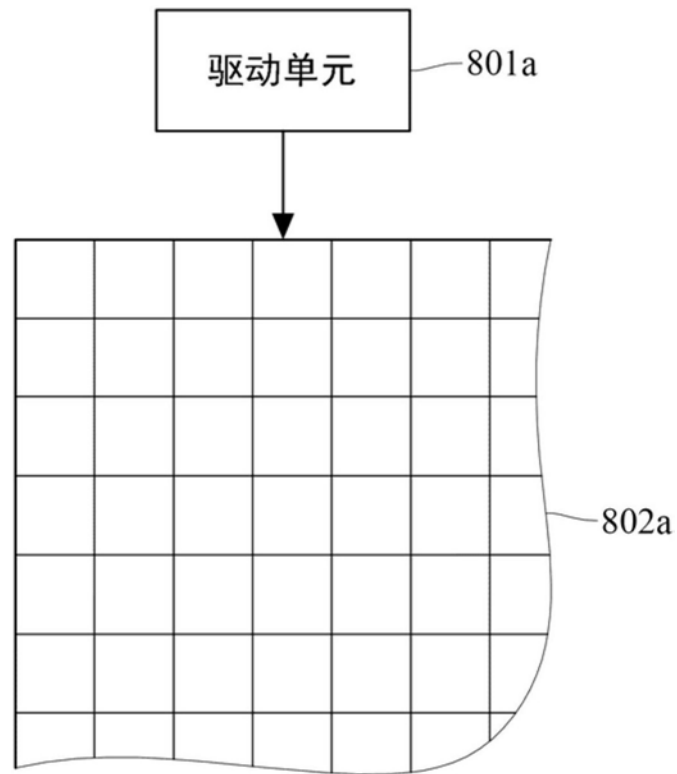


图8A

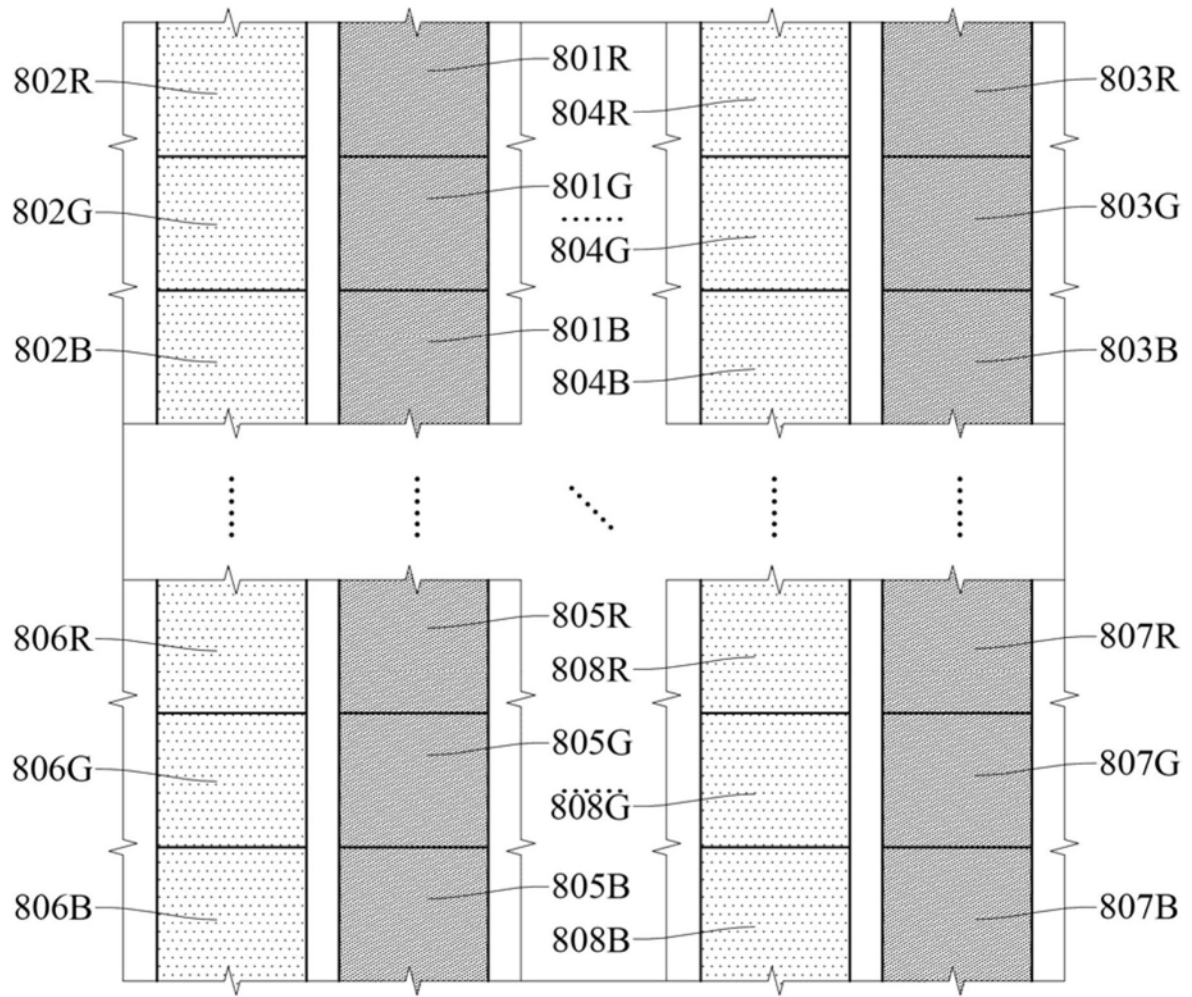


图8B

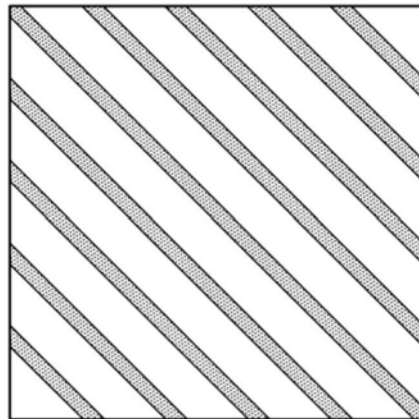


图9A

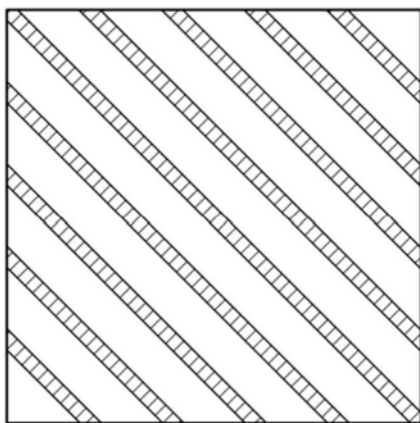


图9B

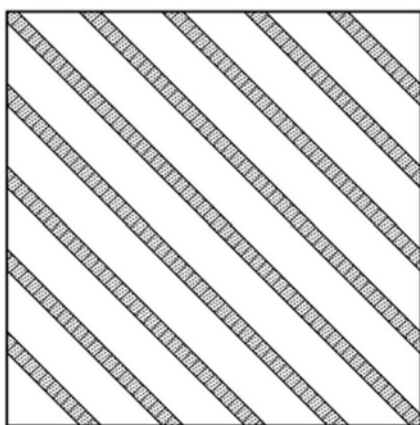


图9C

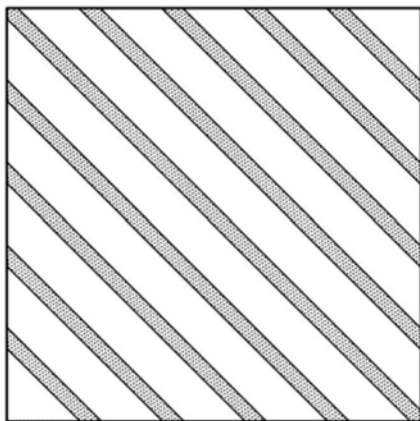


图10A

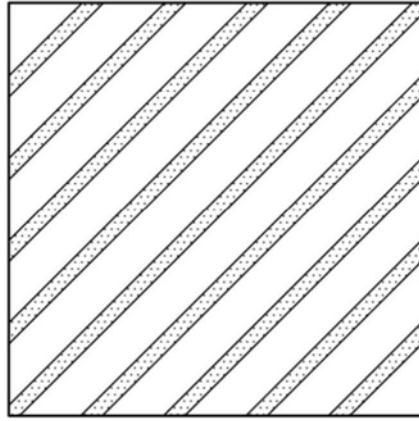


图10B

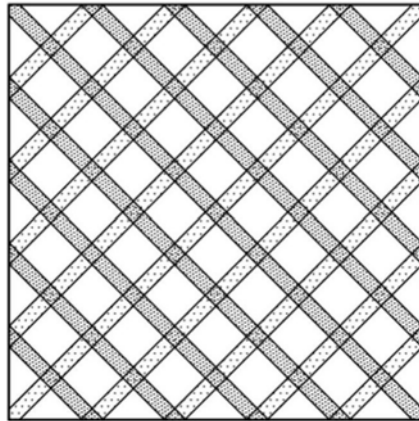


图10C

专利名称(译)	有机发光二极管的像素结构		
公开(公告)号	CN104465705B	公开(公告)日	2018-02-09
申请号	CN201410753319.1	申请日	2014-12-10
[标]申请(专利权)人(译)	友达光电股份有限公司		
申请(专利权)人(译)	友达光电股份有限公司		
当前申请(专利权)人(译)	友达光电股份有限公司		
[标]发明人	李佳桦		
发明人	李佳桦		
IPC分类号	H01L27/32		
CPC分类号	G09G3/3275 G09G2300/023 H01L27/3211 H01L27/3218 H01L27/326 H01L27/3262 H01L27/3276 H01L51/5218		
代理人(译)	李岩		
审查员(译)	张海洋		
优先权	103133650 2014-09-26 TW		
其他公开文献	CN104465705A		
外部链接	SIPO		

摘要(译)

本发明提供一种有机发光二极管的像素结构，定义有第一区与第二区且包含基板、第一与第二控制元件、第一与第二电极层、第一与第二发光层以及对应电极层。第一与第二控制元件设置于基板之上，分别电性耦接第一与第二电极层。基板横跨第一区与第二区。第一电极层设置于第一区并包含反射层。第一发光层设置于第一电极层上且与之电性耦接。第二电极层为透明且设置于第二区。第二发光层设置于第二电极层上且与之电性耦接。对应电极层设置于两发光层上且电性耦接两发光层。

