



(12)发明专利

(10)授权公告号 CN 103578416 B

(45)授权公告日 2016.08.10

(21)申请号 201310170738.8

CN 102254510 A, 2011.11.23,

(22)申请日 2013.05.10

US 2010007681 A1, 2010.01.14,

(30)优先权数据

US 2011115764 A1, 2011.05.19,

10-2012-0083847 2012.07.31 KR

审查员 张祎

(73)专利权人 乐金显示有限公司

地址 韩国首尔

(72)发明人 裴娜荣 尹重先 慎旻緯

(74)专利代理机构 北京律诚同业知识产权代理有限公司 11006

代理人 徐金国

(51)Int.Cl.

G09G 3/3208(2016.01)

(56)对比文件

CN 102047312 A, 2011.05.04,

CN 101866614 A, 2010.10.20,

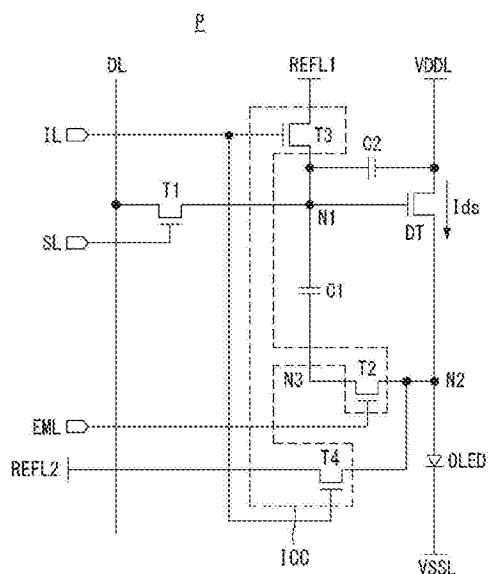
权利要求书3页 说明书13页 附图19页

(54)发明名称

有机发光二极管显示器件的驱动晶体管中的
的阈值电压补偿

(57)摘要

一种包括多个像素被设置成矩阵形式的显示面板的有机发光二极管显示器件,每个像素包括:驱动TFT,包括连接到第一节点的栅极,连接到第二节点的源极和连接到高电势电压线的漏极;有机发光二极管,包括连接到第二节点的阳极和连接到低电势电压线的阴极;第一TFT,响应于扫描信号将数据电压提供至第一节点;初始化控制电路,响应于初始化信号和发射信号将第一节点初始化为第一参考电压,并将第二节点或者第三节点初始化成第二参考电压;和电容。



1. 一种有机发光二极管显示器件,包括设置成矩阵形式的多个像素,每个像素包括:
驱动薄膜晶体管(TFT),包括连接到第一节点的栅极,连接到第二节点的源极和连接到高电势电压线的漏极;

在所述第二节点和低电势电压线之间的有机发光二极管;

第一TFT,配置成在一帧周期的数据电压提供周期期间,将数据线连接到所述第一节点;

初始化控制电路,连接在所述第一节点和提供第一参考电压的第一参考电压线之间,所述初始化控制电路还连接至第二节点、第三节点和提供第二参考电压的第二参考电压线,所述初始化控制电路配置成在所述数据电压提供周期之前的所述帧周期的初始化周期期间,将所述第一节点初始化成所述第一参考电压,并将所述第二节点和第三节点初始化成第二参考电压;

第一电容,连接在所述第一节点和所述第三节点之间,所述第一电容配置成存储所述第一节点和所述第三节点之间的电压差,并在所述初始化周期和所述数据电压提供周期之间的阈值电压感测周期中,根据所述第三节点的电压电平来改变所述第一节点的电压电平,

其中所述初始化控制电路包括:

第二TFT,包括连接到发射线的栅极,连接到所述第三节点的源极,和连接到所述第二节点的漏极;

第三TFT,包括与用于运送初始化信号以指示初始化周期的初始化线相连接的栅极,连接到所述第一参考电压线的源极,和连接到所述第一节点的漏极;和

第四TFT,包括连接到所述初始化线的栅极,连接到所述第二参考电压线的源极,和连接到所述第二节点的漏极,

其中,所述第二参考电压低于所述第一参考电压和所述驱动薄膜晶体管的阈值电压之间的电压差。

2. 如权利要求1所述的有机发光二极管显示器件,其中所述初始化控制电路进一步配置成在所述数据电压提供周期期间,使所述第二节点和所述第三节点断开连接,以浮置所述第三节点。

3. 如权利要求1所述的有机发光二极管显示器件,其中每个像素进一步包括连接在所述第一节点和所述第一参考电压线或者所述高电势电压线之间的第二电容。

4. 如权利要求1所述的有机发光二极管显示器件,其中每个像素进一步包括连接在所述第一节点和所述提供第二参考电压的第二参考电压线之间的第二电容。

5. 如权利要求1所述的有机发光二极管显示器件,其中所述第一TFT包括连接至扫描线的栅极,连接至所述第一节点的源极和连接至所述第二节点的漏极。

6. 如权利要求1所述的有机发光二极管显示器件,其中所述初始化控制电路包括:

第二TFT,包括连接到发射线的栅极,连接到所述第三节点的源极和连接到所述第二节点的漏极;

第三TFT,包括与用于运送初始化信号以指示所述初始化周期的初始化线相连接的栅极,与提供所述第一参考电压的所述第一参考电压线相连接的源极,和连接到所述第一节点的漏极;和

第四TFT,包括连接到所述初始化线的栅极,与提供所述第二参考电压的所述第二参考电压线相连接的源极,和连接到所述第三节点的漏极。

7.如权利要求6所述的有机发光二极管显示器件,其中每个像素进一步包括连接在所述第三节点和所述提供第二参考电压的第二参考电压线之间的第二电容。

8.如权利要求1所述的有机发光二极管显示器件,其中通过由连接到所述初始化控制电路的初始化线传输的初始化信号来指示所述初始化周期,其中通过由连接到所述初始化控制电路的发射线传输的发射信号来指示在所述数据电压提供周期之后的发射周期的开始。

9.如权利要求1所述的有机发光二极管显示器件,其中所述阈值电压感测周期对应于多于一个的水平周期。

10.一种操作有机发光二极管显示器件的像素的方法,包括:

在初始化周期期间,通过初始化控制电路,将第一节点初始化为第一参考电压,将第二节点和第三节点初始化为第二参考电压,所述第一节点连接到驱动薄膜晶体管(TFT)的栅极,所述第二节点连接到所述驱动薄膜晶体管的源极,第一电容连接在所述第一节点和第三节点之间;

在所述初始化周期期间,通过所述第一电容,存储所述第一节点和所述第三节点之间的电压差;

在所述初始化周期之后的感测周期中,通过施加所述第一电容中存储的电压差,根据阈值电压中的所述第三节点的电压电平,来改变所述第一节点的电压电平;

在所述阈值电压感测周期之后的数据电压提供周期期间,通过第一TFT,将数据线连接到所述第一节点;和

在所述数据电压提供周期之后的发射周期期间,通过将所述第一节点处的电压施加到所述驱动薄膜晶体管的栅极,控制通过有机发光二极管(OLED)的电流。

11.如权利要求10所述的方法,还包括在所述数据电压提供周期期间,使所述第二节点和所述第三节点断开连接,以浮置所述第三节点。

12.如权利要求10所述的方法,还包括将第二电容连接在所述第一节点和高电势电压线或者提供第一参考电压的第一参考电压线之间。

13.如权利要求10所述的方法,还包括将第二电容连接在所述第三节点和提供第二参考电压的第二参考电压线之间。

14.如权利要求10所述的方法,还包括在所述第一TFT的栅极处接收指示数据电压提供周期的扫描信号。

15.如权利要求10所述的方法,还包括:

在所述初始化控制电路的第二TFT的栅极处接收指示所述发射周期开始的发射信号;

在所述初始化控制电路的第三TFT的栅极处接收指示所述初始化周期的初始化信号;

和

在所述初始化控制电路的第四TFT的栅极处接收所述初始化信号。

16.如权利要求10所述的方法,其中所述第二参考电压低于所述第一参考电压和所述驱动TFT的阈值电压之间的电压差。

17.如权利要求10所述的方法,其中通过由连接到所述初始化控制电路的初始化线传

输的初始化信号来指示所述初始化周期,其中通过由连接到所述初始化控制电路的发射线传输的发射信号来指示所述数据电压提供周期之后的发射周期的开始。

18.如权利要求10所述的方法,其中所述阈值电压感测周期对应于多于一个的水平周期。

有机发光二极管显示器件的驱动晶体管中的阈值电压补偿

[0001] 相关申请的交叉引用

[0002] 本申请要求2012年7月31日提交的韩国专利申请No.10-2012-0083847的优先权，在此通过参考将其整体并入本文。

技术领域

[0003] 本文涉及对驱动薄膜晶体管(TFT)的阈值电压进行补偿的有机发光二极管显示器件。

背景技术

[0004] 随着信息社会的发展,对于用于显示图像的各种类型显示器件的需求日益增加。近些年已经广泛使用了各种平板显示器,诸如液晶显示器(LCD)、等离子显示面板(PDP)和有机发光二极管(OLED)。在平板显示器当中,有机发光二极管显示器件可在低电压下驱动,轻薄,具有宽视角以及快速响应速度。

[0005] OLED显示器的显示面板包括被设置成矩阵形式的多个像素。每个像素都包括用于响应于扫描线的扫描信号来提供数据线的数据电压的扫描薄膜晶体管(TFT),和用于根据提供到栅极的数据电压来调整提供到有机发光二极管的电流量的驱动TFT。提供到有机发光二极管的驱动TFT的漏源电流 I_{ds} 可由以下等式表示:

$$[0006] \quad I_{ds} = k' \cdot (V_{gs} - V_{th})^2 \quad (1)$$

[0007] 这里, k' 表示由驱动TFT的结构和物理特性确定的比例系数, V_{gs} 表示驱动TFT的栅源电压, V_{th} 表示驱动TFT的阈值电压。

[0008] 驱动TFT的漏源电流 I_{ds} 取决于驱动TFT的阈值电压 V_{th} 。但是,由于驱动TFT退化导致的阈值电压 V_{th} 偏移,致使每个像素的驱动TFT的阈值电压 V_{th} 可具有不同值。因此,即使将相同数据电压提供到每个像素,提供到有机发光二极管的电流 I_{ds} 在各像素间也彼此不同。因此,即使将相同数据电压提供给每个像素,从每个像素的有机发光二极管发出的光亮度也可能不同。为了解决这个问题,已经提出了用于对驱动TFT的阈值电压 V_{th} 进行补偿的各种类型像素结构。

[0009] 图1是示出常规的二极管连接的阈值电压补偿像素结构的一部分的电路图。图1描述了将电流提供到有机发光二极管的驱动TFT DT,和在驱动TFT DT的栅极节点 N_g 和漏极节点 N_d 之间连接的感测TFT ST。感测TFT ST允许在驱动TFT DT的阈值电压感测期间,在驱动TFT DT的栅极节点 N_g 和漏极节点 N_d 之间进行连接,以使驱动TFT DT用作二极管。图1中,驱动TFT DT和感测TFT ST被图示为N型MOSFET(金属氧化物半导体场效应晶体管)。

[0010] 参考图1,在其中感测TFT ST开启的阈值电压感测周期期间,栅极节点 N_g 和漏极节点 N_d 连接,从而栅极节点 N_g 和漏极节点 N_d 在基本相同的电势下处于浮置状态。浮置状态指的是其中不将电压提供至节点的状态,因此处于浮置状态的节点容易影响相邻节点的电压变化。如果在栅极节点 N_g 和源极节点 N_s 之间的电压差 V_{gs} 大于阈值电压,则驱动TFT DT形成电流路径,直到在栅极节点 N_g 和源极节点 N_s 之间的电压差 V_{gs} 达到驱动TFT DT的阈值电压

V_{th} ,且结果是,降低了栅极节点 N_g 的电压和漏极节点 N_d 的电压。但是,如果驱动TFT DT的阈值电压 V_{th} 转变为负电压,则由于驱动TFT DT的阈值电压 V_{th} 低于0V,因此,即使栅极节点 N_g 的电压下降至源极节点 N_s 的电压,在栅极节点 N_g 和源极节点 N_s 之间的电压差 V_{gs} 也不能达到驱动TFT DT的阈值电压 V_{th} 。因此,如果驱动TFT DT的阈值电压 V_{th} 转变为负电压,则不能正确感测驱动TFT DT的阈值电压 V_{th} 。负向转变指的是当驱动TFT DT是作为N型MOSFET实现时,驱动TFT DT的阈值电压 V_{th} 转变为低于0V的电压。负向转变通常是在驱动TFT DT的半导体层由氧化物形成时发生的。

发明内容

[0011] 实施例涉及到包括被设置成矩阵形式的多个像素的有机发光二极管显示器件。每个像素包括驱动薄膜晶体管(TFT)、有机发光二极管、第一TFT、初始化控制电路和第一电容。驱动TFT包括连接到第一节点的栅极,连接到第二节点的源极和连接到高电势电压线的漏极。有机发光二极管设置在第二节点和低电势电压线之间。第一TFT配置成在一帧周期的数据电压提供期间将数据线连接到第一节点。初始化控制电路连接在第一节点和提供第一参考电压的第一参考电压线之间,并连接到第二节点、第三节点和提供第二参考电压的第二参考电压线。初始化控制电路配置成在数据电压提供周期之前的所述帧周期的初始化周期期间,将第一节点初始化为第一参考电压,并将第二节点和第三节点初始化为第二参考电压。第一电容连接在第一节点和第三节点之间。第一电容配置成在初始化周期期间存储第一节点和第三节点之间的电压差,并在初始化周期和数据电压提供周期之间的阈值电压感测周期中,根据第三节点的电压电平来改变第一节点的电压电平。

[0012] 该发明内容中描述的特征和优势以及下文的具体描述并非意在限制。考虑到附图、说明书和权利要求,很多其他特征和优势对于本领域技术人员是显而易见的。

附图说明

- [0013] 图1是示出常规二极管连接的阈值电压补偿像素结构的一部分的电路图;
- [0014] 图2是根据第一示范性实施例的像素的等效电路图。
- [0015] 图3是示出输入到根据示范性实施例的像素中的信号的波形图。
- [0016] 图4是示出根据第一示范性实施例的像素的节点电压变化的表格。
- [0017] 图5A至5E是在第一至第五周期期间根据第一示范性实施例的像素的电路图。
- [0018] 图6是根据第二示范性实施例的像素的电路图。
- [0019] 图7是示出根据第二示范性实施例的节点电压变化的表格。
- [0020] 图8A至8E是在第一至第五周期期间根据第二示范性实施例的像素的电路图。
- [0021] 图9是根据第三示范性实施例的像素的电路图。
- [0022] 图10是示出根据第三示范性实施例的像素节点电压变化的表格。
- [0023] 图11A至11E是第一至第五周期根据第三示范性实施例的像素的电路图。
- [0024] 图12是示意性示出根据示范性实施例的有机发光二极管显示器件的框图。

具体实施方式

[0025] 下文将参考附图更全面地描述实施例。贯穿说明书,相同参考数字表示相同元件。

在以下描述中,如果确定与实施例相关的已知功能或者结构的具体描述会使得主题不清楚,则将省略该具体描述。

[0026] 根据示范性实施例的有机发光二极管显示器件的像素可对驱动TFT的阈值电压进行内部补偿。内部补偿指的是在像素内实时地感测和补偿驱动TFT的阈值电压。

[0027] 图2是根据第一示范性实施例的像素的电路图。参考图2,根据第一示范性实施例的像素P包括驱动TFT(薄膜晶体管)DT、有机发光二极管(OLED)、控制电路和电容。

[0028] 驱动TFT DT根据施加到栅极的电压电平来调整漏源电流 I_{ds} 。驱动TFT DT的栅极连接到第一节点N1,其源极连接到第二节点N2,其漏极连接到提供高电势电压VDD的高电势电压线VDDL。

[0029] 有机发光二极管的阳极连接至第二节点N2,其阴极连接到提供低电势电压VSS的低电势电压线VSSL。有机发光二极管OLED根据驱动TFT DT的漏源电流 I_{ds} 发光。

[0030] 控制电路包括第一TFT T1和初始化控制电路ICC。第一TFT T1是扫描TFT,其响应于经由扫描线SL提供的扫描信号SCAN,将数据线DL的数据电压DATA提供给第一节点N1。第一TFT T1的栅极连接到扫描线SL,其源极连接到第一节点N1,其漏极连接到数据线DL。

[0031] 初始化控制电路(ICC)包括第二至第四TFT T2至T4,。第二TFT T2是节点连接控制TFT,其响应于经由发射线EML提供的发射信号EM进行控制以将第二节点N2连接至第三节点N3。第二TFT T2的栅极连接到发射线EML,其源极连接到第三节点N3,其漏极连接到第二节点N2。第三TFT T3是第一初始化TFT,其响应于经由初始化线IL提供的初始化信号INI,将第一节点N1初始化为经由第一参考电压线REFL1提供的第一参考电压REF1。第三TFT T3的栅极连接到初始化线IL,其源极连接到第一参考电压线REFL1,其漏极连接到第一节点N1。第四TFT T4是第二初始化TFT,其响应于初始化信号INI,将第二节点N2初始化为经由第二参考电压线REFL2提供的第二参考电压REF2。第三TFT T4的栅极连接到初始化线IL,其源极连接到第二参考电压线REFL2,其漏极连接到第二节点N2。

[0032] 第一电容C1连接在第一节点N1和第三节点N3之间。第一电容C1存储第一节点N1的电压和第三节点N3的电压之间的差值电压。第二电容C2连接在第一节点N1和高电势电压线VDDL之间。这种情况下,第二电容C2存储第一节点N1的电压和高电势电压VDD之间的差值电压。或者,第二电容C2可连接在第一节点N1和第一参考电压线REFL1之间。这种情况下,第二电容C2存储第一节点N1的电压和第一参考电压REF1之间的差值电压。替换地,第二电容C2可连接在第一节点N1和第二参考电压线REFL2之间。这种情况下,第二电容C2存储第一节点N1的电压和第二参考电压REF2之间的差值电压。

[0033] 第一节点N1是驱动TFT DT的栅极、第一TFT T1的源极、第三TFT T3的漏极、第一电容C1的一个电极、以及第二电容C2的一个电极相连接的接触点。第二节点N2是驱动TFT DT的源极、有机发光二极管的阳极、第二TFT T2的漏极、以及第四TFT T4的漏极相连接的接触点。第三节点N3是第二TFT T2的源极和第一电容C1的另一电极相连接的接触点。

[0034] 已经将第一至第四TFT T1、T2、T3和T4以及驱动TFT DT的半导体层描述为由氧化物半导体形成。但是,实施例不限于此,第一至第四TFT T1、T2、T3和T4以及驱动TFT DT的半导体层也可由a-Si(非晶硅)或者Poly-Si(多晶硅)形成。而且,已经参考其中将第一至第四TFT T1、T2、T3和T4以及驱动TFT DT实施为N型MOSFET(金属氧化物半导体场效应晶体管)的实例描述了示范性实施例。但是,本发明不限于此,也可将第一至第四TFT T1、T2、T3和T4以

及驱动TFT DT实施为P型MOSFET。

[0035] 在考虑到驱动TFT DT的特性以及有机发光二极管OLED的特性之后,将高电势电压源设置成经由高电势电压线VDDL提供高电势电压VDD,将低电势电压源设置成经由低电势电压线VSSL提供低电势电压VSS。例如,可将高电势电压VDD设置成接近20V,将低电势电压VSS设置成接近0V。而且,将第一参考电压源设置成经由第一参考电压线REFL1提供第一参考电压REF1,将第二参考电压源设置成经由第二参考电压线REFL2提供第二参考电压REF2。第二参考电压REF2低于第一参考电压REF1和驱动TFT DT的阈值电压 V_{th} 之间的差值电压,以感测驱动TFT DT的阈值电压 V_{th} 。

[0036] 图3是示出在根据示范性实施例的像素处接收的信号的波形图。图3描述了提供到初始化线IL的初始化信号INI,提供到扫描线SL的扫描信号SCAN,和提供到发射线EMI的发射信号EM。而且,图3描述了提供到数据线DL的数据电压DATA。

[0037] 参考图3,初始化信号INI、扫描信号SCAN和发射信号EM是用于控制第一至第四TFT T1、T2、T3和T4的信号。作为一帧周期的一个循环,产生初始化信号INI、扫描信号SCAN和发射信号EM中的每一个。初始化信号INI、扫描信号SCAN和发射信号EM中的每一个都在第一逻辑电平电压和第二逻辑电平电压之间摆动。例如,将第一逻辑电平电压实施为栅极高电压VGH,将第二逻辑电平电压实施为栅极低电压VGL,如图3中所示。将栅极高电压VGH设置成接近14V至20V,将栅极低电压VGL设置成接近-5V至-12V。

[0038] 将一帧周期划分成第一至第五周期 t_1 、 t_2 、 t_3 、 t_4 和 t_5 。第一周期 t_1 是对第一至第三节点N1、N2和N3进行初始化的初始化周期。第二周期 t_2 是对驱动TFT DT的阈值电压 V_{th} 进行感测的阈值电压感测周期。第三周期 t_3 是将数据电压DATA提供至第一节点N1的数据电压提供周期。第四周期 t_4 和第五周期 t_5 是根据驱动TFT DT的漏源电流 I_{ds} 使得有机发光二极管OLED发光的发射周期。

[0039] 在第一周期 t_1 期间,产生作为栅极高电压VGH的初始化信号INI和发射信号EM,产生作为栅极低电压VGL的扫描信号SCAN。在第二周期 t_2 期间,产生作为栅极高电压VGH的发射信号EM,产生作为栅极低电压VGL的扫描信号SCAN和发射信号EM。在第三周期 t_3 期间,产生作为栅极高电压VGH的扫描信号SCAN,产生作为栅极低电压VGL的初始化信号INI和发射信号EM。在第四周期 t_4 期间,产生作为栅极高电压VGH的发射信号EM,产生作为栅极低电压VGL的初始化信号INI和扫描信号SCAN。在第五周期 t_5 期间,产生作为栅极低电压VGL的初始化信号INI、扫描信号SCAN和发射信号EM。

[0040] 每个水平周期1H都产生数据电压DATA。在图3的实施例中,将数据电压DATA提供给第一节点N1的第三周期 t_3 是作为一个水平周期1H而产生的。但是,在其他实施例中也可使用其他设置。也就是说,为了提高每个像素的画面质量,第一至第四周期 t_1 、 t_2 、 t_3 和 t_4 是几个水平周期或者是几十个水平周期。同时,一个水平周期指的是一个线扫描周期,其中将数据电压提供给在显示面板一条水平线中排列的像素。

[0041] 图4是示出根据第一示范性实施例的像素的各节点的电压变化的表格。图5A至5E是第一至第五周期期间根据第一示范性实施例的像素的电路图。下文将参考图3、4和5A至5E描述像素P的操作方法。

[0042] 第一,在第一周期 t_1 期间,经由扫描线SL提供具有栅极低电压VGL的扫描信号SCAN,经由初始化线IL提供具有栅极高电压VGH的初始化信号INI,如图3中所示。而且,在第

一周期 t_1 期间,经由发射线EML提供具有栅极高电压VGH的发射信号EM,如图3中所示。

[0043] 参考图5A,通过具有栅极低电压VGL的扫描信号SCAN,第一TFT T1截止。响应于具有栅极高电压VGH的发射信号EM,第二TFT T2开启。因此,第二节点N2连接到第三节点N3。响应于具有栅极高电压VGH的初始化信号INI,第三TFT T3开启。因此,第一节点N1连接到第一参考电压线REFL1。响应于具有栅极高电压VGH的初始化信号INI,第四TFT T4开启。因此,第二节点N2连接到第二参考电压线REF2。

[0044] 最后,由于第三TFT T3开启,因此将第一节点N1的电压初始化为第一参考电压REF1。由于第四TFT T4开启,因此将第二节点N2的电压初始化为第二参考电压REF2。由于第二TFT T2开启,因此将第三节点N3的电压初始化为第二参考电压REF2。

[0045] 第二,在第二周期 t_2 期间,经由扫描线SL提供具有栅极低电压VGL的扫描信号SCAN,经由初始化线IL提供具有栅极低电压VGL的初始化信号INI,如图3中所示。而且,在第二周期 t_2 期间,经由发射线EML提供具有栅极高电压VGH的发射信号EM,如图3中所示。

[0046] 参考图5B,通过具有栅极低电压VGL的扫描信号SCAN,第一TFT T1截止。响应于具有栅极高电压VGH的发射信号EM第二TFT T2开启。因此,第二节点N2连接到第三节点N3。通过具有栅极低电压VGL的初始化信号INI,第三TFT T3和第四TFT T4截止。因此,第二节点N2和第三节点N3中的每一个都不再连接到第二参考电压线REF2。同时,由于第二TFT T2开启,因此第二节点N2和第三节点N3具有基本相同的电势。

[0047] 由于驱动TFT DT的栅极和源极之间的电压差 V_{gs} 大于阈值电压 V_{th} ,因此驱动TFT DT形成电流通路,直到栅极和源极之间的电压差 V_{gs} 达到阈值电压 V_{th} 。因此,第二节点N2的电压升高。而且,由于第二节点N2连接到第三节点N3,导致第三节点N3的电压升高。同时,通过第一电容C1的CAP升压(cap boosting),第三节点N3的电压变化被施加到第一节点N1。如果已被施加了第三节点N3的电压变化的第一节点N1的电压是“A”电压,则第二节点N2的电压升高至第一节点N1的电压A和驱动TFT DT的阈值电压 V_{th} 之间的差值电压 $A-V_{th}$ 。而且,由于第二节点N2连接到第三节点N3,因此第三节点N3的电压升高至第一节点N1的电压A和驱动TFT DT的阈值电压 V_{th} 之间的差值电压 $A-V_{th}$ 。“A”电压可为“REF1+ α ”。最后,在第二周期 t_2 期间,可将驱动TFT DT的阈值电压 V_{th} 存储至第一电容C1。

[0048] 第三,在第三周期 t_3 期间,经由扫描线SL提供具有栅极高电压VGH的扫描信号SCAN,经由初始化线IL提供具有栅极低电压VGL的初始化信号INI,如图3中所示。而且,在第三周期 t_3 期间,经由发射线EML提供具有栅极低电压VGL的发射信号EM,如图3中所示。

[0049] 参考图5C,响应于具有栅极高电压VGH的扫描信号SCAN,第一TFT T1开启。因此,将第一节点N1连接到数据线DL。通过具有栅极低电压VGL的发射信号EM,第二TFT T2截止。因此,第二节点N2不再连接到第三节点N3。通过具有栅极低电压VGL的初始化信号INI,第三TFT T3和第四TFT T4截止。因此,第二节点N2和第三节点N3中的每一个都不连接到第二参考电压线REF2。同时,由于第一TFT T1开启,因此将数据线的电压DATA提供至第一节点N1。由于第二TFT T2截止,因此第三节点N3处于浮置状态。浮置状态指的是不将电压提供至节点的状态,因此处于浮置状态的节点容易影响相邻节点的电压变化。

[0050] 由于在第三周期 t_3 期间第三节点N3处于浮置状态,因此第一节点N1的电压变化被施加至第三节点N3。因此,与第一节点N1电压变化相对应的“A-DATA”被施加至第三节点N3,由此,第三节点的电压变化为“A- V_{th} -(A-DATA)”,即为“DATA- V_{th} ”。

[0051] 第四,在第四周期 t_4 期间,经由扫描线SL提供具有栅极低电压VGL的扫描信号SCAN,经由初始化线IL提供具有栅极低电压VGL的初始化信号INI,如图3中所示。而且,在第四周期 t_4 期间,经由发射线EMI提供具有栅极高电压VGH的发射信号EM,如图3中所示。

[0052] 参考图5D,通过具有栅极低电压VGL的扫描信号SCAN,第一TFT T1截止。因此,第一节点N1不再连接到数据线DL。响应于具有栅极高电压VGH的发射信号EM,第二TFT T2开启。因此,第二节点N2连接到第三节点N3。通过具有栅极低电压VGL的初始化信号INI,第三TFT T3和第四TFT T4截止。因此,第二节点N2和第三节点N3中的每一个都不连接到第二参考电压线REF2。同时,由于第一TFT T1和第三TFT T3截止,因此第一节点N1处于浮置状态。由于第二TFT T2开启,因此第二节点N2和第三节点N3处于基本相同的电势。

[0053] 如图4中所示,根据第一节点N1的电压,由于驱动TFT DT的漏源电流 I_{ds} ,导致第二节点N2的电压变为“VoIed_anode”。而且,由于第二TFT T2开启导致第二节点N2连接至第三节点N3,因此第三节点N3的电压变为“VoIed_anode”。

[0054] 由于在第四周期 t_4 期间第一节点N1处于浮置状态,因此第三节点N3的电压变化通过第一电容器C1而被施加到第一节点N1。因此,第三节点N3的电压变化“DATA-Vth-VoIed_anode”被施加到第一节点N1。但是,第一节点N1连接在串联连接的第一电容CA1和第二电容CA2之间。因此,按照如下等式表示的比率“C”施加电压变化:

$$[0055] \quad C' = \frac{CA1}{CA1+CA2} \quad (2)$$

[0056] 这里,CA1表示第一电容C1的电容,CA2表示第二电容C2的电容。结果是,“C’(DATA-Vth-VoIed_anode)”被施加到第一节点N1,且由此第一节点N1的电压变为“DATA-C’(DATA-Vth-VoIed_anode)”。同时,第一节点N1的变化电压是在以下等式中用CA1和CA2表示:

$$[0057] \quad \frac{DATA \times CA2 + CA1(V_{th} + V_{oled_anode})}{CA1 + CA2} \quad (3)$$

[0058] 而且,被提供至有机发光二极管OLED的驱动TFT DT的漏源电流 I_{ds} 由如下等式表示:

$$[0059] \quad I_{ds} = k' \cdot (V_{gs} - V_{th})^2 \quad (4)$$

[0060] 这里, k' 表示由驱动TFT DT的结构和物理特性确定的比例系数,取决于驱动TFT DT的电子迁移率、沟道宽度、沟道长度等。 V_{gs} 表示驱动TFT DT的栅极和源极之间的电压差, V_{th} 表示驱动TFT DT的阈值电压。在第四周期 t_4 期间的‘ $V_{gs} - V_{th}$ ’如以下等式中表示:

$$[0061] \quad V_{gs} - V_{th} = \left[\frac{DATA \times CA2 + CA1(V_{th} + V_{oled_anode})}{CA1 + CA2} - V_{oled_anode} \right] - V_{th} \quad (5)$$

[0062] 为了总结等式5,导出驱动TFT DT的漏源电流 I_{ds} ,如以下等式中表示:

$$[0063] \quad V_{gs} - V_{th} = \left[\frac{DATA \times CA2}{CA1 + CA2} - \frac{CA2(V_{oled_anode} + V_{th})}{CA1 + CA2} \right] \quad (6)$$

[0064] 参考等式6,“ $V_{gs} - V_{th}$ ”取决于第一电容C1的电容CA1和第二电容C2的电容CA2。第一电容C1的电容CA1越大,等式6的“CA1+CA2”就越大,而等式6的“ V_{th} ”就越小。这种情况下,等式6的 $CA2(V_{oled_anode} + V_{th}) / (CA1 + CA2)$ 变得较小,由此驱动TFT DT的阈值电压 V_{th} 的补

偿能力变得较强。而且,第二电容C2的电容CA2越大,等式6的“DATA×CA2”就變得越大,而等式6的“DATA”就變得越大。也就是,由于“DATA”的范围变得较宽,因此驱动TFT DT的漏源电流 I_{ds} 变得较宽。因此,有机发光二极管OLED的亮度范围变得较宽。且由此,像素P表示的像素亮度范围变得较宽。最后,第一电容C1的电容CA1变得越大,驱动TFT DT的阈值电压 V_{th} 的补偿能力变得越强。而且,第二电容C2的电容CA2越大,像素亮度范围就越宽。在考虑到阈值 V_{th} 的补偿能力和像素亮度范围的情况下,设计第一电容C1的电容CA1和第二电容C2的电容CA2。

[0065] 第五,在第五周期 t_5 期间,经由扫描线SL提供具有栅极低电压VGL的扫描信号SCAN,经由初始化线IL提供具有栅极低电压VGL的初始化信号INI,如图3中所示。而且,在第四周期 t_4 期间,经由发射线EML提供具有栅极低电压VGL的发射信号EM,如图3中所示。

[0066] 参考图5E,通过具有栅极低电压VGL的扫描信号SCAN,第一TFT T1截止。因此,第一节点N1不连接到数据线DL。通过具有栅极低电压VGL的发射信号EM,第二TFT T2截止。因此,第二节点N2不再连接到第三节点N3。通过具有栅极低电压VGL的初始化信号INI,第三TFT T3和第四TFT T4截止。因此,第二节点N2和第三节点N3中的每一个都不连接到第二参考电压线REF2。最后,在第五周期 t_5 期间,驱动TFT DT的漏源电流 I_{ds} 保持为与等式6中一样。

[0067] 如上所述,根据通过使用与驱动TFT DT的源极连接的第二节点N2来感测驱动TFT DT的阈值电压 V_{th} 的源极跟随方法,来驱动根据第一示范性实施例的像素P。通过使用源极跟随方法进行驱动,根据第一示范性实施例的像素P,在第一周期 t_1 期间将第一节点N1初始化为第一参考电压REF1,并将第二节点N2和第三节点N3初始化为第二参考电压REF2。将第二参考电压REF2设置成低于第一参考电压REF1和驱动TFT DT的阈值电压 V_{th} 之间的差值电压的电压。这种情况下,可基于等于或者高于0V的驱动TFT DT的阈值电压 V_{th} ,设计第一参考电压REF1和第二参考电压REF2。结果,由于即使阈值电压 V_{th} 转变为负电压,也可将驱动TFT DT的栅极节点Ng和源极节点Ns之间的电压差 V_{gs} 控制成大于阈值电压 V_{th} ,因此根据第一示范性实施例的像素P可感测驱动TFT DT的阈值电压 V_{th} 。负向转变指的是当驱动TFT DT是以N型MOSFET实现时,将驱动TFT DT的阈值电压 V_{th} 转变成低于0V的电压。负向转变通常是在驱动TFT DT的半导体层由氧化物形成时发生。

[0068] 而且,在第四周期 t_4 期间,通过使用第二节点N2和第三节点N3,根据第一示范性实施例的像素P补偿了驱动TFT DT的阈值电压 V_{th} 。由于在第四周期 t_4 期间,第二节点N2和第三节点N3连接至有机发光二极管OLED,因此对应于第二节点N2的电压和第三节点N3的电压的“VoIed_anode”可包括驱动TFT DT的阈值电压 V_{th} 的变化。而且,“VoIed_anode”可包括由有机发光二极管OLED发光引起的低电势电压VSS的变化。因此,根据第一示范性实施例的像素P可补偿驱动TFT DT的阈值电压 V_{th} 以及低电势电压VSS的变化。

[0069] 而且,根据第一示范性实施例的像素P可将第二周期 t_2 控制为几个水平周期或者几十个水平周期,该第二周期 t_2 是感测驱动TFT DT的阈值电压 V_{th} 的周期。因此,即使以高速(比如帧频为240Hz以上)驱动显示面板,第一示范性实施例在第二周期 t_2 期间也可精确感测驱动TFT DT的阈值电压 V_{th} 。

[0070] 而且,根据第一示范性实施例,由于在第四周期 t_4 和第五周期 t_5 期间驱动TFT DT的漏源电流 I_{ds} 导致有机发光二极管OLED发光,因此高电势电压VDD会降低。但是,当将第二电容C2连接在第一节点N1和高电势电压线VDDL之间时,根据第一示范性实施例的像素P可

将高电势电压VDD的电压降施加到第一节点N1。因此,根据第一示范性实施例的像素P可补偿高电势电压VDD的电压降。

[0071] 图6是根据第二示范性实施例的像素P的电路图。参考图6,根据第二示范性实施例的像素P包括驱动TFT DT,有机发光二极管OLED,控制电路和电容。控制电路包括第一TFT T1,和初始化控制电路ICC。初始化控制电路ICC包括第二至第四TFT T2~T4。电容包括第一电容C1和第二电容C2。

[0072] 根据第二示范性实施例的像素P与图2中所示的根据第一示范性实施例的像素P基本相同。因此,将省略驱动TFT DT、有机发光二极管OLED、第一至第三TFT T1、T2和T3、以及第一电容C1和第二电容C2的描述。

[0073] 参考图6,第四TFT T4是第二初始化TFT,其响应于经由初始化线IL提供的初始化信号INI,将第三节点N3初始化为经由第二参考电压线REFL2提供的第二参考电压REF2。第四TFT T4的栅极连接到初始化线IL,其源极连接到第二参考电压线REFL2,其漏极是第三节点N3。

[0074] 提供至根据第二示范例的像素P的初始化信号INI、扫描信号SCAN、发射信号EM和数据线DATA与图3中描述的基本相同。而且,将参考图7、8A至8E描述第一至第三节点N1、N2、N3的电压变化。

[0075] 图7是示出根据本发明第二示范性实施例的像素的节点电压变化的表格。图8A至8E是在第一至第五周期期间根据本发明第二示范性实施例的像素的电路图。下文将参考图3、7和8A至8E描述根据第二示范性实施例的像素P的操作方法。

[0076] 首先,在第一周期t1期间,经由扫描线SL提供具有栅极低电压VGL的扫描信号SCAN,经由初始化线IL提供具有栅极高电压VGH的初始化信号INI,如图3中所示。而且,在第一周期t1期间,经由发射线EML提供具有栅极高电压VGH的发射信号EM,如图3中所示。

[0077] 参考图8A,通过具有栅极低电压VGL的扫描信号SCAN,第一TFT T1截止。响应于具有栅极高电压VGH的发射信号EM,第二TFT T2开启。因此,第二节点N2连接到第三节点N3。响应于具有栅极高电压VGH的初始化信号INI,第三TFT T3开启。因此,第一节点N1连接到第一参考电压线REFL1。响应于具有栅极高电压VGH的初始化信号INI,第四TFT T4开启。因此,第三节点N3连接到第二参考电压线REF2。

[0078] 最后,由于第三TFT T3开启,因此将第一节点N1的电压初始化为第一参考电压REF1。由于第二TFT T2开启,因此将第二节点N2的电压初始化为第二参考电压REF2。由于第四TFT T4开启,因此将第三节点N3的电压初始化为第二参考电压REF2。

[0079] 同时,根据第二示范性实施例的像素P的操作方法与参考图3、4、和5A至5E描述的第一示范性实施例的方法基本相同。因此,将省略在第二至第五周期期间根据第二示范性实施例的像素P的操作方法。

[0080] 图9是根据第三示范性实施例的像素P的电路图。参考图9,根据第三示范性实施例的像素P包括驱动TFT DT,有机发光二极管OLED,控制电路和电容。控制电路包括第一TFT T1和初始化控制电路ICC。初始化控制电路ICC包括第二至第四TFT T2至T4。电容包括第一电容C1和第二电容C2。

[0081] 根据第二示范性实施例的像素P与图2中所示的根据第一示范性实施例的像素P基本相同。因此,将省略驱动TFT DT,有机发光二极管OLED,第一至第三TFT T1、T2和T3以及第

一电容C1的描述。

[0082] 参考图9,第四TFT T4是第二初始化TFT,其响应于经由初始化线IL提供的初始化信号INI,将第三节点N3初始化为经由第二参考电压线REFL2提供的第二参考电压REF2。第三TFT T4的栅极连接到初始化线IL,其源极连接到第二参考电压线REFL2,其漏极连接到第三节点N3。

[0083] 第二电容C2连接在第三节点N3和第二参考电压线REFL2之间。这种情况下,第二电容C2存储第三节点N3的电压和第二参考电压REF2之间的差值电压。或者,第二电容C2可连接在第三节点N3和第一参考电压线REFL1之间。这种情况下,第二电容C2存储第三节点N3的电压和第一参考电压REF1之间的差值电压。替换地,第二电容C2连接在第三节点N3和高电势电压线VDDL之间。这种情况下,第二电容C2存储第三节点N3的电压和高电势电压VDD之间的差值电压。

[0084] 提供至根据第三示范性实施例像素P的初始化信号INI、扫描信号SCAN、发射信号EM和数据电压DATA与图3中描述的基本相同。而且,将参考图10、11A至11E描述第一至第三节点N1、N2、N3的电压变化。

[0085] 图10是示出根据第三示范性实施例的像素的节点电压变化的表格。图11A至11E是在第一至第五周期期间根据本发明第三示范性实施例的像素的电路图。下文将参考图3、10和11A至11E描述根据第三示范性实施例的像素P的操作方法。

[0086] 首先,在第一周期 t_1 期间,经由扫描线SL提供具有栅极低电压VGL的扫描信号SCAN,经由初始化线IL提供具有栅极高电压VGH的初始化信号INI,如图3中所示。而且,在第一周期 t_1 期间,经由发射线EML提供具有栅极高电压VGH的发射信号EM,如图3中所示。

[0087] 参考图11A,通过具有栅极低电压VGL的扫描信号SCAN,第一TFT T1截止。响应于具有栅极高电压VGH的发射信号EM,第二TFT T2开启。因此,第二节点N2连接到第三节点N3。响应于具有栅极高电压VGH的初始化信号INI,第三TFT T3开启。因此,第一节点N1连接到第一参考电压线REFL1。响应于具有栅极高电压VGH的初始化信号INI,第四TFT T4开启。因此,第三节点N3连接到第二参考电压线REF2。

[0088] 最后,由于第三TFT T3开启,因此将第一节点N1的电压初始化为第一参考电压REF1。由于第二TFT T2开启,因此将第二节点N2的电压初始化为第二参考电压REF2。由于第四TFT T4开启,因此将第三节点N3的电压初始化为第二参考电压REF2。

[0089] 第二,在第二周期 t_2 期间,经由扫描线SL提供具有栅极低电压VGL的扫描信号SCAN,经由初始化线IL提供具有栅极低电压VGL的初始化信号INI,如图3中所示。而且,在第二周期 t_2 期间,经由发射线EML提供具有栅极高电压VGH的发射信号EM,如图3中所示。

[0090] 参考图11B,通过具有栅极低电压VGL的扫描信号SCAN,第一TFT T1截止。响应于具有栅极高电压VGH的发射信号EM,第二TFT T2开启。因此,第二节点N2连接到第三节点N3。通过具有栅极低电压VGL的初始化信号INI,第三TFT T3和第四TFT T4截止。因此,第二节点N2和第三节点N3中的每一个都不再连接到第二参考电压线REF2。同时,由于第二TFT T2开启,因此第二节点N2和第三节点N3具有基本相同的电势。

[0091] 由于在驱动TFT DT的栅极和源极之间的电压差 V_{gs} 大于阈值电压 V_{th} ,因此驱动TFT DT形成电流通路,直到在栅极和源极之间的电压差 V_{gs} 达到阈值电压 V_{th} 。因此,第二节点N2的电压升高。而且,由于第二节点N2连接到第三节点N3,因此第三节点N3的电压也升

高。同时,通过第一电容C1的CAP升压(cap boosting),第三节点N3的电压变化被施加到第一节点N1。如果已被施加第三节点N3的电压变化的第一节点N1的电压是“A”电压,则第二节点N2的电压升高至第一节点N1的电压A和驱动TFT DT的阈值电压 V_{th} 之间的差值电压 $A-V_{th}$ 。而且,由于第二节点N2连接到第三节点N3,因此第三节点N3的电压升高至第一节点N1的电压A和驱动TFT DT的阈值电压 V_{th} 之间的差值电压 $A-V_{th}$ 。“A”电压可为“REF1+ α ”。最后,在第二周期 t_2 期间,可将驱动TFT DT的阈值电压 V_{th} 存储至第一电容C1。

[0092] 第三,在第三周期 t_3 期间,经由扫描线SL提供具有栅极高电压VGH的扫描信号SCAN,经由初始化线IL提供具有栅极低电压VGL的初始化信号INI,如图3中所示。而且,在第三周期 t_3 期间,经由发射线EML提供具有栅极低电压VGL的发射信号EM,如图3中所示。

[0093] 参考图11C,响应于具有栅极高电压VGH的扫描信号SCAN,第一TFT T1开启。因此,第一节点N1连接到数据线DL。通过具有栅极低电压VGL的发射信号EM,第二TFT T2截止。因此,第二节点N2不再连接到第三节点N3。通过具有栅极低电压VGL的初始化信号INI,第三TFT T3和第四TFT T4截止。因此,第二节点N2和第三节点N3中的每一个都不连接到第二参考电压线REF2。同时,由于第一TFT T1开启,因此将数据线的电压DATA提供至第一节点N1。由于第二TFT T2截止,因此第三节点N3处于浮置状态。浮置状态指的是不将电压提供至节点的状态,因此处于浮置状态的节点容易影响相邻节点的电压变化。

[0094] 由于在第三周期 t_3 期间第三节点N3处于浮置状态,因此第一节点N1的电压变化被施加至第三节点N3。与第一节点N1的电压变化相对应的“A-DATA”被施加至第三节点N3。但是,第三节点N3连接在串联连接的第一电容CA1和第二电容CA2之间。由此,按照等式2中表示的比率“C”来施加电压变化。因此,将“C'(A-DATA)”施加至第三节点,将第三节点N3的电压变为“A- V_{th} -C'(A-DATA)”。

[0095] 第四,在第四周期 t_4 期间,经由扫描线SL提供具有栅极低电压VGL的扫描信号SCAN,经由初始化线IL提供具有栅极低电压VGL的初始化信号INI,如图3中所示。而且,在第四周期 t_4 期间,经由发射线EML提供具有栅极高电压VGH的发射信号EM,如图3中所示。

[0096] 参考图11D,通过具有栅极低电压VGL的扫描信号SCAN,第一TFT T1截止。因此,第一节点N1不再连接到数据线DL。响应于具有栅极高电压VGH的发射信号EM,第二TFT T2开启。因此,第二节点N2连接到第三节点N3。通过具有栅极低电压VGL的初始化信号INI,第三TFT T3和第四TFT T4截止。因此,第二节点N2和第三节点N3中的每一个都不连接到第二参考电压线REF2。同时,由于第一TFT T1和第三TFT T3截止,因此第一节点N1处于浮置状态。由于第二TFT T2开启,因此第二节点N2和第三节点N3基本处于相同的电势。

[0097] 由于根据第一节点N1的电压而引起的驱动TFT DT的漏源电流 I_{ds} ,导致第二节点N2电压变为“VoIed_anode”。而且,由于第二TFT T2开启导致第二节点N2连接至第三节点N3,因此第三节点N3的电压变为“VoIed_anode”。

[0098] 由于在第四周期 t_4 期间第一节点N1处于浮置状态,因此通过第一电容C1将第三节点N3的电压变化施加至第一节点N1。因此,将第三节点N3的电压变化“{A- V_{th} -C'(A-DATA)}-VoIed_anode”施加至第一节点N1。结果是,第一节点N1的电压变为“DATA-{A- V_{th} -C'(A-DATA)}-VoIed_anode”。

[0099] 第一节点N1的变化电压在以下等式中表示:

[0100] $V_{gs}-V_{th}=[DATA-(A-V_{th}-C'(A-DATA))-VoIed_{anode}-VoIed_{anode}]-V_{th}$ (7)

[0101] 为了总结等式7,导出驱动TFT DT的漏源电流 I_{ds} ,如以下等式中表示的:

$$[0102] \quad I_{ds}=k'[(1-C' \cdot (D A T A-A))^2] \quad (8)$$

[0103] 参考等式8,在第四周期 t_4 期间,漏源电流 I_{ds} 不依赖于驱动TFT DT的阈值电压 V_{th} 。也就是说,驱动TFT DT的阈值电压 V_{th} 可得到补偿。

[0104] 第五,在第五周期 t_5 期间,经由扫描线SL提供具有栅极低电压VGL的扫描信号SCAN,经由初始化线IL提供具有栅极低电压VGL的初始化信号INI,如图3中所示。而且,在第四周期 t_5 期间,经由发射线EML提供具有栅极低电压VGL的发射信号EM,如图3中所示。

[0105] 参考图11E,通过具有栅极低电压VGL的扫描信号SCAN,第一TFT T1截止。因此第一节点N1不连接到数据线DL。通过具有栅极低电压VGL的发射信号EM,第二TFT T2截止。因此,第二节点N2不再连接到第三节点N3。通过具有栅极低电压VGL的初始化信号INI,第三TFT T3和第四TFT T4截止。因此,第二节点N2和第三节点N3中的每一个都不连接到第二参考电压线REF2。最后,在第五周期 t_5 期间,驱动TFT DT的漏源电流 I_{ds} 保持为与等式8中一样。

[0106] 如上所述,根据通过使用与驱动TFT DT的源极连接的第二节点N2来感测驱动TFT DT的阈值电压 V_{th} 的源极跟随方法,驱动根据第三示范性实施例的像素P。通过使用源极跟随方法进行驱动,在第一周期 t_1 期间,根据第三示范性实施例的像素P将第一节点N1初始化为第一参考电压REF1,将第二节点N2和第三节点N3初始化为第二参考电压REF2。将第二参考电压REF2设置为低于第一参考电压REF1和驱动TFT DT的阈值电压 V_{th} 之间的差值电压的电压。这种情况下,可基于等于或者高于0V的驱动TFT DT的阈值电压 V_{th} ,设计第一参考电压REF1和第二参考电压REF2。结果,由于即使阈值电压 V_{th} 转变成负电压,也可将驱动TFT DT的栅极节点Ng和源极节点Ns之间的电压差 V_{gs} 控制成大于阈值电压 V_{th} ,因此根据第三示范性实施例的像素P可感测驱动TFT DT的阈值电压 V_{th} 。负向转变指的是当驱动TFT DT是以N型MOSFET实施时,将驱动TFT DT的阈值电压 V_{th} 转变成低于0V的电压。负向转变通常是在驱动TFT DT的半导体层由氧化物形成时发生。

[0107] 而且,如在等式(8)中可注意到的,驱动TFT DT的漏源电流 I_{ds} 不依赖于驱动TFT DT的阈值电压 V_{th} 。因此,与图2和6的实施例相比,在图9的实施例中,可更强地执行阈值电压的补偿。

[0108] 而且,在第四周期 t_4 期间,通过使用第二节点N2和第三节点N3,根据第三示范性实施例的像素P补偿了驱动TFT DT的阈值电压 V_{th} 。由于在第四周期 t_4 期间,第二节点N2和第三节点N3连接到有机发光二极管OLED,因此在第四周期 t_4 期间,与第二节点N2的电压和第三节点N3电压相对应的“VoIed_anode”可包括驱动TFT DT的阈值电压 V_{th} 的变化。而且,“VoIed_anode”可包括由有机发光二极管OLED发光引起的低电势电压VSS的变化。因此,根据第一示范性实施例的像素P可补偿驱动TFT DT的阈值电压 V_{th} 的变化和低电势电压VSS的变化。

[0109] 而且,根据第三示范性实施例的像素P可将第二周期 t_2 控制为几个水平周期或者几十个水平周期,第二周期 t_2 是感测驱动TFT DT的阈值电压 V_{th} 的周期。因此,即使以高速(比如帧频为240Hz以上)驱动显示面板,第三示范性实施例在第二周期 t_2 期间也可精确感测驱动TFT DT的阈值电压 V_{th} 。

[0110] 图12是示范性示出根据示范性实施例的有机发光二极管显示器件的框图。参考图12,根据示范性实施例的有机发光二极管显示器件包括显示面板10、数据驱动器20、扫描驱

驱动器30、时序控制器40和主系统50。

[0111] 在显示面板10上形成彼此交叉的数据线DL和扫描线SL。初始化线IL和发射线EML可以与扫描线SL平行地形成在显示面板10上。而且,像素P在显示面板10上设置成矩阵形式。显示面板10的每个像素P都与结合图2、图6和图9描述的一样。

[0112] 数据驱动器20包括多个源极驱动IC。源极驱动IC从时序控制器40接收数字视频数据RGB。源极驱动IC响应于来自时序控制器40的源极时序控制信号DCS,将数字视频数据RGB转换成伽马补偿电压,以产生数据电压,并与扫描信号SCAN同步地将该数据电压提供至显示面板10的数据线DL。

[0113] 扫描驱动器30包括扫描信号输出部分,初始化信号输出部分和发射信号输出部分。扫描信号输出部分顺序地将扫描信号SCAN输出至显示面板10的扫描线SL。初始化信号输出部分顺序地将初始化信号输出至初始化线IL。发射信号输出部分顺序地将发射信号EM输出至显示面板10的发射线EML。将结合图3具体描述扫描信号SCAN、初始化信号INI和发射信号EM的细节内容。

[0114] 时序控制器40经由低电压差分信号(LVDS)接口、转移最小化差分信号(TMDS)接口等,从主系统50接收数字视频数据RGB。时序控制器40接收诸如垂直同步信号、水平同步信号、数据使能信号、和点时钟(dot clock)等时序信号,并基于来自主系统50的时序信号,产生时序控制信号,以用于控制数据驱动器20和扫描驱动器30的操作时序。时序控制信号包括用于控制扫描驱动器30的操作时序的扫描时序控制信号和用于控制数据驱动器20的操作时序的数据时序控制信号。时序控制器40将扫描时序控制信号输出至扫描驱动器30,并将数据时序控制信号和数字视频数据RGB输出至数据驱动器20。

[0115] 显示面板10可进一步包括电源单元(未示出)。电源单元将高电势电压VDD、低电势电压VSS、第一参考电压REF1和第二参考电压REF2提供至显示面板10。而且,电源单元将栅极高电压VGH和栅极低电压VGL提供至扫描驱动器30。

[0116] 本文描述的实施例是使用源极跟随器驱动的,该源极跟随器通过使用与驱动TFT DT的源极连接的第二节点N2来感测驱动TFT DT的阈值电压 V_{th} 。通过以源极跟随器方式进行驱动,在第一周期 t_1 (即初始化周期)期间,本文描述的实施例将第一节点N1初始化为第一参考电压REF1,将第二节点N2和第三节点N3初始化为第二参考电压REF2。将第二参考电压REF2设置成低于第一参考电压REF1和驱动TFT DT的阈值电压 V_{th} 之间的差值电压的电压。结果,由于即使阈值电压 V_{th} 转变为负电压,也可将驱动TFT DT的栅极节点Ng和源极节点Ns之间的电压差 V_{gs} 控制成大于阈值电压 V_{th} ,因此本文描述的实施例可感测驱动TFT DT的阈值电压 V_{th} 。

[0117] 而且,在第四周期 t_4 期间,通过使用第二节点N2和第三节点N3,本文描述的实施例补偿了驱动TFT DT的阈值电压 V_{th} 。由于在第四周期 t_4 期间,第二节点N2和第三节点N3连接到有机发光二极管OLED,因此与第二节点N2的电压和第三节点N3的电压对应的“VoIed_anode”可包括驱动TFT DT的阈值电压 V_{th} 的变化。而且,“VoIed_anode”可包括由有机发光二极管OLED发光引起的低电势电压VSS的变化。因此,本文描述的实施例可补偿驱动TFT DT的阈值电压 V_{th} 的变化和低电势电压VSS的变化。

[0118] 而且,本文描述的实施例可将与感测驱动TFT DT的阈值电压 V_{th} 的周期对应的第二周期 t_2 延伸至几个水平周期或者几十个水平周期。因此,即使以高速(比如帧频为240Hz

以上)驱动显示面板,本文描述的实施例在第二周期 t_2 期间也可更精确地感测驱动TFT DT的阈值电压 V_{th} 。

[0119] 而且,根据第一示范性实施例,在第四周期 t_4 和第五周期 t_5 期间,由于通过驱动TFT DT的漏源电流 I_{ds} 导致有机发光二极管OLED发光,因此高电势电压VDD会降低。但是,当第二电容C2连接在第一节点N1和高电势电压线VDDL之间时,根据第一示范性实施例的像素P可将高电势电压VDD的电压降施加至第一节点N1。因此,根据第一示范性实施例的像素P可补偿高电势电压VDD的电压降。

[0120] 尽管已经参考其多个示意性实施例描述了本申请的实施例,但是应当理解本领域技术人员可设计出落入本公开精神范围内的本申请的多种其他修改和实施例。更特别地,各种变化和修改可以针对本公开、附图和所附权利要求范围内主题组合设置的部件部分和/或结构。除了部件部分和/或结构的变化和修改之外,替换使用对本领域技术人员也是显而易见的。

周期	N1	N2	N3
t1	REF1	REF2	REF2
t2	A	$A - V_{th}$	$A - V_{th}$
t3	DATA	$A - V_{th}$	$A - V_{th} - (A - DATA)$
t4	$DATA \times C2 + C1 (V_{th} + V_{oled_anode}) / (C1 + C2)$	V_{oled_anode}	V_{oled_anode}

图4

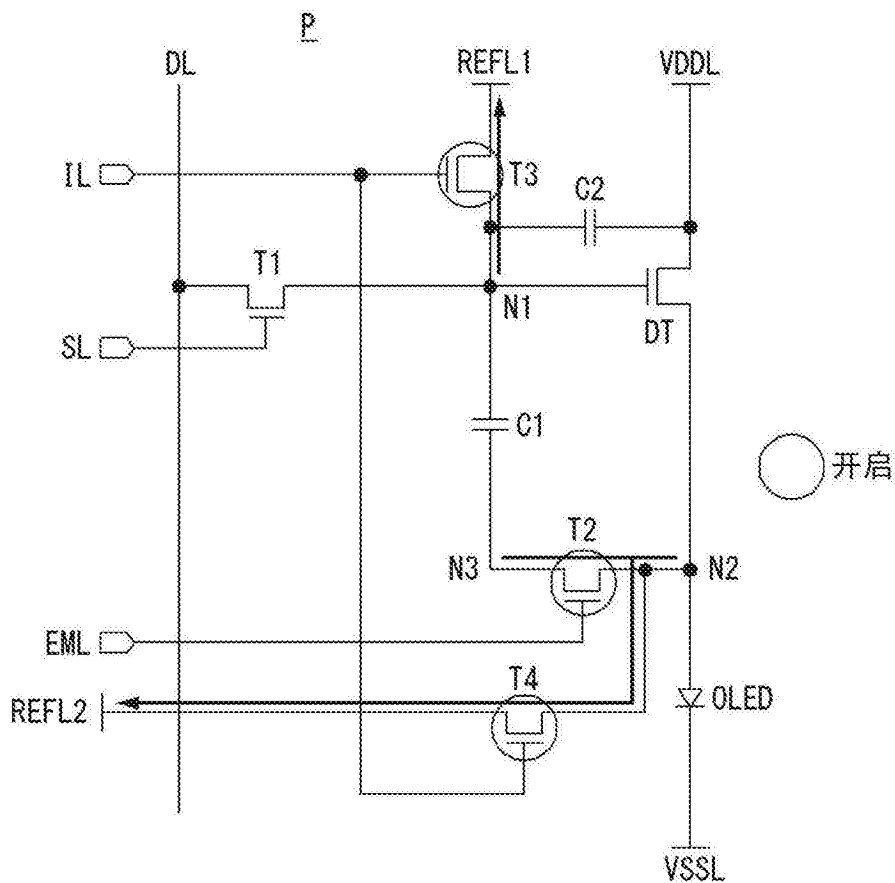


图5A

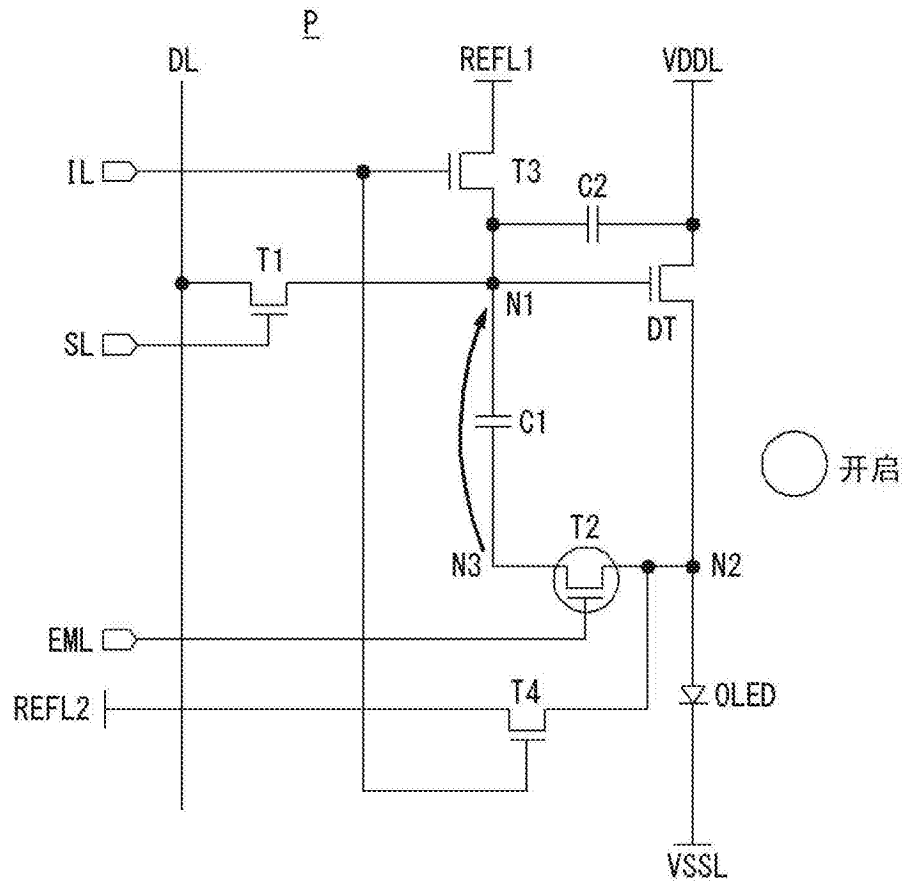


图5B

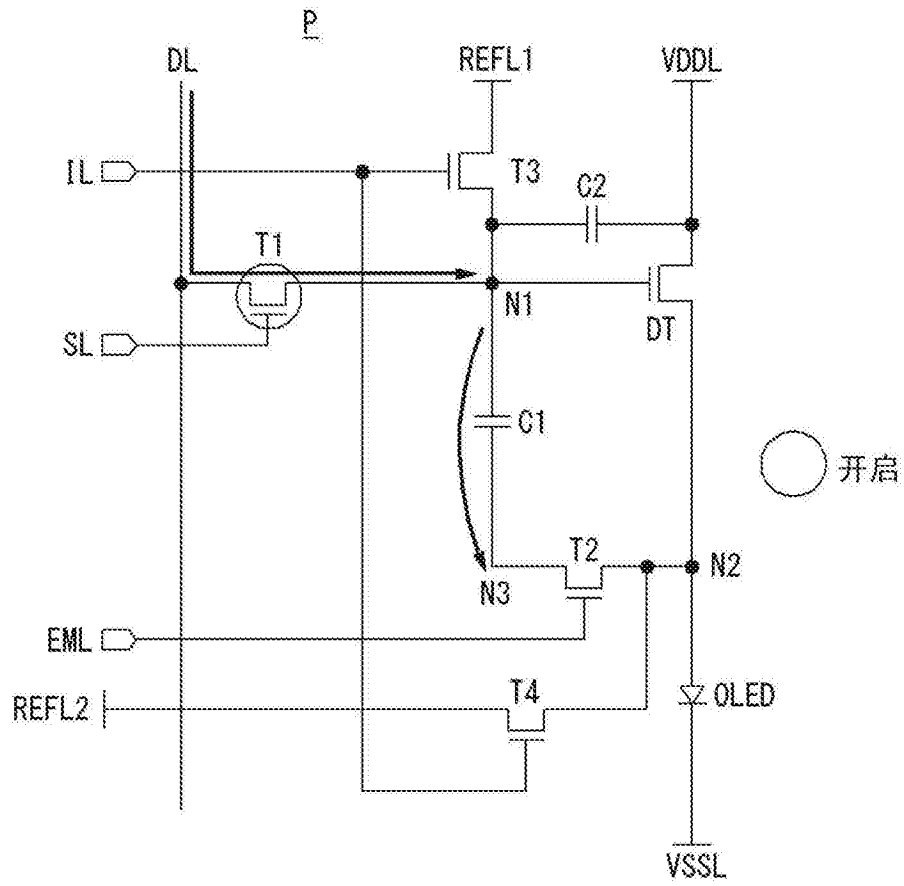


图5C

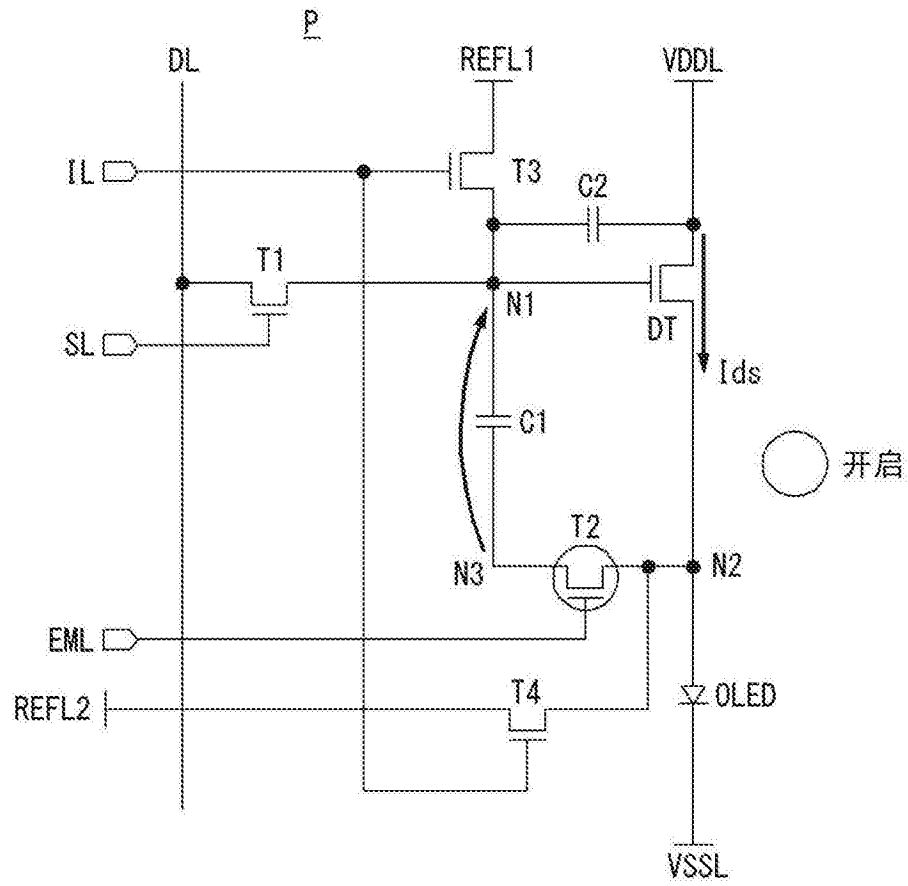


图5D

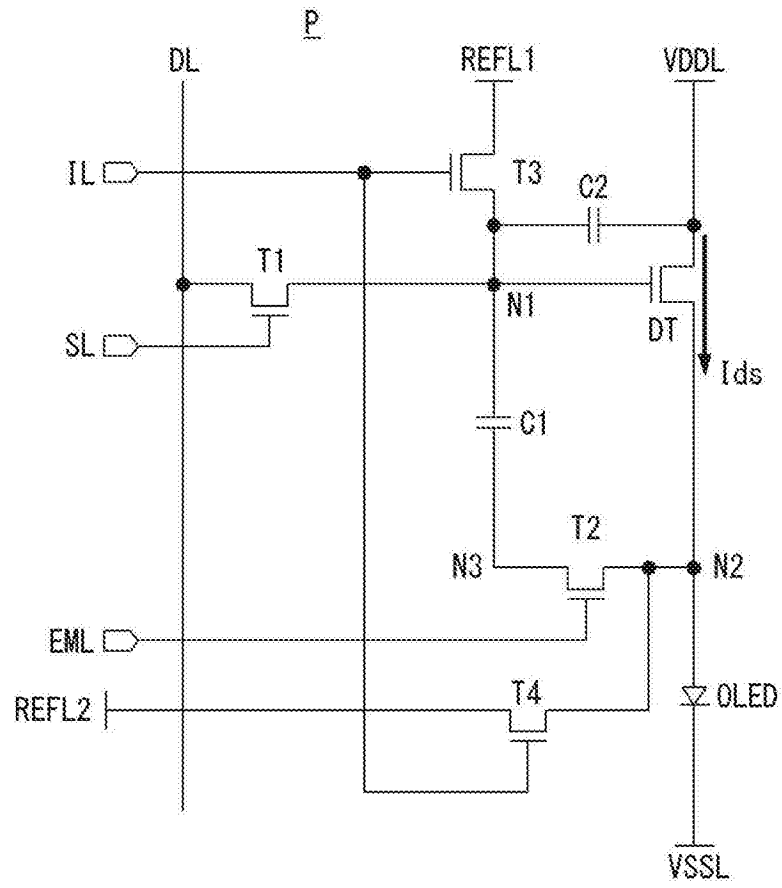


图5E

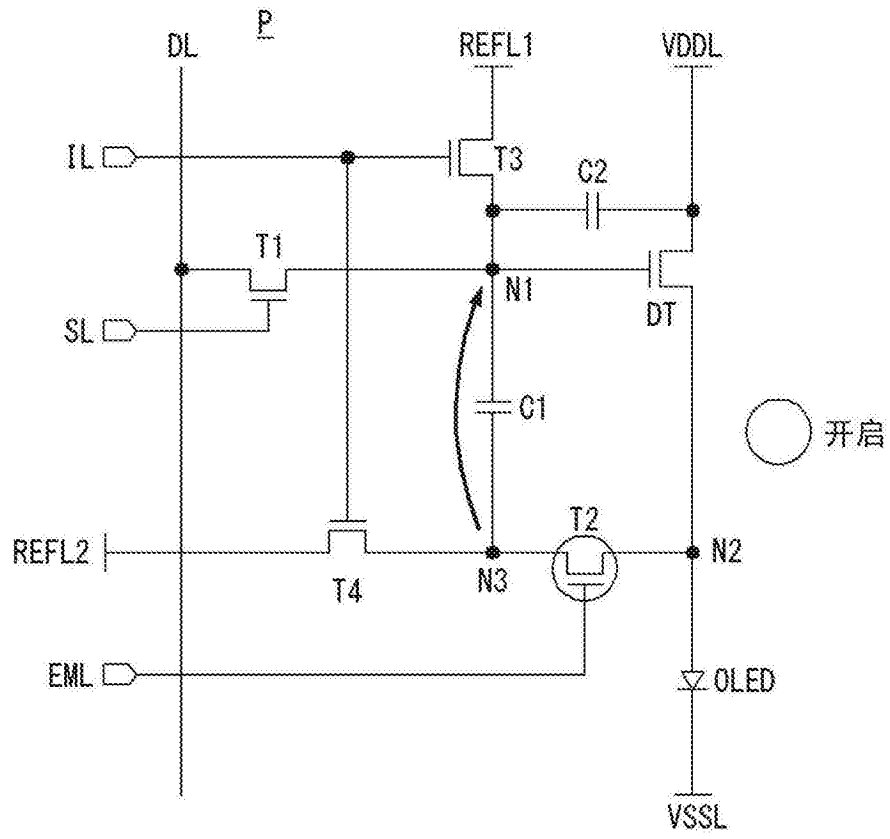


图8B

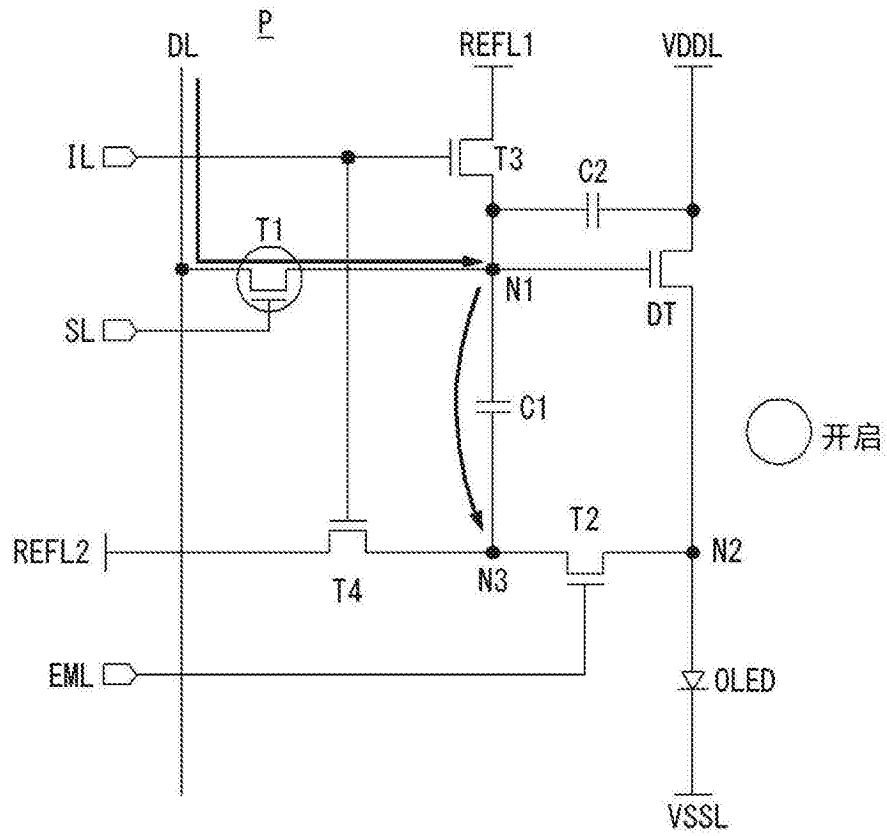


图8C

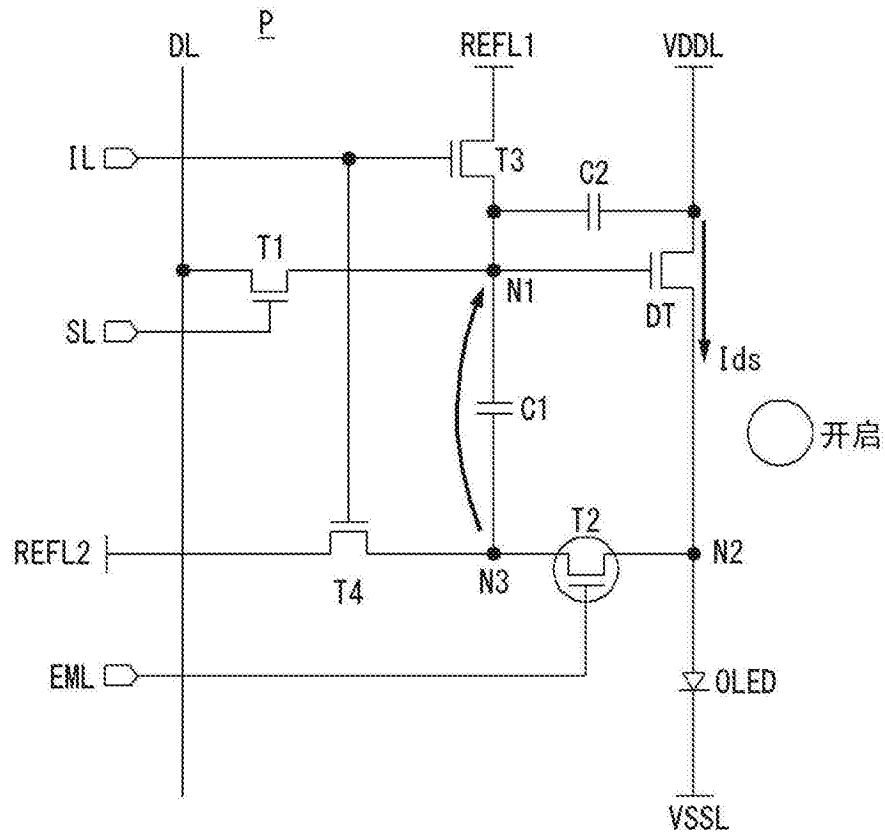


图8D

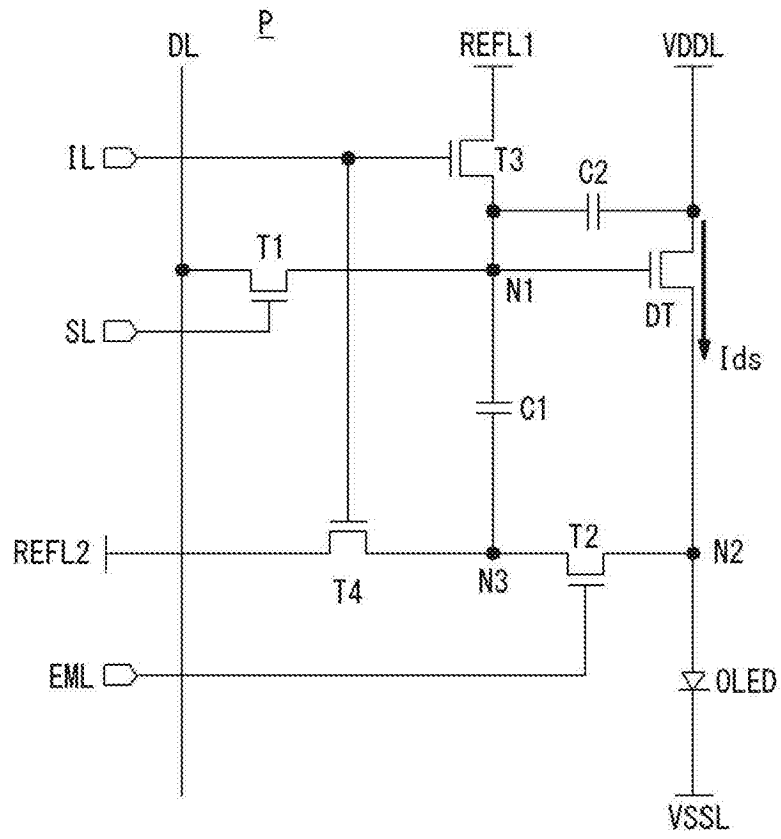


图8E

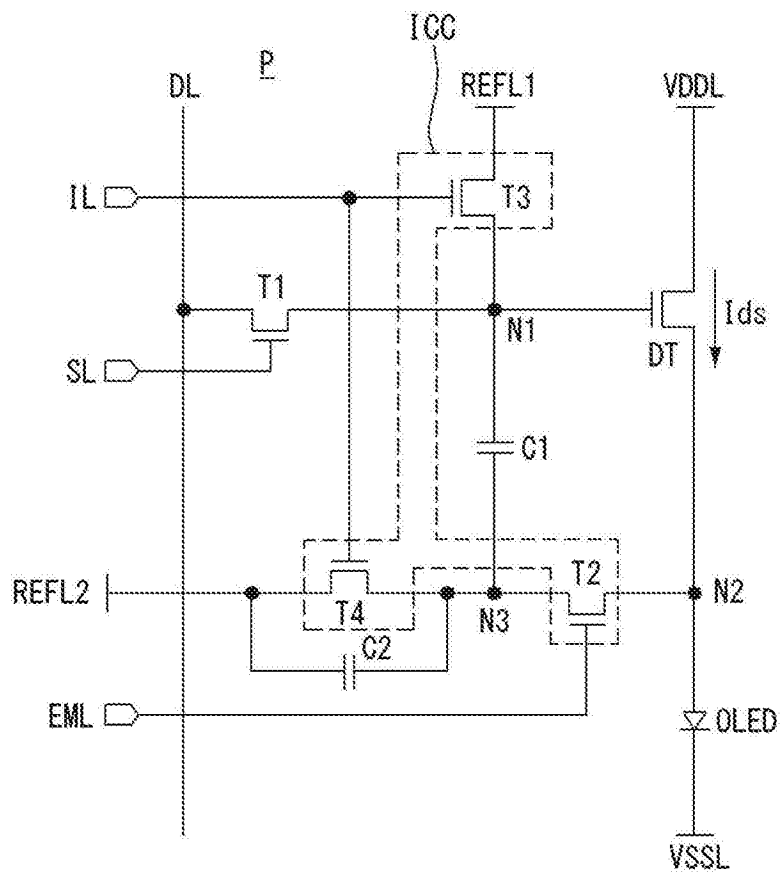


图9

周期	N1	N2	N3
t1	REF1	REF2	REF2
t2	A	$A - V_{th}$	$A - V_{th}$
t3	DATA	$A - V_{th}$	$A - V_{th} - (A - DATA) \times C'$
t4	$DATA + (V_{oled_anode} - [A' - V_{th} - (A' - DATA) \times C'])$	V_{oled_anode}	V_{oled_anode}

图10

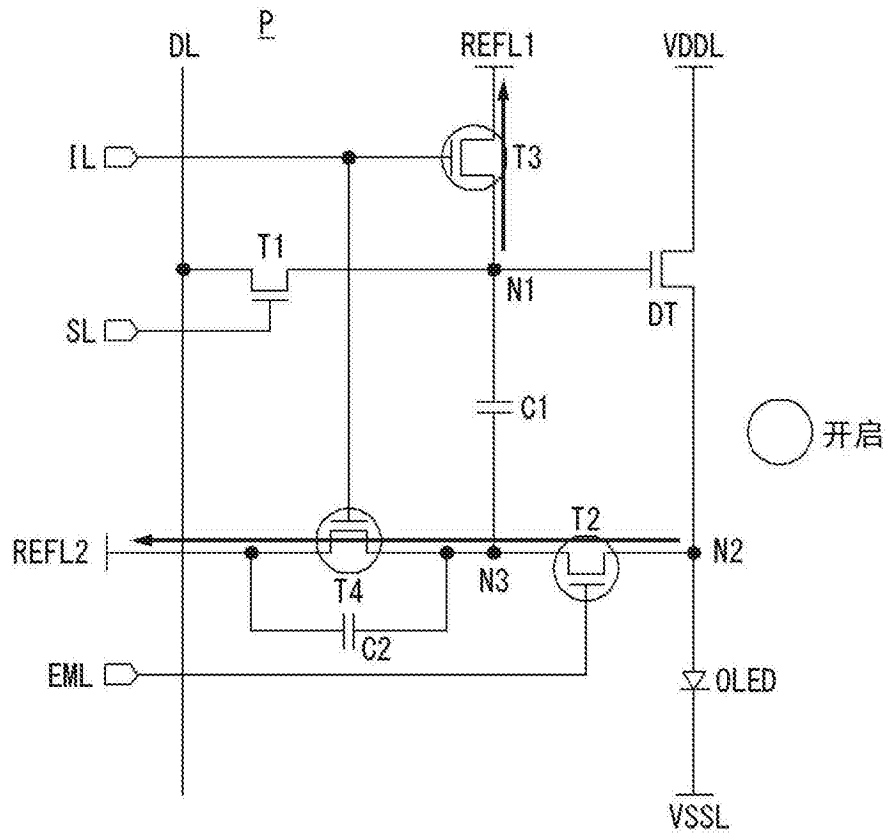


图11A

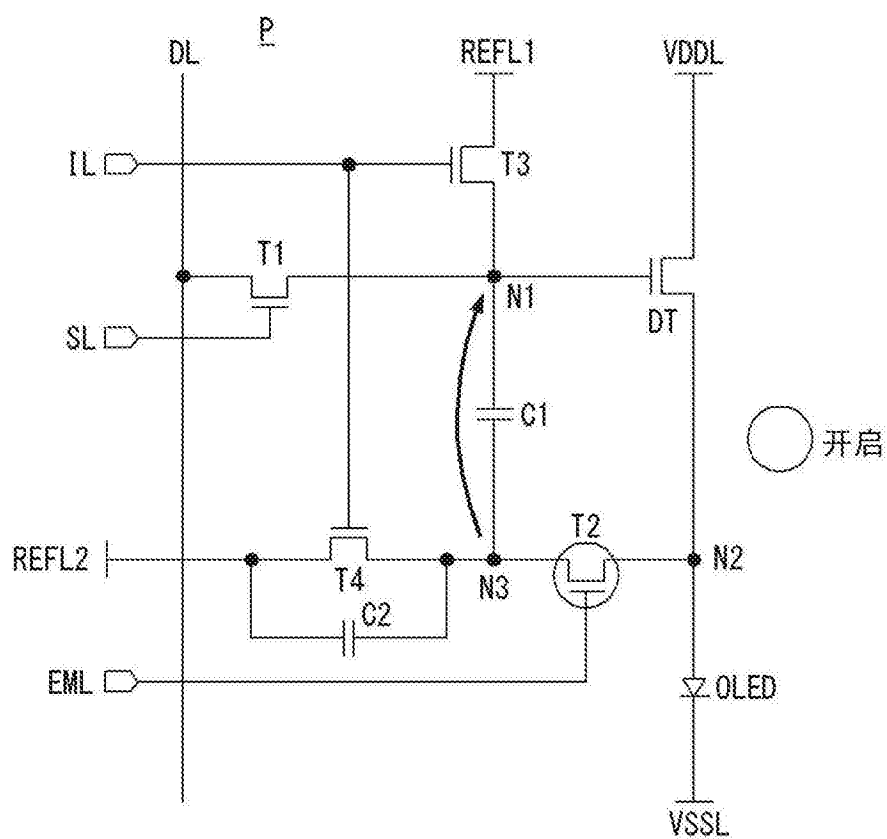


图 11B

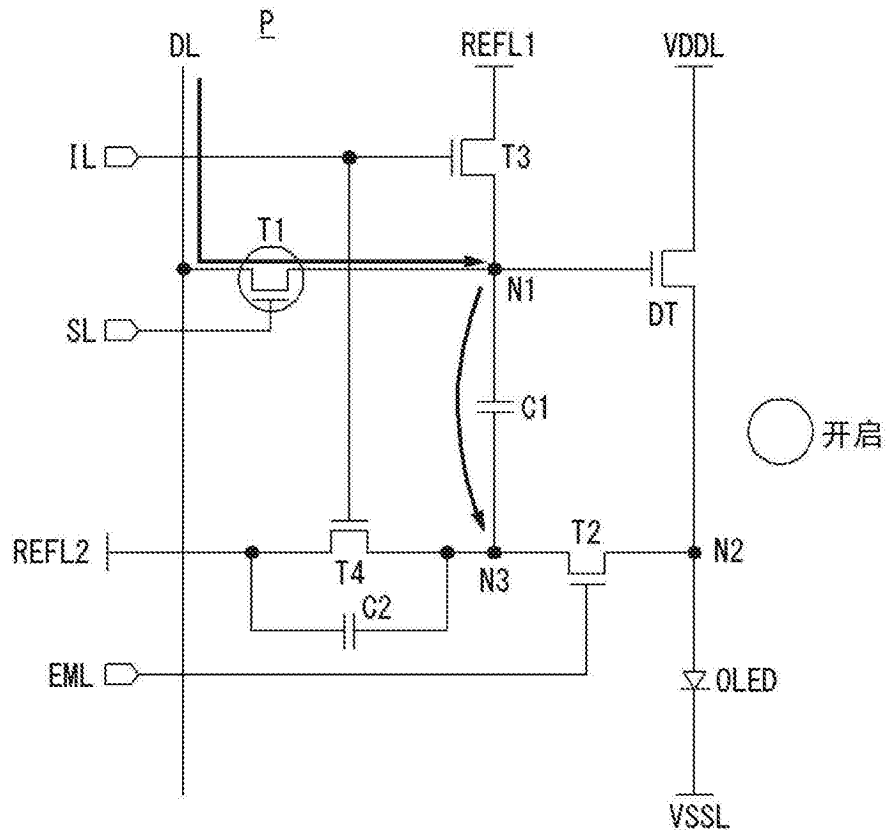


图11C

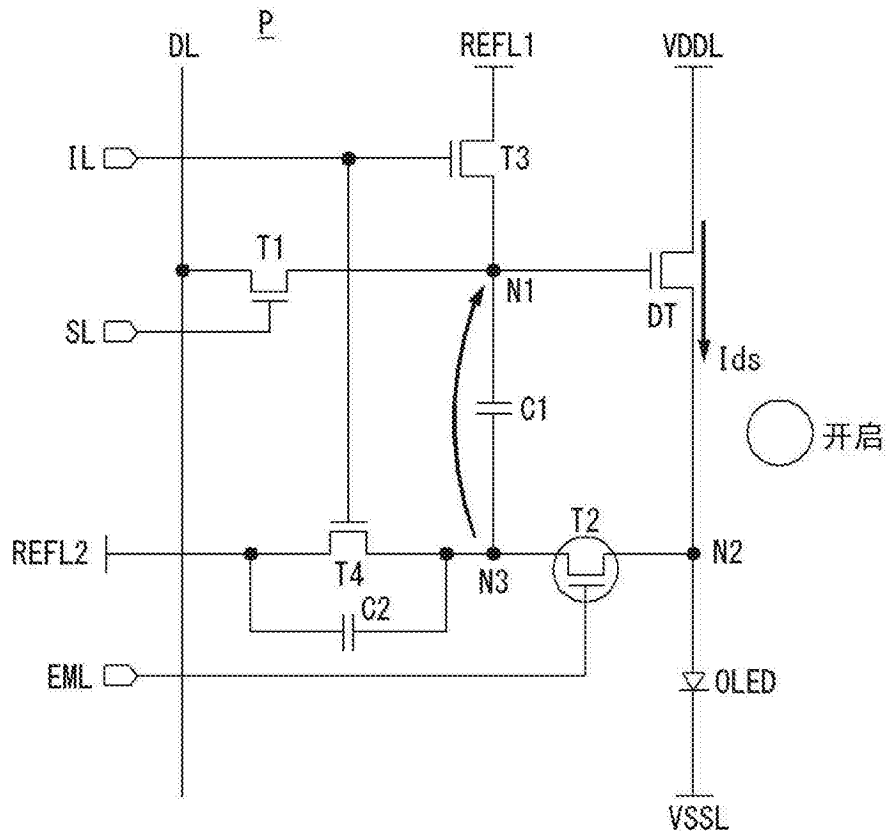


图11D

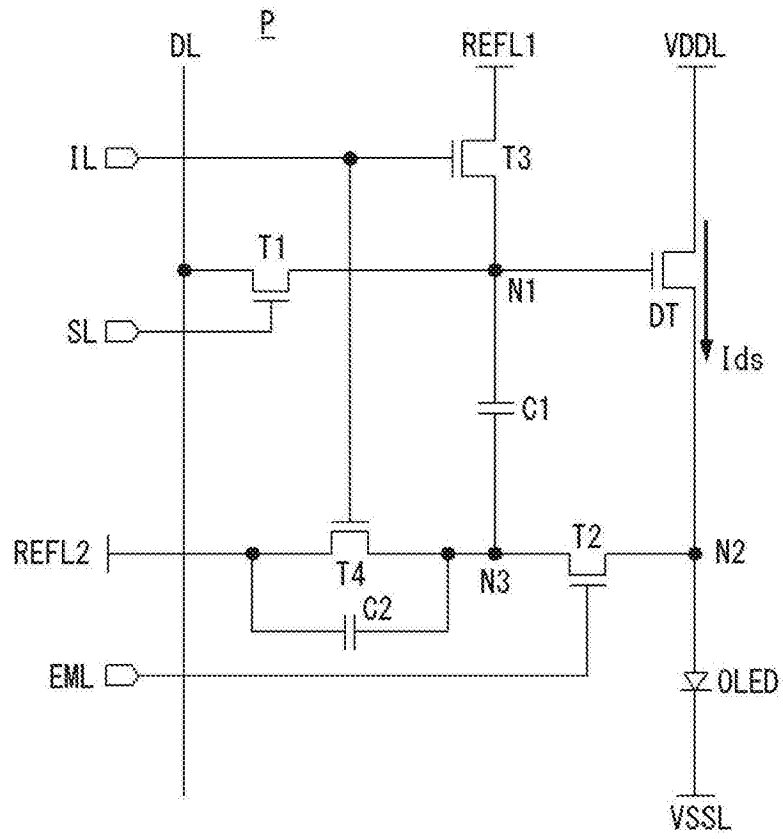


图11E

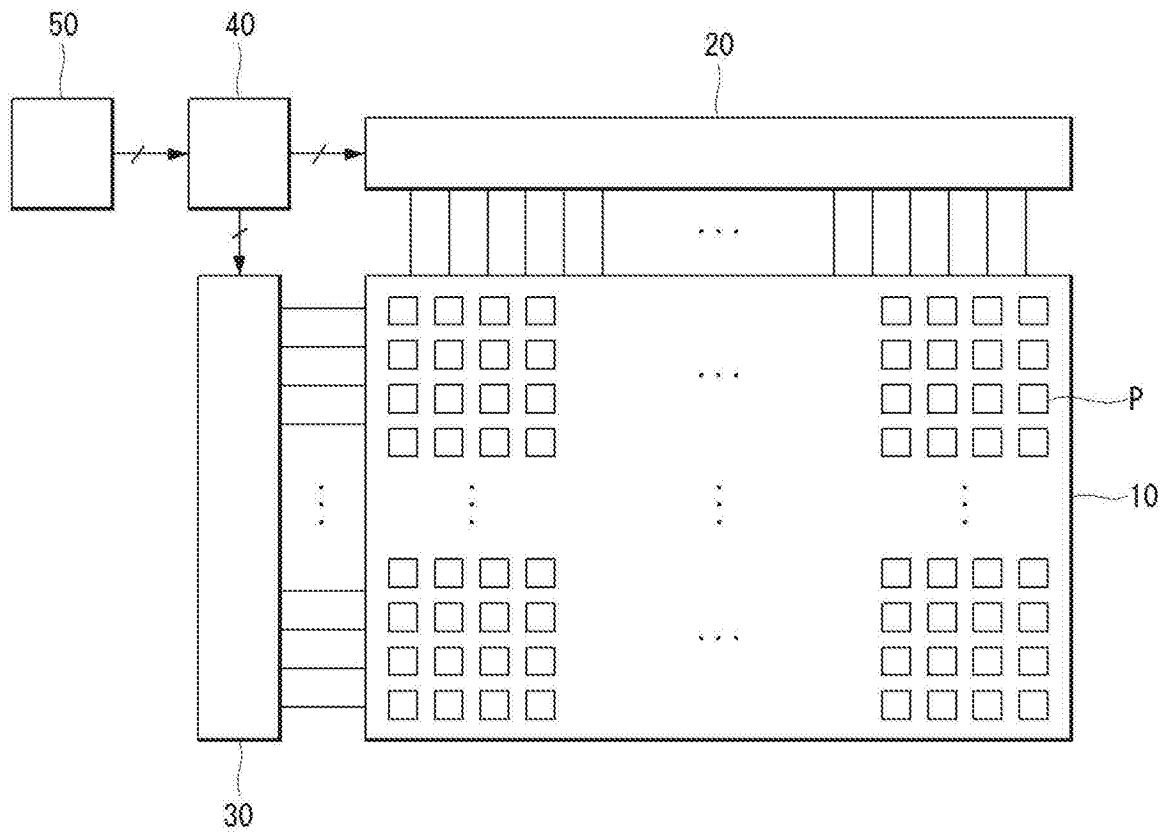


图12

专利名称(译)	有机发光二极管显示器件的驱动晶体管中的阈值电压补偿		
公开(公告)号	CN103578416B	公开(公告)日	2016-08-10
申请号	CN201310170738.8	申请日	2013-05-10
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	裴娜荣 尹重先 慎旼絳		
发明人	裴娜荣 尹重先 慎旼絳		
IPC分类号	G09G3/3208		
CPC分类号	G09G3/3258 G09G3/3233 G09G3/3266 G09G2300/0819 G09G2300/0852 G09G2300/0861 G09G2310/0251 G09G2310/0262 G09G2320/0252 G09G2320/043 G09G2320/045		
代理人(译)	徐金国		
审查员(译)	张祎		
优先权	1020120083847 2012-07-31 KR		
其他公开文献	CN103578416A		
外部链接	Espacenet SIPO		

摘要(译)

一种包括多个像素被设置成矩阵形式的显示面板的有机发光二极管显示器件，每个像素包括：驱动TFT，包括连接到第一节点的栅极，连接到第二节点的源极和连接到高电势电压线的漏极；有机发光二极管，包括连接到第二节点的阳极和连接到低电势电压线的阴极；第一TFT，响应于扫描信号将数据电压提供至第一节点；初始化控制电路，响应于初始化信号和发射信号将第一节点初始化为第一参考电压，并将第二节点或者第三节点初始化成第二参考电压；和电容。

