



(12)发明专利申请

(10) 申请公布号 CN 110634440 A

(43)申请公布日 2019.12.31

(21)申请号 201910798682.8

(22)申请日 2019.08.27

(71)申请人 武汉华星光电半导体显示技术有限公司

地址 430079 湖北省武汉市东湖新技术开发区高新大道666号光谷生物创新园C5栋305室

(72)发明人 张娣

(74)专利代理机构 深圳翼盛智成知识产权事务所(普通合伙) 44300

代理人 黄威

(51) Int.Cl.

G09G 3/3208(2016.01)

G09G 3/3266(2016.01)

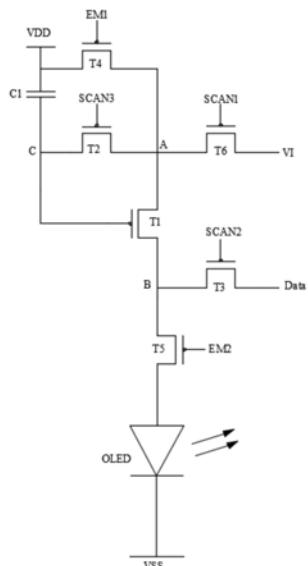
权利要求书2页 说明书5页 附图2页

(54)发明名称

像素补偿电路

(57) 摘要

本发明提供一种像素补偿电路，包括第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、第一电容以及有机发光二极管，所述第一薄膜晶体管至第六薄膜晶体管中的每一个薄膜晶体管均包括漏极、源极以及栅极。本发明所提出的6T1C像素补偿电路，实现了复位作用以及内部补偿阈值电压的功能。



1. 一种像素补偿电路,其特征在于,包括:第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、第一电容以及有机发光二极管,其中,

所述第一薄膜晶体管的源极电性连接第一节点,所述第一薄膜晶体管的漏极电性连接第二节点,所述第一薄膜晶体管的栅极电性连接第三节点;

所述第二薄膜晶体管的源极电性连接所述第三节点,所述第二薄膜晶体管的漏极电性连接所述第一节点,所述第二薄膜晶体管的栅极电性连接第三扫描信号;

所述第三薄膜晶体管的源极电性连接所述第二节点,所述第三薄膜晶体管的漏极电性连接数据线信号,所述第三薄膜晶体管的栅极电性连接第二扫描信号;

所述第四薄膜晶体管的源极电性连接电源电压,所述第四薄膜晶体管的漏极电性连接所述第一节点,所述第四薄膜晶体管的栅极电性连接第一控制信号;

所述第五薄膜晶体管的源极电性连接所述第二节点,所述第五薄膜晶体管的漏极电性连接所述有机发光二极管的阳极,所述第五薄膜晶体管的栅极电性连接第二控制信号;

所述第六薄膜晶体管的源极电性连接所述第一节点,所述第六薄膜晶体管的漏极输出复位信号,所述第六薄膜晶体管的栅极电性连接第一扫描信号;

所述第一电容的一端电性连接所述电源电压,所述第一电容的另一端电性连接所述第三节点;以及

所述有机发光二极管的所述阳极电性连接所述第五薄膜晶体管的所述漏极,所述有机发光二极管的阴极电性连接电源负极。

2. 根据权利要求1所述的像素补偿电路,其特征在于,所述第一扫描信号、所述第二扫描信号、所述第三扫描信号、所述第一控制信号以及所述第二控制信号的组合依次对应于复位阶段、数据写入阶段以及发光阶段。

3. 根据权利要求2所述的像素补偿电路,其特征在于,在所述复位阶段,所述第一扫描信号为低电平,所述第二扫描信号为高电平,所述第三扫描信号为低电平,所述第一控制信号为高电平,所述第二控制信号为低电平。

4. 根据权利要求3所述的像素补偿电路,其特征在于,在所述数据写入阶段,所述第一扫描信号为高电平,所述第二扫描信号为低电平,所述第三扫描信号为低电平,所述第一控制信号为高电平,所述第二控制信号为高电平。

5. 根据权利要求4所述的像素补偿电路,其特征在于,在所述发光阶段,所述第一扫描信号为高电平,所述第二扫描信号为高电平,所述第三扫描信号为高电平,所述第一控制信号为低电平,所述第二控制信号为低电平。

6. 根据权利要求2所述的像素补偿电路,其特征在于,在所述复位阶段,所述第二薄膜晶体管、所述第五薄膜晶体管以及所述第六薄膜晶体管打开,所述第一薄膜晶体管的所述栅极点位复位成复位信号,且所述复位信号低于所述电源负极的电位。

7. 根据权利要求3所述的像素补偿电路,其特征在于,在所述数据写入阶段,所述第四薄膜晶体管、所述第五薄膜晶体管以及所述第六薄膜晶体管关闭,所述第二薄膜晶体管和所述第三薄膜晶体管打开。

8. 根据权利要求4所述的像素补偿电路,其特征在于,在所述发光阶段,所述第二薄膜晶体管、所述第三薄膜晶体管以及所述第六薄膜晶体管关闭,所述第四薄膜晶体管和所述

第五薄膜晶体管打开。

9. 根据权利要求1所述的像素补偿电路,其特征在于,所述第二薄膜晶体管、所述第三薄膜晶体管以及所述第六薄膜晶体管为双沟道薄膜晶体管。

10. 根据权利要求1所述的像素补偿电路,其特征在于,所述第一薄膜晶体管至第六薄膜晶体管包括非晶铟镓锌氧化物材料。

像素补偿电路

技术领域

[0001] 本发明涉及集体管的像素电路领域,尤其涉及一种像素补偿电路。

背景技术

[0002] 显示面板,如有机发光二极管(Organic Light-Emitting Diode,简称:OLED)因其在固态照明和平板显示的方向拥有巨大的发展潜力而得到了学术界和产业界的极大关注。有机发光二极管(OLED)平板可以做的更轻更薄,因而柔性显示技术将是未来的发展趋势。

[0003] OLED色域广、对比度高、节能、可折叠性,在新世代显示器中具有强的竞争力,AMOLED技术是柔性显示重点发展方向之一。AMOLED的基本驱动电路是2T1C,包括一个驱动薄膜晶体管TFT(T1)、一个开关薄膜晶体管TFT(T2)和一个存储电容Cst。OLED的驱动电流由驱动薄膜晶体管TFT控制,其电流大小为: $I_{OLED}=k(V_{gs}-V_{th})^2$ 其中,k为驱动薄膜晶体管TFT的电流放大系数,由驱动薄膜晶体管TFT本身特性决定,Vth为驱动薄膜晶体管TFT的阈值电压。由于驱动薄膜晶体管TFT的阈值电压(Vth)容易漂移,导致OLED驱动电流变动,使得OLED面板出现不良,影响画质。

[0004] 随着显示面板的发展,人们追求更大屏幕,更高的分辨率,更刺激的视觉效果,这无疑对面板制程、材料以及工艺提出了更高的要求。为了实现更加稳定、高品质和清晰度显示效果,OLED显示技术顺势发展,OLED像素电路可以通过内部和外补两种方式补偿屏幕的不均匀以及器件差异。

发明内容

[0005] 本发明提出一种OLED自发光器件设计的内部补偿阈值电压的像素补偿电路。

[0006] 为解决上述问题,本发明提供的技术方案如下:

[0007] 本发明提供一种像素补偿电路,包括:第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、第一电容以及有机发光二极管,其中,

[0008] 所述第一薄膜晶体管的源极电性连接第一节点,所述第一薄膜晶体管的漏极电性连接第二节点,所述第一薄膜晶体管的栅极电性连接第三节点;

[0009] 所述第二薄膜晶体管的源极电性连接所述第三节点,所述第二薄膜晶体管的漏极电性连接所述第一节点,所述第二薄膜晶体管的栅极电性连接第三扫描信号;

[0010] 所述第三薄膜晶体管的源极电性连接所述第二节点,所述第三薄膜晶体管的漏极电性连接数据线信号,所述第三薄膜晶体管的栅极电性连接第二扫描信号;

[0011] 所述第四薄膜晶体管的源极电性连接电源电压,所述第四薄膜晶体管的漏极电性连接所述第一节点,所述第四薄膜晶体管的栅极电性连接第一控制信号;

[0012] 所述第五薄膜晶体管的源极电性连接所述第二节点,所述第五薄膜晶体管的漏极电性连接所述有机发光二极管的阳极,所述第五薄膜晶体管的栅极电性连接第二控制信号;

[0013] 所述第六薄膜晶体管的源极电性连接所述第一节点,所述第六薄膜晶体管的漏极输出复位信号,所述第六薄膜晶体管的栅极电性连接第一扫描信号;

[0014] 所述第一电容的一端电性连接所述电源电压,所述第一电容的另一端电性连接所述第三节点;以及

[0015] 所述有机发光二极管的所述阳极电性连接所述第五薄膜晶体管的所述漏极,所述有机发光二极管的阴极电性连接电源负极。

[0016] 根据本发明实施例所提供的像素补偿电路,所述第一扫描信号、所述第二扫描信号、所述第三扫描信号、所述第一控制信号以及所述第二控制信号的组合依次对应于复位阶段、数据写入阶段以及发光阶段。

[0017] 根据本发明实施例所提供的像素补偿电路,在所述复位阶段,所述第一扫描信号为低电平,所述第二扫描信号为高电平,所述第三扫描信号为低电平,所述第一控制信号为高电平,所述第二控制信号为低电平。

[0018] 根据本发明实施例所提供的像素补偿电路,在所述数据写入阶段,所述第一扫描信号为高电平,所述第二扫描信号为低电平,所述第三扫描信号为低电平,所述第一控制信号为高电平,所述第二控制信号为高电平。

[0019] 根据本发明实施例所提供的像素补偿电路,在所述发光阶段,所述第一扫描信号为高电平,所述第二扫描信号为高电平,所述第三扫描信号为高电平,所述第一控制信号为低电平,所述第二控制信号为低电平。

[0020] 根据本发明实施例所提供的像素补偿电路,在所述复位阶段,所述第二薄膜晶体管、所述第五薄膜晶体管以及所述第六薄膜晶体管打开,所述第一薄膜晶体管的所述栅极点位复位成复位信号,且所述复位信号低于所述电源负极的电位。

[0021] 根据本发明实施例所提供的像素补偿电路,在所述数据写入阶段,所述第四薄膜晶体管、所述第五薄膜晶体管以及所述第六薄膜晶体管关闭,所述第二薄膜晶体管和所述第三薄膜晶体管打开。

[0022] 根据本发明实施例所提供的像素补偿电路,在所述发光阶段,所述第二薄膜晶体管、所述第三薄膜晶体管以及所述第六薄膜晶体管关闭,所述第四薄膜晶体管和所述第五薄膜晶体管打开。

[0023] 根据本发明实施例所提供的像素补偿电路,所述第二薄膜晶体管、所述第三薄膜晶体管以及所述第六薄膜晶体管为双沟道薄膜晶体管。

[0024] 根据本发明实施例所提供的像素补偿电路,所述第一薄膜晶体管至第六薄膜晶体管包括非晶铟镓锌氧化物材料。

[0025] 本发明实施例的有益效果为:本发明实施例所提出的6T1C(六个薄膜晶体管及一个电容)像素补偿电路,实现了复位作用以及内部补偿阈值电压的功能。

附图说明

[0026] 为了更清楚地说明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单介绍,显而易见地,下面描述中的附图仅仅是发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0027] 图1为本发明实施例所提供的像素补偿电路图。

[0028] 图2为本发明实施例所提供的像素补偿电路的信号时序图。

具体实施方式

[0029] 以下各实施例的说明是参考附加的图示,用以例示本发明可用以实施的特定实施例。本发明所提到的方向用语,例如[上]、[下]、[前]、[后]、[左]、[右]、[内]、[外]、[侧面]等,仅是参考附加图式的方向。因此,使用的方向用语是用以说明及理解本发明,而非用以限制本发明。在图中,结构相似的单元是用以相同标号表示。

[0030] 图1为本发明实施例所提供的像素补偿电路图,如图1所示,本发明提供一种像素补偿电路,包括:第一薄膜晶体管T1、第二薄膜晶体管T2、第三薄膜晶体管T3、第四薄膜晶体管T4、第五薄膜晶体管T5、第六薄膜晶体管T6、第一电容C1以及有机发光二极管OLED,所述第一薄膜晶体管T1至第六薄膜晶体管T6中的每一个薄膜晶体管均包括漏极、源极以及栅极,其中,

[0031] 所述第一薄膜晶体管T1的源极电性连接第一节点A,漏极电性连接第二节点B,栅极电性连接第三节点C;

[0032] 所述第二薄膜晶体管T2的源极电性连接第三节点C,漏极电性连接第一节点A,栅极电性连接第三扫描信号SCAN3;

[0033] 所述第三薄膜晶体管T3的源极电性连接第二节点B,漏极电性连接数据线信号Data,栅极电性连接第二扫描信号SCAN2;

[0034] 所述第四薄膜晶体管T4的源极电性连接电源电压V_{DD},漏极电性连接第一节点A,栅极电性连接第一控制信号EM1;

[0035] 所述第五薄膜晶体管T5的源极电性连接第二节点B,漏极电性连接所述有机发光二极管OLED的阳极,栅极电性连接第二控制信号EM2;

[0036] 所述第六薄膜晶体管T6的源极电性连接第一节点A,漏极输出复位信号VI,栅极电性连接第一扫描信号SCAN1;

[0037] 所述第一电容C1的一端电性连接所述电源电压V_{DD},另一端电性连接所述第三节点C;以及

[0038] 所述有机发光二极管OLED的阳极电性连接所述第五薄膜晶体管T5的漏极,所述有机发光二极管OLED的阴极接电源负极V_{SS}。

[0039] 在本实施例中,所述第一薄膜晶体管T1作为驱动晶体管,所述第二薄膜晶体管T2到所述第六薄膜晶体管T6作为开关晶体管。

[0040] 以下结合附图来介绍本发明实施例中的像素补偿电路的工作原理。如图2所示,为本发明实施例所提供的像素补偿电路的信号时序图。在本实施例中,所述第一扫描信号SCAN1、所述第二扫描信号SCAN2、所述第三扫描信号SCAN3、所述第一控制信号EM1以及所述第二控制信号EM2的组合依次对应于一复位阶段(I)、一数据写入阶段(II)以及一发光阶段(III)。

[0041] 在所述复位阶段(I)中,如图2所示,所述第一扫描信号SCAN1为低电平,所述第二扫描信号SCAN2为高电平,所述第三扫描信号SCAN3为低电平,所述第一控制信号EM1为高电平,所述第二控制信号EM2为低电平。

[0042] 进一步的,在图1所示的电路图中,在所述复位阶段(I)中,所述第一扫描信号SCAN1为低电平,使得所述第六薄膜晶体管打开;所述第二扫描信号SCAN2为高电平,使得所述第三薄膜晶体管关闭;所述第三扫描信号SCAN3为低电平,使得所述第二薄膜晶体管打开;所述第一控制信号EM1为高电平,使得所述第四薄膜晶体管关闭;所述第二控制信号EM2为低电平,使得所述第五薄膜晶体管打开。此时,所述第一薄膜晶体管的栅极点位复位成复位信号VI,所述有机发光二极管OLED的阳极复位为 $VI + V_{th(T1)}$,其中,所述复位信号VI必须低于电源负极的电位V_{SS}。

[0043] 在所述数据写入阶段(II)中,如图2所示,所述第一扫描信号SCAN1为高电平,所述第二扫描信号SCAN2为低电平,所述第三扫描信号SCAN3为低电平,所述第一控制信号EM1为高电平,所述第二控制信号EM2为高电平。

[0044] 进一步的,在图1所示的电路图中,在所述数据写入阶段(II)中,所述第一扫描信号SCAN1为高电平,使得所述第六薄膜晶体管关闭;所述第二扫描信号SCAN2为低电平,使得所述第三薄膜晶体管打开;所述第三扫描信号SCAN3为低电平,使得所述第二薄膜晶体管打开;所述第一控制信号EM1为高电平,使得所述第四薄膜晶体管关闭;所述第二控制信号EM2为高电平,使得所述第五薄膜晶体管关闭。随后,数据信号Data通过所述第三薄膜晶体管进入到所述第一薄膜晶体管,在所述第二薄膜晶体管的作用下,所述第一薄膜晶体管的所述栅极写入 $V_{Data} - V_{th(T1)}$ 电位,并记录所述第一薄膜晶体管的 V_{th} 。

[0045] 在所述发光阶段(III)中,如图2所示,所述第一扫描信号SCAN1为高电平,所述第二扫描信号SCAN2为高电平,所述第三扫描信号SCAN3为高电平,所述第一控制信号EM1为低电平,所述第二控制信号EM2为低电平。

[0046] 进一步的,在图1所示的电路图中,在所述发光阶段(III)中,所述第一扫描信号SCAN1为高电平,使得所述第六薄膜晶体管关闭;所述第二扫描信号SCAN2为高电平,使得所述第三薄膜晶体管关闭;所述第三扫描信号SCAN3为高电平,使得所述第二薄膜晶体管关闭;所述第一控制信号EM1为低电平,使得所述第四薄膜晶体管打开;所述第二控制信号EM2为低电平,使得所述第五薄膜晶体管打开。因此,电流从电源电压V_{DD}流向电源负极V_{SS},经过有机发光二极管OLED器件,使其发光。其中,所述电流的大小收到所述第一薄膜晶体管的控制:

$$I_{OLED} = k (V_{gs} - V_{th})^2 = k (V_{DD} - (data - V_{th}) - V_{th})$$

[0048] 在本实施例中,所述第一薄膜晶体管T1为驱动薄膜晶体管,所述第二薄膜晶体管T2负责抓取所述第一薄膜晶体管T1的 $V_{th} - V_{T1}$,所述第二薄膜晶体管T2的漏电流要求比较严,通常会制作成双沟道薄膜晶体管。所述第三薄膜晶体管T3控制数据信号Data的写入,为了减少所述第三薄膜晶体管T3漏电流对所述有机发光二极管OLED阳极的影响,所述第三薄膜晶体管T3也可以制作成双沟道薄膜晶体管。所述第四薄膜晶体管T4控制所述电源电压V_{DD}信号的写入。所述第五薄膜晶体管T5控制所述有机发光二极管OLED阳极的写入,所述第六薄膜晶体管T6为复位薄膜晶体管,为了减少所述第六薄膜晶体管T6漏电流对所述有机发光二极管OLED阳极的影响,所述第六薄膜晶体管T6也可以制作成双沟道薄膜晶体管。在本实施例中,所述第一薄膜晶体管至第六薄膜晶体管优选为非晶铟镓锌氧化物材料制作。

[0049] 有益效果为:本发明实施例所提出的6T1C(六个薄膜晶体管及一个电容)像素补偿电路,实现了复位作用以及内部补偿阈值电压的功能。

[0050] 综上所述,虽然本发明已以优选实施例揭露如上,但上述优选实施例并非用以限制本发明,本领域的普通技术人员,在不脱离本发明的精神和范围内,均可作各种更动与润饰,因此本发明的保护范围以权利要求界定的范围为准。

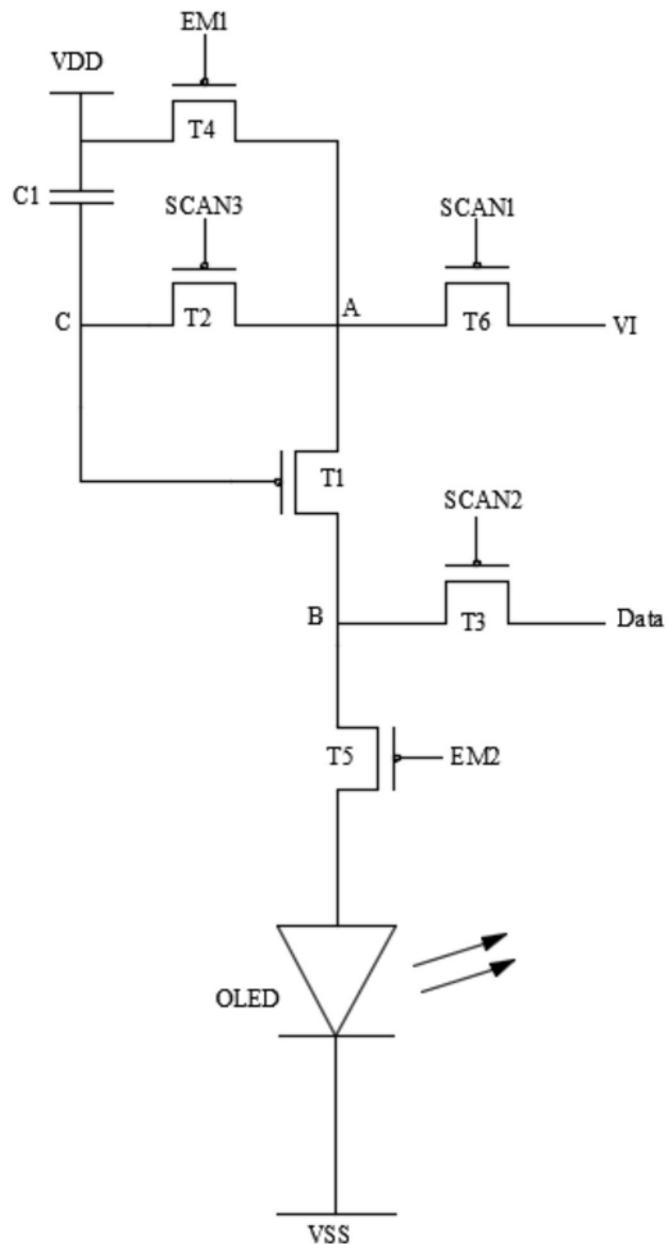


图1

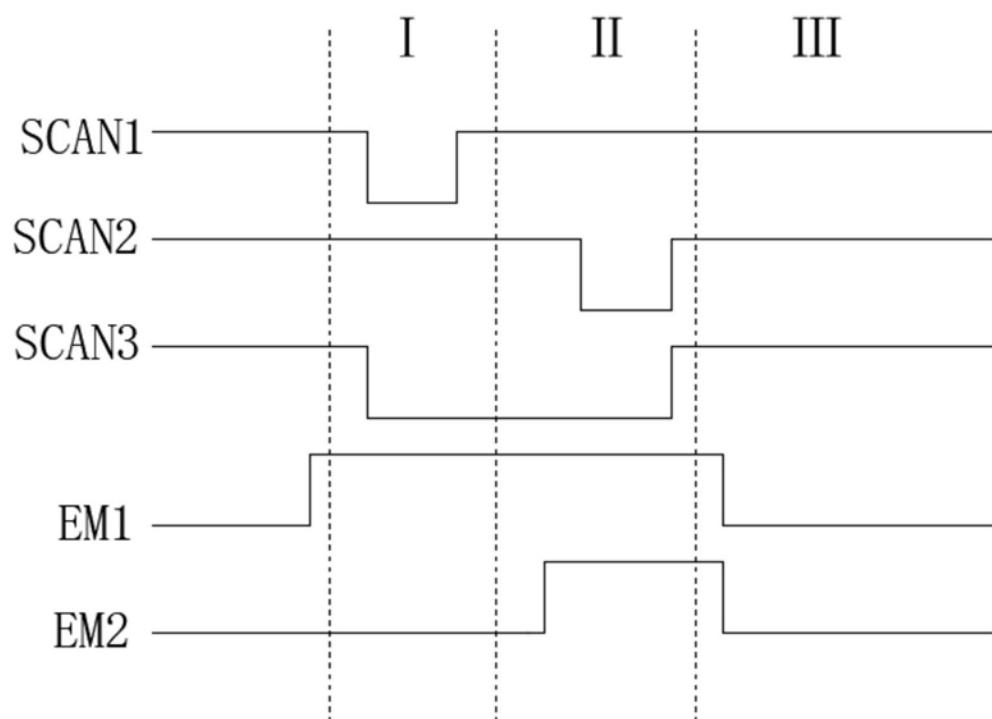


图2

专利名称(译)	像素补偿电路		
公开(公告)号	CN110634440A	公开(公告)日	2019-12-31
申请号	CN201910798682.8	申请日	2019-08-27
[标]发明人	张娣		
发明人	张娣		
IPC分类号	G09G3/3208 G09G3/3266		
CPC分类号	G09G3/3208 G09G3/3266		
代理人(译)	黄威		
外部链接	Espacenet	Sipo	

摘要(译)

本发明提供一种像素补偿电路，包括第一薄膜晶体管、第二薄膜晶体管、第三薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管、第六薄膜晶体管、第一电容以及有机发光二极管，所述第一薄膜晶体管至第六薄膜晶体管中的每一个薄膜晶体管均包括漏极、源极以及栅极。本发明所提供的6T1C像素补偿电路，实现了复位作用以及内部补偿阈值电压的功能。

