



(12)发明专利申请

(10)申请公布号 CN 109037275 A

(43)申请公布日 2018.12.18

(21)申请号 201810575445.0

(22)申请日 2018.06.06

(30)优先权数据

10-2017-0072647 2017.06.09 KR

(71)申请人 乐金显示有限公司

地址 韩国首尔

(72)发明人 李峻硕 金世竣

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 蔡胜有 冷永华

(51)Int.Cl.

H01L 27/32(2006.01)

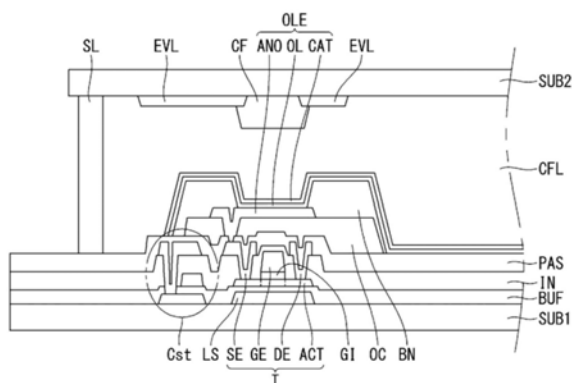
权利要求书1页 说明书8页 附图4页

(54)发明名称

有机发光二极管显示装置

(57)摘要

公开了一种有机发光二极管显示装置。该有机发光二极管显示装置包括：具有复数个像素的第一基板，在第一基板中布置有薄膜晶体管 and 连接至薄膜晶体管的有机发光二极管；第二基板，其具有被施加电源电压的电源配线；以及导电填料层，其介于第一基板和第二基板之间并具有导电介质。有机发光二极管的阴极和电源配线通过导电填料层电连接。



1. 一种有机发光二极管显示装置,包括:
具有复数个像素的第一基板,其中布置有薄膜晶体管和连接至所述薄膜晶体管的有机发光二极管;
第二基板,其具有被施加电源电压的电源配线;以及
导电填料层,其介于所述第一基板和所述第二基板之间并具有导电介质,
其中所述有机发光二极管的阴极和所述电源配线通过所述导电填料层电连接。
2. 根据权利要求1所述的有机发光二极管显示装置,其中所述第一基板和所述第二基板包括设置有所述像素的发光区域和在所述发光区域外的非发光区域,以及
其中所述电源配线设置在所述非发光区域中。
3. 根据权利要求2所述的有机发光二极管显示装置,其中所述第二基板包括分别跟所述电源配线和所述导电填料层直接接触的辅助配线,以及
其中所述辅助配线包括透明导电材料。
4. 根据权利要求3所述的有机发光二极管显示装置,其中所述辅助配线具有比所述电源配线更大的面积。
5. 根据权利要求1所述的有机发光二极管显示装置,其中所述第二基板还包括对应于所述像素中的每个像素而分配的滤色器,以及
其中所述滤色器被所述电源配线分隔。
6. 根据权利要求1所述的有机发光二极管显示装置,其中所述第一基板还包括对应于所述像素中的每个像素而分配的滤色器,以及
其中所述滤色器设置在所述阴极上。
7. 根据权利要求1所述的有机发光二极管显示装置,还包括:
连接构件,其附接至所述第一基板的至少一侧,
其中所述第一基板包括电源焊盘部,所述电源焊盘部连接至所述连接构件,并且通过所述连接构件接收所述电源电压,并且将所述电源电压传送至所述导电填料层。
8. 根据权利要求7所述的有机发光二极管显示装置,其中所述电源焊盘部与所述阴极直接接触。
9. 根据权利要求1所述的有机发光二极管显示装置,还包括:
连接构件,其附接至所述第二基板的至少一侧,
其中所述第二基板包括电源焊盘部,所述电源焊盘部连接至所述连接构件,并且通过所述连接构件接收所述电源电压,并且将所述电源电压传送至所述电源配线。
10. 根据权利要求9所述的有机发光二极管显示装置,其中所述电源焊盘部包括连接至所述连接构件的焊盘电极,以及
其中所述焊盘电极分别跟所述电源配线和所述导电填料层直接接触,并且包括透明导电材料。
11. 根据权利要求1所述的有机发光二极管显示装置,其中所述电源配线包括低反射材料。
12. 根据权利要求1所述的有机发光二极管显示装置,其中所述导电填料层包括导电聚(3,4-乙烯二氧噻吩) (PEDOT) 和离子液体中的至少一者。

有机发光二极管显示装置

技术领域

[0001] 本公开涉及有机发光二极管显示装置。

背景技术

[0002] 已经开发了能够减小作为阴极射线管的缺点的重量和体积的各种显示装置。显示装置可以实施为液晶显示器 (LCD)、场发射显示器 (FED)、等离子体显示面板 (PDP)、电致发光显示器、有机发光二极管显示装置等。

[0003] 在这些显示装置中,有机发光二极管显示装置是激发有机化合物以发光的自发射型显示装置。有机发光二极管显示装置由于不需要在LCD中使用的背光而具有轻而薄并且简化工艺的优点。另外,由于有机发光二极管显示装置具有诸如低温制造、作为响应速度小于1ms的高响应速度、低功耗、宽视角和高对比度等特性,因此被广泛使用。

[0004] 有机发光二极管显示装置包括用于将电能转换成光能的有机发光二极管 (OLED)。有机发光二极管包括阳极、阴极和设置在阳极与阴极之间的有机发光层。在有机发光二极管显示装置中,分别从阳极和阴极注入的空穴和电子在有机发光层中复合形成激子。所形成的激子在从激发态落回到基态时发光并显示图像。

[0005] 然而,大面积有机发光显示装置无法在显示输入图像的有源区域的整个表面上保持均匀的亮度,使得取决于位置产生亮度偏差。更具体地,构成有机发光二极管的阴极形成覆盖大部分有源区域,并且产生施加至阴极的电源电压在整个表面上不具有均匀电压值的问题。例如,由于施加有电源电压的导入部分处的电压值与远离导入部分的位置处的电压值之间的偏差由于阴极的电阻而增大,所以取决于位置的亮度偏差增加。

[0006] 在顶部发射型显示装置中这些问题更为成问题。即,在顶部发射型显示装置中,由于需要确保位于有机发光二极管中的上层中的阴极的透射率,所以阴极可以由透明导电材料(例如,铟锡氧化物(ITO))形成,或者可以由具有非常薄的厚度的不透明导电材料形成。在这种情况下,由于表面电阻变大,所以取决于位置的亮度偏差相应地变得相当大。

[0007] 为了解决这样的问题,已经提出了如下方法:形成包括低电阻材料的Evss配线并将该配线连接至阴极以防止取决于位置的电压降。由本申请人提交的申请号10-2008-0127071中示出了Evss配线和阴极的连接结构。然而,相关技术中公开的Evss配线和阴极的连接结构具有复杂的连接结构并且需要诸如形成分隔的附加过程。因此,产生制造成本和制造时间增加以及制造率降低的问题。

[0008] 此外,在相关技术中公开的结构中,由于Evss配线形成在第一基板上,因此需要在一个像素中分配Evss配线和阴极的连接区域以及薄膜晶体管区域和存储电容器区域。因此,相关技术中公开的结构具有难以应用于具有小的单个像素尺寸的高分辨显示装置的问题。

发明内容

[0009] 本公开提供了一种有机发光二极管显示装置,其防止了取决于位置的电压降,从

而消除了亮度不均匀性的问题。

[0010] 在一个方面,提供了一种有机发光二极管显示装置,其包括:具有复数个像素的第一基板,在该复数个像素中布置有薄膜晶体管和连接至薄膜晶体管的有机发光二极管;第二基板,其具有被施加电源电压的电源配线;以及导电填料层,其介于第一基板和第二基板之间并具有导电介质。有机发光二极管的阴极和电源配线通过导电填料层电连接。

[0011] 第一基板和第二基板可以包括其中设置有像素的发光区域和发光区域外的非发光区域,并且电源配线可以设置在非发光区域中。

[0012] 第二基板可以包括分别跟电源配线和导电填料层直接接触的辅助配线,并且辅助配线可以包括透明导电材料。

[0013] 辅助配线可以具有比电源配线更大的面积。

[0014] 第二基板还可以包括对应于像素中的每个而分配的滤色器,并且滤色器可以被电源配线分隔。

[0015] 第一基板还可以包括对应于像素中的每个而分配的滤色器,并且滤色器可以设置在阴极上。

[0016] 有机发光二极管显示装置还可以包括附接至第一基板的至少一侧的连接构件。第一基板可以包括电源焊盘部,该电源焊盘部连接至连接构件,并且通过连接构件接收电源电压,并且将电源电压传送至导电填料层。

[0017] 电源焊盘部可以与阴极直接接触。

[0018] 有机发光二极管显示装置还可以包括附接至第二基板的至少一侧的连接构件。第二基板还可以包括电源焊盘部,该电源焊盘部连接至连接构件并且通过连接构件接收电源电压并将电源电压传送至电源配线。

[0019] 电源焊盘部可以包括连接至连接构件的焊盘电极,并且焊盘电极可以分别跟电源配线和导电填料层直接接触,并且包括透明导电材料。

[0020] 电源配线可以包括低反射材料。

[0021] 导电填料层可以包含导电聚(3,4-乙烯二氧噻吩)(PEDOT)和离子液体中的至少一者。

附图说明

[0022] 本发明包括附图以提供对本发明的进一步理解并且附图被并入且构成本说明书的一部分,所述附图示出了本发明的实施方案并且与说明书一起用于解释本发明的原理。在附图中:

[0023] 图1是示意性示出有机发光二极管显示装置的框图;

[0024] 图2是示出图1中所示的像素的示意图;

[0025] 图3是示出根据本公开第一实施方案的有机发光二极管显示装置的截面图;

[0026] 图4是示出根据本公开第二实施方案的有机发光二极管显示装置的截面图;

[0027] 图5是示出根据本公开第三实施方案的有机发光二极管显示装置的截面图;

[0028] 图6A和图6B是示出根据本公开第四实施方案的有机发光二极管显示装置的截面图;以及

[0029] 图7是示出根据本公开第五实施方案的有机发光二极管显示装置的截面图。

具体实施方式

[0030] 在下文中,将参考附图描述本公开的优选实施方案。在整个说明书中,相同的附图标记指示相同的元件。在以下描述中,当确定与本文件相关的公知功能或配置的详细描述不必要地模糊本发明的要点时,将省略其详细描述。在描述不同实施方案时,相同的部件可以在开始时描述,并且在其他实施方案中可以省略。

[0031] 术语“第一”、“第二”等可以用于描述不同部件,但是部件不受这些术语的限制。这些术语仅用于将一个部件与另一个部件区分开。

[0032] 图1是示意性示出有机发光二极管显示装置的框图。图2是示出图1所示的像素的示意图。

[0033] 参照图1,根据本公开的有机发光二极管显示装置10包括显示驱动电路和显示面板DIS。

[0034] 显示驱动电路包括数据驱动器12、栅极驱动器14和定时控制器16,并且将输入图像的视频数据电压写入显示面板DIS的像素。数据驱动器12将从定时控制器16输入的数字视频数据RGB转换成模拟伽马补偿电压以生成数据电压。从数据驱动器12输出的数据电压被供应到数据线D1至Dm。栅极驱动器14向栅极线G1至Gn依次供应与数据电压同步的栅极信号,以选择显示面板DIS的写入有数据电压的像素。

[0035] 定时控制器16接收从主机系统19输入的诸如垂直同步信号Vsync、水平同步信号Hsync、数据使能信号DE和主时钟MCLK等的定时信号,并且使数据驱动器12和栅极驱动器14的操作定时同步。用于控制数据驱动器12的数据定时控制信号包括源采样时钟SSC、源输出使能信号SOE等。用于控制栅极驱动器14的栅极定时控制信号包括栅极起始脉冲GSP、栅极移位时钟GSC、栅极输出使能信号GOE等。

[0036] 主机系统19可以实施为电视系统、机顶盒、导航系统、DVD播放器、蓝光播放器、个人计算机(PC)、家庭影院系统和电话系统中的任何一者。主机系统19包括具有嵌入式缩放器 scaler)的片上系统(SoC),以将输入图像的数字视频数据RGB转换成适合于在显示面板DIS上显示的格式。主机系统19将定时信号Vsync、Hsync、DE和MCLK连同数字视频数据一起传送至定时控制器16。

[0037] 显示面板DIS包括像素阵列。像素阵列包括由数据线(D1至Dm,其中m为正整数)和栅极线(G1至Gn,其中n为正整数)限定的像素。像素中的每一个包括作为自发光元件的有机发光二极管(OLED)。

[0038] 进一步参照图2,在显示面板DIS中,复数条数据线D与复数条栅极线G在交叉区域中交叉,并且像素以矩阵形式布置在交叉区域中的每个中。像素中的每一个包括OLED、用于控制流过OLED的电流的量的驱动薄膜晶体管(以下称为TFT)DT、以及用于设置驱动TFT DT的栅极-源极电压的编程单元SC。

[0039] 编程单元SC可以包括至少一个开关TFT和至少一个存储电容器。开关TFT响应于来自栅极线G的栅极信号而被导通,以将来自数据线D的数据电压施加至存储电容器的一个电极。驱动TFT DT根据存储电容器中充载的电压的幅度来控制供应至OLED的电流量,从而控制从OLED发射的光的量。从OLED发射的光的量与从驱动TFT DT供应的电流的量成比例。像素中的每一个连接至高电平电源EVDD和低电平电源EVSS,并且被供应有来自发电机(未示

出)的高电平电源电压和低电平电源电压。构成像素的TFT可以被实施为p型或n型。另外,构成像素的TFT的半导体层可以包括非晶硅、多晶硅或氧化物。以下,将以半导体层包含氧化物的情况作为示例进行描述。OLED包括阳极电极ANO、阴极电极CAT、以及介于阳极电极ANO和阴极电极CAT之间的有机化合物层。阳极电极ANO连接至驱动TFT DT。

[0040] <第一实施方案>

[0041] 图3是示出根据本公开的第一实施方案的有机发光二极管显示装置的截面图。

[0042] 参照图3,根据本公开第一实施方案的有机发光二极管显示装置包括显示面板,该显示面板具有彼此面对的第一基板SUB1和第二基板SUB2以及介于第一基板SUB1和第二基板SUB2之间的导电填料层CFL。第一基板SUB1是具有复数个像素的薄膜晶体管阵列基板,其中布置有薄膜晶体管T和有机发光二极管OLE。第二基板SUB2是在其上形成有 E_{vss} 配线EVL(或低电平电源配线)的基板。第二基板SUB2可以用作封装基板。第一基板SUB1和第二基板SUB2可以通过密封剂SL接合在一起。密封剂SL可以设置在第一基板SUB1和第二基板SUB2的边缘处以保持预定的接合距离。

[0043] 第一基板SUB1可以由玻璃或塑料材料制成。例如,第一基板SUB1可以由诸如聚酰亚胺(PI)、聚对苯二甲酸乙二醇酯(PET)、聚萘二甲酸乙二醇酯(PEN)、聚碳酸酯(PC)等塑料材料形成以具有柔性特性。

[0044] 薄膜晶体管T和连接至薄膜晶体管T的有机发光二极管OLE形成在第一基板SUB1上。可以在第一基板SUB1和薄膜晶体管T之间形成遮光层LS和缓冲层BUF。遮光层LS设置为与薄膜晶体管T的半导体层(特别是沟道)交叠,并且保护氧化物半导体元件免受外部光的影响。缓冲层BUF用于阻挡从第一基板SUB1扩散的离子或杂质,并阻挡水分从外部渗透。

[0045] 薄膜晶体管T包括半导体层ACT、栅电极GE以及源电极SE/漏电极DE。

[0046] 栅极绝缘层GI和栅电极GE设置在半导体层ACT上。栅极绝缘层GI使栅电极GE绝缘并且可以由硅氧化物膜(SiO_x)形成,但是不限于此。栅电极GE被设置为与半导体层ACT交叠,栅极绝缘层GI介于栅电极GE与半导体层ACT之间。栅电极GE可以由选自铜(Cu)、钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)、钽(Ta)和钨(W)中的任意一者形成,或者可以由其合金的单层或多层形成。栅极绝缘层GI和栅电极GE可以使用同一掩模来图案化。在这种情况下,栅极绝缘层GI和栅电极GE可以具有相同的面积。尽管未示出,但栅极绝缘层GI可以形成覆盖第一基板SUB1的整个表面。

[0047] 在栅电极GE上设置有层间绝缘层IN。层间绝缘层IN使栅电极GE与源电极SE/漏电极DE彼此绝缘,并且可以由硅氧化物膜(SiO_x)、硅氮化物膜(SiN_x)或其多层形成。层间绝缘层IN不限于此。

[0048] 源电极SE/漏电极DE设置在层间绝缘层IN上。源电极SE和漏电极DE彼此间隔开预定的距离。源电极SE通过穿过层间绝缘层IN的源极接触孔与半导体层ACT的一侧接触。漏电极DE通过穿过层间绝缘层IN的漏极接触孔与半导体层ACT的另一侧接触。

[0049] 源电极SE和漏电极DE可以由单层或多层形成。在单层的情况下,源电极SE和漏电极DE可以由选自钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)和铜(Cu)中的任意一者形成,或者可以由其合金形成。当源电极SE和漏电极DE是多层时,源电极SE和漏电极DE可以由钼/铝-钕、钼/铝-钛/铝或铜/钼钛($MoTi$)的双层或钼/铝-钕/钼/铝/钼-钛/铝/钛,或钼钛/铜/钼钛的三层形成。

[0050] 在薄膜晶体管T上设置有钝化层PAS。钝化层PAS保护薄膜晶体管T并且可以由硅氧化物(SiO_x)、硅氮化物(SiN_x)或其多层制成。

[0051] 在钝化层PAS上设置有平坦化层OC。平坦化层OC使下台阶部分平坦化,并且可以由诸如光丙烯酸类树脂、聚酰亚胺、苯并环丁烯树脂和丙烯酸酯树脂的有机材料形成。如果需要,可以省略钝化层PAS和平坦化层OC中的任一者。

[0052] 有机发光二极管OLE设置在平坦化层OC上。有机发光二极管OLE包括阳极ANO、有机发光层OL和阴极CAT。更具体地,阳极ANO设置在平坦化层OC上。阳极ANO通过穿过钝化层PAS和平坦化层OC的接触孔连接至薄膜晶体管T的源电极SE。阳极ANO可以用作包括反射层的反射电极。反射层可以由铝(Al)、铜(Cu)、银(Ag)、镍(Ni)或其合金、优选银/钯/铜合金(APC)制成。阳极ANO可以由包括反射层的多层构成。

[0053] 用于分隔像素的堤层BN位于其上形成有阳极ANO的第一基板SUB1上。堤层BN可以由诸如聚酰亚胺、苯并环丁烯系树脂或丙烯酸酯的有机材料形成。阳极ANO的通过堤层BN露出的中心部分可以被定义为发光区域。堤层BN被布置成在使阳极ANO的中心部分露出的同时覆盖阳极ANO的侧部。

[0054] 堤层BN和平坦化层OC可以被图案化成仅覆盖像素中的薄膜晶体管T和与薄膜晶体管T连接的存储电容器C_{st}。存储电容器C_{st}可以由其中如所示的第一电容器电极至第三电容器电极交叠的三重结构形成,并且可以根据需要实施为各种多层。

[0055] 有机发光层OL位于通过堤层BN而露出的阳极ANO上。有机发光层OL可以形成在第一基板SUB1的整个表面上。有机发光层OL是其中电子和空穴复合以发光的层,并且可以包括发光层(EML),还包括空穴注入层(HIL)、空穴传输层(HTL)、电子传输层(ETL)和电子注入层(EIL)中的至少一者。发光层可以包括产生白光的发光材料。

[0056] 阴极CAT位于有机发光层OL上。阴极CAT可以广泛地形成在第一基板SUB1的整个表面上。阴极CAT可以由诸如铟锡氧化物(ITO)和铟锌氧化物(IZO)的透明导电材料形成,并且由具有使光可以透过的那样薄的厚度的镁(Mg)、钙(Ca)、铝(Al)、银(Ag)或其合金制成。

[0057] 在第二基板SUB2上形成有Evss配线EVL和滤色器CF。可以在第二基板SUB2上改变Evss配线EVL和滤色器CF的堆叠顺序。也就是说,可以在形成Evss配线EVL之后形成滤色器CF,或者可以在形成滤色器CF之后形成Evss配线EVL。

[0058] Evss配线EVL包括低电阻导电材料。例如,Evss配线EVL可以由选自钼(Mo)、铝(Al)、铬(Cr)、金(Au)、钛(Ti)、镍(Ni)、钕(Nd)和铜(Cu)中的任意一者制成,或者可以由其合金制成。

[0059] Evss配线EVL可以包括低反射导电材料。例如,由于Evss配线EVL由低反射导电材料形成,所以可以防止由于外部光的反射而导致的可视性劣化。因此,根据本公开的优选实施方案的显示装置无需具有用于屏蔽(或吸收)从外部入射的光的单独装置,如偏光膜。

[0060] Evss配线EVL可以用作黑矩阵。因此,Evss配线EVL可以防止相邻像素之间出现混色缺陷。Evss配线EVL可以设置在非发光区域中以使至少发光区域露出。

[0061] 滤色器CF可以包括红色(R)滤色器、蓝色(B)滤色器和绿色(G)滤色器。像素可以包括发射红色(R)、蓝色(B)和绿色(G)的子像素,并且滤色器CF可以被分配给对应子像素中的每一个。红色(R)滤色器CF、蓝色(B)滤色器CF和绿色(G)滤色器CF可以通过Evss配线EVL被分隔。如果需要,像素还可以包括白色(W)子像素。

[0062] 导电填料层CFL介入第一基板SUB1和第二基板SUB2之间。第一基板SUB1的阴极CAT和第二基板SUB2的Evss配线EVL通过导电填料层CFL电连接。因此,阴极CAT和Evss配线EVL二者被施加有低电平电源电压。导电填料层CFL可以通过将导电填料分散在溶剂中形成,并且可以由导电溶剂构成。例如,导电填料层CFL可以包括导电聚合物聚(3,4-乙烯二氧噻吩)(PEDOT)和离子液体中的至少一者,但不限于此。

[0063] 可以根据导电填料层CFL的粘度来适当选择第一基板SUB1与第二基板SUB2之间的接合距离。由于本公开使用与非导电填料相比具有低粘度的导电填料,所以可以减小第一基板SUB1和第二基板SUB2之间的接合距离。因此,本公开具有可以确保宽视角和高开口率的优点。

[0064] 在本公开的第一实施方案中,由于可以通过将由低电阻导电材料形成的Evss配线EVL连接至阴极CAT来减小取决于位置的电压偏差,所以可以减少亮度非均匀性。

[0065] 由于本公开的第一实施方案无需如现有技术中那样的附加结构(例如分隔壁)以将低电阻Evss配线EVL连接至阴极CAT,因此不需要执行单独的附加工艺。此外,由于根据本公开的第一实施方案的Evss配线EVL用作第二基板SUB2中的黑矩阵,因此不需要执行用于形成黑矩阵的单独的附加工艺。因此,与传统结构相比,本公开的第一实施方案可以减少工艺的数量,从而可以减少制造时间和成本,并且可以显著提高成品率。

[0066] 不同于Evss配线EVL形成在薄膜晶体管阵列基板上的传统结构,在本公开的第一实施方案中,不需要在一个像素内单独分配Evss配线EVL和阴极CAT的连接区域。因此,本公开的第一实施方案可以容易地应用于具有每英寸高像素(PPI)的高分辨显示装置,并且具有可以显著提高设计自由度的优点。

[0067] <第二实施方案>

[0068] 图4是示出根据本公开的第二实施方案的有机发光二极管显示装置的截面图。在描述第二实施方案时,将省略对与第一实施方案基本相同的部分的描述。

[0069] 参照图4,根据本公开的第二实施方案的有机发光二极管显示装置包括显示面板,该显示面板具有彼此面对的第一基板SUB1和第二基板SUB2以及介于第一基板SUB1和第二基板SUB2之间的导电填料层CFL。第一基板SUB1是其中形成有薄膜晶体管T和连接至薄膜晶体管T的有机发光二极管OLE的薄膜晶体管阵列基板。第二基板SUB2是在其上形成有Evss配线EVL的基板。

[0070] 与第一实施方案不同,在第一基板SUB1上形成有根据第二实施方案的滤色器CF。也就是说,在第一基板SUB1上形成薄膜晶体管T和连接至薄膜晶体管T的有机发光二极管OLE,并且在有机发光二极管OLE上形成滤色器CF。滤色器CF优选设置在构成有机发光二极管OLE的阴极CAT上。与第一实施方案相比,本公开的第二实施方案可以减小滤色器CF和有机发光层OL之间的距离,因此其具有可以拓宽视角并由此可以确保足够的开口率的优点。

[0071] <第三实施方案>

[0072] 图5是示出根据本公开的第三实施方案的有机发光二极管显示装置的截面图。在描述第三实施方案时,将省略对与第一实施方案基本相同的部分的描述。

[0073] 参照图5,根据本公开的第三实施方案的有机发光二极管显示装置包括显示面板,该显示面板具有彼此面对的第一基板SUB1和第二基板SUB2以及介于第一基板SUB1和第二基板SUB2之间的导电填料层CFL。第一基板SUB1是其中形成有薄膜晶体管T和连接至薄膜晶

体管T的有机发光二极管OLE的薄膜晶体管阵列基板。第二基板SUB2是在其上形成有Evss配线EVL的基板。

[0074] 在第二基板SUB2上形成有Evss配线EVL和辅助配线AEVL。滤色器CF可以如第一实施方案中位于第二基板SUB2上,并且可以如第二实施方案中那样位于第一基板SUB1上。

[0075] 辅助配线AEVL分别与Evss配线EVL和导电填料层CFL直接接触。例如,在至少一个区中,辅助配线AEVL的上表面可以与Evss配线EVL直接接触,而辅助配线AEVL的下表面可以与导电填料层CFL直接接触。辅助配线AEVL可以形成具有比Evss配线EVL更大的面积,以拓宽Evss配线EVL和导电填料层CFL之间的接触面积。辅助配线AEVL可以介于Evss配线EVL和导电填料层CFL之间。辅助配线AEVL可以形成覆盖Evss配线EVL和滤色器CF,并且可以广泛地形成在包括发光区域的第二基板SUB2的整个表面上。辅助配线AEVL可以由诸如铟锡氧化物(ITO)和铟锌氧化物(IZO)的透明导电材料形成。

[0076] 由于本公开的第三实施方案可以通过使用辅助配线AEVL来确保Evss配线EVL与阴极CAT之间的充分的接触面积,所以可以使Evss配线EVL与阴极CAT之间的接触故障最小化。由于本公开的第三实施方案可以更有效地减小取决于位置的电压偏差,因此可以使亮度的不均匀性最小化。

[0077] <第四实施方案>

[0078] 图6A和图6B是示出根据本公开第四实施方案的有机发光二极管显示装置的截面图。在描述第四实施方案时,将省略对与第一实施方案基本相同的部分的描述。

[0079] 参照图6A,根据本公开第四实施方案的有机发光二极管显示装置包括显示面板和附接至显示面板的连接构件LM。显示面板具有彼此面对的第一基板SUB1和第二基板SUB2以及介于第一基板SUB1和第二基板SUB2之间的导电填料层CFL。第一基板SUB1是其中形成有薄膜晶体管T和连接至薄膜晶体管T的有机发光二极管OLE的薄膜晶体管阵列基板。第二基板SUB2是在其上形成有Evss配线EVL的基板。

[0080] 第一基板SUB1包括Evss焊盘部EVP1(或低电平电源焊盘部)。Evss焊盘部EVP1电连接至连接构件LM。Evss焊盘部EVP1通过连接构件LM接收从发电机(未示出)产生的低电平电源电压,并将其传送至导电填料层CFL。即,连接构件LM、Evss焊盘部EVP1、导电填料层CFL、Evss配线EVL和阴极CAT电连接以形成低电平电源路径。

[0081] 更具体地,Evss焊盘部EVP1包括至少一个焊盘电极。当存在复数个焊盘电极时,焊盘电极可以设置在不同的层中,并且其间介入有至少一个绝缘层,并且焊盘电极可以通过穿过该至少一个绝缘层的焊盘接触孔而电连接。例如,如图所示,Evss焊盘部EVP1可以包括设置在不同层上的第一焊盘电极PE1和第二焊盘电极PE2,在其间具有钝化层PAS,并且第一焊盘电极PE1和第二焊盘电极PE2可以通过穿过钝化层PAS的第一焊盘接触孔PH1互连。在下文中,为了便于解释,将描述Evss焊盘部EVP1包括第一焊盘电极PE1和第二焊盘电极PE2的情况作为示例。

[0082] 第一焊盘电极PE1可以延伸至密封剂SL的外部并暴露于外部。所露出的第一焊盘电极PE1可以接合至连接构件LM。连接构件LM和第一焊盘电极PE1可以通过介于其间的各向异性导电膜(ACF)层(未示出)彼此接合。连接构件LM可以是膜上芯片(COF),但不限于此。

[0083] 第二焊盘电极PE2可以延伸至密封剂SL内部并且与导电填料层CFL接触。此时,第二焊盘电极PE2可以通过穿过钝化层PAS的第二接触孔PH2与导电填料层CFL接触。由此,连

接构件LM、Evss焊盘部EVP1、导电填料层CFL、Evss配线EVL和阴极CAT电连接以形成低电平电源路径。

[0084] 参照图6B,Evss焊盘部EVP1可以将低电平电源电压直接传送至导电填料层CFL并且也传送至阴极CAT。例如,第二焊盘电极PE2可以通过第二接触孔PH2与导电填料层CFL直接接触,并且也可以与阴极CAT直接接触。在这种情况下,与图6A的结构相比,具有可以提供更稳定的电源的优点。

[0085] <第五实施方案>

[0086] 图7是示出根据本公开第五实施方案的有机发光二极管显示装置的截面图。在描述第五实施方案时,将省略对与第一实施方案基本相同的部分的描述。

[0087] 参照图7,根据本公开第五实施方案的有机发光二极管显示装置包括显示面板和附接至显示面板的连接构件LM。显示面板具有彼此面对的第一基板SUB1和第二基板SUB2以及介于第一基板SUB1和第二基板SUB2之间的导电填料层CFL。第一基板SUB1是其中形成有薄膜晶体管T和连接至薄膜晶体管T的有机发光二极管OLE的薄膜晶体管阵列基板。第二基板SUB2是在其上形成有Evss配线EVL的基板。

[0088] 第二基板SUB2包括Evss焊盘部EVP2。Evss焊盘部EVP2电连接至连接构件LM。Evss焊盘部EVP2通过连接构件LM接收从发电机(未示出)产生的低电平电源电压,并将其传送至Evss配线EVL。即,连接构件LM、Evss焊盘部EVP2、Evss配线EVL、导电填料层CFL和阴极CAT电连接以形成低电平电源路径。

[0089] Evss焊盘部EVP2包括至少一个焊盘电极PE。焊盘电极PE可以是辅助配线AEVL的一部分。即,辅助配线AEVL可以接触密封剂SL内部的Evss配线EVL,并且可以延伸至密封剂SL外部。这里,辅助配线AEVL的延伸部分可以被称为焊盘电极PE。连接构件LM和焊盘电极PE可以通过介于其间的各向异性导电膜(ACF)层彼此接合。连接构件LM可以是膜上芯片(COF),但不限于此。

[0090] 辅助配线AEVL分别与Evss配线EVL和导电填料层CFL直接接触。辅助配线AEVL可以形成具有比Evss配线EVL更大的面积,以拓宽Evss配线EVL和导电填料层CFL之间的接触面积。辅助配线AEVL可以介于Evss配线EVL和导电填料层CFL之间。辅助配线AEVL可以形成覆盖Evss配线EVL和滤色器CF,并且可以广泛地形成在包括发光区域的第二基板SUB2的整个表面上。辅助配线AEVL可以由诸如铟锡氧化物(ITO)和铟锌氧化物(IZO)的透明导电材料形成。

[0091] 尽管已经参照其多个说明性实施方案描述了各实施方案,但应该理解,本领域技术人员可以设计出落入本公开原理的范围内的许多其他修改和实施方案。更具体地,在本公开、附图和所附权利要求的范围内,在主题组合布置的组成部分和/或布置中可以进行各种变化和修改。除了所述组成部分和/或布置的变化和修改之外,替选用法对于本领域技术人员也将是明显的。

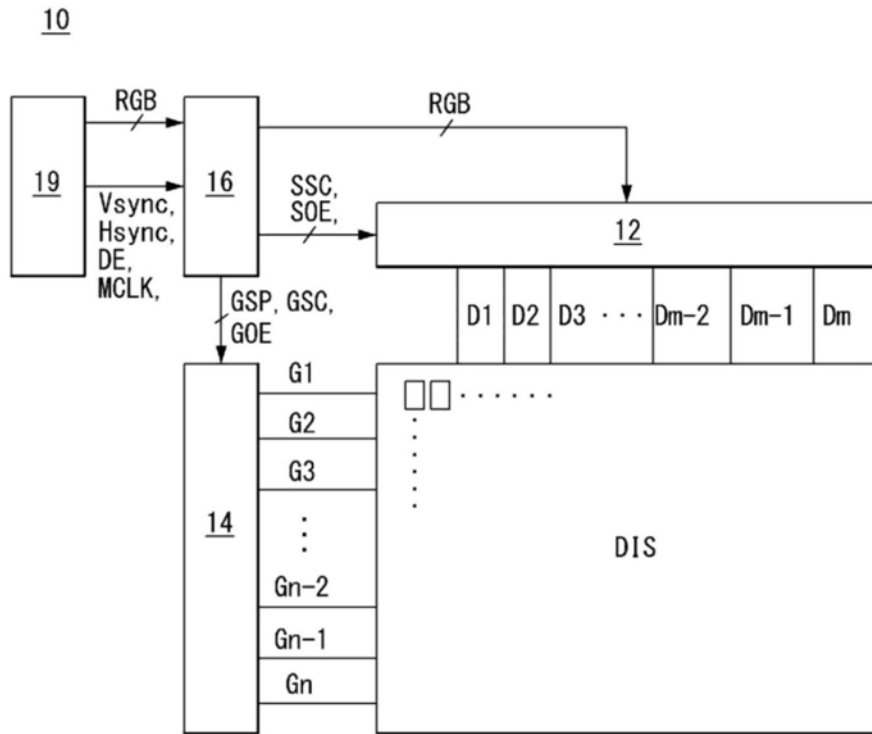


图1

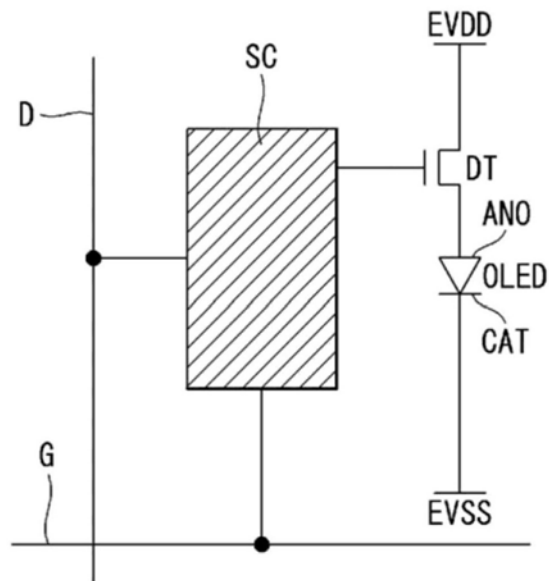


图2

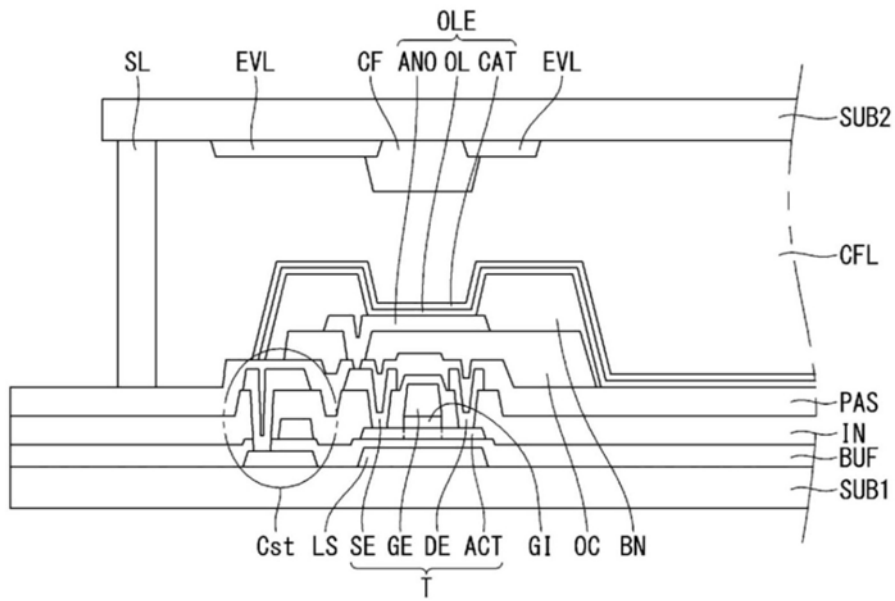


图3

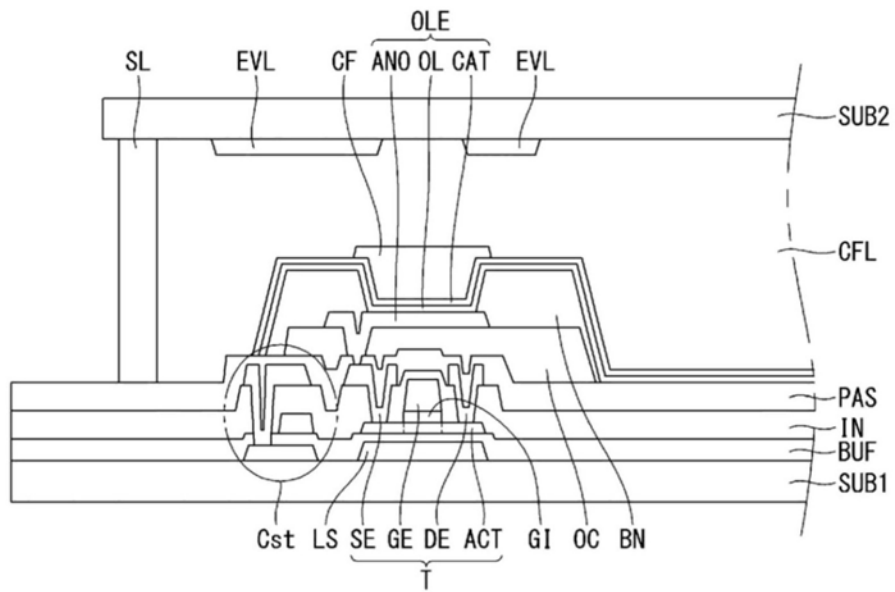


图4

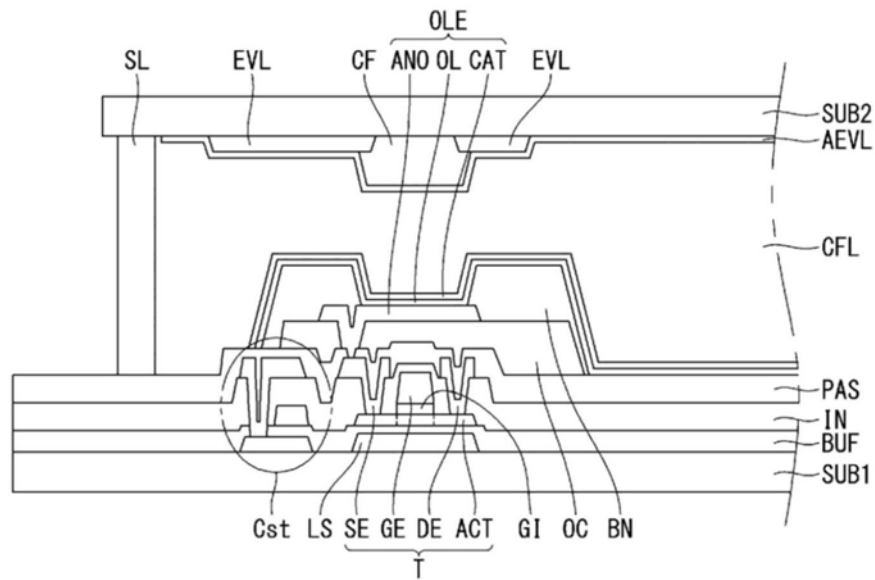


图5

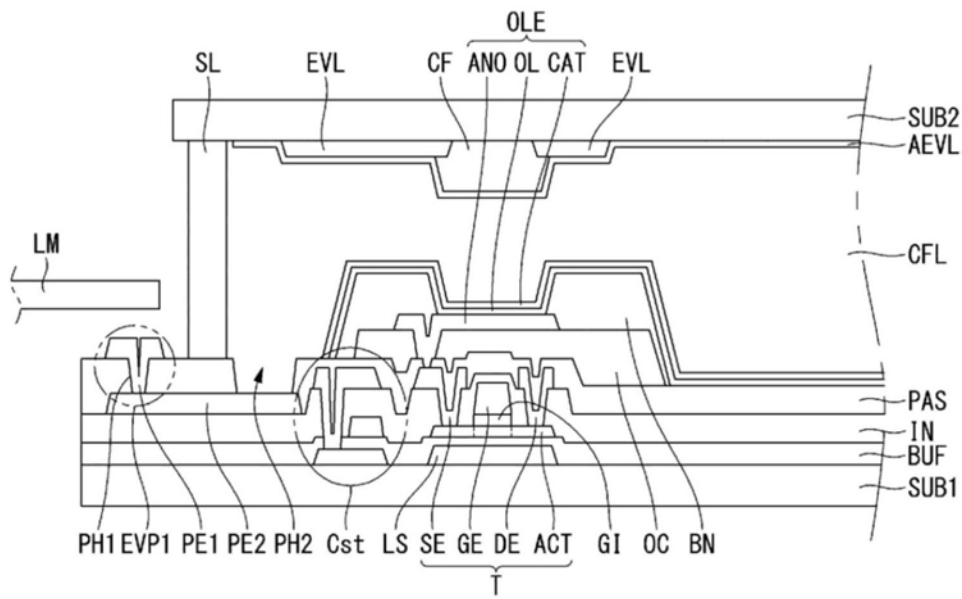


图6A

专利名称(译)	有机发光二极管显示装置		
公开(公告)号	CN109037275A	公开(公告)日	2018-12-18
申请号	CN201810575445.0	申请日	2018-06-06
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	乐金显示有限公司		
当前申请(专利权)人(译)	乐金显示有限公司		
[标]发明人	李峻硕 金世竣		
发明人	李峻硕 金世竣		
IPC分类号	H01L27/32		
CPC分类号	H01L27/32 H01L27/322 H01L27/3244 H01L27/3276 G09G3/3233 G09G2300/0842 H01L27/3279 H01L51/5228 H01L51/524 G09G3/3291 G09G2310/08 G09G2320/0673		
优先权	1020170072647 2017-06-09 KR		
外部链接	Espacenet SIPO		

摘要(译)

公开了一种有机发光二极管显示装置。该有机发光二极管显示装置包括：具有复数个像素的第一基板，在第一基板中布置有薄膜晶体管和连接至薄膜晶体管的有机发光二极管；第二基板，其具有被施加电源电压的电源配线；以及导电填料层，其介于第一基板和第二基板之间并具有导电介质。有机发光二极管的阴极和电源配线通过导电填料层电连接。

