



(12)发明专利申请

(10)申请公布号 CN 108492778 A  
(43)申请公布日 2018.09.04

(21)申请号 201810173601.0

(22)申请日 2018.03.02

(71)申请人 昆山国显光电有限公司

地址 215300 江苏省苏州市昆山市开发区  
龙腾路1号4幢

(72)发明人 孙光远 张九占 吴剑龙 胡思明  
朱晖

(74)专利代理机构 北京国昊天诚知识产权代理  
有限公司 11315

代理人 许志勇

(51)Int.Cl.

G09G 3/3233(2016.01)

G09G 3/3266(2016.01)

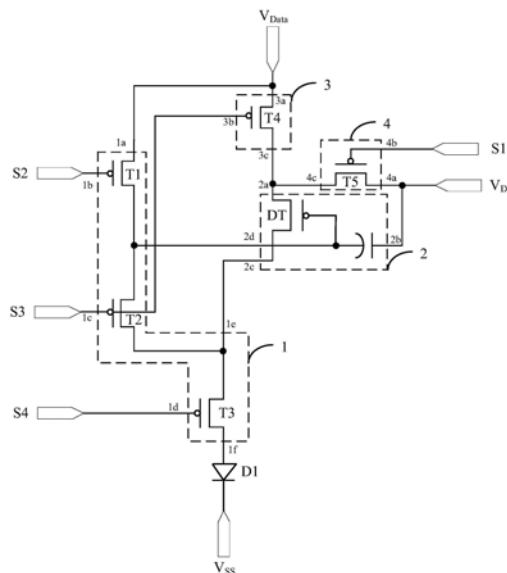
权利要求书2页 说明书7页 附图7页

(54)发明名称

一种像素电路、有机电致发光面板及显示装置

(57)摘要

本申请涉及显示技术领域,尤其涉及一种像素电路、有机电致发光面板及显示装置。该申请包括:发光器件、初始化模块、充电模块、补偿模块、发光控制模块;在第一扫描信号端、第三扫描信号端、第四扫描信号端以及数据信号端的控制下,初始化模块分别对充电模块和发光器件进行初始化;在第三扫描信号端和第一数据信号端的控制下,通过补偿模块对充电模块进行充电;在直流信号端的控制下,发光控制模块控制充电模块驱动发光器件发光。从而,通过对发光器件进行初始化,保证发光器件能够及时彻底达到暗态,避免显示残影问题,提升显示品质;还可以实现电路补偿功能,保证驱动电流与充电模块中的驱动晶体管器件的阈值电压不相关,有效提升显示均匀性。



CN 108492778 A

1. 一种像素电路,其特征在于,包括:发光器件、初始化模块、充电模块、补偿模块、发光控制模块;其中:

所述初始化模块的第一输入端分别与第一数据信号端和所述补偿模块的第一输入端连接,所述初始化模块的第二输入端与第二扫描信号端连接,所述初始化模块的第三输入端分别与第三扫描信号端和所述补偿模块的第二输入端连接,所述初始化模块的第四输入端与第四扫描信号端连接,所述初始化模块的第五输入端与与所述充电模块的输出端连接,所述初始化模块的输出端与所述发光器件的阳极连接,所示发光器件的阴极与第二数据信号端连接;

所述充电模块的第一输入端分别与所述补偿模块的输出端和所述发光控制模块的输出端连接,所述充电模块的第二输入端与直流信号端连接;

所述发光控制模块的第一输入端与第一扫描信号端连接,所述发光控制模块的第二输入端与所述直流信号端连接;

在所述第一扫描信号端、所述第三扫描信号端、第四扫描信号端以及数据信号端的控制下,所述初始化模块分别对所述充电模块和所述发光器件进行初始化;在所述第三扫描信号端和所述第一数据信号端的控制下,通过所述补偿模块对所述充电模块进行充电;在所述直流信号端的控制下,所述发光控制模块控制所述充电模块驱动所述发光器件发光。

2. 如权利要求1所述的像素电路,其特征在于,所述充电模块包括:驱动晶体管和电容;其中:

所述驱动晶体管的输入端分别与所述补偿模块的输出端和所述发光控制模块的输出端连接,所述驱动晶体管的控制端分别与所述电容的第一端、所述第一开关晶体管的输出端和所述第二开关晶体管的输入端连接,所述驱动晶体管的输出端分别与所述第二开关晶体管的输出端和所述第三开关晶体管的输入端连接;

所述电容的第二端分别与所述直流信号端和所述发光控制模块的第一输入端连接。

3. 如权利要求2所述的像素电路,其特征在于,所述驱动晶体管为P型晶体管。

4. 如权利要求2或3所述的像素电路,其特征在于,所述初始化模块包括:第一开关晶体管、第二开关晶体管和第三开关晶体管;其中:

所述第一开关晶体管的输入端分别与所述第一数据信号端和所述补偿模块的输入端连接,所述第一开关晶体管的控制端与所述第二扫描信号端连接,所述第一开关晶体管的输出端与所述第二开关晶体管的输入端连接;

所述第二开关晶体管的控制端分别与所述第三扫描信号端和所述补偿模块的第二输入端连接,所述第二开关晶体管的输出端分别与所述第三开关晶体管的输入端和所述充电模块的输出端连接;

所述第三开关晶体管的控制端与所述第四扫描信号端连接,所述第三开关晶体管的输出端与所述发光器件连接。

5. 如权利要求4所述的像素电路,其特征在于,所述第一开关晶体管、所述第二开关晶体管和所述第三开关晶体管为P型晶体管。

6. 如权利要求2或3所述的像素电路,其特征在于,所述补偿模块包括:第四开关晶体管;其中:

所述第四开关晶体管的输入端与所述第一数据信号端连接,所述第四开关晶体管的控

制端分别与所述第三扫描信号端和所述第二开关晶体管的控制端连接,所述第四开关晶体管的输出端分别与所述充电模块第一输入端和所述发光控制模块的输出端连接。

7. 如权利要求4所述的像素电路,其特征在于,所述第四晶体管为P型晶体管。

8. 如权利要求2或3所述的像素电路,其特征在于,所述发光控制模块包括:第五开关晶体管;其中:

所述第五开关晶体管的输入端分别与所述直流信号端和所述电容的第二端连接,所述第五开关晶体管的控制端与所述第一扫描信号端连接,所述第五开关晶体管的输出端分别与所述第四开关晶体管的输出端和所述驱动晶体管的输入端连接。

9. 如权利要求1所述的像素电路,其特征在于,所述第五开关晶体管为P型晶体管。

10. 一种有机电致发光显示面板,其特征在于,包括如权利要求1-9任一项所述的像素电路。

11. 一种显示装置,其特征在于,包括如权利要求10所述的有机电致发光显示面板。

## 一种像素电路、有机电致发光面板及显示装置

### 技术领域

[0001] 本申请涉及显示技术领域,尤其涉及一种像素电路、有机电致发光面板及显示装置。

### 背景技术

[0002] 有机发光显示器(Organic Light Emitting Diode,OLED)是当今平板显示器研究领域的热点之一,OLED具有低能耗、生产成本低、自发光、宽视角及响应速度快等优点。OLED属于电流驱动,需要稳定的电流来控制发光。由于工艺制程和器件老化等原因,会使像素电路的驱动晶体管的阈值电压 $V_{th}$ 存在不均匀性,这样就导致了流过每个像素点OLED的电流发生变化使得显示亮度不均,从而影响整个图像的显示效果。目前,可通过增加驱动晶体管的个数来形成新的像素电路来进行补偿,例如采用6T1C。

[0003] 然而,现有的6T1C无法实现对发光器件电压的反向初始化,导致显示界面会滞留上一帧的画面,造成显示残影,影响显示品质。

### 发明内容

[0004] 本申请实施例提供一种像素电路、有机电致发光面板及显示装置,用以解决现有技术中存在的上述缺陷。

[0005] 为了解决上述技术问题,本申请实施例采用下述技术方案:

[0006] 一种像素电路,包括:发光器件、初始化模块、充电模块、补偿模块、发光控制模块;其中:

[0007] 所述初始化模块的第一输入端分别与第一数据信号端和所述补偿模块的第一输入端连接,所述初始化模块的第二输入端与第二扫描信号端连接,所述初始化模块的第三输入端分别与第三扫描信号端和所述补偿模块的第二输入端连接,所述初始化模块的第四输入端与第四扫描信号端连接,所述初始化模块的第五输入端与与所述充电模块的输出端连接,所述初始化模块的输出端与所述发光器件的阳极连接,所示发光器件的阴极与第二数据信号端连接;

[0008] 所述充电模块的第一输入端分别与所述补偿模块的输出端和所述发光控制模块的输出端连接,所述充电模块的第二输入端与直流信号端连接;

[0009] 所述发光控制模块的第一输入端与第一扫描信号端连接,所述发光控制模块的第二输入端与所述直流信号端连接;

[0010] 在所述第一扫描信号端、所述第三扫描信号端、第四扫描信号端以及数据信号端的控制下,所述初始化模块分别对所述充电模块和所述发光器件进行初始化;在所述第三扫描信号端和所述第一数据信号端的控制下,通过所述补偿模块对所述充电模块进行充电;在所述直流信号端的控制下,所述发光控制模块控制所述充电模块驱动所述发光器件发光。

[0011] 可选地,所述充电模块包括:驱动晶体管和电容;其中,所述驱动晶体管的输入端

分别与所述补偿模块的输出端和所述发光控制模块的输出端连接,所述驱动晶体管的控制端分别与所述电容的第一端、所述第一开关晶体管的输出端和所述第二开关晶体管的输入端连接,所述驱动晶体管的输出端分别与所述第二开关晶体管的输出端和所述第三开关晶体管的输入端连接;

[0012] 所述电容的第二端分别与所述直流信号端和所述发光控制模块的第一输入端连接。

[0013] 可选地,所述驱动晶体管为P型晶体管。

[0014] 可选地,所述初始化模块包括:第一开关晶体管、第二开关晶体管和第三开关晶体管;其中,所述第一开关晶体管的输入端分别与所述第一数据信号端和所述补偿模块的输入端连接,所述第一开关晶体管的控制端与所述第二扫描信号端连接,所述第一开关晶体管的输出端与所述第二开关晶体管的输入端连接;

[0015] 所述第二开关晶体管的控制端分别与所述第三扫描信号端和所述补偿模块的第二输入端连接,所述第二开关晶体管的输出端分别与所述第三开关晶体管的输入端和所述充电模块的输出端连接;

[0016] 所述第三开关晶体管的控制端与所述第四扫描信号端连接,所述第三开关晶体管的输出端与所述发光器件连接。

[0017] 可选地,所述第一开关晶体管、所述第二开关晶体管和所述第三开关晶体管为P型晶体管。

[0018] 可选地,所述补偿模块包括:第四开关晶体管;其中,所述第四开关晶体管的输入端与所述第一数据信号端连接,所述第四开关晶体管的控制端分别与所述第三扫描信号端和所述第二开关晶体管的控制端连接,所述第四开关晶体管的输出端分别与所述充电模块第一输入端和所述发光控制模块的输出端连接。

[0019] 可选地,所述第四晶体管为P型晶体管。

[0020] 可选地,所述发光控制模块包括:第五开关晶体管;其中,所述第五开关晶体管的输入端分别与所述直流信号端和所述电容的第二端连接,所述第五开关晶体管的控制端与所述第一扫描信号端连接,所述第五开关晶体管的输出端分别与所述第四开关晶体管的输出端和所述驱动晶体管的输入端连接。

[0021] 可选地,所述第五开关晶体管为P型晶体管。

[0022] 一种有机电致发光显示面板,包括所述的像素电路。

[0023] 一种显示装置,包括所述的有机电致发光显示面板。

[0024] 本申请实施例采用的上述至少一个技术方案能够达到以下有益效果:

[0025] 通过上述技术方案,在像素电路中设置的初始化模块,可以在每个驱动周期内,都对发光器件的驱动电流进行清零处理,避免发光器件在进入熄灭状态后,由于仍有电流残留或是放电不彻底而导致的残影,从而,通过对发光器件的驱动电流进行初始化,保证发光器件能够及时彻底的达到暗态,避免显示残影问题,提升显示品质,而且,该像素电路还可以实现电路补偿功能,保证驱动电流与充电模块中的驱动晶体管器件的阈值电压不相关,有效提升显示均匀性。

## 附图说明

[0026] 此处所说明的附图用来提供对本申请的进一步理解,构成本申请的一部分,本申请的示意性实施例及其说明用于解释本申请,并不构成对本申请的不当限定。在附图中:

[0027] 图1为本申请提供的一种像素电路的结构示意图之一;

[0028] 图2为本申请提供的一种像素电路的结构示意图之二;

[0029] 图3为本申请提供的以图2像素电路为依据的时序控制图;

[0030] 图4(a)为本申请提供的像素电路在初始化阶段的工作示意图;

[0031] 图4(b)为本申请提供的像素电路在充电补偿阶段的工作示意图;

[0032] 图4(c)为本申请提供的像素电路在发光阶段的工作示意图;

[0033] 图5为以本申请像素电路的输入电压进行模拟的仿真示意图。

### 具体实施方式

[0034] 为使本申请的目的、技术方案和优点更加清楚,下面将结合本申请具体实施例及相应的附图对本申请技术方案进行清楚、完整地描述。显然,所描述的实施例仅是本申请一部分实施例,而不是全部的实施例。基于本申请中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本申请保护的范围。

[0035] 以下结合附图,详细说明本申请各实施例提供的技术方案。

[0036] 参照图1所示,为本申请提供的一种像素电路的结构示意图,该像素电路主要包括以下模块:发光器件D1、初始化模块1、充电模块2、补偿模块3、发光控制模块4;其中:

[0037] 所述初始化模块1的第一输入端1a分别与第一数据信号端Data和所述补偿模块3的第一输入端3a连接,所述初始化模块1的第二输入端1b与第二扫描信号端S2连接,所述初始化模块1的第三输入端1c分别与第三扫描信号端S3和所述补偿模块3的第二输入端3b连接,所述初始化模块1的第四输入端1d与第四扫描信号端S4连接,所述初始化模块1的第五输入端1e与与所述充电模块2的输出端2c连接,所述初始化模块1的输出端1f与所述发光器件的阳极连接,所示发光器件的阴极与第二数据信号端SS连接;

[0038] 所述充电模块2的第一输入端2a分别与所述补偿模块3的输出端3c和所述发光控制模块4的输出端4c连接,所述充电模块2的第二输入端2b与直流信号端DD连接;

[0039] 所述发光控制模块4的第一输入端4b与第一扫描信号端S1连接,所述发光控制模块4的第二输入端4a与所述直流信号端DD连接;

[0040] 在所述第一扫描信号端S1、所述第三扫描信号端S3、第四扫描信号端4以及第一数据信号端Data的控制下,所述初始化模块1分别对所述充电模块2和所述发光器件D1进行初始化;在所述第三扫描信号端S3和所述第一数据信号端Data的控制下,通过所述补偿模块3对所述充电模块2进行充电;在所述直流信号端DD的控制下,所述发光控制模块4控制所述充电模块2驱动所述发光器件D1发光。

[0041] 在具体实施时,本申请所涉及的上述像素电路中的发光器件D1一般为有机发光二极管(OLED)。发光器件D1在驱动晶体管DT的饱和电流的作用下实现发光显示。

[0042] 下面对上述像素电路的工作原理进行简单介绍。

[0043] 具体地,图1所涉及的像素电路可包含以下工作阶段:

[0044] 第一阶段:初始化阶段。

[0045] 在该阶段,初始化模块1利用第一数据信号端Data的信号源,实现了对发光器件D1

的阳极的初始化,即将发光器件D1的阳极电压清零或是施加负压。具体地,第二扫描信号端S2、第三扫描信号端S3、第四扫描信号端S4共同控制初始化模块1处于导通状态,进而,导通的初始化模块1可以将电压信号为零的第一数据信号端Data的信号源输入至发光器件D1,从而,将发光器件D1上一工作周期残留的电流信号清零,使得发光器件D1达到足够的暗态,避免信号残留或消除较慢而导致的残影问题,提升显示品质。

[0046] 第二阶段:充电补偿阶段。

[0047] 在该阶段,补偿模块3利用第一数据信号端Data的信号源,实现了对充电模块2的充电。具体地,第三扫描信号端S3控制补偿模块3处于导通状态,初始化阶段施加的初始化信号源会控制充电模块2导通,进而,导通的补偿模块3可以将具有一定补偿电压(该补偿电压为正值)的第一数据信号端Data的信号源输入充电模块2,从而,对充电模块2进行充电。

[0048] 第三阶段:发光阶段。

[0049] 在该阶段,发光控制模块4利用直流信号端DD的直流信号,控制充电模块2驱动发光器件D1发光。具体地,第一扫描信号端S1和直流信号端DD控制发光控制模块4处于导通状态,第四扫描信号端S4控制初始化模块1的部分器件处于导通状态,而在充电补偿之后,充电模块2处于饱和状态。导通的发光控制模块4将直流信号通过充电模块2输入至发光器件D1的阳极,发光器件D1的阴极接地,这样,就可以驱动发光器件D1发光。

[0050] 通过上述技术方案,在像素电路中设置的初始化模块,可以在每个驱动周期内,都对发光器件的驱动电流进行清零处理,避免发光器件在进入熄灭状态后,由于仍有电流残留或是放电不彻底而导致的残影,从而,通过对发光器件的驱动电流进行初始化,保证发光器件能够及时彻底的达到暗态,避免显示残影问题,提升显示品质,而且,该像素电路还可以实现电路补偿功能,保证驱动电流与充电模块中的驱动晶体管器件的阈值电压不相关,有效提升显示均匀性。

[0051] 需要说明的是,本申请所涉及的驱动晶体管和开关晶体管可以是薄膜晶体管(TFT,Thin Film Transistor),也可以是金属氧化物半导体场效应管(MOS,Metal Oxide Semiconductor),在此不做限定。在具体实施中,这些晶体管的源极和漏极可以互换,不做具体区分。在描述具体实施例时以驱动晶体管和开关晶体管都为薄膜晶体管为例进行说明,且以薄膜晶体管的输入端(源极或漏极)、输出端(相应地漏极或源极)以及控制端进行描述。

[0052] 一种可实现的方案,在本申请的像素电路结构中,参照1所示,在本申请的像素电路中,所述充电模块2可以具体包括:驱动晶体管DT和电容C;所述驱动晶体管DT的输入端为充电模块2的第一输入端,分别与所述补偿模块3的输出端和所述发光控制模块4的输出端连接,所述驱动晶体管DT的控制端分别与所述电容C的第一端、所述第一开关晶体管T1的输出端和所述第二开关晶体管T2的输入端连接,所述驱动晶体管DT的输出端分别与所述第二开关晶体管T2的输出端为该充电模块2的输出端,与所述第三开关晶体管T3的输入端连接;所述电容C的第二端分别与所述直流信号端和所述发光控制模块4的第一输入端连接。

[0053] 可选地,在本申请中所述驱动晶体管DT为P型晶体管。由于P型晶体管的阈值电压 $V_{th}$ 为负值,为了保证驱动晶体管DT能正常工作,在对发光器件D1进行初始化时,所施加的第一数据信号端Data的信号源一般为零值或是负值。在本申请中,第一数据信号端Data的信号源可以根据不同阶段的功能需求进行调整。

[0054] 当充电模块2的具体结构为驱动晶体管DT和电容C时,该充电模块的工作原理简述为:在初始化阶段,驱动晶体管DT关断,而初始化模块1导通,对驱动晶体管DT的控制端进行电压清零处理,进而,与驱动晶体管DT的控制端连接的电容C的第一端的电压也被清零,使得存储电容即电容C的电容清零。在充电补偿阶段,驱动晶体管DT导通,而初始化模块1关断,补偿模块3导通,第一数据信号端Data输出补偿电压 $V_{Data}$ 给驱动晶体管DT的控制端(即为电容C进行充电),直至驱动晶体管DT的控制端的电压为 $V_{Data}-V_{th}$ 。在发光阶段,驱动晶体管DT处于饱和状态,将由发光控制模块4控制输出的直流信号通过该驱动晶体管DT,输入至发光器件D1,驱动其发光点亮。

[0055] 基于上述任一方案,仍参照图1所示,所述初始化模块1可以具体包括:第一开关晶体管T1、第二开关晶体管T2和第三开关晶体管T3;所述第一开关晶体管T1的输入端分别与所述第一数据信号端Data和所述补偿模块3的输入端连接,所述第一开关晶体管T1的控制端与所述第二扫描信号端S2连接,所述第一开关晶体管T1的输出端分别与所述第二开关晶体管T2的输入端、驱动晶体管DT的控制端连接;所述第二开关晶体管T2的控制端分别与所述第三扫描信号端S3和所述补偿模块3的第二输入端连接,所述第二开关晶体管T2的输出端分别与所述第三开关晶体管T3的输入端和驱动晶体管DT的输出端连接;所述第三开关晶体管T3的控制端与所述第四扫描信号端S4连接,所述第三开关晶体管T3的输出端与所述发光器件D1连接。

[0056] 可选地,在本申请中,所述第一开关晶体管T1、所述第二开关晶体管T2和所述第三开关晶体管T3同时为P型晶体管。而当第二扫描信号端S2、第三扫描信号端S3和第四扫描信号端S4的信号同时为低电平时,第一开关晶体管T1、所述第二开关晶体管T2和所述第三开关晶体管T3同时导通,这样,该初始化模块1可以工作。

[0057] 其实,在本申请中,初始化模块1即(第一开关晶体管T1、所述第二开关晶体管T2和所述第三开关晶体管T3),不仅实现了对发光器件D1的初始化,还可以对充电模块2中的电容C的电容进行初始化,从而避免残留电容对驱动晶体管DT的影响。

[0058] 当初始化模块1的具体结构为第一开关晶体管T1、所述第二开关晶体管T2和所述第三开关晶体管T3时,该初始化模块1的工作原理简述为:在初始化阶段,第一开关晶体管T1、所述第二开关晶体管T2和所述第三开关晶体管T3导通,一方面,将由第一数据信号端Data的清零信号传输给发光器件D1,将其驱动电流置零,另一方面,将由第一数据信号端Data的清零信号传输给驱动晶体管DT的控制端,使得电容C(存储电容)的电容为零。在充电补偿阶段,第一开关晶体管T1和所述第三开关晶体管T3关断,所述第二开关晶体管T2导通,其实,该第二开关晶体管T2并不工作,而是由于第二开关晶体管T2与补偿模块3的输入端同为第三扫描信号端S3。在发光阶段,第一开关晶体管T1和所述第二开关晶体管T2关断,第三开关晶体管T3导通,以便于驱动电流可以通过第三开关晶体管进入发光器件D1。

[0059] 在本申请的像素电路中,仍参照图1所示,所述补偿模块3可以具体包括:第四开关晶体管T4;所述第四开关晶体管T4的输入端与所述第一数据信号端Data连接,所述第四开关晶体管T4的控制端分别与所述第三扫描信号端S3和所述第二开关晶体管T2的控制端连接,所述第四开关晶体管T4的输出端分别与所述驱动晶体管DT的输入端和所述发光控制模块4的输出端连接。可选地,在本申请中,第四开关晶体管T4为P型晶体管。

[0060] 在本申请的像素电路中,参照图1所示,所述发光控制模块4可以具体包括:第五开

关晶体管T5;所述第五开关晶体管T5的输入端分别与所述直流信号端DD和所述电容C的第二端连接连接,所述第五开关晶体管T5的控制端与所述第一扫描信号端S1连接,所述第五开关晶体管T5的输出端分别与所述补偿模块3的输出端和所述驱动晶体管DT的输入端连接。可选地,所述第五开关晶体管T5为P型晶体管。

[0061] 需要说明的是,在本申请中所涉及的像素电路中提到的驱动晶体管和开关晶体管可以全部采用P型晶体管设计,这样可以简化像素电路的制作工艺流程。

[0062] 下面以上述像素电路中的驱动晶体管和开关晶体管全部为P型晶体管为例对像素电路的工作原理进行详细的说明。其中图2为像素电路的具体结构示意图,图3为对应的电路工作时序图。

[0063] 初始化阶段:

[0064] 参照图4(a)所示,在该阶段中,该像素电路实现了对发光器件D1的阳极、电容C的初始化,即将发光器件D1的阳极电压置零,将电容C的第一端电压置零。第二扫描信号端S2输入低电平,第一开关晶体管T1导通;第三扫描信号端S3输入低电平,第二开关晶体管T2导通,第四开关晶体管T4导通;第四扫描信号端S4输入低电平,第三开关晶体管T3导通;第一扫描信号端S1输入高电平,第五开关晶体管T5关断;第一数据信号端Data输入的清零信号通过第一开关晶体管T1输入给电容C的第一端;同时,第一数据信号端Data输入的零电压通过第一开关晶体管T1→第二开关晶体管T2→第三开关晶体管T3输入给发光器件D1的阳极,即发光器件D1的阳极电压也被清零信号初始化。从而,通过该第一开关晶体管T1、第二开关晶体管T2和第三开关晶体管T3的协同作用,实现了对发光器件D1的阳极电压和电容C的第一端电压的置零操作,这样,既可以保证发光器件D1能够完成实现暗态,避免残影问题;而且,还可以避免残留的存储电容对驱动晶体管的影响。

[0065] 充电补偿阶段:

[0066] 参照图4(b)所示,在该阶段,像素电路实现对电容C的充电补偿操作。具体地,第二扫描信号端S2输入高电平,第一开关晶体管T1关断;第三扫描信号端S3输入低电平,第二开关晶体管T2导通,第四开关晶体管T4导通;第四扫描信号端S4输入高电平,第三开关晶体管T3关断;第一扫描信号端S1输入高电平,第五开关晶体管T5关断;此时,为第一数据信号端Data输入补偿电压 $V_{Data}$ (该补偿电压为正值),该补偿电压流经驱动晶体管DT的控制端对电容C进行充电,直至驱动晶体管DT的控制端电压为 $V_{Data}-|V_{th}|$ 。此外,由于第三开关晶体管T3断开,因此使得驱动晶体管DT的电流不会通过发光器件D1,间接降低了发光器件D1使用寿命的损耗。

[0067] 发光阶段:

[0068] 参照图4(c)所示,在该阶段,像素电路实现通过驱动晶体管DT的驱动电流驱动发光器件D1发光的操作。具体地,第二扫描信号端S2输入高电平,第一开关晶体管T1关断;第三扫描信号端S3输入高电平,第二开关晶体管T2关断,第四开关晶体管T4关断;第四扫描信号端S4输入低电平,第三开关晶体管T3导通;第一扫描信号端S1输入低电平,第五开关晶体管T5导通;这样,直流信号端DD输入的直流信号 $V_{DD}$ 可以流经处于饱和状态的驱动晶体管DT,将驱动电流通过第三开关晶体管T3输入至发光器件D1驱动其发光点亮。其中,通过对驱动晶体管DT的饱和电容公式计算可以得到流入发光器件D1的工作电流为:

[0069] 
$$I_{OLED}=K[V_{DD}-(V_{Data}-|V_{th}|)-|V_{th}|]^2=K(V_{DD}-V_{Data})^2$$

[0070] 其中,  $K$ 为 $\mu W/2L$ ,  $\mu$ 为介电常数,  $W$ 为驱动晶体管DT的沟道宽度,  $L$ 为驱动晶体管DT的沟道长度。可以看出发光器件D1的工作电流 $I_{OLED}$ 已经不受驱动晶体管DT的阈值电压 $V_{th}$ 影响, 仅与直流信号端输入的信号电压 $V_{Data}$ 以及第一数据信号端Data输入的 $V_{Data}$ 有关, 彻底解决了由于驱动晶体管DT由于工艺制程以及长时间的操作造成的阈值电压 $V_{th}$ 漂移, 影响发光器件D1的工作电流 $I_{OLED}$ , 保证了发光器件D1的正常工作。

[0071] 为了进一步说明本申请方案的效果, 可参照以下仿真示意图, 其中, 图5为以本申请的第一数据信号端的 $V_{Data}$ 以及第一扫描信号端的S1信号、第二扫描信号端的S2信号、第三扫描信号端的S3信号以及第四扫描信号端的S4信号作为输入, 而模拟出的 $V_{OLED}$ 的置零示意图, 其实,  $V_{OLED}$ 可以转换为 $I_{OLED}$ , 效果类似。其中, 在每个周期的初始化阶段, 在 $V_{Data}$ 、S1、S2、S3以及S4的控制下, 都可以使 $V_{OLED}$ 置零(本申请中 $V_{OLED}$ 是指发光器件D1的阳极与阴极之间的电压差), 而现有技术中在该阶段的阳极电压大概-1.3V, 本申请在该阶段的阳极电压大概-3V左右, 若第二数据信号端SS的电压 $V_{SS}$ 是-3V, 则已有技术存在发光器件D1两段压差是正的, 仍存在一定的电压残留, 致使发光器件发光可能存在残影, 而本申请可以使得发光器件的电压变得很低甚至为0, 从而, 保证发光器件D1能够完全达到暗态, 避免残影问题, 提升显示品质。

[0072] 同时, 本申请还提供了一种有机电致发光面板, 该有机电致发光面板包括上述任一实施例所涉及的像素电路。由于该有机电致发光显示面板解决问题的原理与前述一种像素电路相似, 因此该有机电致发光显示面板的实施可以参见像素电路的实施, 重复之处不再赘述

[0073] 本申请还提供了一种显示装置, 该显示装置主要包括上述任一实施例所涉及的有机电致发光面板。该显示装置可以是显示器、手机、电视、笔记本、一体机、VR设备或AR设备等可穿戴设备, 对于显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的, 在此不做赘述, 也不应作为对本发明的限制。

[0074] 以上所述仅为本申请的实施例而已, 并不用于限制本申请。对于本领域技术人员来说, 本申请可以有各种更改和变化。凡在本申请的精神和原理之内所作的任何修改、等同替换、改进等, 均应包含在本申请的权利要求范围之内。



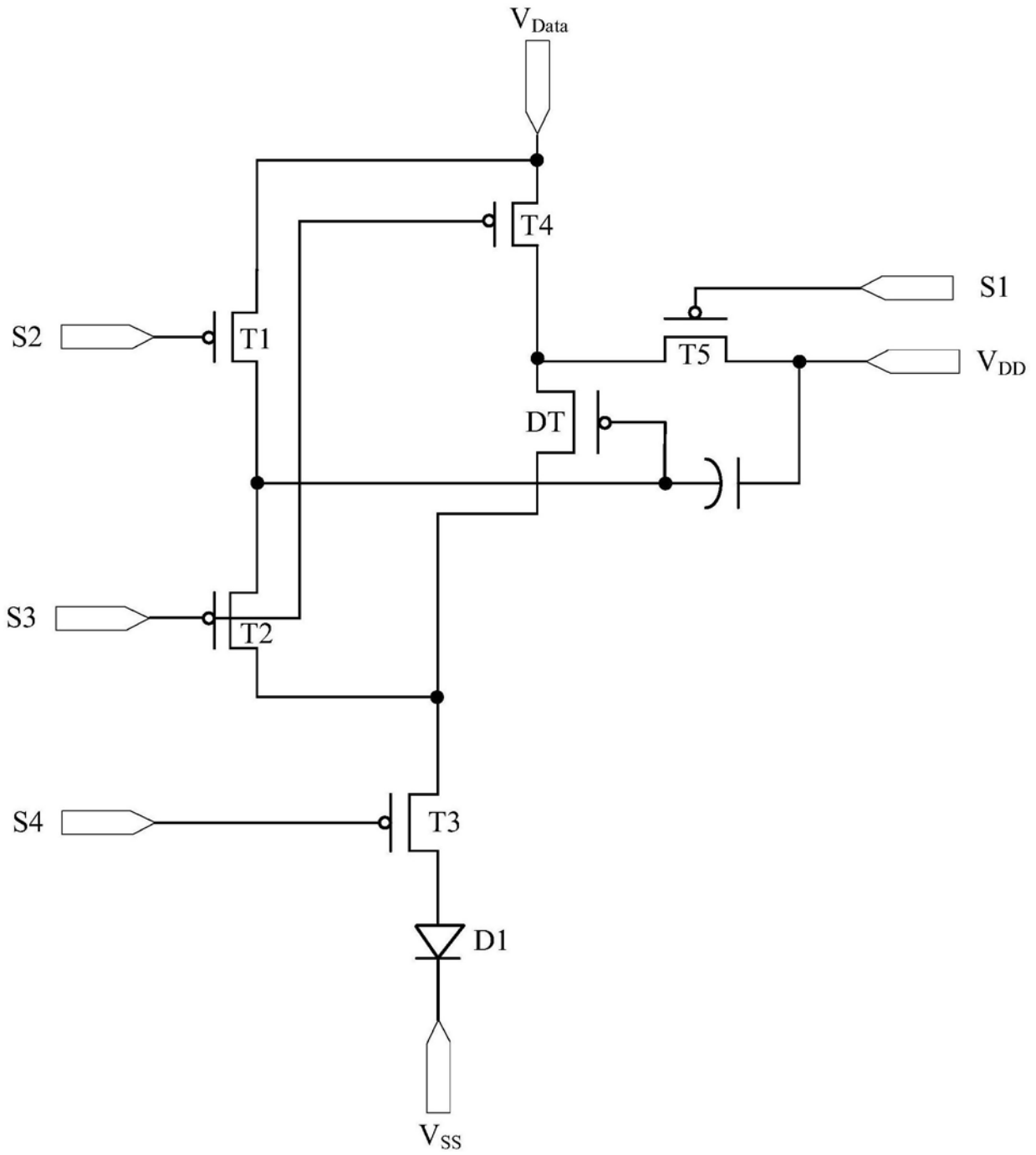


图2

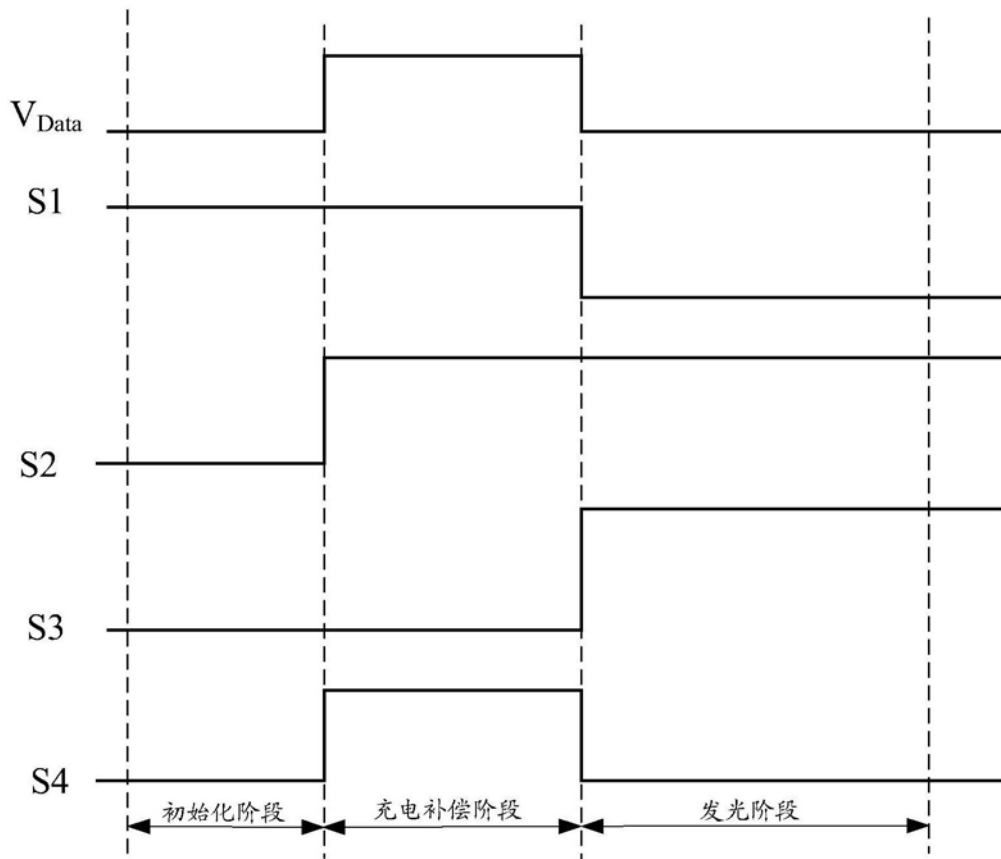


图3

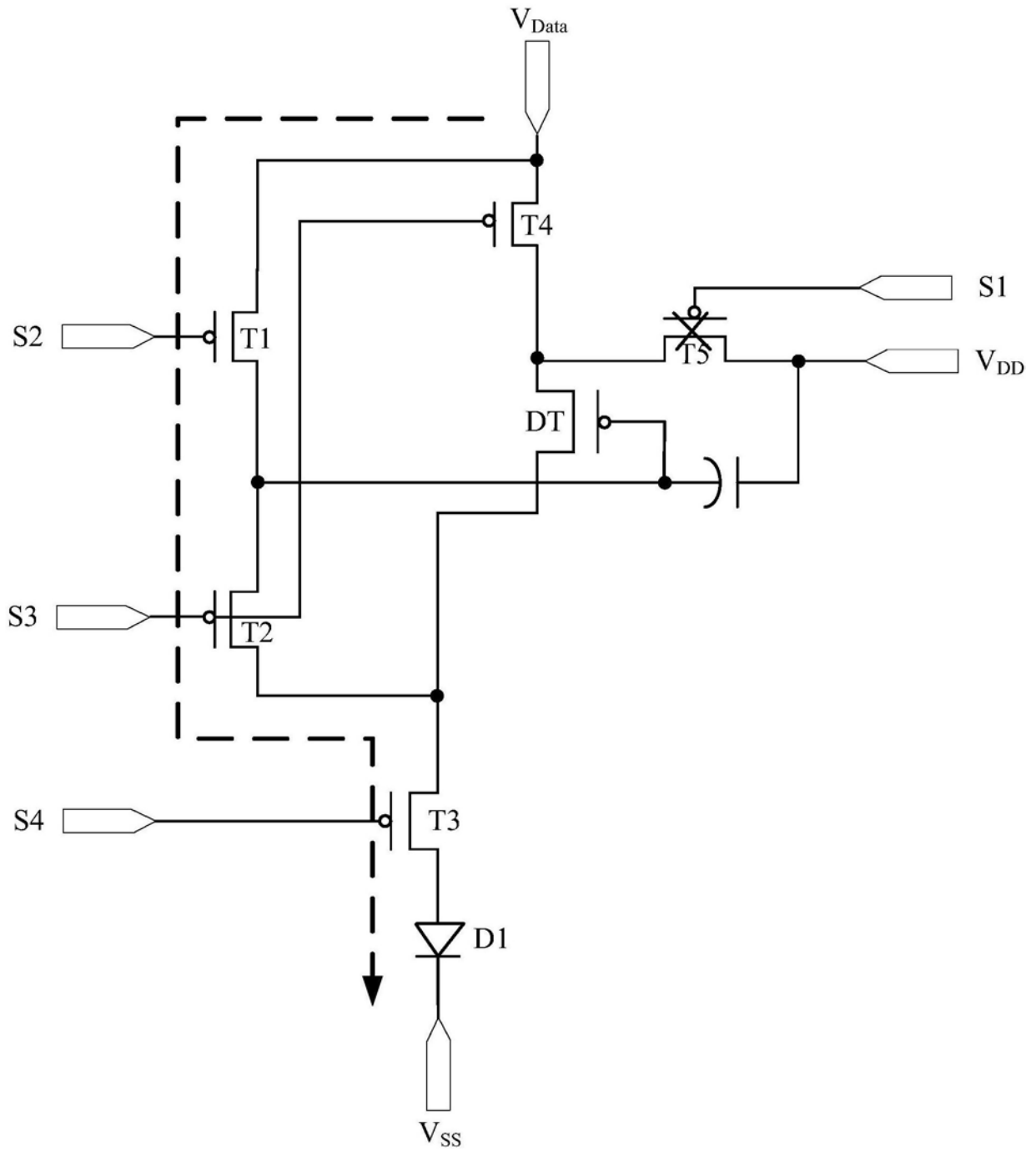


图4(a)

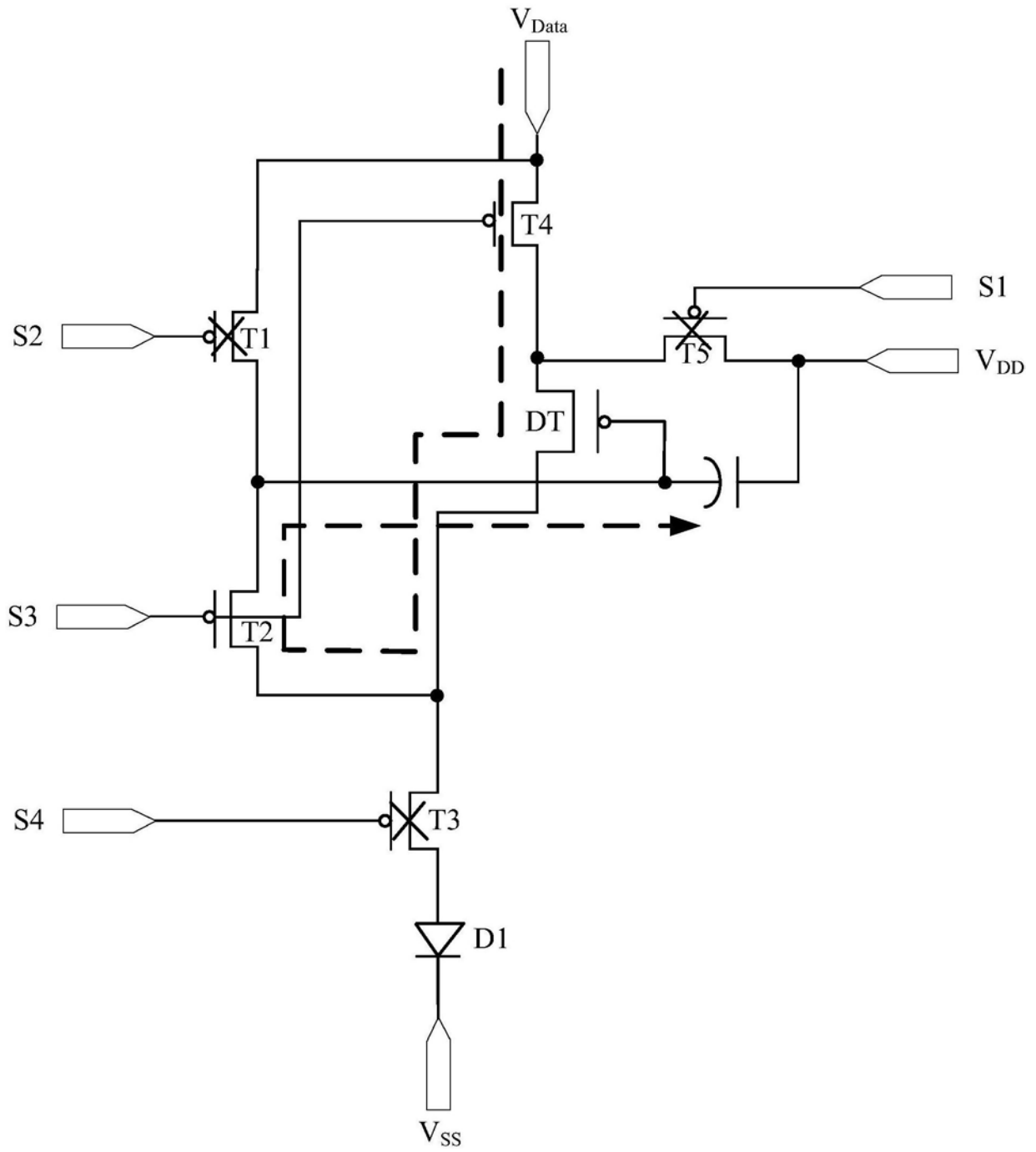


图4 (b)

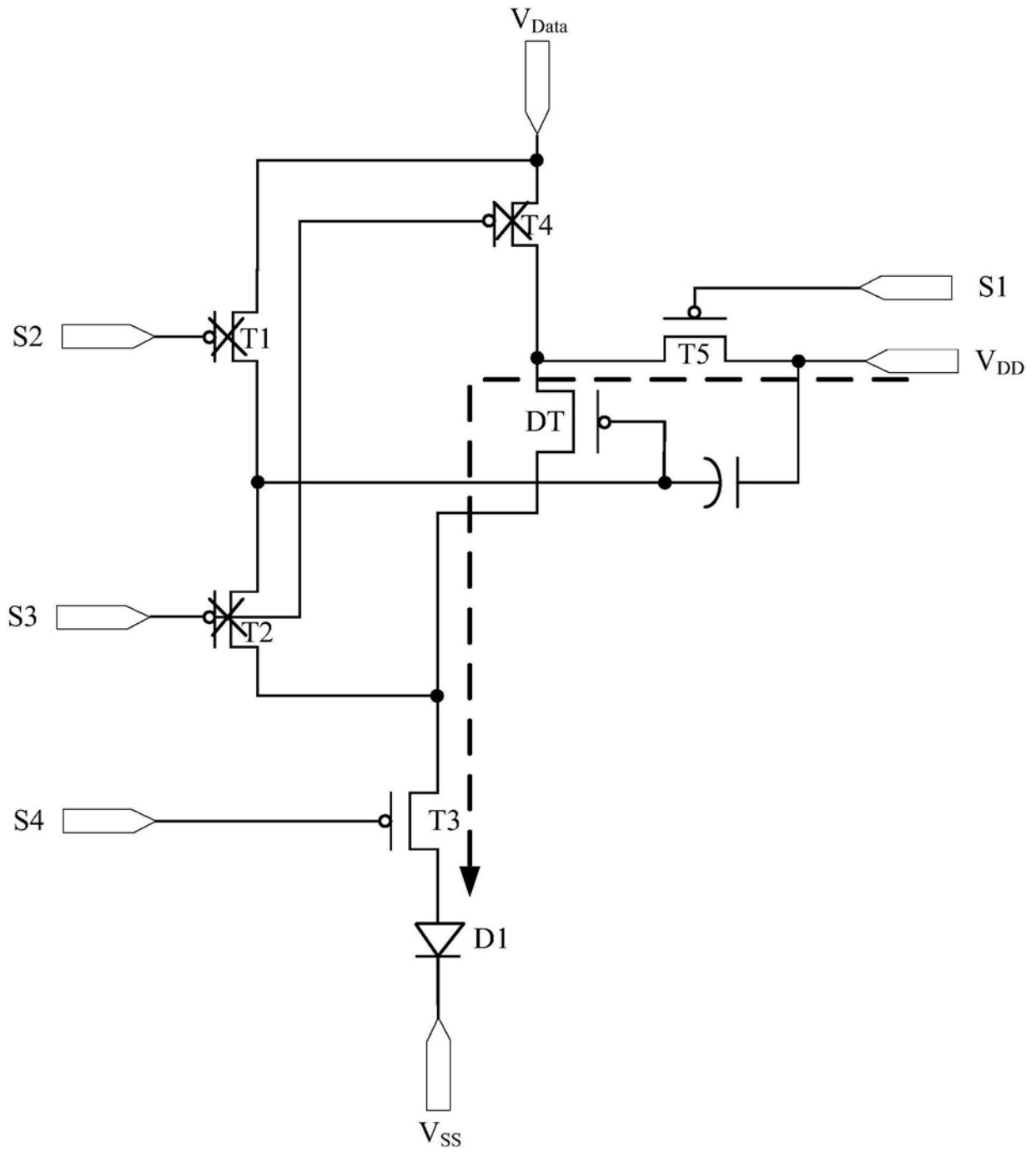


图4(c)

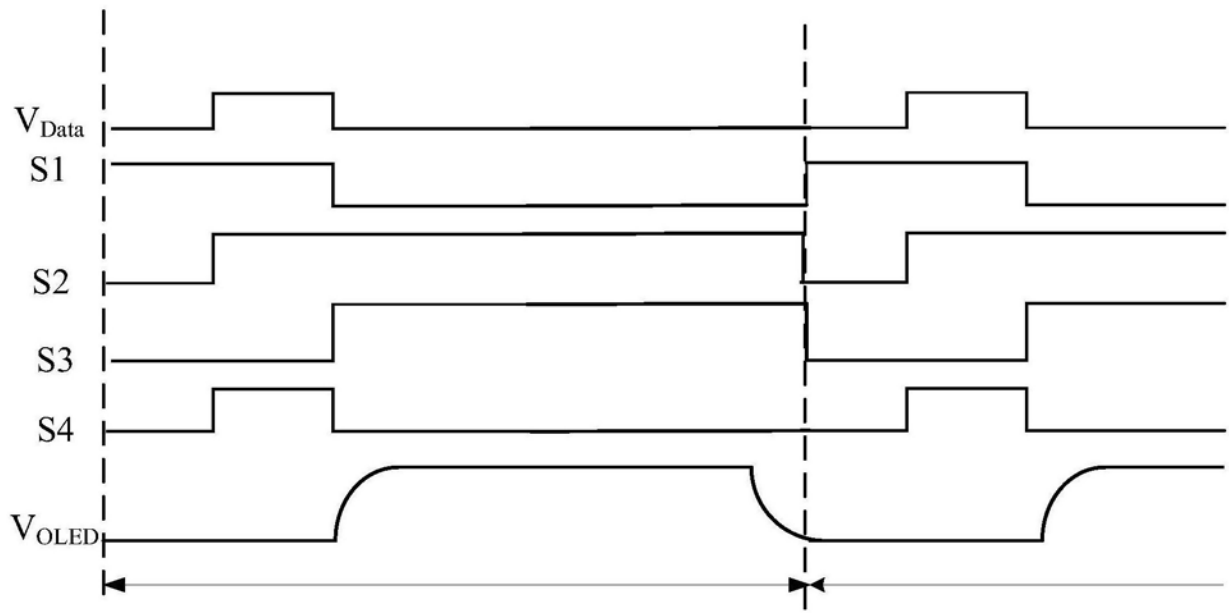


图5

专利名称(译)	一种像素电路、有机电致发光面板及显示装置		
公开(公告)号	<a href="#">CN108492778A</a>	公开(公告)日	2018-09-04
申请号	CN201810173601.0	申请日	2018-03-02
[标]申请(专利权)人(译)	昆山国显光电有限公司		
申请(专利权)人(译)	昆山国显光电有限公司		
当前申请(专利权)人(译)	昆山国显光电有限公司		
[标]发明人	孙光远 张九占 吴剑龙 胡思明 朱晖		
发明人	孙光远 张九占 吴剑龙 胡思明 朱晖		
IPC分类号	G09G3/3233 G09G3/3266		
CPC分类号	G09G3/3233 G09G3/3266		
代理人(译)	许志勇		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本申请涉及显示技术领域，尤其涉及一种像素电路、有机电致发光面板及显示装置。该申请包括：发光器件、初始化模块、充电模块、补偿模块、发光控制模块；在第一扫描信号端、第三扫描信号端、第四扫描信号端以及数据信号端的控制下，初始化模块分别对充电模块和发光器件进行初始化；在第三扫描信号端和第一数据信号端的控制下，通过补偿模块对充电模块进行充电；在直流信号端的控制下，发光控制模块控制充电模块驱动发光器件发光。从而，通过对发光器件进行初始化，保证发光器件能够及时彻底达到暗态，避免显示残影问题，提升显示品质；还可以实现电路补偿功能，保证驱动电流与充电模块中的驱动晶体管器件的阈值电压不相关，有效提升显示均匀性。

