



(12)发明专利申请

(10)申请公布号 CN 106847857 A

(43)申请公布日 2017.06.13

(21)申请号 201610852158.0

(22)申请日 2016.09.26

(30)优先权数据

10-2015-0159698 2015.11.13 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道龙仁市

(72)发明人 沈秀妍 金光淑 朴常镐 赵承奂

(74)专利代理机构 北京铭硕知识产权代理有限公司 11286

代理人 刘灿强 尹淑梅

(51)Int.Cl.

H01L 27/32(2006.01)

H01L 51/56(2006.01)

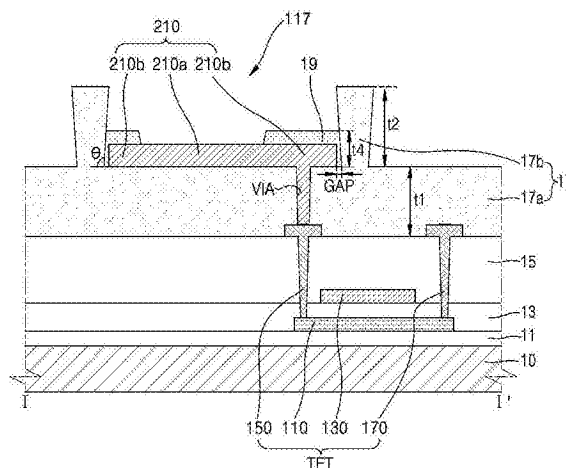
权利要求书3页 说明书13页 附图22页

(54)发明名称

有机发光显示装置及其制造方法

(57)摘要

如下提供了一种有机发光显示装置和一种制造该有机发光显示装置的方法。薄膜晶体管设置在基底上。第一绝缘层覆盖薄膜晶体管。第一绝缘层包括阻挡壁和平坦部。阻挡壁从平坦部突出。像素电极设置在由阻挡壁围绕的平坦部上。像素电极电连接到薄膜晶体管。像素限定层设置在像素电极上并部分地暴露像素电极。



1. 一种有机发光显示装置,所述有机发光显示装置包括:
薄膜晶体管,设置在基底上;
第一绝缘层,覆盖所述薄膜晶体管,其中,所述第一绝缘层包括阻挡壁和平坦部,其中,所述阻挡壁从所述平坦部突出;
像素电极,设置在所述第一绝缘层的由所述阻挡壁围绕的所述平坦部上,其中,所述像素电极电连接到所述薄膜晶体管;以及
像素限定层,设置在所述像素电极上并部分地暴露所述像素电极。
2. 根据权利要求1所述的有机发光显示装置,
其中,所述阻挡壁的宽度向上并逐渐地增大。
3. 根据权利要求1所述的有机发光显示装置,
其中,所述第一绝缘层包括负光敏绝缘材料。
4. 根据权利要求1所述的有机发光显示装置,所述有机发光显示装置还包括:
布线,位于所述第一绝缘层的至少两个阻挡壁之间的所述平坦部上,
其中,所述布线和所述像素电极由相同的材料形成;以及
第二绝缘层,完全覆盖所述布线,
其中,所述第二绝缘层和所述像素限定层由相同的材料形成。
5. 根据权利要求1所述的有机发光显示装置,
其中,所述阻挡壁具有比所述像素限定层的厚度大的厚度。
6. 根据权利要求1所述的有机发光显示装置,
其中,所述第一绝缘层还包括:
分隔件,从所述平坦部突出,
其中,所述分隔件与所述阻挡壁分隔开,以及
其中,所述布线置于所述阻挡壁与所述分隔件之间。
7. 根据权利要求6所述的有机发光显示装置,
其中,所述阻挡壁和所述分隔件具有相同的厚度。
8. 根据权利要求1所述的有机发光显示装置,
其中,所述第一绝缘层还包括通孔,所述通孔穿透所述第一绝缘层的由所述阻挡壁围绕的所述平坦部,并暴露所述薄膜晶体管的电极的一部分。
9. 根据权利要求1所述的有机发光显示装置,所述有机发光显示装置还包括:
电容器,在所述基底的表面的竖直方向上与所述薄膜晶体管叠置,并包括第一电极和第二电极,
其中,所述薄膜晶体管的栅电极用作所述第一电极,
其中,所述第二电极设置在所述第一电极上。
10. 根据权利要求1所述的有机发光显示装置,所述有机发光显示装置还包括:
对电极,面对所述像素电极;以及
有机发射层,位于所述像素电极与所述对电极之间。
11. 一种制造有机发光显示装置的方法,所述方法包括以下步骤:
在基底上形成薄膜晶体管;
在所述薄膜晶体管和所述基底上形成第一绝缘层,其中,所述第一绝缘层覆盖所述薄

膜晶体管并包括平坦部和从所述平坦部突出的阻挡壁；

在所述第一绝缘层的由所述阻挡壁围绕的所述平坦部上形成像素电极，其中，所述像素电极电连接到所述薄膜晶体管；以及

在所述像素电极上形成像素限定层，其中，所述像素限定层部分地暴露所述像素电极。

12. 根据权利要求11所述的方法，所述方法还包括：

其中，形成所述第一绝缘层的步骤包括：

形成覆盖所述薄膜晶体管的绝缘层；

通过使用半色调掩模方法将光照射到所述绝缘层；以及

部分地去除所述绝缘层以形成所述阻挡壁和穿透所述绝缘层的通孔。

13. 根据权利要求12所述的方法，所述方法还包括：

通过部分地去除所述绝缘层来形成分隔件，其中，同时形成所述分隔件和所述阻挡壁，其中，所述第一绝缘层还包括所述分隔件。

14. 根据权利要求11所述的方法，

其中，形成所述像素电极和所述像素限定层的步骤包括：

在所述第一绝缘层上形成导电层；

在所述导电层上形成第二绝缘层；

通过使用半色调掩模方法将光照射到所述第二绝缘层，并部分地去除所述第二绝缘层以暴露所述导电层的一部分；

蚀刻所述导电层的所述暴露的部分以形成所述像素电极；以及

部分地去除保留在所述第一绝缘层的由所述阻挡壁围绕的所述平坦部上的所述第二绝缘层，以形成暴露所述像素电极的一部分的所述像素限定层。

15. 根据权利要求14所述的方法，所述方法还包括：

在所述第一绝缘层的位于至少两个阻挡壁之间的所述平坦部上形成布线，其中，同时形成所述布线和所述像素电极；以及

形成完全覆盖所述布线的绝缘层，

其中，同时形成所述绝缘层和所述像素限定层。

16. 一种有机发光显示装置，所述有机发光显示装置包括：

薄膜晶体管，设置在基底上；

第一绝缘层，覆盖所述薄膜晶体管，

其中，所述第一绝缘层包括阻挡壁和平坦部，其中，所述阻挡壁是环形的以围绕所述平坦部；

像素电极，设置在所述平坦部上并在所述阻挡壁内，

其中，所述像素电极与所述阻挡壁分隔开，

其中，所述像素电极电连接到所述薄膜晶体管；

像素限定层，设置在所述像素电极上，

其中，所述像素限定层部分地暴露所述像素电极。

17. 根据权利要求16所述的有机发光显示装置，

其中，所述像素限定层完全填充位于所述像素电极与所述阻挡壁之间的间隙。

18. 根据权利要求16所述的有机发光显示装置，

其中,所述阻挡壁的宽度从所述平坦部向上并逐渐地增大。

19. 根据权利要求18所述的有机发光显示装置,

其中,所述阻挡壁的厚度比所述像素电极的厚度大。

20. 根据权利要求16所述的有机发光显示装置,所述有机发光显示装置还包括:

通孔,穿透所述第一绝缘层的由所述阻挡壁围绕的所述平坦部,

其中,所述像素电极通过所述通孔电连接到所述薄膜晶体管。

有机发光显示装置及其制造方法

[0001] 本申请要求于2015年11月13日在韩国知识产权局提交的第10-2015-0159698号韩国专利申请的优先权,该韩国专利申请的公开通过引用全部包含于此。

技术领域

[0002] 本发明涉及一种有机发光显示装置和制造该有机发光显示装置的方法。

背景技术

[0003] 有机发光显示装置包括具有空穴注入电极和电子注入电极以及位于空穴注入电极与电子注入电极之间的有机发射层的有机发光二极管。另外,有机发光显示装置是自发射的。在有机发射层中,通过空穴注入电极注入的空穴和通过电子注入电极注入的电子彼此结合以产生激子,激子从激发态落回到基态以产生光。

[0004] 有机发光显示装置不需要光源,因此,有机发光显示装置可以用低电压操作,并且可以形成轻质且纤薄的。另外,由于有机发光显示装置在视角、对比度和响应速度方面优异,因此,应用有机发光显示装置的领域最近已经从诸如MP3播放器和移动电话的个人便携式装置扩展到了电视机(TV)。

发明内容

[0005] 根据本发明的示例性实施例,如下提供了一种有机发光显示装置。薄膜晶体管设置在基底上。第一绝缘层覆盖薄膜晶体管。第一绝缘层包括阻挡壁和平坦部。阻挡壁从平坦部突出。像素电极设置在平坦部和阻挡壁的第一侧表面上。像素电极电连接到薄膜晶体管。像素限定层设置在像素电极上并部分地暴露像素电极。

[0006] 根据本发明构思的示例性实施例,如下提供了一种制造有机发光显示装置的方法。在基底上形成薄膜晶体管。在薄膜晶体管和基底上形成第一绝缘层。第一绝缘层覆盖薄膜晶体管并包括平坦部和从平坦部突出的阻挡壁。在平坦部和阻挡壁的第一侧表面上形成像素电极。像素电极电连接到薄膜晶体管。在像素电极上形成像素限定层。像素限定层部分地暴露像素电极。

[0007] 根据本发明的示例性实施例,如下提供了一种有机发光显示装置。薄膜晶体管设置在基底上。第一绝缘层覆盖薄膜晶体管。第一绝缘层包括阻挡壁和平坦部。阻挡壁是环形的以围绕平坦部。像素电极设置在平坦部上并在阻挡壁内。像素电极与阻挡壁分隔开。像素电极电连接到薄膜晶体管。像素限定层设置在像素电极上并部分地暴露像素电极。

附图说明

[0008] 通过参照附图对本发明的示例性实施例进行详细地描述,本发明的这些和其它特征将变得更加明显,在附图中:

[0009] 图1是根据实施例的有机发光显示装置的局部平面图;

[0010] 图2是图1的有机发光显示装置的局部放大平面图;

- [0011] 图3是沿图1的线I-I'截取的有机发光显示装置的剖视图；
- [0012] 图4A至图4I是示出制造图1的有机发光显示装置的工艺的剖视图；
- [0013] 图5是根据实施例的有机发光显示装置的局部平面图；
- [0014] 图6是沿图5的线II-II'截取的有机发光显示装置的剖视图；
- [0015] 图7A至图7H是示出制造图5的有机发光显示装置的工艺的剖视图；
- [0016] 图8和图9是根据实施例的有机发光显示装置的剖视图。

具体实施方式

[0017] 以下将详细地参照附图对本发明的示例性实施例进行描述。然而，本发明可以以不同的形式来实施，而不应解释为限制于这里阐述的实施例。在附图中，为了清楚，可以夸大层和区域的厚度。还将理解的是，当元件或基底被称作“在”另一元件或基底“上”时，该元件或基底可以直接在所述另一元件或基底上，或者也可以存在中间层。还将理解的是，当元件被称作“结合到”或“连接到”另一元件时，该元件可以直接结合到或连接到所述另一元件，或者也可以存在中间元件。贯穿说明书和附图，同样的附图标记可以指同样的元件。

[0018] 为了便于解释，可以夸大附图中组件的尺寸。换言之，为了便于解释，由于任意地示出了附图中的组件的尺寸和厚度，因此以下的实施例不限于此。

[0019] 图1是根据本发明构思的示例性实施例的有机发光显示装置1的局部平面图。

[0020] 参照图1，多个像素可以布置在有机发光显示装置1的显示区域上。例如，有机发光显示装置1可以包括多个第一像素PX1、多个第二像素PX2和多个第三像素PX3。多个第一像素PX1、多个第二像素PX2和多个第三像素PX3可以根据预定的图案在列方向和行方向上重复地布置。

[0021] 每个第一像素PX1可以具有比在第一像素PX1周围相邻的第二像素PX2和第三像素PX3的面积小的面积。第一像素PX1可以是发射绿光的绿色像素G。多个第一像素PX1彼此分隔开并布置在虚拟的第一直线IL1上。第一像素PX1可以具有诸如四边形形状和八边形形状的多边形形状、圆形形状、椭圆形形状，所述多边形形状可以具有圆的顶点。

[0022] 第一像素PX1位于虚拟四边形IS的中心处。第二像素PX2位于虚拟四边形IS的一对第一顶点P1上。所述第一顶点P1彼此面对。第三像素PX3位于虚拟四边形IS的一对第二顶点P2上。所述第二顶点P2在虚拟四边形IS中彼此面对。虚拟四边形IS可以是正方形。

[0023] 第二像素PX2与第一像素PX1和第三像素PX3分隔开，并且每个第二像素PX2具有位于虚拟四边形IS的第一顶点P1处的中心点。每个第二像素PX2可以具有比相邻的第一像素PX1的面积大的面积。第二像素PX2可以是发射蓝光的蓝色像素B。第二像素PX2可以具有诸如四边形形状和八边形形状的多边形形状、圆形形状以及椭圆形形状，所述多边形形状可以包括圆的顶点。

[0024] 第三像素PX3与第一像素PX1和第二像素PX2分隔开，并且每个第三像素PX3具有在虚拟四边形IS中靠近第一顶点P1的第二顶点P2处的中心点。每个第三像素PX3可以具有比相邻的第一像素PX1的面积大的面积。另外，第三像素PX3可以具有与第二像素PX2的面积不同的面积。例如，第三像素PX3可以具有比第二像素PX2的面积大的面积。在示例性实施例中，第三像素PX3可以具有与第二像素PX2的面积相同的面积。第三像素PX3可以是发射红光的红色像素R。第三像素PX3可以具有诸如四边形形状和八边形形状的多边形形状、圆形形

状或椭圆形形状,所述多边形形状可以具有圆的顶点。

[0025] 每个第三像素PX3和每个第二像素PX2可选择地布置在虚拟的第二直线IL2上,因此,在第一顶点P1处具有其中心点的多个第二像素PX2和在第二顶点P2处具有其中心点的多个第三像素PX3围绕多个第一像素PX1。

[0026] 由于多个第二像素PX2和多个第三像素PX3被布置为围绕多个第一像素PX1,因此第一像素PX1、第二像素PX2和第三像素PX3的开口率 (aperture rates) 可以增大。这可以应用为用于减少制造有机发光显示装置的时间和价格以及用于改善通过有机发光显示装置显示的图像的质量的因素。

[0027] 另外,根据实施例的像素布置结构,发射相同颜色的光的像素彼此分隔开很大,从而改善沉积的可靠性。另外,发射不同颜色的光的像素 (即,红色像素、绿色像素和蓝色像素) 彼此分隔开很窄,从而改善开口率。

[0028] 另外,根据实施例的有机发光显示装置1中的像素布置结构,第一像素PX1、第二像素PX2和第三像素PX3分别发射绿光、蓝光和红光,但是一个或更多个实施例不限于此。即,第一像素PX1、第二像素PX2和第三像素PX3可以发射与绿色、蓝色和红色不同的颜色的光。例如,第二像素PX2和第三像素PX3中的一个或更多个可以发射白光。

[0029] 图2是图1的有机发光显示装置1的局部放大平面图。图3是沿图1的线I-I'截取的有机发光显示装置1的局部剖视图。

[0030] 沿图1的线I-I'截取了第二像素PX2的视图。第二像素PX2的平面图和剖视图可以与第一像素PX1和第三像素PX3的平面图和剖视图基本上相同,因此,为了便于解释,以下将代表性地描述像素PX。

[0031] 参照图2和图3,有机发光显示装置1包括设置在基底10的显示区域上的薄膜晶体管TFT、覆盖薄膜晶体管TFT的通孔绝缘层17、设置在通孔绝缘层17上并电连接到薄膜晶体管TFT的像素电极210和部分地覆盖像素电极210的像素限定层19。通孔绝缘层17可以被称作第一绝缘层17。

[0032] 像素PX可以包括有机发光二极管 (OLED) 和用于驱动OLED的驱动电路。OLED可以包括像素电极210、面对像素电极210的对电极和设置在像素电极210与对电极之间的有机发射层。驱动电路可以包括至少一个薄膜晶体管TFT和至少一个电容器。参照图3,为了便于描述,仅描述OLED的像素电极210和包括在驱动电路中的薄膜晶体管TFT。

[0033] 薄膜晶体管TFT可以包括设置在缓冲层11上的有源层110、与有源层110绝缘并至少部分地设置在有源层110上方的栅电极130、源电极170和电连接到像素电极210的漏电极150。栅极绝缘层13设置在有源层110与栅电极130之间,层间绝缘层15可以设置在栅电极130与源电极170和漏电极150之间。源电极170和漏电极150可以分别连接到有源层110的源区和漏区。

[0034] 根据实施例的薄膜晶体管TFT是栅电极130设置在有源层110上方的顶栅型,但本发明不限于此。例如,薄膜晶体管TFT可以是栅电极130设置在有源层110下方的底栅型。

[0035] 缓冲层11、栅极绝缘层13和层间绝缘层15可以延伸到围绕显示区域的非显示区域的一部分和显示区域。根据示例性实施例,缓冲层11、栅极绝缘层13和层间绝缘层15可以设置在除了基底10的最外部区域之外的整个基底10上。

[0036] 覆盖薄膜晶体管TFT的通孔绝缘层17可以设置在薄膜晶体管TFT上方。通孔绝缘层

17可以为后续工艺提供平坦化的上表面。通孔绝缘层17可以具有包括有机材料的单层结构或多层结构。然而,本发明不限于此。例如,通孔绝缘层17可以具有包括无机绝缘层和有机绝缘层的复合堆叠结构。

[0037] 通孔绝缘层17包括通孔VIA、具有第一厚度 t_1 的平坦部17a和从平坦部17a突出至第二厚度 t_2 的阻挡壁17b。在平面图中,通孔绝缘层17的阻挡壁17b的形状可以与像素电极210的形状相似。通孔绝缘层17的阻挡壁17b的厚度比像素限定层19的厚度大。在示例性实施例中,由于在使用精细金属掩模(FMM)在发射不同颜色的光的每个像素中形成有机发射层的沉积工艺期间的掩模,阻挡壁17b的厚度可以充分地防止对像素电极210的损坏,因此,可以增加沉积工艺的可靠性。例如,阻挡壁17b的第二厚度 t_2 可以为大约 $3\mu\text{m}$ 至大约 $4\mu\text{m}$ 。

[0038] 平坦部17a的上表面可以与基底10的表面平行。

[0039] 阻挡壁17b可以具有倒锥形形状,其宽度远离基底10或平坦部17a而逐渐地增大。例如,阻挡壁17b的宽度向上并逐渐地增大。然而,本发明不限于此。例如,阻挡壁17b可以具有恒定的宽度。即,阻挡壁17b的内侧表面与基底10的表面(即,平坦部17a的上表面)之间的角 θ 可以为 90° 或更大。阻挡壁17b沿像素电极210的边缘围绕像素电极210。在示例性实施例中,像素电极210可以设置在由于阻挡壁17b而形成在通孔绝缘层17中的沟槽117的底表面上。阻挡壁17b围绕沟槽117。沟槽117的侧表面由阻挡壁17b限定,沟槽117可以具有内部宽度从底部向上减小的倒锥形形状。

[0040] 像素电极210可以经由位于沟槽117中的通孔VIA电连接到薄膜晶体管TFT。通孔VIA穿过平坦部17a以暴露漏电极150。像素电极210被限制在沟槽117内,因此,像素电极210是设置在通孔绝缘层17上的独立的岛型。根据实施例的像素电极210电连接到漏电极150,但本发明不限于此。例如,像素电极210可以电连接到源电极170。

[0041] 像素电极210包括其上设置有有机发射层的第一区域210a和位于第一区域210a的外围处的第二区域210b。

[0042] 像素电极210的第一区域210a可以形成为诸如四边形和八边形的多边形、圆形或椭圆形。有机发射层(未示出)形成在像素电极210的第一区域210a上,对电极(未示出)形成在有机发射层上。像素电极210中的第一区域210a的形状可以确定像素PX的形状。

[0043] 像素电极210的第二区域210b被像素限定层19覆盖,第二区域210b的一部分可以位于通孔VIA上。第二区域210b从第一区域210a延伸的方向可以根据通孔VIA的位置而改变。在图2的平面图中,第二区域210b从第一区域210a笔直地向上延伸,通孔VIA位于第二区域210b的稍微向上的部分上。然而,本发明不限于此。例如,第二区域210b延伸的方向可以根据每个像素PX中的通孔VIA的位置而改变。

[0044] 像素电极210位于被阻挡壁17b围绕的平坦部17a上。像素电极210与阻挡壁17b分隔开预定的间隙GAP。像素电极210与阻挡壁17b之间的间隙GAP的尺寸可以根据阻挡壁17b的角 θ 而改变。

[0045] 像素限定层19可以设置在像素电极210与阻挡壁17b之间的间隙GAP中。像素限定层19填充位于像素电极210与阻挡壁17b之间的间隙GAP,并且覆盖像素电极210的第二区域210b。阻挡壁17b的第二厚度 t_2 比像素限定层19的第四厚度 t_4 大。

[0046] 图4A至图4I是示出制造图1的有机发光显示装置1的工艺的剖视图。

[0047] 参照图4A,可以在基底10上设置薄膜晶体管TFT。

[0048] 在基底10上形成缓冲层11之后,在缓冲层11上形成包括半导体材料的半导体层,并且将半导体层图案化以形成有源层110。

[0049] 基底10可以包括例如玻璃、金属和塑料的各种材料。根据实施例,基底10可以包括柔性基底。这里,柔性基底表示可以被弯曲、弯折、折叠或卷起的基底。柔性基底可以包括超薄玻璃、金属或塑料。例如,当基底10包括塑料材料时,基底10可以包括聚酰亚胺(PI),但是本发明不限于此。

[0050] 缓冲层11防止杂质元素的渗透并使基底10的表面平坦化。可以在基底10上设置缓冲层11。缓冲层11可以具有包括诸如氮化硅(SiN_x)和/或氧化硅(SiO_x)的无机材料的单层结构或多层结构。还可以在基底10与缓冲层11之间设置阻挡层(未示出)。在示例性实施例中,可以省略缓冲层11。

[0051] 有源层110包括半导体材料,半导体材料包括例如诸如非晶硅或多晶硅的无机半导体材料。然而,本发明不限于此。例如,有源层110可以包括有机半导体材料或氧化物半导体材料。

[0052] 栅极绝缘层13可以设置在基底10上方并覆盖有源层110。栅极绝缘层13可以具有包括无机材料的单层结构或多层结构。例如,栅极绝缘层可以包括氧化硅(SiO_2)、氮化硅(SiN_x)、氮氧化硅(SiON)、氧化铝(Al_2O_3)、氧化钛(TiO_2)、氧化钽(Ta_2O_5)、氧化铪(HfO_2)、氧化锆(ZrO_2)或它们的组合物。

[0053] 在栅极绝缘层13上形成包括导电材料的第一导电层并将第一导电层图案化以形成薄膜晶体管TFT的栅电极130。栅电极130可以连接到用于将导通/截止信号施加到薄膜晶体管TFT的栅极线(未示出),并且可以包括低电阻金属材料。例如,栅电极130可以具有包括包含铝(Al)、铂(Pt)、钯(Pd)、银(Ag)、镁(Mg)、金(Au)、镍(Ni)、钕(Nd)、铱(Ir)、铬(Cr)、锂(Li)、钙(Ca)、钼(Mo)、钛(Ti)、钨(W)和铜(Cu)中的一种或多种材料的单层结构或多层结构。栅电极130可以在平面上与有源层110的至少一部分叠置。

[0054] 在示例性实施例中,可以通过使用栅电极130作为掩模而用n或p型杂质掺杂有源层110。因此,有源层110可以包括掺杂有杂质的源区和漏区以及位于源区与漏区之间的沟道区。

[0055] 接着,在基底10上方形成层间绝缘层15。层间绝缘层15覆盖栅电极130。层间绝缘层15可以具有包括无机材料的单层结构或多层结构。例如,层间绝缘层15可以包括氧化硅(SiO_2)、氮化硅(SiN_x)、氮氧化硅(SiON)、氧化铝(Al_2O_3)、氧化钛(TiO_2)、氧化钽(Ta_2O_5)、氧化铪(HfO_2)、氧化锆(ZrO_2)或它们的组合物。

[0056] 同时地蚀刻层间绝缘层15和栅极绝缘层13以形成暴露有源层110的至少两个接触孔C1和C2。可以通过接触孔C1和C2暴露有源层110的源区和漏区。

[0057] 接着,在层间绝缘层15上形成包括导电材料的第二导电层,并将第二导电层图案化以形成薄膜晶体管TFT的源电极170和漏电极150。源电极170和漏电极150可以均具有包括具有优异的导电性的导电材料的单层结构或多层结构。例如,源电极170和漏电极150可以包括与栅电极130的材料相同的材料。源电极170和漏电极150可以经由接触孔C1和C2分别连接到有源层110的源区和漏区。

[0058] 参照图4B,可以在基底10上方形成包括绝缘材料的第一绝缘层17'以覆盖薄膜晶体管TFT。另外,在第一绝缘层17'上方对齐半色调掩模M1。

[0059] 第一绝缘层17'可以包括诸如丙烯酸树脂、苯并环丁烯(BCB)、PI和酚醛清漆类树脂的光敏有机材料。这里,光敏有机材料可以是负光敏材料或正光敏材料。

[0060] 在图4B中,第一绝缘层17'包括负光敏材料,在此情况下,半色调掩模M1可以包括光透射部分M1a、半透射部分M1b和遮光部分M1c。光透射部分M1a与将保留第一绝缘层17'的区域对应,半透射部分M1b与将部分地去除第一绝缘层17'的区域对应,遮光部分M1c与将完全去除第一绝缘层17'的区域对应。

[0061] 通过使用半色调掩模M1将第一绝缘层17'暴露于光。

[0062] 参照图4C,使已经暴露于光的第一绝缘层17'显影以形成通孔绝缘层17。

[0063] 完全地去除与半色调掩模M1的遮光部分M1c对应的第一绝缘层17',部分地去除与半透射部分M1b对应的第一绝缘层17',保留与光透射部分M1a对应的第一绝缘层17'。这里,第一绝缘层17'的与半透射部分M1b对应的部分具有比与光透射部分M1a对应的部分的厚度小的厚度,可以通过形成半透射部分M1b的材料的组分比或厚度来调整与半透射部分M1b对应的部分的厚度。

[0064] 在第一绝缘层17'中,在与遮光部分M1c对应的部分中形成通孔VIA,在与半透射部分M1b对应的部分上形成平坦部17a,可以在与光透射部分M1a对应的部分上形成阻挡壁17b。如此,可以形成包括通孔VIA、平坦部17a和阻挡壁17b的通孔绝缘层17。例如,可以通过使用半色调掩模M1的一次掩模工艺形成包括通孔VIA、平坦部17a和阻挡壁17b的通孔绝缘层17。

[0065] 阻挡壁17b可以具有倒锥形形状,其宽度远离平坦部17a而增大。另外,可以在平坦部17a的被通孔绝缘层17的阻挡壁17b围绕的空间上形成预定的空间(即,倒锥形形状的沟槽117)。

[0066] 通孔VIA位于沟槽117中,可以通过通孔VIA暴露薄膜晶体管TFT的漏电极150的一部分。

[0067] 图4B和图4C示出通过使用负光敏材料形成通孔绝缘层17的示例性实施例。当使用负光敏材料时,可以将阻挡壁图案化成倒锥形形状,如图4C中所示。然而,本发明不限于此。例如,可以通过使用正光敏材料形成通孔绝缘层17。这里,半色调掩模M1可以包括遮光部分M1a、半透射部分M1b和光透射部分M1c。将遮光部分M1a布置为与将保留第一绝缘层17'的区域对应,将半透射部分M1b布置为与将部分地去除第一绝缘层17'的区域对应,将光透射部分M1c布置为与将完全去除第一绝缘层17'的区域对应。在使用正光敏材料的图案化工艺中,阻挡壁17b可以具有垂直形状或其宽度远离平坦部17a而减小的锥形形状,即,阻挡壁的内侧表面与基底的表面之间的角为90°或更小。当阻挡壁具有垂直形状而不是锥形表面时,可以通过由各向同性蚀刻工艺部分地蚀刻阻挡壁的下外表面来使上宽度成为与阻挡壁的下宽度不同。

[0068] 参照图4D,可以在通孔绝缘层17上形成包括导电材料的第三导电层20。

[0069] 第三导电层20可以是包括Ag、Mg、Al、Pt、Pd、Au、Ni、Nd、Ir、Cr或它们的组合物的反射层。在示例性实施例中,除了反射层之外,第三导电层20还可以包括透明导电层,透明导电层包括氧化铟锡(ITO)、氧化铟锌(IZO)、氧化锌(ZnO)、氧化铟(In₂O₃)、氧化铟镓(IGO)或氧化铝锌(AZO)。

[0070] 当在通孔绝缘层17上形成第三导电层20时,第三导电层20由于阻挡壁17b的厚度

被分开,以分别设置在平坦部17a的上表面上和阻挡壁17b的上表面上。另外,第三导电层20可以由于阻挡壁17b的倒锥形形状而易于分开。

[0071] 在示例性实施例中,可以使用包括溅射工艺的定向沉积方法来沉积第三导电层20。例如,由于溅射工艺在垂直于基底的方向上提供将被沉积的反应物,例如,没有反应物或很少的反应物沉积在阻挡壁17b的倒锥形形状侧壁上,使得第三导电层20没有沉积在阻挡壁17b的倒锥形形状侧壁上。

[0072] 在由阻挡壁17b形成的沟槽117的底表面上形成的第三导电层20可以电连接到薄膜晶体管TFT的漏电极150。第三导电层20可以完全地填充沟槽117中的通孔VIA。在沟槽117的底表面上形成的第三导电层20随后可以用作像素电极210。

[0073] 由于阻挡壁17b的倒锥形形状,第三导电层20可以形成为具有预定的间隙GAP而不接触阻挡壁17b的下侧表面。然而,本发明不限于此。例如,根据第三导电层20的厚度和/或形成第三导电层20的导电材料,第三导电层20可以接触阻挡壁17b的下侧表面而不形成间隙GAP。

[0074] 参照图4E,可以在第三导电层20上形成包括绝缘材料的第二绝缘层19''。另外,在第二绝缘层19''上方对齐半色调掩模M2。

[0075] 在第三导电层20的上表面上形成第二绝缘层19''。第二绝缘层19''可以完全填充第三导电层20与阻挡壁17b之间的间隙GAP。第二绝缘层19''也由阻挡壁17b分开和分离。

[0076] 第二绝缘层19''可以包括诸如丙烯酸树脂、BCB、PI和酚醛清漆类树脂的光敏有机材料。这里,光敏有机材料可以是负光敏材料或正光敏材料。以下将参照图4E描述第二绝缘层19''包括正光敏材料的示例。

[0077] 半色调掩模M2可以包括遮光部分M2a、半透射部分M2b和光透射部分M2c。将遮光部分M2a布置为与最终保留第二绝缘层19''的区域对应,将半透射部分M2b布置为与在灰化工艺之后将部分地保留第二绝缘层19''的区域对应,将光透射部分M2c布置为与完全去除第二绝缘层19''的区域对应。

[0078] 第二绝缘层19''通过使用半色调掩模M2而暴露于光。

[0079] 图4F示意性地示出在使已经暴露于光的第二绝缘层19''显影之后保留的第二绝缘层图案19'。

[0080] 第二绝缘层19''的与半色调掩模M2的光透射部分M2c对应的部分被完全去除,第二绝缘层19''的与半透射部分M2b对应的部分被部分去除,第二绝缘层19''的与遮光部分M2a对应的部分被保留。这里,第二绝缘层19''的与半透射部分M2b对应的部分具有比第二绝缘层19''的与遮光部分M2a对应的部分的厚度小的厚度,并且可以通过形成半透射部分M2b的材料组分比或厚度来调整所述厚度。

[0081] 由于将第二绝缘层19''从与光透射部分M2c对应的部分完全去除,因此,暴露第三导电层20。

[0082] 参照图4G,在图4F中示出的工艺之后保留的第二绝缘层图案19'被用作蚀刻掩模以去除暴露的第三导电层20。这里,第二绝缘层图案19'可以被蚀刻至部分厚度。蚀刻可以通过诸如湿蚀刻方法或干蚀刻方法的各种方法来执行。

[0083] 由于蚀刻,仅保留设置在沟槽117中的第三导电层20以形成像素电极210。

[0084] 参照图4H,可以通过灰化工艺部分地去除第二绝缘层图案19'。可以通过灰化工艺

减小第二绝缘层图案19'的高度。

[0085] 通过灰化工艺完全地去除第二绝缘层图案19'的与半透射部分M2b对应的部分,从而可以部分地暴露像素电极210。

[0086] 通过灰化工艺降低第二绝缘层图案19'的与遮光部分M2a对应的部分的高度,以形成部分地覆盖像素电极210的像素限定层19。像素限定层19覆盖像素电极210中的一部分(例如,像素电极210的第二区域210b)的上表面和侧表面。之后,可以固化像素限定层19。在示例性实施例中,可以通过使用半色调掩模M2的一次掩模工艺来获得像素电极210和像素限定层19。

[0087] 参照图4I,在像素电极210的一部分上形成有机发射层230,其中,通过像素限定层19暴露该部分,在有机发射层230上形成对电极250以构造有机发光二极管OLED。

[0088] 有机发射层230可以包括低分子量有机材料或聚合物有机材料。可以通过使用FMM在有机发光二极管OLED的每个中设置有机发射层,在此情况下,有机发光二极管OLED可以根据包括在其中的有机发射层230的类型来发射红光、绿光或蓝光。然而,本发明不限于此,可以在一个有机发光二极管OLED中设置多个有机发射层230。例如,可以竖直地堆叠或混合发射红光、绿光和蓝光的多个有机发射层230以发射白光。在此情况下,还可以设置颜色转换层或滤色器以将白光转换成预定的颜色。然而,示例性地提供上面的红光、绿光和蓝光,而用于发射白光的颜色的组合不限于此。

[0089] 虽然未示出,但是空穴注入层、空穴传输层、电子传输层和电子注入层中的至少一个功能层还可以设置在像素电极210与有机发射层230之间和/或在有机发射层230与对电极250之间。根据示例性实施例,除了上面描述的层之外,其它各种功能层还可以设置在像素电极210与对电极250之间。功能层可以通过使用开口掩模形成用于多个像素中的多个有机发光二极管OLED的公共层。

[0090] 对电极250可以包括各种导电材料。例如,对电极250可以包括半透反射层并可以具有单层结构或多层结构,半透反射层包括Li、Ca、氟化锂(LiF)、Al、Mg、Ag或诸如ITO、IZO和ZnO的透光金属氧化物。

[0091] 尽管图中未示出,但是根据示例性实施例,可以在对电极250上设置薄膜包封层,其中,薄膜包封层包封有机发光二极管OLED并包括至少一个有机层和至少一个无机层。薄膜包封层包封有机发光二极管OLED,使得有机发光二极管OLED不暴露于外部空气或杂质。薄膜包封层可以具有柔性显示装置是可弯曲的并可折叠的程度的厚度。

[0092] 图5是根据示例性实施例的有机发光显示装置2的局部平面图,图6是沿图5的线II-II'截取的有机发光显示装置2的剖视图。

[0093] 考虑到还包括布线260和分隔件SP,参照图5和图6示出的有机发光显示装置2与参照图1至图3示出的有机发光显示装置1不同,其它元件与有机发光显示装置1的其它元件相同。因此,为了便于描述,省略与参照图1至图3示出的元件相同的元件的描述。

[0094] 参照图5和图6,可以根据有机发光显示装置2的显示区域上的预定图案重复地布置多个第一像素PX1、多个第二像素PX2和多个第三像素PX3。

[0095] 第一像素PX1可以是绿色像素G,第二像素PX2可以是蓝色像素B,第三像素PX3可以是红色像素R。图5中示出的第一像素PX1、第二像素PX2和第三像素PX3的平面布置与图1中示出的第一像素PX1、第二像素PX2和第三像素PX3的平面布置相同。

[0096] 有机发光显示装置2包括设置在基底10的显示区域上的薄膜晶体管TFT、覆盖薄膜晶体管TFT的通孔绝缘层17、设置在通孔绝缘层17上并电连接到薄膜晶体管TFT的像素电极210和部分地覆盖像素电极210的像素限定层19。布线260和分隔件SP可以设置在像素电极210周围的通孔绝缘层17上,以与像素电极210分隔开。

[0097] 薄膜晶体管TFT包括设置在缓冲层11上的有源层110、与有源层110绝缘并设置在有源层110的至少一部分上方的栅电极130、源电极170和电连接到像素电极210的漏电极150。栅极绝缘层13设置在有源层110与栅电极130之间,层间绝缘层15可以设置在栅电极130与源电极170之间以及栅电极130与漏电极150之间。源电极170和漏电极150可以分别连接到有源层110的源区和漏区。

[0098] 覆盖薄膜晶体管TFT的通孔绝缘层17可以设置在薄膜晶体管TFT上。

[0099] 通孔绝缘层17包括通孔VIA、具有第一厚度 t_1 的平坦部17a、从平坦部17a突起至第二厚度 t_2 的阻挡壁17b和从平坦部17a突起至第三厚度 t_3 的分隔件SP。

[0100] 平坦部17a的上表面可以与基底10的表面平行。

[0101] 当从平面看(在平面图中)时,阻挡壁17b可以具有与像素电极210的形状相似的形状。阻挡壁17b的内侧表面与基底10的表面(即,平坦部17a的上表面)之间的角 θ_1 可以是 90° 或更大。阻挡壁17b沿像素电极210的边缘围绕像素电极210。在示例性实施例中,像素电极210可以设置在由于阻挡壁17b形成在通孔绝缘层17上的沟槽117的底表面上。

[0102] 分隔件SP的内侧表面与基底10的表面(即,平坦部17a的上表面)之间的角 θ_2 可以是 90° 或更大。例如,分隔件SP可以具有倒锥形形状,其宽度远离平坦部17a而增大。作为另一示例,分隔件SP可以具有恒定的宽度。分隔件SP可以以预定的间隔设置在像素之间。分隔件SP可以围绕布线260设置,布线260形成在与像素电极210的层水平的相同的层水平处并包括与像素电极210的材料相同的材料。在示例性实施例中,角 θ_2 和角 θ_1 可以基本上相同。在示例性实施例中,角 θ_2 和角 θ_1 可以彼此不同。

[0103] 阻挡壁17b的第二厚度 t_2 和分隔件SP的第三厚度 t_3 比像素限定层19的第四厚度 t_4 大。例如,阻挡壁17b的第二厚度 t_2 和分隔件SP的第三厚度 t_3 可以彼此相等,例如,大约 $3\mu\text{m}$ 至大约 $4\mu\text{m}$ 。

[0104] 在实施例中,由于在使用FMM在发射不同颜色的光的每个像素中形成有机发射层的沉积工艺期间的掩模,阻挡壁17b的厚度可足以防止对像素电极210的损坏,分隔件SP的厚度可以防止对布线260的损坏,布线260形成在与像素电极210的层水平相同的层水平处并包括相同的材料。因此,可以增大沉积工艺的可靠性。

[0105] 像素电极210可以经由位于沟槽117中的通孔VIA电连接到薄膜晶体管TFT。像素电极210可以包括其上设置有有机发射层的第一区域210a和位于第一区域210a的外围处的第二区域210b。

[0106] 每个像素PX的形状可以取决于像素电极210中的第一区域210a的形状。像素电极210的第二区域210b被像素限定层19覆盖,第二区域210b的一部分可以位于通孔VIA上。

[0107] 由于预定间隙GAP形成在像素电极210与阻挡壁17b之间,所以像素电极210与阻挡壁17b分隔开。像素限定层19可以设置在像素电极210与阻挡壁17b之间的间隙GAP中。像素限定层19覆盖像素电极210的第二区域210b。像素限定层19完全填充像素电极210与阻挡壁17b之间的间隙GAP。像素电极210位于被阻挡壁17b围绕的平坦部17a上。

[0108] 布线260可以与像素电极210分隔开并位于阻挡壁17b的外侧的平坦部17a上(即,位于至少两个阻挡壁17b之间)。布线260不限于具体的种类。在示例性实施例中,布线260可以是数据线或初始电压线或者电源电压线等,并电连接到位于不同层的线以用作辅助线。布线260的上表面和侧表面可以被包括与像素限定层19相同的材料的绝缘层19a(见图7G)完全覆盖。分隔件SP可以围绕布线260设置。分隔件SP可以与布线260分隔开。绝缘层19a可以由于阻挡壁17b与像素限定层19隔开。

[0109] 图7A至图7H是示出制造图5的有机发光显示装置2的工艺的剖视图。

[0110] 参照图7A,在基底10上形成薄膜晶体管TFT,可以通过使用绝缘材料形成第一绝缘层17'以覆盖薄膜晶体管TFT。另外,在第一绝缘层17'上方对齐半色调掩模M3。

[0111] 由于以上参照图4A描述了形成薄膜晶体管TFT的工艺,因此省略所述工艺的描述。在下文,将省略以上参照图4A至图4I描述的元件的描述。

[0112] 第一绝缘层17'可以包括光敏有机材料。光敏有机材料可以是负光敏材料。

[0113] 半色调掩模M3可以包括光透射部分M3a、半透射部分M3b和遮光部分M3c。将光透射部分M3a布置为与将保留第一绝缘层17'的区域对应,将半透射部分M3b布置为与将部分地去除第一绝缘层17'的区域对应,将遮光部分M3c布置为与将完全去除第一绝缘层17'的区域对应。

[0114] 通过使用半色调掩模M3作为掩模将第一绝缘层17'暴露于光。

[0115] 参照图7B,使已经暴露于光的第一绝缘层17'显影以形成通孔绝缘层17。

[0116] 第一绝缘层17'的与半色调掩模M3的遮光部分M3c对应的部分被完全去除,第一绝缘层17'的与半透射部分M3b对应的部分被部分去除,第一绝缘层17'的与光透射部分M3a对应的部分被保留。这里,第一绝缘层17'的与半透射部分M3b对应的部分的厚度比第一绝缘层17'的与光透射部分M3a对应的部分的厚度小,该厚度可以通过使用形成半透射部分M3b的材料的成分比或厚度来调整。

[0117] 在第一绝缘层17'中,可以在与遮光部分M3c对应的部分中形成通孔VIA,可以在与半透射部分M3b对应的部分上形成平坦部17a,可以在与光透射部分M3a对应的部分上形成阻挡壁17b和分隔件SP。这样,可以获得包括通孔VIA、平坦部17a、阻挡壁17b和分隔件SP的通孔绝缘层17。例如,可以通过使用半色调掩模M3的一次掩模工艺来形成包括通孔VIA、平坦部17a、阻挡壁17b和分隔件SP的通孔绝缘层17。

[0118] 阻挡壁17b和分隔件SP可以均具有包括倾斜的侧表面的倒锥形形状,其宽度远离平坦部17a而增大。另外,可以在通孔绝缘层17的平坦部17a的区域上形成倒锥形形状的沟槽117。沟槽117可以被阻挡壁17b围绕。通孔VIA位于沟槽117中,通过通孔VIA可以部分地暴露薄膜晶体管TFT的漏电极150。

[0119] 图7A和图7B示出通过使用负光敏材料形成的通孔绝缘层17。当使用负光敏材料时,可以如图7B中所示对具有倒锥形形状的阻挡壁17b和分隔件SP图案化。然而,本发明不限于此。例如,可以通过使用正光敏材料形成通孔绝缘层17。这里,半色调掩模M3可以包括遮光部分M3a、半透射部分M3b和光透射部分M3c。将遮光部分M3a布置为与将保留第一绝缘层17'的区域对应,将半透射部分M3b布置为与将部分地去除第一绝缘层17'的区域对应,将光透射部分M3c布置为与将完全去除第一绝缘层17'的区域对应。当通过使用正光敏材料执行图案化时,阻挡壁17b和分隔件SP可以具有垂直形状而不具有锥形部分。在此情况下,可

以通过各向同性蚀刻工艺来部分地蚀刻阻挡壁17b和分隔件SP的下外侧表面,使得阻挡壁17b和分隔件SP可以均具有彼此不同的上宽度和下宽度。

[0120] 参照图7C,可以在通孔绝缘层17上形成包括导电材料的第三导电层20。

[0121] 当在通孔绝缘层17上沉积第三导电层20时,第三导电层20由于阻挡壁17b和分隔件SP而隔开,然后设置在平坦部17a的上表面以及阻挡壁17b和分隔件SP的上部上。另外,因为导电层20不沉积在阻挡壁17b的倒锥形形状侧壁和分隔件SP的倒锥形形状侧壁上,所以第三导电层20可以由于阻挡壁17b和分隔件SP的倒锥形形状而分开。

[0122] 设置在通过阻挡壁17b形成的沟槽117的底表面上的第三导电层20可以电连接到薄膜晶体管TFT的漏电极150。第三导电层20可以完全填充沟槽117中的通孔VIA。设置在沟槽117的底表面上的第三导电层20随后可以用作像素电极210。

[0123] 由于阻挡壁17b和分隔件SP的倒锥形形状,第三导电层20形成有设置在第三导电层20与阻挡壁17b之间的预定间隙GAP,而不接触阻挡壁17b的下侧表面。然而,本发明不限于此。例如,根据第三导电层20的厚度和/或形成第三导电层20的导电材料,第三导电层20可以接触阻挡壁17b和分隔件SP的下侧表面,而不形成间隙GAP。

[0124] 参照图7D,可以在第三导电层20上形成包括绝缘材料的第二绝缘层19"。另外,在第二绝缘层19"上方对齐半色调掩模M4。

[0125] 在第三导电层20的上表面上形成第二绝缘层19"。第二绝缘层19"可以完全填充位于第三导电层20与阻挡壁17b和分隔件SP之间形成的间隙GAP。第二绝缘层19"也被阻挡壁17b和分隔件SP分开。

[0126] 第二绝缘层19"可以包括光敏有机材料。光敏有机材料可以是负光敏材料或正光敏材料。在图7D中,第二绝缘层19"包括正光敏材料。

[0127] 半色调掩模M4可以包括遮光部分M4a、半透射部分M4b和光透射部分M4c。将遮光部分M4a布置为与将最终保留第二绝缘层19"的部分对应,将半透射部分M4b布置为与将部分地保留并将通过灰化去除第二绝缘层19"的部分对应,将光透射部分M4c布置为与将完全去除第二绝缘层19"的部分对应。

[0128] 通过使用半色调掩模M4作为掩模使第二绝缘层19"暴露于光。

[0129] 图7E示意性地示出在将通过半色调掩模M4已经暴露于光的第二绝缘层19"显影之后保留的第二绝缘层图案19'。

[0130] 第二绝缘层19"的与光透射部分M4c对应的部分被完全去除,第二绝缘层19"的与半透射部分M4b对应的部分被部分去除,第二绝缘层19"的与遮光部分M4a对应的部分被保留。这里,第二绝缘层19"的与半透射部分M4b对应的部分的厚度比第二绝缘层19"的与遮光部分M4a对应的部分的厚度小,该厚度可以通过形成半透射部分M4b的材料的成分比或厚度来调整。

[0131] 由于第二绝缘层19"的与光透射部分M4c对应的部分被完全去除,因此暴露第三导电层20。

[0132] 参照图7F,可以通过使用图7E的工艺中保留的第二绝缘层图案19'作为蚀刻掩模来蚀刻并去除暴露的第三导电层20。这里,可以蚀刻第二绝缘层图案19'的部分厚度。该蚀刻可以通过诸如湿蚀刻和干蚀刻的各种方法来执行。

[0133] 通过蚀刻工艺,第三导电层20的保留在沟槽117中的部分形成成为像素电极210,第

三导电层20的保留在沟槽117的外部上的部分可以形成为布线260。

[0134] 参照图7G,可以通过灰化工艺去除第二绝缘层图案19'的一部分。第二绝缘层图案19'的高度会由于灰化工艺而降低。

[0135] 通过灰化完全去除第二绝缘层图案19'的与半透射部分M4b对应的部分,可以暴露像素电极210的一部分。

[0136] 通过灰化工艺在高度上降低第二绝缘层图案19'的与遮光部分M4a对应的部分,从而形成部分地覆盖像素电极210的像素限定层19和完全覆盖布线260的绝缘层19a。

[0137] 像素限定层19覆盖像素电极210的一部分(例如,像素电极210的第二区域210b)的上表面和侧表面。像素限定层19可以完全填充位于像素电极210与阻挡壁17b之间的间隙GAP。绝缘层19a覆盖布线260的上表面和侧表面。之后,可以固化像素限定层19和绝缘层19a。在示例性实施例中,可以通过使用半色调掩模M4的一次掩模工艺来形成像素电极210、布线260、像素限定层19和绝缘层19a。

[0138] 参照图7H,在像素电极210的被像素限定层19暴露的暴露部分上形成有机发射层230,在有机发射层230上形成对电极250以完成有机发光二极管OLED的形成。还可以在像素电极210与对电极250之间设置各种功能层。功能层可以通过使用开口掩模形成用于多个像素的多个有机发光二极管OLED的公共层。

[0139] 尽管附图中未示出,但是可以在对电极250上设置薄膜包封层。薄膜包封层包封有机发光二极管OLED,并包括至少一个有机层和至少一个无机层。

[0140] 图8和图9是根据示例性实施例的有机发光显示装置3和有机发光显示装置4的剖视图。

[0141] 在图8中,有机发光显示装置可以包括用于驱动有机发光二极管的驱动电路,有机发光二极管包括第一薄膜晶体管TFT1、第二薄膜晶体管TFT2和电容器CAP。有机发光显示装置3的其它组件与参照图3示出的实施例的其它组件相同。

[0142] 在图9中,有机发光显示装置4可以包括用于驱动有机发光二极管的驱动电路,有机发光二极管包括第一薄膜晶体管TFT1、第二薄膜晶体管TFT2和电容器CAP。其它组件与图6的有机发光显示装置2的其它组件相同。

[0143] 在下文中,以下将描述第一薄膜晶体管和第二薄膜晶体管以及电容器。

[0144] 第一薄膜晶体管TFT1可以包括设置在缓冲层11上的有源层110a、与有源层110a绝缘并设置在有源层110a的至少一部分上方的栅电极130a、源电极170a和漏电极150a。栅极绝缘层13设置在有源层110a与栅电极130a之间,第一层间绝缘层15a和第二层间绝缘层15b可以设置在栅电极130a与源电极170a之间以及栅电极130a与漏电极150a之间。

[0145] 第二薄膜晶体管TFT2可以具有比第一薄膜晶体管TFT1的沟道长的沟道和比第一薄膜晶体管TFT1的尺寸大的尺寸。第二薄膜晶体管TFT2包括设置在缓冲层11上的有源层110b、与有源层110b绝缘并设置在有源层110b的至少一部分上方的栅电极130b、源电极170b和电连接到像素电极210的漏电极150b。当从上方观察(在平面图中)时,有源层110b可以具有具备弯曲部分的各种形状,例如,S、M或W形状。栅极绝缘层13设置在有源层110b与栅电极130b之间,第一层间绝缘层15a和第二层间绝缘层15b可以设置在栅电极130b与源电极170b之间以及栅电极130b与漏电极150b之间。源电极170b和漏电极150b可以分别连接到有源层110b的源区和漏区。

[0146] 电容器CAP可以在竖直方向上与第二薄膜晶体管TFT2叠置。电容器CAP可以使用第二薄膜晶体管TFT2的栅电极130b作为下电极130b,并可以包括设置在下电极130b上方的上电极130c。第一层间绝缘层15a可以设置在下电极130b与上电极130c之间。由于电容器CAP设置为与第二薄膜晶体管TFT2叠置,所以当有机发光显示装置3继续按比例缩小时,可以确保电容。

[0147] 如上所述,根据示例性实施例的有机发光显示装置1至4可以减少用于形成通孔、像素电极和像素限定层的掩模的数目,因此,可以减少制造成本并可以简化工艺。

[0148] 另外,在根据示例性实施例的有机发光显示装置1至4中,像素电极的侧表面可以被像素限定层和通孔绝缘层的阻挡壁完全覆盖。

[0149] 另外,在根据示例性实施例的有机发光显示装置1至4中,在形成通孔绝缘层的同时可以形成分隔件,而不执行用于在像素限定层上或围绕像素形成分隔件的另外的工艺,以防止在FMM工艺期间对像素电极的损坏,因此,可以减少掩模工艺的数目。

[0150] 根据有机发光显示装置和制造有机发光显示装置的方法,可以减少掩模的数目以减少制造成本并简化制造工艺。

[0151] 虽然已经参照其示例性实施例示出并描述了本发明,但显然对本领域普通技术人员来说,在不脱离如由权利要求限定的本发明的精神和范围的情况下,在此可以做出形式和细节上的各种改变。

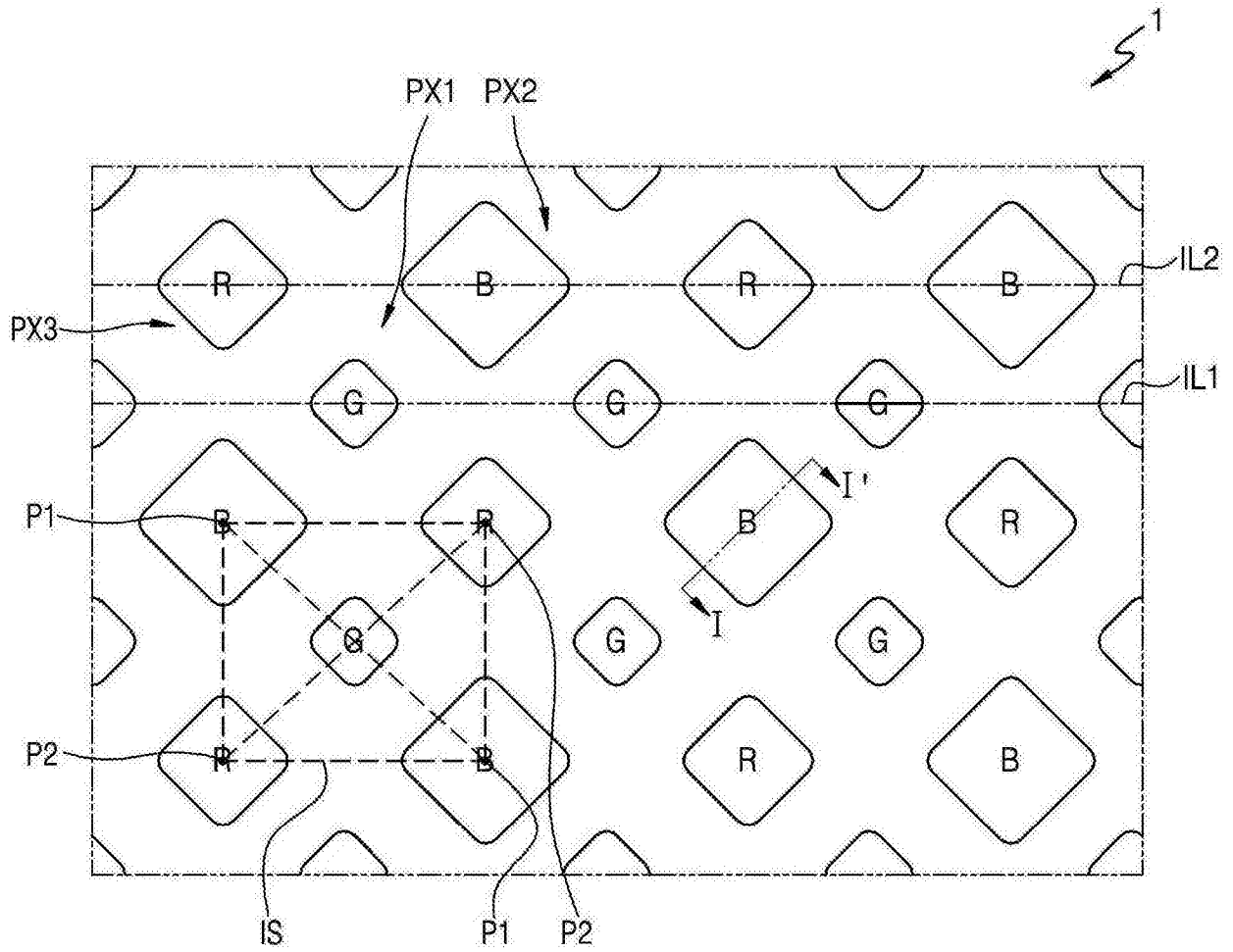


图1

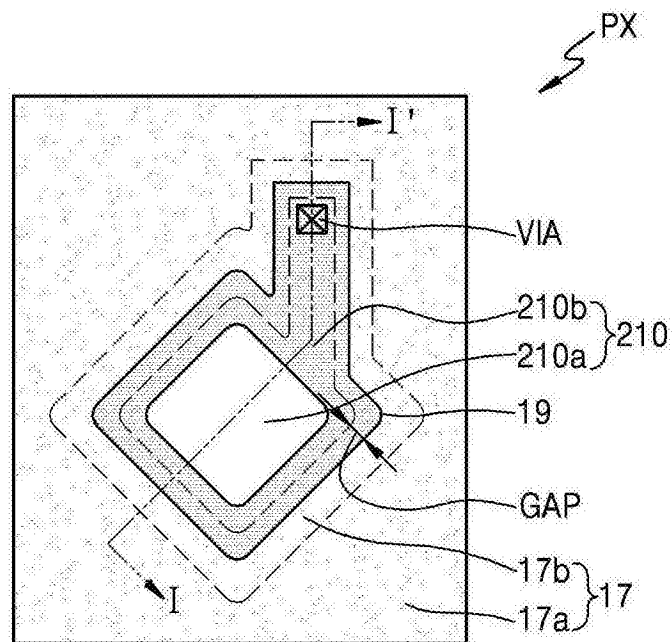


图2

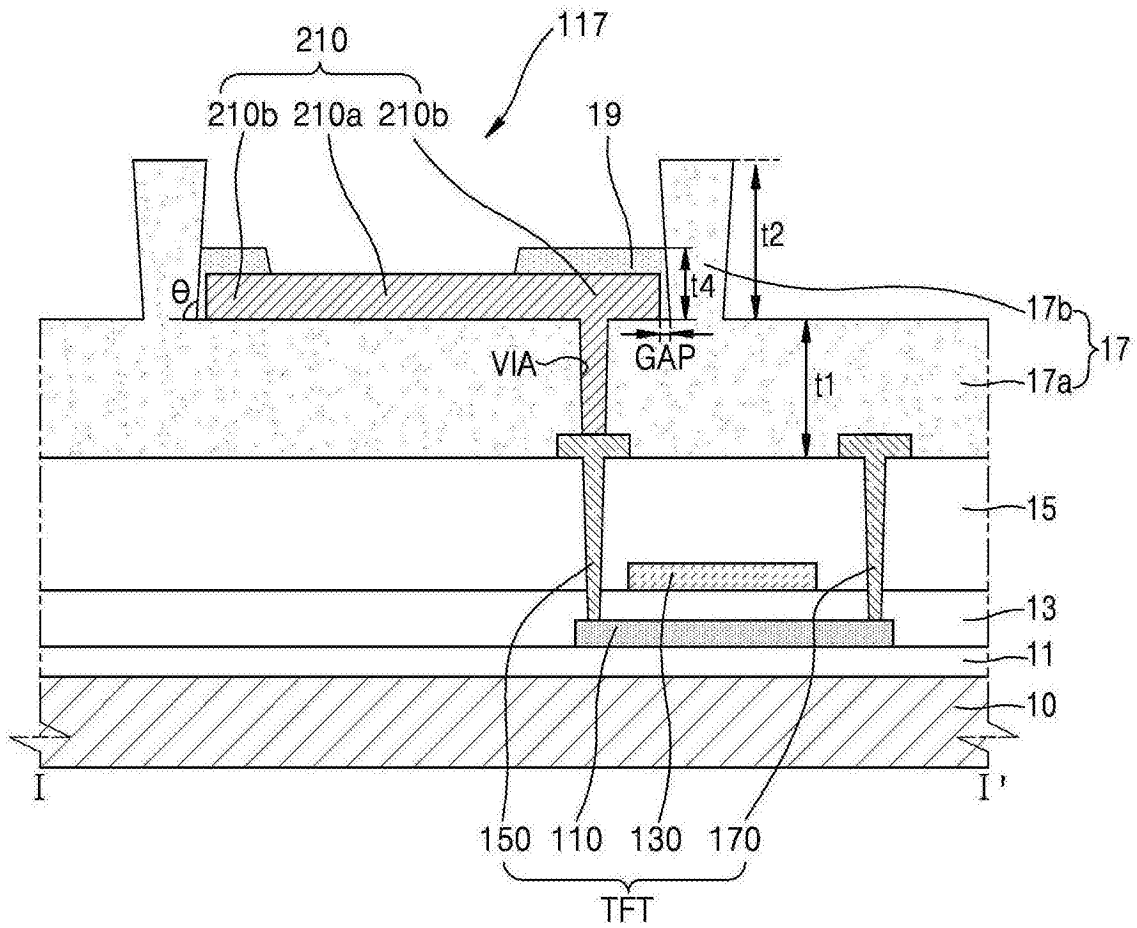


图3

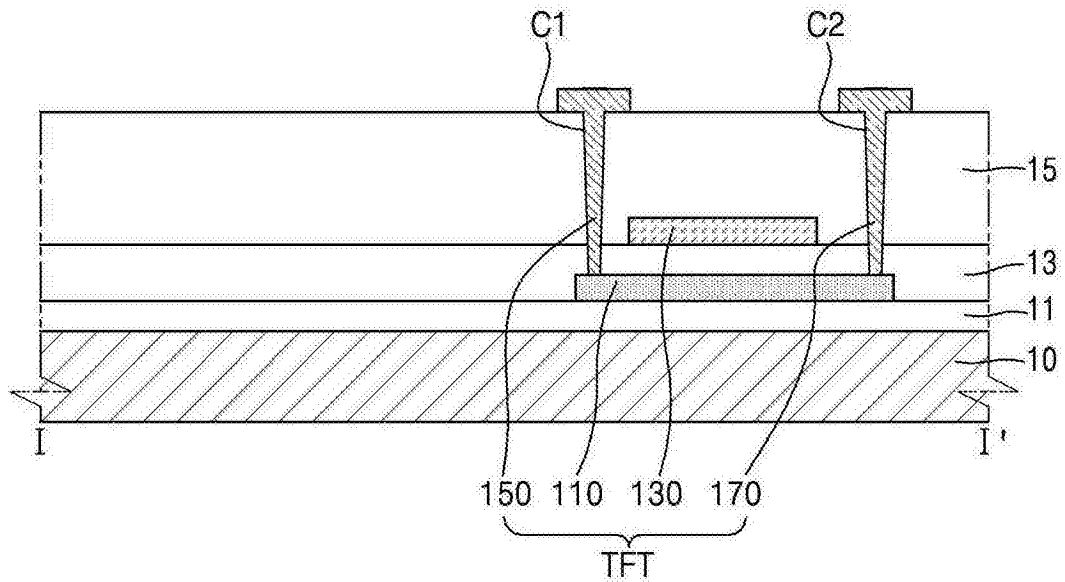


图4A

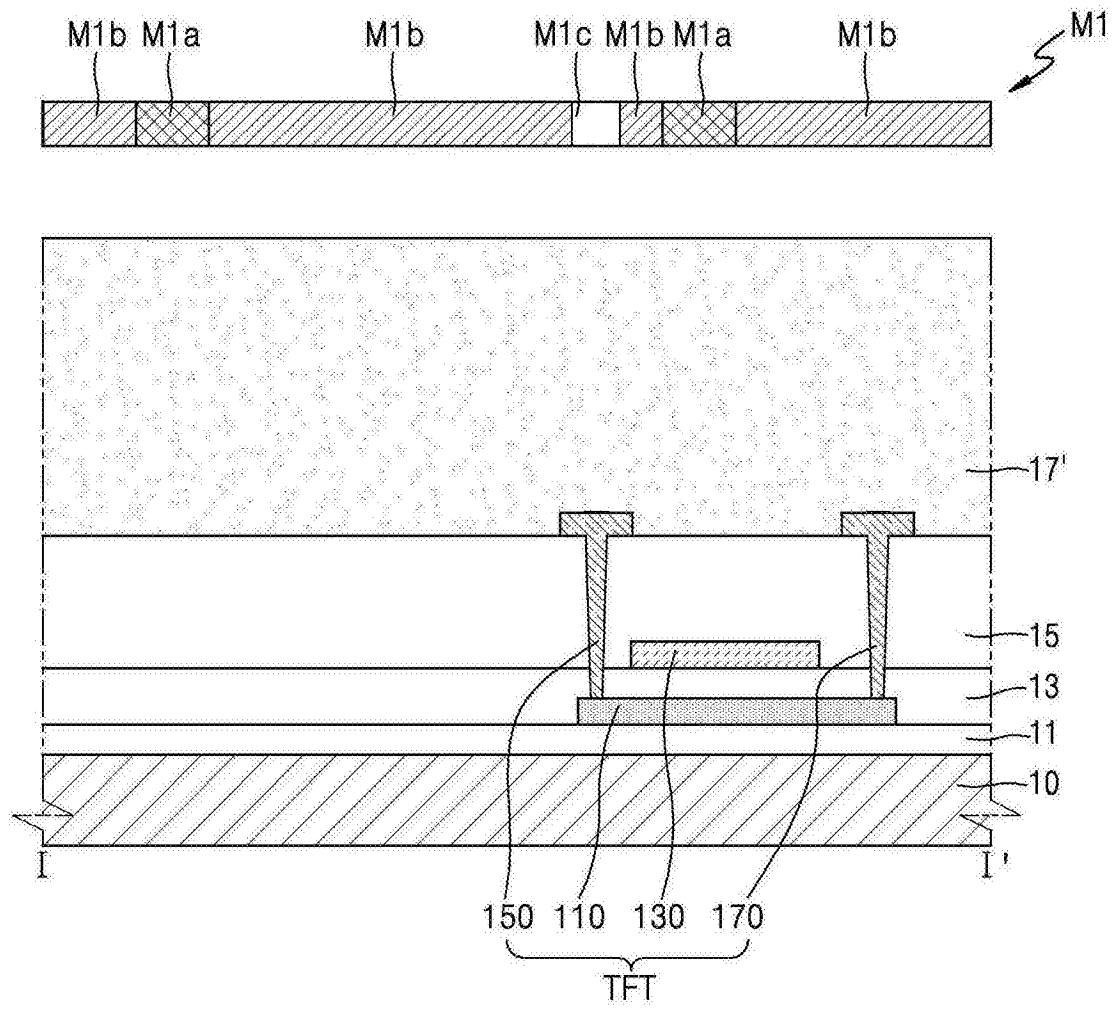


图4B

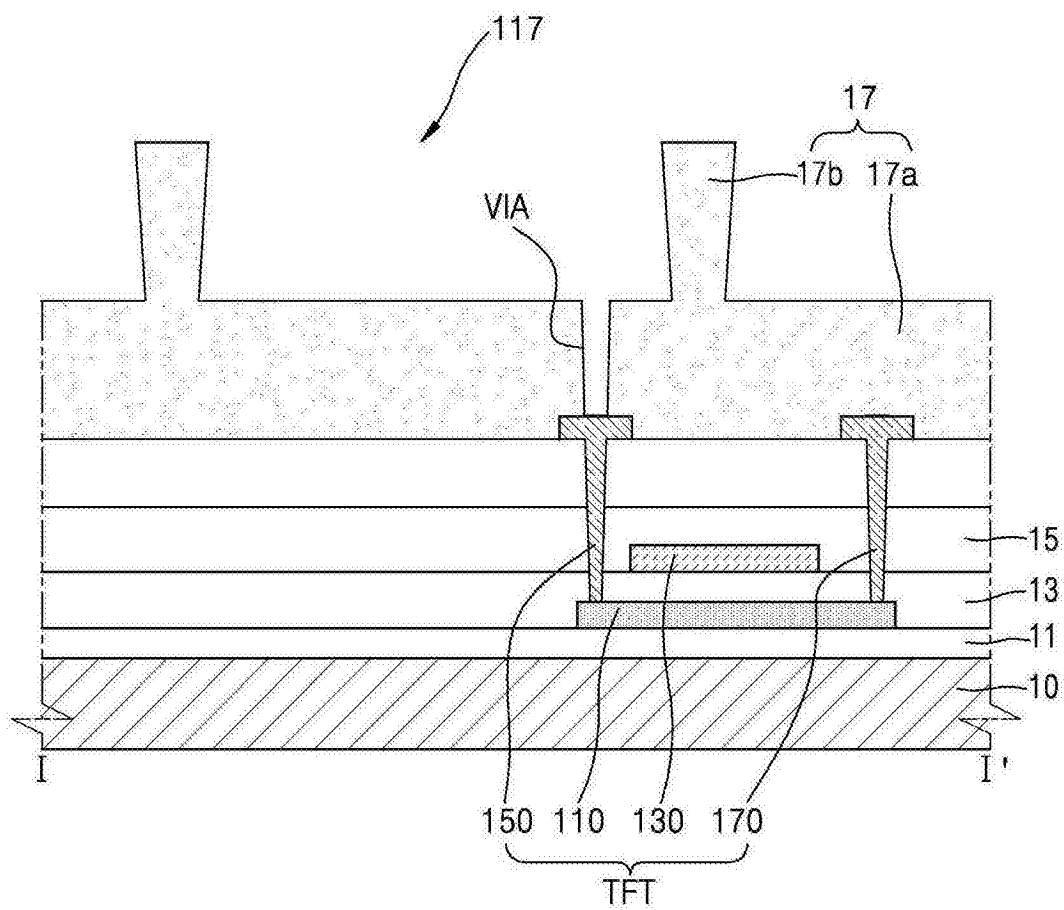


图4C

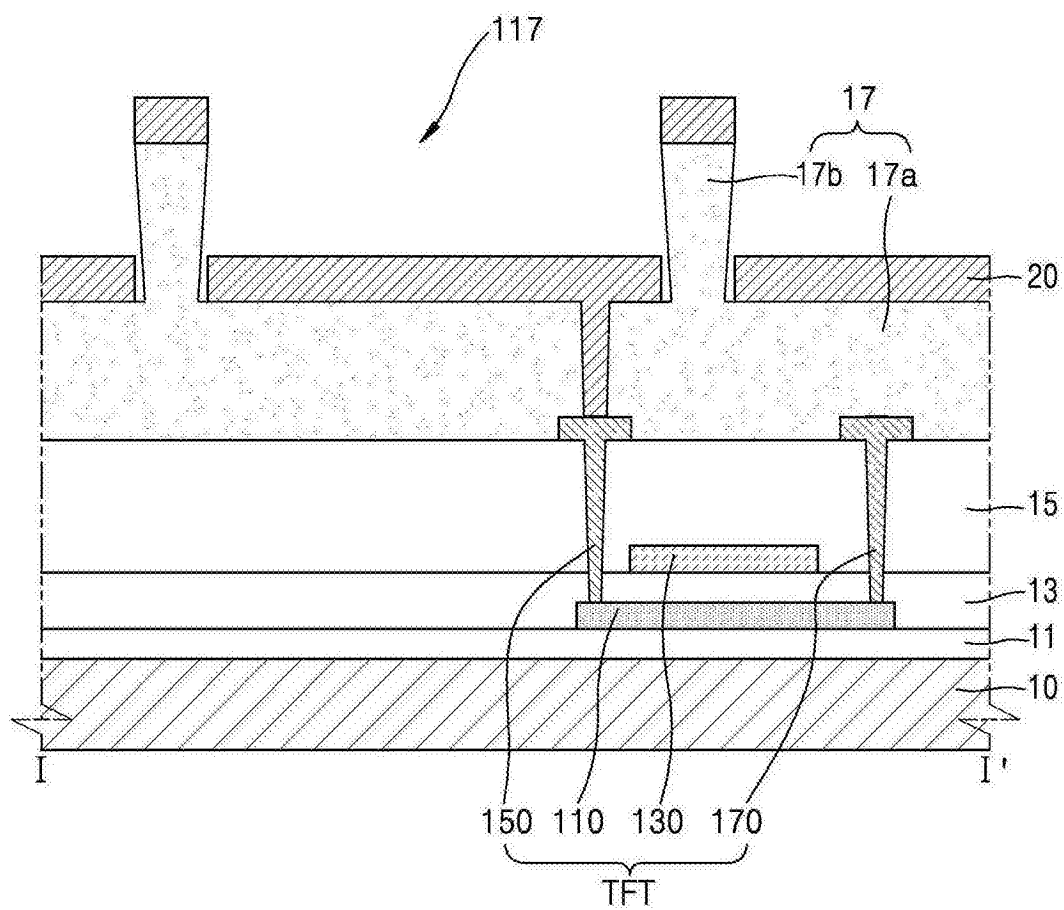


图4D

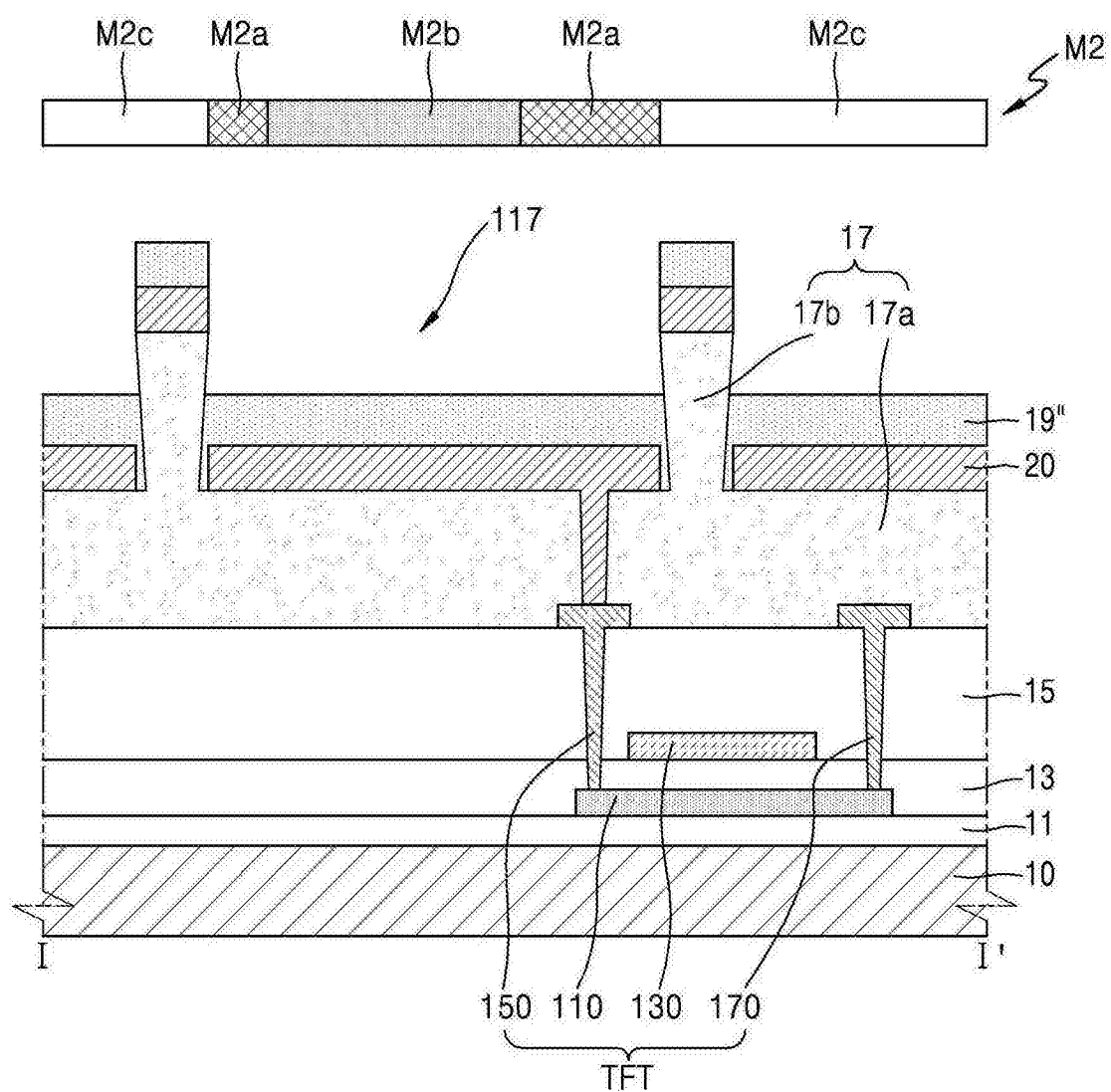


图4E

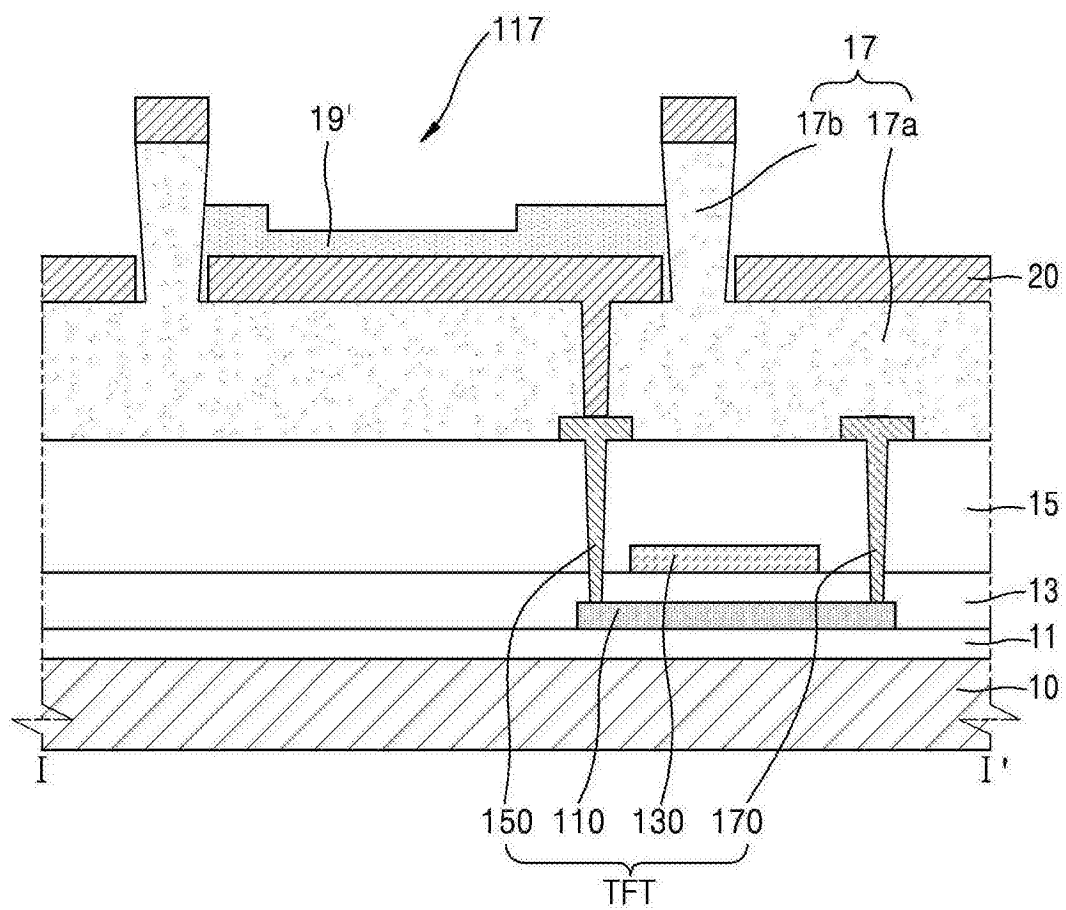


图4F

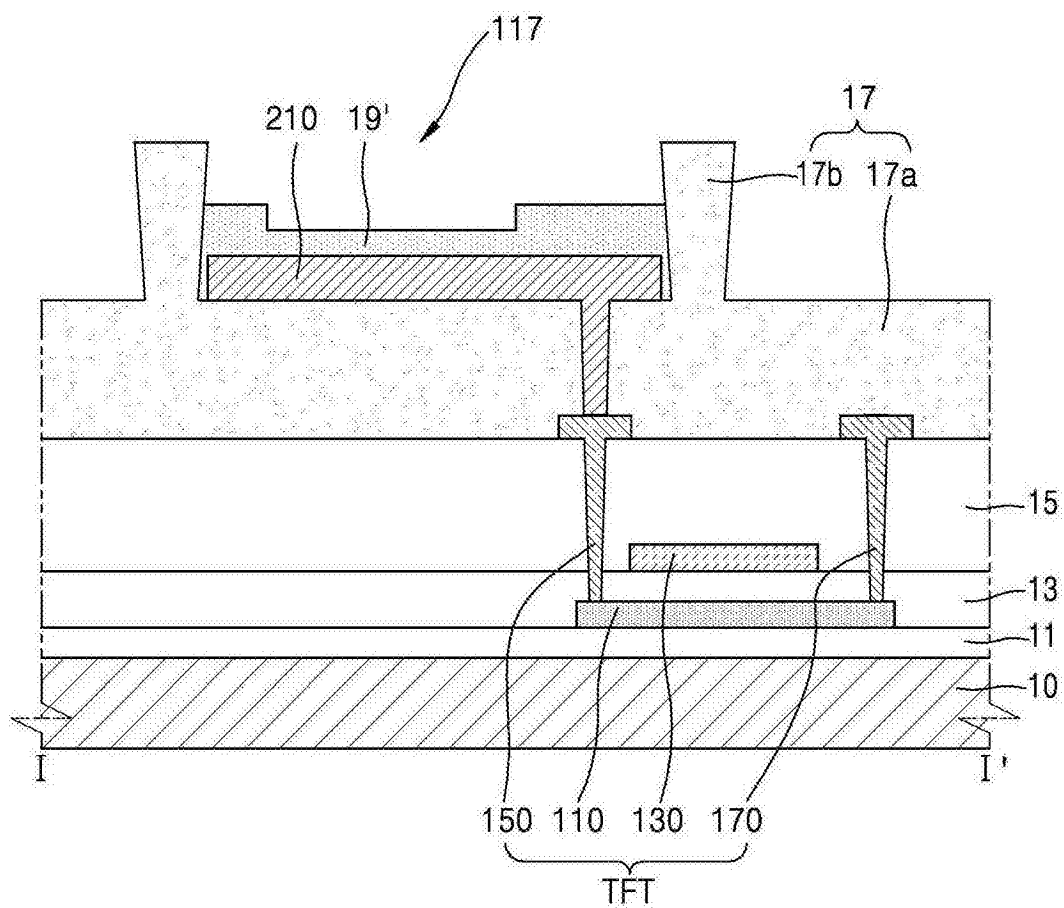


图4G

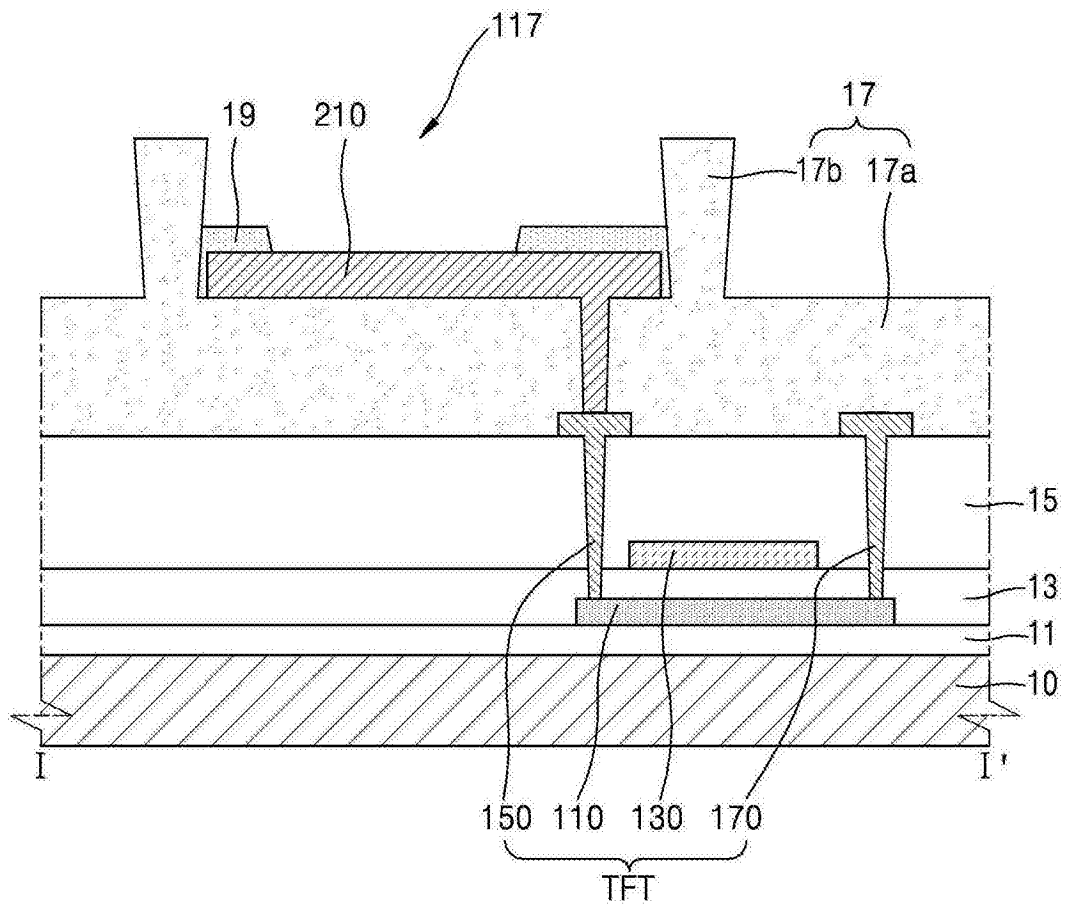


图4H

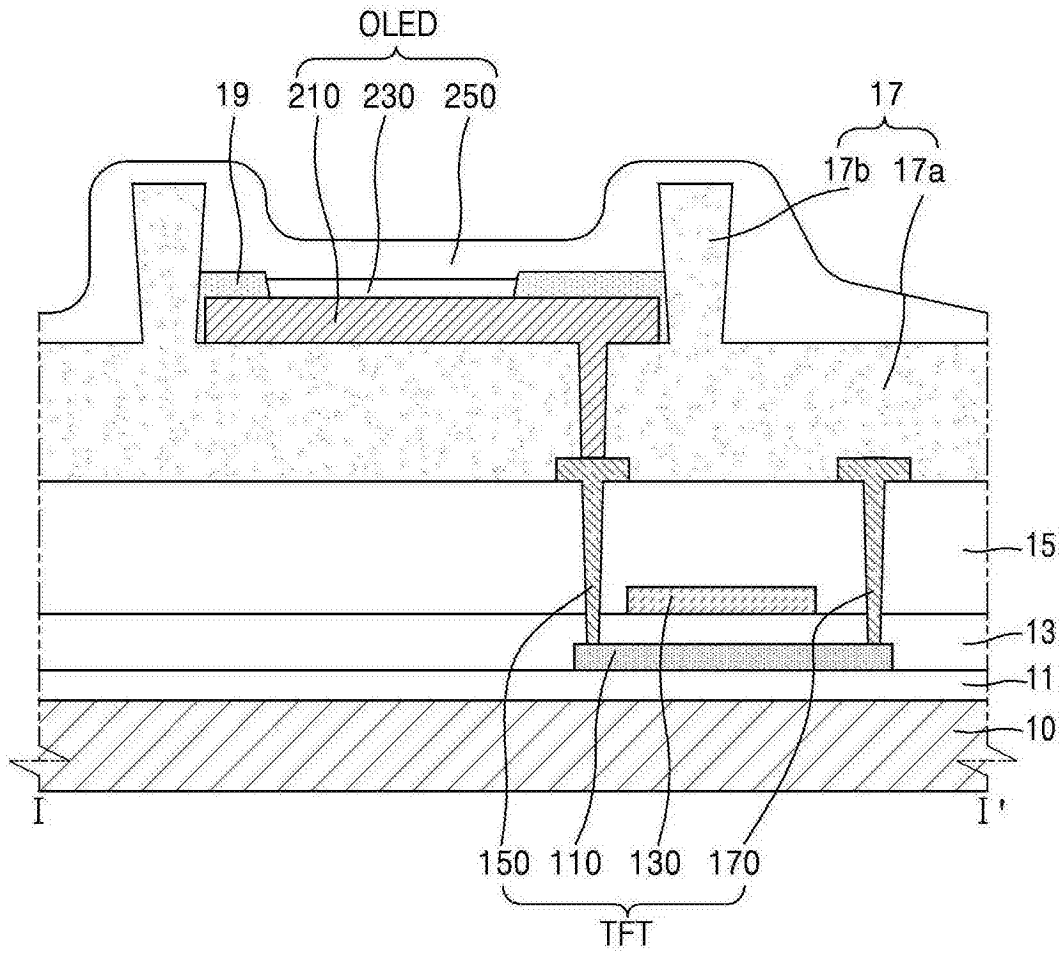


图4I

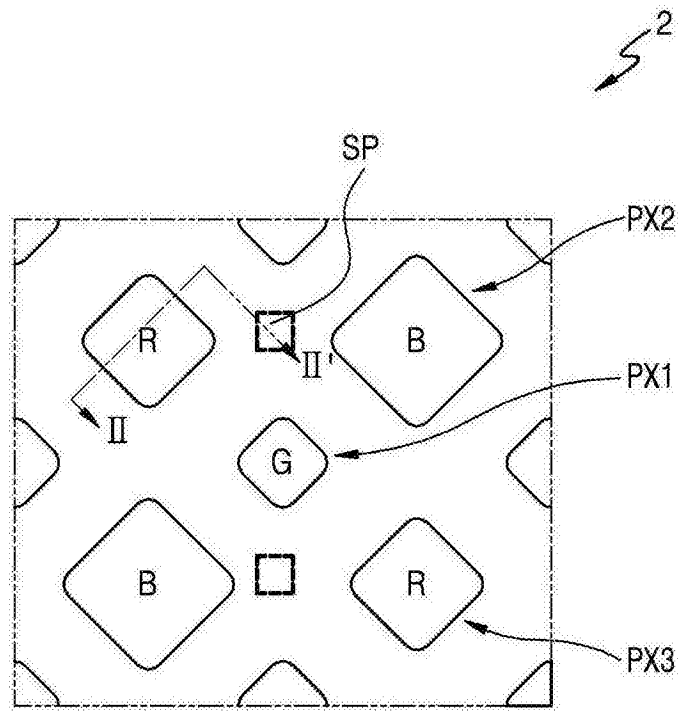


图5

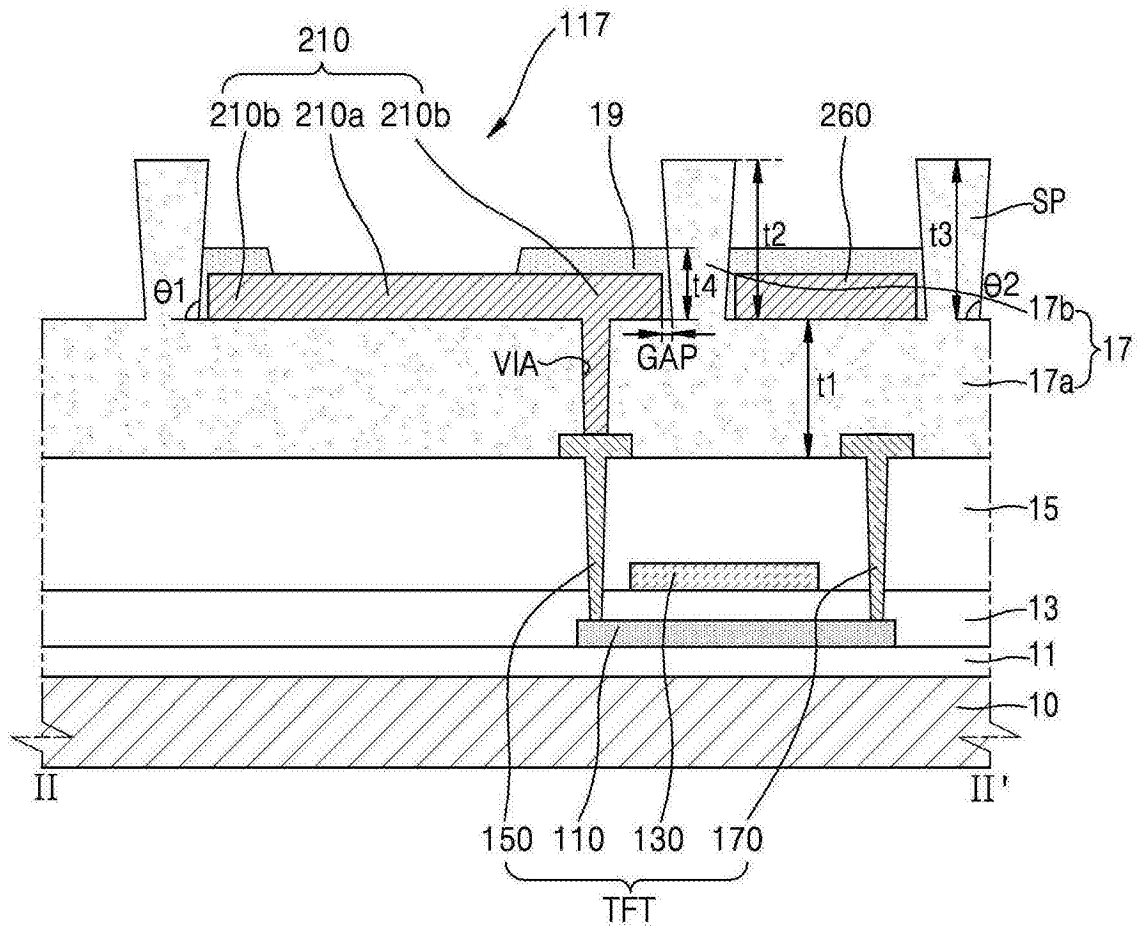


图6

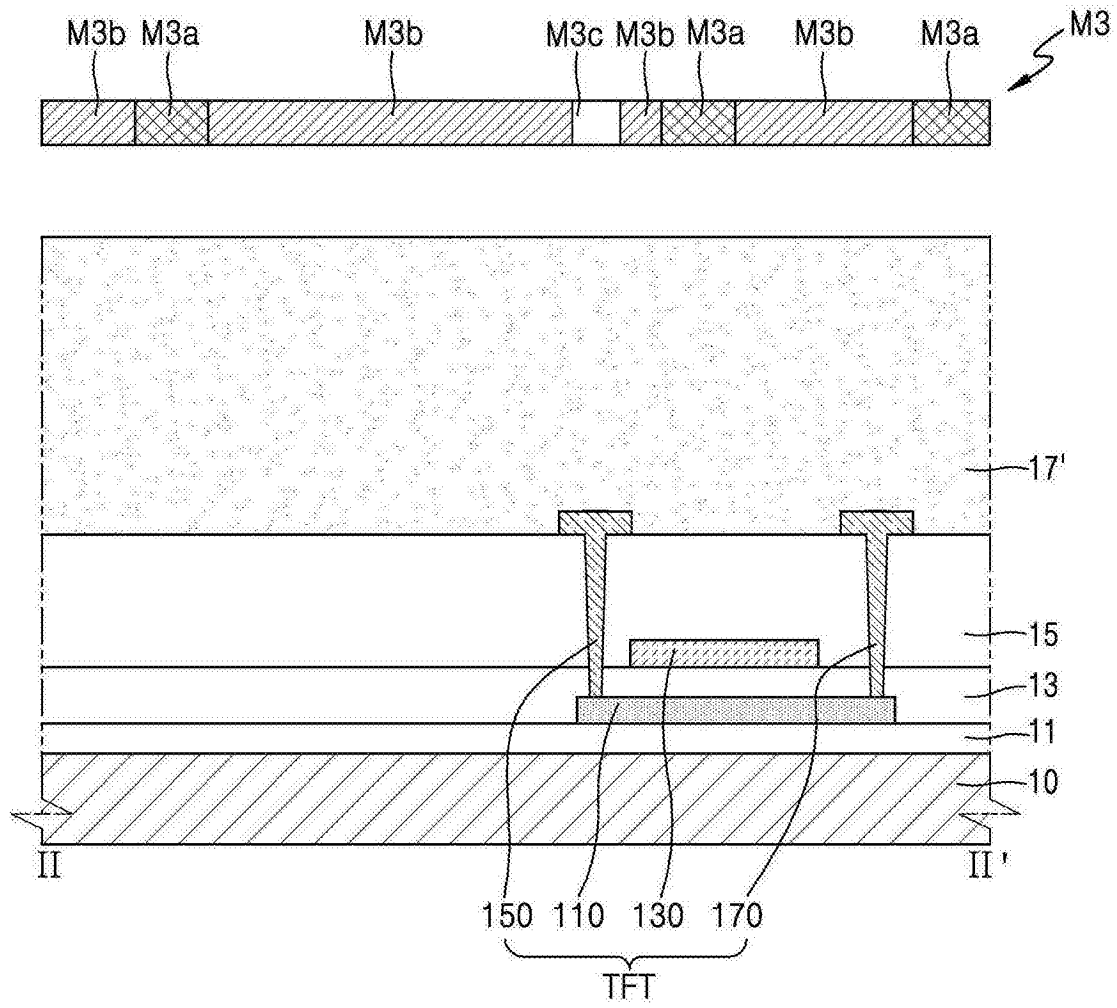


图7A

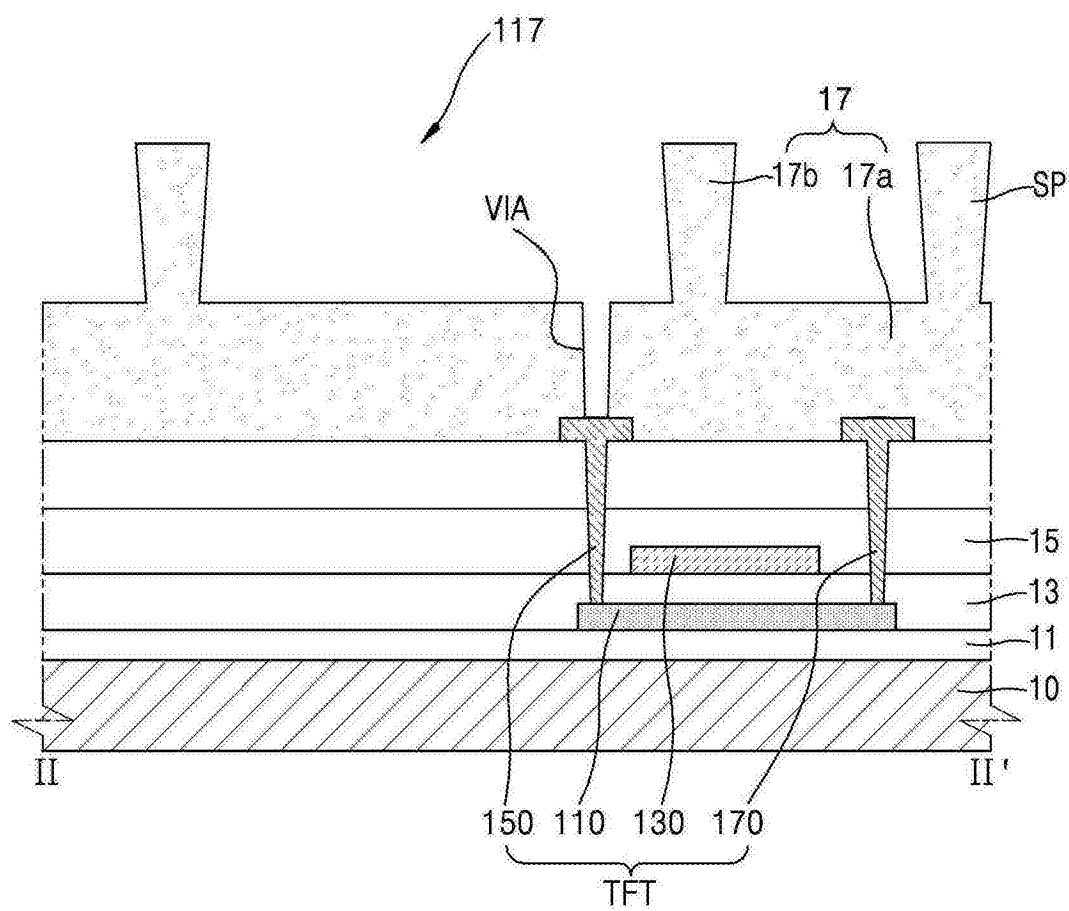


图7B

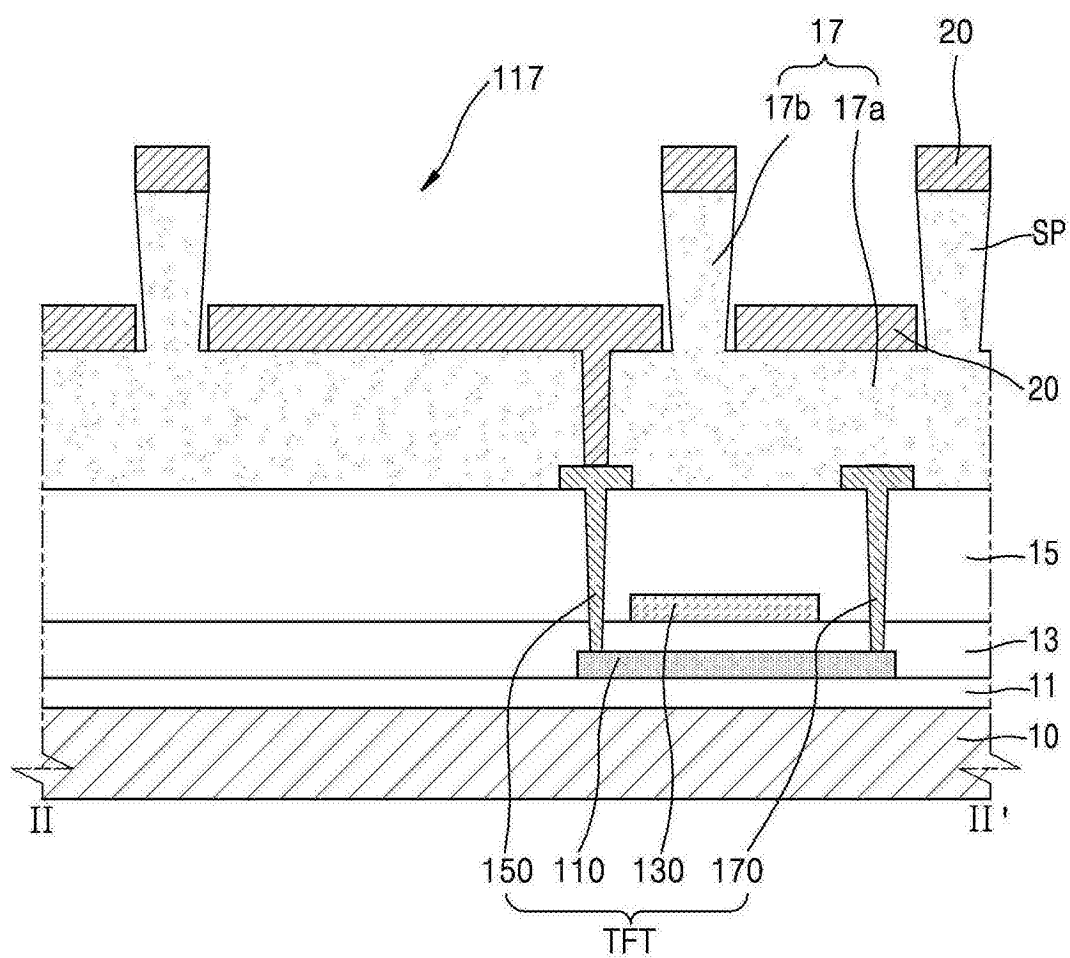


图7C

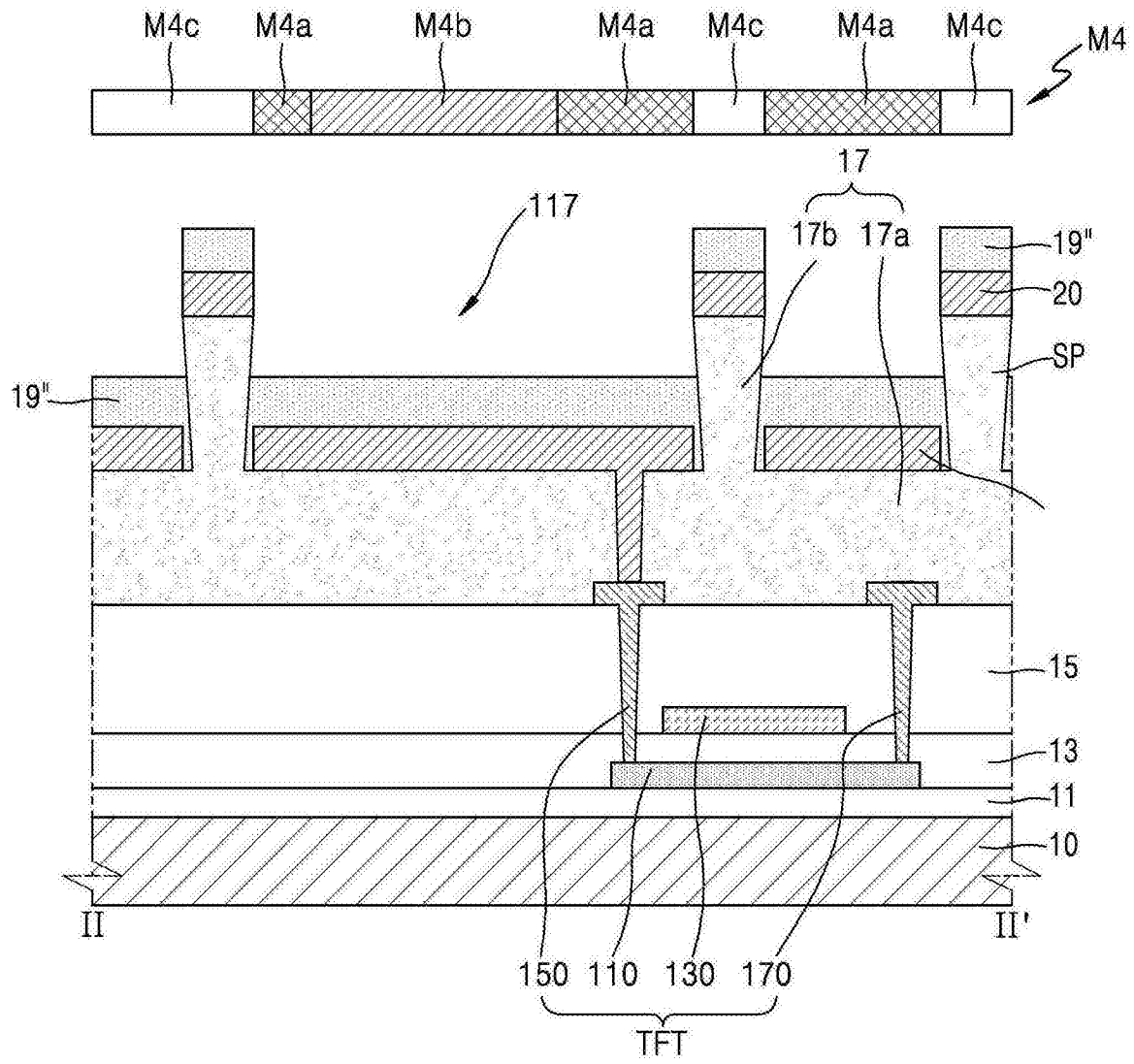


图7D

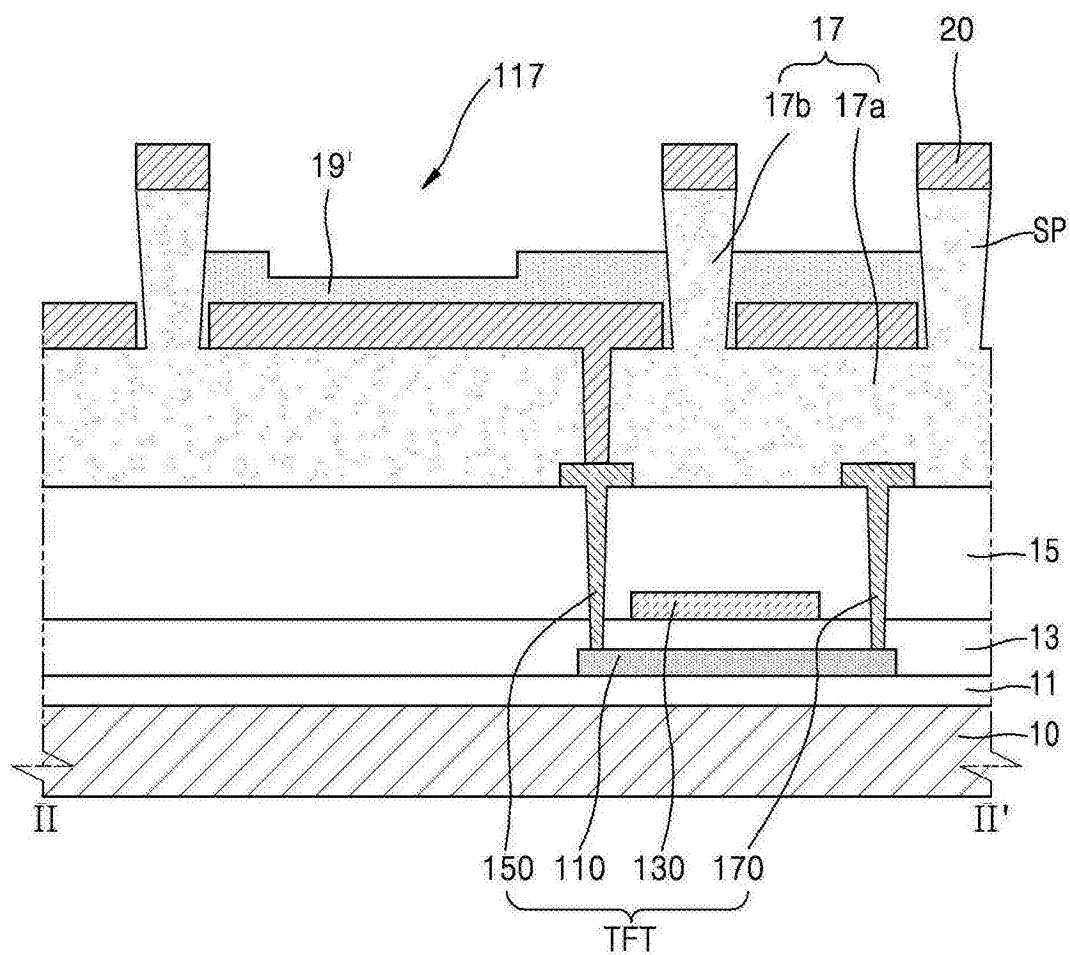


图7E

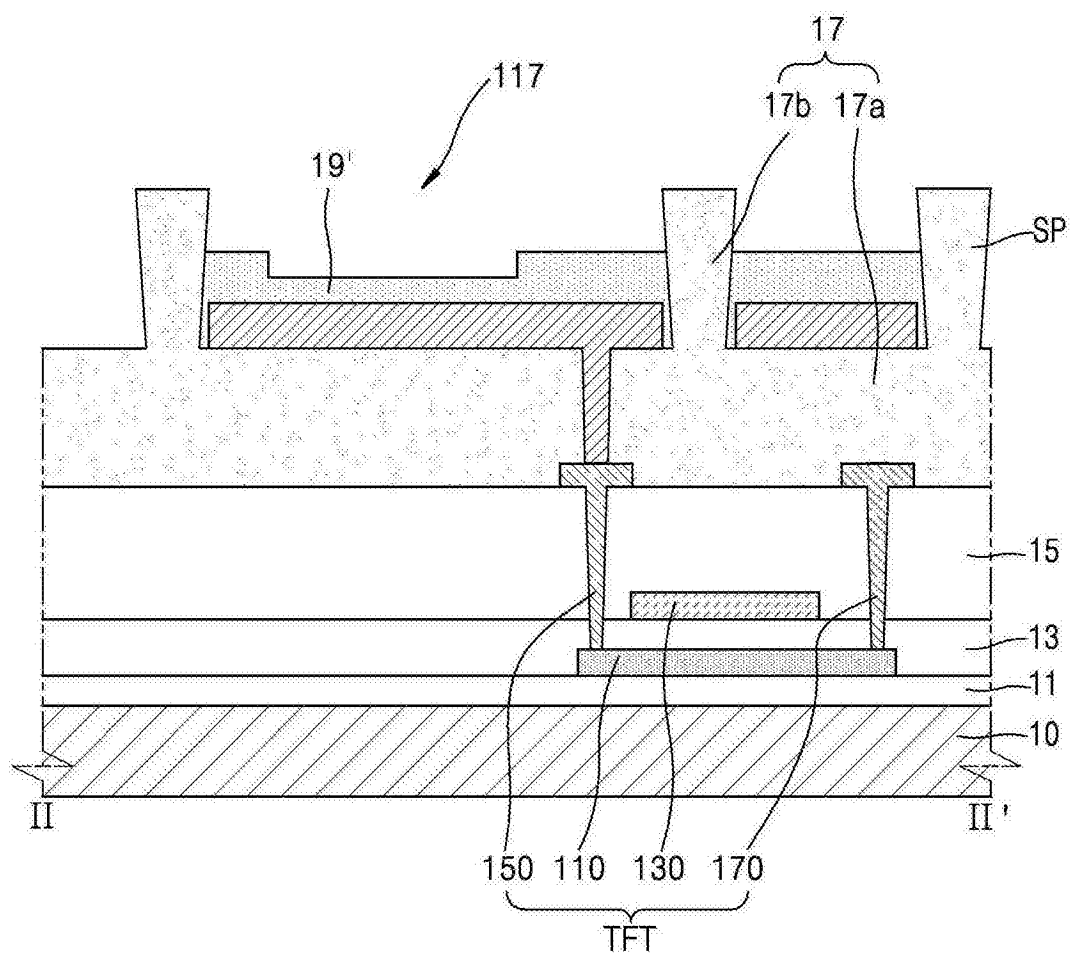


图7F

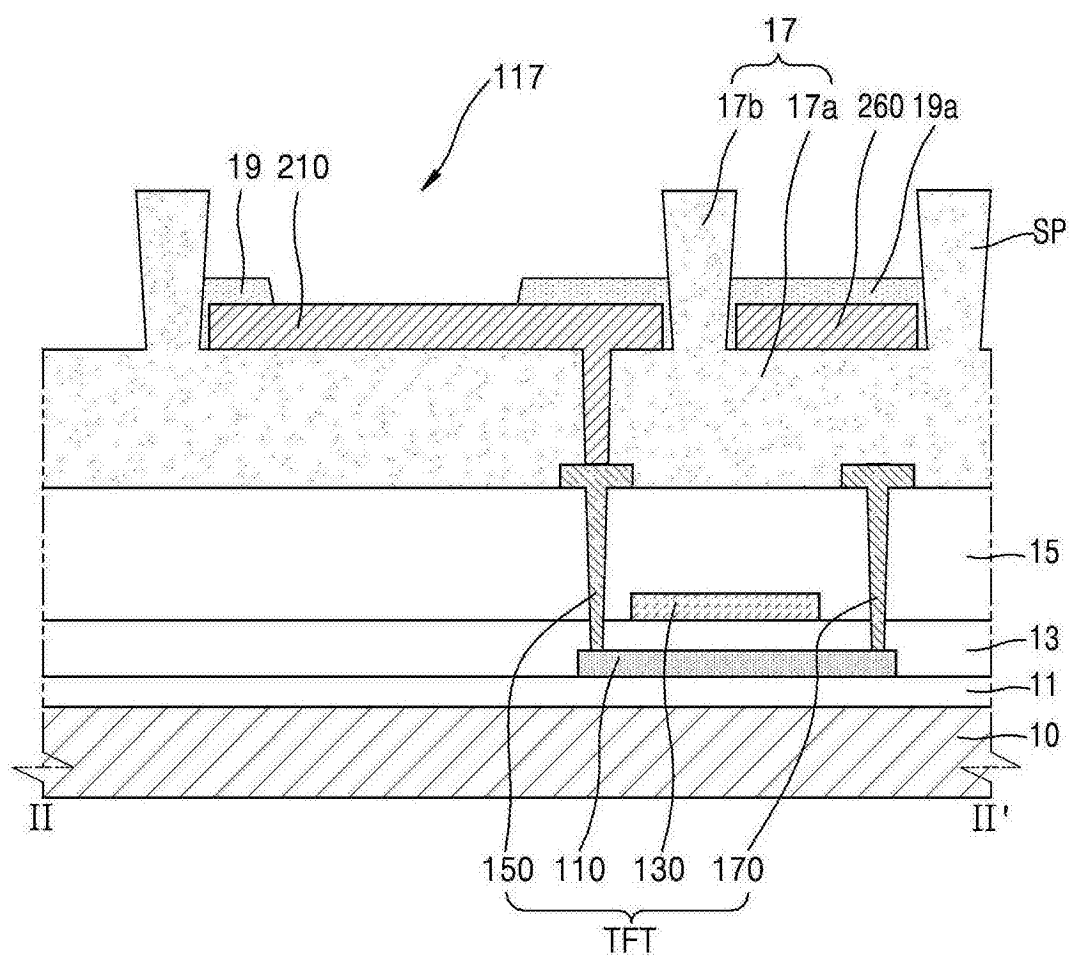


图7G

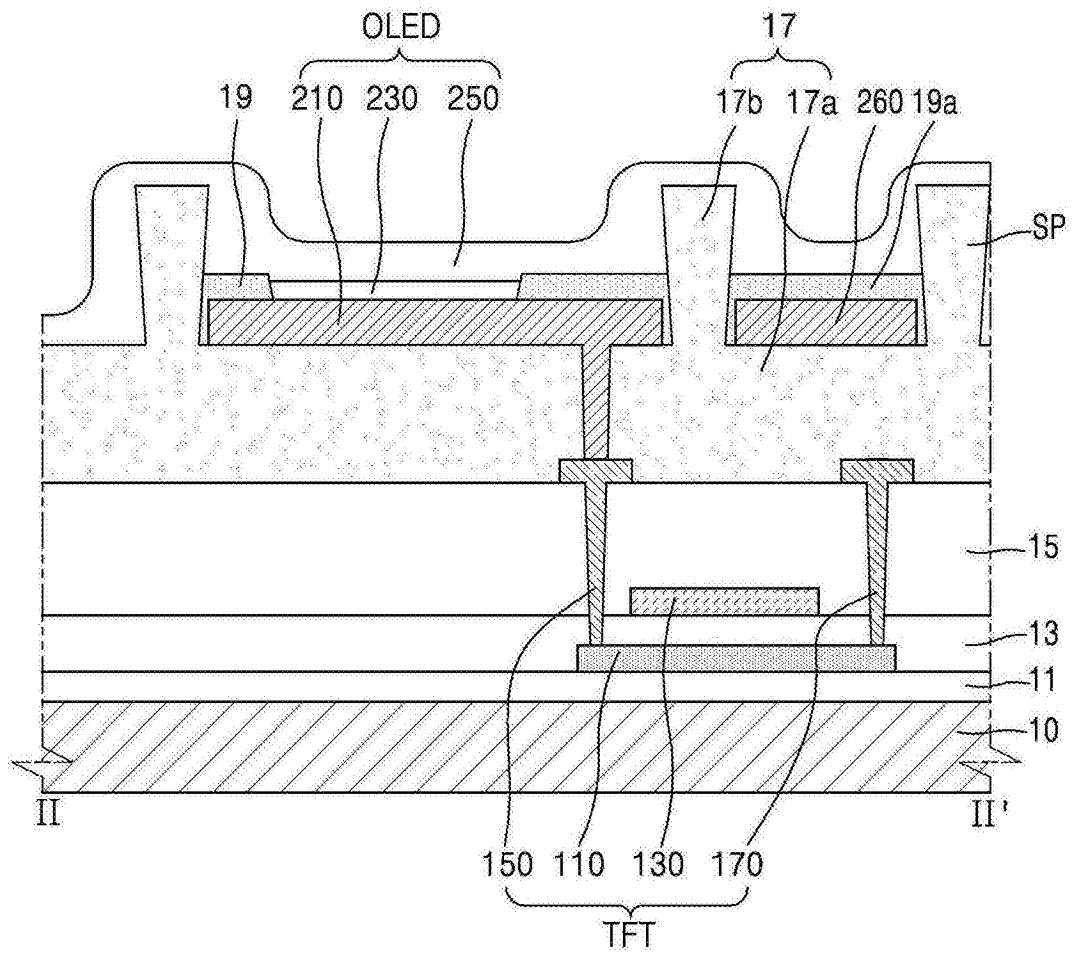


图7H

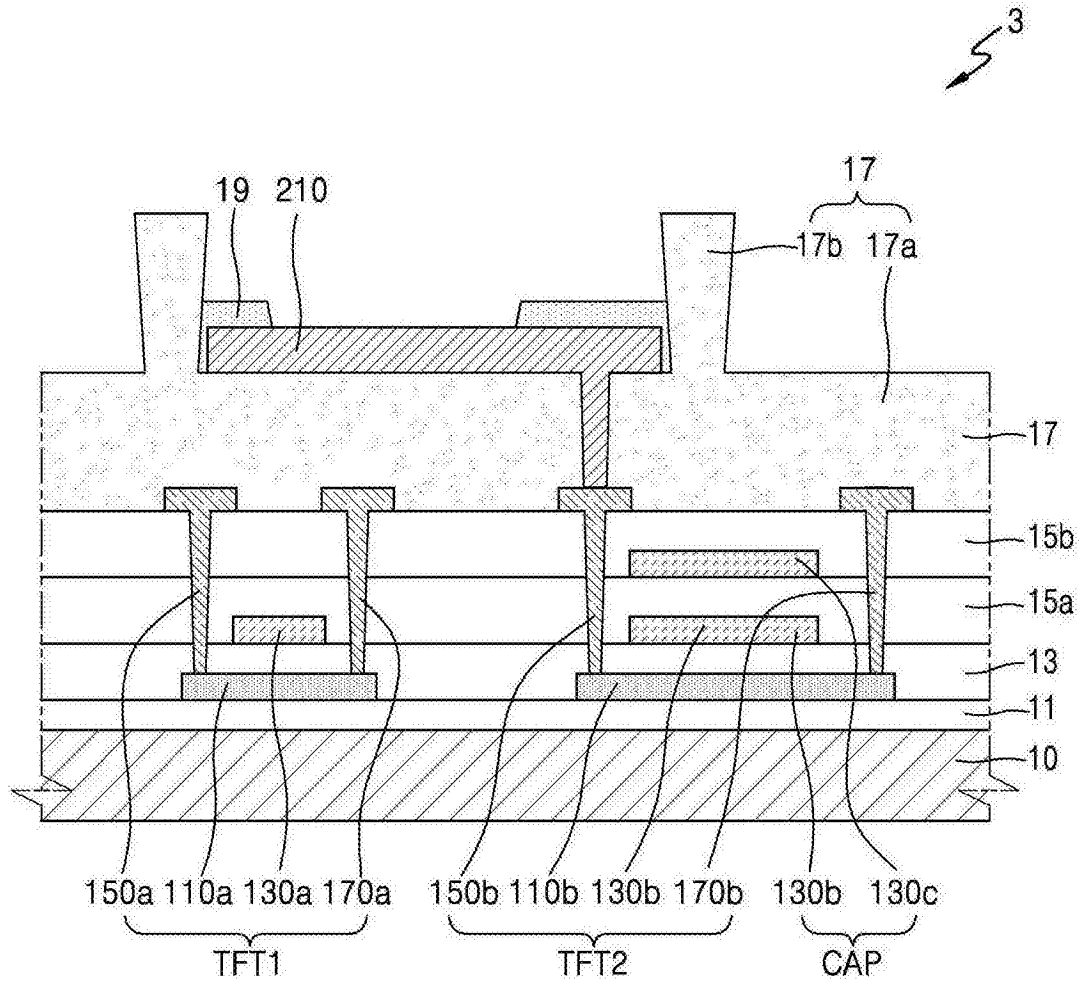


图8

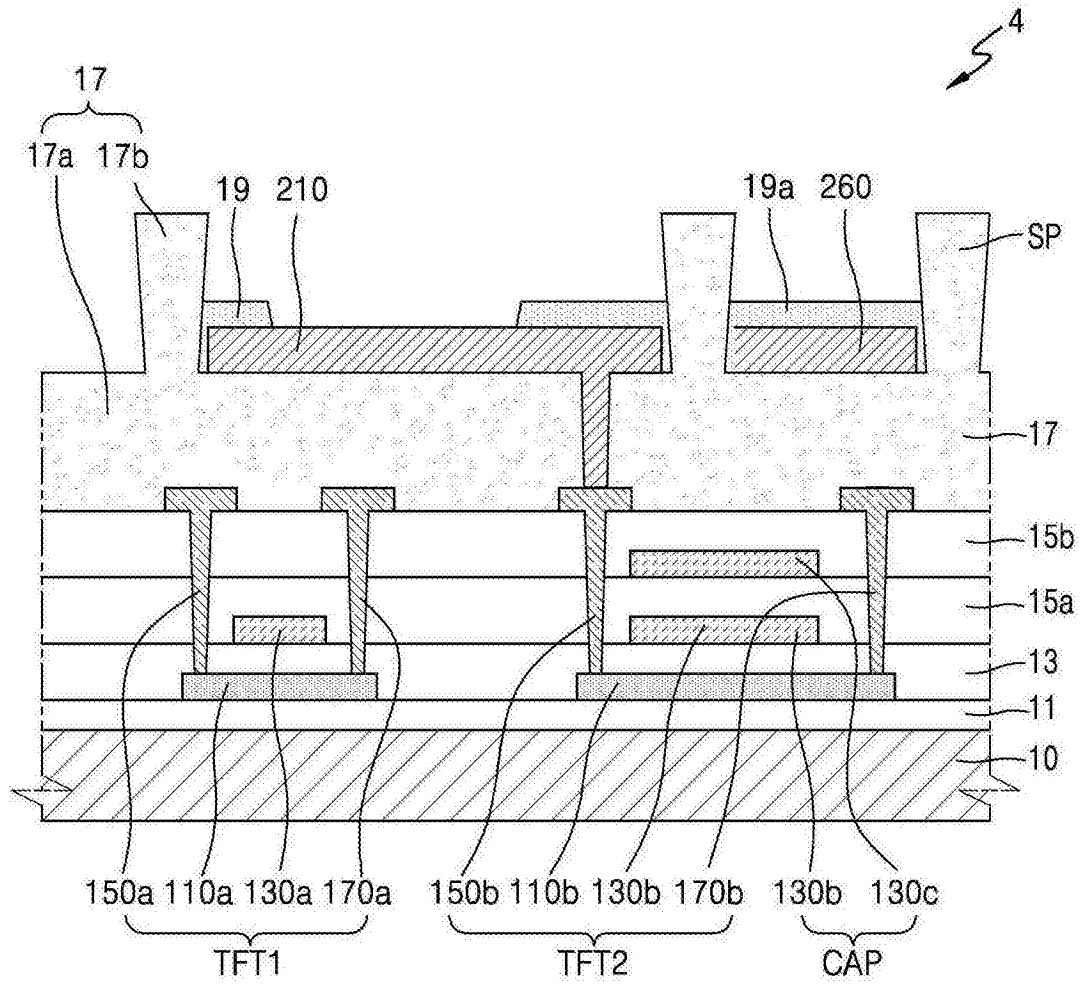


图9

专利名称(译)	有机发光显示装置及其制造方法		
公开(公告)号	CN106847857A	公开(公告)日	2017-06-13
申请号	CN201610852158.0	申请日	2016-09-26
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	沈秀妍 金光淑 朴常镐 赵承奂		
发明人	沈秀妍 金光淑 朴常镐 赵承奂		
IPC分类号	H01L27/32 H01L51/56		
CPC分类号	H01L27/3258 H01L27/124 H01L27/1248 H01L27/1255 H01L27/1259 H01L27/3216 H01L27/3246 H01L27/3248 H01L27/3262 H01L27/3265 H01L27/3276 H01L51/56 H01L2227/323 H01L27/3244		
代理人(译)	刘灿强		
优先权	1020150159698 2015-11-13 KR		
外部链接	Espacenet SIPO		

摘要(译)

如下提供了一种有机发光显示装置和一种制造该有机发光显示装置的方法。薄膜晶体管设置在基底上。第一绝缘层覆盖薄膜晶体管。第一绝缘层包括阻挡壁和平坦部。阻挡壁从平坦部突出。像素电极设置在由阻挡壁围绕的平坦部上。像素电极电连接到薄膜晶体管。像素限定层设置在像素电极上并部分地暴露像素电极。

