



(12)发明专利申请

(10)申请公布号 CN 106297666 A

(43)申请公布日 2017.01.04

(21)申请号 201610474401.X

(22)申请日 2016.06.24

(30)优先权数据

10-2015-0091376 2015.06.26 KR

(71)申请人 三星显示有限公司

地址 韩国京畿道

(72)发明人 李在训 黄荣仁 孔智惠 金诊佑

柳道亨 朴镕盛 宋在祐 申秉赫

丁海龟

(74)专利代理机构 北京德琦知识产权代理有限公司 11018

代理人 严芬 康泉

(51)Int.Cl.

G09G 3/3233(2016.01)

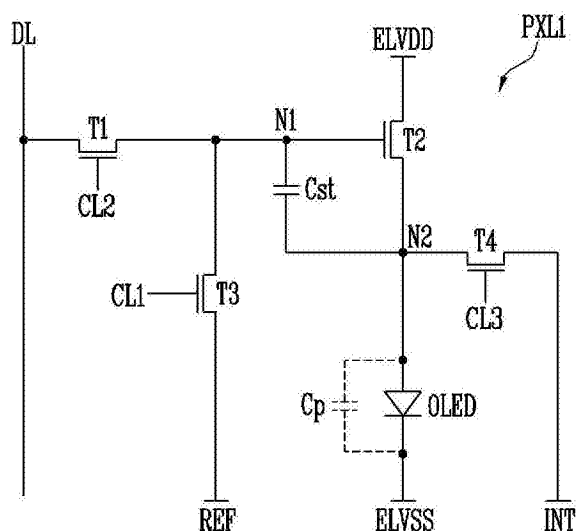
权利要求书3页 说明书13页 附图5页

(54)发明名称

像素、驱动像素的方法和包括像素的有机发光显示设备

(57)摘要

提供了一种像素、驱动像素的方法和包括像素的有机发光显示设备。该像素包括：被连接在数据线和第一节点之间的第一晶体管；被连接在第一电源和第二节点之间的第二晶体管，第二晶体管包括被连接到第一节点的栅电极；被连接在第一节点和第三电源之间的第三晶体管；被连接在第二节点和第四电源之间的第四晶体管；被连接在第一节点和第二节点之间的电容器；以及被连接在第二节点和第二电源之间的有机发光二极管(OLED)。



1. 一种像素,包括:

被连接在数据线和第一节点之间的第一晶体管;

被连接在第一电源和第二节点之间的第二晶体管,所述第二晶体管包括被连接到所述第一节点的栅电极;

被连接在所述第一节点和第三电源之间的第三晶体管;

被连接在所述第二节点和第四电源之间的第四晶体管;

被连接在所述第一节点和所述第二节点之间的电容器;以及

被连接在所述第二节点和第二电源之间的有机发光二极管。

2. 根据权利要求1所述的像素,其中:

所述第一晶体管包括被连接到所述数据线的所述第一电极、被连接到所述第一节点的第二电极、和被连接到第二控制线的栅电极;

所述第二晶体管进一步包括被连接到所述第一电源的第一电极、和被连接到所述第二节点的第二电极;

所述第三晶体管包括被连接到所述第一节点的第一电极、被连接到所述第三电源的第二电极、和被连接到第一控制线的栅电极;并且

所述第四晶体管包括被连接到所述第二节点的第一电极、被连接到所述第四电源的第二电极、和被连接到第三控制线的栅电极。

3. 根据权利要求1所述的像素,其中所述第一晶体管至所述第四晶体管中的每个晶体管是n沟道晶体管。

4. 根据权利要求1所述的像素,其中所述第三晶体管被配置为在第一时段和第二时段期间处于导通状态下,并且所述第四晶体管被配置为在所述第一时段期间处于导通状态下。

5. 根据权利要求4所述的像素,其中所述第一晶体管被配置为在第三时段期间处于导通状态下,并且所述第四晶体管被进一步配置为在第四时段期间处于导通状态下。

6. 根据权利要求1所述的像素,其中所述第四电源被配置为处于与所述第二电源的电压电平相同的电压电平下。

7. 根据权利要求1所述的像素,其中所述第三电源被配置为处于与所述第二电源的电压电平相同的电压电平下。

8. 根据权利要求1所述的像素,其中所述第一晶体管至所述第四晶体管中的每个晶体管的有源层包括氧化物半导体。

9. 一种驱动像素的方法,所述像素包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、电容器和有机发光二极管,该方法包括:

通过导通所述第三晶体管将基准电压供应至所述第二晶体管的栅电极并通过导通所述第四晶体管将初始化电压供应至所述第二晶体管的源电极的第一初始化操作;

保持所述第三晶体管处于导通状态下并将所述第二晶体管的阈值电压存储在所述电容器中的阈值电压补偿操作;

通过导通所述第一晶体管将数据电压供应至所述第二晶体管的所述栅电极的数据写入操作;

通过导通所述第四晶体管将所述初始化电压供应至所述第二晶体管的所述源电极的

第二初始化操作;以及

将与被存储在所述电容器中的电压对应的驱动电流从所述第二晶体管供应至所述有机发光二极管的发射操作。

10. 根据权利要求9所述的方法,其中所述第一晶体管在所述第一初始化操作、所述阈值电压补偿操作、所述第二初始化操作和所述发射操作期间处于截止状态下。

11. 根据权利要求9所述的方法,其中所述第三晶体管在所述数据写入操作、所述第二初始化操作和所述发射操作期间处于截止状态下。

12. 根据权利要求9所述的方法,其中所述第四晶体管在所述阈值电压补偿操作、所述数据写入操作和所述发射操作期间处于截止状态下。

13. 一种有机发光显示设备,包括:

被连接到 $(n+1)$ 条扫描线、 m 条数据线和 n 条控制线的多个像素,其中 n 和 m 是大于等于2的自然数;

被配置为将扫描信号供应至所述扫描线的扫描驱动器;

被配置为将数据信号供应至所述数据线的数据驱动器;以及

被配置为将控制信号供应至所述控制线的控制驱动器,

其中所述多个像素中的一个像素被连接到第 i 扫描线、第 $(i+1)$ 扫描线、第 i 控制线和第 j 数据线,其中 i 是小于等于 n 的自然数,并且 j 是小于等于 m 的自然数,并且所述一个像素包括:

被连接在所述第 j 数据线和第一节点之间的第一晶体管,所述第一晶体管被配置为当第 i 扫描信号被供应至所述第 i 扫描线时被导通;

被连接在第一电源和第二节点之间的第二晶体管,所述第二晶体管包括被连接到所述第一节点的栅电极;

被连接在所述第一节点和第三电源之间的第三晶体管,所述第三晶体管被配置为当控制信号被供应至所述第 i 控制线时被导通;

被连接在所述第二节点和第四电源之间的第四晶体管,所述第四晶体管被配置为当第 $(i+1)$ 扫描信号被供应至所述第 $(i+1)$ 扫描线时被导通;

被连接在所述第一节点和所述第二节点之间的电容器;以及

被连接在所述第二节点和第二电源之间的有机发光二极管。

14. 根据权利要求13所述的有机发光显示设备,其中:

所述第一晶体管包括被连接到所述第 j 数据线的的第一电极、被连接到所述第一节点的第二电极、和被连接到所述第 i 扫描线的栅电极;

所述第二晶体管进一步包括被连接到所述第一电源的第一电极、和被连接到所述第二节点的第二电极;

所述第三晶体管包括被连接到所述第一节点的第一电极、被连接到所述第三电源的第二电极、和被连接到所述第 i 控制线的栅电极;并且

所述第四晶体管包括被连接到所述第二节点的第一电极、被连接到所述第四电源的第二电极、和被连接到所述第 $(i+1)$ 扫描线的栅电极。

15. 根据权利要求13所述的有机发光显示设备,其中所述第一晶体管至所述第四晶体管中的每个晶体管是 n 沟道晶体管。

16. 根据权利要求13所述的有机发光显示设备, 其中所述第*i*扫描信号在第一时段和第四时段期间被供应至所述第*i*扫描线, 所述第(*i*+1)扫描信号在第二时段和第五时段期间被供应至所述第(*i*+1)扫描线, 并且所述控制信号在所述第二时段和第三时段期间被供应至所述第*i*控制线。

17. 根据权利要求16所述的有机发光显示设备, 其中所述有机发光二极管被配置为在第六时段期间发光。

18. 根据权利要求13所述的有机发光显示设备, 其中所述第四电源被配置为处于与所述第二电源的电压电平相同的电压电平下。

19. 根据权利要求13所述的有机发光显示设备, 其中所述第三电源被配置为处于与所述第二电源的电压电平相同的电压电平下。

20. 根据权利要求13所述的有机发光显示设备, 其中所述第一晶体管至所述第四晶体管中的每个晶体管的有源层包括氧化物半导体。

像素、驱动像素的方法和包括像素的有机发光显示设备

[0001] 相关申请的交叉引用

[0002] 此申请要求2015年6月26日在韩国知识产权局提交的韩国专利申请第10-2015-0091376号的优先权和权益,该专利申请的全部内容通过引用被整体合并于此。

技术领域

[0003] 本发明的示例实施例的一个或多个方面涉及像素、驱动像素的方法和包括像素的有机发光显示设备。

背景技术

[0004] 有机发光显示设备利用通过电子和空穴的复合产生光的有机发光二极管来显示图像。有机发光显示设备具有快的响应速度,并且可以并发(例如同时)显示清晰的图像。

[0005] 一般来说,有机发光显示设备包括多个像素,每个像素包括驱动晶体管和有机发光二极管。多个像素中的每个使用驱动晶体管控制被供应至有机发光二极管的电流的量,从而表示灰度(例如灰度级)。

[0006] 在此背景技术部分中公开的上述信息只是为了增强对本发明背景的理解,因此它可能包含不构成现有技术的信息。

发明内容

[0007] 本发明示例实施例的一个或多个方面涉及可以提高图像质量并显示大尺寸屏幕的像素、驱动像素的方法和包括像素的有机发光显示设备。

[0008] 根据本发明的示例性实施例,一种像素包括:被连接在数据线和第一节点之间的第一晶体管;被连接在第一电源和第二节点之间的第二晶体管,第二晶体管包括被连接到第一节点的栅电极;被连接在第一节点和第三电源之间的第三晶体管;被连接在第二节点和第四电源之间的第四晶体管;被连接在第一节点和第二节点之间的电容器;以及被连接在第二节点和第二电源之间的有机发光二极管(OLED)。

[0009] 第一晶体管可以包括被连接到数据线的第一电极、被连接到第一节点的第二电极、和被连接到第二控制线的栅电极;第二晶体管可以进一步包括被连接到第一电源的第一电极和被连接到第二节点的第二电极;第三晶体管可以包括被连接到第一节点的第一电极、被连接到第三电源的第二电极、和被连接到第一控制线的栅电极;并且第四晶体管可以包括被连接到第二节点的第一电极、被连接到第四电源的第二电极、和被连接到第三控制线的栅电极。

[0010] 第一晶体管至第四晶体管中的每个晶体管可以是n沟道晶体管。

[0011] 第三晶体管可以被配置为在第一时段和第二时段期间处于导通状态下,并且第四晶体管可以被配置为在第一时段期间处于导通状态下。

[0012] 第一晶体管可以被配置为在第三时段期间处于导通状态下,并且第四晶体管可以被进一步配置为在第四时段期间处于导通状态下。

[0013] 第四电源可以被配置为处于与第二电源的电压电平相同的电压电平下。

[0014] 第三电源可以被配置为处于与第二电源的电压电平相同的电压电平下。

[0015] 第一晶体管至第四晶体管中的每个晶体管的有源层可以包括氧化物半导体。

[0016] 根据本发明的另一示例性实施例,一种驱动包括第一晶体管、第二晶体管、第三晶体管、第四晶体管、电容器和有机发光二极管(OLED)的像素的方法包括:通过导通第三晶体管将基准电压供应至第二晶体管的栅电极并通过导通第四晶体管将初始化电压供应至第二晶体管的源电极的第一初始化操作;保持第三晶体管处于导通状态下并将第二晶体管的阈值电压存储在电容器中的阈值电压补偿操作;通过导通第一晶体管将数据电压供应至第二晶体管的栅电极的数据写入操作;通过导通第四晶体管将初始化电压供应至第二晶体管的源电极的第二初始化操作;以及将与被存储在电容器中的电压对应的驱动电流从第二晶体管供应至OLED的发射操作。

[0017] 第一晶体管可以在第一初始化操作、阈值电压补偿操作、第二初始化操作和发射操作期间处于截止状态下。

[0018] 第三晶体管可以在数据写入操作、第二初始化操作和发射操作期间处于截止状态下。

[0019] 第四晶体管可以在阈值电压补偿操作、数据写入操作和发射操作期间处于截止状态下。

[0020] 根据本发明的另一示例性实施例,一种有机发光显示设备包括:被连接到 $(n+1)$ (其中 n 是大于等于2的自然数)条扫描线、 m (其中 m 是大于等于2的自然数)条数据线和 n 条控制线的多个像素;被配置为将扫描信号供应至扫描线的扫描驱动器;被配置为将数据信号供应至数据线的数据驱动器;以及被配置为将控制信号供应至控制线的控制驱动器,其中多个像素中的一个像素被连接到第 i (其中 i 是小于等于 n 的自然数)扫描线、第 $(i+1)$ 扫描线、第 i 控制线和第 j (其中 j 是小于等于 m 的自然数)数据线,并且所述一个像素包括:被连接在第 j 数据线和第一节点之间的第一晶体管,第一晶体管被配置为当第 i 扫描信号被供应至第 i 扫描线时被导通;被连接在第一电源和第二节点之间的第二晶体管,第二晶体管包括被连接到第一节点的栅电极;被连接在第一节点和第三电源之间的第三晶体管,第三晶体管被配置为当控制信号被供应至第 i 控制线时被导通;被连接在第二节点和第四电源之间的第四晶体管,第四晶体管被配置为当第 $(i+1)$ 扫描信号被供应至第 $(i+1)$ 扫描线时被导通;被连接在第一节点和第二节点之间的电容器;以及被连接在第二节点和第二电源之间的有机发光二极管(OLED)。

[0021] 第一晶体管可以包括被连接到第 j 数据线的的第一电极、被连接到第一节点的第二电极、和被连接到第 i 扫描线的栅电极;第二晶体管可以进一步包括被连接到第一电源的第一电极、和被连接到第二节点的第二电极;第三晶体管可以包括被连接到第一节点的第一电极、被连接到第三电源的第二电极、和被连接到第 i 控制线的栅电极;并且第四晶体管可以包括被连接到第二节点的第一电极、被连接到第四电源的第二电极、和被连接到第 $(i+1)$ 扫描线的栅电极。

[0022] 第一晶体管至第四晶体管中的每个晶体管可以是 n 沟道晶体管。

[0023] 第 i 扫描信号可以在第一时段和第四时段期间被供应至第 i 扫描线,第 $(i+1)$ 扫描信号可以在第二时段和第五时段期间被供应至第 $(i+1)$ 扫描线,并且控制信号可以在第二

时段和第三时段期间被供应至第i控制线。

[0024] OLED可以被配置为在第六时段期间发光。

[0025] 第四电源可以被配置为处于与第二电源的电压电平相同的电压电平下。

[0026] 第三电源可以被配置为处于与第二电源的电压电平相同的电压电平下。

[0027] 第一晶体管至第四晶体管中的每个晶体管的有源层可以包括氧化物半导体。

[0028] 根据本发明的一个或多个实施例,由于被供应至OLED的驱动电流在不管驱动晶体管的阈值电压的情况下被确定,因此像素、驱动像素的方法和包括像素的有机发光显示设备可以被提供以消除或减小由驱动晶体管的阈值电压之间的差导致的亮度不均匀现象。

[0029] 另外,根据本发明的一个或多个实施例,像素、驱动像素的方法和包括像素的有机发光显示设备可被提供以显示大尺寸屏幕。

附图说明

[0030] 现在将在下文中参考附图更充分地描述示例实施例;然而,本发明可以以各种不同的形式体现,并且不应当被解释为限于本文所提出的实施例。相反,提供这些实施例是为了使得此公开将透彻和完整,并且将向本领域技术人员充分地传达本发明的精神和范围。

[0031] 在图中,为了例示清楚,尺寸可能被放大。相同的附图标记始终指代相同的元件。

[0032] 图1示出根据本发明示例性实施例的像素。

[0033] 图2是示出根据本发明示例性实施例的驱动像素的方法的波形图。

[0034] 图3示出根据本发明另一示例性实施例的像素。

[0035] 图4示出根据本发明另一示例性实施例的像素。

[0036] 图5示出根据本发明示例性实施例的有机发光显示设备。

[0037] 图6是示出根据本发明示例性实施例的扫描驱动器和控制驱动器的操作的波形图。

[0038] 图7示出在图5中所示的像素的示例性实施例。

[0039] 图8是示出驱动图7中所示的像素的方法的波形图。

具体实施方式

[0040] 在下文中,将参考附图更详细地描述示例实施例,附图中相同的附图标记始终表示相同的元件。然而,本发明可以以各种不同的形式体现,并且不应当被解释为仅限于本文例示的实施例。相反,提供这些实施例作为示例是为了使得此公开将透彻和完整,并且将向本领域技术人员充分地传达本发明的方面和特征。因此,对于本领域普通技术人员完整理解本发明的方面和特征来说不是必要的工艺、元件和技术可以不被描述。除非另外指出,否则在整个附图和书面描述中,相同的附图标记指代相同的元件,因而其描述可以不被重复。

[0041] 图1示出根据本发明示例性实施例的像素。

[0042] 参考图1,根据本发明示例性实施例的像素PXL1可以包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、电容器Cst和有机发光二极管(OLED)。

[0043] 第一晶体管T1可以被连接在数据线DL和第一节点N1之间。

[0044] 例如,第一晶体管T1的第一电极可以被连接到数据线DL,第一晶体管T1的第二电极可以被连接到第一节点N1,并且第一晶体管T1的栅电极可以被连接到第二控制线CL2。

- [0045] 因此,第一晶体管T1可以响应于被供应至第二控制线CL2的控制信号被导通。
- [0046] 当第一晶体管T1被导通时,数据线DL的数据信号可以被传输到第一节点N1。
- [0047] 第二晶体管T2可以被连接在第一电源ELVDD和第二节点N2之间。
- [0048] 例如,第二晶体管T2的第一电极可以被连接到第一电源ELVDD,第二晶体管T2的第二电极可被连接到第二节点N2,并且第二晶体管T2的栅电极可被连接到第一节点N1。
- [0049] 第二晶体管T2可以用作将驱动电流供应至OLED的驱动晶体管。
- [0050] 例如,第二晶体管T2可以将与被存储在电容器Cst中的电压对应的驱动电流供应至OLED。
- [0051] 第三晶体管T3可以被连接在第一节点N1和第三电源(基准电源)REF之间。
- [0052] 例如,第三晶体管T3的第一电极可以被连接到第一节点N1,第三晶体管T3的第二电极可被连接到基准电源REF,并且第三晶体管T3的栅电极可被连接到第一控制线CL1。
- [0053] 因此,第三晶体管T3可以响应于被供应至第一控制线CL1的控制信号被导通。
- [0054] 当第三晶体管T3被导通时,基准电源REF的电压可以被传输到第一节点N1。
- [0055] 第四晶体管T4可以被连接在第二节点N2和第四电源(初始化电源)INT之间。
- [0056] 例如,第四晶体管T4的第一电极可以被连接到第二节点N2,第四晶体管T4的第二电极可被连接到初始化电源INT,并且第四晶体管T4的栅电极可被连接到第三控制线CL3。
- [0057] 因此,第四晶体管T4可响应于被供应至第三控制线CL3的控制信号被导通。
- [0058] 当第四晶体管T4被导通时,初始化电源INT的电压可以被传输到第二节点N2。
- [0059] 这里,第一至第四晶体管T1、T2、T3和T4中的每个的第一电极可以是源电极或漏电极,并且第一至第四晶体管T1、T2、T3和T4中的每个的第二电极可以是与第一电极不同的电极。
- [0060] 例如,当第一电极是漏电极时,第二电极可以是源电极,而当第一电极是源电极时,第二电极可以是漏电极。
- [0061] 被包括在像素PXL1中的第一至第四晶体管T1、T2、T3和T4中的每个可具有相同的沟道形状。
- [0062] 例如,第一至第四晶体管T1、T2、T3和T4中的每个可以具有n沟道形状。
- [0063] 因此,第一至第四晶体管T1、T2、T3和T4中的每个可利用多晶硅薄膜晶体管(polysilicon TFT)、非晶硅(a-Si)TFT或氧化物TFT来实现。
- [0064] n沟道型晶体管(例如n沟道晶体管)可以在被施加到其栅极的控制信号的电平处于低状态时被截止,并且可以在该控制信号的电平处于高状态时被导通。此外,n沟道型晶体管的操作速度大于p沟道型晶体管(例如p沟道晶体管)的操作速度,使得对于大尺寸显示设备来说n沟道型晶体管可能是理想的。
- [0065] 也就是说,电子具有比空穴的迁移率更高的迁移率。由于n沟道型晶体管使用电子作为载流子,因此n沟道型晶体管的对控制信号的响应速度比使用空穴作为载流子的p沟道型晶体管的对控制信号的响应速度更快。
- [0066] 当第一至第四晶体管T1、T2、T3和T4中的每个利用氧化物TFT来实现时,第一至第四晶体管T1、T2、T3和T4中的每个的有源层可以包括氧化物半导体。
- [0067] 氧化物半导体可以是包括从钛(Ti)、铪(Hf)、锆(Zr)、铝(Al)、钽(Ta)、锗(Ge)、锌(Zn)、镓(Ga)、锡(Sn)和铟(In)中选择的至少一个的氧化物。

[0068] 例如,氧化物半导体可以包括从氧化铟镓锌(In-Ga-Zn-O)、氧化铟锌(In-Zn-O)、氧化锌锡(Zn-Sn-O)、氧化铟镓(In-Ga-O)、氧化铟锡(In-Sn-O)、氧化铟锆(In-Zr-O)、氧化铟锆锌(In-Zr-Zn-O)、氧化铟锆锡(In-Zr-Sn-O)、氧化铟锆镓(In-Zr-Ga-O)、氧化铟铝(In-Al-O)、氧化铟锌铝(In-Zn-Al-O)、氧化铟锡铝(In-Sn-Al-O)、氧化铟铝镓(In-Al-Ga-O)、氧化铟钽(In-Ta-O)、氧化铟钽锌(In-Ta-Zn-O)、氧化铟钽锡(In-Ta-Sn-O)、氧化铟钽镓(In-Ta-Ga-O)、氧化铟锗(In-Ge-O)、氧化铟锗锌(In-Ge-Zn-O)、氧化铟锗锡(In-Ge-Sn-O)、氧化铟锗镓(In-Ge-Ga-O)、氧化钛铟锌(Ti-In-Zn-O)和氧化铪铟锌(Hf-In-Zn-O)中选择的至少一种。

[0069] 上述氧化物半导体仅仅是示例,并且本发明不限于此。例如,可以使用任何合适的氧化物半导体。

[0070] 电容器Cst可以被连接在第一节点N1和第二节点N2之间。

[0071] 例如,电容器Cst的第一电极可以被连接到第一节点N1,并且电容器Cst的第二电极可被连接到第二节点N2。

[0072] OLED可以被连接在第二节点N2和第二电源ELVSS之间。

[0073] 例如,OLED的阳电极可以被连接到第二节点N2,并且OLED的阴电极可以被连接到第二电源ELVSS。

[0074] OLED可接收来自第二晶体管T2的驱动电流,并且可以发射具有与驱动电流对应的亮度的光。

[0075] 此外,如虚线所指示的,寄生电容器Cp可以存在于OLED中。

[0076] 第一节点N1可以是第一晶体管T1、第二晶体管T2、第三晶体管T3和电容器Cst被共同连接至的节点。

[0077] 例如,第一晶体管T1的第二电极、第二晶体管T2的栅电极、第三晶体管T3的第一电极和电容器Cst的第一电极可以被共同连接至第一节点N1。

[0078] 第二节点N2可以是第二晶体管T2、第四晶体管T4、电容器Cst和OLED被共同连接至的节点。

[0079] 例如,第二晶体管T2的第二电极、第四晶体管T4的第一电极、电容器Cst的第二电极和OLED的阳电极可以被共同连接至第二节点N2。

[0080] 第一电源ELVDD可以是高电位电源,并且第二电源ELVSS可以是低电位电源。

[0081] 例如,第一电源ELVDD可以具有正电压,并且第二电源ELVSS可以具有负电压或接地电压。

[0082] 此外,基准电源REF和初始化电源INT中的每个可具有与第二电源ELVSS的电压电平不同或相等的电压电平。

[0083] 图2是示出根据本发明示例性实施例的驱动像素的方法的波形图。

[0084] 为了方便,将参考图1和图2描述在单元时段Pu期间驱动像素PXL1的操作。

[0085] 参考图2,根据本发明示例性实施例的驱动像素PXL1的方法可以包括第一初始化操作、阈值电压补偿操作、数据写入操作、第二初始化操作和发射操作。

[0086] 第一初始化操作可以在第一时段P1期间进行。在第一初始化操作期间,第三晶体管T3可以被导通,以将基准电源REF的电压(在下文中被称为基准电压)供应至第一节点N1,并且第四晶体管T4可被导通,以将初始化电源INT的电压(在下文中被称为初始化电压)供

应至第二节点N2。

[0087] 因此,在第一初始化操作期间,基准电压可被供应至第二晶体管T2的栅电极,并且初始化电压可以被供应至第二晶体管T2的第二电极,例如源电极。

[0088] 为此,在第一时段P1期间,控制信号(例如具有高电平的信号)可以被供应至第一控制线CL1和第三控制线CL3。

[0089] 因此,在第一时段P1期间,第三晶体管T3和第四晶体管T4可被保持在导通状态,并且第一晶体管T1可以被保持在截止状态。

[0090] 由于OLED需要在第一时段P1期间被保持或基本上保持在非发射状态下,因此初始化电压可以具有OLED可在该处被设置为在非发射状态下的电压电平。

[0091] 例如,初始化电压可以具有等于或小于通过将OLED的阈值电压加到第二电源ELVSS的电压而获得的电压值的电压电平。例如,初始化电压可以具有等于或小于第二电源ELVSS的电压电平的电压电平。

[0092] 通过上述初始化操作,像素PXL1可以被初始化为不受在前单元时段的影响。

[0093] 阈值电压补偿操作可以在第二时段P2期间进行。在阈值电压补偿操作期间,第三晶体管T3的导通状态可以被保持,使得第二晶体管T2的阈值电压可被存储在电容器Cst中。

[0094] 为此,在第二时段P2期间,控制信号可以被供应至第一控制线CL1。

[0095] 因此,在第二时段P2期间,第三晶体管T3可以被保持在导通状态,并且第一晶体管T1和第四晶体管T4可处于截止状态。

[0096] 在第二时段P2期间,第一节点N1的电压可以被保持或基本保持在基准电压下,并且第二节点N2的电压可以从初始化电压改变为通过从基准电压减去第二晶体管T2的阈值电压获得的电压值。

[0097] 也就是说,通过源跟随器(source-follower)操作,第二节点N2的电压VN2被改变为使用下面的公式1获得的电压值:

[0098] (1) $V_{N2} = V_{ref} - V_{th}$

[0099] 其中,VN2为第二节点N2的电压,Vref为基准电压,并且Vth为第二晶体管T2的阈值电压。

[0100] 由于电容器Cst存储与第一节点N1的电压和第二节点N2的电压之间的差对应的电压,因此电容器Cst可以存储第二晶体管T2的阈值电压。

[0101] 为了在阈值电压补偿操作期间将OLED保持在非发射状态下,第二节点N2的电压可以具有OLED可在该处被保持在非发射状态下的电压电平。

[0102] 用于进行阈值电压补偿操作的时间由被供应至第一控制线CL1的控制信号来确定。

[0103] 因此,被供应至第一控制线CL1的控制信号的宽度被调整,使得用于进行阈值电压补偿操作的时间可以被调整。因此,根据本发明示例性实施例的像素PXL1可以被应用于其中用于进行阈值电压补偿操作的时间短的大尺寸显示设备。

[0104] 数据写入操作可以在第三时段P3期间进行。在数据写入操作期间,第一晶体管T1可以被导通,以将数据信号供应至第一节点N1。

[0105] 因此,在数据写入操作期间,从数据线DL传输的数据信号可以被供应至第二晶体管T2的栅电极。

[0106] 为此,在第三时段P3期间,控制信号(例如具有高电平的信号)可以被供应至第二控制线CL2。

[0107] 因此,在第三时段P3期间,第一晶体管T1可以被导通,并且第三晶体管T3和第四晶体管T4可被保持在截止状态下。

[0108] 在第三时段P3期间,第一节点N1的电压可以被保持或基本保持在数据信号的电压(在下文中被称为数据电压)下,并且在第三时段P3期间,第二节点N2的电压VN2可以被改变为使用下面的公式2获得的值:

$$[0109] \quad (2) \quad VN2 = V_{ref} - V_{th} + \frac{C_{st1}}{(C_{st1} + C_{p1})} (V_{data} - V_{ref})$$

[0110] 其中,VN2为第二节点N2的电压,Vref为基准电压,Vth为第二晶体管T2的阈值电压,Cst1为电容器Cst的电容,Cp1为寄生电容器Cp的电容,并且Vdata为数据电压。

[0111] 由于电容器Cst存储与第一节点N1的电压和第二节点N2的电压之间的差对应的电压,因此电容器Cst可以存储使用下面的公式(3)和(4)获得的电压:

$$[0112] \quad (3) \quad V_{gs} = VN1 - VN2$$

$$[0113] \quad (4) \quad V_{gs} = V_{data} - [V_{ref} - V_{th} + \frac{C_{st1}}{(C_{st1} + C_{p1})} (V_{data} - V_{ref})]$$

[0114] 其中,Vgs为被存储在电容器Cst中的电压,VN1为第一节点N1的电压,VN2为第二节点N2的电压,Vref为基准电压,Vth为第二晶体管T2的阈值电压,Cst1为电容器Cst的电容,Cp1为寄生电容器Cp的电容,并且Vdata为数据电压。

[0115] 当包括根据本发明示例性实施例的多个像素PXL1时,被包括在多个像素PXL1中的第二晶体管T2可具有由于制造工艺而彼此不同的阈值电压。

[0116] 因此,多个像素PXL1的第二节点N2的电压可能被不同地设置。因此,多个像素PXL1的发射时间之间的差可能出现。

[0117] 因此,在根据本发明示例性实施例的驱动像素PXL1的方法中,可以进行第二初始化操作,使得多个像素PXL1的第二节点N2的电压可以相等或基本上相等地被初始化,并且由于第二晶体管T2的阈值电压之间的差可能出现的发射时间差可以被消除或减少。

[0118] 第二初始化操作可以在第四时段P4期间进行。在第二初始化操作期间,第四晶体管T4可被导通,以将初始化电压再次供应(例如第二次供应)至第二节点N2。

[0119] 因此,在第二初始化操作期间,初始化电压可被供应至第二晶体管T2的第二电极。

[0120] 为此,在第四时段P4期间,控制信号可以被再次供应至第三控制线CL3。

[0121] 因此,在第四时段P4期间,第四晶体管T4可被导通,并且第一晶体管T1和第三晶体管T3可以处于截止状态下。

[0122] 由于初始化电压可以被设置为具有OLED可以在该处被保持或基本上保持为非发射状态下的电压电平,因此在第四时段P4期间,OLED可以被保持或基本上保持在非发射状态下。

[0123] 此外,从第二晶体管T2传输的驱动电流可以经由第四晶体管T4流到初始化电源INT。

[0124] 当初始化电压被供应至第二节点N2时,第一节点N1的电压通过电容器Cst的耦合操作被一起改变,使得在数据写入操作期间,被存储在电容器Cst中的电压可以被保持或基

本上保持,而没有任何改变。

[0125] 发射操作可以在第五时段P5期间进行。在发射操作期间,与被存储在电容器Cst中的电压对应的驱动电流可以从第二晶体管T2被供应至OLED。

[0126] 为此,在第五时段P5期间,控制信号没有被分别供应至控制线CL1、CL2和CL3。

[0127] 因此,在第五时段P5期间,第一晶体管T1、第三晶体管T3和第四晶体管T4可处于截止状态下。

[0128] 在第五时段P5期间,第二晶体管T2可以将使用下面的公式(5)和公式(6)获得的驱动电流供应至OLED:

[0129] (5) $I_o = k(V_{gs} - V_{th})^2$

[0130] (6)
$$I_o = k \left(\frac{C_{p1}}{C_{st1} + C_{p1}} \right)^2 (V_{data} - V_{ref})^2$$

[0131] 其中, I_o 为从第二晶体管T2输出的驱动电流, k 为常数, V_{gs} 为被存储在电容器Cst中的电压, V_{th} 为第二晶体管T2的阈值电压, C_{st1} 为电容器Cst的电容, C_{p1} 为寄生电容器Cp的电容, V_{data} 为数据电压,并且 V_{ref} 为基准电压。

[0132] 因此,OLED可以在第五时段P5期间发射具有与驱动电流 I_o 对应的亮度的光。

[0133] 在这种情况下,从第二晶体管T2输出的驱动电流在不管阈值电压 V_{th} 的情况下被确定。因此,由被包括在像素PXL1中的第二晶体管T2的阈值电压之间的差导致的亮度不均匀现象可以被消除或减少。

[0134] 图3示出根据本发明另一示例性实施例的像素。这里,上述实施例和图3中所示的实施例之间的差异将被描述,因此对相同或基本相同的元件和组件的重复描述可以被省略。

[0135] 参考图3,初始化电源INT可具有等于或基本上等于第二电源ELVSS的电压电平的电压电平。

[0136] 例如,初始化电源INT可利用与第二电源ELVSS相同的电源来实现。

[0137] 因此,在根据本发明另一示例性实施例的像素PXL2中,第四晶体管T4可以被连接在第二节点N2和第二电源ELVSS之间。

[0138] 例如,第四晶体管T4的第一电极可以被连接到第二节点N2,第四晶体管T4的第二电极可被连接到第二电源ELVSS,并且第四晶体管T4的栅电极可被连接到第三控制线CL3。

[0139] 像素PXL2包括比图1中所示的像素PXL1中的电源的数量更少数量的电源,使得可以实现制造的便利和制造成本的降低。

[0140] 图4示出根据本发明另一示例性实施例的像素。这里,上述实施例和图4中所示的实施例之间的差异将被描述,因此对相同或基本相同的元件和组件的重复描述可以被省略。

[0141] 参考图4,基准电源REF可以具有等于或基本上等于第二电源ELVSS的电压电平的电压电平。

[0142] 例如,基准电源REF可以利用与第二电源ELVSS相同的电源来实现。

[0143] 因此,在根据本发明另一示例性实施例的像素PXL3中,第三晶体管T3可以被连接在第一节点N1与第二电源ELVSS之间。

[0144] 例如,第三晶体管T3的第一电极可以被连接到第一节点N1,第三晶体管T3的第二电极可以被连接到第二电源ELVSS,并且第三晶体管T3的栅电极可被连接到第一控制线CL1。

[0145] 像素PXL3可以在其中第二晶体管T2的阈值电压被负偏移的情况下被驱动,并且包括比图1中所示的像素PXL1中的电源的数量更少数量的电源,使得可以实现制造的便利和制造成本的降低。

[0146] 然而,本发明并不限于在图1、图3和图4中分别示出的像素PXL1、PXL2和PXL3,并且根据本发明的另一实施例,为了最小化或进一步减少电源的数量,第二电源ELVSS、初始化电源INT和基准电源REF可包括相同或基本相同的电压电平。

[0147] 例如,第二电源ELVSS、初始化电源INT和基准电源REF可以被实现为相同的电源。

[0148] 在这种情况下,第三晶体管T3可以被连接在第一节点N1和第二电源ELVSS之间,并且第四晶体管T4可以被连接在第二节点N2和第二电源ELVSS之间。

[0149] 图5示出根据本发明示例性实施例的有机发光显示设备,并且图6是示出根据本发明示例性实施例的扫描驱动器和控制驱动器的操作的波形图。

[0150] 参考图5,根据本发明示例性实施例的有机发光显示设备1可以包括:包括多个像素PXL4的像素单元(例如像素区域)10、扫描驱动器20、数据驱动器30、控制驱动器40和时序控制器50。

[0151] 此外,根据本公开示例性实施例的有机发光显示设备1可以进一步包括被连接在扫描驱动器20和像素PXL4之间的 $(n+1)$ 条扫描线S1至 S_{n+1} 、被连接在数据驱动器30和像素PXL4之间的 m 条数据线D1至 D_m 、以及被连接在控制驱动器40和像素PXL4之间的 n 条控制线C1至 C_n (其中 n 和 m 是大于等于2的自然数)。

[0152] 像素PXL4可以被连接到 $(n+1)$ 条扫描线S1至 S_{n+1} 、 m 条数据线D1至 D_m 和 n 条控制线C1至 C_n 。

[0153] 例如,像素PXL4中的每个可以被连接到一条数据线、一条控制线和两条扫描线。

[0154] 也就是,被布置在第 h 线(例如第 h 水平线)处的像素PXL4可以被连接到第 h 扫描线 S_h 、第 $(h+1)$ 扫描线 S_{h+1} 、以及第 h 控制线 C_h (其中 h 是小于等于 n 的自然数)。

[0155] 像素PXL4可以从电源单元接收第一电源ELVDD、第二电源ELVSS、基准电源REF和初始化电源INT。

[0156] 此外,由于从第一电源ELVDD经由OLED流到第二电源ELVSS的电流,像素PXL4中的每个可产生与数据信号对应的光。

[0157] 扫描驱动器20可以通过时序控制器50的控制来产生扫描信号,并且可以将所产生的扫描信号供应至扫描线S1至 S_{n+1} 。

[0158] 因此,像素PXL4可通过扫描线S1至 S_{n+1} 接收扫描信号。

[0159] 参考图6,根据本发明示例性实施例的扫描驱动器20可以在一个帧时段 P_f 期间两次将对应的扫描信号供应至扫描线S1至 S_{n+1} 中的每条。

[0160] 例如,扫描驱动器20可在第一子时段 P_{s1} 期间将第一扫描信号顺序供应至扫描线S1至 S_{n+1} ,并且可在第二子时段 P_{s2} 期间将第二扫描信号顺序供应至扫描线S1至 S_{n+1} 。

[0161] 数据驱动器30可以通过时序控制器50的控制来产生数据信号,并且可以将所产生的数据信号供应至数据线D1至 D_m 。

[0162] 因此,像素PXL4可以从数据线D1至Dm接收数据信号。

[0163] 控制驱动器40可通过时序控制器50的控制来产生控制信号,并且可以将所产生的控制信号供应至控制线C1至Cn。

[0164] 因此,像素PXL4可以从控制线C1至Cn接收控制信号。

[0165] 参考图6,根据本发明示例性实施例的控制驱动器40可在被包括于一个帧时段Pf中的第三子时段Ps3期间将控制信号供应至控制线C1至Cn。

[0166] 在图5中,为了便于例示,扫描驱动器20、数据驱动器30、控制驱动器40和时序控制器50的元件被分别示出。然而,本发明不限于此,并且至少一部分元件可以被集成在一起。

[0167] 图7示出在图5中所示的像素的示例性实施例。具体地,在图7中,为了便于例示,示出被连接到第i扫描线Si、第(i+1)扫描线Si+1、第j数据线Dj和第i控制线Ci的像素PXL4(其中i是小于等于n的自然数,并且j是小于等于m的自然数)。

[0168] 参考图7,根据本发明另一示例性实施例的像素PXL4中的每个可以包括第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、电容器Cst和OLED。

[0169] 然而,图7中所示的像素PXL4与图1中所示的像素PXL1不同在于:第一晶体管T1的栅电极被连接到第i扫描线Si,第三晶体管T3的栅电极被连接到第i控制线Ci,并且第四晶体管T4的栅电极被连接到第(i+1)扫描线Si+1。

[0170] 由于图1中所示的像素PXL1被连接到三条控制线CL1、CL2和CL3,因此用于将控制信号供应至控制线CL1、CL2和CL3的三个驱动单元(例如驱动器)被用来驱动像素PXL1。

[0171] 然而,由于图7中示出的像素PXL4使用两条扫描线Si和Si+1以及一条控制线Ci,因此像素PXL4可以仅使用两个驱动单元或驱动器(例如扫描驱动器20和控制驱动器40)来驱动。

[0172] 上述与图1、图3和图4相关的内容也可以被应用到图7的像素PXL4。这里,上述内容的重复描述将被省略。

[0173] 图8是示出驱动图7中所示的像素的方法的波形图。

[0174] 将参考图7和图8描述在单元时段Pu期间驱动像素PXL4的操作。

[0175] 参考图8,与参考图2描述的实施例相比,根据本发明另一示例性实施例的驱动像素PXL4的方法可以进一步包括初始驱动操作。

[0176] 当第一晶体管T1的栅电极被连接到第i扫描线Si时,附加地进行初始驱动操作。

[0177] 也就是,根据本发明另一示例性实施例的驱动像素PXL4的方法可包括初始驱动操作、第一初始化操作、阈值电压补偿操作、数据写入操作、第二初始化操作和发射操作。

[0178] 初始驱动操作可以在图2中所示的第一时段P1之前的第一时段P1中进行。在初始驱动操作期间,第一扫描信号(例如第i扫描信号),例如具有高电平的扫描信号,可以被供应至第i扫描线Si。

[0179] 因此,在第一时段P1期间,第一晶体管T1可以被导通,并且第三晶体管T3和第四晶体管T4可被保持在截止状态下。

[0180] 第一初始化操作可以在第二时段P2期间进行。在第一初始化操作期间,控制信号,例如具有高电平的信号,可以被供应至第i控制线Ci,第一扫描信号(例如第(i+1)扫描信号),例如具有高电平的扫描信号,可以被供应至第(i+1)扫描线Si+1,并且被供应至第i扫描线的第一扫描信号可被停止(例如被改变到低电平)。

[0181] 因此,在第二时段P2期间,第三晶体管T3和第四晶体管T4可处于导通状态下,并且第一晶体管T1可以被截止。

[0182] 结果,在第一初始化操作期间,基准电压和初始化电压可以被分别供应至像素PXL4的第一节点N1和第二节点N2。

[0183] 阈值电压补偿操作可以在第三时段P3期间进行。在阈值电压补偿操作期间,控制信号可以被供应至(或被保持在)第i控制线Ci,并且被供应至第(i+1)扫描线Si+1的第一扫描信号可以被停止(例如被改变到低电平)。

[0184] 因此,在第三时段P3期间,第三晶体管T3可以被保持在导通状态下,并且第一晶体管T1和第四晶体管T4可处于截止状态下。

[0185] 在第三时段P3期间,第一节点N1的电压可以被保持或基本上保持为基准电压,并且第二节点N2的电压可以从初始化电压改变为通过从基准电压减去第二晶体管T2的阈值电压获得的值。

[0186] 也就是说,第二节点N2的电压被改变为使用上述公式(1)获得的值。

[0187] 由于电容器Cst存储与第一节点N1的电压和第二节点N2的电压之间的差对应的电压,因此电容器Cst可以存储第二晶体管T2的阈值电压。

[0188] 数据写入操作可以在第四时段P4期间进行。在数据写入操作期间,第二扫描信号(例如第i扫描信号),例如具有高电平的扫描信号,可以被供应至第i扫描线Si。

[0189] 因此,在第四时段P4期间,第一晶体管T1可以被导通,并且第三晶体管T3和第四晶体管T4可处于截止状态下。

[0190] 结果,在第四时段P4期间,第一节点N1的电压被保持或基本上保持为从第j数据线Dj传输的数据电压,并且第二节点N2的电压被改变为使用上述公式2获得的值。

[0191] 此外,电容器Cst可以存储使用上述公式3和公式4获得的电压。

[0192] 第二初始化操作可以在第五时段P5期间进行。在第二初始化操作期间,第二扫描信号(例如第(i+1)扫描信号),例如具有高电平的扫描信号,可以被供应至第(i+1)扫描线Si+1。

[0193] 因此,在第五时段P5期间,第四晶体管T4可被导通,并且第一晶体管T1和第三晶体管T3可以处于截止状态下。

[0194] 结果,在第二初始化操作期间,初始化电压可以被供应至第二节点N2。

[0195] 发射操作可以在第六时段P6期间进行。在发射操作期间,扫描信号不被供应至第i扫描线Si和第(i+1)扫描线Si+1,并且控制信号不被供应至第i控制线Ci。

[0196] 因此,在第六时段P6期间,第一晶体管T1、第三晶体管T3和第四晶体管T4可处于截止状态下。

[0197] 结果,在发射操作期间,第二晶体管T2可以将使用上述公式5和公式6获得的驱动电流供应至OLED。因此,OLED可以在发射操作期间发射具有与驱动电流对应的亮度的光。

[0198] 在图中,为了清楚,元件、层和区域的相对尺寸可能被放大。出于易于解释的目的,在本文中可使用诸如“之下”、“下方”、“下”、“下面”、“上方”、“上”等的空间相对术语来描述如图中所示的一个元件或特征相对于另一个(些)元件或特征的关系。将理解,除了图中描述的方位之外,空间相对术语意在包含设备在使用或操作中的不同方位。例如,如果图中设备被翻转,则被描述为在其它元件或特征“下方”或“之下”或“下面”的元件将然后被定向为

在其它元件或特征“上方”。因此,示例术语“下方”和“下面”可以包括上方和下方两种方位。设备可被另外定向(例如旋转90度或者在其它方位),并且本文使用的空间相对描述符应当进行相应的解释。

[0199] 将理解,虽然术语“第一”、“第二”、“第三”等可在本文中用来描述各种元件、组件、区域、层和/或部分,但是这些元件、组件、区域、层和/或部分不应该受这些术语限制。这些术语用来区分一个元件、组件、区域、层或部分与另一个元件、组件、区域、层或部分。因此,下面描述的第一元件、组件、区域、层或部分可以被称为第二元件、组件、区域、层或部分,而不脱离本发明的精神和范围。

[0200] 将理解,当元件或层被称为在另一元件或层“上”、“被连接到”或“被联接到”另一元件或层时,它可以直接在另一元件或层上,被直接连接到或直接联接到另一元件或层,或者可以存在一个或多个中间元件或中间层。另外,还将理解,当元件或层被称为在两个元件或两个层“之间”时,它可以是这两个元件或两个层之间的唯一元件或唯一层,或者也可以存在一个或多个中间元件或中间层。

[0201] 本文使用的术语仅用于描述特定实施例的目的,而不旨在限制本发明。如本文所用,单数形式的“一个”旨在也包括复数形式,除非上下文另外清楚地指出。将进一步理解,当在此说明书中使用术语“包括”、“包含”、“含有”及其变体表明存在所陈述的特征、整数、步骤、操作、元件和/或组件,但不排除存在或添加一个或多个其它特征、整数、步骤、操作、元件、组件和/或它们的组。如本文所用,术语“和/或”包括一个或多个相关联列出项的任意和所有组合。当放在一系列元件之后时,诸如“…中至少一个”的表述修饰整列元件,而不修饰该列中的单独元件。

[0202] 如本文所用,术语“基本上”、“大约”和类似术语被用作近似的术语,而不是作为程度的术语,并且旨在考虑本领域普通技术人员公认的在测量或计算的值中的固有公差。此外,当描述本发明的实施例时,使用“可以”指的是“本发明的一个或多个实施例”。如本文所用,术语“使用”和“被使用”可以被认为分别与术语“利用”和“被利用”同义。另外,术语“示例性”意指示例或例示。

[0203] 根据本文中描述的本发明实施例的电气或电子设备和/或任何其它相关设备或组件可以利用任何合适的硬件、固件(例如专用集成电路)、软件、或软件、固件和硬件的组合来实现。例如,这些设备的各种组件可以被形成在一个集成电路(IC)芯片上或单独的IC芯片上。此外,这些设备的各种组件可以在柔性印刷电路膜、带载封装(TCP)、印刷电路板(PCB)上实现,或者被形成在一个基板上。此外,这些设备的各种组件可以是在一个或多个计算设备中的一个或多个处理器上运行的、执行计算机程序指令并与用于完成本文中描述的各种功能的其它系统组件交互的进程或线程。计算机程序指令被存储在可用标准存储器设备(诸如例如随机存取存储器(RAM))在计算设备中实现的存储器中。计算机程序指令还可以被存储在其它的非临时性计算机可读介质中,诸如例如CD-ROM、闪存驱动器等中。此外,本领域技术人员应认识到,各种计算设备的功能可以被组合或集成到单个计算设备,或者特定计算设备的功能可以跨一个或多个其它计算设备分布,而不脱离本发明示例性实施例的精神和范围。

[0204] 除非另有定义,否则本文使用的所有术语(包括技术和科学术语)具有与本发明所属领域的普通技术人员所通常理解的相同含义。将进一步理解,例如那些在常用字典中定

义的术语应该被解释为具有与它们在相关领域和/或本说明书的上下文中的含义一致的含义,并且将不以理想化或过于正式的意义来解释,除非在本文中明确地如此定义。

[0205] 在本文中已经公开了示例实施例,并且尽管使用了特定的术语,但这些术语仅以一般性和描述性的意思被使用和解释,而不是为了限制的目的。在一些情况下,如截至本申请的递交为止对于本领域普通技术人员来说将是显而易见的那样,结合特定实施例描述的特征、特性和/或元件可以单独使用,或者与结合其它实施例描述的特征、特性和/或元件组合使用,除非另外明确指出。因此,本领域技术人员将理解,可以在不脱离如所附权利要求及其等同方案中提出的本发明的精神和范围的情况下,对形式和细节进行各种改变。

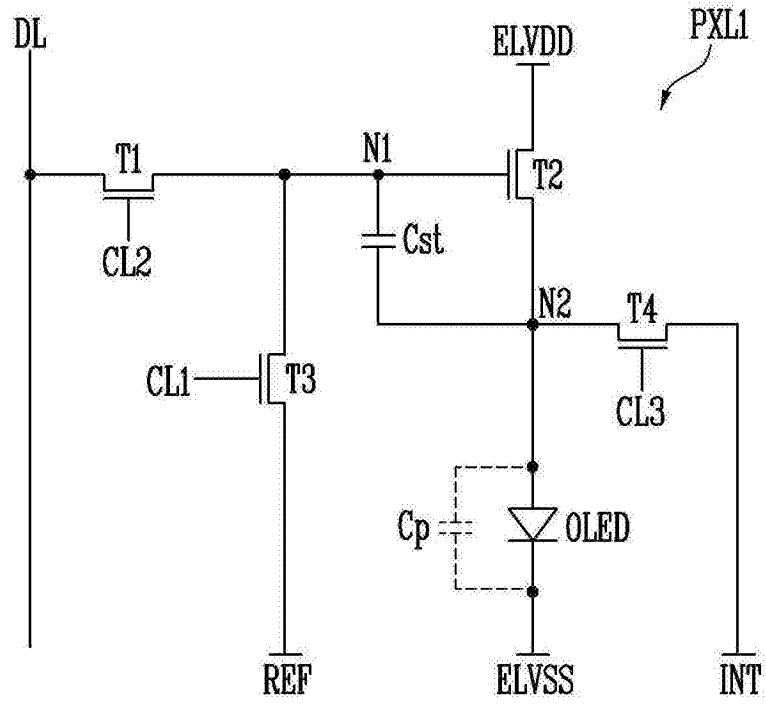


图1

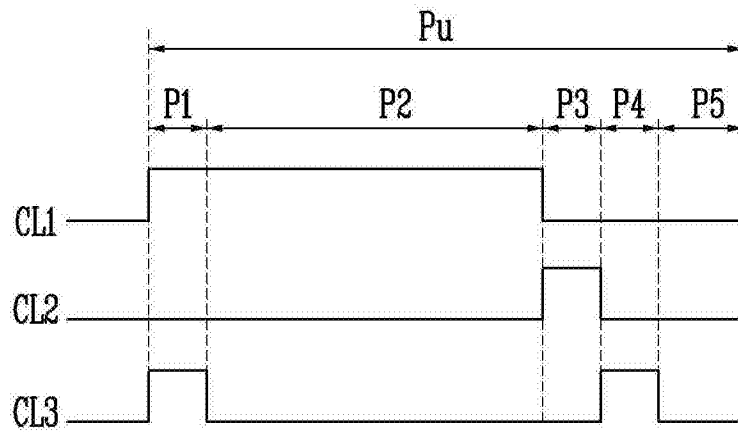


图2

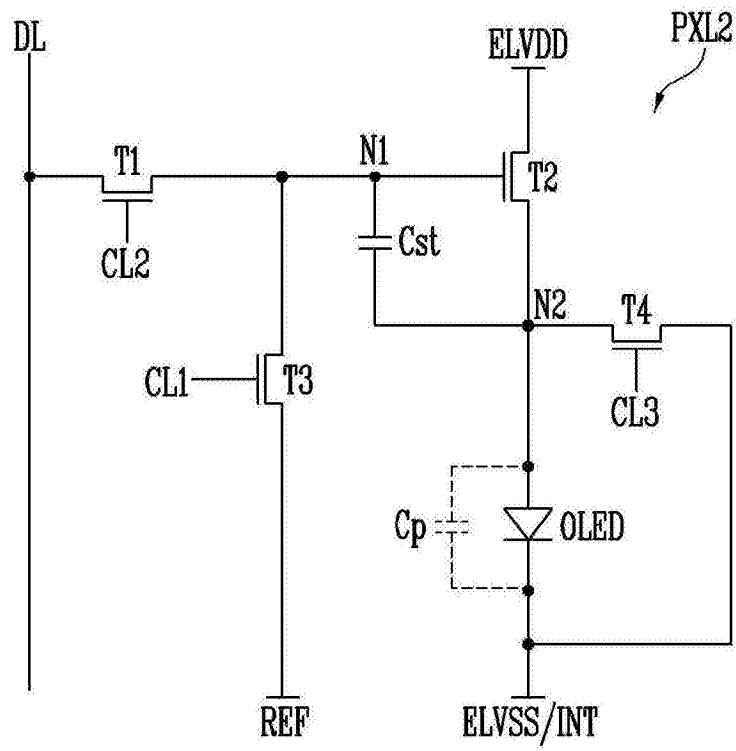


图3

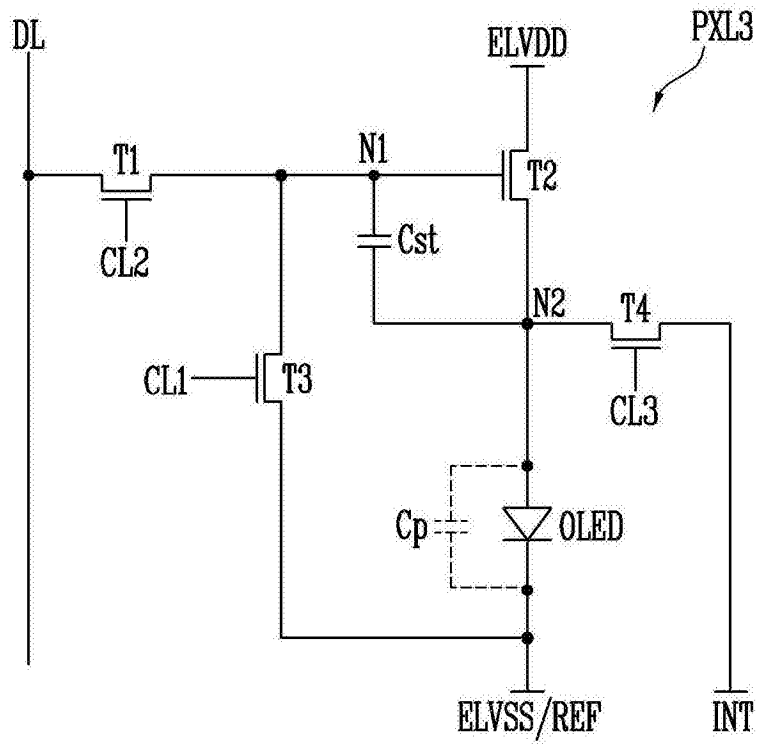


图4

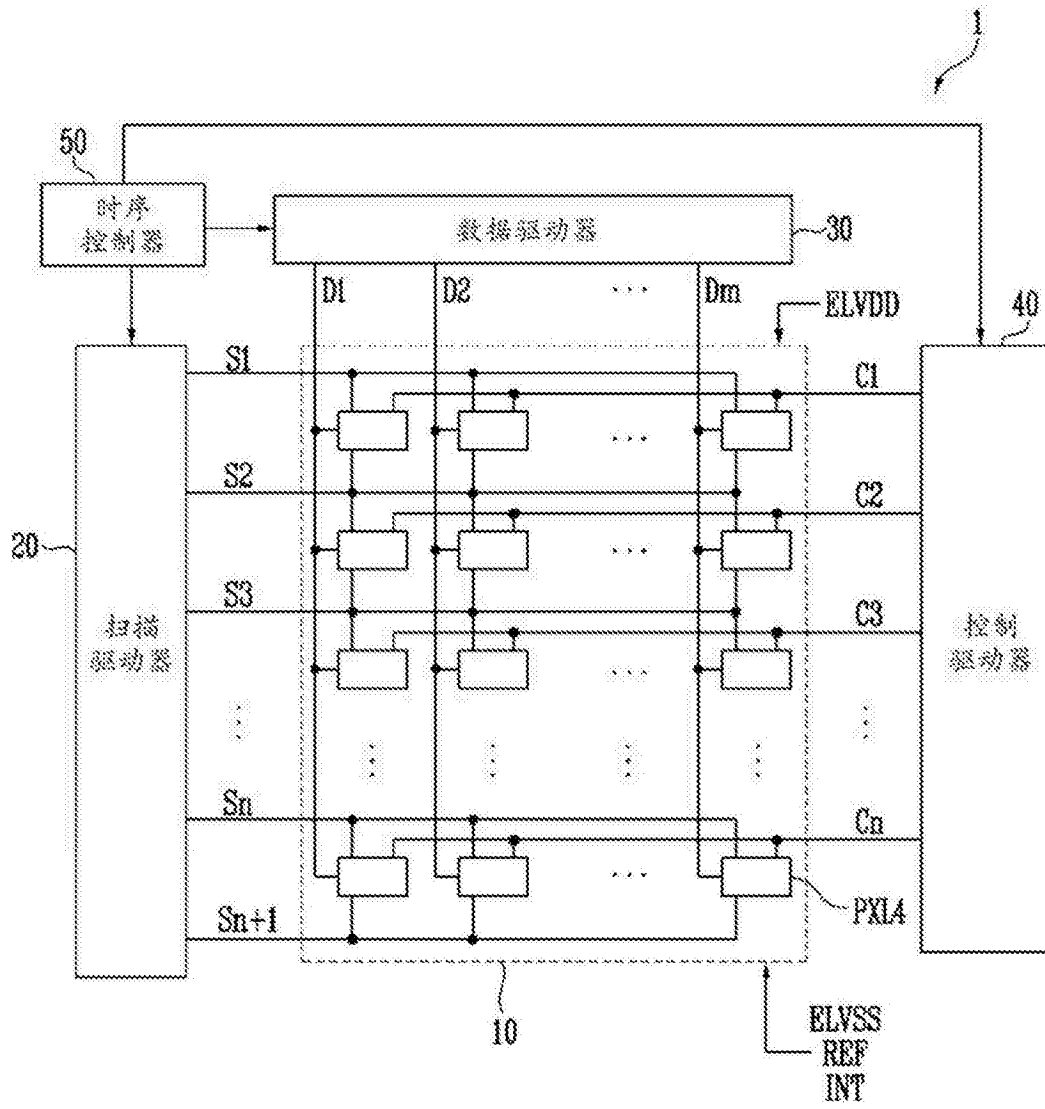


图5

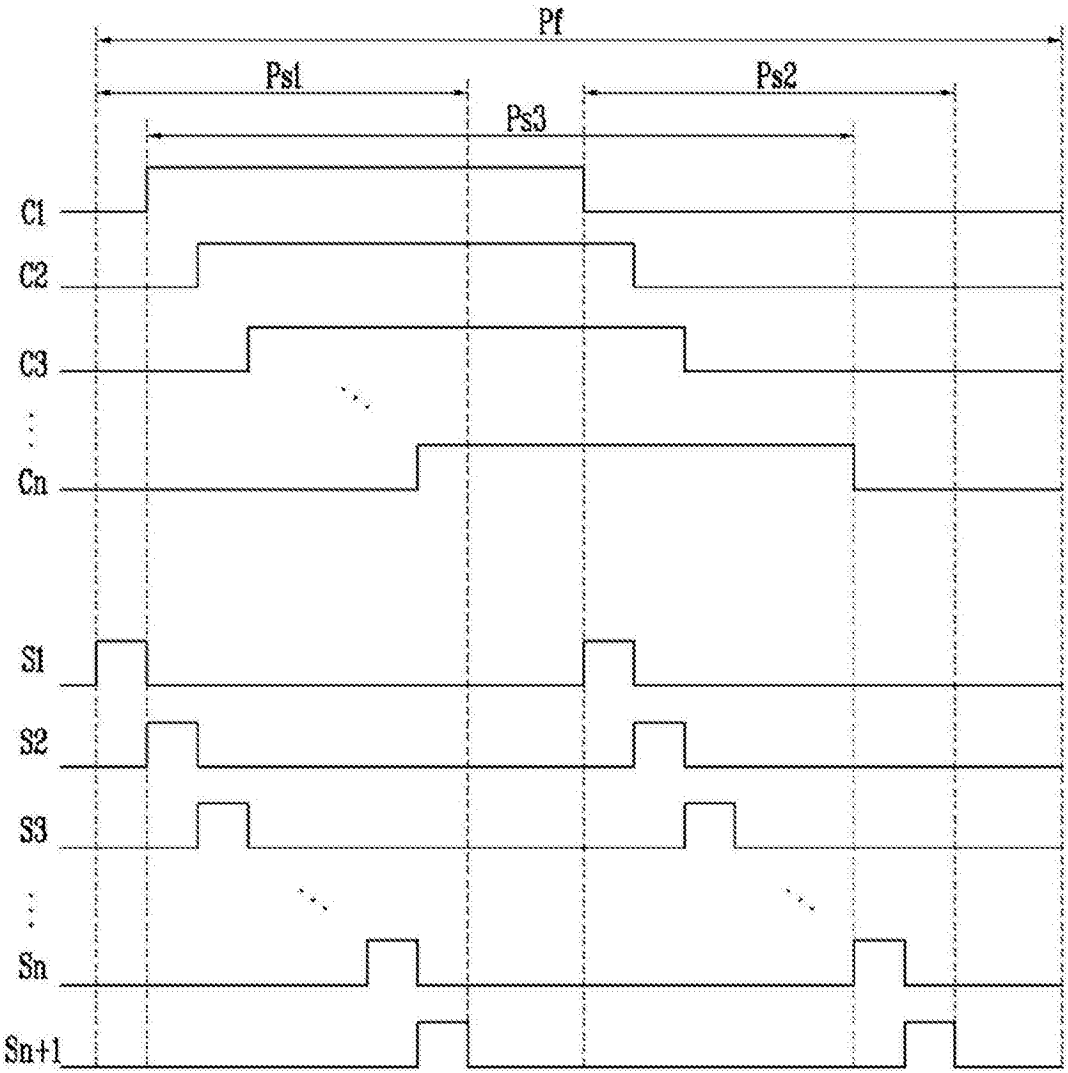


图6

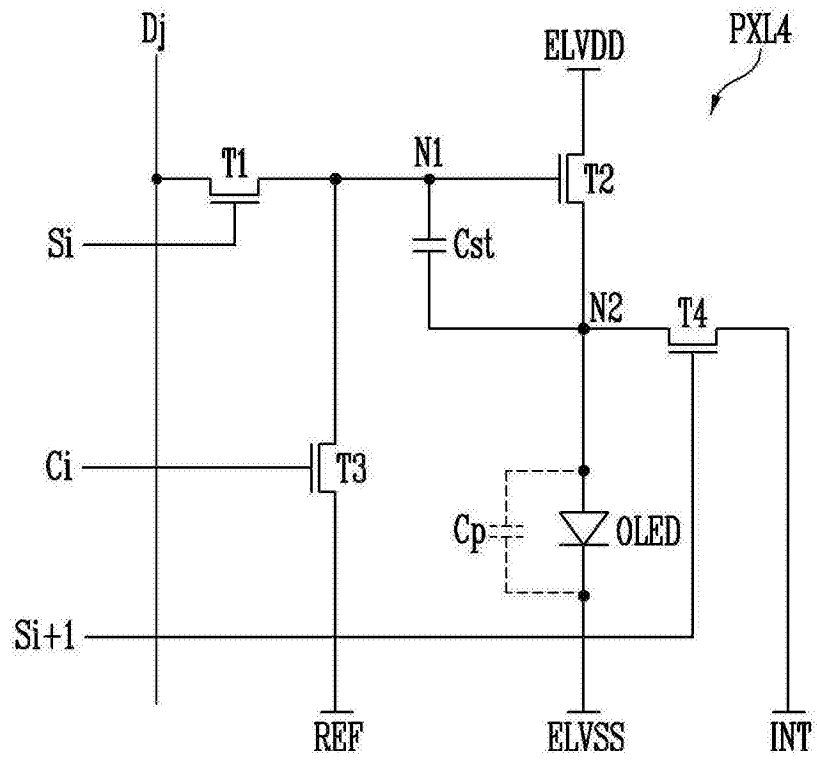


图7

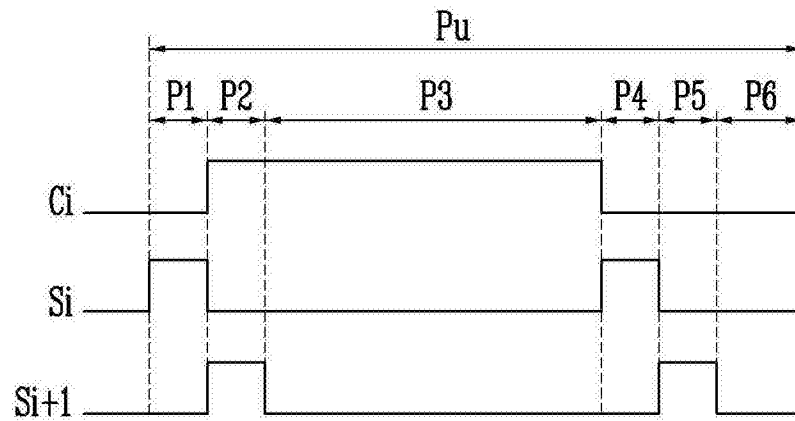


图8

专利名称(译)	像素、驱动像素的方法和包括像素的有机发光显示设备		
公开(公告)号	CN106297666A	公开(公告)日	2017-01-04
申请号	CN201610474401.X	申请日	2016-06-24
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	李在训 黄荣仁 孔智惠 金诊佑 柳道亨 朴镕盛 宋在祐 申秉赫 丁海龟		
发明人	李在训 黄荣仁 孔智惠 金诊佑 柳道亨 朴镕盛 宋在祐 申秉赫 丁海龟		
IPC分类号	G09G3/3233		
CPC分类号	G09G3/3233 G09G2300/0842 G09G2300/0861 G09G2300/0876 G09G2310/0251 G09G2310/0262 G09G2320/0233 G09G2320/0257 G09G2320/045 G09G2300/0819 G09G2310/08 H01L27/1225 H01L27/124 H01L27/1255		
代理人(译)	严芬		
优先权	1020150091376 2015-06-26 KR		
外部链接	Espacenet SIPO		

摘要(译)

提供了一种像素、驱动像素的方法和包括像素的有机发光显示设备。该像素包括：被连接在数据线和第一节点之间的第一晶体管；被连接在第一电源和第二节点之间的第二晶体管，第二晶体管包括被连接到第一节点的栅电极；被连接在第一节点和第三电源之间的第三晶体管；被连接在第二节点和第四电源之间的第四晶体管；被连接在第一节点和第二节点之间的电容器；以及被连接在第二节点和第二电源之间的有机发光二极管(OLED)。

