



(12) 发明专利申请

(10) 申请公布号 CN 105529334 A

(43) 申请公布日 2016. 04. 27

(21) 申请号 201510672844. 5

(22) 申请日 2015. 10. 16

(30) 优先权数据

10-2014-0140175 2014. 10. 16 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道龙仁市

(72) 发明人 朴商镇 金明好 朴相熙 李根昌

车在成 崔泰赫

(74) 专利代理机构 北京铭硕知识产权代理有限公司

公司 11286

代理人 刘灿强

(51) Int. Cl.

H01L 27/12(2006. 01)

H01L 27/32(2006. 01)

H01L 21/77(2006. 01)

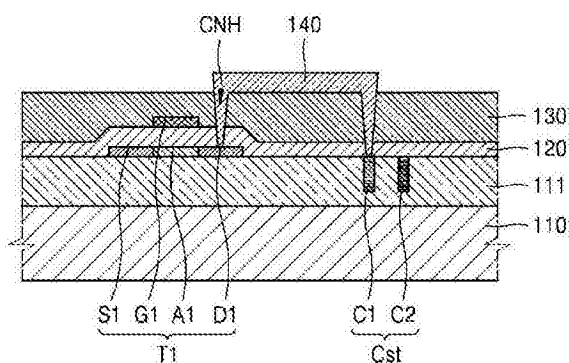
权利要求书2页 说明书9页 附图4页

(54) 发明名称

薄膜晶体管阵列基底及其制造方法和有机发光显示设备

(57) 摘要

提供了薄膜晶体管 (TFT) 阵列基底及其制造方法和有机发光显示设备。所述薄膜晶体管 (TFT) 阵列基底包括: 缓冲层, 设置在基底上; 存储电容器, 设置在缓冲层中, 并且包括沿垂直于基底的方向形成的第一电极和平行于第一电极设置且与第一电极绝缘的第二电极; 以及驱动 TFT, 设置在缓冲层上。



1. 一种薄膜晶体管阵列基底,其特征在于,所述薄膜晶体管阵列基底包括:
缓冲层,设置在基底上;
存储电容器,设置在所述缓冲层中,并且包括沿垂直于所述基底的方向形成的第一电极和平行于所述第一电极设置且与所述第一电极绝缘的第二电极;以及
驱动薄膜晶体管,设置在所述缓冲层上。
2. 如权利要求1所述的薄膜晶体管阵列基底,其特征在于,所述薄膜晶体管阵列基底还包括连接所述第一电极和所述驱动薄膜晶体管的漏电极的连接件。
3. 如权利要求1所述的薄膜晶体管阵列基底,其特征在于,所述存储电容器形成在所述基底的边缘上。
4. 如权利要求3所述的薄膜晶体管阵列基底,其特征在于,所述第一电极沿所述基底的四个侧边缘形成。
5. 如权利要求4所述的薄膜晶体管阵列基底,其特征在于,
所述第二电极以距离所述第一电极的预定距离设置,并且与所述第一电极相比设置在所述基底的更外侧上,
所述第二电极沿所述基底的四个侧边缘形成。
6. 如权利要求1所述的薄膜晶体管阵列基底,其特征在于,所述薄膜晶体管阵列基底还包括设置在所述第一电极和所述第二电极之间且与所述第一电极和所述第二电极平行的存储绝缘层。
7. 一种薄膜晶体管阵列基底,其特征在于,所述薄膜晶体管阵列基底包括:
驱动薄膜晶体管,设置在基底上;以及
存储电容器,设置在所述基底中,并且包括沿垂直于所述基底的方向形成的第一电极和平行于所述第一电极设置且与所述第一电极绝缘的第二电极。
8. 如权利要求7所述的薄膜晶体管阵列基底,其特征在于,所述薄膜晶体管阵列基底还包括设置在所述基底上的缓冲层,
其中,电极孔形成在所述缓冲层中。
9. 如权利要求8所述的薄膜晶体管阵列基底,其特征在于,所述薄膜晶体管阵列基底还包括:
栅极绝缘层和层间绝缘层,形成在所述缓冲层上;以及
连接件,设置在所述层间绝缘层上以连接所述第一电极和所述驱动薄膜晶体管的漏电极,
其中,所述连接件通过所述电极孔连接所述第一电极和所述漏电极。
10. 如权利要求7所述的薄膜晶体管阵列基底,其特征在于,
所述第一电极和所述第二电极设置在所述基底的边缘上,并沿所述基底的四个侧边缘形成,
所述第二电极与所述第一电极相比形成在所述基底的更外侧上。
11. 一种制造薄膜晶体管阵列基底的方法,其特征在于,所述方法包括:
在基底上形成缓冲层;
沿垂直于所述基底的方向在所述缓冲层中形成第一图案,并且在所述缓冲层中平行于所述第一图案形成第二图案;

通过分别在所述第一图案和所述第二图案中沉积第一电极和第二电极形成存储电容器；

在所述缓冲层上形成驱动薄膜晶体管的有源层、源电极和漏电极；

在所述有源层上形成使栅电极绝缘且具有接触孔的栅极绝缘层；以及

形成通过所述接触孔连接所述第一电极和所述源电极或所述漏电极的连接件。

12. 如权利要求 11 所述的方法，其特征在于，

所述第一图案和所述第二图案设置在所述基底的边缘上，并沿所述基底的四个侧边缘形成，

所述第二图案与所述第一图案相比形成在所述基底的更外侧上。

13. 一种制造薄膜晶体管阵列基底的方法，其特征在于，所述方法包括：

在基底中沿垂直于所述基底的方向形成第一图案，并且在所述基底中平行于所述第一图案形成第二图案；

通过分别在所述第一图案和所述第二图案中沉积第一电极和第二电极形成存储电容器；

在所述基底上形成具有电极孔的缓冲层；

在所述缓冲层上形成驱动薄膜晶体管的有源层、源电极和漏电极；

在所述有源层上形成使栅电极绝缘且具有接触孔的栅极绝缘层；以及

形成通过所述接触孔和所述电极孔连接所述第一电极和所述源电极或所述漏电极的连接件。

14. 一种有机发光显示设备，其特征在于，所述有机发光显示设备包括：

显示区域，包括多个像素；以及

非显示区域，围绕所述显示区域设置，

所述多个像素均包括：

缓冲层，设置在基底上；

存储电容器，设置在所述缓冲层中，并且包括沿垂直于所述基底的方向形成的第一电极和平行于所述第一电极设置且与所述第一电极绝缘的第二电极；以及

驱动薄膜晶体管，设置在所述缓冲层上。

薄膜晶体管阵列基底及其制造方法和有机发光显示设备

[0001] 本申请要求于 2014 年 10 月 16 日在韩国知识产权局提交的第 10-2014-0140175 号韩国专利申请的权益,该韩国专利申请的公开内容通过引用全部包含于此。

技术领域

[0002] 一个或更多个示例性实施例涉及薄膜晶体管 (TFT) 阵列基底、制造该 TFT 阵列基底的方法和包括该 TFT 阵列基底的有机发光显示设备。

背景技术

[0003] 通常,有机发光显示设备是包括多个有机发光器件的自发光显示设备,其中,有机发光器件均包括空穴注入电极、电子注入电极以及形成在空穴注入电极和电子注入电极之间的有机发射层。当从空穴注入电极注入的空穴与从电子注入电极注入的电子在有机发射层中结合时,产生激子,当激子从激发态落到基态时,产生光。

[0004] 因为有机发光显示设备是自发光显示设备,所以单独的光源是不必要的。因此,有机发光显示设备可在低电压下驱动并被制造为具有轻的重量和纤薄的轮廓。另外,有机发光显示设备具有诸如宽视角、高对比度和快速响应时间的高级特性。因此,有机发光显示设备被视为下一代显示设备。

发明内容

[0005] 一个或更多个示例性实施例包括薄膜晶体管 (TFT) 阵列基底、制造该 TFT 阵列基底的方法和包括该 TFT 阵列基底的有机发光显示设备。

[0006] 另外的方面将在随后的描述中部分阐述,并且部分地通过描述将是明显的,或者可通过给出的示例性实施例的实践而得知。

[0007] 根据一个或更多个示例性实施例,一种 TFT 阵列基底,包括:缓冲层,设置在基底上;存储电容器,设置在缓冲层中,并且包括沿垂直于基底的方向形成的第一电极和平行于第一电极设置且与第一电极绝缘的第二电极;以及驱动 TFT,设置在缓冲层上。

[0008] TFT 阵列基底还可包括连接第一电极和驱动 TFT 的漏电极的连接件。

[0009] 存储电容器可形成在基底的边缘上。

[0010] 第一电极可沿基底的四个侧边缘形成。

[0011] 第二电极可以以距离第一电极的预定距离设置,并且与第一电极相比设置在基底的更外侧上,第二电极可沿基底的四个侧边缘形成。

[0012] TFT 阵列基底还可包括设置在第一电极和第二电极之间且与第一电极和第二电极平行的存储绝缘层。

[0013] 根据一个或更多个示例性实施例,一种 TFT 阵列基底,包括:驱动 TFT,设置在基底上;以及存储电容器,设置在基底中,并且包括沿垂直于基底的方向形成的第一电极和平行于第一电极设置且与第一电极绝缘的第二电极。

[0014] TFT 阵列基底还可包括设置在基底上的缓冲层,其中,电极孔可形成在缓冲层中。

[0015] TFT 阵列基底还可包括：栅极绝缘层和层间绝缘层，形成在缓冲层上；以及连接件，设置在层间绝缘层上以连接第一电极和驱动 TFT 的漏电极，其中，连接件可通过电极孔连接第一电极和漏电极。

[0016] 第一电极和第二电极可设置在基底的边缘上，并可沿基底的四个侧边缘形成，第二电极与第一电极相比可形成在基底的更外侧上。

[0017] 根据一个或更多个示例性实施例，一种制造 TFT 阵列基底的方法，包括：在基底上形成缓冲层；沿垂直于基底的方向在缓冲层中形成第一图案，并且在缓冲层中平行于第一图案形成第二图案；通过分别在第一图案和第二图案中沉积第一电极和第二电极形成存储电容器；在缓冲层上形成驱动 TFT 的有源层、源电极和漏电极；在有源层上形成使栅电极绝缘且具有接触孔的栅极绝缘层；以及形成通过接触孔连接第一电极和源电极或漏电极的连接件。

[0018] 第一图案和第二图案可设置在基底的边缘上，并可沿基底的四个侧边缘形成，第二图案与第一图案相比可形成在基底的更外侧上。

[0019] 根据一个或更多个示例性实施例，一种制造 TFT 阵列基底的方法，包括：在基底中沿垂直于基底的方向形成第一图案，并且在基底中平行于第一图案形成第二图案；通过分别在第一图案和第二图案中沉积第一电极和第二电极形成存储电容器；在基底上形成具有电极孔的缓冲层；在缓冲层上形成驱动 TFT 的有源层、源电极和漏电极；在有源层上形成使栅电极绝缘且具有接触孔的栅极绝缘层；以及形成通过接触孔和电极孔连接第一电极和源电极或漏电极的连接件。

[0020] 根据一个或更多个示例性实施例，一种有机发光显示设备，包括含有多个像素的显示区域和围绕显示区域设置的非显示区域，所述多个像素均包括：缓冲层，设置在基底上；存储电容器，设置在缓冲层中，并且包括沿垂直于基底的方向形成的第一电极和平行于第一电极设置且与第一电极绝缘的第二电极；以及驱动 TFT，设置在缓冲层上。

附图说明

[0021] 通过下面结合附图对示例性实施例进行描述，这些和 / 或其它方面将变得明显和更易于理解，在附图中：

[0022] 图 1 是根据示例性实施例的包括在有机发光显示设备中的薄膜晶体管 (TFT) 阵列基底的像素电路的示意性剖视图；

[0023] 图 2 是图 1 的 TFT 阵列基底的俯视图，其中，缓冲层形成在 TFT 阵列基底中；

[0024] 图 3 是图 2 的透视图；

[0025] 图 4 是图 3 的剖视图；

[0026] 图 5 是根据另一示例性实施例的 TFT 阵列基底的剖视图；

[0027] 图 6 是根据另一示例性实施例的 TFT 阵列基底的剖视图；

[0028] 图 7A 至图 7C 是示出根据示例性实施例的制造图 3 中示出的 TFT 阵列基底的方法的连续的剖视图；以及

[0029] 图 8 是根据示例性实施例的有机发光显示设备的示意性剖视图。

具体实施方式

[0030] 现在将对示例性实施例做出详细参考,示例性实施例的示例在附图中示出,其中,同样的附图标记始终指示同样的元件。在这方面,当前示例性实施例可具有不同的形式并不应被理解为限于在此阐述的描述。因此,以下仅通过参照附图来描述示例性实施例,以解释本描述的多个方面。当在此使用的,术语“和 / 或”包括一个或更多个相关列出项的任意和全部组合。当诸如“…中的至少一个(种)”的表述位于一系列元件(要素)之后时,修饰整个系列的元件(要素),而非修饰系列中的个别元件(要素)。

[0031] 本发明构思可包括各种实施例和修改,示例性实施例在附图中示出并将在下面进行详细描述。然而,将理解的是,本发明构思不限于示例性实施例,并包括落入本发明构思的精神和范围内的所有修改、等同物和替代物。在整个说明书和附图中,同样的附图标记或标号指示同样的元件。

[0032] 虽然这里可使用诸如“第一”和“第二”的术语来描述各种元件或组件,但这些元件或组件不应受这些术语的限制。这些术语仅用于将一个元件或组件与另一元件或组件区分开。

[0033] 这里使用的术语仅出于描述示例性实施例的目的,而不意图限制本发明构思。将理解的是,当在此使用诸如“包括”、“包含”和“具有”的术语时,说明存在陈述的特征、整体、步骤、操作、元件、组件或它们的组合,但并不排除存在或添加一个或更多个其它特征、整体、步骤、操作、元件、组件或它们的组合。

[0034] 在下文中,将参照附图详细描述示例性实施例。

[0035] 图1是根据示例性实施例的包括在有机发光显示设备中的薄膜晶体管(TFT)阵列基底的像素电路的示意性剖视图。图2是图1的TFT阵列基底的俯视图,其中,缓冲层形成在TFT阵列基底中。图3是图2的透视图。图4是图3的剖视图。

[0036] TFT阵列基底是指包括至少一个TFT的基底。在本说明书中,TFT阵列基底不仅包括多个TFT规则地布置的情况,而且包括多个TFT不规则布置的情况或仅布置一个TFT的情况。

[0037] 虽然在示例性实施例中示出了TFT阵列基底应用于有机发光显示设备,但是本发明构思不限于此。TFT阵列基底可应用于诸如液晶显示(LCD)设备、电泳显示设备和等离子体显示设备的各种显示设备。

[0038] 为了清楚地表示本发明构思的特征,在图1中省略与在元件(诸如设置在沿切线截取的部分中的一些线、一些电极和一些半导体层)中部分表现驱动TFT T1、存储电容器Cst等无关的元件的说明。

[0039] 根据本示例性实施例的TFT阵列基底可包括基底110、设置在基底110上的缓冲层111和设置在缓冲层111中的存储电容器Cst。

[0040] 缓冲层111可用作防止杂质离子扩散、防止外部空气或湿气渗透和使表面平坦的障碍层和/或阻挡层。

[0041] 在另一示例性实施例中可不使用缓冲层111,这将在随后进行详细描述。

[0042] 如图1所示,根据本示例性实施例的存储电容器Cst可沿垂直于基底110的方向形成。例如,存储电容器Cst的第一电极C1和第二电极C2可沿垂直于基底110的方向形成在缓冲层111中,以彼此分隔开预定的距离。

[0043] 第一电极C1和第二电极C2可包括从钼(Mo)、铝(Al)、铂(Pt)、钯(Pd)、银(Ag)、

镁 (Mg)、金 (Au)、镍 (Ni)、钕 (Nd)、铱 (Ir)、铬 (Cr)、锂 (Li)、钙 (Ca)、钛 (Ti)、钨 (W) 和铜 (Cu) 中选择的至少一种金属。

[0044] 在传统的 TFT 阵列基底中, 存储电容器通常沿平行于基底的方向形成。即, 存储电容器的下电极平行于基底形成在缓冲层上, 存储电容器的上电极形成在绝缘层上以与下电极绝缘。在这种情况下, 用于 TFT 的区域由于存储电容器的形成而减少。另外, 在后发射型显示设备的情况下, 存在光被存储电容器的电极阻挡的可能性。

[0045] 另一方面, 在根据本示例性实施例的 TFT 阵列基底的情况下, 存储电容器 Cst 沿垂直于基底 110 的方向形成。因此, 即使当存储电容器 Cst 形成时, 也可降低用于 TFT 的区域减少的可能性。

[0046] 另外, 因为存储电容器 Cst 的第一电极 C1 和第二电极 C2 沿垂直于基底 110 的方向形成, 所以可减少光被电极阻挡的可能性。即, 即使在后发射型显示设备中, 也可减少光被存储电容器 Cst 的电极阻挡的可能性。

[0047] 因此, 在根据本示例性实施例的 TFT 阵列基底中, 因为存储电容器 Cst 沿垂直于基底 110 的方向形成, 所以可以增大 TFT 阵列基底的开口率。

[0048] 第一电极 C1 和第二电极 C2 可在缓冲层 111 中以任意深度形成。

[0049] 存储电容器 Cst 的第二电极 C2 必须与第一电极 C1 绝缘。在根据本示例性实施例的 TFT 阵列基底中, 第二电极 C2 可通过平行于第一电极 C1 并以距离第一电极 C1 的预定距离形成来与第一电极 C1 绝缘。

[0050] 即, 因为即使当第一电极 C1 和第二电极 C2 之间没有设置单独的绝缘层时, 位于第一电极 C1 和第二电极 C2 之间的缓冲层 111 也使第一电极 C1 和第二电极 C2 彼此绝缘, 所以第一电极 C1 和第二电极 C2 可形成存储电容器 Cst。

[0051] 驱动 TFT T1 形成在缓冲层 111 上。驱动 TFT T1 包括有源层 A1、栅电极 G1、源电极 S1 和漏电极 D1。源电极 S1 对应于有源层 A1 中的掺杂的驱动源区, 漏电极 D1 对应于有源层 A1 中的掺杂的驱动漏区。在有源层 A1 中, 驱动源区与驱动漏区之间的区域对应于驱动沟道区。

[0052] 有源层 A1 可包括不掺杂掺杂剂且由多晶硅形成的沟道区以及掺杂有掺杂剂且形成在沟道区的两侧上的源区和漏区。这里, 掺杂剂取决于 TFT 的类型, 并且可以是 N 型掺杂剂或 P 型掺杂剂。

[0053] 如图 1 所示, 栅极绝缘层 120 可形成在缓冲层 111 上, 其中, 存储电容器 Cst 形成在缓冲层 111 中, 有源层 A1 形成在缓冲层 111 上。栅极绝缘层 120 可包括由诸如氧化硅或氮化硅的无机材料形成的单层或多层。栅极绝缘层 120 使有源层 A1 与栅电极 G1 彼此绝缘。

[0054] 接触孔 CNH 可形成在栅极绝缘层 120 中。第一电极 C1 和驱动 TFT T1 的漏电极 D1 可通过接触孔 CNH 连接。

[0055] 驱动 TFT T1 的栅电极 G1 可形成在栅极绝缘层 120 上, 层间绝缘层 130 可形成在栅电极 G1 上。

[0056] 栅电极 G1 可包括从钼 (Mo)、铝 (Al)、铂 (Pt)、钯 (Pd)、银 (Ag)、镁 (Mg)、金 (Au)、镍 (Ni)、钕 (Nd)、铱 (Ir)、铬 (Cr)、锂 (Li)、钙 (Ca)、钛 (Ti)、钨 (W) 和铜 (Cu) 中选择的至少一种金属。

[0057] 层间绝缘层 130 可形成在基底 110 的整个表面上以覆盖栅电极 G1。

[0058] 层间绝缘层 130 可由无机材料或有机材料形成。在一些示例性实施例中,层间绝缘层 130 可由无机材料形成。例如,层间绝缘层 130 可由金属氧化物或金属氮化物形成,无机材料可包括氧化硅 (SiO_2)、氮化硅 (SiN_x)、氮氧化硅 (SiON)、氧化铝 (Al_2O_3)、氧化钛 (TiO_2)、氧化钽 (Ta_2O_5)、氧化铪 (HfO_2) 或氧化锆 (ZrO_2)。在一些示例性实施例中,层间绝缘层 130 可由具有大约 4 至大约 7 的介电常数的材料形成。

[0059] 层间绝缘层 130 可包括由诸如氧化硅 (SiO_x) 和 / 或氮化硅 (SiN_x) 的无机材料形成的单层或多层。在一些示例性实施例中,层间绝缘层 130 可包括 $\text{SiO}_x/\text{SiN}_y$ 或 $\text{SiN}_x/\text{SiO}_y$ 的二元结构。

[0060] 与栅极绝缘层 120 中类似,接触孔 CNH 可形成在层间绝缘层 130 中。第一电极 C1 和驱动 TFT T1 的漏电极 D1 可通过接触孔 CNH 连接。

[0061] 根据本示例性实施例的 TFT 阵列基底还可包括在层间绝缘层 130 上的连接件 140。

[0062] 连接件 140 可通过接触孔 CNH 来连接第一电极 C1 与驱动 TFT T1 的漏电极 D1。

[0063] 如图 2 至图 4 所示,在根据本示例性实施例的 TFT 阵列基底中,存储电容器 Cst 可形成在基底 110 的边缘上。详细地讲,第一电极 C1 可沿基底 110 的四个侧边缘并围绕基底 110 的四个侧边缘形成。

[0064] 第二电极 C2 可以以距离第一电极 C1 的预定距离设置在第一电极 C1 外。另外,与第一电极 C1 类似,第二电极 C2 可沿基底 110 的四个侧边缘并围绕基底 110 的四个侧边缘形成。

[0065] 传统的 TFT 阵列基底的存储电容器通常平行于基底并围绕基底的中心部分形成。因此,用于 TFT 的区域减少,存储电容器的容量受到限制。

[0066] 另一方面,因为根据本示例性实施例的存储电容器 Cst 沿垂直于基底 110 的方向形成,所以可有效地利用空间并且可增大存储电容器 Cst 的容量,而不影响用于 TFT 的区域。

[0067] 即,如图 2 至图 4 所示,因为根据本示例性实施例的存储电容器 Cst 沿垂直于基底 110 的方向形成,所以它可形成在基底 110 的边缘上。另外,当基底 110 被形成成为具有矩形形状时,基底 110 具有四个侧边缘,并且存储电容器 Cst 可形成在基底 110 的四个侧边缘中的每个上。

[0068] 即,第一电极 C1 和第二电极 C2 可沿基底 110 的四个侧边缘并围绕基底 110 的四个侧边缘形成。因此,因为存储电容器 Cst 形成在基底 110 的四个侧边缘中的每个上,所以可增大由第一电极 C1 和第二电极 C2 形成的存储电容器 Cst 的容量。

[0069] 具体地讲,可增大存储电容器 Cst 的容量,而在不影响用于 TFT 的区域。另外,如上所述,可增大开口率。

[0070] 如图 4 所示,从 TFT 阵列基底的剖面的视角观察,存储电容器 Cst 可形成在基底 110 的两端上。这是因为根据本示例性实施例的存储电容器 Cst 沿基底 110 的四个侧边缘形成。

[0071] 如上所述,因为存储电容器 Cst 连接地沿基底 110 的四个侧边缘形成,因而从剖面视角观察,存储电容器 Cst 形成在基底 110 的两端中的每端上,所以可增大 TFT 阵列基底的存储电容器 Cst 的容量。

[0072] 图 5 是根据另一示例性实施例的 TFT 阵列基底的剖视图。

[0073] 为便于描述,将省略与上述示例性实施例的元件相同的本示例性实施例的元件的冗余描述,以下描述将集中在与上述示例性实施例的元件不同的本示例性实施例的元件上。

[0074] 在根据本示例性实施例的 TFT 阵列基底中,存储绝缘层 CIL 可另外地形成在第一电极 C1 和第二电极 C2 之间。

[0075] 在上述示例性实施例中,缓冲层 111 可用作以彼此预定距离形成的存储电容器 Cst 的第一电极 C1 和第二电极 C2 之间的存储绝缘层。

[0076] 另一方面,存储绝缘层 CIL 可另外地形成在根据本示例性实施例的存储电容器 Cst 的第一电极 C1 和第二电极 C2 之间。存储绝缘层 CIL 可由可使第一电极 C1 和第二电极 C2 彼此绝缘的任意材料形成。

[0077] 图 6 是根据另一示例性实施例的 TFT 阵列基底的剖视图。

[0078] 根据本示例性实施例的 TFT 阵列基底可包括基底 110、设置在基底 110 上的驱动 TFT T1 和设置在基底 110 中的存储电容器 Cst。因为基底 110 和驱动 TFT T1 与上述示例性实施例中相同,所以,为便于描述,将省略其冗余描述。

[0079] 根据本示例性实施例的存储电容器 Cst 可沿垂直于基底 110 的方向形成在基底 110 中。即,第一电极 C1 和第二电极 C2 可通过沿垂直于基底 110 的方向使基底 110 部分地图案化来形成。第二电极 C2 可与第一电极 C1 以预定距离形成,使得第二电极 C2 与第一电极 C1 绝缘。

[0080] 因为基底 110 使第一电极 C1 和第二电极 C2 彼此绝缘,所以不需要单独的绝缘层。另外,存储绝缘层可另外地形成在第一电极 C1 和第二电极 C2 之间。

[0081] 根据本示例性实施例的存储电容器 Cst 可形成在基底 110 的边缘处。即,如在上述示例性实施例中,第一电极 C1 和第二电极 C2 可沿基底 110 的四个侧边缘并围绕基底 110 的四个侧边缘形成。

[0082] 因此,可增大存储电容器 Cst 的容量,并且可改善开口率。

[0083] 与上述示例性实施例的形成在缓冲层 111 中的存储电容器 Cst 不同,本示例性实施例的存储电容器 Cst 形成在基底 110 中。

[0084] 因为除了这个区别之外,本示例性实施例的存储电容器 Cst 与上述示例性实施例的存储电容器 Cst 相同,所以,为便于描述,将省略其冗余描述。

[0085] 在根据本示例性实施例的 TFT 阵列基底中,缓冲层 111 可形成在其中形成有存储电容器 Cst 的基底 110 上。

[0086] 电极孔 113 可形成在缓冲层 111 中。第一电极 C1 和驱动 TFT T1 的漏电极 D1 可通过电极孔 113 连接。因为缓冲层 111 的其它特征与上述示例性实施例的缓冲层的特征相同,所以,为便于描述,将省略其冗余描述。

[0087] 栅极绝缘层 120 和层间绝缘层 130 可形成在缓冲层 111 上。接触孔 CNH 可形成在栅极绝缘层 120 和层间绝缘层 130 中,第一电极 C1 和驱动 TFT T1 的漏电极 D1 可通过接触孔 CNH 连接。因为栅极绝缘层 120 和层间绝缘层 130 的其它特征与上述示例性实施例的栅极绝缘层和层间绝缘层的特征相同,所以,为便于描述,将省略其冗余描述。

[0088] 图 7A 至图 7C 是示出根据示例性实施例的制造图 3 中示出的 TFT 阵列基底的方法的连续的剖视图。

[0089] 参照图 7A,可在基底 110 上形成缓冲层 111,可沿垂直于基底 110 的方向在缓冲层 111 中形成第一图案 111a。可在缓冲层 111 中将第一图案 111a 形成预定深度。

[0090] 可通过基于掩模的图案化工艺和蚀刻工艺来形成第一图案 111a。蚀刻工艺可通过湿法蚀刻、干法蚀刻或其组合执行。当然,形成第一图案 111a 的方法不限于此。

[0091] 另外,平行于第一图案 111a 并以距离第一图案 111a 的预定距离形成第二图案 111b。可同时地或以任何顺序顺序地形成第一图案 111a 和第二图案 111b。

[0092] 第一图案 111a 和第二图案 111b 可形成在基底 110 的边缘上,并且可沿基底 110 的四个侧边缘并围绕基底 110 的四个侧边缘形成。

[0093] 参照图 7B,可分别在第一图案 111a 和第二图案 111b 中沉积第一电极 C1 和第二电极 C2。可同时地或以任何顺序顺序地沉积第一电极 C1 和第二电极 C2。

[0094] 参照图 7C,在沉积第一电极 C1 和第二电极 C2 之后,可在缓冲层 111 上形成驱动 TFT 的有源层 A1。

[0095] 有源层 A1 可由包括非晶硅或晶体硅的半导体形成,并可通过各种沉积工艺沉积。在这种情况下,晶体硅可通过使非晶硅结晶形成。非晶硅可通过各种工艺结晶,诸如,快速热退火 (RTA)、固相晶化 (SPC)、准分子激光退火 (ELA)、金属诱导晶化 (MIC)、金属诱导横向晶化 (MILC) 和顺序横向固化 (SLS)。可通过光刻工艺使有源层 A1 图案化。

[0096] 另外,可在有源层 A1 上形成其中形成有接触孔 CNH 的栅极绝缘层 120。栅极绝缘层 120 使有源层 A1 与待形成在其上的栅电极 G1 绝缘。栅极绝缘层 120 形成在基底 110 的整个表面上以覆盖有源层 A1。

[0097] 栅极绝缘层 120 可由有机或无机绝缘体形成。在一些示例性实施例中,栅极绝缘层 120 可由氮化硅 (SiN_x)、氧化硅 (SiO_2)、氧化锆或氧化铝形成。例如,栅极绝缘层 120 可通过各种沉积工艺形成,诸如溅射、化学气相沉积 (CVD) 和等离子体增强化学气相沉积 (PECVD)。

[0098] 可在栅极绝缘层 120 上形成被栅极绝缘层 120 绝缘的栅电极 G1。可将栅电极 G1 形成为与有源层 A1 至少部分地叠置。

[0099] 栅电极 G1 可包括从钼 (Mo)、铝 (Al)、铂 (Pt)、钯 (Pd)、银 (Ag)、镁 (Mg)、金 (Au)、镍 (Ni)、钕 (Nd)、铱 (Ir)、铬 (Cr)、锂 (Li)、钙 (Ca)、钛 (Ti)、钨 (W) 和铜 (Cu) 中选择的至少一种金属。

[0100] 此后,使用栅电极 G1 作为掩模,可将掺杂剂植入到有源层 A1 的两端中,以形成源电极 S1 和漏电极 D1。当将诸如硼 (B) 的三价掺杂剂植入到一部分中时,该部分具有 P 型导电性,当将诸如磷 (P)、砷 (As) 或锑 (Sb) 的五价掺杂剂植入到一部分中时,该部分具有 N 型导电性。

[0101] 此后,可形成其中形成有接触孔 CNH 的层间绝缘层 130 以覆盖栅电极 G1。

[0102] 层间绝缘层 130 可包括有机材料和无机材料的单层或其堆叠结构。在一些示例性实施例中,层间绝缘层 130 可由氮化硅 (SiN_x)、氧化硅 (SiO_2)、氧化锆或氧化铝形成。在一些示例性实施例中,层间绝缘层 130 可包括 $\text{SiN}_x/\text{SiO}_2$ 或 $\text{SiO}_2/\text{SiN}_x$ 的二元结构。例如,层间绝缘层 130 可通过各种沉积工艺形成,诸如溅射、化学气相沉积 (CVD) 和等离子体增强化学气相沉积 (PECVD)。

[0103] 此后,可在层间绝缘层 130 上形成连接件 140。连接件 140 可通过接触孔 CNH 连接

存储电容器 Cst 的第一电极 C1 和驱动 TFT T1 的漏电极 D1。

[0104] 制造图 6 中示出的根据示例性实施例的 TFT 阵列基底的方法与上述制造方法不同。

[0105] 参照图 6, 在图 6 中示出的根据示例性实施例的 TFT 阵列基底的情况下, 可首先使基底 110 图案化, 可在图案中沉积第一电极 C1 和第二电极 C2, 并且可在基底 110 上形成缓冲层 111。

[0106] 第一图案和第二图案可沿垂直于基底 110 的方向形成在基底 110 中, 并且可通过基于掩模的图案化工艺和蚀刻工艺形成。蚀刻工艺可通过湿法蚀刻、干法蚀刻或其组合执行。当然, 形成第一图案和第二图案的方法不限于此。

[0107] 因为在形成缓冲层 111 之后的工艺与上述制造方法的工艺相同, 所以, 为便于描述, 将省略其冗余描述。

[0108] 图 8 是根据示例性实施例的有机发光显示设备的示意性剖视图。

[0109] 参照图 8, 有机发光显示设备包括根据示例性实施例的 TFT 阵列基底。在图 8 中, 如图 1 至图 8 中的同样的附图标记表示同样的元件。因此, 为简单描述起见, 将在此省略其冗余描述。

[0110] 在根据本示例性实施例的有机发光显示设备中, 平坦化层 PL 可形成在基底 110 的整个表面上以覆盖连接件 140。像素电极 151 可形成在平坦化层 PL 上。

[0111] 平坦化层 PL 可由绝缘材料形成。例如, 平坦化层 PL 可被形成为具有无机材料、有机材料或有机 / 无机化合物的单层结构或者多层结构, 并且可通过各种沉积方法形成。在一些示例性实施例中, 平坦化层 PL 可由从聚丙烯酸酯树脂、环氧树脂、酚醛树脂、聚酰胺树脂、聚酰亚胺树脂、不饱和的聚酯树脂、聚苯醚树脂、聚苯硫醚树脂和苯并环丁烯 (BCB) 中选择的至少一种形成。

[0112] 在有机发光显示设备的显示区域中, 有机发光器件 OLED 可设置在 TFT 阵列基底上。有机发光器件 OLED 可包括像素电极 151、包括有机发射层的中间层 153 以及对电极 155。另外, 有机发光显示设备还可包括像素限定层 160 和分隔件 170。

[0113] 像素电极 151 和 / 或对电极 155 可以是透明电极或反射电极。透明电极可包括氧化铟锡 (ITO)、氧化铟锌 (IZO)、氧化锌 (ZnO) 或氧化铟 (In_2O_3), 反射电极可包括由 Ag、Mg、Al、Pt、Pd、Au、Ni、Nd、Ir、Cr 或其任意组合形成的反射层或者由 ITO、IZO、ZnO 或 In_2O_3 形成的透明层。在一些示例性实施例中, 像素电极 151 或对电极 155 可具有 ITO/Ag/ITO 结构。

[0114] 像素限定层 160 可限定像素区域和非像素区域。像素限定层 160 可包括暴露像素电极 151 的开口, 并且可被形成为覆盖 TFT 阵列基底的整个表面。

[0115] 像素电极 151、中间层 153 和对电极 155 可构成有机发光器件 OLED。从有机发光器件 OLED 的像素电极 151 和对电极 155 注入的空穴和电子可在中间层 153 的有机发射层中结合以产生光。

[0116] 中间层 153 可包括有机发射层。作为另一示例, 中间层 153 可包括有机发射层, 并且还可包括空穴注入层 (HIL)、空穴传输层 (HTL)、电子传输层 (ETL) 和电子注入层 (EIL) 中的至少一种。然而, 本示例性实施例不限于此, 中间层 153 可包括有机发射层并还可包括其它各种功能层。

[0117] 对电极 155 可形成在中间层 153 上。对电极 155 可与像素电极 151 产生电场以使

中间层 153 能够发光。像素电极 151 可在每个像素中被图案化,对电极 155 可被形成为将共电压施加到所有像素。

[0118] 虽然附图中仅示出了一个有机发光器件 OLED,但是显示面板可包括多个有机发光器件 OLED。单个像素可形成在每个有机发光器件 OLED 中,可以在每个像素实现红色、绿色、蓝色或白色。

[0119] 如上所述,根据一个或更多个上述示例性实施例,在有机发光显示设备中,因为存储电容器 Cst 的第一电极 C1 和第二电极 C2 沿垂直于基底 110 的方向围绕基底 110 的边缘形成,所以可增大存储电容器 Cst 的存储容量并且可改善显示设备的开口率。

[0120] 应该理解的是,在此描述的示例性实施例应仅被视为描述性的含义,而非出于限制的目的。在每个示例性实施例内的特征或方面的描述应通常被视为可适用于其它示例性实施例中的其它相似的特征或方面。

[0121] 尽管已经参照附图描述了一个或更多个示例性实施例,但是本领域普通技术人员将理解的是,在不脱离如权利要求书限定的本发明构思的精神和范围的情况下,可做出形式上和细节上的各种改变。

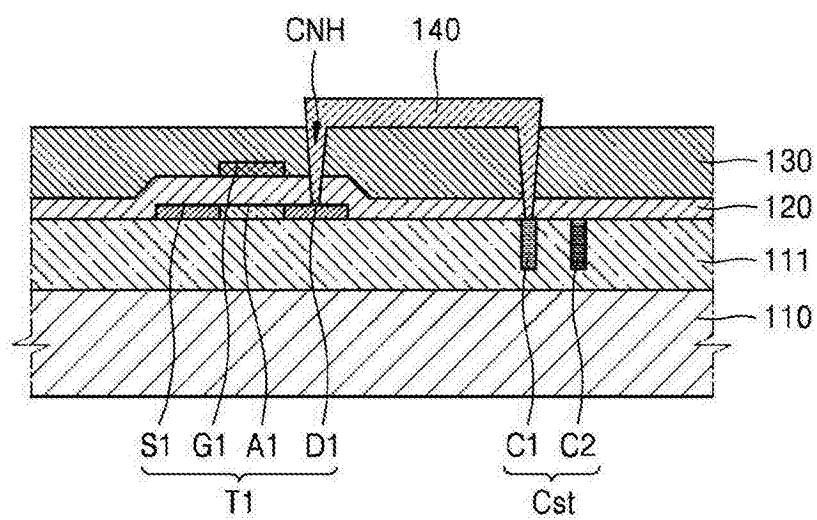


图 1

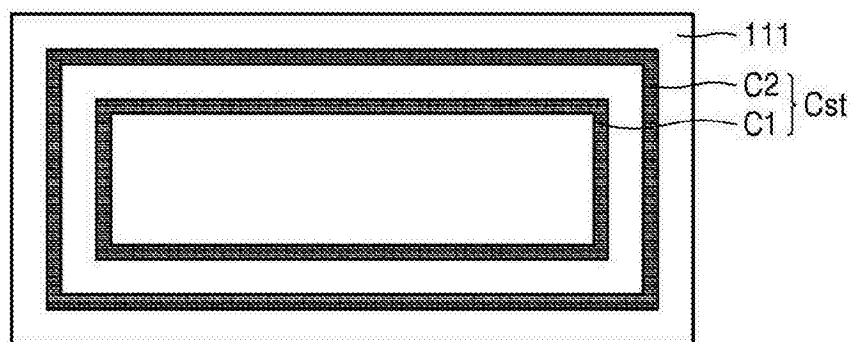


图 2

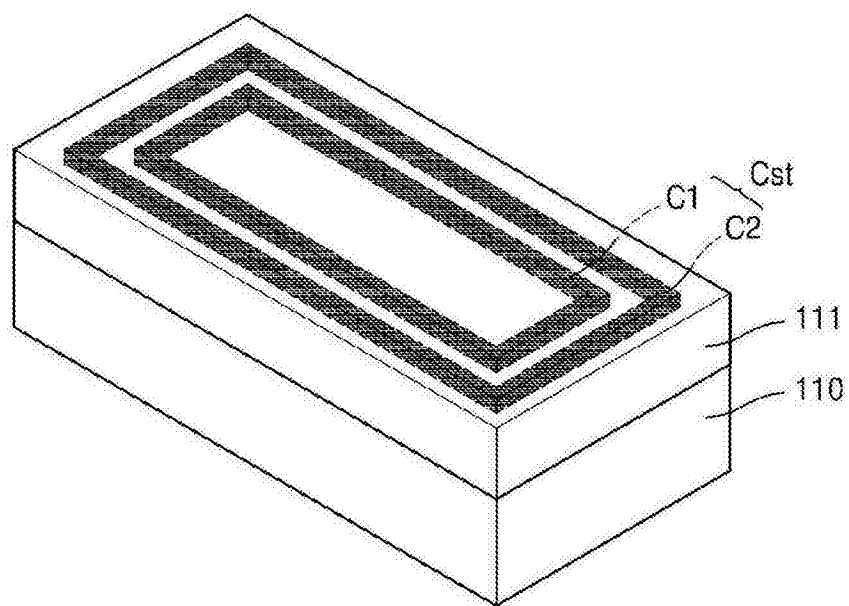


图 3

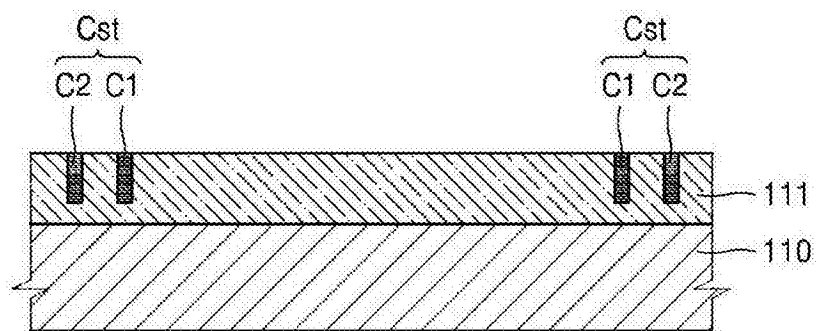


图 4

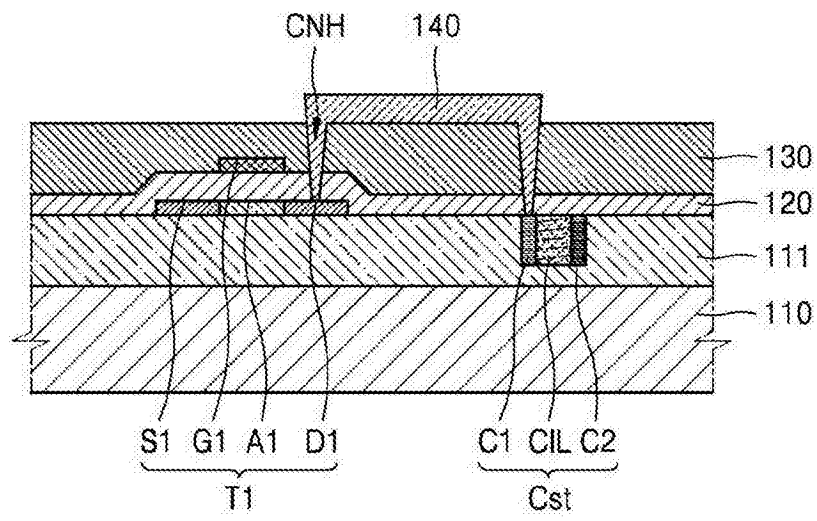


图 5

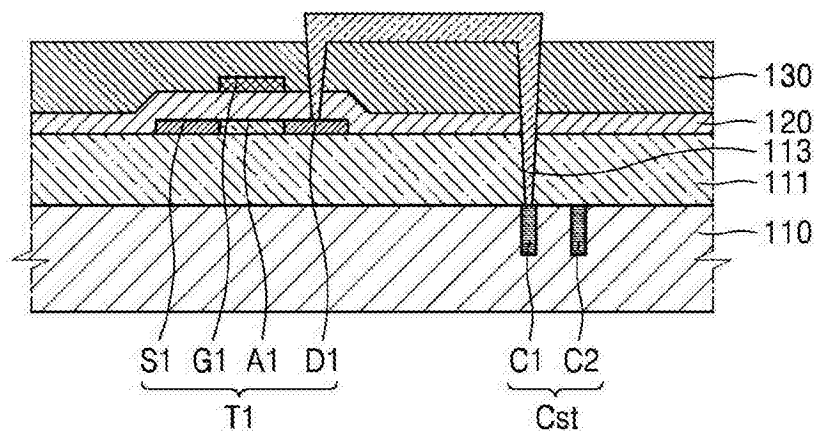


图 6

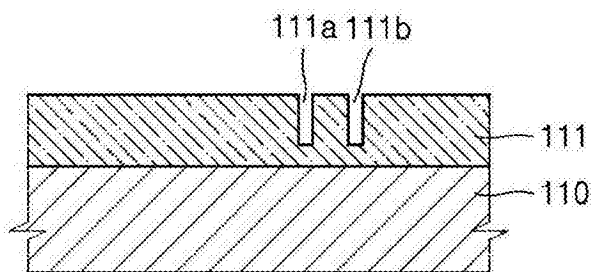


图 7A

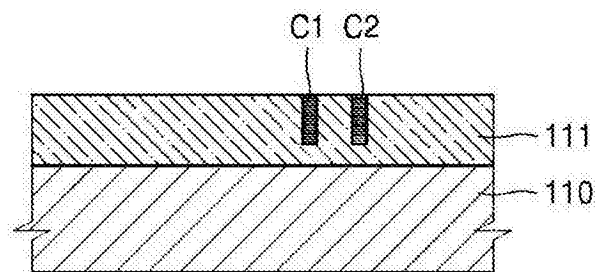


图 7B

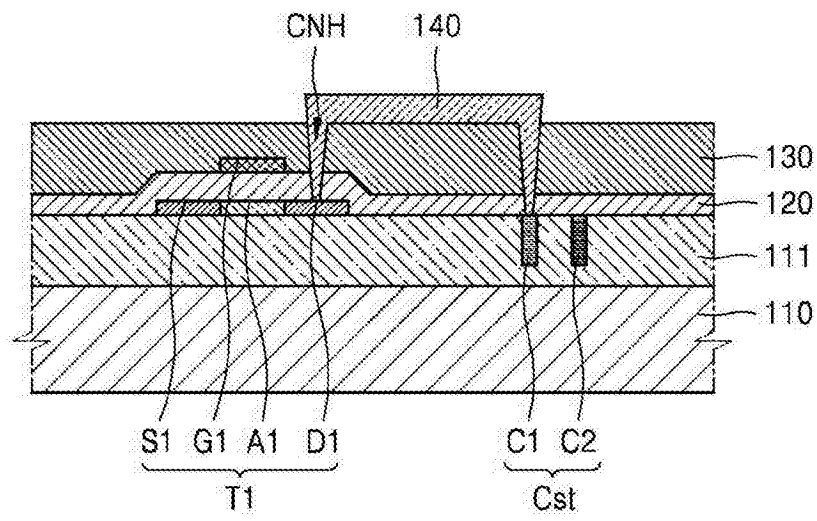


图 7C

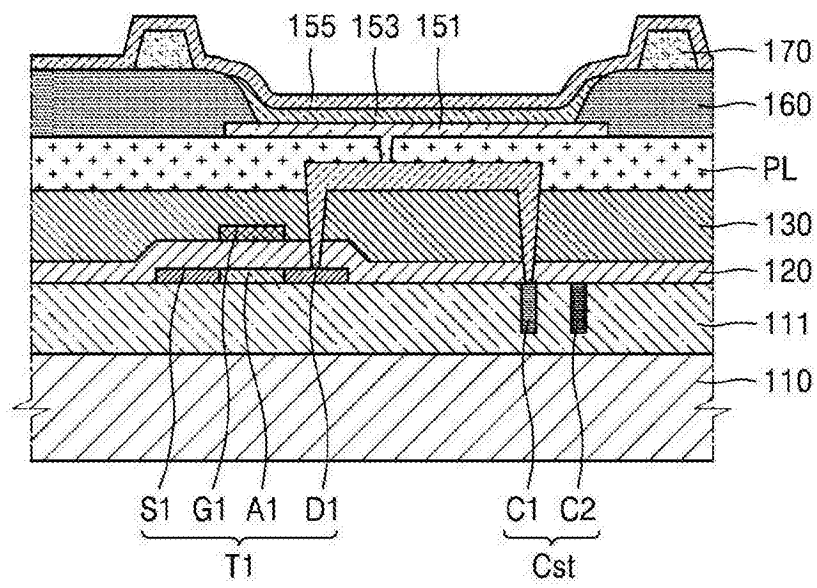


图 8

