



(12)发明专利

(10)授权公告号 CN 105513538 B

(45)授权公告日 2019.09.17

(21)申请号 201510624207.0

(51)Int.Cl.

(22)申请日 2015.09.25

G09G 3/3233(2016.01)

(65)同一申请的已公布的文献号

审查员 潘佳丽

申请公布号 CN 105513538 A

(43)申请公布日 2016.04.20

(30)优先权数据

10-2014-0136617 2014.10.10 KR

(73)专利权人 三星显示有限公司

地址 韩国京畿道

(72)发明人 朴庆泰

(74)专利代理机构 北京英赛嘉华知识产权代理

有限责任公司 11204

代理人 王达佐 刘铮

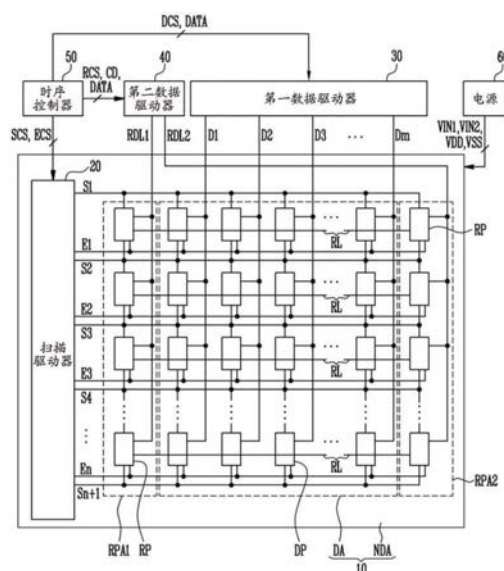
权利要求书5页 说明书38页 附图18页

(54)发明名称

有机发光显示设备

(57)摘要

本发明涉及一种有机发光显示设备。有机发光显示设备包括：数据线和辅助数据线；与数据线和辅助数据线相交的扫描线和发光控制线；包括在数据线和扫描线相交区域处形成的显示像素的显示区；包括在辅助数据线和扫描线相交区域处形成的辅助像素的非显示区；和连接至辅助像素的辅助线。每个辅助像素可以包括：辅助像素驱动器，配置为将驱动电流提供至辅助线的对应辅助线；和辅助晶体管，连接至辅助线中的对应辅助线和第一电源电压线，配置为响应于控制信号从第一电源电压线传送第一电源电压。



1. 一种有机发光显示设备,包括:
数据线 and 辅助数据线;
扫描线和发光控制线,与所述数据线和所述辅助数据线相交;
显示区,包括位于所述数据线、所述扫描线和所述发光控制线的相交区域处的显示像素;
非显示区,包括位于所述辅助数据线、所述扫描线和所述发光控制线的相交区域处的辅助像素;以及
辅助线,与所述辅助像素连接,
其中,每个所述辅助像素包括:
辅助像素驱动器,配置为将驱动电流提供至所述辅助线中的对应辅助线;以及
辅助晶体管,与所述辅助线中的所述对应辅助线连接,并且与第一电源电压线连接,所述辅助晶体管配置为响应于控制信号从所述第一电源电压线传送第一电源电压,
其中,所述辅助线中的所述对应辅助线与所述辅助像素中第 p 排的辅助像素连接,并且与所述显示像素中第 p 排的显示像素相交,其中 p 是正整数,以及
其中,所述第 p 排的辅助像素还包括反相器,所述反相器与所述发光控制线中的第 $k+\alpha$ 发光控制线和所述辅助晶体管的控制电极连接,其中 k 是等于或大于2的正整数, α 是正整数,所述反相器配置为:
使提供至所述第 $k+\alpha$ 发光控制线的发光控制信号反相,以及
将经过反相的发光控制信号提供至所述辅助晶体管的所述控制电极。
2. 如权利要求1所述的有机发光显示设备,其中,所述第 p 排的辅助像素和所述第 p 排的显示像素与所述扫描线中的第 $k-1$ 扫描线和第 k 扫描线、以及所述发光控制线中的第 k 发光控制线连接,其中 k 是等于或大于2的正整数。
3. 如权利要求1所述的有机发光显示设备,其中,所述辅助晶体管的控制电极与发光级的下拉控制节点连接,所述发光级与所述发光控制线中的第 $k+\alpha$ 发光控制线连接,其中 k 是等于或大于2的正整数, α 是正整数。
4. 如权利要求1所述的有机发光显示设备,其中,所述第 p 排的辅助像素包括:
辅助控制晶体管,与所述辅助晶体管的控制电极和栅极关断电压线连接,其中所述栅极关断电压线与栅极关断电压源连接;以及
电阻,与所述辅助晶体管的所述控制电极和栅极导通电压线连接,其中所述栅极导通电压线与栅极导通电压源连接,以及
所述辅助控制晶体管的控制电极与所述发光控制线中的第 $k+\alpha$ 发光控制线连接,其中 k 是等于或大于2的正整数, α 是正整数。
5. 如权利要求1所述的有机发光显示设备,还包括:
扫描驱动器,配置为将扫描信号提供至所述扫描线;
发光驱动器,配置为将发光控制信号提供至所述发光控制线;
第一数据驱动器,配置为将数据电压提供至所述数据线;以及
第二数据驱动器,配置为将辅助数据电压提供至所述辅助数据线,
其中,所述第二数据驱动器配置为与提供至所述第 p 排的显示像素的数据电压同步地将所述辅助数据电压之一提供至所述第 p 排的辅助像素。

6. 如权利要求5所述的有机发光显示设备,其中,所述第二数据驱动器包括:

辅助数据计算单元,配置为计算与所述显示像素中的被修复像素的坐标值对应的数字视频数据作为辅助数据;

存储器,配置为存储所述辅助数据,并且配置为在每个预定周期通过初始化数据来更新存储的所述辅助数据;以及

辅助数据电压转换单元,配置为:

从所述存储器接收所述辅助数据或所述初始化数据,

将所述辅助数据或所述初始化数据转换成辅助数据电压,以及

输出所述辅助数据电压。

7. 如权利要求2所述的有机发光显示设备,其中,所述辅助像素驱动器包括:

第一晶体管,配置为响应于所述第一晶体管的控制电极的电压,控制所述辅助像素驱动器的所述驱动电流;

第二晶体管,与所述辅助数据线之一和所述第一晶体管的第一电极连接;

第三晶体管,与所述第一晶体管的所述控制电极和所述第一晶体的第二电极连接;

第四晶体管,与所述第一晶体管的所述控制电极连接,并且连接至与第二电源电压源连接的第二电源电压线;

第五晶体管,与所述第一晶体管的所述第一电极连接,并且连接至与第三电源电压源连接的第三电源电压线;

第六晶体管,与所述第一晶体管的所述第二电极连接,并且连接至所述辅助线中的所述对应辅助线;

第七晶体管,与所述辅助线中的所述对应辅助线和所述第三电源电压线连接;以及

存储电容器,与所述第一晶体管的所述控制电极和所述第三电源电压线连接;

其中,所述第二晶体管和第三晶体管的控制电极连接至所述第k扫描线,所述第四晶体管和第七晶体管的控制电极连接至所述第k-1扫描线,并且所述第五晶体管和第六晶体管的控制电极连接至所述第k发光控制线。

8. 一种有机发光显示设备,包括:

数据线和辅助数据线;

扫描线和发光控制线,与所述数据线和所述辅助数据线相交;

显示区,包括位于所述数据线、所述扫描线和所述发光控制线的相交区域处的显示像素;

非显示区,包括位于所述辅助数据线、所述扫描线和所述发光控制线的相交区域处的辅助像素;以及

辅助线,与所述辅助像素连接,

其中,每个所述辅助像素包括:

辅助像素驱动器,配置为将驱动电流提供至所述辅助线中的对应辅助线;以及

辅助晶体管,与所述辅助线中的所述对应辅助线连接,并且与第一电源电压线连接,所述辅助晶体管配置为响应于控制信号从所述第一电源电压线传送第一电源电压,

其中,所述辅助线中的所述对应辅助线与所述辅助像素中第p+β排的辅助像素连接,并且与所述显示像素中第p排的显示像素相交,其中p和β是正整数。

9. 如权利要求8所述的有机发光显示设备,其中,所述第 p 排的显示像素与所述扫描线中的第 $k-1$ 扫描线、所述扫描线中的第 k 扫描线以及所述发光控制线中的第 k 发光控制线连接,其中 k 是等于或大于2的正整数,以及

所述第 $p+\beta$ 排的所述辅助像素与所述扫描线中的第 $k+\beta-1$ 扫描线、所述扫描线中的第 $k+\beta$ 扫描线、以及所述发光控制线中的第 $k+\beta$ 发光控制线连接。

10. 如权利要求8所述的有机发光显示设备,其中,所述辅助晶体管的控制电极连接至所述扫描线中的第 $k+\beta$ 扫描线,其中 k 是等于或大于2的正整数。

11. 如权利要求8所述的有机发光显示设备,还包括:

扫描驱动器,配置为将扫描信号提供至所述扫描线;

发光驱动器,配置为将发光控制信号提供至所述发光控制线;

第一数据驱动器,配置为将数据电压提供至所述数据线;以及

第二数据驱动器,配置为将辅助数据电压提供至所述辅助数据线,

其中,所述第二数据驱动器配置为与提供至所述显示像素中第 $k+\beta$ 排的显示像素的所述数据电压同步地将所述辅助数据电压提供至所述辅助像素中第 k 排的辅助像素,其中 k 是等于或大于2的正整数。

12. 如权利要求11所述的有机发光显示设备,其中,所述第二数据驱动器包括:

辅助数据计算单元,配置为计算与所述显示像素中的被修复像素的坐标值对应的数字视频数据作为辅助数据;

存储器,配置为存储所述辅助数据,并且配置为在每个预定周期通过初始化数据来更新存储的所述辅助数据;以及

辅助数据电压转换单元,配置为:

从所述存储器接收所述辅助数据或所述初始化数据,

将所述辅助数据或所述初始化数据转换成辅助数据电压,以及

通过将所述辅助数据电压延迟 β 个水平周期,来输出所述辅助数据电压。

13. 如权利要求9所述的有机发光显示设备,其中,所述第 $p+\beta$ 排的辅助像素的所述辅助像素驱动器包括:

第一晶体管,配置为响应于所述第一晶体管的控制电极的电压,控制所述辅助像素驱动器的所述驱动电流;

第二晶体管,与所述辅助数据线之一和所述第一晶体管的第一电极连接;

第三晶体管,与所述第一晶体管的所述控制电极和所述第一晶体管的第二电极连接;

第四晶体管,与所述第一晶体管的所述控制电极连接,并且连接至与第二电源电压源连接的第二电源电压线;

第五晶体管,与所述第一晶体管的所述第一电极连接,并且连接至与第三电源电压源连接的第三电源电压线;

第六晶体管,与所述第一晶体管的所述第二电极连接,并且连接至所述辅助线中的所述对应辅助线;

第七晶体管,与所述辅助线中的所述对应辅助线连接,并且连接至所述第二电源电压线;以及

存储电容器,与所述第一晶体管的所述控制电极和所述第三电源电压线连接;

其中,所述第二晶体管和第三晶体管的控制电极连接至所述扫描线中的所述第 $k+\beta$ 扫描线,所述第四晶体管和第七晶体管的控制电极连接至所述扫描线中的所述第 $k+\beta-1$ 扫描线,并且所述第五晶体管和第六晶体管的控制电极连接至所述发光控制线中的所述第 $k+\beta$ 发光控制线。

14.如权利要求9所述的有机发光显示设备,其中,所述辅助像素驱动器包括:

第一晶体管,配置为响应于所述第一晶体管的控制电极的电压,控制所述辅助像素驱动器的所述驱动电流;

第二晶体管,与所述辅助数据线之一和所述第一晶体管的第一电极连接;

第三晶体管,与所述第一晶体管的所述控制电极和所述第一晶体管的第二电极连接;

第四晶体管,与所述第一晶体管的所述控制电极和所述第一电源电压线连接;

第五晶体管,与所述第一晶体管的所述第一电极连接,并且连接至与第三电源电压源连接的第三电源电压线;

第六晶体管,与所述第一晶体管的所述第二电极和所述辅助线中的所述对应辅助线连接;以及

存储电容器,与所述第一晶体管的所述控制电极和所述第三电源电压线连接,

其中,所述第二晶体管和第三晶体管的控制电极连接至所述扫描线中的所述第 $k+\beta$ 扫描线,所述第四晶体管的控制电极连接至所述扫描线中的所述第 $k+\beta-1$ 扫描线,并且所述第五晶体管和第六晶体管的各控制电极连接至所述发光控制线中的所述第 $k+\beta$ 发光控制线。

15.一种显示设备,包括:

如权利要求1-7之一或权利要求8-14之一所述的有机发光显示设备,

其中,每个所述显示像素包括:

有机发光二极管;以及

显示像素驱动器,包括多个晶体管,并且配置为将显示像素驱动电流提供至所述有机发光二极管,

其中,所述显示像素驱动器包括:

第一晶体管,配置为响应于所述第一晶体管的控制电极的电压,控制所述显示像素驱动电流;

第二晶体管,与所述数据线之一和所述第一晶体管的第一电极连接;

第三晶体管,与所述第一晶体管的所述控制电极和所述第一晶体管的第二电极连接;

第四晶体管,与所述第一晶体管的所述控制电极连接,并且连接至与第二电源电压源连接的所述第二电源电压线;

第五晶体管,与所述第一晶体管的所述第一电极连接,并且连接至与第三电源电压源连接的第三电源电压线;

第六晶体管,与所述第一晶体管的所述第二电极和所述有机发光二极管的阳极电极连接;

第七晶体管,与所述有机发光二极管的所述阳极电极和所述第二电源电压线连接;以及

存储电容器,与所述第一晶体管的所述控制电极和所述第三电源电压线连接。

16.一种显示设备,包括:

如权利要求1-7之一或权利要求8-14之一所述的有机发光显示设备，
其中，所述有机发光显示设备配置为将所述第一电源电压提供为对于一个帧周期具有三角形波的电压。

有机发光显示设备

[0001] 相关申请的交叉引用

[0002] 本申请要求于2014年10月10日在韩国知识产权局提交的第10-2014-0136617号韩国专利申请的优先权及权益,该申请的内容通过整体引用并入本文。

技术领域

[0003] 本发明的实施方式涉及有机发光显示设备。

背景技术

[0004] 随信息技术的发展,对于显示图像的各种形式的显示设备的需要正在增加。最近,已经使用各种类型的平板显示器,例如液晶显示器、等离子体显示板、或有机发光显示设备。

[0005] 这些平板显示器中的有机发光显示设备包括显示面板、数据驱动器和扫描驱动器。显示面板包括数据线、扫描线、和在数据线和扫描线之间的相交区域处以矩阵格式设置的多个像素。数据驱动器将数据电压提供至数据线。扫描驱动器将扫描信号提供至扫描线。另外,显示面板还可以包括提供多个电源电压的电源。当扫描信号被提供时,响应于通过数据线提供的数据电压,根据从多个电源电压中的第一电源电压流至有机发光二极管的电流,使用多个晶体管,来使每个像素以预定亮度发光。

[0006] 但是,在有机发光显示设备的制造过程期间,可能在像素的晶体管中产生缺陷。该缺陷可能使有机发光显示设备的产量降低。为了避免产量降低,第10-0666639号韩国授权专利公开了一种修复方法,其通过在有机发光显示设备中形成辅助像素并且将有缺陷的像素连接至辅助像素之一来修复有缺陷的像素。

[0007] 根据上述修复方法,有缺陷的像素的晶体管与有机发光显示设备分离,并且辅助像素的晶体管通过使用辅助线连接至有缺陷的像素的有机发光二极管的阳极电极。因此,有缺陷的像素的有机发光二极管可通过驱动辅助像素的晶体管而发光。

[0008] 但是,寄生电容可能形成在辅助线和有机发光二极管的阳极电极之间,并且边缘电容可能形成在辅助线和相邻扫描线之间。因此,辅助线的电压可能因为寄生电容和边缘电容而变化。因此,被修复像素的有机发光二极管可能错误地发光。

发明内容

[0009] 本发明的一个或多个实施方式的方面在于提供一种有机发光显示设备,其能够防止(或保护)被修复像素的有机发光二极管错误地发光。

[0010] 本发明的示范性实施方式提供一种有机发光显示设备,包括:数据线和辅助数据线;与数据线和辅助数据线相交的扫描线和发光控制线;包括在数据线、扫描线和发光控制线的相交区域处形成的显示像素的显示区;包括在辅助数据线、扫描线和发光控制线的相交区域处形成的辅助像素的非显示区;和连接至辅助像素的辅助线。每个辅助像素可以包括:辅助像素驱动器,配置为将驱动电流提供至辅助线的对应辅助线;和A晶体管(或辅助晶

体管),连接至辅助线中的对应辅助线和第一电源电压线,辅助晶体管配置为响应于控制信号从第一电源电压线传送第一电源电压。

[0011] 辅助线中所述对应辅助线可以连接至辅助像素中第 p 排的辅助像素,并且与显示像素中第 p 排的显示像素相交,其中 p 是正整数。

[0012] 辅助线中的对应辅助线可以连接至第 p 排的显示像素的一个。

[0013] 第 p 排的辅助像素和第 p 排的显示像素可以连接至扫描线中的第 $k-1$ 扫描线和第 k 扫描线、以及发光控制线中的第 k 发光控制线,其中 k 是等于或大于2的正整数。

[0014] 辅助晶体管的控制电极可以连接至发光级的下拉控制节点,该发光级连接至发光控制线中的第 $k+\alpha$ 发光控制线,其中 α 是正整数。

[0015] 第 p 排的辅助像素还可以包括反相器,该反相器连接至发光控制线中的第 $k+\alpha$ 发光控制线和辅助晶体管的控制电极,该反相器配置为使提供至第 $k+\alpha$ 发光控制线的发光控制信号反相以及将经过反相的发光控制信号提供辅助晶体管的控制电极。

[0016] 第 p 排的辅助像素可以包括:连接至辅助晶体管的控制电极和连接至与栅极关断电压源连接的栅极关断电压线的B晶体管(辅助控制晶体管)、和连接至辅助晶体管的控制电极和连接至与栅极导通电压源连接的栅极导通电压线的电阻,并且辅助控制晶体管的控制电极连接至发光控制线中的第 $k+\alpha$ 发光控制线。

[0017] 所述有机发光显示设备还可以包括:配置为将扫描信号提供至扫描线的扫描驱动器、配置为将发光控制信号提供至发光控制线的发光驱动器、配置为将数据电压提供至数据线的第二数据驱动器、和配置为将辅助数据电压提供至辅助数据线的第二数据驱动器,其中与提供至第 p 排的显示像素的数据电压同步地,第二数据驱动器配置为将辅助数据电压的一个提供至第 p 排的辅助像素。

[0018] 第二数据驱动器可以包括:辅助数据计算单元,配置为将与显示像素中的被修复像素的坐标值对应的数字视频数据计算为辅助数据;存储器,配置为存储辅助数据,并且在每个预定周期以初始化数据更新所存储的辅助数据;以及辅助数据电压转换单元,配置为从存储器接收辅助数据或初始化数据、将辅助数据或初始化数据转换成辅助数据电压、并且输出辅助数据电压。

[0019] 辅助像素驱动器可以包括:第一晶体管,配置为响应于第一晶体管的控制电极的电压来控制辅助像素驱动器的驱动电流;第二晶体管,连接至辅助数据线的第一个和第一晶体管的第一电极;第三晶体管,连接至第一晶体管的控制电极和第一晶体的第二电极;第四晶体管,连接至第一晶体管的控制电极和与第二电源电压源连接的第二电源电压线;第五晶体管,连接至第一晶体管的第一电极和与第三电源电压源连接的第三电源电压线;第六晶体管,连接至第一晶体的第二电极和辅助线中的对应辅助线;第七晶体管,连接至辅助线中的对应辅助线和第三电源电压线;和存储电容器,连接至第一晶体管的控制电极和第三电源电压线,其中第二和第三晶体管的控制电极连接至第 k 扫描线,第四和第七晶体管的控制电极连接至第 $k-1$ 扫描线,以及第五和第六晶体管的控制电极连接至第 k 发光控制线。

[0020] 辅助线中的对应辅助线可以连接至辅助像素中的第 $p+\beta$ 排中的辅助像素,并且与显示像素中的第 p 排的显示像素相交,其中 p 和 β 是正整数。

[0021] 辅助线中的对应辅助线可以连接至第 p 排的显示像素中的显示像素。

[0022] 第 p 排的显示像素可以连接至扫描线中的第 $k-1$ 扫描线、扫描线中的第 k 扫描线、和发光控制线中的第 k 发光控制线,其中 k 是等于或大于2的正整数,并且第 $p+\beta$ 排中的辅助像素可以连接至扫描线中的第 $k+\beta-1$ 扫描线、扫描线中的第 $k+\beta$ 扫描线、和发光控制线中的第 $k+\beta$ 发光控制线。

[0023] 辅助晶体管的控制电极可以连接至扫描线中的第 $k+\beta$ 扫描线。

[0024] 有机发光显示设备还可以包括配置为将扫描信号提供至扫描线的扫描驱动器、配置为将发光控制信号提供至发光控制线的发光驱动器、配置为将数据电压提供至数据线的第二数据驱动器、和配置为将辅助数据电压提供至辅助数据线的第二数据驱动器,其中与提供至显示像素中的第 $k+\beta$ 排中的显示像素的数据电压同步地,第二数据驱动器配置为将辅助数据电压提供至辅助像素中的第 k 排中的辅助像素。

[0025] 第二数据驱动器可以包括:辅助数据计算单元,配置为将与显示像素中的被修复像素的坐标值对应的数字视频数据计算为辅助数据;存储器,配置为存储辅助数据并且配置为在每个预定周期以初始化数据更新存储的辅助数据;以及辅助数据电压转换单元,配置为:从存储器接收辅助数据或初始化数据、将辅助数据或初始化数据转换成辅助数据电压、以及通过将辅助数据电压延迟 β 个水平周期来输出辅助数据电压。

[0026] 辅助像素驱动器可以包括:第一晶体管,配置为响应于第一晶体管的控制电极的电压来控制辅助像素驱动器的驱动电流;第二晶体管,连接至辅助数据线的第一个和第一晶体管的第一电极;第三晶体管,连接至第一晶体管的控制电极和第一晶体管的第二电极;第四晶体管,连接至第一晶体管的控制电极和与第二电源电压源连接的第二电源电压线;第五晶体管,连接至第一晶体管的第一电极和与第三电源电压源连接的第三电源电压线;第六晶体管,连接至第一晶体管的第二电极和辅助线中的对应辅助线;第七晶体管,连接至辅助线中的对应辅助线和第二电源电压线;和存储电容器,连接至第一晶体管的控制电极和第三电源电压线,其中第二和第三晶体管的控制电极连接至扫描线中的第 $k+\beta$ 扫描线,第四和第七晶体管的控制电极连接至扫描线中的第 $k+\beta-1$ 扫描线,以及第五和第六晶体管的控制电极连接至发光控制线中的第 $k+\beta$ 发光控制线。

[0027] 辅助像素驱动器可以包括:第一晶体管,配置为响应于第一晶体管的控制电极的电压来控制辅助像素驱动器的驱动电流;第二晶体管,连接至辅助数据线的第一个和第一晶体管的第一电极;第三晶体管,连接至第一晶体管的控制电极和第一晶体管的第二电极;第四晶体管,连接至第一晶体管的控制电极和第一电源电压线;第五晶体管,连接至第一晶体管的第一电极和与第三电源电压源连接的第三电源电压线;第六晶体管,连接至第一晶体管的第二电极和辅助线中的对应辅助线;和存储电容器,连接至第一晶体管的控制电极和第三电源电压线,其中第二和第三晶体管的控制电极连接至扫描线中的第 $k+\beta$ 扫描线,第四晶体管的控制电极连接至扫描线中的第 $k+\beta-1$ 扫描线,并且第五和第六晶体管的控制电极连接至发光控制线中的第 $k+\beta$ 发光控制线。

[0028] 每个显示像素可以包括:有机发光二极管;和包括多个晶体管且配置为将显示像素驱动电流提供至有机发光二极管的显示像素驱动器,其中显示像素驱动器可以包括:第一晶体管,响应于第一晶体管的控制电极的电压来控制显示像素驱动电流;第二晶体管,连接至数据线的第一个和第一晶体管的第一电极;第三晶体管,连接至第一晶体管的控制电极和第一晶体管的第二电极;第四晶体管,连接至第一晶体管的控制电极和与第二电源电压

源连接的第二电源电压线;第五晶体管,连接至第一晶体管的第一电极和与第三电源电压源连接的第三电源电压线;第六晶体管,连接至第一晶体管的第二电极和有机发光二极管的阳极电极;第七晶体管,连接至有机发光二极管的阳极电极和第二电源电压线;和存储电容器,连接至第一晶体管的控制电极和第三电源电压线。

[0029] 有机发光显示设备可以配置为将第一电源电压提供为对于一个帧周期具有三角形波的电压。

附图说明

[0030] 下面将更充分地描述下面如附图所示的示例性实施方式;但是,这些示例性实施方式可以不同的形式实施,并且不应该理解为受限于本文中所描述的实施方式。相反地,为了使本公开全面且完整而提供这些实施方式,并且这些实施方式将充分地向本领域的技术人员传达示例性实施方式的范围。

[0031] 在附图中,为了图示清楚起见,可能放大了尺寸。应当理解,当元件被称为在两个元件“之间”时,其可以是这两个元件之间唯一的元件,或者也可存在一个或多个插入的元件。应当理解,当元件被称为在另一元件“上”、“连接至”另一元件、“耦接至”另一元件或“邻近”另一元件时,其可能直接在另一元件上、直接连接至另一元件、直接耦接至另一元件或直接接近另一元件,或者可能存在一个或多个插入的元件。当元件被称为“直接”在另一元件“上”、“直接连接至”另一元件、“直接耦接至”另一元件、或“紧邻”另一元件时,没有插入的元件存在。在整个说明书中,相似的附图标记表示相似的元件。

[0032] 图1是示出根据本发明的示例性实施方式的有机发光显示设备的图。

[0033] 图2是示出根据本发明的示例性实施方式的显示像素、辅助像素、辅助线、辅助数据线和第二数据驱动器的详细框图。

[0034] 图3是示出图2的第二数据驱动器的驱动方法的流程图。

[0035] 图4A和图4B是示出从图2的第一数据驱动器输出的数据电压和从图2的第二数据驱动器的辅助数据电压转换单元输出的辅助数据电压的图。

[0036] 图5是根据本发明的示例性实施方式的显示像素和辅助像素的详细电路图。

[0037] 图6是示出图5的输出第 $k+a$ 发光控制信号的扫描驱动器的第 $k+a$ 发光级的示例的电路图。

[0038] 图7是提供至图5所示的显示像素和辅助像素的信号、A晶体管(或辅助晶体管)的控制电极的电压和辅助线的电压的波形图。

[0039] 图8是示出根据本发明的另一示例性实施方式的显示像素和辅助像素的详细电路图。

[0040] 图9是提供至图8所示的显示像素和辅助像素的信号、放电晶体管的控制电极的电压、和辅助线的电压的波形图。

[0041] 图10是示出根据本发明的另一示例性实施方式的显示像素和辅助像素的详细电路图。

[0042] 图11是示出根据本发明的另一示例性实施方式的显示像素、辅助像素、辅助线、辅助数据线和第二数据驱动器的详细框图。

[0043] 图12A和图12B是示出从图11的第一数据驱动器输出的数据电压和从图11中所示

的第二数据驱动器的辅助数据电压转换单元输出的辅助数据电压的示例性视图。

[0044] 图13是根据本发明的另一示例性实施方式的显示像素和辅助像素的详细电路图。

[0045] 图14是提供至图13所示的显示像素和辅助像素的信号、放电晶体管的控制电极的电压、和辅助线的电压的波形图。

[0046] 图15是根据本发明的另一示例性实施方式的显示像素和辅助像素的详细电路图。

[0047] 图16是提供至图15的显示像素和辅助像素的信号、放电晶体管的控制电极的电压和辅助线的电压的波形图。

[0048] 图17是提供至第一电源电压线的第一电源电压、提供至第四电源电压线的第四电源电压、和垂直同步信号的波形图。

[0049] 图18是示出根据本发明的示例性实施方式的提供第一电源电压的方法的流程图。

[0050] 图19是示出具有第一和第二三角形波的第一电源电压的示例性视图。

具体实施方式

[0051] 现在将参考附图在下文中更充分地描述示例性实施方式。在整个说明书中,相似的附图标记表示相似的元件。在下面的描述中,当有关的已知功能或结构的详细描述被确定为使本发明的实施方式的要点不必要地模糊时,将不提供该详细描述。应当注意,为了便于撰写本说明书,在以下描述中使用的组成元素的名称被简单地选择,但是这些名称可能与实际产品的部件的名称不同。如本文中所使用的,术语“使用(use)”、“使用(using)”和“被使用(used)”可以被认为分别与术语“利用(utilize)”、“利用(utilizing)”和“被利用(utilized)”同义。此外,当描述本发明构思的实施方式时使用“可以”是指“本发明的一个或多个实施方式”。另外,术语“示例性”意指示例或实例。

[0052] 图1是示出根据本发明的示例性实施方式的有机发光显示设备的框图。参照图1,根据本发明的示例性实施方式的有机发光显示设备包括显示面板10、扫描驱动器20、第一数据驱动器30、第二数据驱动器40、时序控制器50和电源60。

[0053] 在显示面板10中形成有:数据线D1至Dm,其中m是等于或大于2的正整数;辅助数据线RDL1和RDL2;扫描线S1至Sn+1,其中n是等于或大于2的正整数;以及发光控制线E1至En。数据线D1至Dm和辅助数据线RDL1和RDL2可以彼此并联地形成。辅助数据线RDL1和RDL2可以形成在数据线D1至Dm的外部的两侧处。例如,如图2所示,第一辅助数据线RDL1可以形成在数据线D1至Dm的外部的一侧处,并且第二辅助数据线RDL2可以形成在数据线D1至Dm的外部的另一侧处。数据线D1至Dm和扫描线S1至Sn+1可以彼此相交。辅助数据线RDL1和RDL2和扫描线S1至Sn+1可以彼此相交。扫描线S1至Sn+1和发光控制线E1至En可以彼此并联地形成。

[0054] 显示面板10包括显示区DA和非显示区NDA。用于显示图像的显示像素DP形成在显示区DA中。非显示区NDA是指除显示区DA之外的显示面板10的整个区域。非显示区NDA可以包括第一和第二辅助像素区RPA1和RPA2,其中辅助像素RP形成为修复显示像素DP。连接到第一辅助数据线RDL1的辅助像素RP可以形成在第一辅助像素区RPA1中。连接到第二辅助数据线RDL2的辅助像素RP可以形成在第二辅助像素区RPA2中。

[0055] 在显示区DA中,显示像素DP可以设置成在数据线D1至Dm和扫描线S1至Sn+1之间的相交区域处的矩阵格式。每个显示像素DP可以连接至数据线中的一个、扫描线中的两个、和发光控制线中的一个。

[0056] 辅助像素RP可以设置在分别在辅助像素区RPA1和RPA2中的辅助数据线RDL1和RDL2与扫描线S1至Sn+1之间的相交区域处。辅助像素RP形成为修复其中在显示面板10的制造过程中产生缺陷的显示像素DP。每个辅助像素RP可以连接至辅助数据线中的一个、扫描线中的两个、发光控制线中的一个和辅助线RL中的一个。辅助线RL连接至辅助像素RP并且从辅助像素RP延伸至显示区DA,以与显示像素DP相交。

[0057] 当在显示像素DP中发生缺陷时,显示像素DP通过激光短路处理连接至辅助线RL。因此,辅助像素RP通过辅助线RL连接至其中发生缺陷的显示像素DP,以便可以使用辅助像素RP修复显示像素DP。以下,为了方便描述,因缺陷而被修复的显示像素DP被称为被修复像素。

[0058] 下面参照图2描述根据本发明的示例性实施方式的显示面板10的显示像素DP和辅助像素RP。

[0059] 另外,多个电源电压线可以形成在显示面板10中,以将多个电源电压提供给显示像素DP和辅助像素RP。在图1中,为了便于说明,没有示出多个电源电压线。

[0060] 扫描驱动器20可以包括扫描信号输出单元和发光控制信号输出单元。扫描信号输出单元将扫描信号输出至扫描线S1至Sn+1。发光控制信号输出单元将发光控制信号输出至发光控制线E1至En。扫描信号输出单元从时序控制器50接收扫描时序控制信号SCS,并且响应于扫描时序控制信号SCS将扫描信号输出至扫描线S1至Sn+1。发光控制信号输出单元从时序控制器50接收发光时序控制信号ECS,并且响应于发光时序控制信号ECS将发光控制信号输出至发光控制线E1至En。

[0061] 可以以像素(ASG)方案或(GIP)方案通过非晶硅栅极在显示面板10的非显示区NDA中形成扫描信号输出单元和发光控制信号输出单元。扫描信号输出单元和发光控制信号输出单元中的每个可以包括级联的扫描级。扫描级可以顺序地输出扫描信号至扫描线S1至Sn+1,并且发光级可以顺序地输出发光控制信号至发光控制线E1至En。下面参照图6详细地描述发光级。

[0062] 第一数据驱动器30可以包括至少一个源极驱动IC。源极驱动IC从时序控制器50接收数字视频数据DATA和源极时序控制信号DCS。响应于源极时序控制信号DCS,源极驱动IC将数字视频数据DATA转换成数据电压。源极驱动IC与扫描信号同步,并且提供数据电压至数据线D1至Dm。因此,数据电压提供至被提供有扫描信号的显示像素DP。

[0063] 第二数据驱动器40从时序控制器50接收修复控制信号RCS、数字视频数据DATA、和被修复像素的坐标数据CD。第二数据驱动器40通过使用修复控制信号RCS、数字视频数据DATA和被修复像素的坐标数据CD来产生辅助数据电压。第二数据驱动器40与扫描信号同步,并且提供辅助数据电压至辅助数据线RDL1和RDL2。因此,辅助数据电压提供至被提供有扫描信号的辅助像素RP。

[0064] 为了修复有缺陷的像素以形成被修复像素,第二数据驱动器40提供与将提供至被修复像素的数据电压相同的辅助数据电压至与被修复像素连接的辅助像素RP。下面参照图2、图3、图4A和图4B描述提供辅助数据电压的第二数据驱动器40。

[0065] 时序控制器50从外部设备接收数字视频数据DATA和时序信号(未示出)。时序控制器50产生时序控制信号,以基于时序信号(未示出)控制扫描驱动器20和第一数据驱动器30。时序控制信号包括控制扫描驱动器20的扫描信号输出单元的操作和时序的扫描时序控

制信号SCS、控制扫描驱动器20的发光控制信号输出单元的操作和时序的发光时序控制信号ECS、和控制第一数据驱动器30的操作和时序的数据时序控制信号DCS。时序控制器50输出扫描时序控制信号SCS和发光时序控制信号ECS至扫描驱动器20,并且输出数据时序控制信号DCS和数字视频数据DATA至第一数据驱动器30。

[0066] 另外,时序控制器50产生修复控制信号RCS和被修复像素的坐标数据CD。修复控制信号RCS指示是否存在被修复像素。例如,当被修复像素存在时,修复控制信号RCS可以产生为第一逻辑电平电压,否则修复控制信号RCS可以产生为第二逻辑电平电压。被修复像素的坐标数据CD是指被修复像素的坐标值。被修复像素的坐标数据CD可以存储在时序控制器50的存储器中。时序控制器50输出修复控制信号RCS、被修复像素的坐标数据CD和数字视频数据DATA至第二数据驱动器40。

[0067] 电源60可以提供多个电源电压至多个电源电压线。如图1所示,电源60可提供第一电源电压VIN1、第二电源电压VIN2、第三电源电压VDD和第四电源电压VSS分别至第一至第四电源电压线(未示出)。在图1中,为了便于说明,没有示出第一至第四电源电压线。但是,下面参照图2和5详细地描述第一至第四电源电压线。另外,电源60可以提供栅极关断电压至栅极关断电压线以及提供栅极导通电压至栅极导通电压线。下面参照图7详细地描述栅极关断电压和栅极导通电压。

[0068] 图2是示出根据本发明的示例性实施方式的显示像素、辅助像素、辅助线、辅助数据线和第二数据驱动器的详细框图。在图2,为了便于说明,示出了显示面板10的显示像素DP、辅助像素RP、辅助线RL、辅助数据线RDL1和RDL2和第二数据驱动器40。

[0069] 参照图2,每个显示像素DP包括显示像素驱动器110和有机发光二极管OLED。有机发光二极管OLED根据显示像素驱动器110的驱动电流以预定亮度进行发光。有机发光二极管OLED的阳极电极可以连接至显示像素驱动器110,有机发光二极管OLED的阴极电极可以耦接至提供有第四电源电压VSS的第四电源电压线VSSL。第四电源电压VSS可以是低电势电源电压。如同本文中描述的其他电源电压和电源电压线,由于第四电源电压线VSSL连接至相应的电源电压源(例如第四电源电压源),第四电源电压VSS可以提供至第四电源电压线VSSL。下面参照图5详细地描述显示像素驱动器110。

[0070] 每个辅助像素RP包括辅助像素驱动器210和A晶体管(或辅助晶体管)DT。辅助像素驱动器210和A晶体管DT连接至辅助线RL。辅助像素驱动器210提供驱动电流至辅助线RL。A晶体管DT将辅助线RL放电至第一电源电压VIN1。A晶体管DT可以连接至辅助线RL和提供有第一电源电压VIN1的第一电源电压线VINL1。A晶体管DT的控制电极可以连接至各种信号线,下面参照图5、8、10、13和15进行描述。

[0071] 辅助线RL连接至辅助像素RP并且从辅助像素RP延伸至显示区DA,以与显示像素DP相交。例如,如图2所示,辅助线RL可以在第p排(其中p是满足 $1 \leq p \leq n$ 的正整数)连接至辅助像素RP,并且在第p排与显示像素DP相交。另外,如图2所示,辅助线RL可以与显示像素DP的有机发光二极管OLED的阳极电极相交。

[0072] 辅助线RL可以连接至在显示区DA中的显示像素DP的一个。连接至辅助线RL的显示像素DP对应于将被修复的有缺陷的像素。在图2中,连接至辅助线RL的显示像素DP定义为被修复像素RDP1/RDP2。更具体地,辅助线RL可以连接至被修复像素RDP1/RDP2的有机发光二极管OLED的阳极电极。显示像素驱动器110和被修复像素RDP1/RDP2的有机发光二极管OLED

彼此分离。

[0073] 第一辅助像素区RPA1中的辅助像素RP连接至第一辅助数据线RDL1。第二辅助像素区RPA2中的辅助像素RP连接至第二辅助数据线RDL2。显示区DA中的显示像素DP连接至数据线D1至Dm。但是,在图2中,为了便于说明,没有示出数据线D1至Dm。

[0074] 第二数据驱动器40包括辅助数据输出单元(或修复数据计算单元)41、辅助数据转换单元(或修复数据转换单元)42、存储器43和辅助数据电压转换单元(或修复数据电压转换单元)44。参照图2和图3描述第二数据驱动器40的驱动方法。

[0075] 图3是示出图2的第二数据驱动器的驱动方法的流程图。参照图3,第二数据驱动器的驱动方法包括步骤S101至S106。

[0076] 首先,辅助数据输出单元41从时序控制器50接收修复控制信号RCS、数字视频数据DATA和被修复像素RDP1/RDP2的坐标数据CD。当具有第一逻辑电平电压的修复控制信号RCS输入时,辅助数据输出单元41计算辅助数据RD,并且当具有第二逻辑电平电压的修复控制信号RCS输入时,辅助数据输出单元41不计算辅助数据RD。换句话说,当具有第一逻辑电平电压的修复控制信号RCS输入时,响应于被修复像素的坐标数据CD,辅助数据输出单元41根据数字视频数据DATA计算辅助数据RD。

[0077] 辅助数据输出单元41可以将与被修复像素RDP1/RDP2的坐标值对应的数字视频数据DATA计算为辅助数据RD。例如,当如图2所示第一被修复像素RDP1处于第二排和第二列时,第一被修复像素RDP1可以具有(2,2)的坐标值。但是,在图2中仅示出显示区DA的排和列。另外,当n个显示像素DP设置在列方向(Y轴方向)时,第二被修复像素RDP2位于第n-1排和第二列。因此,第二被修复像素RDP2具有(n-1,2)的坐标值。

[0078] 辅助数据输出单元41可以将与坐标值(2,2)对应的数字视频数据DATA计算为将提供至与第一被修复像素RDP1连接的辅助像素RP的辅助数据RD,并且将与坐标值(n-1,2)对应的数字视频数据DATA计算为提供至与第二被修复像素RDP2连接的辅助像素RP的辅助数据RD。辅助数据输出单元41将辅助数据RD输出至辅助数据转换单元42。(步骤S101、S102和S103)

[0079] 第二,辅助数据转换单元42从辅助数据输出单元41接收辅助数据RD。被修复像素RDP1/RDP2通过辅助线RL从辅助像素RP接收辅助数据电压。因此,辅助数据转换单元42考虑到辅助线RL的导线电阻和辅助线RL的寄生电容通过增加预定数据至辅助数据RD来转换辅助数据RD。辅助数据转换单元42输出经过转换的辅助数据RD'至存储器43。

[0080] 辅助数据转换单元42可以被移除。在这个示例中,辅助数据输出单元41输出辅助数据RD至存储器43。(步骤S104)

[0081] 第三,存储器43从辅助数据转换单元42接收经过转换的辅助数据RD'和存储经过转换的辅助数据RD'。当辅助数据转换单元42被移除时,存储器43从辅助数据输出单元41接收辅助数据RD和存储辅助数据RD。

[0082] 存储器43可以被设置为在每个预定周期中以初始化数据进行更新。更具体地,存储器43可以从时序控制器50接收指示预定周期的信号。指示预定周期的信号可以是其中对于每个帧周期产生脉冲的垂直同步信号vsync、或者可以是其中对于每个水平周期产生脉冲的水平同步信号hsync。一个帧周期是指数据电压提供至全部显示像素DP的周期。水平周期是指数据电压提供至一排中的显示像素DP的周期。当指示预定周期的信号是垂直同步信

号vsync时,存储器43可以在每个帧周期以初始化数据进行更新。当指示预定周期的信号是水平同步信号hsync时,存储器43可以在每个水平周期以初始化数据进行更新。存储器43可以实施为寄存器。存储器43输出数据DD至辅助数据电压转换单元44。(步骤S105)

[0083] 第四,辅助数据电压转换单元44接收存储在存储器43中的数据DD并且将数据DD转换成辅助数据电压。辅助数据电压转换单元44与扫描信号同步,并且提供辅助数据电压至辅助数据线RDL1和RDL2。因此,提供至辅助数据线RDL1和RDL2的辅助数据电压与提供至数据线D1至Dm的数据电压同步地被提供。换句话说,提供至第p排中的辅助像素RP的辅助数据电压与提供至第p排中的显示像素DP的数据电压同步地被提供。(步骤S106)

[0084] 如上所述,根据本发明的示例性实施方式,与被修复像素RDP1/RDP2的坐标值对应的数字视频数据DATA计算为辅助数据RD。因此,根据本发明的示例性实施方式,与将提供至被修复像素RDP1/RDP2的数据电压相同的辅助数据电压可以被提供至与被修复像素RDP1/RDP2连接的辅助像素RP。

[0085] 图4A是示出从图2的第一数据驱动器输出的数据电压和从第二数据驱动器的辅助数据电压转换单元输出的辅助数据电压的示例性图。图4A示出垂直同步信号vsync、提供至第i数据线Di(其中i是满足 $1 \leq i \leq m$ 的正整数)的数据电压DVi、和从辅助数据电压转换单元44输出的辅助数据电压RDV。

[0086] 参照图4A,一个帧周期(1帧)包括有效周期AP和空白周期BP。对于有效周期AP,数据电压提供至显示像素DP。空白周期BP是暂停周期。垂直同步信号vsync在每个帧周期产生脉冲。输出到第i数据线Di的数据电压DVi可以包括第一至第n数据电压DV1至DVn。如图2所示,提供至辅助像素RP的辅助数据电压RDV可以与提供至第p排中的显示像素DP的数据电压同步地被提供。

[0087] 如图2所示,第一被修复像素RDP1可以位于第二排,第二被修复像素RDP2可以位于第n-1排。如图4A所示,根据存储器43中的数据,与数据电压DV2提供至和第二排中的显示像素DP连接的第i数据线Di的周期同步地,可以将第一辅助数据电压RDV1提供至辅助数据线RDL1/RDL2。另外,如图4A所示,根据存储器43中的数据,与数据电压DVn-1提供至和第n-1排中的显示像素DP连接的第i数据线Di的周期同步地,可以将第二辅助数据电压RDV2提供至辅助数据线RDL1/RDL2。

[0088] 当指示预定周期的信号是垂直同步信号vsync时,存储器43在每个帧周期以初始化数据BD进行更新。因此,如图4A所示,对于从数据电压DV2提供至第二排中的显示像素DP之时至数据电压DVn-2提供至第n-2排中的显示像素DP之时的周期,辅助数据电压转换单元44可以从存储器43接收第一辅助数据RD1。随后,辅助数据电压转换单元44可以将输入的第一辅助数据RD1转换成第一辅助数据电压RDV1,并且输出第一辅助数据电压RDV1至辅助数据线RDL1/RDL2。

[0089] 另外,如图4A所示,对于从数据电压DVn-1提供至第n-1排中的显示像素DP之时至数据电压DVn提供至第n排中的显示像素DP之时的周期,辅助数据电压转换单元44可以从存储器43接收第二辅助数据RD2,辅助数据电压转换单元44可以将第二辅助数据RD2转换成第二辅助数据电压RDV2,以及将第二辅助数据电压RDV2输出到辅助数据线RDL1/RDL2。此外,如图4A所示,对于数据电压DV1提供至第一排中的显示像素DP的周期,辅助数据电压转换单元44可以从存储器43接收初始化数据BD,辅助数据电压转换单元44可以将输入初始化数据

BD转换成初始化数据电压BDV,以及将初始化数据电压BDV输出到辅助数据线RDL1/RDL2。

[0090] 因此,如以上参照图4A描述的,与提供至数据线D1至Dm的数据电压同步地,可以提供每个辅助数据电压RDV,该每个辅助数据电压RDV被提供至辅助数据线RDL1和RDL2。

[0091] 图4B是示出从图2的第一数据驱动器输出的数据电压和从第二数据驱动器的辅助数据电压转换单元输出的辅助数据电压的示例性图。图4B示出水平同步信号hsync、输出到第i数据线Di的数据电压DVi和从辅助数据电压转换单元44输出的辅助数据电压RDV。

[0092] 参照图4B,一个帧周期(1帧)包括提供数据电压的有效周期AP和作为暂停周期的空白周期BP。水平同步信号hsync在每个水平周期1H产生脉冲。输出到第i数据线Di的数据电压DVi可以包括第一至第n数据电压DV1至DVn。如图2所示,提供至第p排中的辅助像素RP的辅助数据电压RDV可以与提供至第p排中的显示像素DP的数据电压同步地被提供。

[0093] 如图2所示,第一被修复像素RDP1可以位于第二排,第二被修复像素RDP2可以位于第n-1排。在这个示例中,如图4B所示,根据存储器43中的数据,与数据电压DV2提供至和第二排中的显示像素DP连接的第i数据线Di的周期同步地,可以将第一辅助数据电压RDV1提供至辅助数据线RDL1/RDL2。另外,如图4B所示,根据存储器43中的数据,与数据电压DVn-1提供至和第n-1排中的显示像素DP连接的第i数据线Di的周期同步地,可以将第二辅助数据电压RDV2提供至辅助数据线RDL1/RDL2。

[0094] 当指示预定周期的信号是水平同步信号hsync时,存储器43在每个水平周期1H以初始化数据BD进行更新。因此,如图4B所示,对于数据电压DV2提供至第二排中的显示像素DP的周期,辅助数据电压转换单元44可以从存储器43接收第一辅助数据RD1,辅助数据电压转换单元44可以将第一辅助数据RD1转换成第一辅助数据电压RDV1,以及将第一辅助数据电压RDV1输出到辅助数据线RDL1/RDL2。

[0095] 另外,如图4B所示,对于数据电压DVn-1提供至第n-1排中的显示像素DP的周期,辅助数据电压转换单元44可以从存储器43接收第二辅助数据RD2,辅助数据电压转换单元44可以将第二辅助数据RD2转换成第二辅助数据电压RDV2,以及将第二辅助数据电压RDV2输出到辅助数据线RDL1/RDL2。此外,如图4B所示,对于除了数据电压DV2提供至第二排中的显示像素DP的周期和数据电压DVn-1提供至第n-1排中的显示像素DP的周期之外的周期,辅助数据电压转换单元44可以从存储器43接收初始化数据BD,辅助数据电压转换单元44可以将输入初始化数据BD转换成初始化数据电压BDV,以及将初始化数据电压BDV输出到辅助数据线RDL1/RDL2。

[0096] 因此,如图4B所示,与提供至数据线D1至Dm的数据电压同步地,可以提供每个辅助数据电压RDV,该每个辅助数据电压RDV被提供至辅助数据线RDL1和RDL2。

[0097] 另外,如参照图4B描述的,初始化数据电压BDV可以提供至未连接至被修复像素RDP1和RDP2的辅助像素RP。因此,根据本发明的示例性实施方式,可以防止(或保护)显示区DA中的显示像素DP受到连接至辅助像素RP的辅助线的电压变化的影响,其中上述辅助像素RP不连接至被修复像素RDP1和RDP2。换句话说,可以防止(或保护)辅助线RL的电压因以下驱动电流而变化,该驱动电流在辅助数据电压RDV提供至辅助像素RP时可以提供至辅助线RL。

[0098] 图5是示出根据本发明的示例性实施方式的显示像素和辅助像素的详细电路图。为了便于说明,图5示出第k-1和第k扫描线Sk-1和Sk(其中k是满足 $2 \leq k \leq n$ 的正整数)、第一

辅助数据线RDL1、第一和第j数据线D1和Dj(其中j是满足 $2 \leq j \leq m$ 的正整数)、第k发光控制线Ek、和与第k+ α 发光控制线Ek+ α 相关的节点控制电路下拉控制节点STAk+ α _QB。此外,为了便于说明,图5示出连接至第一辅助数据线RDL1的第一辅助像素RP1、连接至第一数据线D1的第一显示像素DP1、和连接至第j数据线Dj的第j显示像素DPj。在图5中,举例示出:在制造过程期间在第一显示像素DP1中不产生缺陷,以及在制造过程期间在第j显示像素DPj中产生缺陷并且该缺陷被修复。下面参照图5详细地描述第一辅助像素RP1、第一显示像素DP1、和第j显示像素DPj。

[0099] 参照图5,第一辅助像素RP1通过辅助线RL连接至第j显示像素DPj。辅助线RL可以连接至第一辅助像素RP1,并且从第一辅助像素RP1延伸至显示区DA,以与显示像素DP1和DPj相交。更具体地,如图5所示,辅助线RL可以与显示像素DP1和DPj的有机发光二极管OLED的阳极电极相交。

[0100] 辅助线RL可以连接至第j显示像素DPj的有机发光二极管OLED。在这个示例中,显示像素驱动器110和第j显示像素DPj的有机发光二极管OLED可以彼此分离。

[0101] 每个显示像素DP1和DPj包括有机发光二极管OLED和显示像素驱动器110。

[0102] 每个显示像素DP1和DPj的显示像素驱动器110连接至有机发光二极管OLED,并且将驱动电流提供至有机发光二极管OLED。但是,显示像素驱动器110和与被修复像素对应的第j显示像素DPj的有机发光二极管OLED是彼此分离的。

[0103] 显示像素驱动器110可以连接至多个扫描线、数据线、发光控制线和多个电力线。例如,显示像素驱动器110可以连接至第k-1和第k扫描线Sk-1和Sk、数据线D1/Dj、第k发光控制线Ek、和第二和第三电源电压线VINL2和VDDL。第二电源电压VIN2提供至第二电源电压线VINL2,并且第三电源电压VDD提供至第三电源电压线VDDL。第二电源电压VIN2可以是初始化显示像素驱动器110的初始化电源电压,并且第三电源电压VDD可以是高电势电源电压。第二电源电压VIN2和第一电源电压VIN1彼此不同。例如,第一电源电压VIN1可以与第四电源电压VSS大体相同,或者可以通过将预定电压增加至第四电源电压VSS来获得第一电源电压VIN1。第二电源电压VIN2可以设定成-3.5V的预定DC。

[0104] 显示像素驱动器110可以包括多个晶体管。例如,显示像素驱动器110可以包括第一、第二、第三、第四、第五、第六和第七晶体管T1、T2、T3、T4、T5、T6和T7和存储电容器Cst。

[0105] 第一晶体管T1响应于其控制电极的电压来控制驱动电流(漏极-源极电流)Ids。根据以下公式1,流经第一晶体管T1的沟道的驱动电流Ids与从第一晶体管T1的控制电极与第一电极之间的差(栅极至源极电压)中减去第一晶体管T1的阈值电压而得到的值的平方成比例。

[0106] 公式1

$$[0107] \quad I_{ds} = k' \cdot (V_{gs} - V_{th})^2$$

[0108] 在公式1中,k'是由第一晶体管T1的结构和物理特性决定的比例系数,Vgs是第一晶体管T1的控制电极和第一电极之间的电压,并且Vth是第一晶体管T1的阈值电压。

[0109] 第二晶体管T2连接至第一晶体管T1的第一电极和数据线D1/Dj。第二晶体管T2通过第k扫描线Sk的扫描信号而导通,以将第一晶体管T1的第一电极连接至数据线D1/Dj。因此,数据线D1/Dj的数据电压提供至第一晶体管T1的第一电极。第二晶体管T2的控制电极连接至第k扫描线Sk,第二晶体管T2的第一电极连接至数据线D1/Dj,并且第二晶体管T2的第

二电极连接至第一晶体管T1的第一电极。控制电极可以是栅电极,第一电极可以是源电极或漏电极,并且第二电极可以是与第一电极不同的电极。例如,当第一电极是源电极时,第二电极可以是漏电极。

[0110] 第三晶体管T3连接至第一晶体管T1的控制电极和第二电极。第三晶体管T3通过第k扫描线Sk的扫描信号导通,以连接第一晶体管T1的控制电极和第二电极。因为第一晶体管T1的控制电极和第二电极被连接,所以第一晶体管T1作为二极管被驱动。第三晶体管T3的控制电极连接至第k扫描线Sk,第三晶体管T3的第一电极连接至第一晶体管T1的第二电极,并且第三晶体管T3的第二电极连接至第一晶体管T1的控制电极。

[0111] 第四晶体管T4连接至第一晶体管T1的控制电极和提供有第二电源电压VIN2的第二电源电压线VINL2。第四晶体管T4通过第k-1扫描线Sk-1的扫描信号导通,以连接第一晶体管T1的控制电极和第二电源电压线VINL2。因此,第一晶体管T1的控制电极可以被初始化至第二电源电压VIN2。第四晶体管T4的控制电极连接至第k-1扫描线Sk-1,第四晶体管T4的第一电极连接至第一晶体管T1的控制电极,并且第四晶体管T4的第二电极连接至第二电源电压线VINL2。

[0112] 第五晶体管T5连接至第三电源电压线VDDL和第一晶体管T1的第一电极。第五晶体管T5通过第k发光控制线Ek的发光控制信号导通,以连接第三电源电压线VDDL和第一晶体管T1的第一电极,使得第三电源电压VDD被提供至第一晶体管T1的第一电极。第五晶体管T5的控制电极连接至第k发光控制线Ek,第五晶体管T5的第一电极连接至第三电源电压线VDDL,并且第五晶体管T5的第二电极连接至第一晶体管T1的第一电极。

[0113] 第六晶体管T6连接至第一晶体管T1的第二电极和有机发光二极管OLED。第六晶体管T6通过第k发光控制线Ek的发光控制信号导通,以连接第一晶体管T1的第二电极和有机发光二极管OLED。第六晶体管T6的控制电极连接至第k发光控制线Ek,第六晶体管T6的第一电极连接至第一晶体管T1的第二电极,并且第六晶体管T6的第二电极连接至有机发光二极管OLED。

[0114] 当第五和第六晶体管T5和T6被导通时,显示像素驱动器110的驱动电流Ids被提供至有机发光二极管OLED,以便第一显示像素DP1的有机发光二极管OLED发光。

[0115] 第七晶体管T7连接至有机发光二极管OLED的阳极电极和第二电源电压线VINL2。第七晶体管T7通过第k-1扫描线Sk-1的扫描信号导通,以连接有机发光二极管OLED的阳极电极和第二电源电压线VINL2,使得有机发光二极管OLED的阳极电极放电至第二电源电压VIN2。第七晶体管T7的控制电极连接至第k-1扫描线Sk-1,第七晶体管T7的第一电极连接至有机发光二极管OLED的阳极电极,并且第七晶体管T7的第二电极连接至第二电源电压线VINL2。

[0116] 有机发光二极管OLED响应于显示像素驱动器110的驱动电流Ids而发光。从有机发光二极管OLED发出的光的量可以与驱动电流Ids成比例。有机发光二极管OLED的阳极电极连接至第六晶体管T6的第一电极和第七晶体管T7的第二电极,以及有机发光二极管OLED的阴极电极连接至第四电源电压线VSSL。第四电源电压VSS提供至第四电源电压线VSSL。

[0117] 存储电容器Cst连接至第一晶体管T1的控制电极和第三电源电压线VDDL,并且保持在第一晶体管T1的控制电极的电压。存储电容器Cst的一个电极连接至第一晶体管T1的控制电极,并且存储电容器Cst的另一电极连接至第三电源电压线VDDL。

[0118] 在图5中,参照第一至第七晶体管T1至T7由PMOS晶体管组成的示例进行描述。但是,本发明不限于此。换句话说,第一至第七晶体管T1至T7可以由NMOS晶体管组成。

[0119] 每个辅助像素RP1包括辅助像素驱动器210和A晶体管DT。每个辅助像素RP1不包括有机发光二极管OLED。

[0120] 辅助像素驱动器210连接至辅助线RL。因此,辅助像素驱动器210的驱动电流通过辅助线RL提供至第j显示像素DPj的有机发光二极管OLED。

[0121] 辅助像素驱动器210可以连接至多个扫描线、辅助数据线、多个发光控制线和多个电力线。例如,辅助像素驱动器210可以连接至第k-1和第k扫描线Sk-1和Sk、第一辅助数据线RDL1、第k和第k+ α 发光控制线Ek和Ek+ α (其中 α 是满足 $1 \leq \alpha \leq 30$ 的正整数)、和第二和第三电源电压线VINL2和VDDL。当 α 小于零时,在辅助线RL的电压因寄生电容PC和边缘电容FC而变化之前,辅助线RL被放电。因此,将辅助线RL放电的效果可能不被获得。当 α 大于30时,在辅助线RL的电压由寄生电容PC和边缘电容FC改变之时和辅助线RL被放电之时之间产生时差。因此,用户可以看到被修复像素RDP的错误发光。

[0122] 辅助像素驱动器210可以包括多个晶体管。例如,辅助像素驱动器210可以包括第一、第二、第三、第四、第五、第六和第七晶体管T1'、T2'、T3'、T4'、T5'、T6'和T7'。

[0123] 辅助像素驱动器210的第一、第三、第四和第五晶体管T1'、T3'、T4'和T5'和存储电容器Cst'可以分别与显示像素驱动器110的第一、第三、第四和第五晶体管T1、T3、T4和T5和存储电容器Cst通过大体相同的方式形成。因此,省略辅助像素驱动器210的第一、第三、第四和第五晶体管T1'、T3'、T4'和T5'和存储电容器Cst'的详细描述。

[0124] 第二晶体管T2'连接至第一晶体管T1'的第一电极和第一辅助数据线RDL1。第二晶体管T2'通过第k扫描线Sk的扫描信号导通,以将第一晶体管T1'的第一电极连接至第一辅助数据线RDL1,使得第一辅助数据线RDL1的辅助数据电压提供至第一晶体管T1'的第一电极。第二晶体管T2'的控制电极连接至第k扫描线Sk,第二晶体管T2'的第一电极连接至第一辅助数据线RDL1,并且第二晶体管T2'的第二电极连接至第一晶体管T1'的第一电极。

[0125] 第六晶体管T6'连接至第一晶体管T1'的第二电极和辅助线RL。第六晶体管T6'通过第k发光控制线Ek的发光控制信号导通,以连接第一晶体管T1'的第二电极和辅助线RL。第六晶体管T6'的控制电极连接至第k发光控制线Ek,第六晶体管T6'的第一电极连接至第一晶体管T1'的第二电极,并且第六晶体管T6'的第二电极连接至辅助线RL。当第四和第五晶体管T4'和T5'被导通时,驱动电流Ids'通过辅助线RL被提供至第j显示像素DPj的有机发光二极管OLED,使得第j显示像素DPj的有机发光二极管OLED发光。

[0126] 第七晶体管T7'连接至辅助线RL和第二电源电压线VINL2。第七晶体管T7'通过第k-1扫描线Sk-1的扫描信号导通,以连接辅助线RL和第二电源电压线VINL2,使得辅助线RL放电至第二电源电压VIN2。第七晶体管T7'的控制电极连接至第k-1扫描线Sk-1,第七晶体管T7'的第一电极连接至辅助线RL,并且第七晶体管T7'的第二电极连接至第二电源电压线VINL2。

[0127] A晶体管DT连接至辅助线RL和第一电源电压线VINL1。第一电源电压VIN1提供至第一电源电压线VINL1。第一电源电压VIN1可以是初始化辅助线RL的初始化电源电压。第一电源电压VIN1可以与第四电源电压VSS大体相同,或者可以设置为通过将预定电压增加至第四电源电压VSS所获得的电压。下面参照图17详细地描述第一电源电压和第四电源电压。

[0128] 更具体地, A晶体管DT通过提供至A晶体管DT的控制电极的电压来导通, 以连接辅助线RL和第一电源电压线VINL1, 使得辅助线RL的电压放电至第一电源电压VIN1。换句话说, A晶体管DT用于将辅助线RL放电。A晶体管DT的控制电极可以连接至与第k+ α 发光控制线Ek+ α 连接的发光级的下拉控制节点STAk+ α _QB, A晶体管DT的第一电极可以连接至辅助线RL, 并且A晶体管DT的第二电极可以连接至第一电源电压线VINL1。下面参照图6描述连接至第k+ α 发光控制线Ek+ α 的发光级的下拉控制节点STAk+ α _QB。

[0129] 在图5中, 参照第一至第七晶体管T1'至T7'和A晶体管DT由PMOS晶体管组成的示例进行描述。但是, 本发明不限于此。换句话说, 第一至第七晶体管T1'至T7'和A晶体管DT可以由NMOS晶体管组成。

[0130] 如上所述, 除与被修复像素对应的第j显示像素DPj之外的每个显示像素DP1的显示像素驱动器110连接至有机发光二极管OLED, 并且提供驱动电流至有机发光二极管OLED。但是, 第j显示像素DPj的有机发光二极管OLED的显示像素驱动器110不连接至有机发光二极管OLED。换句话说, 第j显示像素DPj的显示像素驱动器110因缺陷而受损, 显示像素驱动器110和有机发光二极管OLED通过激光处理彼此分离, 并且第j显示像素DPj的有机发光二极管OLED的阳极电极连接至辅助线RL。因此, 第j显示像素DPj的有机发光二极管OLED的阳极电极可以通过辅助线RL连接至第一辅助像素RP1的辅助像素驱动器210。因此, 第j显示像素DPj的有机发光二极管OLED从第一辅助像素RP1的辅助像素驱动器210接收驱动电流, 并且发光。因此, 可以修复第j显示像素DPj。

[0131] 为了便于说明, 图5示出作为辅助像素的示例的第一辅助像素RP1。每个辅助像素RP可以与第一辅助像素RP1通过大体相同的方式形成。另外, 图5示出不存在缺陷的显示像素的示例的第一显示像素DP1。不存在缺陷的每个显示像素可以与第一显示像素DP1通过大体相同的方式形成。另外, 为了便于说明, 图5示出作为被修复像素的示例的第j显示像素DPj。每个被修复像素可以与第j显示像素DPj通过大体相同的方式形成。

[0132] 因为辅助线RL和显示像素DP的有机发光二极管OLED的阳极电极彼此重叠, 所以寄生电容PC可以形成在辅助线RL和显示像素DP的有机发光二极管OLED的阳极电极之间。另外, 因为辅助线RL形成为与第k扫描线Sk相邻, 所以边缘电容FC可以形成在辅助线RL和第k扫描线Sk之间。辅助线RL的电压可以因为寄生电容PC和边缘电容FC而变化。因此, 与被修复像素对应的第j显示像素DPj的有机发光二极管OLED可能错误地发光。

[0133] 但是, 为了避免(或减少)上述错误的发光, 根据本发明的示例性实施方式, 通过使用A晶体管DT, 辅助线RL被放电至第一电源电压VIN1。因此, 根据本发明的示例性实施方式, 可以防止(或被保护)辅助线RL的电压因寄生电容PC和边缘电容FC而变化。因此, 根据本发明的示例性实施方式, 有机发光二极管OLED可以被防止(或被保护)错误地发光。这将在下面参照图7进行详细地描述。

[0134] 图6是示出如图5所示的输出第k+ α 发光控制信号的扫描驱动器的第k+ α 发光级的示例的电路图。参照图6, 输出第k+ α 发光控制信号至第k+ α 发光控制线Ek+ α 的第k+ α 发光级STAk+ α 包括上拉控制节点Q、下拉控制节点QB、上拉晶体管TU、下拉晶体管TD、和节点控制电路NC。

[0135] 响应于上拉控制节点Q的电压, 上拉晶体管TU控制栅极导通电压线VONL和第k+ α 发光控制线Ek+ α 之间的连接。上拉晶体管TU的控制电极连接至上拉控制节点Q, 上拉晶体管TU

的第一电极连接至第 $k+\alpha$ 发光控制线 $E_{k+\alpha}$,并且上拉晶体管TU的第二电极连接至栅极导通电压线VONL。

[0136] 响应于下拉控制节点QB的电压,下拉晶体管TD控制栅极关断电压线VOFFL和第 $k+\alpha$ 发光控制线 $E_{k+\alpha}$ 之间的连接。下拉晶体管TD的控制电极连接至下拉控制节点QB,下拉晶体管TD的第一电极连接至栅极关断电压线VOFFL,并且下拉晶体管TD的第二电极连接至第 $k+\alpha$ 发光控制线 $E_{k+\alpha}$ 。

[0137] 节点控制电路NC控制上拉控制节点Q的电压和下拉控制节点QB的电压。节点控制电路NC包括多个信号输入端。例如,节点控制电路NC可以包括输入有开始信号的开始端START、输入有时钟信号的时钟端CLK、和输入有复位信号的复位端RESET。另外,节点控制电路NC可以连接至栅极导通电压线VONL和栅极关断电压线VOFFL。开始信号可以是栅极开始信号或前发光级的进位信号。时钟信号可以是多个时钟信号中的一个。复位信号可以是后发光级的进位信号。栅极导通电压线VONL可以提供栅极导通电压,并且栅极关断电压线VOFFL可以提供栅极关断电压。栅极导通电压可以指用于导通包括在发光级、显示像素和辅助像素中的晶体管的电压。栅极关断电压可以指关断包括在发光级、显示像素和辅助像素中的晶体管的电压。

[0138] 节点控制电路NC响应于输入至开始端START的开始信号而提供栅极导通电压至上拉控制节点Q,并且节点控制电路NC提供栅极关断电压至下拉控制节点QB。因此,上拉晶体管TU通过上拉控制节点Q的栅极导通电压而导通,并且下拉晶体管TD通过下拉控制节点QB的栅极关断电压而关断。因此,栅极导通电压线VONL的栅极导通电压输出到第 $k+\alpha$ 发光控制线 $E_{k+\alpha}$ 。

[0139] 节点控制电路NC响应于输入至复位端RESET的复位信号而提供栅极关断电压至上拉控制节点Q并提供栅极导通电压至下拉控制节点QB。因此,上拉晶体管TU通过上拉控制节点Q的栅极关断电压而关断,并且下拉晶体管TD通过下拉控制节点QB的栅极导通电压而导通。因此,栅极关断电压线VOFFL的栅极关断电压输出至第 $k+\alpha$ 发光控制线 $E_{k+\alpha}$ 。

[0140] 第 $k+\alpha$ 发光级 $ST_{k+\alpha}$ 的下拉控制节点QB连接至辅助像素驱动器210的A晶体管DT,如图5所示。

[0141] 图6示出节点控制电路NC包括开始端START、时钟端CLK和复位端RESET的示例。但是,本发明不限于此。另外,为了便于说明,图6仅示出第 $k+\alpha$ 发光级 $ST_{k+\alpha}$ 。连接至发光控制线 E_1 至 E_n 的发光级中的每个都可以与第 $k+\alpha$ 发光级 $ST_{k+\alpha}$ 通过大体相同的方式形成。另外,连接至扫描线 S_1 至 S_{n+1} 的扫描级中的每个都可以与第 $k+\alpha$ 发光级 $ST_{k+\alpha}$ 通过大体类似的方式形成。

[0142] 图7是提供至图5的显示像素和辅助像素的信号、放电晶体管的控制电极的电压和辅助线的电压的波形图。图7示出提供至第 $k-1$ 扫描线 S_{k-1} 的第 $k-1$ 扫描信号 $SCAN_{k-1}$ 、提供至第 k 扫描线 S_k 的第 k 扫描信号 $SCAN_k$ 、提供至第 k 发光控制线 E_k 的第 k 发光控制信号 EM_k 、连接至第 $k+2$ 发光控制线 E_{k+2} 的第 $k+2$ 发光级的下拉控制节点 ST_{k+2_QB} 的电压 $V_{ST_{k+2_QB}}$ 、和辅助线RL的电压 V_{RL} 。图7示出第 $k+2$ 发光级的下拉控制节点 ST_{k+2_QB} ,作为图5所示的第 $k+\alpha$ 发光级的下拉控制节点 $ST_{k+\alpha_QB}$ 的示例。但是,本发明不限于此。

[0143] 参照图7,一个帧周期可以分成第一至第六周期 t_1 至 t_6 。第 $k-1$ 扫描信号 $SCAN_{k-1}$ 可以被产生,来作为用于第一和第二周期 t_1 和 t_2 的栅极导通电压 V_{on} 。第 k 扫描信号 $SCAN_k$ 可以

被产生,来作为用于第三周期 t_3 的栅极导通电压 V_{on} 。扫描信号可以被顺序地产生,来作为栅极导通电压 V_{on} 。第 k 发光控制信号 EM_k 可以被产生,来作为用于第二至第四周期 t_2 至 t_4 的栅极关断电压 V_{off} 。第 $k+2$ 发光级的下拉控制节点 ST_{Ak+2_QB} 的电压 $V_{ST_{Ak+2_QB}}$ 可以被产生,来作为用于第四和第五周期 t_4 和 t_5 的栅极导通电压 V_{on} 。栅极关断电压 V_{off} 可以指用于关断显示像素和辅助像素的晶体管的电压,并且栅极导通电压 V_{on} 可以指用于导通显示像素和辅助像素的晶体管的电压。

[0144] 下面参照图5和图7详细地描述第一辅助像素 RP_1 和第 j 显示像素 DP_j 的驱动方法以及第一显示像素 DP_1 的驱动方法。

[0145] 首先,详细描述第一显示像素 DP_1 的驱动方法。

[0146] 首先,对于第一周期 t_1 ,开态偏置被施加于第一晶体管 T_1 。

[0147] 在第一周期 t_1 中,对于第一周期 t_1 的一部分,具有栅极导通电压 V_{on} 的电平的第 $k-1$ 扫描信号 $SCAN_{k-1}$ 提供至第 $k-1$ 扫描线 $Sk-1$,并且对于整个第一周期 t_1 ,具有栅极导通电压 V_{on} 的电平的第 k 发光控制信号 EM_k 提供至第 k 发光控制线 Ek 。因此,对于第一周期 t_1 的一部分或整个第一周期 t_1 ,第四、第五、第六和第七晶体管 T_4 、 T_5 、 T_6 和 T_7 被导通。

[0148] 因为第四晶体管 T_4 被导通,所以第一晶体管 T_1 的控制电极被初始化至第二电源电压线 V_{INL2} 的第二电源电压 V_{IN2} 。因为第五、第六和第七晶体管 T_5 、 T_6 和 T_7 被导通,所以形成了电流路径,以便电流可以通过第五晶体管 T_5 、第一晶体管 T_1 、第六晶体管 T_6 和第七晶体管 T_7 从第三电源电压线 V_{DDL} 流至第二电源电压线 V_{INL2} 。更具体地,因为第一晶体管 T_1 是P型晶体管,当第一晶体管 T_1 的控制电极和第一电极之间的电压差 V_{gs} 小于第一晶体管 T_1 的阈值电压 V_{th} ($V_{gs} < V_{th}$) 时,第一晶体管 T_1 被导通。因为第二电源电压 V_{IN2} 设置为充分地小于第三电源电压 V_{DD} ,所以对于第一周期 t_1 ,第一晶体管 T_1 的控制电极和第一电极之间的电压差 V_{gs} ($V_{gs} = V_{IN2} - V_{DD}$) 小于第一晶体管 T_1 的阈值电压 V_{th} 。因此电流流过电流路径。

[0149] 因此,因为对于第一周期 t_1 ,第一晶体管 T_1 的控制电极被放电至第二电源电压 V_{IN2} ,所以开态偏置可以被施加到第一晶体管 T_1 。因此,根据本发明的示例性实施方式,开态偏置可以在数据电压提供至第一晶体管 T_1 的控制电极之前施加到第一晶体管 T_1 。因此,可以防止(或减少)由第一晶体管 T_1 的迟滞特性所引起的图像质量恶化。

[0150] 第二,对于第二周期 t_2 ,第一晶体管 T_1 的控制电极和有机发光二极管OLED的阳极电极被初始化。

[0151] 对于第二周期 t_2 ,具有栅极导通电压 V_{on} 的电平的第 $k-1$ 扫描信号 $SCAN_{k-1}$ 提供至第 $k-1$ 扫描线 $Sk-1$,并且具有栅极关断电压 V_{off} 的电平的第 k 发光控制信号 EM_k 提供至第 k 发光控制线 Ek 。因此,对于第二周期 t_2 ,第四和第七晶体管 T_4 和 T_7 被导通。

[0152] 因为第四晶体管 T_4 被导通,所以第一晶体管 T_1 的控制电极被初始化至第二电源电压线 V_{INL2} 的第二电源电压 V_{IN2} 。因为第七晶体管 T_7 被导通,所以有机发光二极管OLED的阳极电极被初始化至第二电源电压线 V_{INL2} 的第二电源电压 V_{IN2} 。

[0153] 第三,对于第三周期 t_3 ,第一晶体管 T_1 的控制电极的数据电压和阈值电压被采样。

[0154] 对于第三周期 t_3 的一部分,具有栅极导通电压 V_{on} 的电平的第 k 扫描信号 $SCAN_k$ 提供至第 k 扫描线 Sk ,以便对于第三周期 t_3 的一部分,第二和第三晶体管 T_2 和 T_3 被导通。

[0155] 因为第二晶体管 T_2 被导通,所以第一数据线 D_1 的数据电压 V_{data} 提供至第一晶体管 T_1 的第一电极。因为第三晶体管 T_3 被导通,所以第一晶体管 T_1 的控制电极和第二电极被

连接,以便将第一晶体管T1作为二极管进行驱动。

[0156] 因为第一晶体管T1的控制电极和第一电极之间的电压差 V_{gs} ($V_{gs}=V_{IN2}-V_{data}$) 小于阈值电压 V_{th} ,所以电流流过第一晶体管T1,直到第一晶体管T1的控制电极和第一电极之间的电压差 V_{gs} 达到第一晶体管T1的阈值电压 V_{th} 。因此,对于第三周期 t_3 ,第一晶体管T1的控制电极的电压增加到“ $V_{data}+V_{th}$ ”。

[0157] 第四,对于第四周期 t_4 ,完成第一晶体管T1的控制电极的数据电压和阈值电压的采样。

[0158] 对于第四周期 t_4 ,具有栅极关断电压 V_{off} 的电平的第k扫描信号 $SCAN_k$ 提供至第k扫描线 Sk 。因此,对于第四周期 t_4 ,显示像素驱动器110的全部晶体管被关断。

[0159] 对于第四周期 t_4 ,与第一晶体管T1的控制电极的电压对应的“ $V_{data}+V_{th}$ ”存储在存储电容器 C_{st} 中。

[0160] 第五,对于第五和第六周期 t_5 和 t_6 ,有机发光二极管OLED发光。

[0161] 对于第五和第六周期 t_5 和 t_6 ,具有栅极导通电压 V_{on} 的电平的第k发光控制信号 EM_k 提供至第k发光控制线 Ek ,以便第五和第六晶体管T5和T6在第五和第六周期 t_5 和 t_6 中被导通。

[0162] 因为第五和第六晶体管T5和T6被导通,所以响应于控制电极的电压,驱动电流 I_{ds} 流过第一晶体管T1。这里,第一晶体管T1的控制电极通过存储电容器 C_{st} 维持“ $V_{data}+V_{th}$ ”。流过第一晶体管T1的驱动电流 I_{ds} 可以通过以下公式表示:

[0163] 公式2

$$[0164] \quad I_{ds}=k' \cdot (V_{gs}-V_{th})^2=k' \cdot (V_{data}+V_{th}-V_{DD}-V_{th})^2$$

[0165] 在公式2中, k' 是由第一晶体管T1的结构和物理特性决定的比例系数, V_{gs} 是第一晶体管T1的栅极至源极电压, V_{th} 是第一晶体管T1的阈值电压, V_{DD} 是第三电源电压,并且 V_{data} 是数据电压。第一晶体管T1的控制电极的电压是“ $V_{data}+V_{th}$ ”,并且第一电极的电压 V_s 是 V_{DD} 。公式3由公式2导出。

[0166] 公式3

$$[0167] \quad I_{ds}=k' \cdot (V_{data}-V_{DD})^2$$

[0168] 如公式3所示,驱动电流 I_{ds} 不取决于第一晶体管T1的阈值电压 V_{th} 。换句话说,第一晶体管T1的阈值电压 V_{th} 被补偿。显示像素驱动器110的驱动电流 I_{ds} 提供至有机发光二极管OLED,以便有机发光二极管OLED发光。

[0169] 以下,详细描述第一辅助像素RP1和第j显示像素DPj的驱动方法。

[0170] 首先,对于第一周期 t_1 ,开态偏置被施加于第一晶体管T1'。

[0171] 在第一周期 t_1 中,对于第一周期 t_1 的一部分,具有栅极导通电压 V_{on} 的电平的第k-1扫描信号 $SCAN_{k-1}$ 被施加于第k-1扫描线 $Sk-1$,并且对于整个第一周期 t_1 ,具有栅极导通电压 V_{on} 的电平的第k发光控制信号 EM_k 提供至第k发光控制线 Ek 。因此,对于整个第一周期 t_1 或第一周期 t_1 的一部分,第四、第五、第六和第七晶体管T4'、T5'、T6'和T7'被导通。

[0172] 因为第四晶体管T4'被导通,所以第一晶体管T1'的控制电极被初始化至第二电源电压线VINL2的第二电源电压 V_{IN2} 。因为第五、第六和第七晶体管T5'、T6'和T7'被导通,所以形成了电流路径,以便电流可以通过第五晶体管T5'、第一晶体管T1'、第六晶体管T6'和第七晶体管T7'从第三电源电压线VDDL流至第二电源电压线VINL2。因为第二电源电压 V_{IN2}

设置为充分地小于第三电源电压VDD,所以对于第一周期t1,第一晶体管T1'的控制电极和第一电极之间的电压差 V_{gs} ($V_{gs}=VIN2-VDD$) 小于第一晶体管T1'的阈值电压 V_{th} ,以便电流流过电流路径。

[0173] 因此,对于第一周期t1,通过将第一晶体管T1'的控制电极放电至第二电源电压VIN2,可以使开态偏置施加到第一晶体管T1'。因此,根据本发明的示例性实施方式,开态偏置可以在数据电压提供至第一晶体管T1'的控制电极之前施加到第一晶体管T1',以便可以防止(或减少)由第一晶体管T1'的迟滞特性所引起图像质量恶化。

[0174] 第二,对于第二周期t2,第一晶体管T1'的控制电极和辅助线RL被初始化至第二电源电压VIN2。

[0175] 对于第二周期t2,具有栅极导通电压 V_{on} 的电平的第k-1扫描信号SCANk-1提供至第k-1扫描线Sk-1,并且具有栅极关断电压 V_{off} 的电平的第k发光控制信号EMk提供至第k发光控制线Ek。因此,对于第二周期t2,第四晶体管T4'和第七晶体管T7'被导通。

[0176] 因为第四晶体管T4'被导通,所以第一晶体管T1'的控制电极被初始化至第二电源电压VIN2的第二电源电压VIN2。因为第七晶体管T7'被导通,所以辅助线RL被初始化至第二电源电压VIN2的第二电源电压VIN2。

[0177] 第三,对于第三周期t3,第一晶体管T1'的控制电极的数据电压和阈值电压被采样。

[0178] 对于第三周期t3的一部分,具有栅极导通电压 V_{on} 的电平的第k扫描信号SCANk提供至第k扫描线Sk,以便对于第三周期t3的一部分,第二和第三晶体管T2'和T3'被导通。

[0179] 因为第二晶体管T2'被导通,所以第一数据线D1的数据电压Vdata提供至第一晶体管T1'的第一电极。因为第三晶体管T3'被导通,所以第一晶体管T1'的控制电极和第二电极被连接,以便将第一晶体管T1'作为二极管进行驱动。

[0180] 因为第一晶体管T1'的控制电极和第一电极之间的电压差 V_{gs} ($V_{gs}=VIN2-Vdata$) 小于阈值电压 V_{th} ,所以电流流过第一晶体管T1',直到控制电极和第一电极之间的电压差 V_{gs} 达到第一晶体管T1'的阈值电压 V_{th} 。因此,对于第三周期t3,第一晶体管T1'的控制电极的电压增加到“Vdata+ V_{th} ”。

[0181] 第四,对于第四周期t4,完成第一晶体管T1'的控制电极的数据电压和阈值电压的采样,以及辅助线RL被放电至第一电源电压VIN1。

[0182] 在第四周期t4中,具有栅极关断电压 V_{off} 的电平的第k扫描信号SCANk提供至第k扫描线Sk,并且对于第四周期t4的一部分,具有栅极导通电压 V_{on} 的电平的第k+2发光级的下拉控制节点STAk+2_QB的电压 V_{STAk+2_QB} 提供至A晶体管DT的控制电极。因此,对于第四周期t4的一部分,A晶体管DT被导通。

[0183] 对于第四周期t4,与第一晶体管T1'的控制电极的电压对应的“Vdata+ V_{th} ”存储在存储电容器Cst中。

[0184] 因为第k扫描线Sk和辅助线RL形成彼此相邻,所以边缘电容FC可以形成在第k扫描线Sk和辅助线RL之间,如图5所示。第k扫描线Sk的电压变化可以通过边缘电容FC反映在辅助线RL中。因此,对于第四周期t4,第k扫描信号SCANk从栅极导通电压 V_{on} 增加到栅极关断电压 V_{off} 时,第k扫描线Sk的电压中的变化可以通过边缘电容FC反映,以便可以将辅助线RL的电压增加 $\Delta V1$ 。

[0185] 但是,因为对于第四周期 t_4 ,A晶体管DT被导通,所以辅助线RL连接至第一电源电压线VINL1。因此,即使当第k扫描线Sk的电压变化通过边缘电容FC反映在辅助线RL中时,辅助线RL被放电至第一电源电压VIN1。

[0186] 第五,对于第五周期 t_5 ,辅助线RL放电至第一电源电压VIN1。

[0187] 对于第五周期 t_5 ,具有栅极导通电压 V_{on} 的电平的第k发光控制信号EMk提供至第k发光控制线Ek,并且具有栅极导通电压 V_{on} 的电平的第k+2发光级的下拉控制节点STAk+2_QB的电压V_STAk+2_QB提供至A晶体管DT的控制电极。因此,对于第五周期 t_5 ,第五和第六晶体管T5'和T6'和A晶体管DT被导通。

[0188] 因为第五和第六晶体管T5'和T6'被导通,所以响应于控制电极的电压,驱动电流 I_{ds}' 流过第一晶体管T1。第一晶体管T1'的控制电极通过存储电容器Cst维持“Vdata+Vth”。流过第一晶体管T1'的驱动电流 I_{ds}' 可以由公式2表示。另外,公式3由公式2导出。

[0189] 如公式3所示,驱动电流 I_{ds}' 不取决于第一晶体管T1'的阈值电压 V_{th} 。换句话说,第一晶体管T1'的阈值电压 V_{th} 被补偿。

[0190] 因为对于第五周期 t_5 ,A晶体管DT被导通,所以辅助像素驱动器210的驱动电流 I_{ds}' 通过A晶体管DT被放电至第一电源电压线VINL1。因此,对于第五周期 t_5 ,第j显示像素DPj的有机发光二极管OLED不发光。

[0191] 因为辅助线RL与第一显示像素DP1的有机发光二极管OLED的阳极电极重叠,所以寄生电容PC可以形成在辅助线RL和第一显示像素DP1的有机发光二极管OLED的阳极电极之间,如图5所示。有机发光二极管OLED的阳极电极的电压变化可以通过寄生电容PC反映在辅助线RL中。对于第五周期 t_5 ,通过具有栅极导通电压 V_{on} 的电平的第k发光控制信号EMk,将驱动电流提供至第一显示像素DP1的有机发光二极管OLED的阳极电极。因此,第一显示像素DP1的有机发光二极管OLED的阳极电极的电压变化可以通过寄生电容PC反映在辅助线RL中,以将辅助线RL的电压增加 ΔV_2 。但是,因为对于第五周期 t_5 ,辅助线RL连接至第一电源电压线VINL1,所以即使当第一显示像素DP1的有机发光二极管OLED的阳极电极的电压变化通过寄生电容PC被反映时,辅助线RL也被放电至第一电源电压VIN1。

[0192] 第六,对于第六周期 t_6 ,有机发光二极管OLED发光。

[0193] 对于第六周期 t_6 ,具有栅极导通电压 V_{on} 的电平的第k发光控制信号EMk提供至第k发光控制线Ek,并且具有栅极关断电压 V_{off} 的电平的第k+2发光级的下拉控制节点STAk+2_QB的电压V_STAk+2_QB提供至A晶体管DT的控制电极。因此,对于第六周期 t_6 ,第五和第六晶体管T5'和T6'被导通,以及A晶体管DT被关断。

[0194] 因为A晶体管DT被关断并且第五和第六晶体管T5'和T6'被导通,辅助像素驱动器210的驱动电流 I_{ds}' 通过辅助线RL提供至第j显示像素DPj的有机发光二极管OLED。因此,第j显示像素DPj的有机发光二极管OLED发光。

[0195] 如上所述,根据本发明的示例性实施方式,辅助线RL的电压可以被防止(或被保护)因寄生电容PC和边缘电容FC而变化。因此,根据本发明的示例性实施方式,第j显示像素DPj的有机发光二极管OLED可以被防止(或被保护)因寄生电容PC和边缘电容FC而错误地发光。

[0196] 图8是示出根据本发明的另一示例性实施方式的显示像素和辅助像素的详细电路图。为了便于说明,图8仅示出第k-1和第k扫描线Sk-1和Sk、第一辅助数据线RDL1、第一和第

j数据线D1和Dj、和第k和第k+ α 发光控制线Ek和Ek+ α 。此外,为了便于说明,图8仅示出连接至第一辅助数据线RDL1的第一辅助像素RP1、连接至第一数据线D1的第一显示像素DP1、和连接至第j数据线Dj的第j显示像素DPj。在图8中,第一显示像素DP1是指在制造过程期间不产生缺陷的像素,以及第j显示像素DPj是在制造过程期间产生缺陷并且该缺陷被修复的像素。

[0197] 参照图8,第一辅助像素RP1通过辅助线RL连接至第j显示像素DPj。辅助线RL连接至第一辅助像素RP1,并且从第一辅助像素RP1延伸至显示区DA,以与显示像素DP1和DPj相交。更具体地,如图8所示,辅助线RL可以与显示像素DP1和DPj的有机发光二极管OLED的阳极电极相交。

[0198] 辅助线RL可以连接至第j显示像素DPj的有机发光二极管OLED。在这个示例中,显示像素驱动器110和第j显示像素DPj的有机发光二极管OLED可以彼此分离。

[0199] 显示像素DP1和DPj中的每个包括有机发光二极管OLED和显示像素驱动器110。图8所示的显示像素DP1和DPj分别与图5所示的显示像素DP1和DPj大体相同。因此,省略图8所示的显示像素DP1和DPj的详细描述。

[0200] 第一辅助像素RP1包括辅助像素驱动器210、A晶体管DT、和反相器INV。第一辅助像素RP1不包括有机发光二极管OLED。图8所示的第一辅助像素RP1的辅助像素驱动器210与图5所示的第一辅助像素RP1的辅助像素驱动器210大体相同。因此,省略图8所示的第一辅助像素RP1的辅助像素驱动器210的详细描述。

[0201] A晶体管DT连接至辅助线RL和提供有第一电源电压VIN1的第一电源电压线VINL1。A晶体管DT通过A晶体管DT的控制电极导通,以连接辅助线RL和第一电源电压线VINL1。因此,辅助线RL的电压被放电至第一电源电压VIN1。换句话说,A晶体管DT用于将辅助线RL放电。A晶体管DT的控制电极连接至反相器INV的输出端,A晶体管DT的第一电极连接至辅助线RL,并且A晶体管DT的第二电极连接至第一电源电压线VINL1。

[0202] 反相器INV连接至第k+ α 发光控制线Ek+ α 和A晶体管DT的控制电极。换句话说,反相器INV的输入端连接至第k+ α 发光控制线Ek+ α ,并且反相器INV的输出端连接至A晶体管DT的控制电极。反相器INV使第k+ α 发光控制线Ek+ α 的发光信号反相,并且将经过反相的发光信号提供至A晶体管DT的控制电极。

[0203] 图9是提供至图8所示的显示像素和辅助像素的信号、放电晶体管的控制电极的电压、和辅助线的电压的波形图。图9示出提供至第k-1扫描线Sk-1的第k-1扫描信号SCANk-1、提供至第k扫描线Sk的第k扫描信号SCANk、提供至第k发光控制线Ek的第k发光控制信号EMk、提供至第k+1发光控制线Ek+1的第k+1发光控制信号EMk+1、A晶体管DT的控制电极的电压V_DTG、和辅助线RL的电压V_RL。图9示出第k+1发光控制线Ek+1,以作为图9所示的第k+ α 发光控制线Ek+ α 的示例。但是,本发明不限于此。

[0204] 如图9所示的第k-1扫描信号SCANk-1、第k扫描信号SCANk和第k发光控制信号EMk分别与如图7所示的第k-1扫描信号SCANk-1、第k扫描信号SCANk和第k发光控制信号EMk大体相同。因此,省略第k-1扫描信号SCANk-1、第k扫描信号SCANk和第k发光控制信号EMk的详细描述。对于第三至第五周期t3至t5,第k+1发光控制信号EMk+1被产生为具有栅极关断电压Voff的电平。

[0205] 以下,参照图8和图9,详细描述第一辅助像素RP1和第j显示像素DPj的驱动方法和

第一显示像素DP1的驱动方法。

[0206] 首先,参照图8和图9描述的第一显示像素DP1的驱动方法与如图5和图7所示的第一显示像素DP1的驱动方法大体相同。因此,省略如图8和图9所示的第一显示像素DP1的驱动方法的详细描述。

[0207] 随后,详细描述第一辅助像素RP1和第j显示像素DPj的驱动方法。

[0208] 首先,对于第一周期t1,开态偏置被施加于第一晶体管T1。

[0209] 在第一周期t1中,对于第一周期t1的一部分,具有栅极导通电压Von的电平的第k-1扫描信号SCANk-1被施加于第k-1扫描线Sk-1,并且对于整个第一周期t1,具有栅极导通电压Von的电平的第k发光控制信号EMk提供至第k发光控制线Ek,以及对于整个第一周期t1具有栅极导通电压Von的电平的第k+1发光控制信号EMk+1提供至第k+1发光控制线Ek+1。因此,对于整个第一周期t1或对于第一周期t1的一部分,第四、第五、第六和第七晶体管T4'、T5'、T6'和T7'被导通。另外,因为对于第一周期t1,具有栅极导通电压Von的电平的第k+1发光控制信号EMk+1通过反相器INV被反相并且被提供至A晶体管DT的控制电极,所以A晶体管DT被关断。

[0210] 因为第四晶体管T4'被导通,所以第一晶体管T1'的控制电极被初始化至第二电源电压线VINL2的第二电源电压VIN2。因为第五、第六和第七晶体管T5'、T6'和T7'被导通,所以形成了电流路径,以便电流可以通过第五晶体管T5'、第一晶体管T1'、第六晶体管T6'和第七晶体管T7'从第三电源电压线VDDL流至第二电源电压线VINL2。因为第二电源电压VIN2设置为充分地小于第三电源电压VDD,所以对于第一周期t1,第一晶体管T1'的控制电极和第一电极之间的电压差Vgs ($V_{gs}=VIN2-VDD$) 小于第一晶体管T1'的阈值电压Vth,以便电流流过电流路径。

[0211] 因此,因为对于第一周期t1,第一晶体管T1'的控制电极被放电至第二电源电压VIN2,所以开态偏置可以被施加到第一晶体管T1'。因此,根据本发明的示例性实施方式,开态偏置可以在数据电压提供至第一晶体管T1'的控制电极之前施加到第一晶体管T1'。因此,可以防止(或减少)由第一晶体管T1'的迟滞特性所引起的图像质量恶化。

[0212] 第二,对于第二周期t2,第一晶体管T1'的控制电极和辅助线RL被初始化至第二电源电压VIN2。

[0213] 对于第二周期t2,具有栅极导通电压Von的电平的第k-1扫描信号SCANk-1提供至第k-1扫描线Sk-1,具有栅极关断电压Voff的电平的第k发光控制信号EMk提供至第k发光控制线Ek,并且具有栅极导通电压Von的电平的第k+1发光控制信号EMk+1提供至第k+1发光控制线Ek+1。因此,对于第二周期t2,第四晶体管T4'和第七晶体管T7'被导通。另外,对于第二周期t2,因为具有栅极导通电压Von的电平的第k+1发光控制信号EMk+1通过反相器INV被反相并且被提供至A晶体管DT的控制电极,所以A晶体管DT被关断。

[0214] 因为第四晶体管T4'被导通,所以第一晶体管T1'的控制电极被初始化至第二电源电压线VINL2的第二电源电压VIN2。因为第七晶体管T7'被导通,所以辅助线RL被初始化至第二电源电压线VINL2的第二电源电压VIN2。

[0215] 对于第三周期t3,第一晶体管T1'的控制电极的数据电压和阈值电压被采样。

[0216] 在第三周期t3中,对于第三周期t3的一部分,具有栅极导通电压Von的电平的第k扫描信号SCANk提供至第k扫描线Sk;对于第三周期t3的一部分,具有栅极关断电压Voff的

电平的第 $k+1$ 发光控制信号 EM_{k+1} 提供至第 $k+1$ 发光控制线 $Ek+1$,以便对于第三周期 t_3 的一部分,第二和第三晶体管 T_2' 和 T_3' 被导通。另外,因为对于第三周期 t_3 ,具有栅极关断电压 V_{off} 的电平的第 $k+1$ 发光控制信号 EM_{k+1} 通过反相器 INV 被反相并且被提供至A晶体管 DT 的控制电极,所以对于整个第三周期 t_3 ,A晶体管 DT 被导通。

[0217] 因为第二晶体管 T_2' 被导通,所以第一数据线 $D1$ 的数据电压 V_{data} 提供至第一晶体管 T_1' 的第一电极。因为第三晶体管 T_3' 被导通,所以第一晶体管 T_1' 的控制电极和第二电极被连接。因此,第一晶体管 T_1' 作为二极管被驱动。

[0218] 因为第一晶体管 T_1' 的控制电极和第一电极之间的电压差 V_{gs} ($V_{gs}=V_{IN2}-V_{data}$) 小于阈值电压 V_{th} ,所以电流流过第一晶体管 T_1' ,直到控制电极和第一电极之间的电压差 V_{gs} 达到第一晶体管 T_1' 的阈值电压 V_{th} 。因此,对于第三周期 t_3 ,第一晶体管 T_1' 的控制电极的电压达到“ $V_{data}+V_{th}$ ”。

[0219] 因为A晶体管 DT 被导通,所以辅助线 RL 连接至第一电源电压线 V_{IN1} 。因此,辅助线 RL 被放电至第一电源电压 V_{IN1} 。

[0220] 第四,对于第四周期 t_4 中,完成第一晶体管 T_1' 的控制电极的数据电压和阈值电压的采样,以及辅助线 RL 被放电至第一电源电压 V_{IN1} 。

[0221] 对于第四周期 t_4 ,具有栅极关断电压 V_{off} 的电平的第 k 扫描信号 $SCAN_k$ 提供至第 k 扫描线 Sk ,并且具有栅极关断电压 V_{off} 的电平的第 $k+1$ 发光控制信号 EM_{k+1} 提供至第 $k+1$ 发光控制线 $Ek+1$ 。对于第四周期 t_4 ,具有栅极关断电压 V_{off} 的电平的第 $k+1$ 发光控制信号 EM_{k+1} 通过反相器 INV 被反相和被提供至A晶体管 DT 的控制电极,以便A晶体管 DT 被导通。

[0222] 对于第四周期 t_4 ,与第一晶体管 T_1' 的控制电极的电压对应的“ $V_{data}+V_{th}$ ”存储在存储电容器 C_{st} 中。

[0223] 因为第 k 扫描线 Sk 和辅助线 RL 形成彼此相邻,所以边缘电容 FC 可以形成在第 k 扫描线 Sk 和辅助线 RL 之间,如图9所示。第 k 扫描线 Sk 的电压变化可以通过边缘电容 FC 反映在辅助线 RL 中。因此,对于第四周期 t_4 ,第 k 扫描信号 $SCAN_k$ 从栅极导通电压 V_{on} 增加到栅极关断电压 V_{off} 时,第 k 扫描线 Sk 的电压变化可以通过边缘电容 FC 反映在辅助线 RL 中,以便可以将辅助线 RL 的电压增加 ΔV_1 。

[0224] 但是,因为对于第四周期 t_4 ,A晶体管 DT 被导通,所以辅助线 RL 连接至第一电源电压线 V_{IN1} 。因此,即使当第 k 扫描线 Sk 的电压变化通过边缘电容 FC 反映在辅助线 RL 中时,辅助线 RL 被放电至第一电源电压 V_{IN1} 。

[0225] 第五,对于第五周期 t_5 ,辅助线 RL 放电至第一电源电压 V_{IN1} 。

[0226] 对于第五周期 t_5 ,具有栅极导通电压 V_{on} 的电平的第 k 发光控制信号 EM_k 提供至第 k 发光控制线 Ek ,并且具有栅极关断电压 V_{off} 的电平的第 $k+1$ 发光控制信号 EM_{k+1} 提供至第 $k+1$ 发光控制线 $Ek+1$,以便对于第五周期 t_5 ,第五和第六晶体管 T_5' 和 T_6' 和A晶体管 DT 被导通。另外,对于第五周期 t_5 ,具有栅极关断电压 V_{off} 的电平的第 $k+1$ 发光控制信号 EM_{k+1} 通过反相器 INV 被反相和被提供至A晶体管 DT 的控制电极,以便A晶体管 DT 被导通。

[0227] 因为第五和第六晶体管 T_5' 和 T_6' 被导通,所以响应于控制电极,驱动电流 I_{ds}' 流过第一晶体管 T_1' 。第一晶体管 T_1' 的控制电极通过存储电容器 C_{st} 维持“ $V_{data}+V_{th}$ ”。流过第一晶体管 T_1' 的驱动电流 I_{ds}' 可以根据公式2表示。另外,公式3由公式2导出。

[0228] 如公式3所示,驱动电流 I_{ds}' 不取决于第一晶体管 T_1' 的阈值电压 V_{th} 。换句话说,

第一晶体管T1'的阈值电压 V_{th} 被补偿。

[0229] 因为对于第五周期 t_5 ,A晶体管DT被导通,所以辅助像素驱动器210的驱动电流 I_{ds} '通过A晶体管DT被放电至第一电源电压线VINL1。因此,对于第五周期 t_5 ,第j显示像素DPj的有机发光二极管OLED不发光。

[0230] 因为辅助线RL与第一显示像素DP1的有机发光二极管OLED的阳极电极重叠,所以寄生电容PC可以形成在辅助线RL和第一显示像素DP1的有机发光二极管OLED的阳极电极之间,如图9所示。有机发光二极管OLED的阳极电极的电压变化可以通过寄生电容PC反映在辅助线RL中。因为对于第五周期 t_5 ,通过具有栅极导通电压 V_{on} 的电平的第k发光控制信号EMk将驱动电流提供至第一显示像素DP1的有机发光二极管OLED的阳极电极,所以第一显示像素DP1的有机发光二极管OLED的阳极电极的电压变化可以通过寄生电容PC反映在辅助线RL中,以便可以就辅助线RL的电压增加 ΔV_2 。但是,因为对于第五周期 t_5 ,辅助线RL连接至第一电源电压线VINL1,所以即使当第一显示像素DP1的有机发光二极管OLED的阳极电极的电压变化通过寄生电容PC被反映时,辅助线RL也被放电至第一电源电压VIN1。

[0231] 第六,对于第六周期 t_6 ,有机发光二极管OLED发光。

[0232] 对于第六周期 t_6 ,具有栅极导通电压 V_{on} 的电平的第k发光控制信号EMk提供至第k发光控制线Ek,并且具有栅极导通电压 V_{on} 的电平的第k+1发光控制信号EMk+1提供至第k+1发光控制线Ek+1,以便对于第六周期 t_6 ,第五和第六晶体管T5'和T6'被导通。另外,具有栅极导通电压 V_{on} 的电平的第k+1发光控制信号EMk+1通过反相器INV被反相并且被提供至A晶体管DT的控制电极,以便A晶体管DT被关断。

[0233] 因为A晶体管DT被关断并且第五和第六晶体管T5'和T6'被导通,所以辅助像素驱动器210的驱动电流 I_{ds} '通过辅助线RL提供至第j显示像素DPj的有机发光二极管OLED。因此,第j显示像素DPj的有机发光二极管OLED发光。

[0234] 如上所述,根据本发明的示例性实施方式,辅助线RL的电压可以被防止(或被保护)因寄生电容PC和边缘电容FC而变化。因此,根据本发明的示例性实施方式,第j显示像素DPj的有机发光二极管OLED可以被防止(或被保护)因寄生电容PC和边缘电容FC而错误地发光。

[0235] 图10是示出根据本发明的另一示例性实施方式的显示像素和辅助像素的详细电路图。为了便于说明,图10仅示出第k-1和第k扫描线Sk-1和Sk、第一辅助数据线RDL1、第一和第j数据线D1和Dj、和第k和第k+ α 发光控制线Ek和Ek+ α 。此外,为了便于说明,图10示出连接至第一辅助数据线RDL1的第一辅助像素RP1、连接至第一数据线D1的第一显示像素DP1、和连接至第j数据线Dj的第j显示像素DPj。在图10中,举例示出:在制造过程期间在第一显示像素DP1中不产生缺陷,以及在制造过程期间在第j显示像素DPj中产生缺陷并且该缺陷被修复。

[0236] 参照图10,第一辅助像素RP1通过辅助线RL连接至第j显示像素DPj。辅助线RL连接至第一辅助像素RP1,并且从第一辅助像素RP1延伸至显示区DA,以与显示像素DP1和DPj相交。更具体地,如图10所示,辅助线RL可以与显示像素DP1和DPj的有机发光二极管OLED的阳极电极相交。

[0237] 辅助线RL可以连接至第j显示像素DPj的有机发光二极管OLED。在这个示例中,显示像素驱动器110和第j显示像素DPj的有机发光二极管OLED可以分离。

[0238] 显示像素DP1和DPj中的每个包括有机发光二极管OLED和显示像素驱动器110。如图10所示的显示像素DP1和DPj与图5所示的显示像素DP1和DPj大体相同。因此,省略了图10所示的显示像素DP1和DPj的详细描述。

[0239] 第一辅助像素RP1包括辅助像素驱动器210、A晶体管DT、B晶体管(或辅助控制晶体管)DCT、和电阻R。第一辅助像素RP1不包括有机发光二极管OLED。如图10所示的第一辅助像素RP1的辅助像素驱动器210与如图5所示的第一辅助像素RP1的辅助像素驱动器210大体相同。因此,省略图10所示的第一辅助像素RP1的辅助像素驱动器210的详细描述。

[0240] A晶体管DT连接至辅助线RL和提供有第一电源电压VIN1第一电源电压线VINL1。A晶体管DT通过提供至A晶体管DT的控制电极的电压导通,以连接辅助线RL和第一电源电压线VINL1。因此,辅助线RL的电压被放电至第一电源电压VIN1。换句话说,A晶体管DT用于将辅助线RL放电。A晶体管DT的控制电极可以连接至B晶体管DCT和电阻R,A晶体管DT的第一电极可以连接至辅助线RL,并且A晶体管DT的第二电极可以耦接至第一电源电压线VINL1。

[0241] B晶体管DCT连接至A晶体管DT的控制电极和提供有栅极关断电压的栅极关断电压线VOFFL。B晶体管DCT通过第k+ α 发光控制线Ek+ α 的第k+ α 发光控制信号EMk+ α 导通,以连接A晶体管DT的控制电极和栅极关断电压线VOFFL。B晶体管DCT的控制电极连接至第k+ α 发光控制线Ek+ α ,B晶体管DCT的第一电极连接至A晶体管DT的控制电极,并且B晶体管DCT的第二电极连接至栅极关断电压线VOFFL。

[0242] 电阻R可以形成在A晶体管DT的控制电极和提供有栅极导通电压的栅极导通电压线VONL之间。

[0243] 如图10所示提供至显示像素DP1和DPj和第一辅助像素RP1的信号与图9所示的那些大体相同。以下,参照图9和图10,详细描述第一辅助像素RP1和第j显示像素DPj的驱动方法和第一显示像素DP1的驱动方法。

[0244] 首先,图9和图10所示的第一显示像素DP1的驱动方法与图5和图7所示的第一显示像素DP1的驱动方法大体相同。因此,省略图9和图10所示的第一显示像素DP1的驱动方法的详细描述。

[0245] 随后,详细描述第一辅助像素RP1和第j显示像素DPj的驱动方法。

[0246] 在第一周期t1中,对于第一周期t1的一部分,具有栅极导通电压Von的电平的第k-1扫描信号SCANk-1提供至第k-1扫描线Sk-1;对于整个第一周期t1,具有栅极导通电压Von的电平的第k发光控制信号EMk提供至第k发光控制线Ek;并且对于整个第一周期t1,具有栅极导通电压Von的电平的第k+1发光控制信号EMk+1提供至第k+1发光控制线Ek+1,以便对于整个第一周期t1或第一周期t1的一部分,第四、第五、第六和第七晶体管T4'、T5'、T6'和T7'被导通。另外,因为对于第一周期t1,B晶体管DCT被导通,栅极关断电压被提供至A晶体管DT的控制电极,以便A晶体管DT被关断。

[0247] 因为第四晶体管T4'被导通,所以第一晶体管T1'的控制电极被初始化至第二电源电压线VINL2的第二电源电压VIN2。因为第五、第六和第七晶体管T5'、T6'和T7'被导通,所以形成了电流路径,以便电流可以通过第五晶体管T5'、第一晶体管T1'、第六晶体管T6'和第七晶体管T7'从第三电源电压线VDDL流至第二电源电压线VINL2。因为第二电源电压VIN2设置为充分地小于第三电源电压VDD,所以对于第一周期t1,第一晶体管T1'的控制电极和第一电极之间的电压差Vgs ($V_{gs}=VIN2-VDD$) 小于第一晶体管T1'的阈值电压Vth,以便电流

流过电流路径。

[0248] 因此,对于第一周期 t_1 ,通过将第一晶体管 $T1'$ 的控制电极放电至第二电源电压 V_{IN2} ,可以使开态偏置施加到第一晶体管 $T1'$ 。因此,根据本发明的示例性实施方式,开态偏置可以在数据电压提供至第一晶体管 $T1'$ 的控制电极之前施加到第一晶体管 $T1'$,以便可以防止(或减少)由第一晶体管 $T1'$ 的迟滞特性所引起图像质量恶化。

[0249] 第二,对于第二周期 t_2 ,第一晶体管 $T1'$ 的控制电极和辅助线 RL 被初始化至第二电源电压 V_{IN2} 。

[0250] 对于第二周期 t_2 ,具有栅极导通电压 V_{on} 的电平的第 $k-1$ 扫描信号 $SCAN_{k-1}$ 提供至第 $k-1$ 扫描线 $Sk-1$,具有栅极关断电压 V_{off} 的电平的第 k 发光控制信号 EM_k 提供至第 k 发光控制线 Ek ,并且具有栅极导通电压 V_{on} 的电平的第 $k+1$ 发光控制信号 EM_{k+1} 提供至第 $k+1$ 发光控制线 $Ek+1$ 。因此,对于第二周期 t_2 ,第四晶体管 $T4'$ 和第七晶体管 $T7'$ 被导通。另外,因为对于第二周期 t_2 ,B晶体管 DCT 被导通,所以栅极关断电压 V_{off} 被施加到A晶体管 DT 的控制电极。因此,A晶体管 DT 被关断。

[0251] 因为第四晶体管 $T4'$ 被导通,所以第一晶体管 $T1'$ 的控制电极被初始化至第二电源电压线 V_{INL2} 的第二电源电压 V_{IN2} 。因为第七晶体管 $T7'$ 被导通,所以辅助线 RL 被初始化至第二电源电压线 V_{INL2} 的第二电源电压 V_{IN2} 。

[0252] 第三,对于第三周期 t_3 ,第一晶体管 $T1'$ 的控制电极的数据电压和阈值电压被采样。

[0253] 在第三周期 t_3 中,对于第三周期 t_3 的一部分,具有栅极导通电压 V_{on} 的电平的第 k 扫描信号 $SCAN_k$ 提供至第 k 扫描线 Sk ;并且对于第三周期 t_3 的一部分,具有栅极关断电压 V_{off} 的电平的第 $k+1$ 发光控制信号 EM_{k+1} 提供至第 $k+1$ 发光控制线 $Ek+1$ 。因此,对于第三周期 t_3 的一部分,第二和第三晶体管 $T2'$ 和 $T3'$ 被导通。另外,因为对于第三周期 t_3 ,B晶体管 DCT 被关断,所以栅极导通电压 V_{on} 被提供至A晶体管 DT 的控制电极,以便A晶体管 DT 被导通。

[0254] 因为第二晶体管 $T2'$ 被导通,所以第一辅助数据线 $RDL1$ 的辅助数据电压 V_{data} 提供至第一晶体管 $T1'$ 的第一电极。因为第三晶体管 $T3'$ 被导通以连接第一晶体管 $T1'$ 的控制电极和第二电极,所以第一晶体管 $T1'$ 作为二极管进行驱动。

[0255] 第一晶体管 $T1'$ 的控制电极和第一电极之间的电压差 V_{gs} ($V_{gs}=V_{IN2}-V_{data}$) 小于阈值电压 V_{th} ,电流流过第一晶体管 $T1'$,直到控制电极和第一电极之间的电压差 V_{gs} 达到第一晶体管 $T1'$ 的阈值电压 V_{th} 。因此,对于第三周期 t_3 ,第一晶体管 $T1'$ 的控制电极的电压增加至“ $V_{data}+V_{th}$ ”。

[0256] 因为A晶体管 DT 被导通,所以辅助线 RL 连接至第一电源电压线 V_{INL1} 。因此,辅助线 RL 被放电至第一电源电压 V_{IN1} 。

[0257] 第四,对于第四周期 t_4 ,完成第一晶体管 $T1'$ 的控制电极的数据电压和阈值电压的采样,以及辅助线 RL 被放电至第一电源电压 V_{IN1} 。

[0258] 对于第四周期 t_4 ,具有栅极关断电压 V_{off} 的电平的第 k 扫描信号 $SCAN_k$ 提供至第 k 扫描线 Sk ,并且具有栅极关断电压 V_{off} 的电平的第 $k+1$ 发光控制信号 EM_{k+1} 提供至第 $k+1$ 发光控制线 $Ek+1$ 。另外,因为对于第四周期 t_4 ,B晶体管 DCT 被关断,所以栅极导通电压 V_{on} 被提供至A晶体管 DT 的控制电极,以便A晶体管 DT 被导通。

[0259] 对于第四周期 t_4 ,与第一晶体管 $T1'$ 的控制电极的电压对应的“ $V_{data}+V_{th}$ ”存储在

存储电容器Cst中。

[0260] 因为第k扫描线Sk和辅助线RL形成彼此相邻,所以边缘电容FC可以形成在第k扫描线Sk和辅助线RL之间,如图10所示。第k扫描线Sk的电压变化可以通过边缘电容FC反映在辅助线RL中。因此,对于第四周期t4,当第k扫描信号SCANk从栅极导通电压Von增加到栅极关断电压Voff时,第k扫描线Sk的电压变化可以通过边缘电容FC反映在辅助线RL中,以便可以将辅助线RL的电压增加 $\Delta V1$ 。

[0261] 但是,因为对于第四周期t4,A晶体管DT被导通,所以辅助线RL连接至第一电源电压线VINL1。因此,即使当第k扫描线Sk的电压变化通过边缘电容FC反映在辅助线RL中时,辅助线RL被放电至第一电源电压VIN1。

[0262] 第五,对于第五周期t5,辅助线RL放电至第一电源电压VIN1。

[0263] 对于第五周期t5,具有栅极导通电压Von的电平的第k发光控制信号EMk提供至第k发光控制线Ek,并且具有栅极关断电压Voff的电平的第k+1发光控制信号EMk+1提供至第k+1发光控制线Ek+1,以便对于第五周期t5,第五和第六晶体管T5'和T6'和A晶体管DT被导通。另外,因为对于第五周期t5,B晶体管DCT被关断,所以栅极导通电压Von被提供至A晶体管DT的控制电极。因此,A晶体管DT被导通。

[0264] 因为第五和第六晶体管T5'和T6'被导通,所以响应于第一晶体管T1的控制电极的电压,驱动电流Ids'流过第一晶体管T1。第一晶体管T1'的控制电极通过存储电容器Cst维持“Vdata+Vth”。流过第一晶体管T1'的驱动电流Ids'可以由公式2表示。另外,公式3由公式2导出。

[0265] 如公式3所示,驱动电流Ids'不取决于第一晶体管T1'的阈值电压Vth。换句话说,第一晶体管T1'的阈值电压Vth被补偿。

[0266] 因为对于第五周期t5,A晶体管DT被导通,所以辅助像素驱动器210的驱动电流Ids'通过A晶体管DT放电至第一电源电压线VINL1。因此,对于第五周期t5,第j显示像素DPj的有机发光二极管OLED不发光。

[0267] 因为辅助线RL与第一显示像素DP1的有机发光二极管OLED的阳极电极重叠,所以寄生电容PC可以形成在辅助线RL和第一显示像素DP1的有机发光二极管OLED的阳极电极之间,如图10所示。有机发光二极管OLED的阳极电极的电压变化可以通过寄生电容PC反映在辅助线RL中。在第五周期t5中通过具有栅极导通电压Von的电平的第k发光控制信号EMk,将驱动电流提供至第一显示像素DP1的有机发光二极管OLED的阳极电极。因此,第一显示像素DP1的有机发光二极管OLED的阳极电极的电压变化可以通过寄生电容PC反映在辅助线RL中,以将辅助线RL的电压增加 $\Delta V2$ 。但是,因为对于第五周期t5,辅助线RL连接至第一电源电压线VINL1,所以即使当第一显示像素DP1的有机发光二极管OLED的阳极电极的电压变化通过寄生电容PC被反映时,辅助线RL也被放电至第一电源电压VIN1。

[0268] 第六,对于第六周期t6,有机发光二极管OLED发光。

[0269] 对于第六周期t6,具有栅极导通电压Von的电平的第k发光控制信号EMk提供至第k发光控制线Ek,并且具有栅极导通电压Von的电平的第k+1发光控制信号EMk+1提供至第k+1发光控制线Ek+1,以便对于第六周期t6,第五和第六晶体管T5'和T6'被导通。另外,因为对于第六周期t6,B晶体管DCT被导通,所以栅极关断电压Voff被提供至A晶体管DT的控制电极,以便A晶体管DT被关断。

[0270] 因为A晶体管DT被关断并且第五和第六晶体管T5'和T6'被导通,所以辅助像素驱动器210的驱动电流 I_{ds}' 通过辅助线RL流过第j显示像素DPj的有机发光二极管OLED。因此,第j显示像素DPj的有机发光二极管OLED发光。

[0271] 如上所述,根据本发明的示例性实施方式,辅助线RL的电压可以被防止(或被保护)因寄生电容PC和边缘电容FC而变化。因此,根据本发明的示例性实施方式,第j显示像素DPj的有机发光二极管OLED可以被防止(或被保护)因寄生电容PC和边缘电容FC而错误地发光。

[0272] 图11是示出根据本发明的另一示例性实施方式的显示像素、辅助像素、辅助线、辅助数据线和第二数据驱动器的详细框图。为了便于解释显示面板10,图11仅示出显示像素DP、辅助像素RP、辅助线RL、辅助数据线RDL1和RDL2、和第二数据驱动器40。

[0273] 图11所示的显示像素DP、辅助像素RP和辅助数据线RDL1和RDL2分别与图2所示的显示像素DP、辅助像素RP和辅助数据线RDL1和RDL2大体相同。因此,省略图11所示的显示像素DP、辅助像素RP和辅助数据线RDL1和RDL2的详细描述。

[0274] 辅助线RL连接至辅助像素RP并且从辅助像素RP延伸至显示区DA,以与显示像素DP相交。例如,辅助线RL连接至第 $p+\beta$ 排中的辅助像素RP(其中 β 是正整数),并且与第p排中的显示像素DP相交。图11将第 $p+1$ 排示为第 $p+\beta$ 排。辅助线RL可以与显示像素DP的有机发光二极管OLED的阳极电极相交。

[0275] 辅助线RL可以连接至的显示区DA中的显示像素DP的一个。连接至辅助线RL的显示像素DP对应于将被修复的有缺陷的像素。在图11中,连接至辅助线RL的显示像素DP定义为被修复像素RDP1/RDP2。更具体地,辅助线RL可以连接至被修复像素RDP1/RDP2的有机发光二极管OLED的阳极电极。显示像素驱动器110和被修复像素RDP1/RDP2的有机发光二极管OLED彼此分离。

[0276] 第二数据驱动器40包括辅助数据输出单元41、辅助数据转换单元42、存储器43和辅助数据电压转换单元44。如图11所示的辅助数据输出单元41、辅助数据转换单元42、存储器43和辅助数据电压转换单元44分别与如上参照图2和图3描述的第二数据驱动器40的辅助数据输出单元41、辅助数据转换单元42、存储器43和辅助数据电压转换单元44大体相同。因此,省略图11所示的辅助数据输出单元41、辅助数据转换单元42、存储器43和辅助数据电压转换单元44的详细描述。

[0277] 但是,因为辅助线RL连接至第 $p+\beta$ 排中的辅助像素RP(其中 β 是正整数)并且与第p排中的显示像素DP相交,所以辅助数据电压转换单元44将辅助数据电压延迟 β 个水平周期并且将被延迟的辅助数据电压提供至辅助数据线RDL1和RDL2。换句话说,与提供至第p排中的显示像素DP的数据电压同步地来提供辅助数据电压,其中该辅助数据电压提供至第 $p+\beta$ 排中的辅助像素RP。

[0278] 图12A是从图11所示的第一数据驱动器输出的数据电压和从图11所示的第二数据驱动器的辅助数据电压转换单元输出的辅助数据电压的示例图。

[0279] 图12A示出垂直同步信号 v_{sync} 、输出至第i数据线 D_i (其中i是满足 $1 \leq i \leq m$ 的正整数)的数据电压 DV_i 、和从辅助数据电压转换单元44输出的辅助数据电压RDV。

[0280] 参照图12A,一个帧周期(1帧)包括提供数据电压的有效周期AP和作为暂停周期的空白周期BP。在每个帧周期(1帧),垂直同步信号 v_{sync} 产生脉冲。输出到第i数据线 D_i 的数

据电压 DV_i 可以包括第一至第 n 数据电压 DV_1 至 DV_n 。如图11所示,与提供至第 p 排中的显示像素 DP 的数据电压同步地提供辅助数据电压 RDV ,该辅助数据电压 RDV 提供至第 $p+\beta$ 排中的辅助像素 RP 。

[0281] 如图11所示,第一被修复像素 RDP_1 可以位于第二排,并且第二被修复像素 RDP_2 可以位于第 $n-1$ 排。在这个示例中,如图12A所示,根据存储器43中的数据,与数据电压 DV_3 提供至与第三排中的显示像素 DP 中的第 i 数据线 D_i 的周期同步地,可以将第一辅助数据电压 RDV_1 提供至辅助数据线 RDL_1/RDL_2 。另外,如图12A所示,根据存储器43中的数据,与数据电压 DV_n 提供至与第 n 排中的显示像素 DP 中的第 i 数据线 D_i 的周期同步地,可以将第二辅助数据电压 RDV_2 提供至辅助数据线 RDL_1/RDL_2 。

[0282] 当指示预定周期的信号是垂直同步信号 v_{sync} 时,存储器43在每个帧周期以初始化数据 BD 进行更新。因此,如图12A所示,对于从数据电压 DV_3 提供至第三排中的显示像素 DP 之时至数据电压 DV_{n-1} 提供至第 $n-1$ 排中的显示像素 DP 之时的周期,辅助数据电压转换单元44可以从存储器43接收第一辅助数据 RD_1 。随后,辅助数据电压转换单元44可以将输入的第一辅助数据 RD_1 转换成第一辅助数据电压 RDV_1 ,并且输出第一辅助数据电压 RDV_1 至辅助数据线 RDL_1/RDL_2 。

[0283] 另外,如图12A所示,对于数据电压 DV_n 提供至第 n 排中的显示像素 DP 的周期,辅助数据电压转换单元44可以从存储器43接收第二辅助数据 RD_2 ,辅助数据电压转换单元44可以将第二辅助数据 RD_2 转换成第二辅助数据电压 RDV_2 ,以及将第二辅助数据电压 RDV_2 输出到辅助数据线 RDL_1/RDL_2 。此外,如图12A所示,对于数据电压 DV_1 和 DV_2 提供至第一和第二排中的显示像素 DP 的周期,辅助数据电压转换单元44可以从存储器43接收初始化数据 BD ,辅助数据电压转换单元44可以将输入的初始化数据 BD 转换成初始化数据电压 BDV ,以及将初始化数据电压 BDV 输出到辅助数据线 RDL_1/RDL_2 。

[0284] 因此,如以上参照图12A描述的,与提供至数据线 D_1 至 D_m 的数据电压同步地,可以提供辅助数据电压 RDV ,其中该辅助数据电压 RDV 被提供至辅助数据线 RDL_1 和 RDL_2 。

[0285] 图12B是从图11所示的第一数据驱动器输出的数据电压和从图11所示的第二数据驱动器的辅助数据电压转换单元输出的辅助数据电压的示例图。图12B示出水平同步信号 h_{sync} 、输出到第 i 数据线 D_i 的数据电压 DV_i 和从辅助数据电压转换单元44输出的辅助数据电压 RDV 。

[0286] 参照图12B,一个帧周期(1帧)包括提供数据电压的有效周期 AP 和作为暂停周期的空白周期 BP 。水平同步信号 h_{sync} 在每个水平周期 $1H$ 产生脉冲。输出到第 i 数据线 D_i 的数据电压 DV_i 可以包括第一至第 n 数据电压 DV_1 至 DV_n 。如图11所示,可以与提供至第 p 排中的显示像素 DP 的数据电压同步地提供辅助数据电压 RDV ,其中该辅助数据电压 RDV 提供至第 $p+\beta$ 排中的辅助像素 RP 。

[0287] 如图11所示,第一被修复像素 RDP_1 可以位于第二排,并且第二被修复像素 RDP_2 可以位于第 $n-1$ 排。在这个示例中,如图12B所示,根据存储器43中的数据,与数据电压 DV_3 提供至与第三排中的显示像素 DP 中的第 i 数据线 D_i 的周期同步地,可以将第一辅助数据电压 RDV_1 提供至辅助数据线 RDL_1/RDL_2 。另外,如图12B所示,根据存储器43中的数据,与数据电压 DV_n 提供至与第 n 排中的显示像素 DP 中的第 i 数据线 D_i 的周期同步地,可以将第二辅助数据电压 RDV_2 提供至辅助数据线 RDL_1/RDL_2 。

[0288] 当指示预定周期的信号是水平同步信号hsync时,存储器43在每一个水平周期1H以初始化数据BD进行更新。因此,如图12B所示,对于数据电压DV3提供至第三排中的显示像素DP的周期,辅助数据电压转换单元44可以从存储器43接收第一辅助数据RD1,辅助数据电压转换单元44可以将输入的第一辅助数据RD1转换成第一辅助数据电压RDV1,以及将第一辅助数据电压RDV1输出到辅助数据线RDL1/RDL2。

[0289] 另外,如图12B所示,对于数据电压DV_n提供至第n排中的显示像素DP的周期,辅助数据电压转换单元44可以从存储器43接收第二辅助数据RD2,辅助数据电压转换单元44可以将第二辅助数据RD2转换成第二辅助数据电压RDV2,并且将第二辅助数据电压RDV2输出到辅助数据线RDL1/RDL2。此外,如图12B所示,对于除数据电压DV3提供至第三排中的显示像素DP的周期和数据电压DV_n提供至第n排中的显示像素DP的周期之外的周期,辅助数据电压转换单元44可以从存储器43接收初始化数据BD,将输入的初始化数据BD转换成初始化数据电压BDV,以及将初始化数据电压BDV输出到辅助数据线RDL1/RDL2。

[0290] 因此,如以上参照图12B描述的,可以与提供至数据线D1至D_m的数据电压同步地提供每个辅助数据电压RDV,其中该每个辅助数据电压RDV提供至辅助数据线RDL1和RDL2。

[0291] 另外,如上参照12B描述的,初始化数据电压BDV可以提供至未连接至被修复像素RDP1和RDP2的辅助像素DP。因此,根据本发明的示例性实施方式,可以防止(或保护)显示区DA中的显示像素DP受到连接至以下辅助像素RP的辅助线中的电压变化的影响,其中这些辅助像素RP不连接至被修复像素RDP1和RDP2。换句话说,可以防止(或保护)辅助线RL的电压因以下驱动电流而变化,该驱动电流在辅助数据电压RDV提供至辅助像素RP时可以提供至辅助线RL。

[0292] 图13是示出根据本发明的另一示例性实施方式的显示像素和辅助像素的详细电路图。为了便于说明,图13仅示出第k-1、第k、第k+β-1和第k+β扫描线Sk-1、Sk、Sk+β-1和Sk+β、第一辅助数据线RDL1、第一和第j数据线D1和D_j、以及第k和第k+β发光控制线Ek和Ek+β。另外,如图11所示,辅助线RL连接至第p+β排中的辅助像素RP,并且与第p排中的显示像素DP相交。因此,为了便于说明,图13示出位于第p+β排中的第一辅助像素RP1、和位于第p排中的第一显示像素DP1和第j显示像素DP_j。第一辅助像素RP1连接至第k+β-1和第k+β扫描线Sk+β-1和Sk+β、第k+β发光控制线Ek+β和第一辅助数据线RDL1。第一显示像素DP1连接至第k-1和第k扫描线Sk-1和Sk、第k发光控制线Ek和第一数据线D1。第j显示像素DP_j连接至第k-1和第k扫描线Sk-1和Sk、第k发光控制线Ek和第j数据线D_j。在图13中,举例示出:在制造过程期间在第一显示像素DP1中不产生缺陷,以及在制造过程期间在第j显示像素DP_j中产生缺陷并且该缺陷被修复。

[0293] 参照图13,第一辅助像素RP1通过辅助线RL连接至第j显示像素DP_j。辅助线RL可以连接至第一辅助像素RP1,并且从第一辅助像素RP1延伸至显示区DA,以与显示像素DP1和DP_j相交。更具体地,如图13所示,辅助线RL可以与显示像素DP1和DP_j的有机发光二极管OLED的阳极电极相交。

[0294] 辅助线RL可以连接至第j显示像素DP_j的有机发光二极管OLED。在这个示例中,显示像素驱动器110和第j显示像素DP_j的有机发光二极管OLED可以彼此分离。

[0295] 显示像素DP1和DP_j中的每个包括有机发光二极管OLED和显示像素驱动器110。图13所示的显示像素DP1和DP_j分别与图5所示的显示像素DP1和DP_j大体相同。因此,省略图13

示出的像素DP1和DPj的详细描述。

[0296] 第一辅助像素RP1包括辅助像素驱动器210和A晶体管DT。第一辅助像素RP1不包括有机发光二极管OLED。图13所示的第一辅助像素RP1的辅助像素驱动器210与图5所示的第一辅助像素RP1的辅助像素驱动器210大体相同,除了图13所示的第一辅助像素RP1的辅助像素驱动器210连接至第 $k+\beta-1$ 和第 $k+\beta$ 扫描线 $S_{k+\beta-1}$ 和 $S_{k+\beta}$ 和第 $k+\beta$ 发光控制线 $E_{k+\beta}$,而不是第 $k-1$ 和第 k 扫描线 S_{k-1} 和 S_k 和第 k 发光控制线 E_k 。因此,省略第一辅助像素RP1的辅助像素驱动器210的详细描述。

[0297] A晶体管DT连接至辅助线RL和提供有第一电源电压VIN1的第一电源电压线VINL1。通过提供至A晶体管DT的控制电极的电压,A晶体管DT被导通,以将辅助线RL和第一电源电压线VINL1连接,使得辅助线RL的电压被放电至第一电源电压VIN1。换句话说,A晶体管DT用于将辅助线RL放电。A晶体管DT的控制电极可以连接至第 $k+\beta$ 扫描线 $S_{k+\beta}$,A晶体管DT的第一电极可以连接至辅助线RL,并且A晶体管DT的第二电极可以连接至第一电源电压线VINL1。

[0298] 图14是提供至如图13所示的显示像素和辅助像素的信号、放电晶体管的控制电极的电压、和辅助线的电压的波形图。图14示出提供至第 $k-1$ 扫描线 S_{k-1} 的第 $k-1$ 扫描信号SCAN $_{k-1}$ 、提供至第 k 扫描线 S_k 的第 k 扫描信号SCAN $_k$ 、提供至第 $k+1$ 扫描线 S_{k+1} 的第 $k+1$ 扫描信号SCAN $_{k+1}$ 、提供至第 $k+2$ 扫描线 S_{k+2} 的第 $k+2$ 扫描信号SCAN $_{k+2}$ 、提供至第 k 发光控制线 E_k 的第 k 发光控制信号EM $_k$ 、提供至第 $k+2$ 发光控制线 E_{k+2} 的第 $k+2$ 发光控制信号EM $_{k+2}$ 、A晶体管DT的控制电极的电压V $_{DTG}$ 或SCAN $_{k+2}$ 、以及辅助线RL的电压V $_{RL}$ 。图14示出第 $k+1$ 扫描线 S_{k+1} 、第 $k+2$ 扫描线 S_{k+2} 和第 $k+2$ 发光控制线 E_{k+2} ,以分别作为图13所示的第 $k+\beta-1$ 扫描线 $S_{k+\beta-1}$ 、第 $k+\beta$ 扫描线 $S_{k+\beta}$ 和第 $k+\beta$ 发光控制线 $E_{k+\beta}$ 的示例。但是,本发明不限于此。

[0299] 如图14所示的第 $k-1$ 扫描信号SCAN $_{k-1}$ 、第 k 扫描信号SCAN $_k$ 和第 k 发光控制信号EM $_k$ 分别与如图7所示的第 $k-1$ 扫描信号SCAN $_{k-1}$ 、第 k 扫描信号SCAN $_k$ 和第 k 发光控制信号EM $_k$ 大体相同。因此,省略图14所示的第 $k-1$ 扫描信号SCAN $_{k-1}$ 、第 k 扫描信号SCAN $_k$ 和第 k 发光控制信号EM $_k$ 的详细描述。

[0300] 对于第四周期 t_4 的一部分,第 $k+1$ 扫描信号SCAN $_{k+1}$ 被产生为具有栅极导通电压Von的电平,并且对于第五周期 t_5 的一部分,第 $k+2$ 扫描信号SCAN $_{k+2}$ 被产生为具有栅极导通电压Von的电平。对于第4-2和第五周期 t_{4-2} 和 t_5 ,第 $k+2$ 发光控制信号EM $_{k+2}$ 被产生为具有栅极关断电压Voff的电平。

[0301] 以下,参照图13和图14,详细描述第一辅助像素RP1和第j显示像素DPj的驱动方法和第一显示像素DP1的驱动方法。

[0302] 首先,如图13和图14所示的第一显示像素DP1的驱动方法与如图5和图7所示的第一显示像素DP1的驱动方法大体相同。因此,省略第一显示像素DP1的驱动方法。

[0303] 随后,详细描述第一辅助像素RP1和第j显示像素DPj的驱动方法。

[0304] 首先,对于第一至第三周期 t_1 至 t_3 ,有机发光二极管OLED发光。

[0305] 对于第一至第三周期 t_1 至 t_3 ,具有栅极关断电压Voff的电平的第 $k+1$ 扫描信号SCAN $_{k+1}$ 提供至第 $k+1$ 扫描线 S_{k+1} 、具有栅极关断电压Voff的电平的第 $k+2$ 扫描信号SCAN $_{k+2}$ 提供至第 $k+2$ 扫描线 S_{k+2} 、以及具有栅极导通电压Von的电平的第 $k+2$ 发光控制信号EM $_{k+2}$ 提供至第 $k+2$ 发光控制线 E_{k+2} 。因此,对于第一至第三周期 t_1 至 t_3 ,第五和第六晶体管T5'和T6'被导通。

[0306] 因为第五和第六晶体管T5'和T6'被导通,所以辅助像素驱动器210的驱动电流 I_{ds} '通过辅助线RL提供至第j显示像素DPj的有机发光二极管OLED。因此,第j显示像素DPj的有机发光二极管OLED发光。

[0307] 第二,对于第4-1周期 t_{4-1} ,开态偏置被施加到第一晶体管T1。第四周期 t_4 包括第4-1周期 t_{4-1} 和第4-2周期 t_{4-2} 。

[0308] 对于第4-1周期 t_{4-1} 的一部分,具有栅极导通电压 V_{on} 的电平的第k+1扫描信号SCANk+1提供至第k+1扫描线Sk+1,并且对于整个第4-1周期 t_{4-1} ,具有栅极导通电压 V_{on} 的电平的第k+2发光控制信号EMk+2提供至第k+2发光控制线Ek+2,以便对于整个第4-1周期 t_{4-1} 或第4-1周期 t_{4-1} 的一部分,第四、第五、第六和第七晶体管T4'、T5'、T6'和T7'被导通。

[0309] 因为第四晶体管T4'被导通,所以第一晶体管T1'的控制电极被初始化至第二电源电压线VINL2的第二电源电压VIN2。因为第五、第六和第七晶体管T5'、T6'和T7'被导通,所以形成了电流路径,以便电流可以通过第五晶体管T5'、第一晶体管T1'、第六晶体管T6'和第七晶体管T7'从第三电源电压线VDDL流至第二电源电压线VINL2。因为第二电源电压VIN2设置为充分地小于第三电源电压VDD,所以对于第4-1周期 t_{4-1} ,第一晶体管T1'的控制电极和第一电极之间的电压差 V_{gs} ($V_{gs}=VIN2-VDD$) 小于第一晶体管T1'的阈值电压 V_{th} ,以便电流流过电流路径。

[0310] 因此,对于第4-1周期 t_{4-1} ,第一晶体管T1'的控制电极被放电至第二电源电压VIN2,以使得开态偏置可以被施加到第一晶体管T1'。因此,根据本发明的示例性实施方式,开态偏置可以在数据电压提供至第一晶体管T1'的控制电极之前施加到第一晶体管T1'。因此,可以防止(或减少)由第一晶体管T1'的迟滞特性所引起的图像质量恶化。

[0311] 因为第k扫描线Sk和辅助线RL形成为彼此相邻,所以边缘电容FC可以形成在第k扫描线Sk和辅助线RL之间,如图13所示。第k扫描线Sk的电压变化可以通过边缘电容FC反映在辅助线RL中。因此,对于第4-1周期 t_{4-1} ,当第k扫描信号SCANk从栅极导通电压 V_{on} 增加到栅极关断电压 V_{off} 时,第k扫描线Sk的电压中的变化可以通过边缘电容FC反映,以便可以将辅助线RL的电压增加 ΔV_1 。

[0312] 第三,对于第4-2周期 t_{4-2} ,第一晶体管T1'的控制电极和辅助线RL被初始化至第二电源电压VIN2。

[0313] 对于第4-2周期 t_{4-2} 中,具有栅极导通电压 V_{on} 的电平的第k+1扫描信号SCANk+1提供至第k+1扫描线Sk+1,并且具有栅极关断电压 V_{off} 的电平的第k+2发光控制信号EMk+2提供至第k+2发光控制线Ek+2,以便对于第4-2周期 t_{4-2} ,第四晶体管T4'和第七晶体管T7'被导通。

[0314] 因为第四晶体管T4'被导通,所以第一晶体管T1'的控制电极被初始化至第二电源电压线VINL2的第二电源电压VIN2。因为第七晶体管T7'被导通,所以辅助线RL被初始化至第二电源电压线VINL2的第二电源电压VIN2。

[0315] 第四,对于第五周期 t_5 ,对第一晶体管T1'的控制电极的数据电压和阈值电压进行采样,以及辅助线RL被放电至第一电源电压VIN1。

[0316] 在第五周期 t_5 中,对于第五周期 t_5 的一部分,具有栅极导通电压 V_{on} 的电平的第k+2扫描信号SCANk+2提供至第k+2扫描线Sk+2,并且对于整个第五周期 t_5 ,具有栅极关断电压 V_{off} 的电平的第k+2发光控制信号EMk+2提供至第k+2发光控制线Ek+2,以便对于整个第

五周期 t_5 或第五周期 t_5 的一部分,第二和第三晶体管 T_2' 和 T_3' 以及A晶体管DT被导通。

[0317] 因为第二晶体管 T_2' 被导通,所以第一数据线 D_1 的数据电压 V_{data} 提供至第一晶体管 T_1' 的第一电极。因为第三晶体管 T_3' 被导通,所以第一晶体管 T_1' 的控制电极和第二电极被连接。因此,第一晶体管 T_1' 作为二极管被驱动。

[0318] 由于第一晶体管 T_1' 的控制电极和第一电极之间的电压差 V_{gs} ($V_{gs}=V_{IN2}-V_{data}$) 小于阈值电压 V_{th} ,所以电流流过第一晶体管 T_1' ,直到控制电极和第一电极之间的电压差 V_{gs} 达到第一晶体管 T_1' 的阈值电压 V_{th} 。因此,对于第三周期 t_3 ,第一晶体管 T_1' 的控制电极的电压增加到“ $V_{data}+V_{th}$ ”。

[0319] 因为A晶体管DT被导通,所以辅助线 RL 连接至第一电源电压线 V_{INL1} 。因此,辅助线 RL 被放电至第一电源电压 V_{IN1} 。

[0320] 因为辅助线 RL 与第一显示像素 DP_1 的有机发光二极管OLED的阳极电极重叠,所以寄生电容 PC 可以形成在辅助线 RL 和第一显示像素 DP_1 的有机发光二极管OLED的阳极电极之间,如图13所示。有机发光二极管OLED的阳极电极的电压变化可以通过寄生电容 PC 反映在辅助线 RL 中。对于第五周期 t_5 ,通过具有栅极导通电压 V_{on} 的电平的第 k 发光控制信号 EM_k ,将驱动电流提供至第一显示像素 DP_1 的有机发光二极管OLED的阳极电极。因此,第一显示像素 DP_1 的有机发光二极管OLED的阳极电极的电压变化可以通过寄生电容 PC 反映在辅助线 RL 中,以便可以将辅助线 RL 的电压增加 ΔV_2 。但是,因为对于第五周期 t_5 ,辅助线 RL 连接至第一电源电压线 V_{INL1} ,所以即使当第一显示像素 DP_1 的有机发光二极管OLED的阳极电极的电压变化通过寄生电容 PC 被反映时,辅助线 RL 也被放电至第一电源电压 V_{IN1} 。

[0321] 第六,对于第六周期 t_6 ,有机发光二极管OLED发光。

[0322] 对于第六周期 t_6 ,具有栅极关断电压 V_{off} 的电平的第 $k+2$ 扫描信号 $SCAN_{k+2}$ 提供至第 $k+2$ 扫描线 $Sk+2$,并且具有栅极导通电压 V_{on} 的电平的第 $k+2$ 发光控制信号 EM_{k+2} 提供至第 $k+2$ 发光控制线 $Ek+2$,以便对于第六周期 t_6 ,第五和第六晶体管 T_5' 和 T_6' 被导通并且A晶体管DT被关断。

[0323] 因为A晶体管DT被关断并且第五和第六晶体管 T_5' 和 T_6' 被导通,所以辅助像素驱动器210的驱动电流 I_{ds}' 通过辅助线 RL 提供至第 j 显示像素 DP_j 的有机发光二极管OLED。因此,第 j 显示像素 DP_j 的有机发光二极管OLED发光。

[0324] 第一晶体管 T_1' 的控制电极通过存储电容器 C_{st} 维持“ $V_{data}+V_{th}$ ”。流过第一晶体管 T_1' 的驱动电流 I_{ds}' 可以由公式2表示。另外,公式3由公式2导出。

[0325] 如公式3所示,驱动电流 I_{ds}' 不取决于第一晶体管 T_1' 的阈值电压 V_{th} 。换句话说,第一晶体管 T_1' 的阈值电压 V_{th} 被补偿。

[0326] 如上所述,根据本发明的示例性实施方式,可以防止(或保护)辅助线 RL 的电压被寄生电容 PC 和边缘电容 FC 而变化。因此,根据本发明的示例性实施方式,有机发光二极管OLED可以被防止(或被保护)错误地发光。

[0327] 图15是示出根据本发明的另一示例性实施方式的显示像素和辅助像素的详细电路图。为了便于说明,图15仅示出第 $k-1$ 、第 k 、第 $k+\beta-1$ 和第 $k+\beta$ 扫描线 $Sk-1$ 、 Sk 、 $Sk+\beta-1$ 和 $Sk+\beta$ 、第一辅助数据线 RDL_1 、第一和第 j 数据线 D_1 和 D_j 、以及第 k 和第 $k+\beta$ 发光控制线 Ek 和 $Ek+\beta$ 。另外,如图11所示,辅助线 RL 连接至第 $p+\beta$ 排中的辅助像素 RP ,并且与第 p 排中的显示像素 DP 相交。因此,为了便于说明,图15示出位于第 $p+\beta$ 排中的第一辅助像素 RP_1 、和位于第 p 排中的

第一显示像素DP1和第j显示像素DPj。第一辅助像素RP1连接至第k+ β -1和第k+ β 扫描线Sk+ β -1和Sk+ β 、第k+ β 发光控制线Ek+ β 和第一辅助数据线RDL1。第一显示像素DP1连接至第k-1和第k扫描线Sk-1和Sk、第k发光控制线Ek和第一数据线D1。第j显示像素DPj连接至第k-1和第k扫描线Sk-1和Sk、第k发光控制线Ek和第j数据线Dj。图15中,举例示出:在制造过程期间在第一显示像素DP1中不产生缺陷,以及在制造过程期间在第j显示像素DPj中产生缺陷并且该缺陷被修复。

[0328] 参照图15,第一辅助像素RP1通过辅助线RL连接至第j显示像素DPj。辅助线RL连接至第一辅助像素RP1,并且从第一辅助像素RP1延伸至显示区DA,以与显示像素DP1和DPj相交。更具体地,如图15所示,辅助线RL可以与显示像素DP1和DPj的有机发光二极管OLED的阳极电极相交。

[0329] 辅助线RL可以连接至第j显示像素DPj的有机发光二极管OLED。在这个示例中,显示像素驱动器110和第j显示像素DPj的有机发光二极管OLED可以彼此分离。

[0330] 显示像素DP1和DPj中的每个包括有机发光二极管OLED和显示像素驱动器110。图15所示的显示像素DP1和DPj分别与图5所示的显示像素DP1和DPj大体相同。因此,省略图15所示的显示像素DP1和DPj的详细描述。

[0331] 第一辅助像素RP1包括辅助像素驱动器210和A晶体管DT。第一辅助像素RP1不包括有机发光二极管OLED。图15所示的第一辅助像素RP1的辅助像素驱动器210与图5所示的第一辅助像素RP1的辅助像素驱动器210大体相同,除了第一辅助像素RP1连接至第k+ β -1和第k+ β 扫描线Sk+ β -1和Sk+ β 和第k+ β 发光控制线Ek+ β 而不是第k-1和第k扫描线Sk-1和Sk和第k发光控制线Ek,第四晶体管T4'连接至第一电源电压线VINL1而不是第二电源电压线VINL2,并且第七晶体管T7'被移除。因此,省略图15所示的第一辅助像素RP1的辅助像素驱动器210的详细描述。

[0332] A晶体管DT连接至辅助线RL和提供有第一电源电压VIN1的第一电源电压线VINL1。A晶体管DT通过提供至A晶体管DT的控制电极的电压导通,以连接辅助线RL和第一电源电压线VINL1。因此,辅助线RL的电压被放电至第一电源电压VIN1。换句话说,A晶体管DT用于将辅助线RL放电。A晶体管DT的控制电极可以连接至第k+ β 扫描线Sk+ β ,A晶体管DT的第一电极可以耦接至辅助线RL,并且A晶体管DT的第二电极可以连接至第一电源电压线VINL1。

[0333] 图16是提供至图15所示的显示像素和辅助像素的信号、放电晶体管的控制电极的电压、和辅助线的电压的波形图。图16示出提供至第k-1扫描线Sk-1的第k-1扫描信号SCANk-1、提供至第k扫描线Sk的第k扫描信号SCANk、提供至第k+1扫描线Sk+1的第k+1扫描信号SCANk+1、提供至第k+2扫描线Sk+2的第k+2扫描信号SCANk+2、提供至第k发光控制线Ek的第k发光控制信号EMk、提供至第k+2发光控制线Ek+2的第k+2发光控制信号EMk+2、A晶体管DT的控制电极的电压V_DTG或SCANk+2、以及辅助线RL的电压V_RL。图16示出第k+1扫描线Sk+1、第k+2扫描线Sk+2和第k+2发光控制线Ek+2,以分别作为图15所示的第k+ β -1扫描线Sk+ β -1、第k+ β 扫描线Sk+ β 和第k+ β 发光控制线Ek+ β 的示例。但是,本发明不限于此。

[0334] 图16所示的第k-1扫描信号SCANk-1、第k扫描信号SCANk和第k发光控制信号EMk分别与如图7所示的第k-1扫描信号SCANk-1、第k扫描信号SCANk和第k发光控制信号EMk大体相同。因此,省略图16所示的第k-1扫描信号SCANk-1、第k扫描信号SCANk和第k发光控制信号EMk的详细描述。

[0335] 对于第四周期 t_4 的一部分,第 $k+1$ 扫描信号 $SCAN_{k+1}$ 被产生为具有栅极导通电压 V_{on} 的电平,并且对于第五周期 t_5 的一部分,第 $k+2$ 扫描信号 $SCAN_{k+2}$ 被产生为具有栅极导通电压 V_{on} 的电平。对于整个第4-2和第五周期 t_{4-2} 和 t_5 ,第 $k+2$ 发光控制信号 EM_{k+2} 被产生为具有栅极关断电压 V_{off} 的电平。

[0336] 以下,参照图15和图16,描述第一辅助像素 RP_1 和第 j 显示像素 DP_j 的驱动方法和第一显示像素 DP_1 的驱动方法。

[0337] 首先,根据图15和图16的第一显示像素 DP_1 的驱动方法与第一显示像素 DP_1 的驱动方法大体相同。因此,省略根据图15和图16的第一显示像素 DP_1 的驱动方法的详细描述。

[0338] 随后,详细描述第一辅助像素 RP_1 和第 j 显示像素 DP_j 的驱动方法。

[0339] 首先,对于第一至第三周期 t_1 至 t_3 ,有机发光二极管OLED发光。

[0340] 对于第一至第三周期 t_1 至 t_3 ,具有栅极关断电压 V_{off} 的电平的第 $k+1$ 扫描信号 $SCAN_{k+1}$ 提供至第 $k+1$ 扫描线 $Sk+1$ 、具有栅极关断电压 V_{off} 的电平的第 $k+2$ 扫描信号 $SCAN_{k+2}$ 提供至第 $k+2$ 扫描线 $Sk+2$ 、以及具有栅极导通电压 V_{on} 的电平的第 $k+2$ 发光控制信号 EM_{k+2} 提供至第 $k+2$ 发光控制线 $Ek+2$ 。因此,对于第一至第三周期 t_1 至 t_3 ,第五和第六晶体管 T_5' 和 T_6' 被导通。

[0341] 因为第五和第六晶体管 T_5' 和 T_6' 被导通,所以辅助像素驱动器210的驱动电流 $I_{ds'}$ 通过辅助线 RL 提供至第 j 显示像素 DP_j 的有机发光二极管OLED。因此,第 j 显示像素 DP_j 的有机发光二极管OLED发光。

[0342] 第二,对于第4-1周期 t_{4-1} ,开态偏置被施加于第一晶体管 T_1 。第四周期 t_4 包括第4-1周期 t_{4-1} 和第4-2周期 t_{4-2} 。

[0343] 对于第4-1周期 t_{4-1} 的一部分,具有栅极导通电压 V_{on} 的电平的第 $k+1$ 扫描信号 $SCAN_{k+1}$ 提供至第 $k+1$ 扫描线 $Sk+1$,并且对于整个第4-1周期 t_{4-1} ,具有栅极导通电压 V_{on} 的电平的第 $k+2$ 发光控制信号 EM_{k+2} 提供至第 $k+2$ 发光控制线 $Ek+2$ 。因此,对于整个第4-1周期 t_{4-1} 或第4-1周期 t_{4-1} 的一部分,第四、第五和第六晶体管 T_4' 、 T_5' 、和 T_6' 被导通。

[0344] 因为第四晶体管 T_4' 被导通,所以第一晶体管 T_1' 的控制电极被初始化至第一电源电压线 V_{INL1} 的第一电源电压 V_{IN1} 。因为第五和第六晶体管 T_5' 和 T_6' 被导通,所以形成了电流路径,以便电流可以通过第五晶体管 T_5' 、第一晶体管 T_1' 和第六晶体管 T_6' 从第三电源电压线 V_{DDL} 流至辅助线 RL 。因为第二电源电压 V_{IN2} 设置为充分地小于第三电源电压 V_{DD} ,所以对于第4-1周期 t_{4-1} ,第一晶体管 T_1' 的控制电极和第一电极之间的电压差 V_{gs} ($V_{gs} = V_{IN2} - V_{DD}$) 小于第一晶体管 T_1' 的阈值电压 V_{th} ,以便电流流过电流路径。

[0345] 因此,对于第4-1周期 t_{4-1} ,第一晶体管 T_1' 的控制电极被放电至第一电源电压 V_{IN1} ,以使得开态偏置可以被施加到第一晶体管 T_1' 。因此,根据本发明的示例性实施方式,开态偏置可以在数据电压提供至第一晶体管 T_1' 的控制电极之前施加到第一晶体管 T_1' 。因此,可以防止(或减少)由第一晶体管 T_1' 的迟滞特性所引起的图像质量恶化。

[0346] 因为第 k 扫描线 Sk 和辅助线 RL 形成为彼此相邻,所以边缘电容 FC 可以形成在第 k 扫描线 Sk 和辅助线 RL 之间,如图15中示出的。第 k 扫描线 Sk 的电压变化可以通过边缘电容 FC 反映在辅助线 RL 中。因此,对于第4-1周期 t_{4-1} ,第 k 扫描信号 $SCAN_k$ 从栅极导通电压 V_{on} 增加到栅极关断电压 V_{off} 时,第 k 扫描线 Sk 的电压中的变化可以通过边缘电容 FC 反映,以便可以将辅助线 RL 的电压增加 ΔV_1 。

[0347] 第三,对于第4-2周期 t_{4-2} ,第一晶体管 $T1'$ 的控制电极被初始化至第二电源电压 V_{IN2} 。

[0348] 对于第4-2周期 t_{4-2} ,具有栅极导通电压 V_{on} 的电平的第 $k+1$ 扫描信号 $SCAN_{k+1}$ 提供至第 $k+1$ 扫描线 S_{k+1} ,并且具有栅极关断电压 V_{off} 的电平的第 $k+2$ 发光控制信号 EM_{k+2} 提供至第 $k+2$ 发光控制线 E_{k+2} ,以便对于第4-2周期 t_{4-2} ,第四晶体管 $T4'$ 被导通。

[0349] 因为第四晶体管 $T4'$ 被导通,所以第一晶体管 $T1'$ 的控制电极被初始化至第一电源电压线 V_{INL1} 的第一电源电压 V_{IN1} 。

[0350] 第四,对于第五周期 t_5 ,采样第一晶体管 $T1'$ 的控制电极的数据电压和阈值电压,以及辅助线 RL 被放电至第一电源电压 V_{IN1} 。

[0351] 在第五周期 t_5 中,对于第五周期 t_5 的一部分,具有栅极导通电压 V_{on} 的电平的第 $k+2$ 扫描信号 $SCAN_{k+2}$ 提供至第 $k+2$ 扫描线 S_{k+2} ,并且对于整个第五周期 t_5 ,具有栅极关断电压 V_{off} 的电平的第 $k+2$ 发光控制信号 EM_{k+2} 提供至第 $k+2$ 发光控制线 E_{k+2} ,以便对于第五周期 t_5 或第五周期的一部分,第二和第三晶体管 $T2'$ 和 $T3'$ 以及A晶体管 DT 被导通。

[0352] 因为第二晶体管 $T2'$ 被导通,所以第一数据线 $D1$ 的数据电压 V_{data} 提供至第一晶体管 $T1'$ 的第一电极。因为第三晶体管 $T3'$ 被导通,所以第一晶体管 $T1'$ 的控制电极和第二电极被连接。因此,第一晶体管 $T1'$ 作为二极管被驱动。

[0353] 由于第一晶体管 $T1'$ 的控制电极和第一电极之间的电压差 V_{gs} $V_{gs}=V_{IN2}-V_{data}$ 小于阈值电压 V_{th} ,所以电流流过第一晶体管 $T1'$,直到控制电极和第一电极之间的电压差 V_{gs} 达到第一晶体管 $T1'$ 的阈值电压 V_{th} 。因此,对于第三周期 t_3 ,第一晶体管 $T1'$ 的控制电极的电压增加到“ $V_{data}+V_{th}$ ”。

[0354] 因为A晶体管 DT 被导通,所以辅助线 RL 连接至第一电源电压线 V_{INL1} 。因此,辅助线 RL 被放电至第一电源电压 V_{IN1} 。

[0355] 因为辅助线 RL 与第一显示像素 $DP1$ 的有机发光二极管 $OLED$ 的阳极电极重叠,所以寄生电容 PC 可以形成在辅助线 RL 和第一显示像素 $DP1$ 的有机发光二极管 $OLED$ 的阳极电极之间,如图15所示。有机发光二极管 $OLED$ 的阳极电极的电压变化可以通过寄生电容 PC 反映在辅助线 RL 中。对于第五周期 t_5 ,通过具有栅极导通电压 V_{on} 的电平的第 k 发光控制信号 EM_k ,将驱动电流提供至第一显示像素 $DP1$ 的有机发光二极管 $OLED$ 的阳极电极。因此,第一显示像素 $DP1$ 的有机发光二极管 $OLED$ 的阳极电极的电压变化可以通过寄生电容 PC 反映在辅助线 RL 中,以便可以将辅助线 RL 的电压增加 ΔV_2 。但是,因为对于第五周期 t_5 ,辅助线 RL 连接至第一电源电压线 V_{INL1} ,所以即使当第一显示像素 $DP1$ 的有机发光二极管 $OLED$ 的阳极电极的电压变化通过寄生电容 PC 被反映时,辅助线 RL 也被放电至第一电源电压 V_{IN1} 。

[0356] 第五,对于第五周期 t_6 ,有机发光二极管 $OLED$ 发光。

[0357] 对于第六周期 t_6 ,具有栅极关断电压 V_{off} 的电平的第 $k+2$ 扫描信号 $SCAN_{k+2}$ 提供至第 $k+2$ 扫描线 S_{k+2} ,并且具有栅极导通电压 V_{on} 的电平的第 $k+2$ 发光控制信号 EM_{k+2} 提供至第 $k+2$ 发光控制线 E_{k+2} 。因此,对于第六周期 t_6 ,第五和第六晶体管 $T5'$ 和 $T6'$ 被导通、并且A晶体管 DT 被关断。

[0358] 因为A晶体管 DT 被关断并且第五和第六晶体管 $T5'$ 和 $T6'$ 被导通,所以辅助像素驱动器210的驱动电流 I_{ds} 通过辅助线 RL 提供至第 j 显示像素 DP_j 的有机发光二极管 $OLED$ 。因此,第 j 显示像素 DP_j 的有机发光二极管 $OLED$ 发光。

[0359] 第一晶体管T1'的控制电极通过存储电容器Cst维持“Vdata+Vth”。流过第一晶体管T1'的驱动电流Ids'可以由公式2表示。另外,公式3由公式2导出。

[0360] 如公式3所示,驱动电流Ids'不取决于第一晶体管T1'的阈值电压Vth。换句话说,第一晶体管T1'的阈值电压Vth被补偿。

[0361] 如上所述,根据本发明的示例性实施方式,辅助线RL的电压可以被防止(或被保护)因寄生电容PC和边缘电容FC而变化。因此,根据本发明的示例性实施方式,第j显示像素DPj的有机发光二极管OLED可以被防止(或被保护)因寄生电容PC和边缘电容FC而错误地发光。

[0362] 图17是提供至第一电源电压线的第一电源电压、提供至第四电源电压线的第四电源电压、和垂直同步信号的波形图。参照图17,在每个帧周期产生垂直同步信号vsync。垂直同步信号vsync被产生为具有第一电平电压VL1的周期对应于有效周期AP,并且垂直同步信号vsync被产生为具有第二电平电压VL2的周期对应于空白周期BP。

[0363] 对于一个帧周期,第四电源电压VSS可通过电压降(IR降)而变化,如图17所示。因为用于提供第四电源电压VSS的第四电源电压线VSSL连接至显示像素的有机发光二极管的阴极电极,所以随着电流提供至有机发光二极管,第四电源电压VSS下降。因此,在最小电压降发生的时间点A处的第四电源电压VSS和在最大电压降发生的时间点B处的第四电源电压VSS之间具有差值 $\Delta V3$ 。

[0364] 但是,当提供未改变的第一电源电压VIN1时,时间点A处第一电源电压VIN1和第四电源电压VSS之间差值可以大于时间点B处第一电源电压VIN1和第四电源电压VSS之间差值。因此,在时间点B处发光的被修复像素被初始化至第一电源电压VIN1,其中该第一电源电压VIN1小于在时间点A处发光的被修复像素的第一电源电压VIN1。因此,与在时间点A处发光的被修复像素相比,在时间点B处发光的被修复像素可以显示更低的灰阶。当被修复像素显示低灰阶时,在时间点B处发光的被修复像素很可能比在时间点A处发光的被修复像素显示更低的灰阶。

[0365] 为了防止在时间点B处发光的被修复像素比在时间点A处发光的辅助像素显示更低的灰阶(或减少其发生程度),根据本发明的示例性实施方式,第一电源电压VIN1可以改变为与第四电源电压VSS的电压变化大体一致。电源可以提供第一电源电压VIN1,以便第一电源电压VIN1可以从时间点A至时间点B逐渐地增大,并且从时间点B逐渐地减小。换句话说,根据本发明的示例性实施方式,当第四电源电压VSS的电压变化呈三角形的形式时,可以提供具有三角形波的第一电源电压VIN1。因此,根据本发明的示例性实施方式,在时间点A处第一电源电压VIN1和第四电源电压VSS之间的差值可以与在时间点B处第一电源电压VIN1和第四电源电压VSS之间的差值大体一致。因此,根据本发明的示例性实施方式,如图17所示,可以防止(或保护)在时间点B处发光的被修复像素比在时间点A处发光的被修复像素显示更低的灰阶。

[0366] 通过与第一电源电压VIN1大体类似的方式,可以将具有三角形波的第二电源电压VIN2提供至第二电源电压线VINL2。第一电源电压VIN1和第二电源电压VIN2可以设置成大体相同的电压。可替代地,第二电源电压VIN2可以设置成通过将预定电压加上第一电源电压VIN1或者从第一电源电压VIN1减去预定电压而得到的电压。

[0367] 图18是示出根据本发明的示例性实施方式提供第一电源电压的方法的流程图。以

下,参照图1、图17和图18描述根据本发明的示例性实施方式的提供第一电源电压的方法。

[0368] 首先,时序控制器50可以分析一个帧周期的数字视频数据DATA并且计算显示像素的亮度的代表值。例如,时序控制器50可以计算一个帧周期的数字视频数据DATA的和作为该代表值。可替代地,时序控制器50可以通过将一个帧周期的数字视频数据DATA的和除以预定值来计算该代表值。时序控制器50将计算的代表值输出至电源60。(图18中步骤S201)

[0369] 第二,电源60从时序控制器50接收代表值。电源60根据代表值控制第一电源电压VIN1。随着代表值变大,电源60可以控制第一电源电压VIN1以使第一电源电压VIN1可以在时间点B处增大,如图17所示。例如,当输入第一代表值时,电源60可以提供具有第一钝角三角形形式的第一三角形波TS1的第一电源电压VIN1,如图19所示。当输入小于第一代表值的第二代表值时,电源60可以提供具有第二钝角三角形形式的第二三角形波TS2的第一电源电压VIN1,其中该第二钝角三角形具有比第一钝角三角形更大的钝角角度。响应于代表值,电源60可以通过使用存储第一电源电压VIN1的电压值的查找表来根据代表值控制第一电源电压VIN1。(图18中步骤S202)

[0370] 如上所述,根据本发明的示例性实施方式,因为第四电源电压VSS的电压变化可以根据显示像素的亮度而变化,所以第一电源电压VIN1可以根据显示像素的亮度的代表值进行改变。因此,根据本发明的示例性实施方式,可以防止(或保护)在如图17所示的时间点B处发光的被修复像素比在如图17所示的时间点A处发光的辅助像素显示更低的灰阶。

[0371] 另外,根据本发明的示例性实施方式,基于代表值,通过使用图2和图11所示的第二数据驱动器40的辅助数据转换单元42来转换将提供至显示低灰阶的辅助像素的辅助数据,以便可以防止(或保护)在如图17所示的时间点B处发光的被修复像素比在如图17所示的时间点A处发光的辅助像素显示更低的灰阶。更具体地,当辅助数据RD将被提供至在如图17所示的时间点B处发光的被修复像素时,如果辅助数据RD小于第一阈值,则第二数据驱动器40的辅助数据转换单元42可以决定辅助像素将显示低灰阶。在这个示例中,辅助数据转换单元42可以增加预定数据至辅助数据RD。因此,根据本发明的示例性实施方式,提供至在如图17所示的时间点处显示低灰阶的辅助像素的辅助数据电压可以大于原始将被提供的辅助数据电压,以便可以防止(或保护)在如图17所示的时间点B处发光的被修复像素比在如图17所示的时间点A处发光的辅助像素显示更低的灰阶。

[0372] 根据本发明的示例性实施方式,通过使用A晶体管将辅助线放电至第一电源电压。因此,根据本发明的示例性实施方式,可以防止(或保护)辅助线的电压因为辅助线与显示像素的有机发光二极管之间的寄生电容和辅助线与相邻扫描线之间的边缘电容而发生变化。因此,根据本发明的示例性实施方式,可以防止(或保护)有机发光二极管错误地发光。

[0373] 根据本发明的示例性实施方式,与被修复像素的坐标值对应的数字视频数据被计算为辅助数据。因此,根据本发明的示例性实施方式,与将提供至被修复像素的数据电压相同的辅助数据电压可以被提供至与被修复电压连接的辅助像素。

[0374] 另外,根据本发明的示例性实施方式,初始化数据提供至不与被修复像素连接的辅助像素。因此,根据本发明的示例性实施方式,可以防止(或保护)显示区中的显示像素受到与连接至以下辅助像素的辅助线的电压变化的影响,其中上述辅助像素不与被修复像素连接。

[0375] 此外,根据本发明的示例性实施方式,第一电源电压被提供为具有三角形波的电

压。因此,根据本发明的示例性实施方式,可以防止(或保护)在时间点发光的被修复像素因另一电源电压的电压降比在另一时间点发光的辅助像素显示更低的灰阶。

[0376] 在本文中已经公开了示例性实施方式,并且虽然使用具体术语,但是这些术语仅应以一般性和描述性的含义进行使用和解释,并且不用于限制目的。在一些情况下,如在提交本申请时为止对本领域的普通技术人员显而易见的,除非另外明确地指出,关于特定实施方式描述的特征、特性和/或元件可以单独地使用,或者可以与关于其他实施方式描述的特征、特性和/或元件结合使用。因此,本领域的技术人员应当理解,在不脱离如权利要求和其等同所描述的本发明精神和范围的情况下,可以在形式和细节上进行各种变化。

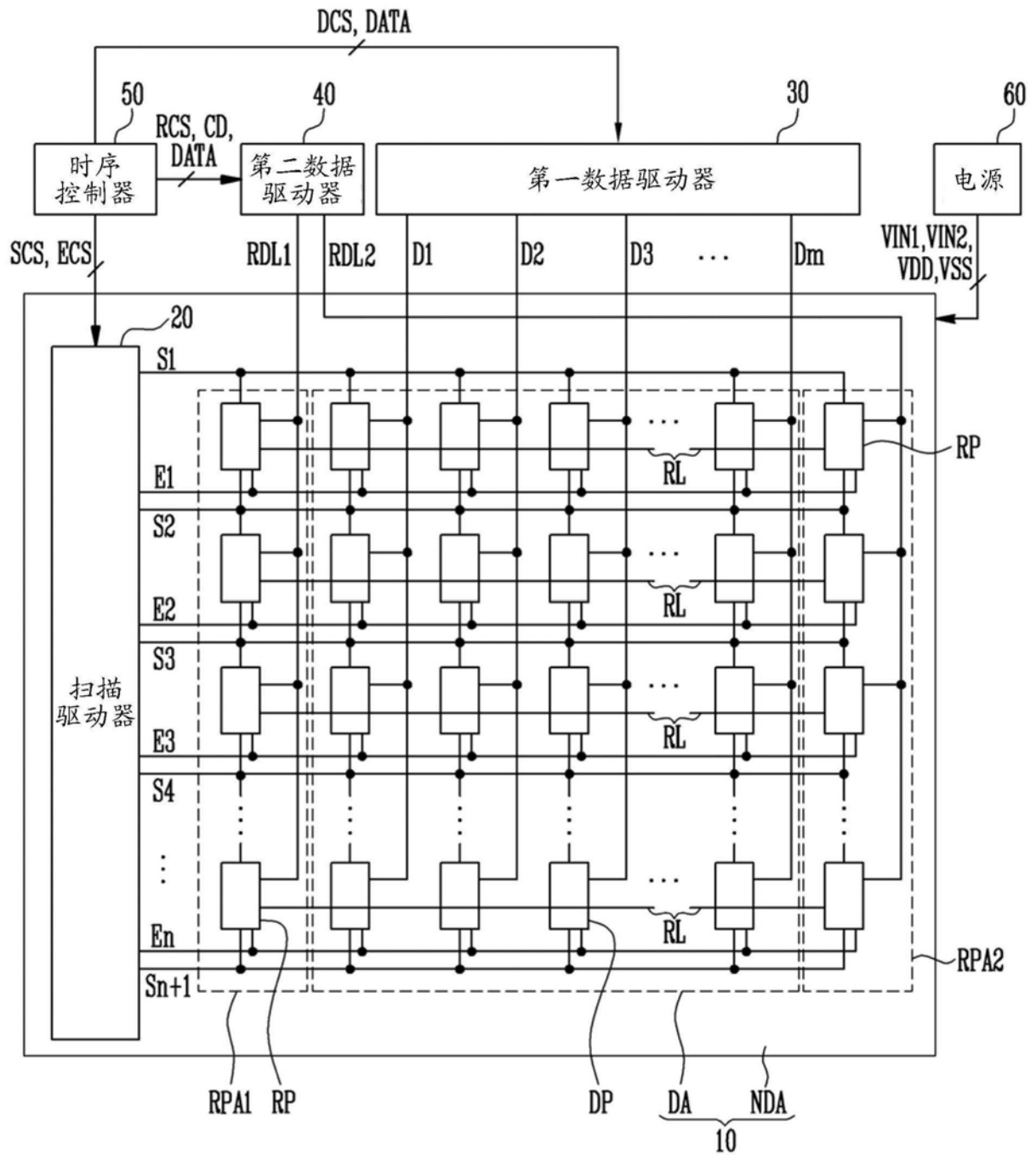


图1

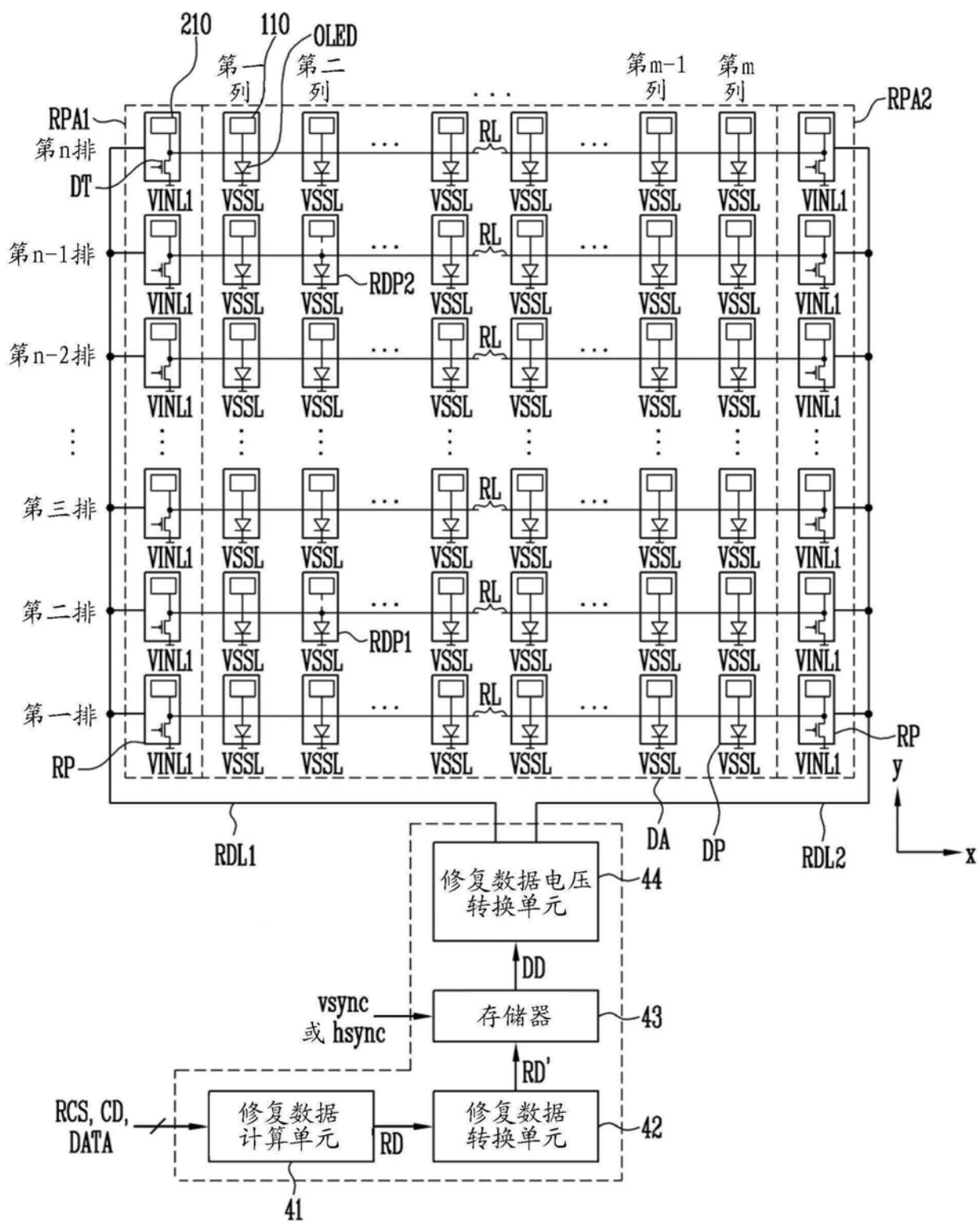


图2

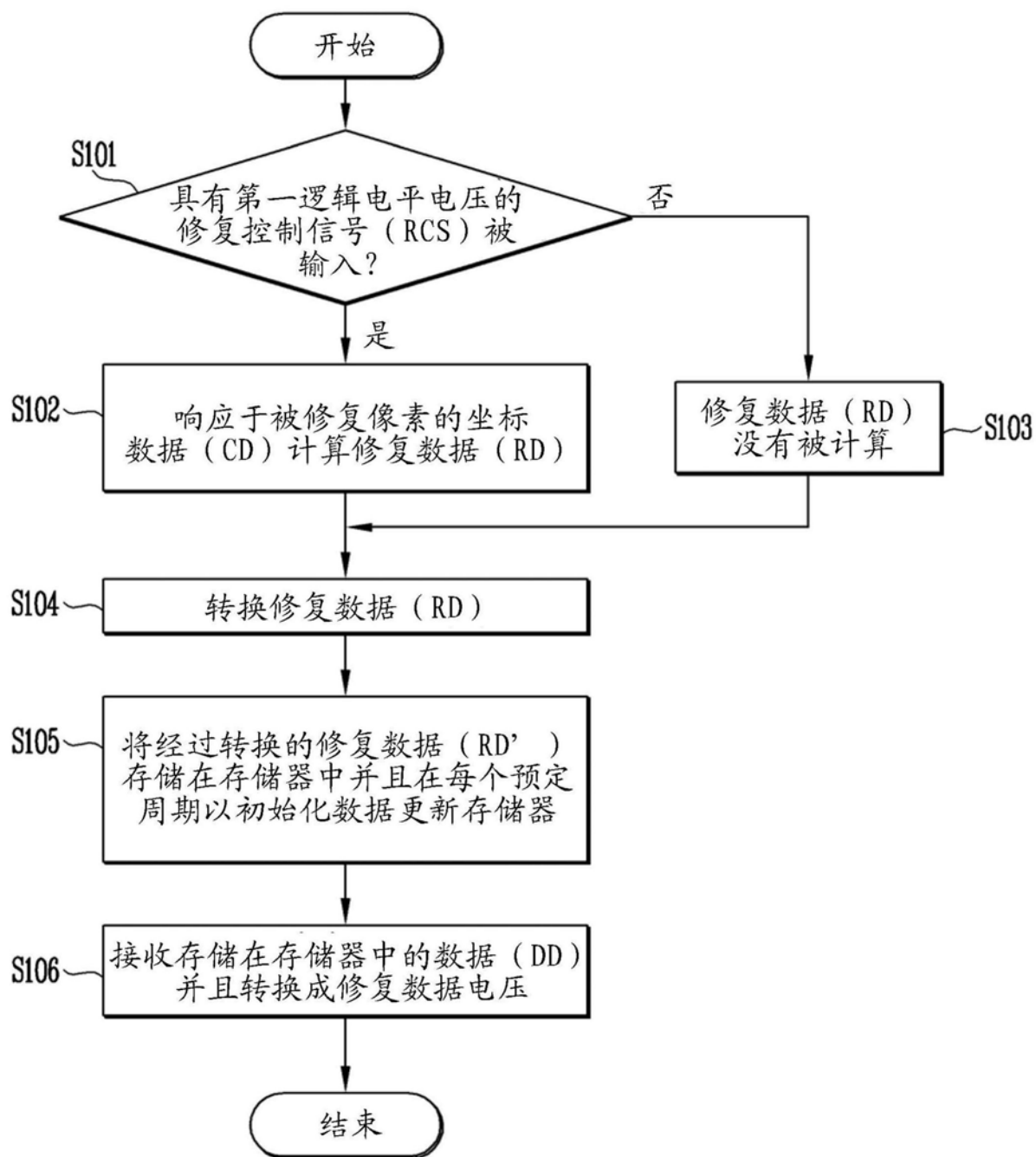


图3

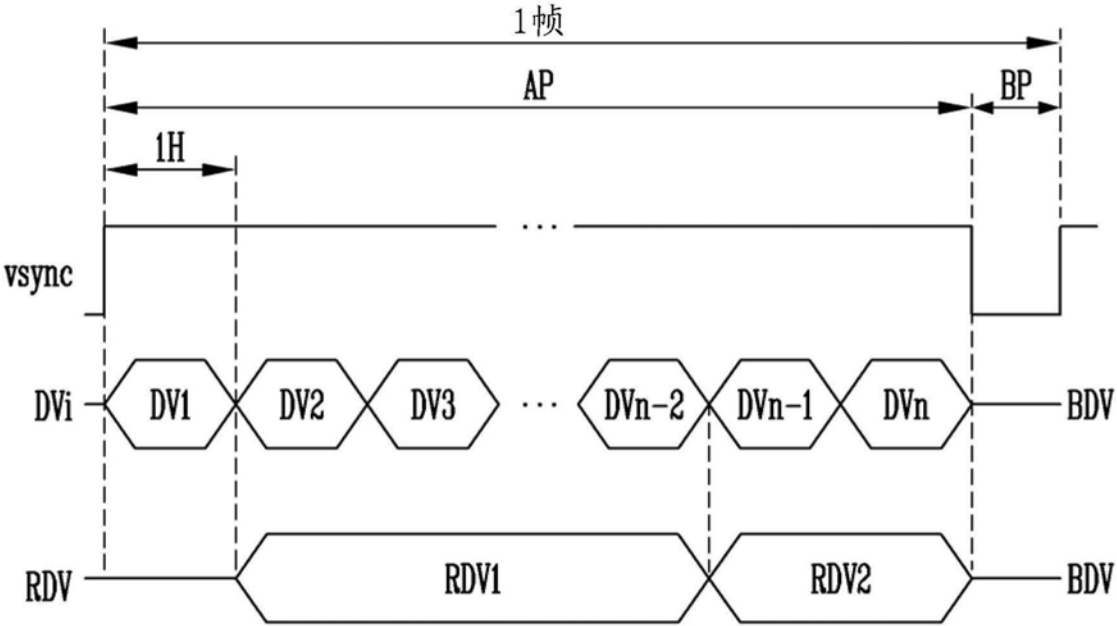


图4A

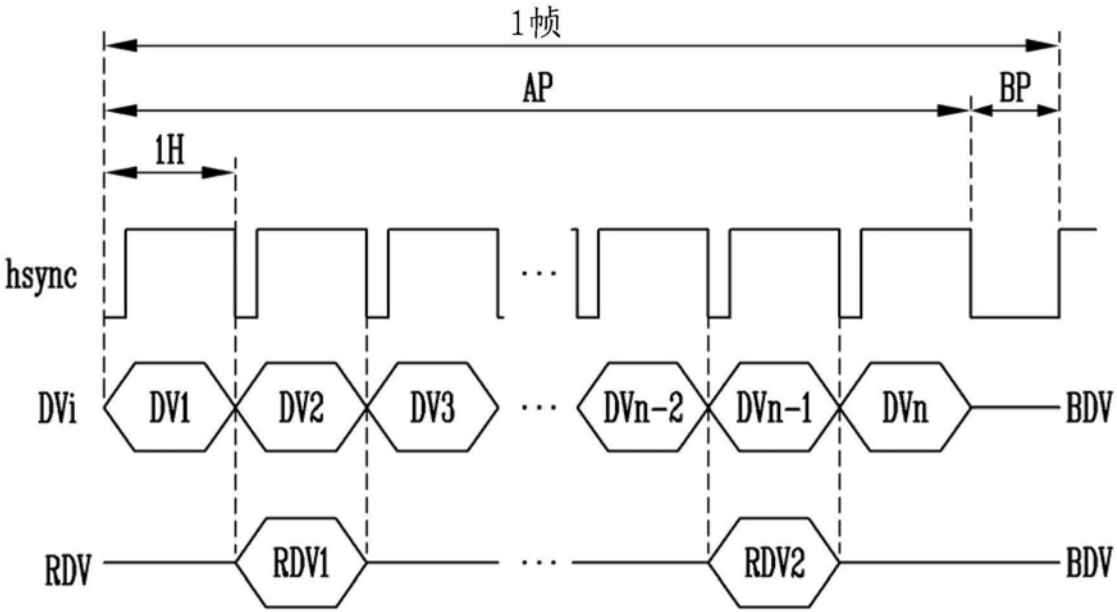


图4B

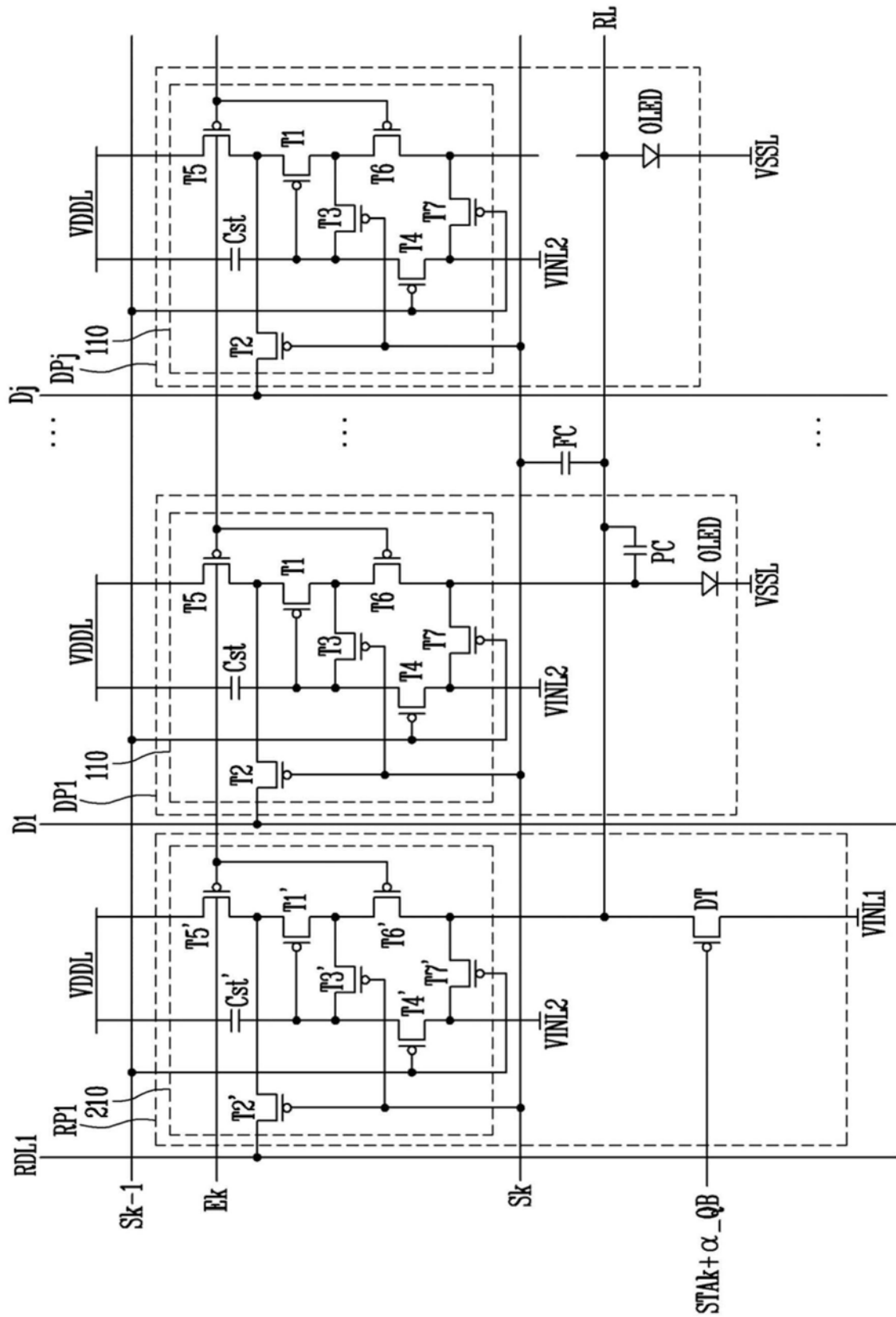


图5

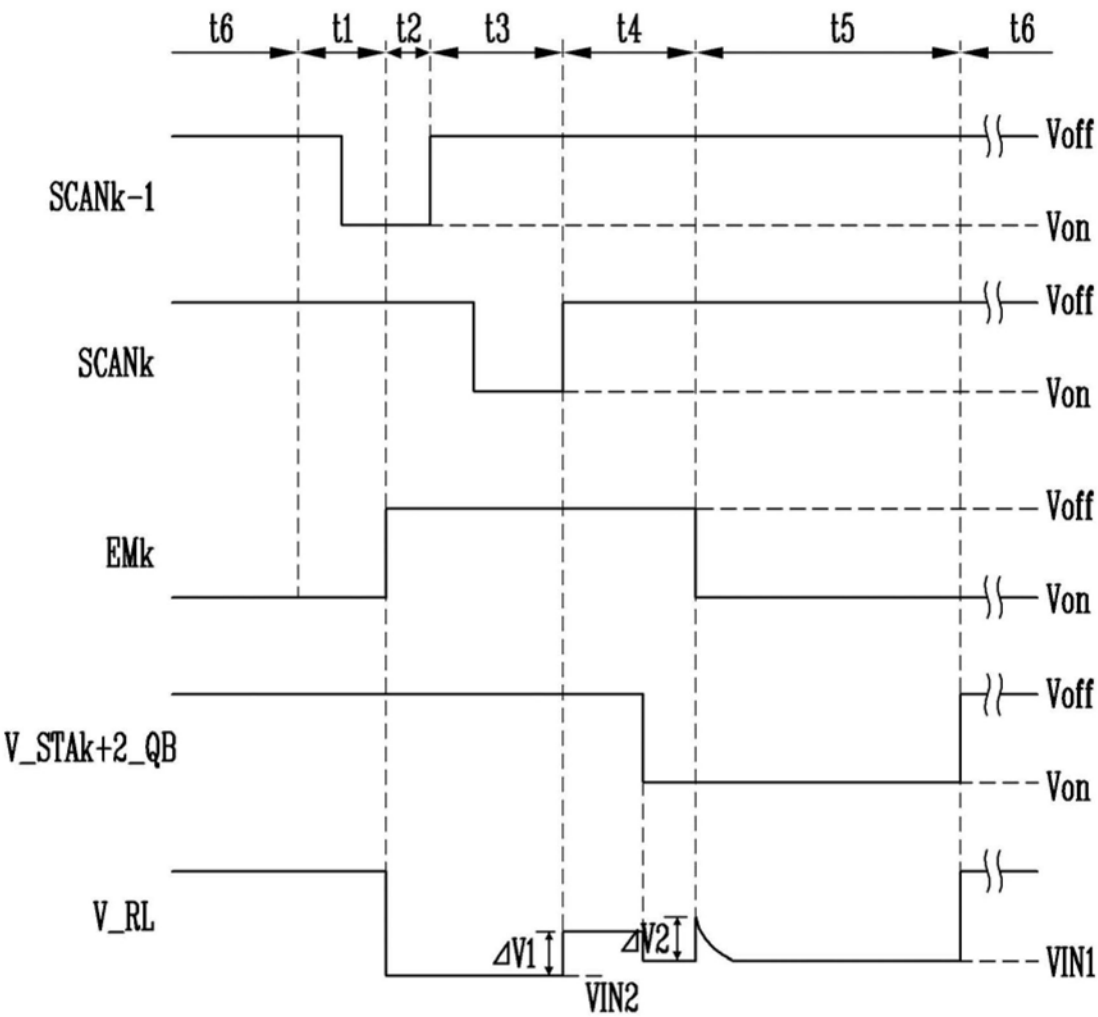


图7

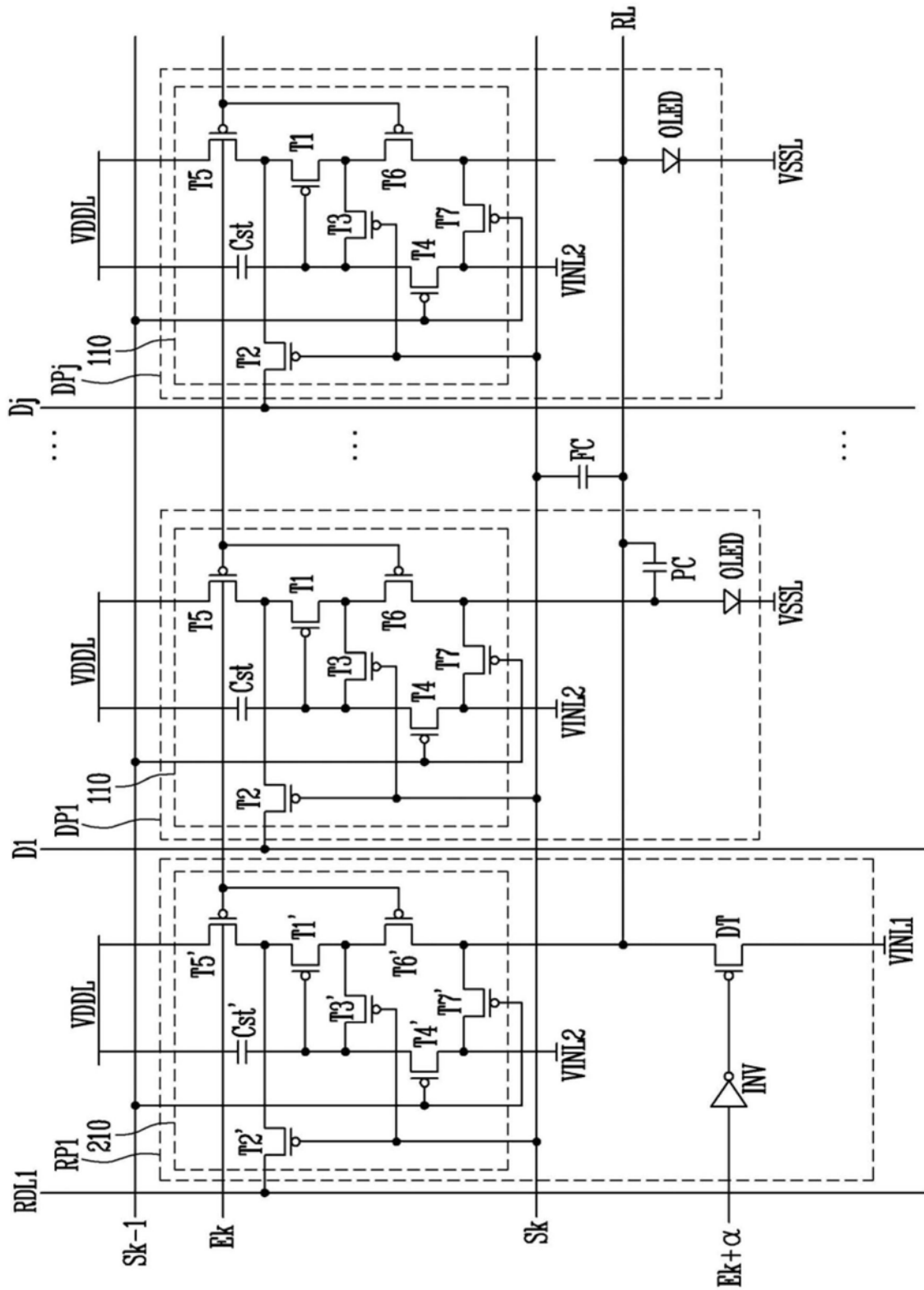


图8

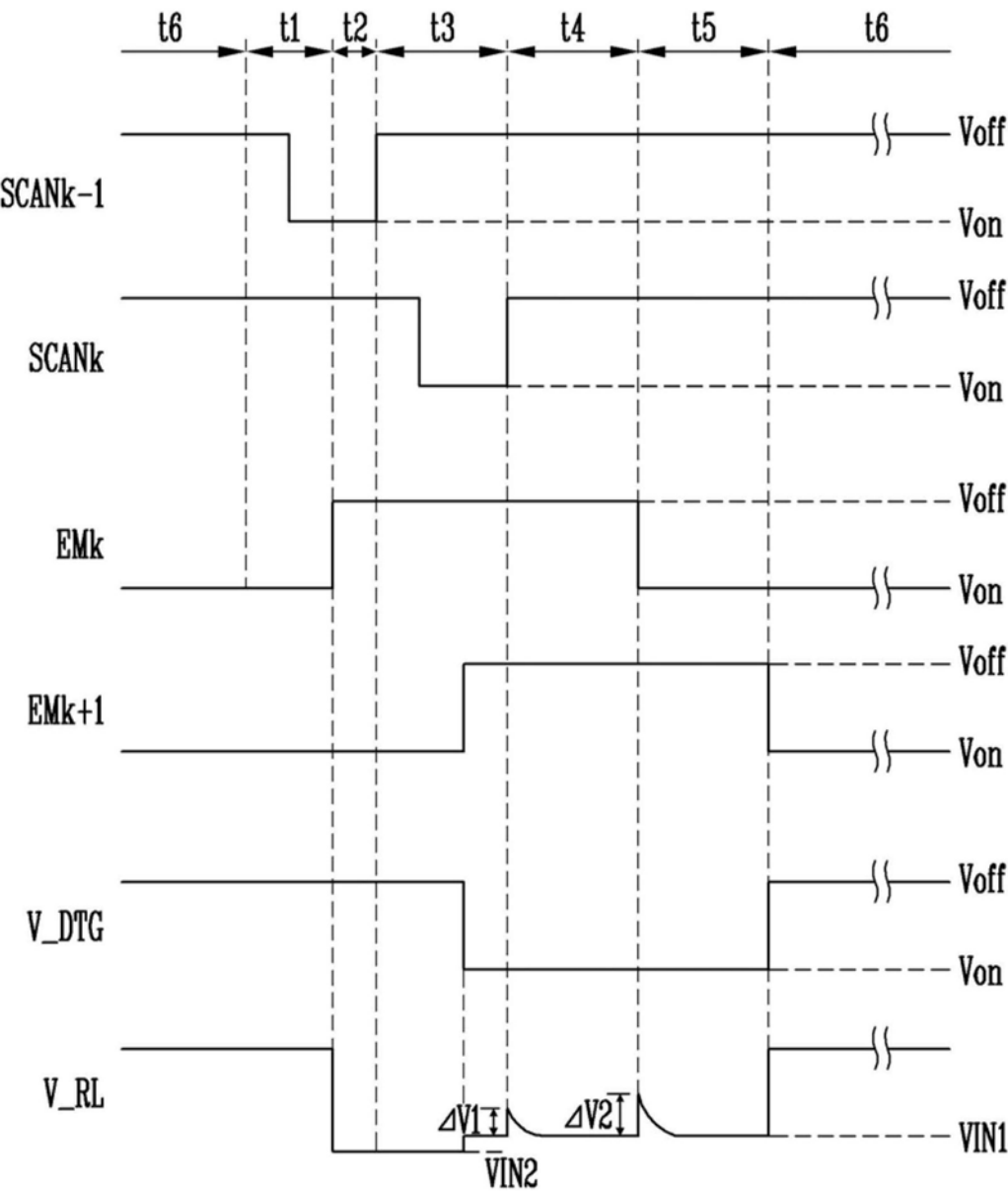


图9

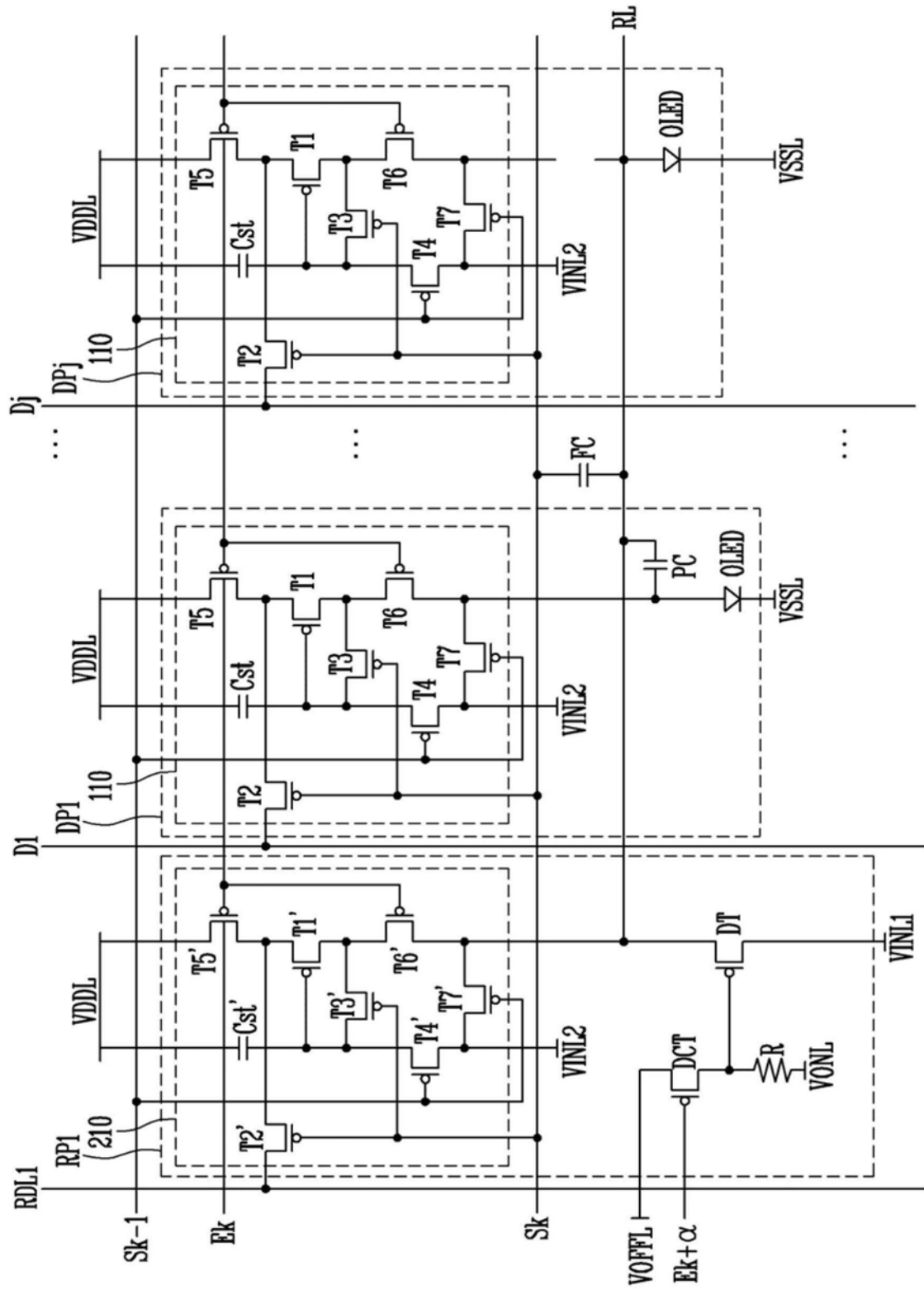


图10

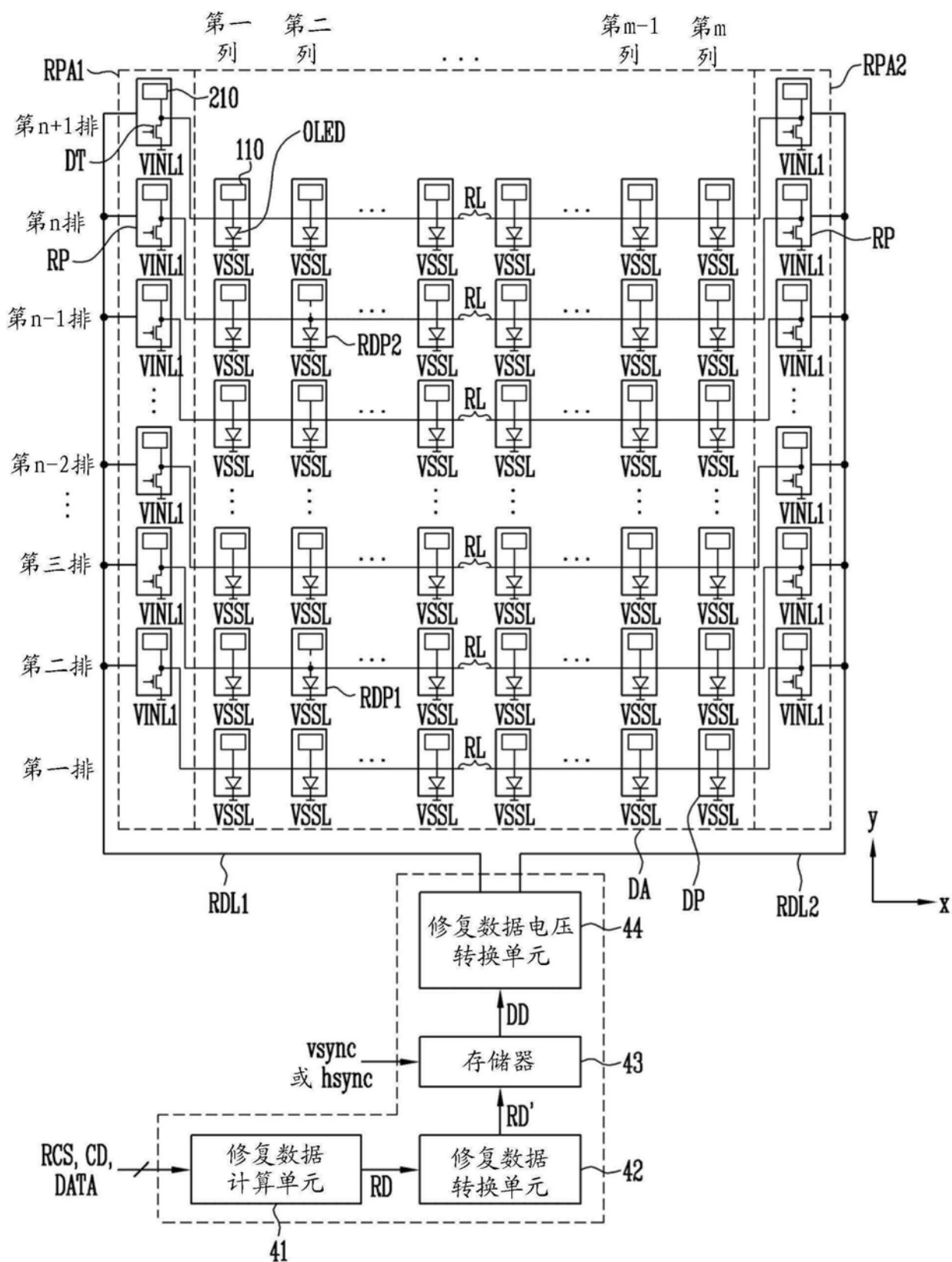


图11

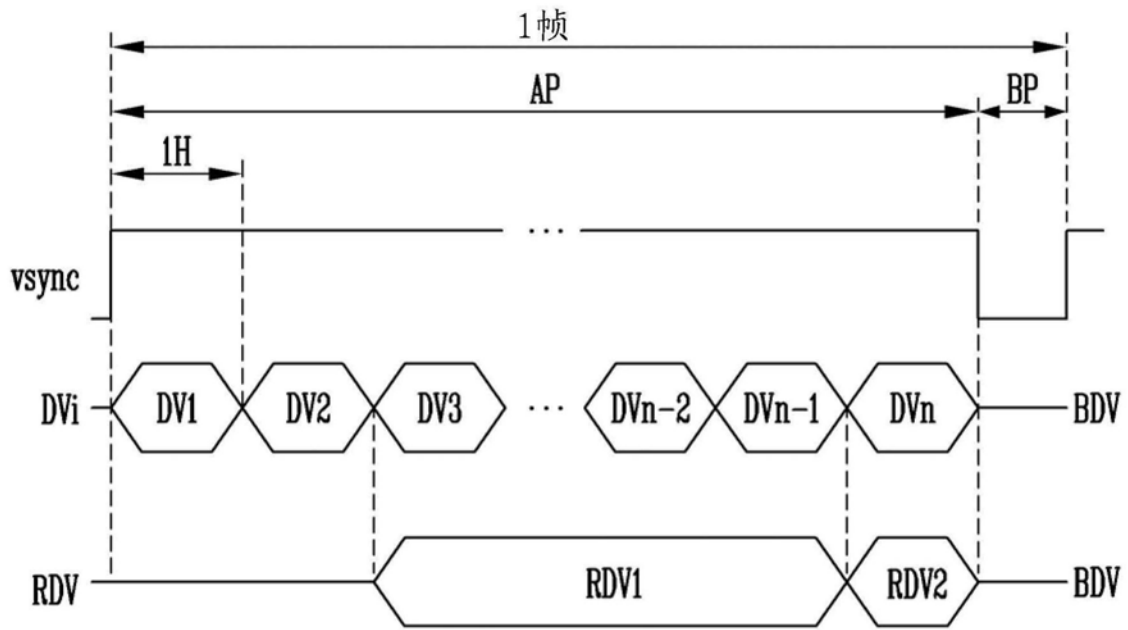


图12A

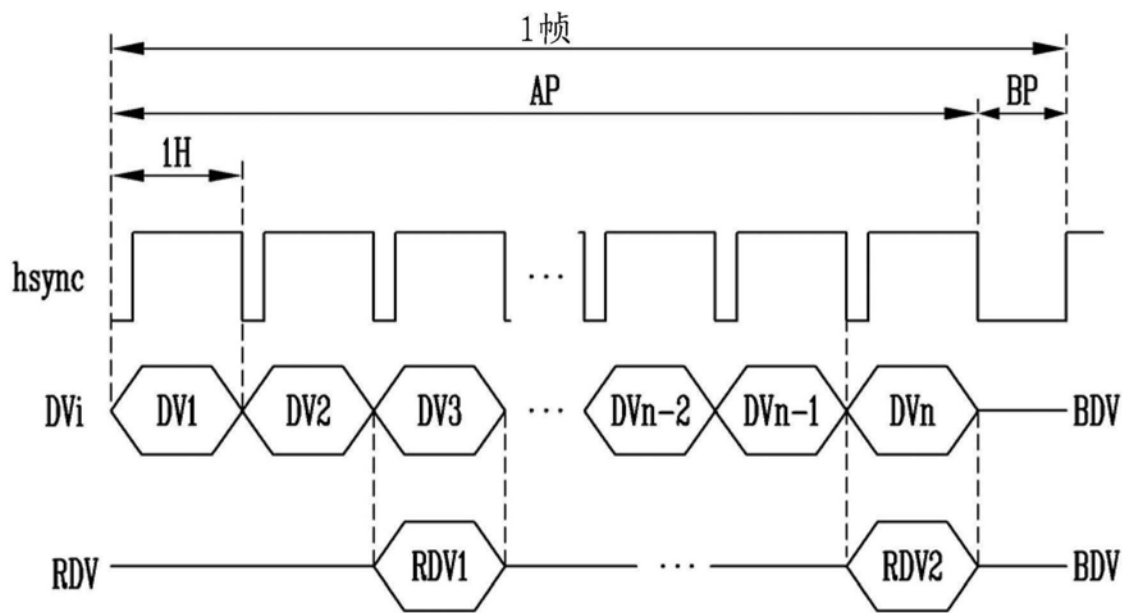


图12B

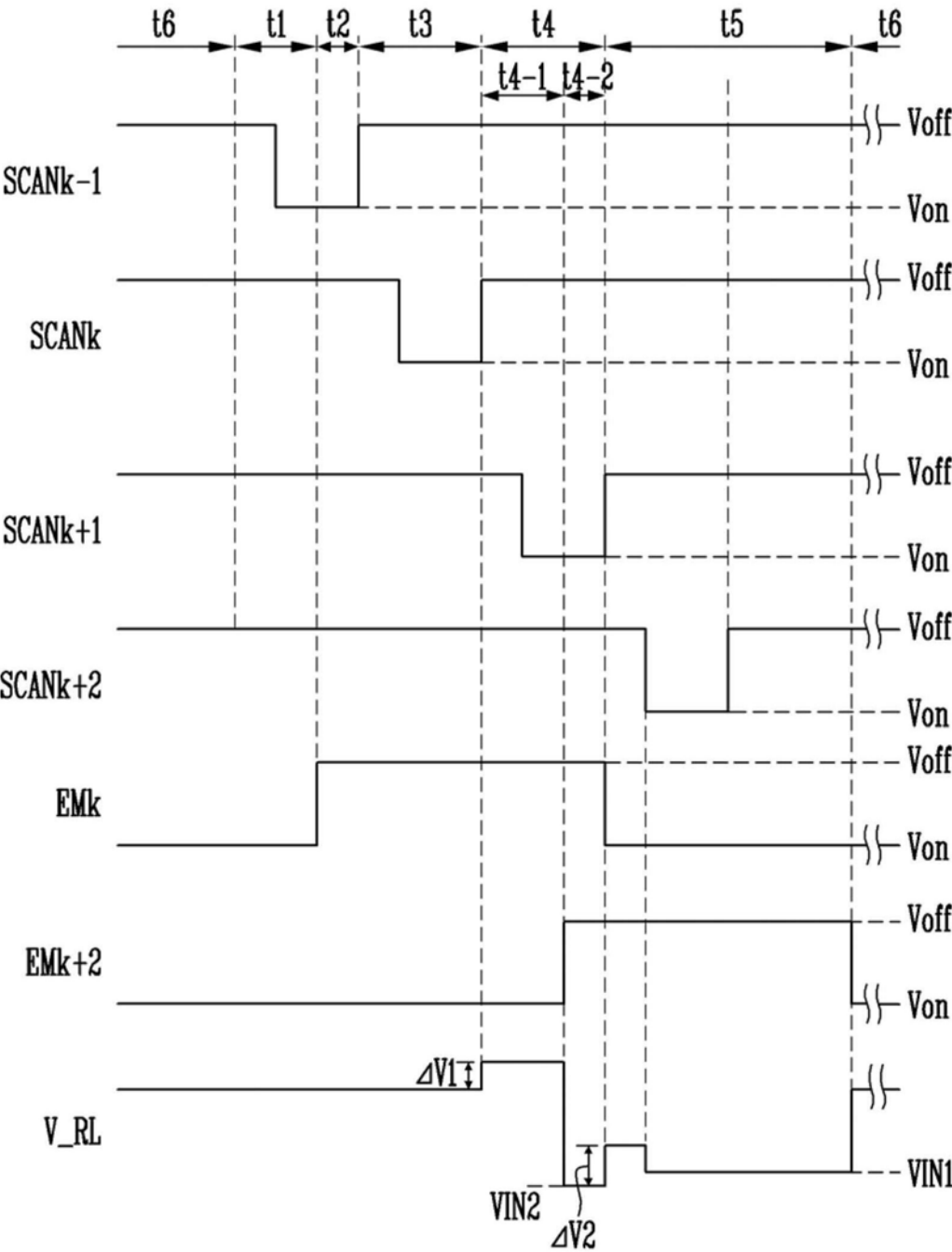


图14

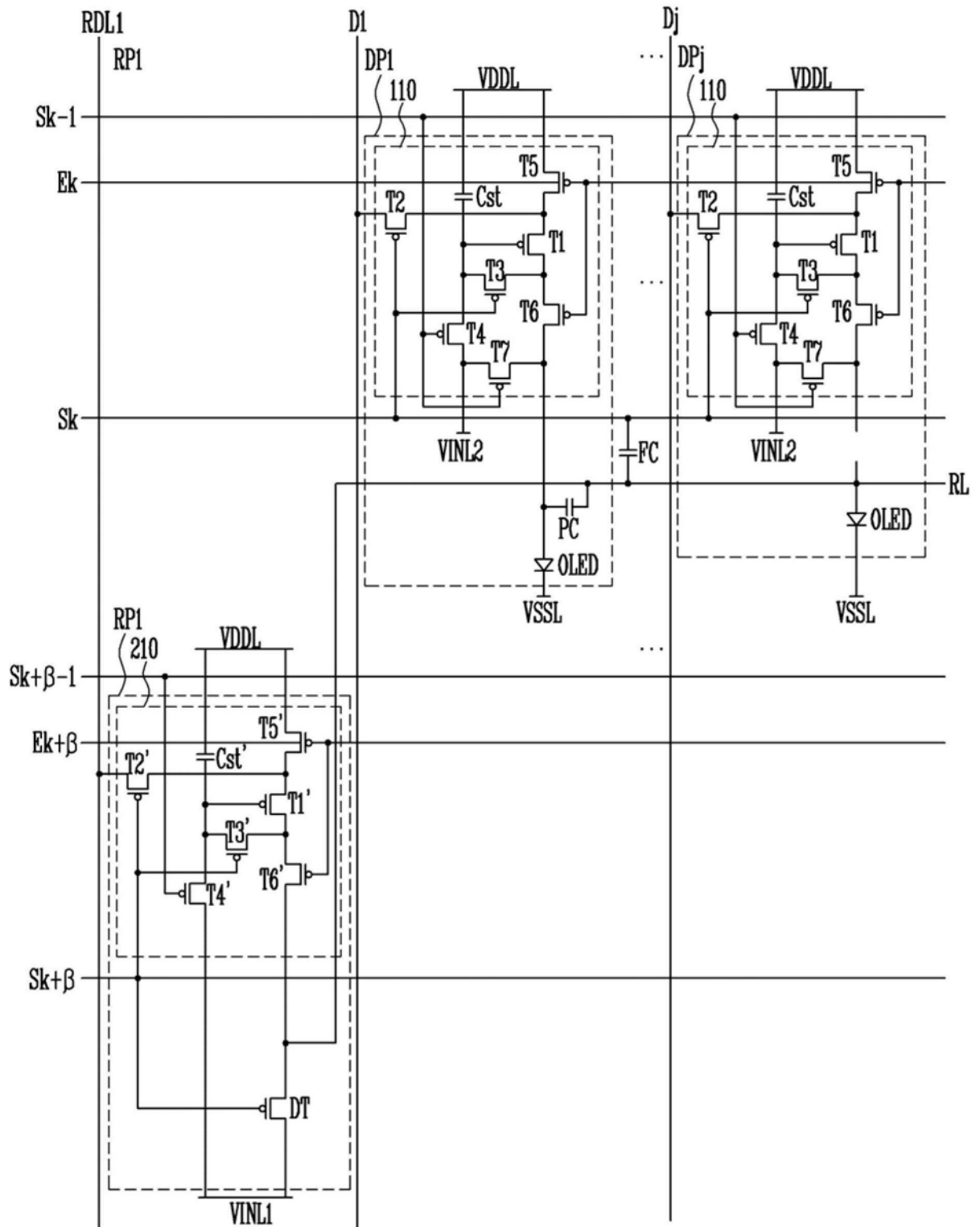


图15

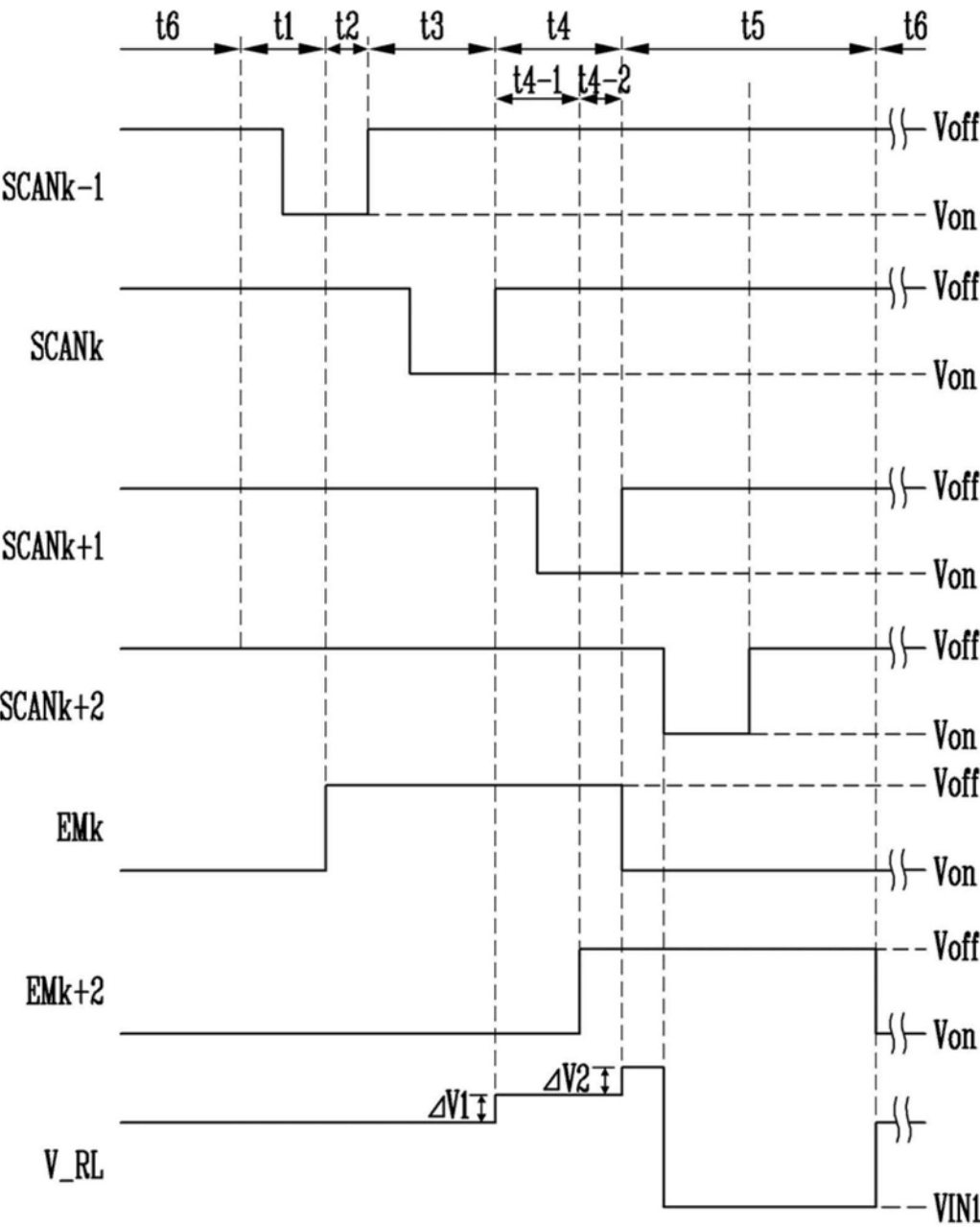


图16

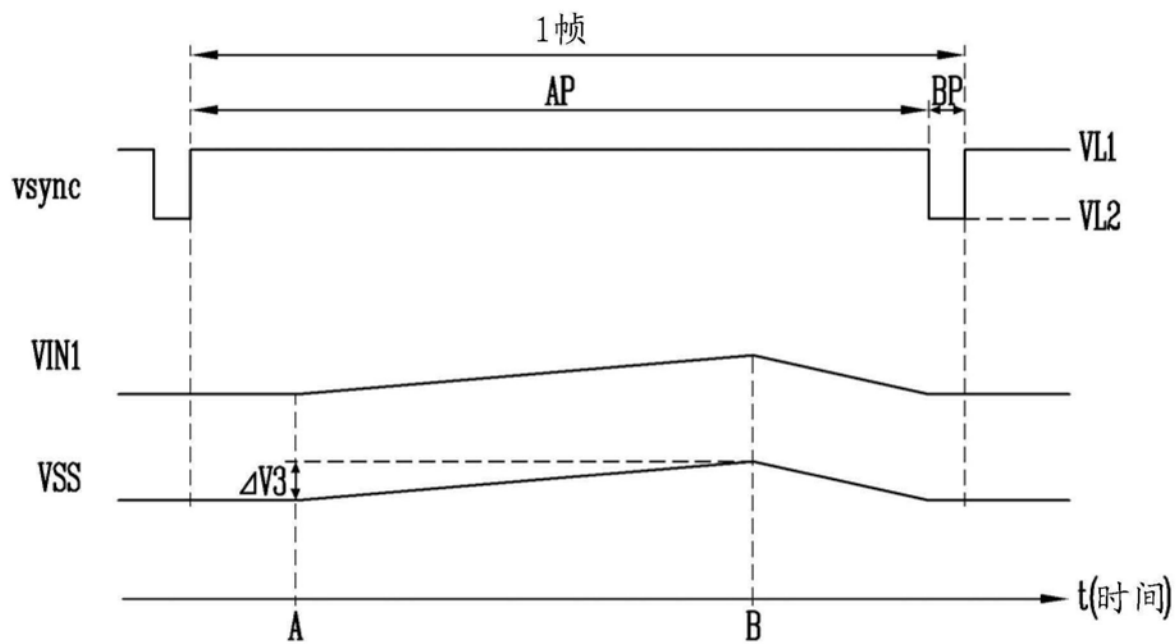


图17

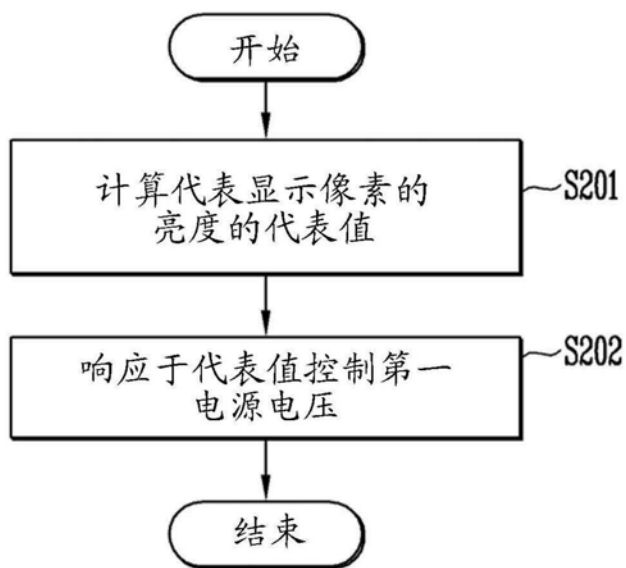


图18

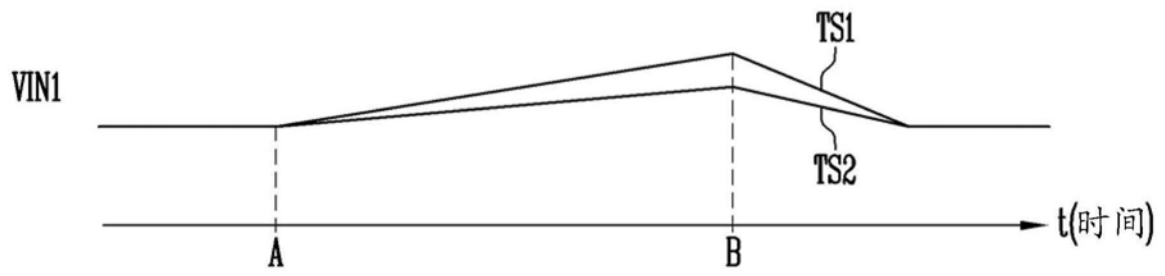


图19

