



(12) 实用新型专利

(10) 授权公告号 CN 204288766 U

(45) 授权公告日 2015. 04. 22

(21) 申请号 201420833497. 0

(22) 申请日 2014. 12. 24

(73) 专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 永山和由 宋松

(74) 专利代理机构 北京同达信恒知识产权代理

有限公司 11291

代理人 黄志华

(51) Int. Cl.

G09G 3/32(2006. 01)

(ESM) 同样的发明创造已同日申请发明专利

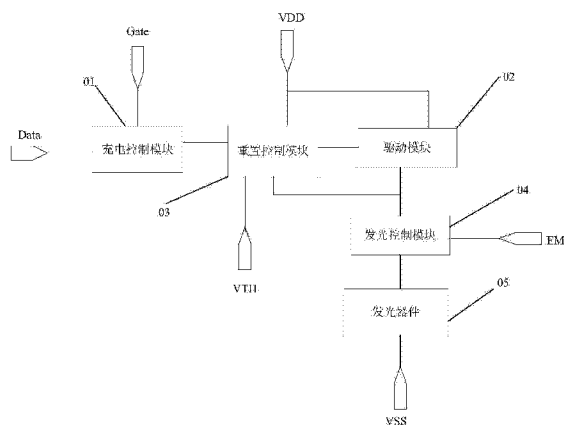
权利要求书2页 说明书7页 附图5页

(54) 实用新型名称

一种像素电路、有机电致发光显示面板及显示装置

(57) 摘要

本实用新型公开了一种像素电路、有机电致发光显示面板及显示装置,在重置和补偿阶段,像素电路的充电控制模块将数据信号端与重置控制模块的第一输入端导通,重置控制模块对驱动模块的控制端与输出端进行重置处理和参考电压补偿处理;在数据写入阶段,充电控制模块将数据信号端输入的数据信号写入到重置控制模块的第一输入端;在发光阶段,发光控制模块导通驱动模块的输出端与发光器件的输入端,将输入到驱动模块的数据信号与补偿到驱动模块的参考电压信号进行整合驱动发光器件发光,实现了驱动发光器件发光的驱动电流与电源电压信号无关,消除了输入到像素电路的电源电压信号的衰减对发光器件的发光亮度产生的影响,保证了显示面板的显示效果。



1. 一种像素电路,其特征在于,包括:充电控制模块、驱动模块、重置控制模块、发光控制模块,以及发光器件;其中,

所述充电控制模块的控制端与扫描信号端相连,输入端与数据信号端相连,输出端与所述重置控制模块的第一输入端相连;

所述重置控制模块的控制端与阈值电压信号端相连,第二输入端分别与参考信号端和所述驱动模块的输入端相连,第一输出端与所述驱动模块的控制端相连,第二输出端分别与所述驱动模块的输出端和所述发光控制模块的输入端相连;

所述发光控制模块的控制端与发光信号端相连,输出端与所述发光器件的输入端相连;所述发光器件的输出端与低电平信号端相连;

在重置和补偿阶段,所述充电控制模块在所述扫描信号端的控制下将所述数据信号端与所述重置控制模块的第一输入端导通,所述重置控制模块在所述阈值电压信号端和所述参考信号端的控制下对所述驱动模块的控制端与输出端进行重置处理和参考电压补偿处理;在数据写入阶段,所述充电控制模块在所述扫描信号端的控制下将所述数据信号端输入的数据信号写入到所述重置控制模块的第一输入端;在发光阶段,所述发光控制模块在所述发光信号端的控制下,导通所述驱动模块的输出端与所述发光器件的输入端,驱动所述发光器件发光。

2. 如权利要求1所述的像素电路,其特征在于,所述重置控制模块,具体包括:第一电容、第二电容,以及第一开关晶体管;其中,

所述第一开关晶体管的栅极与阈值电压信号端相连,源极与所述驱动模块的控制端相连,漏极分别与所述驱动模块的输出端和所述发光控制模块的输入端相连;

所述第一电容连接于所述充电控制模块的输出端和所述驱动模块的控制端之间;

所述第二电容连接于所述参考信号端和所述驱动模块的控制端之间。

3. 如权利要求2所述的像素电路,其特征在于,所述第一开关晶体管为P型晶体管。

4. 如权利要求1所述的像素电路,其特征在于,所述充电控制模块,具体包括:第二开关晶体管;

所述第二开关晶体管的栅极与所述扫描信号端相连,源极与所述数据信号端相连,漏极与所述重置控制模块的第一输入端相连。

5. 如权利要求4所述的像素电路,其特征在于,所述第二开关晶体管为P型晶体管。

6. 如权利要求1所述的像素电路,其特征在于,所述驱动模块,具体包括:驱动晶体管;

所述驱动晶体管的栅极与所述重置控制模块的第一输出端相连,源极与所述参考信号端相连,漏极分别与所述重置控制模块的第二输出端和所述发光控制模块的输入端相连。

7. 如权利要求6所述的像素电路,其特征在于,所述驱动晶体管为P型晶体管。

8. 如权利要求1所述的像素电路,其特征在于,所述发光控制模块,具体包括:第三开关晶体管;

所述第三开关晶体管的栅极与所述发光信号端相连,源极分别与所述驱动模块的输出端和所述重置控制模块的第二输出端相连,漏极与所述发光器件的输入端相连。

9. 如权利要求8所述的像素电路,其特征在于,所述第三开关晶体管为P型晶体管。

10. 一种有机电致发光显示面板,其特征在于,包括如权利要求1-9任一项所述的像素

电路。

11. 一种显示装置,其特征在于,包括如权利要求 10 所述的有机电致发光显示面板。

一种像素电路、有机电致发光显示面板及显示装置

技术领域

[0001] 本实用新型涉及显示技术领域,尤其涉及一种像素电路、有机电致发光显示面板及显示装置。

背景技术

[0002] 随着显示技术的进步,有机发光显示器 (Organic Light Emitting Diode, OLED) 是当今平板显示器研究领域的热点之一,越来越多的有源矩阵有机发光二极管 (Active Matrix Organic Light Emitting Diode, AMOLED) 显示面板进入市场,相对于传统的薄膜晶体管液晶显示面板 (Thin Film Transistor Liquid Crystal Display, TFT LCD), AMOLED 具有更快的反应速度,更高的对比度以及更广大的视角。

[0003] 现有的 AMOLED 像素电路的电路结构,如图 1 所示,包括:第一开关晶体管 M1、第二开关晶体管 M2、第三开关晶体管 M3、第四开关晶体管 M4、第五开关晶体管 M5、存储电容 C,以及发光器件 OLED;其中,第一开关晶体管 M1 的栅极分别与第二开关晶体管 M2 的源极和存储电容 C 的一端相连,源极与第一参考信号端 VDD 相连,漏极与第二开关晶体管 M2 的漏极和第五开关晶体管 M5 的源极相连;第二开关晶体管 M2 的栅极与扫描信号端 Scan 相连;第三开关晶体管 M3 的栅极与扫描信号端 Scan 相连,源极与数据信号端 Data 相连,漏极分别与第四开关晶体管 M4 的漏极和存储电容 C 的另一端相连;第四开关晶体管 M4 的栅极与扫描信号端 Scan 相连,源极与第二参考信号端 Vsus 相连;第五开关晶体管 M5 的栅极与扫描信号端 Scan 相连,漏极与发光器件 OLED 的一端相连;发光器件 OLED 的另一端与第三参考信号端 VSS 相连。

[0004] 图 2 为图 1 所示的像素电路的工作时序图,由图 2 可知,在 t_1 时间段,扫描信号输入端 Scan 输入低电平信号,因此第二开关晶体管 M2 和第三开关晶体管导通,第四开关晶体管 M4 和第五开关晶体管 M5 截止,此时数据信号端 Data 上的信号通过导通的第三开关晶体管 M3 写入到存储电容 C 的左端,即 b 点的电压为 $V_b = V_{data}$,存储电容 C 右端的电压即 a 点的电压 $V_a = V_{DD} - V_{th}$, V_{th} 为第一开关晶体管 M1 的阈值电压,同时,由于第二开关晶体管 M2 导通,因此 c 点的电压与 a 点的电压相等,即 $V_c = V_a = V_{DD} - V_{th}$,此时存储电容 C 两端的电压差为 $V_b - V_a = V_{data} - V_{DD} + V_{th}$;在 t_2 时间段,扫描信号输入端 Scan 输入高电平信号,因此第四开关晶体管 M4 和第五开关晶体管 M5 导通,第二开关晶体管 M2 和第三开关晶体管 M3 截止,导通的第四开关晶体管 M4 将第二参考信号端 Vsus 与存储电容 C 的左端即 b 点导通,因此 b 点的电压变为 Vsus, a 点的电压 $V_a = V_{sus} - V_{data} + V_{DD} - V_{th}$,而由于第二开关晶体管 M2 处于截止状态,因此 c 点的电压保持为 $V_{DD} - V_{th}$,此时导通的第五开关晶体管 M5 将第一开关晶体管 M1 的漏极与发光器件 OLED 的一端导通,使第一开关晶体管 M1 的漏极输出驱动电流到发光器件 OLED,驱动 OLED 发光。由上述分析可知, t_1 阶段为数据信号写入阶段, t_2 阶段为发光阶段,在 t_2 阶段第一开关晶体管 M1 驱动发光器件 OLED 发光的驱动电流为:

$$[0005] \quad I_{\text{OLED}} = \frac{\beta}{2}(V_{\text{gs}} - V_{\text{th}})^2 = \frac{\beta}{2}(V_{\text{a}} - V_{\text{c}} - V_{\text{th}})^2 = \frac{\beta}{2}(V_{\text{sus}} - V_{\text{data}} - V_{\text{th}})^2$$

[0006] 其中, V_{gs} 为第一开关晶体管的栅极与源极之间的电压差, β 是与第一开关晶体管 M1 的工艺参数和特征尺寸有关的参数。由上述推导公式可以看出, 驱动发光器件 OLED 发光的驱动电流与第二参考信号端 V_{sus} 输入的电压信号有关, 在具体实施方案中第二参考信号端 V_{sus} 输入的电压信号可以为第一参考信号端 VDD 的电压信号, 即电源电压信号, 但是为像素电路提供电源电压信号的电源网络在通过电源信号线, 将来自信号源的电源电压信号分别传输到与其相连的像素电路中时, 会出现电压衰减 (IR Drop), 从而影响了发光器件 OLED 的发光亮度, 进而会对显示面板的显示效果产生影响。

[0007] 因此, 如何改善像素电路中输入的电源电压信号的衰减 (IR Drop) 对发光器件 OLED 的发光亮度产生的影响, 是本领域技术人员亟需解决的问题。

实用新型内容

[0008] 本实用新型实施例提供了一种像素电路、有机电致发光显示面板及显示装置, 用以解决现有技术中存在的像素电路中输入的电源电压信号的衰减对发光器件的发光亮度产生影响的问题。

[0009] 本实用新型实施例提供了一种像素电路, 包括: 充电控制模块、驱动模块、重置控制模块、发光控制模块, 以及发光器件; 其中,

[0010] 所述充电控制模块的控制端与扫描信号端相连, 输入端与数据信号端相连, 输出端与所述重置控制模块的第一输入端相连;

[0011] 所述重置控制模块的控制端与阈值电压信号端相连, 第二输入端分别与参考信号端和所述驱动模块的输入端相连, 第一输出端与所述驱动模块的控制端相连, 第二输出端分别与所述驱动模块的输出端和所述发光控制模块的输入端相连;

[0012] 所述发光控制模块的控制端与发光信号端相连, 输出端与所述发光器件的输入端相连; 所述发光器件的输出端与低电平信号端相连;

[0013] 在重置和补偿阶段, 所述充电控制模块在所述扫描信号端的控制下将所述数据信号端与所述重置控制模块的第一输入端导通, 所述重置控制模块在所述阈值电压信号端和所述参考信号端的控制下对所述驱动模块的控制端与输出端进行重置处理和参考电压补偿处理; 在数据写入阶段, 所述充电控制模块在所述扫描信号端的控制下将所述数据信号端输入的数据信号写入到所述重置控制模块的第一输入端; 在发光阶段, 所述发光控制模块在所述发光信号端的控制下, 导通所述驱动模块的输出端与所述发光器件的输入端, 驱动所述发光器件发光。

[0014] 在一种可能的实施方式中, 本实用新型实施例提供的上述像素电路中, 所述重置控制模块, 具体包括: 第一电容、第二电容, 以及第一开关晶体管; 其中,

[0015] 所述第一开关晶体管的栅极与阈值电压信号端相连, 源极与所述驱动模块的控制端相连, 漏极分别与所述驱动模块的输出端和所述发光控制模块的输入端相连;

[0016] 所述第一电容连接于所述充电控制模块的输出端和所述驱动模块的控制端之间;

[0017] 所述第二电容连接于所述参考信号端和所述驱动模块的控制端之间。

[0018] 在一种可能的实施方式中,本实用新型实施例提供的上述像素电路中,所述第一开关晶体管为 P 型晶体管。

[0019] 在一种可能的实施方式中,本实用新型实施例提供的上述像素电路中,所述充电控制模块,具体包括:第二开关晶体管;

[0020] 所述第二开关晶体管的栅极与所述扫描信号端相连,源极与所述数据信号端相连,漏极与所述重置控制模块的第一输入端相连。

[0021] 在一种可能的实施方式中,本实用新型实施例提供的上述像素电路中,所述第二开关晶体管为 P 型晶体管。

[0022] 在一种可能的实施方式中,本实用新型实施例提供的上述像素电路中,所述驱动模块,具体包括:驱动晶体管;

[0023] 所述驱动晶体管的栅极与所述重置控制模块的第一输出端相连,源极与所述参考信号端相连,漏极分别与所述重置控制模块的第二输出端和所述发光控制模块的输入端相连。

[0024] 在一种可能的实施方式中,本实用新型实施例提供的上述像素电路中,所述驱动晶体管为 P 型晶体管。

[0025] 在一种可能的实施方式中,本实用新型实施例提供的上述像素电路中,所述发光控制模块,具体包括:第三开关晶体管;

[0026] 所述第三开关晶体管的栅极与所述发光信号端相连,源极分别与所述驱动模块的输出端和所述重置控制模块的第二输出端相连,漏极与所述发光器件的输入端相连。

[0027] 在一种可能的实施方式中,本实用新型实施例提供的上述像素电路中,所述第三开关晶体管为 P 型晶体管。

[0028] 本实用新型实施例提供了一种有机电致发光显示面板,包括本实用新型实施例提供的上述像素电路。

[0029] 本实用新型实施例提供了一种显示装置,包括本实用新型实施例提供的上述有机电致发光显示面板。

[0030] 本实用新型实施例的有益效果包括:

[0031] 本实用新型实施例提供了一种像素电路、有机电致发光显示面板及显示装置,在重置和补偿阶段,像素电路中的充电控制模块在扫描信号端的控制下将数据信号端与重置控制模块的第一输入端导通,重置控制模块在阈值电压信号端和参考信号端的控制下对驱动模块的控制端与输出端进行重置处理和参考电压补偿处理;在数据写入阶段,充电控制模块在扫描信号端的控制下将数据信号端输入的数据信号写入到重置控制模块的第一输入端;在发光阶段,发光控制模块在发光信号端的控制下,导通驱动模块的输出端与发光器件的输入端,最终将输入到驱动模块的数据信号与补偿到驱动模块的参考电压信号进行整合,驱动发光器件发光,这样,实现了驱动发光器件发光的驱动电流与输入到像素电路的电源电压信号无关,消除了由于输入到像素电路的电源电压信号的衰减,对发光器件的发光亮度产生的影响,进而保证了显示面板的显示效果。

附图说明

[0032] 图 1 为现有技术中像素电路结构示意图;

- [0033] 图 2 为图 1 所示的像素电路的具体工作时序图；
[0034] 图 3 为本实用新型实施例提供的像素电路结构示意图；
[0035] 图 4 为本实用新型实施例提供的像素电路的具体结构示意图；
[0036] 图 5 为图 4 所示像素电路的具体工作时序图；
[0037] 图 6 为本实用新型实施例提供的有机电致发光显示面板结构示意图。

具体实施方式

[0038] 下面结合附图,对本实用新型实施例提供的像素电路、有机电致发光显示面板及显示装置的具体实施方式进行详细地说明。

[0039] 本实用新型实施例提供了一种像素电路,如图 3 所示,包括:充电控制模块 01、驱动模块 02、重置控制模块 03、发光控制模块 04,以及发光器件 05;其中,充电控制模块 01 的控制端与扫描信号端 Gate 相连,输入端与数据信号端 Data 相连,输出端与重置控制模块 03 的第一输入端相连;

[0040] 重置控制模块 03 的控制端与阈值电压信号端 VTH 相连,第二输入端分别与参考信号端 VDD 和驱动模块 02 的输入端相连,第一输出端与驱动模块 02 的控制端相连,第二输出端分别与驱动模块 02 的输出端和发光控制模块 04 的输入端相连;

[0041] 发光控制模块 04 的控制端与发光信号端 EM 相连,输出端与发光器件 05 的输入端相连;发光器件 05 的输出端与低电平信号端 VSS 相连;

[0042] 在重置和补偿阶段,充电控制模块 01 在扫描信号端 Gate 的控制下将数据信号端 Data 与重置控制模块 03 的第一输入端导通,重置控制模块 03 在阈值电压信号端 VTH 和参考信号端 VDD 的控制下对驱动模块 02 的控制端与输出端进行重置处理和参考电压补偿处理;在数据写入阶段,充电控制模块 01 在扫描信号端 Gate 的控制下将数据信号端 Data 输入的数据信号写入到重置控制模块 03 的第一输入端;在发光阶段,发光控制模块 04 在发光信号端 EM 的控制下,导通驱动模块 02 的输出端与发光器件 05 的输入端,驱动发光器件 05 发光。

[0043] 本实用新型实施例提供的上述像素电路,在重置和补偿阶段,充电控制模块 01 在扫描信号端 Gate 的控制下将数据信号端 Data 与重置控制模块 03 的第一输入端导通,将数据信号端 Data 输入的数据信号输入到重置模块 03 的第一输入端,重置控制模块 03 在阈值电压信号端 VTH 和参考信号端 VDD 的控制下对驱动模块 02 的控制端与输出端进行重置处理和参考电压补偿处理,即在重置阶段,参考信号端 VDD 输入低电平 low,重置控制模块 03 则对驱动模块 02 的控制端和输出端进行复位,在补偿阶段,参考信号端 VDD 输入高电平 ELVDD,重置控制模块 03 对驱动模块 02 的控制端和输出端进行充电,完成补偿;在数据写入阶段,充电控制模块 01 在扫描信号端 Gate 的控制下将数据信号端 Data 输入的数据信号写入到重置控制模块 03 的第一输入端,进而重置控制模块 03 将数据信号写入到驱动模块 02 的控制端;在发光阶段,发光控制模块 04 在发光信号端 EM 的控制下,导通驱动模块 02 的输出端与发光器件 05 的输入端,最终写入到驱动模块 02 的数据信号与补偿到驱动模块 02 的参考电压信号经过整合消去电源电压信号后,驱动发光器件 05 发光,这样,实现了驱动发光器件发光的驱动电流与电源电压信号无关,消除了由于输入到像素电路的电源电压信号的衰减,对发光器件的发光亮度产生的影响,进而保证了显示面板的显示效果。

[0044] 在具体实施时,本实用新型实施例提供的上述像素电路中,如图4所示,重置控制模块03,可以具体包括:第一电容C1、第二电容C2,以及第一开关晶体管T1;其中,第一开关晶体管T1的栅极与阈值电压信号端VTH相连,源极与驱动模块02的控制端相连,漏极分别与驱动模块02的输出端和发光控制模块04的输入端相连;第一电容C1连接于充电控制模块01的输出端和驱动模块02的控制端之间;第二电容C2连接于参考信号端VDD和驱动模块02的控制端之间。这样,在重置阶段,第一开关晶体管T1在阈值电压信号端VTH的控制下导通,导通的第一开关晶体管T1将驱动模块02的控制端与输出端导通,此时,参考信号端输入低电平low,对驱动模块02的控制端和输出端进行重置处理;在补偿阶段,参考信号端VDD输入高电平ELVDD,此时第一开关晶体管T1仍处于导通状态,导通的第一开关晶体管T1将驱动模块02的控制端和输出端导通,完成对驱动模块02的控制端与输出端的参考电压的补偿。

[0045] 在具体实施时,本实用新型实施例提供的上述像素电路中,如图4所示,第一开关晶体管T1为P型晶体管,这样,在阈值电压信号端VTH输入低电平信号时,第一开关晶体管T1处于导通状态,导通的第一开关晶体管T1将驱动模块02的控制端与输出端导通。

[0046] 在具体实施时,本实用新型实施例提供的上述像素电路中,如图4所示,充电控制模块01,可以具体包括:第二开关晶体管T2;第二开关晶体管T2的栅极与扫描信号端Gate相连,源极与数据信号端Data相连,漏极与重置控制模块03的第一输入端相连。这样,在重置阶段和补偿阶段,第二开关晶体管T2在扫描信号端Gate的控制下导通,导通的第二开关晶体管T2将数据信号端Data与重置控制模块03的第一输入端导通,进而将数据信号端Data输入的数据信号写入到重置控制模块03的第一输入端;在数据写入阶段,第二开关晶体管T2仍处于导通状态,导通的第二开关晶体管T2将数据信号端Data输入的参考电压信号Vref写入到重置控制模块03的第一输入端。

[0047] 在具体实施时,本实用新型实施例提供的上述像素电路中,如图4所示,第二开关晶体管T2为P型晶体管。这样,在扫描信号端Gate输入低电平信号时,第二开关晶体管T2处于导通状态,导通的第二开关晶体管T2将数据信号端Data与重置控制模块03的第一输入端导通。

[0048] 在具体实施时,本实用新型实施例提供的上述像素电路中,如图4所示,驱动模块02,可以具体包括:驱动晶体管D1;驱动晶体管D1的栅极与重置控制模块03的第一输出端相连,源极与参考信号端VDD相连,漏极分别与重置控制模块03的第二输出端和发光控制模块04的输入端相连,且驱动晶体管D1为P型晶体管。这样,在重置阶段,参考信号端输入低电平信号low,对驱动晶体管D1的栅极进行复位,确保在补偿阶段驱动晶体管D1管为打开的状态,以完成补偿过程。

[0049] 在具体实施时,本实用新型实施例提供的上述像素电路中,如图4所示,发光控制模块04,可以具体包括:第三开关晶体管T3;第三开关晶体管T3的栅极与发光信号端EM相连,源极分别与驱动模块02的输出端和重置控制模块03的第二输出端相连,漏极与发光器件05的输入端相连。这样,在发光阶段,第三开关晶体管T3在发光信号端EM的控制下导通,导通的第三开关晶体管T3将驱动模块02的输出端与发光器件05的输入端导通,使驱动模块02驱动发光器件05在发光阶段实现正常发光功能。

[0050] 在具体实施时,本实用新型实施例提供的上述像素电路中,如图4所示,第三开关

晶体管 T3 为 P 型晶体管。这样,在发光信号端 EM 输入低电平信号时,第三开关晶体管 T3 处于导通状态,导通的第三开关晶体管 T3 将驱动模块 02 的输出端与发光器件 05 的输入端导通。

[0051] 需要说明的是本实用新型上述实施例中提到的开关晶体管和驱动晶体管可以是薄膜晶体管 (TFT, Thin Film Transistor),也可以是金属氧化物半导体场效应管 (MOS, Metal Oxide Semiconductor),在此不做限定。在具体实施中,这些晶体管的源极和漏极可以互换,不做具体区分。

[0052] 下面结合本实用新型实施例提供的像素电路和工作时序对本实用新型实施例提供的像素电路的工作过程进行详细描述。以如图 4 所示的像素电路以及图 5 所示的图 4 的输入输出时序图,对本实用新型实施例提供的像素电路的工作过程作以描述。具体地,选取如图 5 所示的输入输出时序图中的 $t_1 \sim t_4$ 四个阶段。下述描述中以 1 表示高电平信号,0 表示低电平信号。

[0053] 在 t_1 阶段, $V_{DD} = \text{low}$, $V_{TH} = 0$, $\text{Gate} = 0$, $\text{Data} = \text{DATA}$, $\text{EM} = 1$ 。由于 $V_{TH} = 0$, $\text{Gate} = 0$, 因此第一开关晶体管 T1 和第二开关晶体管 T2 导通; 由于 $\text{EM} = 1$, 因此第三开关晶体管 T3 截止。导通的第一开关晶体管 T1 将驱动晶体管 D1 的栅极和漏极导通, 导通的第二开关晶体管 T2 将数据信号端 Data 与第一电容 C1 的一端导通, 此时, 参考信号端 VDD 输入低电平信号 low, 因此驱动晶体管 D1 的栅极和漏极的电压均为 $\text{low} - V_{th}$, 其中 V_{th} 为驱动晶体管 D1 的阈值电压, 则此时第一电容 C1 两端之间的电压差为 $\text{DATA} - \text{low} + V_{th}$, 第二电容 C2 两端之间的电压差为 V_{th} 。 t_1 阶段为重置阶段。

[0054] 在 t_2 阶段, $V_{DD} = \text{ELVDD}$, $V_{TH} = 0$, $\text{Gate} = 0$, $\text{Data} = \text{DATA}$, $\text{EM} = 1$ 。由于 $V_{TH} = 0$, $\text{Gate} = 0$, 因此第一开关晶体管 T1 和第二开关晶体管 T2 导通; 由于 $\text{EM} = 1$, 因此第三开关晶体管 T3 截止。导通的第一开关晶体管 T1 将驱动晶体管 D1 的栅极和漏极导通, 导通的第二开关晶体管 T2 将数据信号端 Data 与第一电容 C1 的一端导通, 此时, 参考信号端 VDD 输入高电平信号 ELVDD, 因此驱动晶体管 D1 的栅极通过驱动晶体管 D1 和第一开关晶体管 T1 进行充电, 当驱动晶体管 D1 的栅极充电至 $\text{ELVDD} - V_{th}$ 时, 驱动晶体管 D1 截止并结束充电。此时, 驱动晶体管 D1 漏极的电压同样为 $\text{ELVDD} - V_{th}$, 则此时第一电容 C1 两端之间的电压差为 $\text{DATA} - \text{ELVDD} + V_{th}$, 第二电容 C2 两端之间的电压差为 V_{th} 。 t_2 阶段为补偿阶段。

[0055] 在 t_3 阶段, $V_{DD} = \text{ELVDD}$, $V_{TH} = 1$, $\text{Gate} = 0$, $\text{Data} = V_{ref}$, $\text{EM} = 1$ 。由于 $\text{Gate} = 0$, 因此第二开关晶体管 T2 导通; 由于 $V_{TH} = 1$, $\text{EM} = 1$, 因此第一开关晶体管 T1 和第三开关晶体管 T3 截止。导通的第二开关晶体管 T2 将数据信号端 Data 与第一电容 C1 的一端导通, 此时, 参考信号端 VDD 输入高电平信号 ELVDD, 数据信号端 Data 输入的数据信号为 V_{ref} , 因此驱动晶体管 D1 的栅极的电压为 $\text{ELVDD} - V_{th} - \text{DATA} + V_{ref}$, 而驱动晶体管 D1 的电压维持上一阶段的电压 $\text{ELVDD} - V_{th}$ 。 t_3 阶段为数据写入阶段。

[0056] 在 t_4 阶段, $V_{DD} = \text{ELVDD}$, $V_{TH} = 1$, $\text{Gate} = 1$, $\text{Data} = 0$, $\text{EM} = 0$ 。由于 $\text{EM} = 0$, 因此第三开关晶体管 T3 导通; 由于 $V_{TH} = 1$, $\text{Gate} = 1$, 因此第一开关晶体管 T1 和第二开关晶体管 T2 截止。导通的第三开关晶体管 T3 将驱动晶体管 D1 的漏极与发光器件 05 的输入端导通, 使得驱动晶体管 D1 驱动发光器件 05 实现正常发光功能。 t_4 阶段为发光阶段。

[0057] 在 t_4 阶段, 驱动晶体管 D1 栅极的电压为 $\text{ELVDD} - V_{th} - \text{DATA} + V_{ref}$, 漏极的电压为 $\text{ELVDD} - V_{th}$, 驱动发光器件 05 发光的驱动电流 $I = K(V_{gs} - V_{th})^2 = K(V_{ref} - \text{DATA} - V_{th})^2$, 其

中, K 是与驱动晶体管 D1 的工艺参数和几何尺寸有关的常数, V_{gs} 为驱动晶体管 D1 的栅极和源极之间的电压差。由上述分析可知, 发光器件 05 的导通电流确实与参考电压端 VDD 电源电压信号无关, 从而消除了由于输入到像素电路的电源电压信号的衰减, 对发光器件 05 的发光亮度产生的影响。

[0058] 基于同一实用新型构思, 本实用新型实施例提供了一种有机电致发光显示面板, 包括本实用新型实施例提供的上述像素电路。由于该有机电致发光显示面板解决问题的原理与像素电路相似, 因此该有机电致发光显示面板的实施可以参见上述像素电路的实施, 重复之处不再赘述。

[0059] 在具体实施时, 本实用新型实施例提供的有机电致发光显示面板中, 如图 6 所示, 可以由栅极驱动模块分别向像素电路中的参考信号端 VDD、扫描信号端 Gate、阈值电压信号端 VTH, 以及发光信号端 EM 提供相应控制信号, 由源极驱动模块在不同阶段分别向数据信号端 Data 提供数据信号 DATA 和 V_{ref} 。

[0060] 基于同一实用新型构思, 本实用新型实施例提供了一种显示装置, 该显示装置可以应用于手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。由于该显示装置解决问题的原理与像有机电致发光显示面板相似, 因此该显示装置的实施可以参见上述有机电致发光显示面板的实施, 重复之处不再赘述。

[0061] 本实用新型实施例提供了一种像素电路、有机电致发光显示面板及显示装置, 在重置和补偿阶段, 像素电路中的充电控制模块在扫描信号端的控制下将数据信号端与重置控制模块的第一输入端导通, 重置控制模块在阈值电压信号端和参考信号端的控制下对驱动模块的控制端与输出端进行重置处理和参考电压补偿处理; 在数据写入阶段, 充电控制模块在扫描信号端的控制下将数据信号端输入的数据信号写入到重置控制模块的第一输入端; 在发光阶段, 发光控制模块在发光信号端的控制下, 导通驱动模块的输出端与发光器件的输入端, 最终将输入到驱动模块的数据信号与补偿到驱动模块的参考电压信号进行整合, 驱动发光器件发光, 这样, 实现了驱动发光器件发光的驱动电流与电源电压信号无关, 消除了由于输入到像素电路的电源电压信号的衰减, 对发光器件的发光亮度产生的影响, 进而保证了显示面板的显示效果。

[0062] 显然, 本领域的技术人员可以对本实用新型进行各种改动和变型而不脱离本实用新型的精神和范围。这样, 倘若本实用新型的这些修改和变型属于本实用新型权利要求及其等同技术的范围之内, 则本实用新型也意图包含这些改动和变型在内。

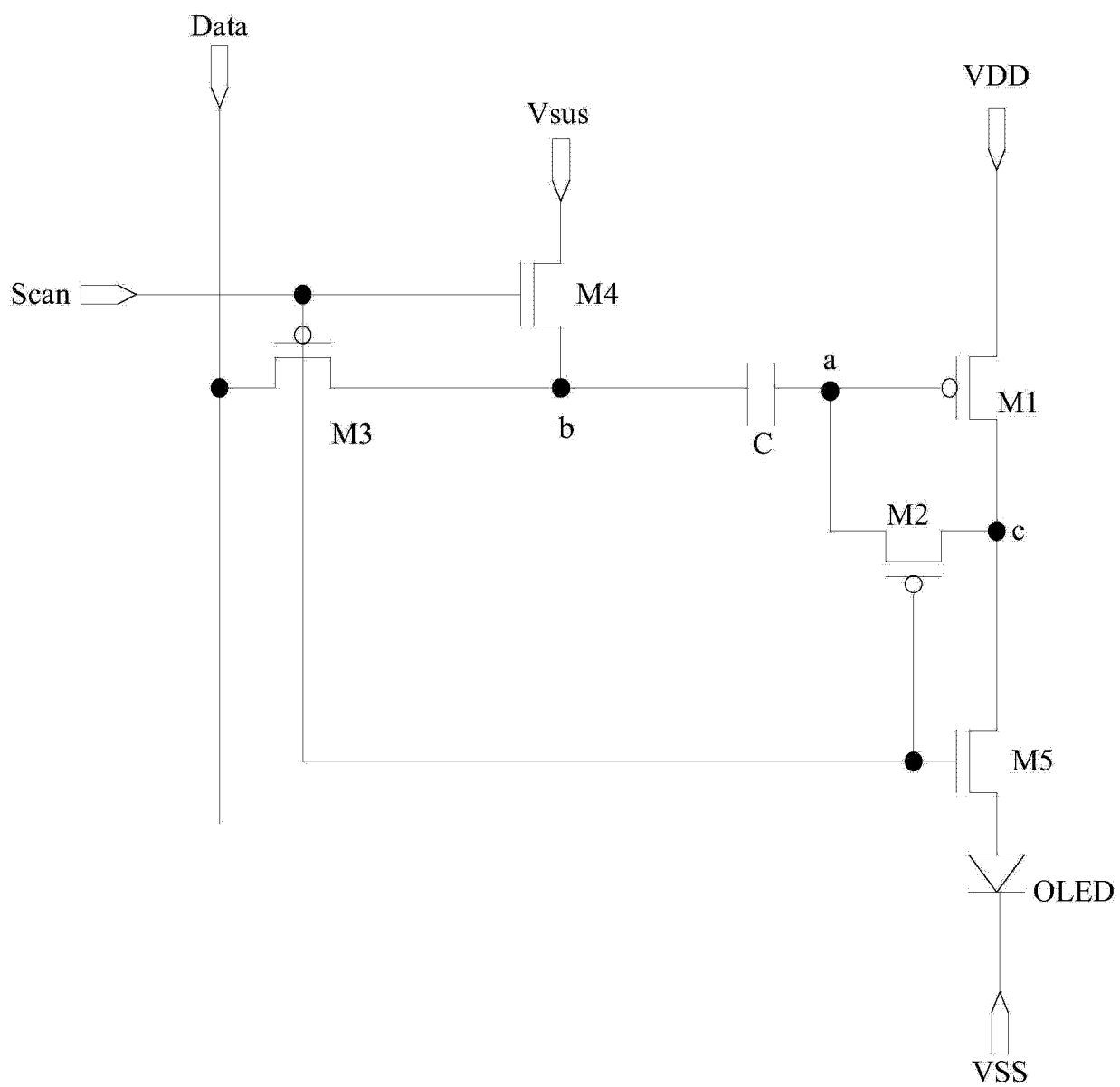


图 1

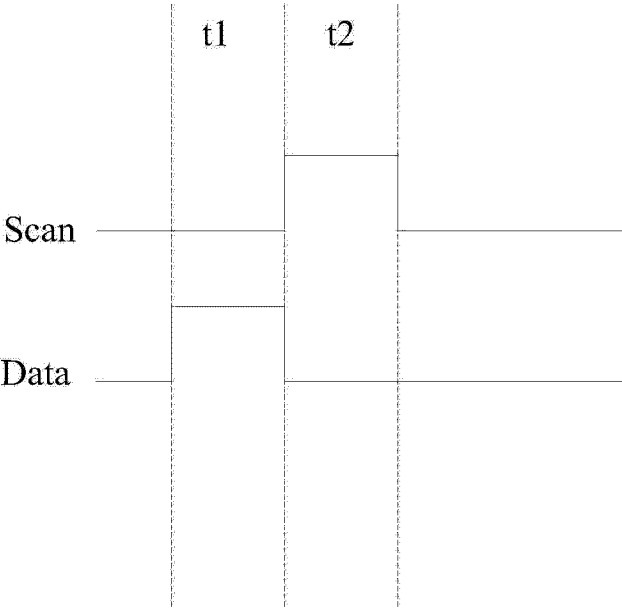


图 2

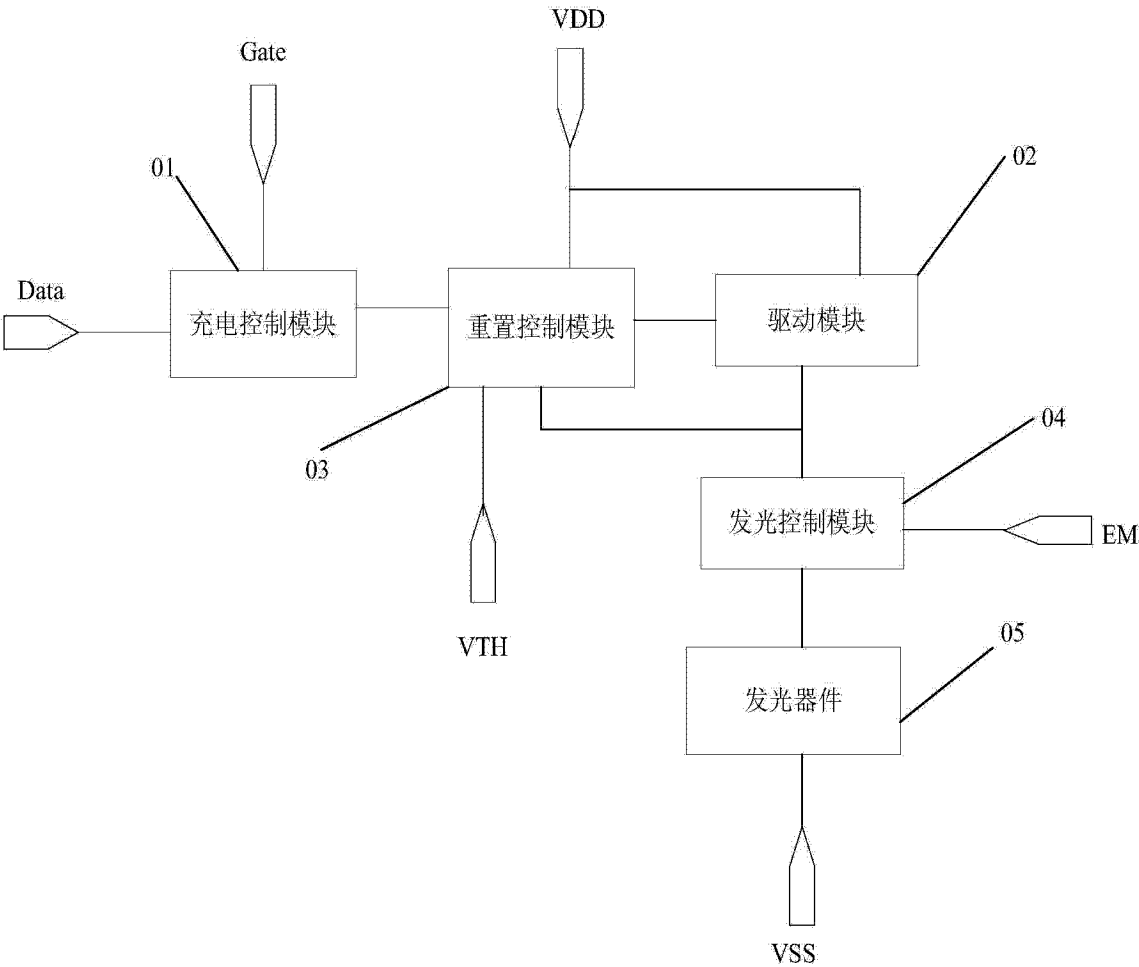


图 3

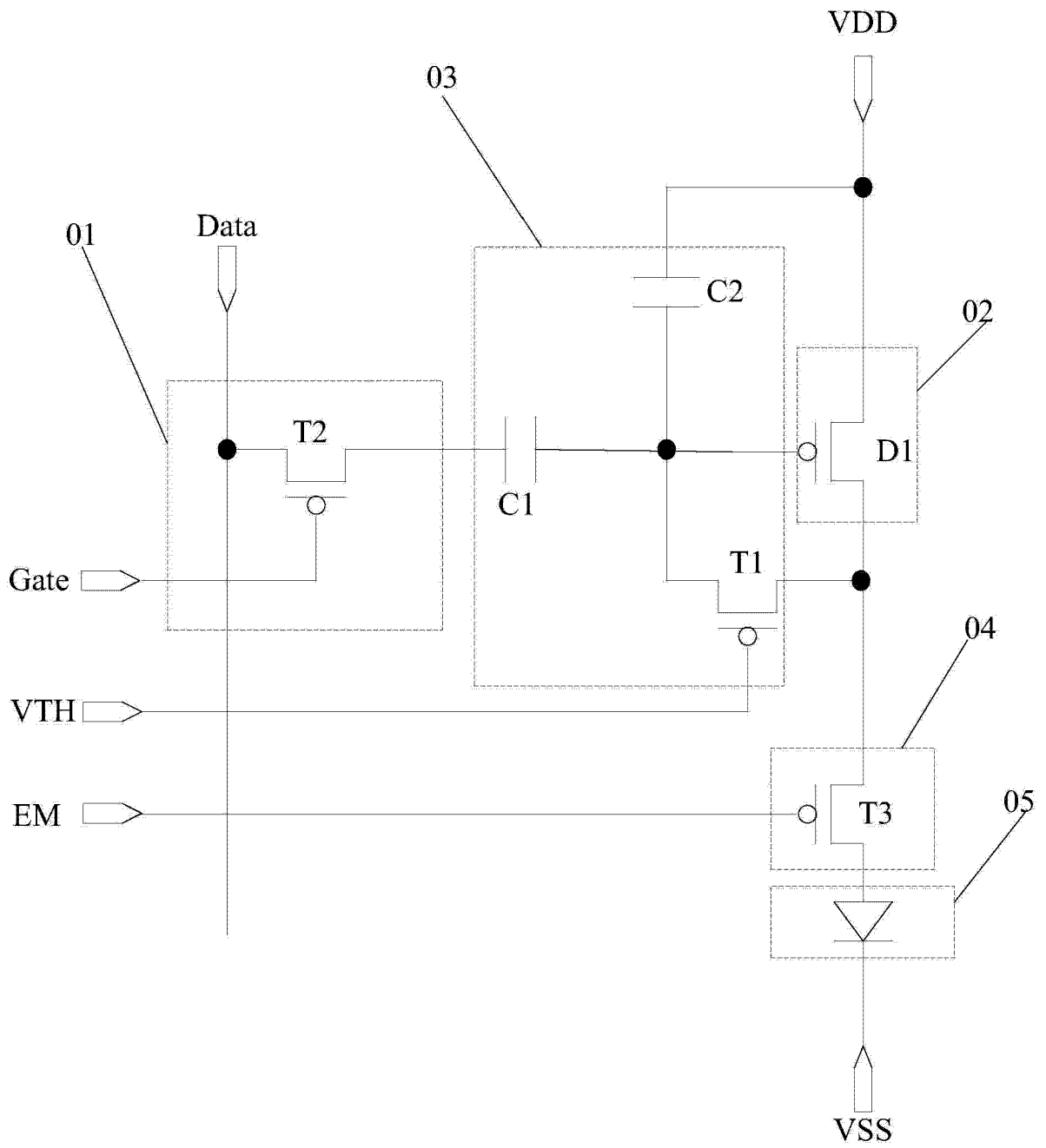


图 4



图 5

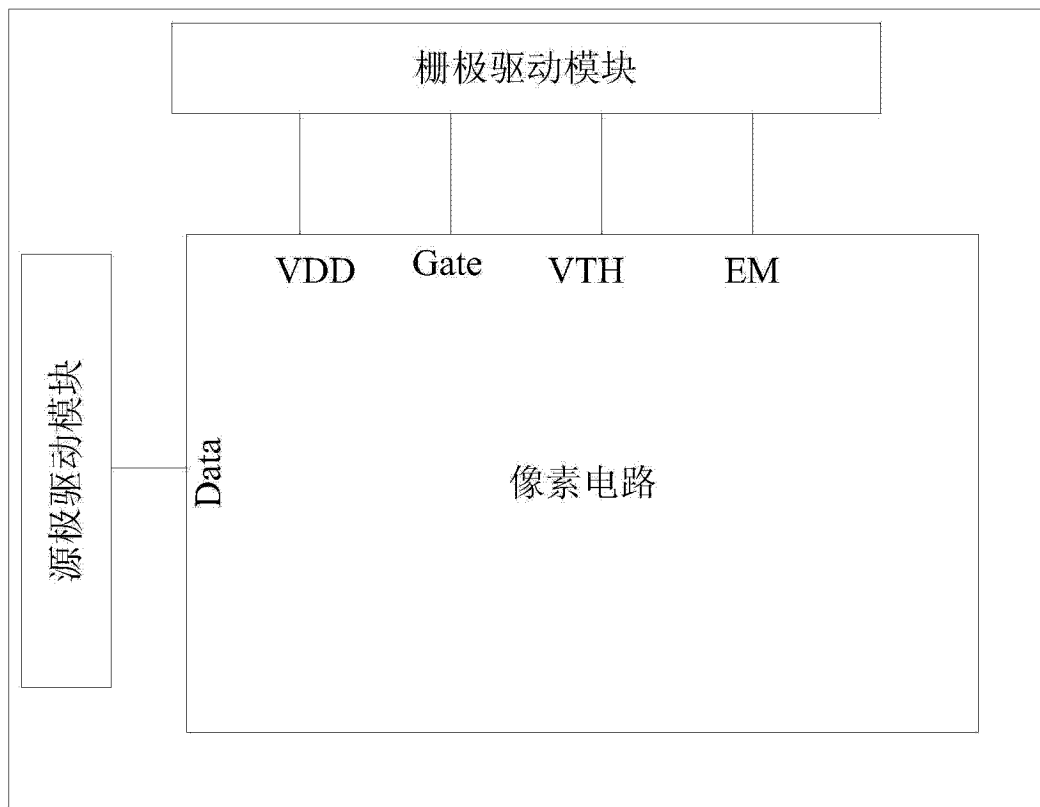


图 6

专利名称(译)	一种像素电路、有机电致发光显示面板及显示装置		
公开(公告)号	CN204288766U	公开(公告)日	2015-04-22
申请号	CN201420833497.0	申请日	2014-12-24
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	永山和由 宋松		
发明人	永山和由 宋松		
IPC分类号	G09G3/32 G09G3/3233		
代理人(译)	黄志华		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型公开了一种像素电路、有机电致发光显示面板及显示装置，在重置和补偿阶段，像素电路的充电控制模块将数据信号端与重置控制模块的第一输入端导通，重置控制模块对驱动模块的控制端与输出端进行重置处理和参考电压补偿处理；在数据写入阶段，充电控制模块将数据信号端输入的数据信号写入到重置控制模块的第一输入端；在发光阶段，发光控制模块导通驱动模块的输出端与发光器件的输入端，将输入到驱动模块的数据信号与补偿到驱动模块的参考电压信号进行整合驱动发光器件发光，实现了驱动发光器件发光的驱动电流与电源电压信号无关，消除了输入到像素电路的电源电压信号的衰减对发光器件的发光亮度产生的影响，保证了显示面板的显示效果。

