



(12) 实用新型专利

(10) 授权公告号 CN 202796001 U

(45) 授权公告日 2013. 03. 13

(21) 申请号 201220443910. 3

(22) 申请日 2012. 08. 31

(73) 专利权人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 王颖

(74) 专利代理机构 北京同达信恒知识产权代理

有限公司 11291

代理人 黄志华

(51) Int. Cl.

G09G 3/32(2006. 01)

(ESM) 同样的发明创造已同日申请发明专利

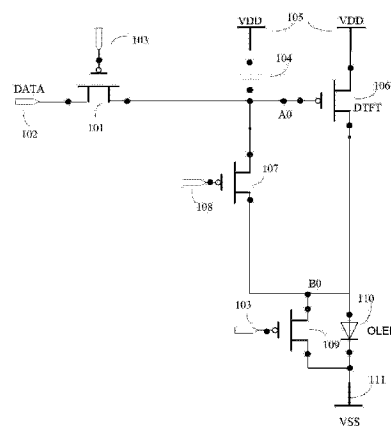
权利要求书 2 页 说明书 8 页 附图 7 页

(54) 实用新型名称

发光器件的像素电路和显示装置

(57) 摘要

本实用新型公开了一种发光器件的像素电路和显示装置,用以避免 OLED 的衰减。所述电路中,开关晶体管的源极连接列数据线,栅极连接所述行扫描线,漏极连接第一存储电容的第一端,第一存储电容的第二端连接所述电源线第一端;驱动晶体管的源极连接电源线的第二端,栅极连接第一存储电容的第一端,漏极连接 OLED 的第一端;第一补偿晶体管的源极连接第一存储电容的第一端,栅极连接发光控制线,漏极连接第二补偿晶体管的源极和 OLED 的第一端,第二补偿晶体管的栅极连接行扫描线,漏极连接 OLED 的第二端和电源线的第二端。所述显示装置包括上述发光器件的像素电路。



1. 一种发光器件的像素电路,其特征在于,该电路包括:列数据线、行扫描线、开关晶体管、第一存储电容、驱动晶体管、电源线第一端、电源线第二端、第一补偿晶体管、第二补偿晶体管、有机发光二极管 OLED 和 OLED 发光控制线;其中,

所述开关晶体管的源极连接所述列数据线,栅极连接所述行扫描线,漏极连接所述第一存储电容的第一端,所述第一存储电容的第二端连接所述电源线第一端;

所述驱动晶体管的源极连接所述电源线的第一端,栅极连接所述第一存储电容的第一端,漏极连接所述 OLED 的第一端;

所述第一补偿晶体管的源极连接所述第一存储电容的第一端,栅极连接所述发光控制线,漏极连接所述第二补偿晶体管的源极和所述 OLED 的第一端,第二补偿晶体管的栅极连接所述行扫描线,漏极连接所述 OLED 的第二端和所述电源线的第二端。

2. 根据权利要求 1 所述的发光器件的像素电路,其特征在于,还包括第二存储电容,其第一端连接所述开关晶体管的漏极,第二端连接所述第一存储电容的第一端。

3. 根据权利要求 1 或 2 所述的发光器件的像素电路,其特征在于,还包括第三补偿晶体管,其源极连接所述驱动晶体管的漏极,栅极连接所述发光控制线,漏极连接所述第二补偿晶体管的源极。

4. 根据权利要求 3 所述的发光器件的像素电路,其特征在于,所述第三补偿晶体管为 P 型或者 N 型薄膜晶体管 TFT。

5. 根据权利要求 1 或 2 所述的发光器件的像素电路,其特征在于,还包括初始化晶体管、初始化线和参考电源;

所述初始化晶体管的源极连接所述参考电源,栅极连接所述初始化线第一端,漏极连接所述第一存储电容的第一端;所述初始化线第二端连接信号发生器,提供初始化信号,用以电路状态的初始化。

6. 根据权利要求 5 所述的发光器件的像素电路,其特征在于,所述初始化晶体管为 P 型或者 N 型薄膜晶体管 TFT。

7. 根据权利要求 1 或 2 所述的发光器件的像素电路,其特征在于,还包括第四补偿晶体管,所述第四补偿晶体管的栅极连接所述行扫描线,源极连接所述驱动晶体管的栅极,漏极连接所述驱动晶体管的漏极,用于向第一存储电容预先存入所述驱动晶体管的阈值电压。

8. 根据权利要求 4 所述的发光器件的像素电路,其特征在于,所述第四补偿晶体管为 P 型或者 N 型薄膜晶体管 TFT。

9. 根据权利要求 1 所述的发光器件的像素电路,其特征在于,所述驱动晶体管为 P 型薄膜晶体管 TFT,所述 OLED 的第一端为 OLED 的阳极,所述 OLED 的第二端为 OLED 的阴极,所述电源线第一端的电压比所述电源线第二端的电压高;或者,

所述驱动晶体管为 N 型薄膜晶体管 TFT,所述 OLED 的第一端为 OLED 的阴极,所述 OLED 的第二端为 OLED 的阳极,所述电源线第一端的电压比所述电源线第二端的电压低。

10. 根据权利要求 1 所述的发光器件的像素电路,其特征在于,所述开关晶体管、第一补偿晶体管和第二补偿晶体管为 P 型或者 N 型薄膜晶体管 TFT。

11. 根据权利要求 1 所述的发光器件的像素电路,其特征在于,所述第一存储电容和所述第二存储电容的电容值的量级在 10^{-13}f 。

12. 一种显示装置,其特征在于,所述显示装置中包括权利要求 1~11 任一权项所述的

发光器件的像素电路。

发光器件的像素电路和显示装置

技术领域

[0001] 本实用新型涉及显示技术领域,尤其涉及一种发光器件的像素电路和显示装置。

背景技术

[0002] 有源发光二极管显示器(AMOLED)的发光元件为有机发光二极管(OLED),其发光亮度和提供给 OLED 器件的驱动电流的大小成正比,故为了实现最佳的显示效果,需要较大的驱动电流。而低温多晶硅背板技术,由于可以提供较高的迁移率,是 AMOLED 显示背板技术的最佳选择。

[0003] 低温多晶硅技术固有的阈值电压漂移的问题,会造成像素电路产生的驱动电流的不均匀性,进而造成显示亮度的不均匀性。为了能有效补偿薄膜晶体管(TFT)阈值电压的漂移,在进行电路设计中常常引入补偿技术,从而获得较好的显示亮度均匀性。

[0004] 但是, OLED 器件存在着自身的寿命问题,即电气性能会随着使用时间的增加而有所衰减。因此在使用过程中,在 OLED 器件上的电压降会有所增加,表现为,采用相同的驱动电压,却产生不同的驱动电流,造成 OLED 器件的亮度降低。又由于每个像素点上的 OLED 器件的性能不完全相同,因而造成各个像素点的 OLED 器件的亮度变化不相同,最终导致显示亮度不均匀。

实用新型内容

[0005] 本实用新型实施例提供了一种发光器件的像素电路和显示装置,用以实现对发光器件的像素电路中有有机发光二极管 OLED 的衰减的补偿,从而避免由于各个像素点的 OLED 器件的亮度变化不相同导致的显示亮度不均匀。

[0006] 本实用新型实施例提供的一种发光器件的像素电路,包括:

[0007] 列数据线、行扫描线、开关晶体管、第一存储电容、驱动晶体管、电源线第一端、电源线第二端、第一补偿晶体管、第二补偿晶体管、有机发光二极管 OLED 和 OLED 发光控制线;其中,

[0008] 所述开关晶体管的源极连接所述列数据线,栅极连接所述行扫描线,漏极连接所述第一存储电容的第一端,所述第一存储电容的第二端连接所述电源线第一端;

[0009] 所述驱动晶体管的源极连接所述电源线的第二端,栅极连接所述第一存储电容的第一端,漏极连接所述 OLED 的第一端;

[0010] 所述第一补偿晶体管的源极连接所述第一存储电容的第一端,栅极连接所述 OLED 发光控制线,漏极连接所述第二补偿晶体管的源极和所述 OLED 的第一端,第二补偿晶体管的栅极连接所述行扫描线,漏极连接所述 OLED 的第二端和所述电源线的第二端。

[0011] 本实用新型实施例提供的一种显示装置,包括所述的发光器件的像素电路。

[0012] 本实用新型实施例提供的发光器件的像素电路、显示装置及驱动方法,解决了由于 OLED 电气性能衰减而造成的在其上的电压降不同的问题,从而解决了 OLED 显示亮度不均匀的问题,提高了发光器件的显示均匀性。

附图说明

- [0013] 图 1 为本实用新型实施例提供的一种发光器件的像素电路；
- [0014] 图 2 为图 1 中的发光器件的像素电路的控制信号时序图；
- [0015] 图 3 为本实用新型实施例提供的另一种发光器件的像素电路；
- [0016] 图 4 为图 3 中的发光器件的像素电路的控制信号时序图；
- [0017] 图 5 为本实用新型实施例提供的再一种发光器件的像素电路；
- [0018] 图 6 为图 5 中的发光器件的像素电路的控制信号时序图；
- [0019] 图 7 为图 3 中的发光器件的像素电路在图 2 控制信号时序图的第一阶段的工作状态图；
- [0020] 图 8 为图 3 中的发光器件的像素电路在图 2 控制信号时序图的第二阶段的工作状态图；
- [0021] 图 9 为图 3 中的发光器件的像素电路在图 2 控制信号时序图的第三阶段的工作状态图。

具体实施方式

[0022] 本实用新型实施例提供了一种发光器件的像素电路及驱动方法和显示装置,用以实现对有源发光器件的像素电路中有有机发光二极管 OLED 的衰减的补偿,从而避免由于各个像素点的 OLED 器件的亮度变化不相同导致的显示亮度不均匀。

[0023] 下面结合附图和实施例对本实用新型的具体实施方式作进一步详细描述。

[0024] 实施例 1

[0025] 参见图 1,本实用新型实施例提供的一种发光器件的像素电路,包括:

[0026] 开关晶体管 101、列数据线 102、行扫描线 103、第一存储电容 104、电源线第一端 105、驱动晶体管 106、第一补偿晶体管 107、OLED 发光控制线 108、第二补偿晶体管 109、OLED 110 和电源线第二端 111;和;其中,

[0027] 所述开关晶体管 101 的源极连接所述列数据线 102,栅极连接所述行扫描线 103,漏极连接所述第一存储电容 104 的第一端,所述第一存储电容 104 的第二端连接所述电源线第一端 105;

[0028] 所述驱动晶体管 106 的源极连接所述电源线 105 的第一端,栅极连接所述第一存储电容 104 的第一端,漏极连接所述 OLED 110 的第一端;

[0029] 所述第一补偿晶体管 107 的源极连接所述第一存储电容 104 的第一端,栅极连接所述 OLED 发光控制线 108,漏极连接所述第二补偿晶体管 109 的源极和所述 OLED 110 的第一端,第二补偿晶体管 109 的栅极连接所述行扫描线 103,漏极连接所述 OLED110 的第二端和所述电源线的第二端 111。

[0030] 较佳地,所述驱动晶体管 106 为 P 型薄膜晶体管 TFT,所述 OLED110 的第一端为 OLED110 的阳极,所述 OLED110 的第二端为 OLED110 的阴极,所述电源线第一端 105 的电压 VDD 比所述电源线第二端 111 的电压 VSS 高。

[0031] 较佳地,所述开关晶体管 101、第一补偿晶体管 107 和第二补偿晶体管 109 为 P 型或者 N 型薄膜晶体管 TFT。

[0032] 较佳地,所述第一存储电容 104 电容值的量级在 10^{-13}f 。

[0033] 本实用新型实施例 1 提供的发光器件的像素电路的驱动方法如下:

[0034] 参见图 2,为上述有源发光器件的像素电路的控制信号时序图;

[0035] 参见图 1,在第一阶段即 t_2 阶段,也称为数据写入阶段。行扫描信号 103 为低电平则开关晶体管 101 打开,列数据线 102 提供的信号 data 写入该像素电路,则此时第一存储电容 104 的第一端 A_0 点的电压为 V_{data} ,且该电压由第一存储电容 104 存储。与此同时第二补偿晶体管 109 也处于导通状态,则第一补偿晶体管 107 的漏极和第二补偿晶体管 109 的源极的连接点 B_0 点的电压为电源线第二端 111 的电压 V_{SS} ,同时 OLED 发光控制线 108 提供的信号为高电平,则第一补偿晶体管关闭,避免了 OLED 对第一存储电容 104 第一端 A_0 点的电压的干扰,即驱动晶体管 DTFT106 栅极的电压为 V_{data} ;

[0036] 在 t_3 阶段,也称为显示阶段。行扫描信号 103 跳变为高电平,开关晶体管 101 关闭,此时 OLED 发光控制线 108 提供的信号为低电平,第一补偿晶体管 107 导通, OLED 110 器件上的电压降 V_{oled} 被引入,则 DTFT 106 的源级电压为 $(V_{dd}-V_{oled})$,同时 A_0 点的电压 $(V_{ss}+V_{data}-V_{oled})$ 由第一存储电容 104 保持,即驱动晶体管 DTFT 106 的栅极电压,该电压确保 DTFT 106 工作在饱和区,则此时 DTFT 106 的漏极电流为

$$[0037] \quad Id = \frac{1}{2} \mu Cox (W/L) (V_{gs,DTFT} - |V_{th}|)^2$$

$$[0038] \quad = \frac{1}{2} \mu Cox (W/L) [V_{dd} - V_{oled} - (V_{data} + V_{ss} - V_{oled}) - V_{th}]^2$$

$$[0039] \quad = \frac{1}{2} \mu Cox (W/L) (V_{dd} - V_{ss} - V_{data} - V_{th})^2$$

[0040] 其中, W 为 DTFT 106 沟道的宽度, L 是沟道的长度, C 是沟道与栅极间的电容, μ 是沟道的载流子迁移率,均相对固定,与 OLED 110 器件上的电压降 V_{oled} 无关,则 OLED 110 器件上的电压变化,不会对 DTFT 106 的漏极电流,即像素电路的驱动电流产生影响,驱动电流流入 OLED110,点亮显示。

[0041] 需要说明的是,本实用新型实施例是以所述驱动晶体管 106,所述开关晶体管 101、第一补偿晶体管 107 和第二补偿晶体管 109 为 P 型薄膜晶体管 TFT 为例进行说明;当然,其中任一个或全部晶体管为 N 型薄膜晶体管 TFT 均可以,只是相应的改变各晶体管在第一阶段和第二阶段中的电平信号,以及电源线第一端和第二端的电压。其中,P 型薄膜晶体管 TFT 为低电平时开启,N 型薄膜晶体管 TFT 为高电平时开启。其余实施例也相同,不再赘述。

[0042] 实施例 2

[0043] 参见图 3,本实用新型实施例 2 提供的发光器件的像素电路,包括:

[0044] 开关晶体管 S101、列数据线 S102、行扫描线 S103、第一存储电容 S104、电源线第一端 S105、驱动晶体管 S106、第一补偿晶体管 S107、OLED 发光控制线 S108、第二补偿晶体管 109、OLED S110 和电源线第二端 S111;其中,

[0045] 所述开关晶体管 S101 的源极连接所述列数据线 S102,栅极连接所述行扫描线 S103,漏极连接所述第一存储电容 S104 的第一端,所述第一存储电容 S104 的第二端连接所述电源线第一端 S105;

[0046] 所述驱动晶体管 S106 的源极连接所述电源线 S105 的第一端,栅极连接所述第一存储电容 S104 的第一端,漏极连接所述 OLED S110 的第一端;

[0047] 所述第一补偿晶体管 S107 的源极连接所述第一存储电容 S104 的第一端,栅极连接所述 OLED 发光控制线 S108,漏极连接所述第二补偿晶体管 S109 的源极和所述 OLED S110 的第一端,第二补偿晶体管 S109 的栅极连接所述行扫描线 S103,漏极连接所述 OLED S110 的第二端和所述电源线的第二端 S111。

[0048] 较佳地,所述发光器件的像素电路,还包括第二存储电容 S112,其第一端连接所述开关晶体管 S101 的漏极,第二端连接所述第一存储电容 S104 的第一端,用以保证驱动晶体管 S106 的栅极电压不会因为开关晶体管的漏电而衰减;

[0049] 较佳地,所述发光器件的像素电路,还包括第三补偿晶体管 S113,其源极连接所述驱动晶体管 S106 的漏极,栅极连接所述发光控制线 S108,漏极连接所述第二补偿晶体管 S109 的源极,用以保证 OLED S110 在驱动电流稳定时驱动;

[0050] 较佳地,第三补偿晶体管 S113 为 P 型或者 N 型薄膜晶体管 TFT;

[0051] 较佳地,所述发光器件的像素电路,还包括初始化晶体管 S114、初始化线 S115 和参考电源 S116;

[0052] 所述初始化晶体管 S114 的源极连接所述参考电源 S116,栅极连接所述初始化线 S115 第一端,漏极连接所述第一存储电容 S104 的第一端;所述初始化线 S115 第二端连接信号发生器,提供初始化信号,用以电路状态的初始化;

[0053] 较佳地,所述初始化晶体管 S114 为 P 型或者 N 型薄膜晶体管 TFT;

[0054] 较佳地,所述发光器件的像素电路,还包括第四补偿晶体管 S117,所述第四补偿晶体管 S117 的栅极连接所述行扫描线 S103,源极连接所述驱动晶体管 S106 的栅极,漏极连接所述驱动晶体管 S106 的漏极,用于向第一存储电容 S104 预先存入所述驱动晶体管的阈值电压;

[0055] 较佳地,所述第四补偿晶体管 S117 为 P 型或者 N 型薄膜晶体管 TFT;

[0056] 较佳地,所述驱动晶体管 S106 为 P 型薄膜晶体管 TFT,所述 OLED S110 的第一端为 OLED S110 的阳极,所述 OLED S110 的第二端为 OLED S110 的阴极,所述电源线第一端 105 的电压 VDD 比所述电源线第二端 111 的电压 VSS 高;

[0057] 较佳地,所述开关晶体管 S101、第一补偿晶体管 S107 和第二补偿晶体管 109 为 P 型或者 N 型薄膜晶体管 TFT;

[0058] 较佳地,所述第一存储电容 S104 和第二存储电容 S112 的电容值的量级在 10^{-13}f 。

[0059] 本实用新型实施例用于说明本实用新型,但不用来限制本实用新型的范围,其中,第二存储电容 112、第三补偿晶体管 113、初始化晶体管 S114、初始化线 S115、参考电源 S116 和第四补偿晶体管 S117 不是必须同时存在于所述有源发光器件的像素电路中,所述电路包含其中任一项均可实现本实用新型的目的。

[0060] 本实用新型实施例 2 提供的有源发光器件的像素电路的驱动方法如下:

[0061] 参见图 4,为上述有源发光器件的像素电路的控制信号时序图;

[0062] 参见图 7,在 t_1 阶段,也称为初始化阶段。初始化信号 S115 为低电平,初始晶体管 S114 打开,将参考电源 S116 提供的 V_{ref} 写入第一存储电容的第一端 A1 点,此时第二存储电容 S112 右侧 C_2 点的电压亦为 V_{ref} ,完成像素状态的初始化;

[0063] 参见图 8,在 t_2 阶段,也称为数据写入阶段。初始化信号 S115 跳变为高电平,初始化晶体管 S114 关闭, V_{ref} 电压由第一存储电容 S104 保持。同时,行扫描信号 S103 为

低电平,则开关晶体管 S101 打开,列数据线 S102 提供的信号 data 写入该像素电路,则此时第二存储电容 S112 右侧 C₂ 点电压为(Vdata+Vref)。而同时由于行扫描信号 S103 有效,第四补偿晶体管 S117 导通,则此时驱动晶体管 DTFT S106 栅极端和漏极端相连,形成一个 diode-connection,二极管连接,则此时其阈值电压 V_{th}, V_{th} 被记录下来且由第一存储电容 S104 保持。综合考虑,此时 A₁ 点电压,即驱动晶体管 DTFT S106 栅极的电压为(Vdata+Vref-V_{th}),且该电压由第一存储电容 S104 存储。此阶段 OLED 发光控制线 S108 提供的信号为高电平,确保第三补偿晶体管 S113 关闭,则数据的写入像素这一动作,并不会对有机发光二极管 OLED S110 的发光状态产生影响,避免了显示的闪烁。与此同时第二补偿晶体管 S109 也处于导通状态,则 B₁ 点的电压为电源线第二端 S111 的电压 VSS,同时 OLED 发光控制线 S 108 提供的信号为高电平,则第一补偿晶体管关闭,避免了 OLED S110 对第一存储电容 S104 第一端 A₁ 点的电压的干扰,即驱动晶体管 DTFT S106 栅极的电压为(Vdata+Vref-V_{th});

[0064] 参见图 9,在 t3 阶段,也称为显示阶段。行扫描信号 S103 跳变为高电平,开关晶体管 S101 和第四补偿晶体管 S117 关闭,此时 OLED 发光控制线 S108 提供的信号为低电平,第一补偿晶体管 S107 导通,第三补偿晶体管 S113 导通, OLED S110 器件上的电压降 V_{oled} 被引入,则 DTFT S106 的源级电压为 (V_{dd}-V_{oled}),同时 A₁ 点的电压 (V_{ss}+Vdata+Vref-V_{th}-V_{oled})由第一存储电容 S104 保持,即驱动晶体管 DTFT S106 的栅极电压,该电压确保 DTFT S106 工作在饱和区,则此时 DTFT S106 的漏极电流为

$$[0065] \quad Id = \frac{1}{2} \mu C_{ox} (W/L) (V_{gs,DTFT} - |V_{th}|)^2$$

$$[0066] \quad = \frac{1}{2} \mu C_{ox} (W/L) [V_{dd} - V_{oled} - (V_{ss} + Vdata + Vref - V_{th} - V_{oled}) - V_{th}]^2$$

$$[0067] \quad = \frac{1}{2} \mu C_{ox} (W/L) (V_{dd} - V_{ss} - Vdata - Vref)^2$$

[0068] 其中,W 为 DTFTS106 沟道的宽度,L 是沟道的长度,C 是沟道与栅极间的电容,μ 是沟道的载流子迁移率,均相对固定。该电流值与阈值电压 V_{th} 和 OLED S1110 器件上的电压降 V_{oled} 无关,则驱动晶体管 DTFT S106 的阈值电压 V_{th} 的漂移和 OLED S110 器件上的电压变化,不会对 DTFT S106 的漏极电流,即像素电路的驱动电流产生影响。与此同时, OLED 发光控制线 S108 提供的信号有效,第三补偿晶体管 S113 导通,该像素驱动电流经第三补偿晶体管 S 113 流入 OLED S110,点亮显示;

[0069] 较佳地,Vref 可以选择接地,起到对 A₁ 点电位的复位的作用,同时如果在电源线第一端 S105 端有导线电阻或寄生电阻引起的电压降,即 IR drop,则对 Vref 的数值可以进行调整,使其能与 IR drop 引起的电压降互相抵消,则此时,该像素电路结构还可以补偿电源的 IR drop 引起的像素电流波动的问题。

[0070] 实施例 3

[0071] 参见图 5,本实用新型实施例 3 提供的有源发光器件的像素电路,包括:

[0072] 开关晶体管 S201、列数据线 S202、行扫描线 S203、第一存储电容 S204、电源线第一端 S205、驱动晶体管 S206、第一补偿晶体管 S207、OLED 发光控制线 S208、第二补偿晶体管 S209、OLED S 210 和电源线第二端 S211; ;其中,

[0073] 所述开关晶体管 S201 的源极连接所述列数据线 S202,栅极连接所述行扫描线

S203,漏极连接所述第一存储电容 S204 的第一端,所述第一存储电容 S104 的第二端连接所述电源线第一端 S205;

[0074] 所述驱动晶体管 S206 的源极连接所述电源线 S205 的第一端,栅极连接所述第一存储电容 S204 的第一端,漏极连接所述 OLED S210 的第一端;

[0075] 所述第一补偿晶体管 S207 的源极连接所述第一存储电容 S104 的第一端,栅极连接所述 OLED 发光控制线 S208,漏极连接所述第二补偿晶体管 S109 的源极和所述 OLED S210 的第一端,第二补偿晶体管 S209 的栅极连接所述行扫描线 S203,漏极连接所述 OLED S210 的第二端和所述电源线的第二端 S211;

[0076] 较佳地,所述发光器件的像素电路,还包括第二存储电容 S212,其第一端连接所述开关晶体管 S201 的漏极,第二端连接所述第一存储电容 S204 的第一端,用以保证驱动晶体管 S206 的栅极电压不会因为开关晶体管的漏电而衰减;较佳地,所述发光器件的像素电路,还包括第三补偿晶体管 S213,其源极连接所述驱动晶体管 S206 的漏极,栅极连接所述发光控制线 S208,漏极连接所述第二补偿晶体管 S209 的源极,用以保证 OLED S210 在驱动电流稳定时驱动;

[0077] 较佳地,所述第三补偿晶体管 S213 为 P 型或者 N 型薄膜晶体管 TFT;

[0078] 较佳地,所述发光器件的像素电路,还包括初始化晶体管 S214、初始化线 S215 和参考电源 S216;

[0079] 所述初始化晶体管 S214 的源极连接所述参考电源 S216,栅极连接所述初始化线 S215 第一端,漏极连接所述第一存储电容 S204 的第一端;所述初始化线 S215 第二端连接信号发生器,提供初始化信号,用以电路状态的初始化;

[0080] 较佳地,所述初始化晶体管 S214 为 P 型或者 N 型薄膜晶体管 TFT;

[0081] 较佳地,所述发光器件的像素电路,还包括第四补偿晶体管 S217,所述第四补偿晶体管 S217 的栅极连接所述行扫描线 S203,源极连接所述驱动晶体管 S206 的栅极,漏极连接所述驱动晶体管 S206 的漏极,用于向第一存储电容 S204 预先存入所述驱动晶体管的阈值电压;

[0082] 较佳地,所述第四补偿晶体管 S217 为 P 型或者 N 型薄膜晶体管 TFT;

[0083] 较佳地,所述驱动晶体管 S206 为 N 型薄膜晶体管 TFT,所述 OLED S210 的第一端为 OLED S210 的阴极,所述 OLED S210 的第二端为 OLED S210 的阳极,所述电源线第一端 S205 的电压 VSS 比所述电源线第二端 S211 的电压 VDD 低。

[0084] 较佳地,所述开关晶体管 S201、第一补偿晶体管 S207 和第二补偿晶体管 S209 为 P 型或者 N 型薄膜晶体管 TFT。

[0085] 较佳地,所述第一存储电容 S204 和第二存储电容 S212 的电容值的量级在 10^{-13}f 。

[0086] 本实用新型实施例用于说明本实用新型,但不用来限制本实用新型的范围,其中,第二存储电容 S212、第三补偿晶体管 S213、初始化晶体管 S214、初始化线 S215、参考电源 S216 和第四补偿晶体管 S217 不是必须同时存在于所述有源发光器件的像素电路中,所述电路包含其中任一项均可实现本实用新型的目的。

[0087] 本实用新型实施例 3 提供的有源发光器件的像素电路的驱动方法如下:参见图 6,为上述发光器件的像素电路的控制信号时序图;

[0088] 参见图 5,在 t1 阶段,初始化信号 S215 为高电平,初始晶体管 S214 打开,将参考电

源 S216 提供的 Vref 写入第一存储电容的第一端 A₂ 点,此时第二存储电容 S212 右侧 C₂ 的电压亦为 Vref,完成像素状态的初始化;

[0089] 在 t2 阶段,初始化信号 S215 跳变为低电平,初始化晶体管 S214 关闭,Vref 电压由第一存储电容 S204 保持。同时,行扫描信号 S203 有效,则开关晶体管 S201 打开,列数据线 S202 提供的信号 data 写入该像素电路,则此时第二存储电容 S112 右侧 C₂ 点的电压为 (Vdata+Vref)。而同时由于行扫描信号 S203 为高电平,第四补偿晶体管 S217 导通,则此时驱动晶体管 DTFT S206 栅极端和漏极端相连,形成一个 diode-connection,二极管连接,则此时其阈值电压 V_{th},V_{th} 被记录下来且由第一存储电容 S204 保持。综合考虑,此时 A₂ 点电压,即驱动晶体管 DTFT S206 栅极的电压为 (Vdata+Vref-V_{th}),且该电压由第一存储电容 S204 存储。此阶段 OLED 发光控制线 S208 提供的信号为低电平,确保第三补偿晶体管 S213 关闭,则数据的写入像素这一动作,并不会对有机发光二极管 OLED S210 的发光状态产生影响,避免了显示的闪烁。与此同时第二补偿晶体管 S209 也处于导通状态,则 B₂ 点的电压为电源线第二端 S211 的电压 VDD,同时 OLED 发光控制线 S208 提供的信号为低电平,则第一补偿晶体管关闭,避免了 OLED S110 对第一存储电容 S104 第一端 A₂ 点的电压的干扰,即驱动晶体管 DTFT S106 栅极的电压为 (Vdata+Vref-V_{th});

[0090] 在 t3 阶段,行扫描信号 S203 为低电平,开关晶体管 S201 和第四补偿晶体管 S217 关闭,此时 OLED 发光控制线 S208 提供的信号为高电平,第一补偿晶体管 S207 导通,第三补偿晶体管 S213 导通,OLED S210 器件上的电压降 V_{oled} 被引入,则 DTFT S206 的源级电压为 (V_{ss}-V_{oled}),同时 A₂ 点的电压 (V_{dd}+V_{data}+V_{ref}-V_{th}-V_{oled}) 由第一存储电容 S204 保持,即驱动晶体管 DTFT S206 的栅极电压,该电压确保 DTFT S206 工作在饱和区,则此时 DTFT S206 的漏极电流为

$$[0091] \quad Id = \frac{1}{2} \mu C_{ox} (W/L) (V_{gs,DTFT} - |V_{th}|)^2$$

$$[0092] \quad = \frac{1}{2} \mu C_{ox} (W/L) [V_{dd} + V_{data} + V_{ref} - V_{th} - V_{oled} - (V_{ss} - V_{oled}) - V_{th}]^2$$

$$[0093] \quad = \frac{1}{2} \mu C_{ox} (W/L) (V_{dd} - V_{ss} - V_{data} - V_{ref})^2$$

[0094] 其中,W 为 DTFT S206 沟道的宽度,L 是沟道的长度,C 是沟道与栅极间的电容, μ 是沟道的载流子迁移率,均相对固定。该电流值与阈值电压 V_{th} 和 OLED S210 器件上的电压降 V_{oled} 无关,则驱动晶体管 DTFT S206 的阈值电压 V_{th} 的漂移和 OLED S210 器件上的电压变化,不会对 DTFT S206 的漏极电流,即像素电路的驱动电流产生影响。与此同时,OLED 发光控制线 S208 提供的信号有效,第三补偿晶体管 S213 导通,该像素驱动电流经第三补偿晶体管 S213 流入 OLED S210,点亮显示;

[0095] 较佳地,Vref 可以选择接地,起到对 A₂ 点电位的复位的作用,同时如果在电源线第一端 S205 端有导线电阻或寄生电阻引起的电压降,即 IR drop,则对 Vref 的数值可以进行调整,使其能与 IR drop 引起的电压降互相抵消,则此时,该像素电路结构还可以补偿电源的 IR drop 引起的像素电流波动的问题。

[0096] 本实用新型实施例提供的一种显示装置,包括上述任一发光器件的像素电路。

[0097] 综上所述,本实用新型实施例提供的一种有源发光器件的像素电路及驱动方法和显示装置,所述电路包括:列数据线、行扫描线、开关晶体管、第一存储电容、驱动晶体管、

电源线第一端、电源线第二端、第一补偿晶体管、第二补偿晶体管、有机发光二极管 OLED 和 OLED 发光控制线 ; 其中, 所述开关晶体管的源极连接所述列数据线, 栅极连接所述行扫描线, 漏极连接所述第一存储电容的第一端, 所述第一存储电容的第二端连接所述电源线第一端 ; 所述驱动晶体管的源极连接所述电源线的第二端, 栅极连接所述第一存储电容的第一端, 漏极连接所述 OLED 的第一端 ; 所述第一补偿晶体管的源极连接所述第一存储电容的第一端, 栅极连接所述发光控制线, 漏极连接所述第二补偿晶体管的源极和所述 OLED 的第一端, 第二补偿晶体管的栅极连接所述行扫描线, 漏极连接所述 OLED 的第二端和所述电源线的第二端。所述显示装置包括上述发光器件的像素电路。本实用新型实施例提供的发光器件的像素电路及驱动方法和显示装置, 解决了由于 OLED 电气性能衰减而造成的在其上的电压降不同的问题, 从而解决了 OLED 显示亮度不均匀的问题, 进而提高了发光器件的显示均匀性。

[0098] 显然, 本领域的技术人员可以对本实用新型进行各种改动和变型而不脱离本实用新型的精神和范围。这样, 倘若本实用新型的这些修改和变型属于本实用新型权利要求及其等同技术的范围之内, 则本实用新型也意图包含这些改动和变型在内。

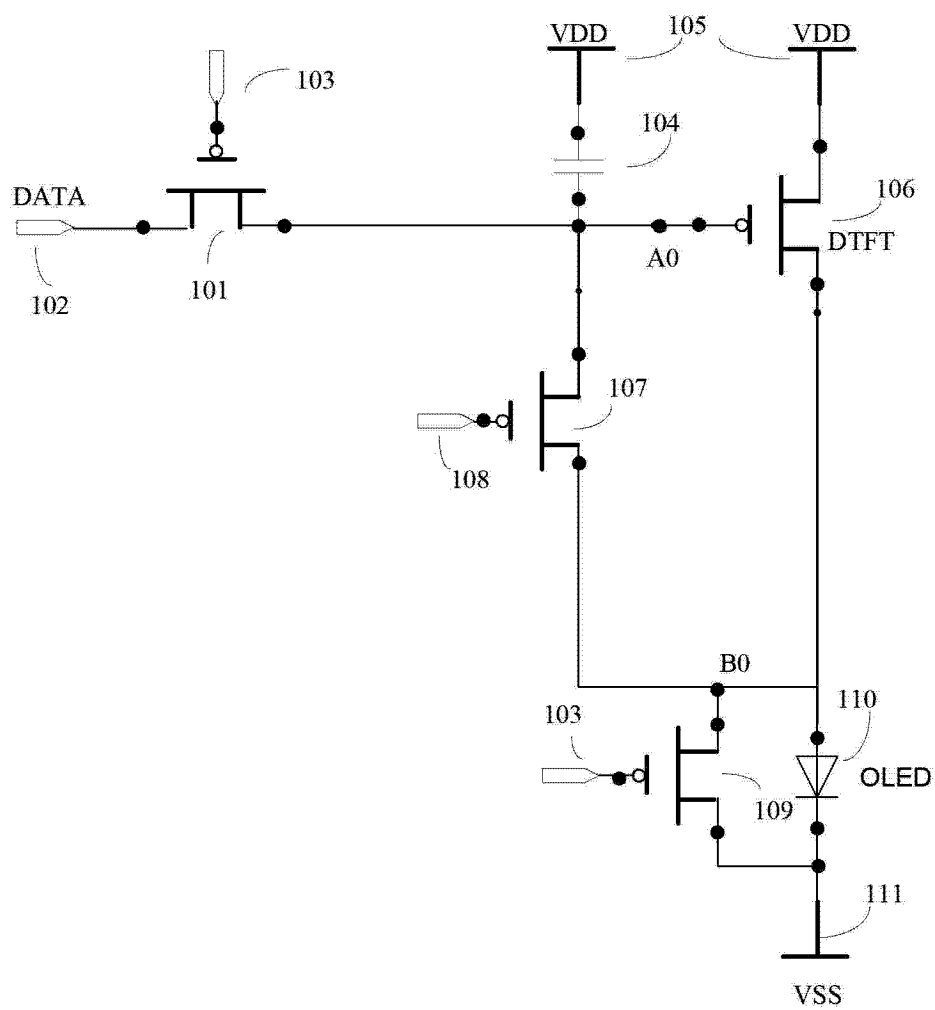


图 1

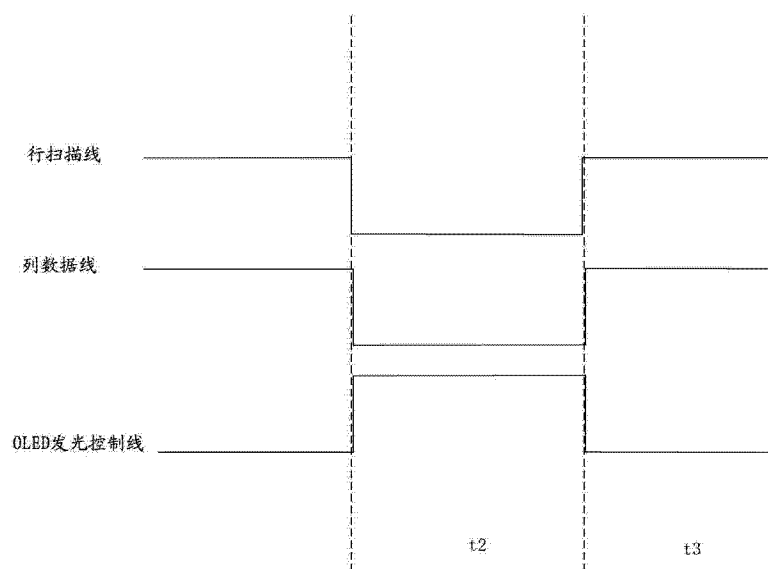


图 2

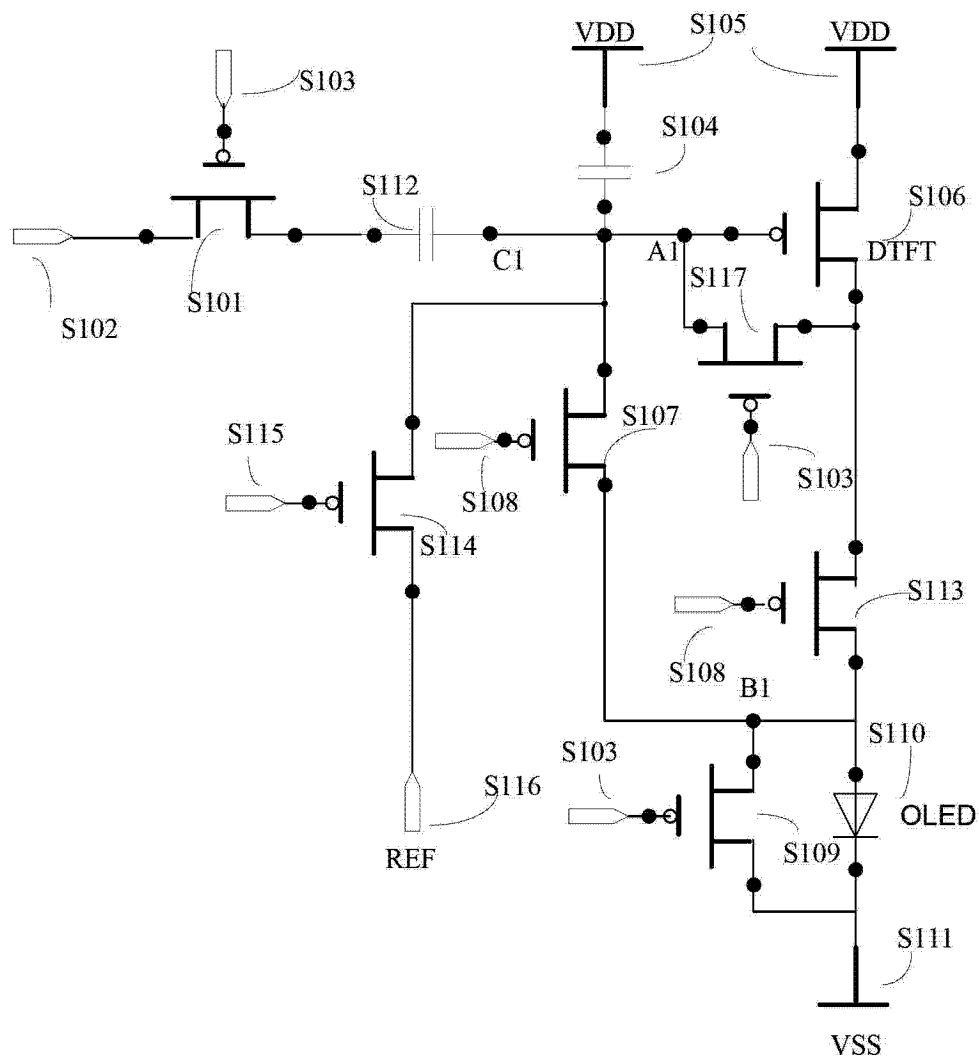


图 3

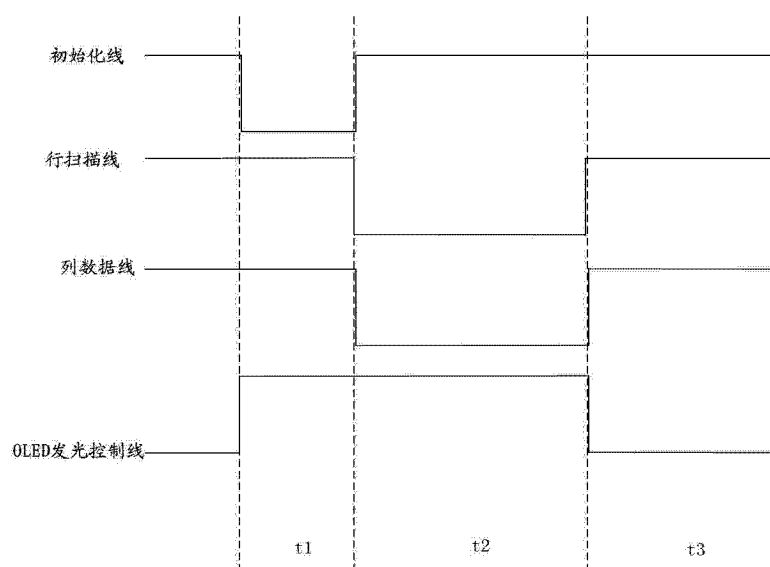


图 4

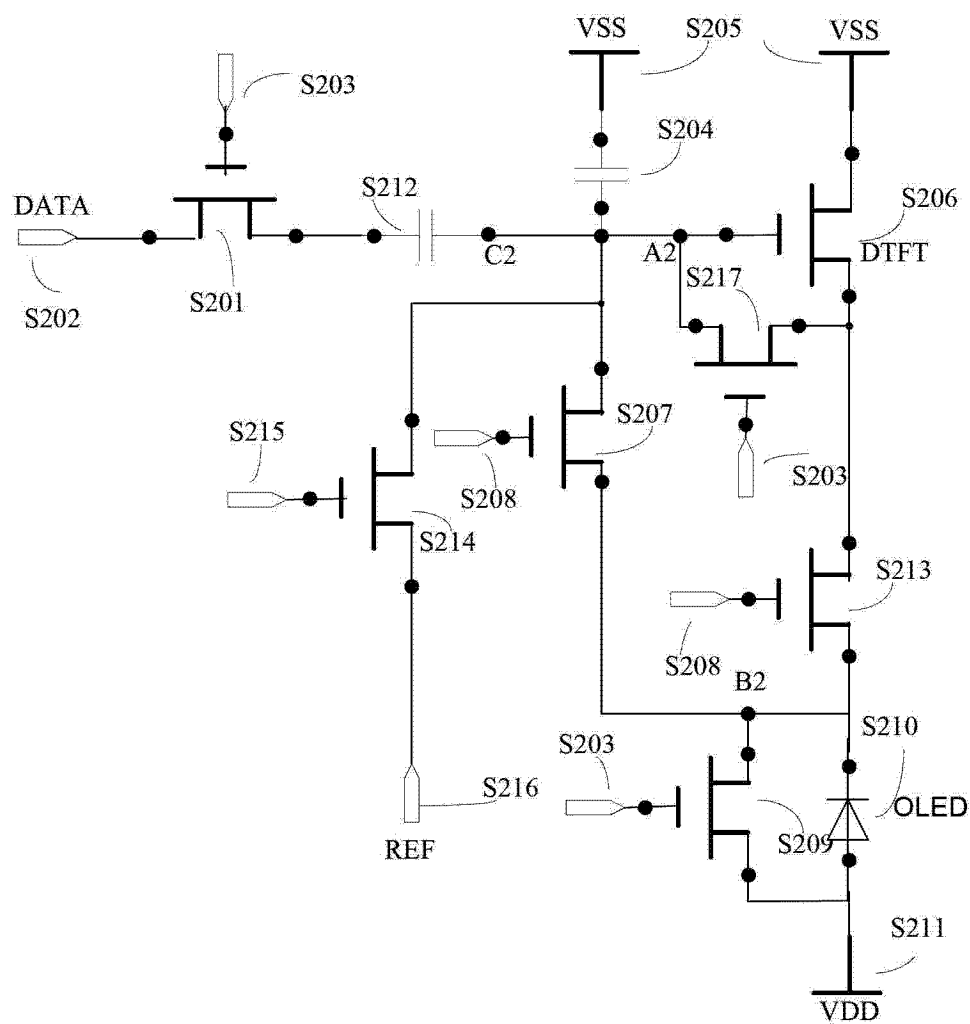


图 5

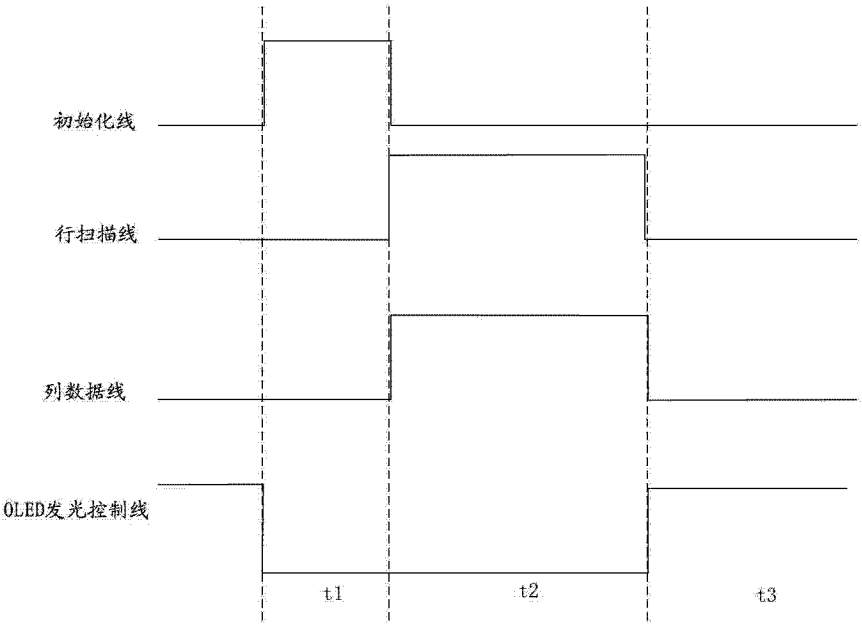


图 6

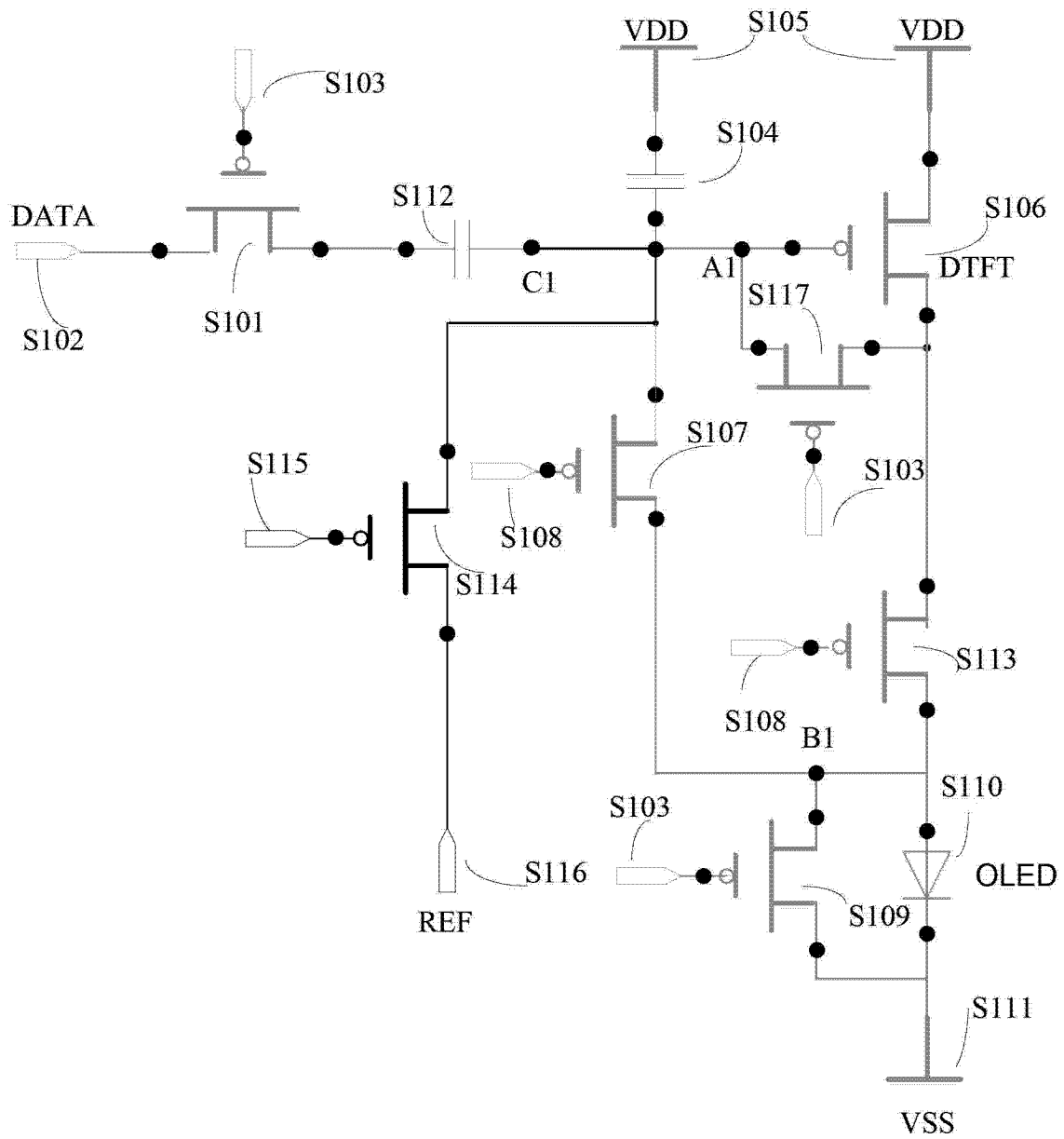


图 7

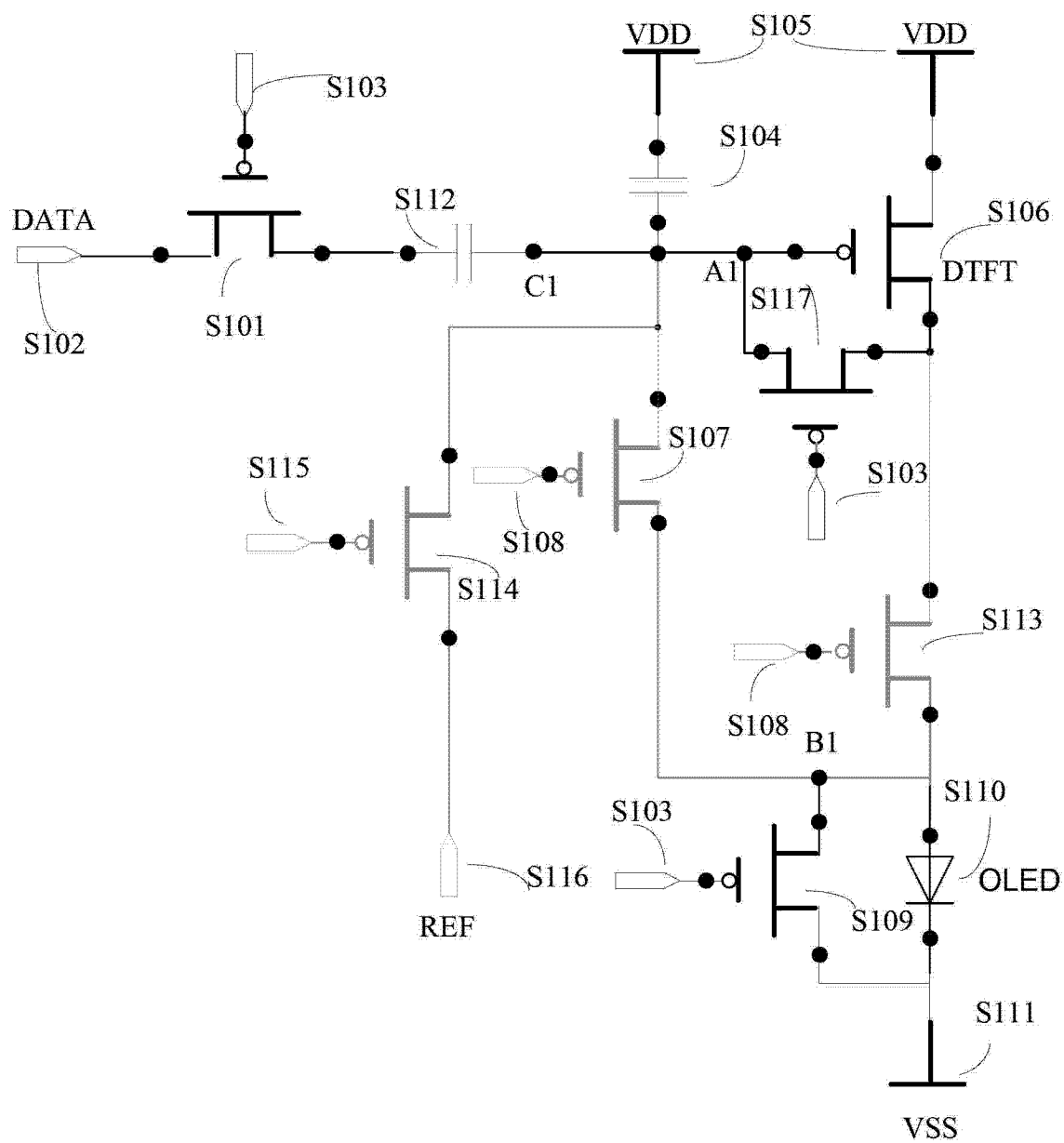


图 8

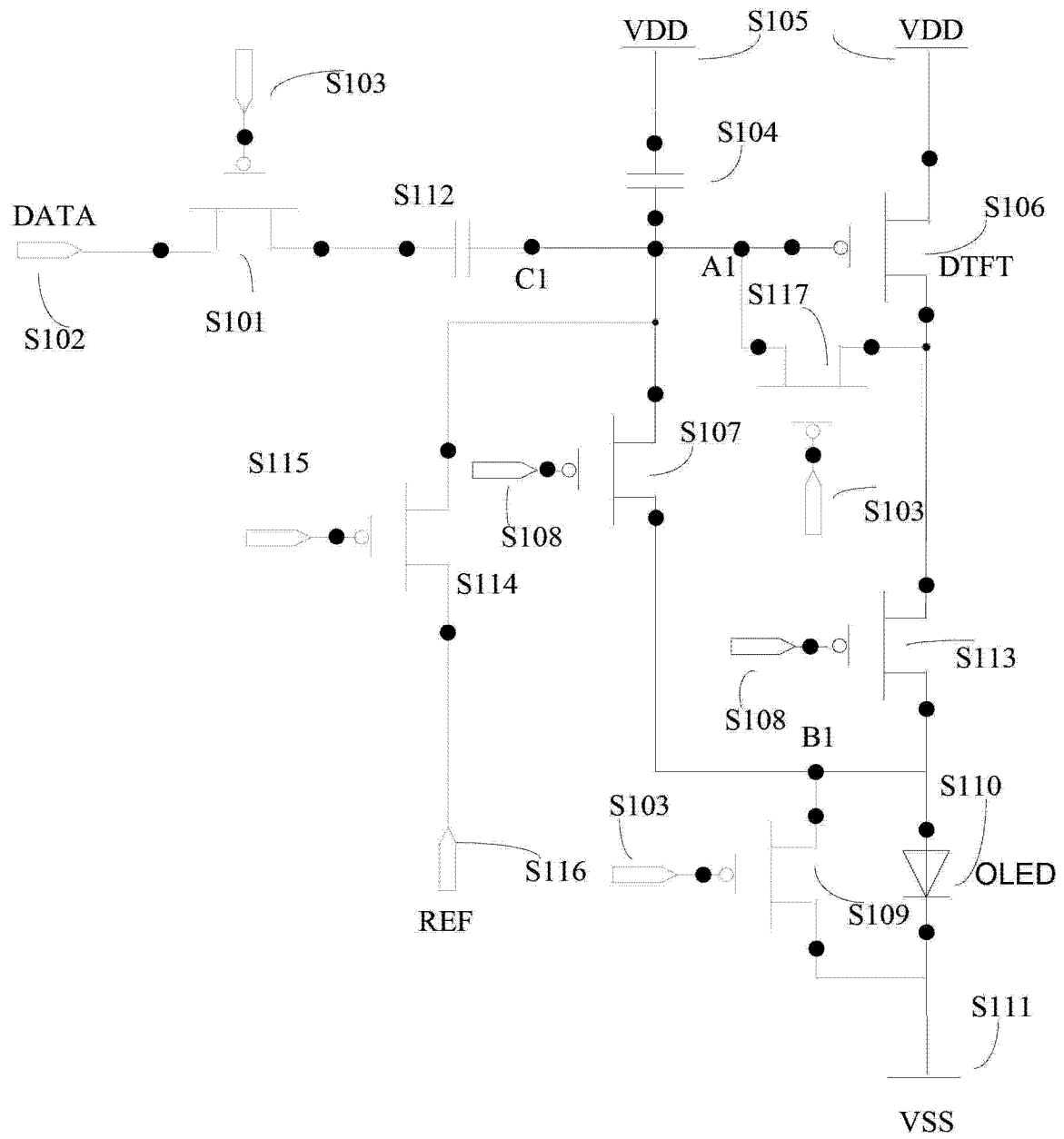


图 9

专利名称(译)	发光器件的像素电路和显示装置		
公开(公告)号	CN202796001U	公开(公告)日	2013-03-13
申请号	CN201220443910.3	申请日	2012-08-31
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	王颖		
发明人	王颖		
IPC分类号	G09G3/32 G09G3/3208		
代理人(译)	黄志华		
外部链接	Espacenet SIPO		

摘要(译)

本实用新型公开了一种发光器件的像素电路和显示装置，用以避免OLED的衰减。所述电路中，开关晶体管的源极连接列数据线，栅极连接所述行扫描线，漏极连接第一存储电容的第一端，第一存储电容的第二端连接所述电源线第一端；驱动晶体管的源极连接电源线的第一端，栅极连接第一存储电容的第一端，漏极连接OLED的第一端；第一补偿晶体管的源极连接第一存储电容的第一端，栅极连接发光控制线，漏极连接第二补偿晶体管的源极和OLED的第一端，第二补偿晶体管的栅极连接行扫描线，漏极连接OLED的第二端和电源线的第二端。所述显示装置包括上述发光器件的像素电路。

