



(12) 发明专利申请

(10) 申请公布号 CN 105655497 A

(43) 申请公布日 2016. 06. 08

(21) 申请号 201410648479. X

(22) 申请日 2014. 11. 14

(71) 申请人 上海和辉光电有限公司

地址 201500 上海市金山区金山工业区大道
100 号 1 幢二楼 208 室

(72) 发明人 游方伟

(74) 专利代理机构 隆天知识产权代理有限公司

72003

代理人 李昕巍 郑特强

(51) Int. Cl.

H01L 51/52(2006. 01)

H01L 51/56(2006. 01)

H01L 27/32(2006. 01)

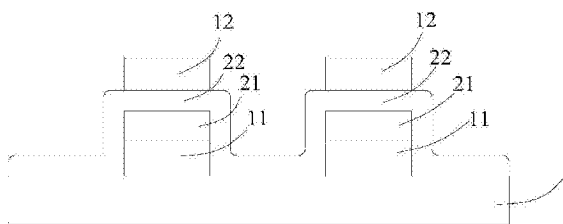
权利要求书1页 说明书5页 附图3页

(54) 发明名称

有机发光二极管阵列基板、电容结构的制作方法
和显示器

(57) 摘要

本公开提出一种有源矩阵有机发光二极管阵列基板、电容结构的制作方法及显示器,有源矩阵有机发光二极管阵列基板包括:第一基板及多个位于所述第一基板上的像素结构,像素结构包括:开关薄膜晶体管、驱动薄膜晶体管、存储电容、有机发光二极管。存储电容包括:第一电极,形成于所述第一基板上,所述第一电极包括第一金属;第一介电层,形成于所述第一电极上,所述第一介电层包括所述第一金属的氧化物;第二介电层,覆盖于所述第一介电层和所述第一基板上;以及第二电极,形成于所述第二介电层上。



1. 一种有源矩阵有机发光二极管阵列基板,其特征在于,包括:
第一基板;及
多个像素结构,位于所述第一基板上,所述像素结构包括:
开关薄膜晶体管;
驱动薄膜晶体管,所述开关薄膜晶体管用于驱动所述驱动薄膜晶体管;
存储电容,与所述驱动薄膜晶体管电连接,并用以保存一数据信号,所述存储电容包括:
第一电极,形成于所述第一基板上,所述第一电极包括第一金属;
第一介电层,形成于所述第一电极上,所述第一介电层包括所述第一金属的氧化物;
第二介电层,覆盖于所述第一介电层和所述第一基板上;以及
第二电极,形成于所述第二介电层上;以及
有机发光二极管,受所述驱动薄膜晶体管驱动以及对应所述存储电容保持的所述数据信号而发光。
2. 如权利要求1所述的有源矩阵有机发光二极管阵列基板,其特征在于,所述存储电容的所述第一电极为金属铝,所述第一金属的氧化物为氧化铝。
3. 如权利要求1所述的有源矩阵有机发光二极管阵列基板,其特征在于,所述存储电容的所述第二电极包括钼。
4. 如权利要求1所述的有源矩阵有机发光二极管阵列基板,其特征在于,所述第二介电层包括氮化硅、氧化硅、氮氧化硅中的至少一种材料。
5. 如权利要求1所述的有源矩阵有机发光二极管阵列基板,其特征在于,所述基板为玻璃基板。
6. 如权利要求1所述的有源矩阵有机发光二极管阵列基板,其特征在于,所述第二电极包括金属叠层结构。
7. 如权利要求6所述的有源矩阵有机发光二极管阵列基板,其特征在于,所述第二电极的金属叠层结构包括钼铝钼叠层结构。
8. 如权利要求6所述的有源矩阵有机发光二极管阵列基板,其特征在于,所述第二电极的金属叠层结构包括钛铝钛叠层结构。
9. 一种电容结构的制作方法,所述电容结构用于薄膜晶体管阵列基板,其特征在于,所述制作方法包括以下步骤:
步骤S1,在基板上形成第一电极,所述第一电极包括第一金属,并在所述第一电极上形成第一介电层,所述第一介电层包括所述第一金属的氧化物;
步骤S2,在所述第一介电层和所述基板上形成第二介电层;以及
步骤S3,在所述第二介电层的上方形成第二电极。
10. 一种显示器,其特征在于,包括如权利要求1-8所述的有源矩阵有机发光二极管阵列基板。

有机发光二极管阵列基板、电容结构的制作方法和显示器

技术领域

[0001] 本公开涉及一种有机发光元件 (OLED) 中的像素补偿驱动电路中的电容结构及其制作方法。

背景技术

[0002] 有源矩阵有机发光二极管 (Active Matrix Organic Light Emitting Diode: AMOLED) 作为新一代的显示器技术,具有自发光、广视角、对比度高、低耗电、高响应速度、高分辨率、全彩色、薄型化等优点。AMOLED 有望成为未来主流的显示器技术之一。

[0003] 在 OLED 的像素驱动电路中,存储电容结构 (C_s) 是用来保存数据信号的电容结构。在 OLED 的画面保持阶段,电路中不可避免地存在漏电的问题,导致电荷量 Q 的数值下降。根据公式 $U = Q/C_s$ (C_s 为上述存储电容结构, U 为该存储电容结构 C_s 两端的电压, Q 为电容结构存储的电荷) 可知,存储电容结构 C_s 的数值越大,相同漏电情况下 (即 Q 的减少量相同的情况下) 该存储电容结构 C_s 两端的电压 U 降低越少,因此考虑到电路中漏电的影响,希望将存储电容结构 C_s 的电容值增大。

[0004] 要提高存储电容结构的电容值,根据公式 $C = \epsilon * S/d$ (ϵ 为介质的介电常数, S 为电容结构极板的正对面积, d 为电容结构的极板的距离) 可知,可以有增加电容结构极板的正对面积 S 、改变电容结构介质的介电常数 ϵ 和 / 或减小电容结构的极板的距离 d 的方法。

[0005] 然而,由于条件所限,在某些制程中改变电容结构极板的正对面积 S 和电容结构的极板之间的距离 d 均难以实现,因此需要从改变电容结构介质的介电常数 ϵ 方面进行突破。

[0006] 图 1 所示为现有的一种 OLED 的像素补偿驱动电路中的存储电容结构的示意图。如图 1 所示,现有的存储电容结构两侧的电极 11' 均为金属钼 (Mo),介电层 12' 是一层薄膜,由氮化硅 (SiN_x) 制成,该介质层的实际介电系数 ϵ 在 7 左右。

[0007] 在现有技术中, OLED 的像素补偿驱动电路中的存储电容结构是通过下述方式加工形成的:

[0008] 首先,在基板上通过蒸镀沉积一层金属钼层,之后进行蚀刻,在基板上形成多个金属钼材质的第一电极;

[0009] 其次,在基板上通过薄膜沉积的方式形成覆盖上述多个第一电极和基板上其他区域的氮化硅薄膜;

[0010] 之后,在氮化硅层上对应于多个第一电极的位置通过掩膜等方式形成多个金属钼材质的第二电极。

[0011] 由上述可知,在上述存储电容结构中,氮化硅薄膜既是作为存储电容结构的介电层,又是作为第一电极和第二电极的绝缘层,因此加工中并不会蚀刻掉氮化硅薄膜贴附在基板上的部分。

[0012] 如果通过提高介电常数 ϵ 的方法来提高存储电容结构 C_s 的电容值,则氮化硅薄膜的膜应力也会随之提高,将会增大基板的形变,影响传送及 TTP。其中影响传送是指基板

会因为膜质致密形成的较大应力而发生较大的弯曲,基板(尤其是玻璃基板)的弯曲量较大则在机械手臂将玻璃放回载具时,容易发生撞片;TTP是指 Total Pitch,是基板形变量的一个指标,阵列工艺完成后会对基板进行 X, Y 方向形变量的量测。氮化硅薄膜的膜应力的提高将会增大基板的 TTP。

[0013] 之所以会影响蒸镀,是因为蒸镀机台蒸镀遮罩会与阵列基板进行对位,如果阵列工艺导致基板的形变过大,会造成对位异常,则蒸镀时,蒸镀材料没有正确的蒸镀在相应的位置上,比如本该蒸镀红色有机发光材料的像素,上因为形变而既蒸镀了部分红色的有机发光材料,又蒸镀了部分蓝色有机发光材料,造成混色的现象。因此,由于基板的形变会导致后续的 OLED 蒸镀工艺中出现混色的问题,产品的合格率会降低。因此,受限于此,通过提高氮化硅薄膜的介电常数来提高存储电容结构 Cs 的电容值也存在一定困难。

[0014] 在所述背景技术部分公开的上述信息仅用于加强对本公开的背景的理解,因此它可以包括不构成对本领域普通技术人员已知的现有技术的信息。

发明内容

[0015] 本公开的目的是提出一种有机发光器件(OLED)中的电容结构及其制作方法,能够制作出具有较高电容值的存储电容结构,同时不易导致基板的变形。

[0016] 本公开的其他特性和优点将通过下面的详细描述变得显然,或部分地通过本公开的实践而习得。

[0017] 本公开一实施例提出一种有源矩阵有机发光二极管阵列基板,包括:

[0018] 第一基板;及

[0019] 多个像素结构,位于所述第一基板上,所述像素结构包括:

[0020] 开关薄膜晶体管;

[0021] 驱动薄膜晶体管,所述开关薄膜晶体管用于驱动所述驱动薄膜晶体管;

[0022] 存储电容,与所述驱动薄膜晶体管电连接,并用以保存一数据信号,所述存储电容包括:

[0023] 第一电极,形成于所述第一基板上,所述第一电极包括第一金属;

[0024] 第一介电层,形成于所述第一电极上,所述第一介电层包括所述第一金属的氧化物;

[0025] 第二介电层,覆盖于所述第一介电层和所述第一基板上;以及

[0026] 第二电极,形成于所述第二介电层上;以及

[0027] 有机发光二极管,受所述驱动薄膜晶体管驱动以及对应所述存储电容保持的所述数据信号而发光。

[0028] 本公开一实施例还提出一种电容结构的制作方法,所述电容结构用于薄膜晶体管阵列基板,其特征在于,所述制作方法包括以下步骤:

[0029] 步骤 S1,在基板上形成第一电极,所述第一电极包括第一金属并在所述第一电极上形成第一介电层,所述第一介电层包括所述第一金属的氧化物;

[0030] 步骤 S2,在所述第一介电层和所述基板上形成第二介电层;以及

[0031] 步骤 S3,在所述第二介电层的上方形成第二电极。

[0032] 本公开还提出一种显示器,包括上述的有源矩阵有机发光二极管阵列基板。

[0033] 本公开的存储电容结构及其制作方法具有如下优点：

[0034] 1. 在本公开中，采用包括第一金属的第一电极，并在第一电极上方设置包括第一金属的氧化物的第一介电层，可以加工为具有较大的介电系数，从而可以提高本公开的存储电容结构的电容值，优化了有源矩阵有机发光二极管阵列基板性能；

[0035] 2. 在具体实施例中，第一电极的材料包括金属铝，第一介电层包括氧化铝，鉴于氧化铝已能提供足够大的介电系数，作为第二介电层的氮化硅薄膜的介电系数可以相对于现有技术保持不变或适当减小，并不会影响存储电容结构的电容值，也避免了因为氮化硅薄膜的膜应力过大影响基板的形变。

附图说明

[0036] 通过参照附图详细描述其示例实施方式，本公开的上述和其它特征及优点将变得更加明显。

[0037] 图 1 所示为现有技术中存储电容结构的结构示意图。

[0038] 图 2 所示为应用于本公开实施例 AMOLED 的薄膜晶体管 (TFT) 阵列基板的像素驱动电路的存储电容结构的示意图。

[0039] 图 3 所示为应用于本公开实施例 AMOLED 的薄膜晶体管 (TFT) 阵列基板的像素驱动电路的存储电容结构的制作方法的流程图。

[0040] 图 4A 至图 4E 为对应图 3 的存储电容结构的制作方法的示意图。

[0041] 图 5 所示为一种用于 AMOLED 的薄膜晶体管 (TFT) 阵列基板的像素驱动电路示意图。

具体实施方式

[0042] 现在将参考附图更全面地描述示例实施方式。然而，示例实施方式能够以多种形式实施，且不应被理解为限于在此阐述的实施方式；相反，提供这些实施方式使得本公开将全面和完整，并将示例实施方式的构思全面地传达给本领域的技术人员。在图中，为了清晰，夸大了区域和层的厚度。在图中相同的附图标记表示相同或类似的结构，因而将省略它们的详细描述。

[0043] 此外，所描述的特征、结构或特性可以以任何合适的方式结合在一个或更多实施例中。在下面的描述中，提供许多具体细节从而给出对本公开的实施例的充分理解。然而，本领域技术人员将意识到，可以实践本公开的技术方案而没有所述特定细节中的一个或更多，或者可以采用其它的方法、组元、材料等。在其它情况下，不详细示出或描述公知结构、材料或者操作以避免模糊本公开的各方面。

[0044] 图 5 示出一种本公开一实施例的 AMOLED 的薄膜晶体管 (TFT) 阵列基板的像素驱动电路示意图。如图 5 所示，有源矩阵有机发光二极管 (AMOLED) 阵列基板包括位于衬底上的多个像素，每个像素至少包括：有机发光二极管 OLED；开关薄膜晶体管 T1；以及驱动薄膜晶体管 T2。开关薄膜晶体管 T1 用于驱动所述驱动薄膜晶体管 T2。驱动薄膜晶体管 T2 用于驱动有机发光二极管 OLED。

[0045] 另外，AMOLED 组件还包括：数据线 D0 至 Dn；与数据线交叉的栅极线 G0-Gm；以及存储电容器 Cs。开关薄膜晶体管 T1 与栅极线、数据线及驱动薄膜晶体管 T2 的栅极电连接。

存储电容器 Cs 的一端与驱动薄膜晶体管 T2 的栅极电连接,另一端与电源 VDD 电连接。图 2 所示为应用于本公开实施例 AMOLED 的薄膜晶体管 (TFT) 阵列基板的像素驱动电路的存储电容结构的示意图。该存储电容结构可用作图 5 所示的阵列基板中的存储电容器 Cs,但本公开不限于此。例如,根据本公开的电容结构也可应用于其他 TFT 阵列基板。

[0046] 如图 2 所示,本公开的存储电容结构是在基板上进行制作,通常同时制作多个存储电容结构。所述存储电容结构包括第一电极 11、第二电极 12、第一介电层 21 和第二介电层 22。其中,第一电极 11 和第一介电层 21 相邻设置,第二介电层 22 设置在第一介电层 21 的另一侧,第二电极 12 设置在第二介电层 22 的另一侧。换言之,第一介电层 21 的两侧分别是第一电极 11 和第二介电层 22,第二介电层 22 的两侧分别是第一介电层 21 和第二电极 12。

[0047] 在一具体实施例中,第一电极 11 包括第一金属,第一电极 11 上方的第一介电层 21 包括上述第一金属的氧化物。例如,第一电极 11 的材料可以为金属铝 (Al),第一介电层 21 的材料可以为氧化铝 (Al₂O₃)。第二电极 12 的材料不做限制,优选为金属钼 (Mo),然而本发明并不限制于此,只要是靶材的价格、产能、阻抗、线宽控制、taper 控制能够满足要求的材料均是可行的,例如现有的工艺中,也可以使用钼铝钼叠层结构、钛铝钛叠层结构等材料。第二介电层 22 的材料可以为氮化硅 (SiN_x)。

[0048] 在上述实施例中,第一电极 11 包括第一金属,第一介电层 21 包括第一金属的氧化物,特别是在一实施例中,第一电极 11 包括铝,第一介电层 21 包括氧化铝,由于氧化铝仅接触第一电极 11 和第二介电层 22,并不会接触到基板 1,因此可以增加氧化铝的介电系数,而不需要考虑其膜应力对基板 1 的影响。另外,第二介电层 22 的材料优选为氮化硅,因为氮化硅层接触基板 1,为了避免氮化硅的膜应力对基板 1 变形的影响,可以适当减小其介电系数。

[0049] 以下具体描述本公开的存储电容结构的加工步骤。图 3 所示为为应用于本公开实施例 AMOLED 的薄膜晶体管 (TFT) 阵列基板的像素驱动电路的存储电容结构的制作方法的流程图。该电容结构引用于薄膜晶体管阵列基板,如图 3 所示,本公开的存储电容结构的制作方法包括如下步骤:

[0050] 步骤 S1,在基板 1 上形成第一电极 11 和第一介电层 21,该第一电极 11 包括第一金属,第一介电层 21 为该金属的氧化物;在一实施例中,该第一金属为金属铝;

[0051] 其中,基板 1 通常为玻璃基板,但是也可以是陶瓷等,本公开并不做限制。结合图 4A、图 4B 和图 4C 所示,第一电极 11 和第一介电层 21 可以通过物理真空蒸镀 (Physical Vapor Deposition, PVD)、氧化处理和刻蚀的步骤形成,简单来说,如图 4A 所示,步骤 S1 可以包括:

[0052] 步骤 S11,在 PVD 机台上将铝靶材用离子轰击的方式沉积在基板 1 的一表面上,形成第一电极材料层 11',并在成膜后期在 PVD 机台进行氧化处理,形成一层第一介电材料层 21',即在本实施例中的 Al₂O₃ 薄膜;

[0053] 步骤 S1 中形成厚度为 160 纳米 (nm) 的第一电极材料层 11',通过控制离子注入工艺的参数,将第一电极材料层 11' 上层厚度 40nm 的金属铝氧化形成氧化铝,即形成第一介电材料层 21';

[0054] 步骤 S12,如图 4C 所示,通过刻蚀的步骤,刻蚀掉多余部分,形成对应于每一个像

素的第一电极 11 和第一介电层 21。

[0055] 步骤 S2, 结合图 4D 所示, 形成覆盖在上述基板 1 上的第二介电层 22, 其中第二介电层 22 的材料可以为氮化硅 (SiN_x)、氧化硅、氮氧化硅的至少一种;

[0056] 在这一步骤中, 可以通过薄膜沉积的方式在基板 1 上形成覆盖基板 1、第一电极 11 和第一介电层 21 的氮化硅薄膜, 作为第二介电层 22。由于氮化硅薄膜既是作为存储电容结构的介电层, 又是作为第一电极 11 和后续加工的第二电极 12 的绝缘层, 因此后续加工中并不会蚀刻掉氮化硅薄膜贴附在基板 1 上的部分; 在一具体实施例中, 所形成的第二介电层 22 的厚度为 80nm。

[0057] 步骤 S3, 结合图 4E 所示, 在第二介电层 22 的上方形成对应于第一电极 11 的第二电极 12;

[0058] 在这一步骤中, 先使用 PVD 机台在第二介电层 22 上沉积整面膜, 然后在蚀刻多余的部分形成第二电极 12。

[0059] 在一具体实施例中, 所形成的第二电极 12 的材料为金属钼, 其厚度为 220nm。但是, 本发明并不限制于此, 只要是靶材的价格、产能、阻抗、线宽控制、taper 控制能够满足要求的材料均是可行的, 例如现有的工艺中, 也可以使用钼铝钼叠层结构、钛铝钛叠层结构等材料。

[0060] 由上述可知, 本公开的薄膜晶体管 (TFT) 阵列基板的像素驱动电路的存储电容结构及其制作方法具有如下优点:

[0061] 1. 本公开采用包括第一金属的第一电极, 并在第一电极上方设置包括第一金属的氧化物的第一介电层, 可以加工为具有较大的介电系数, 从而可以提高本公开的存储电容结构的电容值, 优化了有源矩阵有机发光二极管阵列基板的性能;

[0062] 2. 在具体实施例中, 第一电极的材料包括金属铝, 第一介电层包括氧化铝, 鉴于氧化铝已能提供足够大的介电系数, 氮化硅薄膜的介电系数可以相对于现有技术保持不变或适当减小, 并不会影响存储电容结构的电容值, 也避免了因为氮化硅薄膜的膜应力过大影响基板的形变。

[0063] 虽然已参照几个典型实施例描述了本公开, 但应当理解, 所用的术语是说明和示例性、而非限制性的术语。由于本公开能够以多种形式具体实施而不脱离本公开的精神或实质, 所以应当理解, 上述实施例不限于任何前述的细节, 而应在所附权利要求所限定的精神和范围内广泛地解释, 因此落入权利要求或其等效范围内的全部变化和改型都应为本公开权利要求所涵盖。

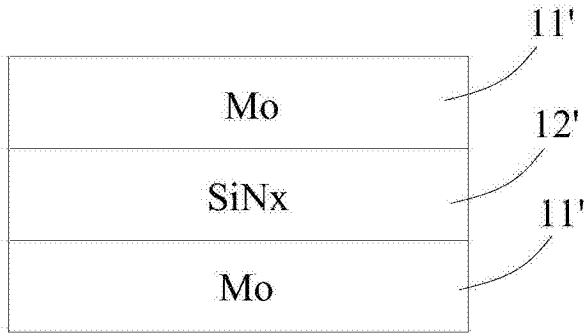


图 1

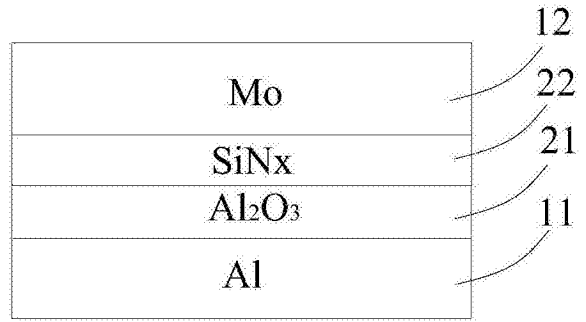


图 2

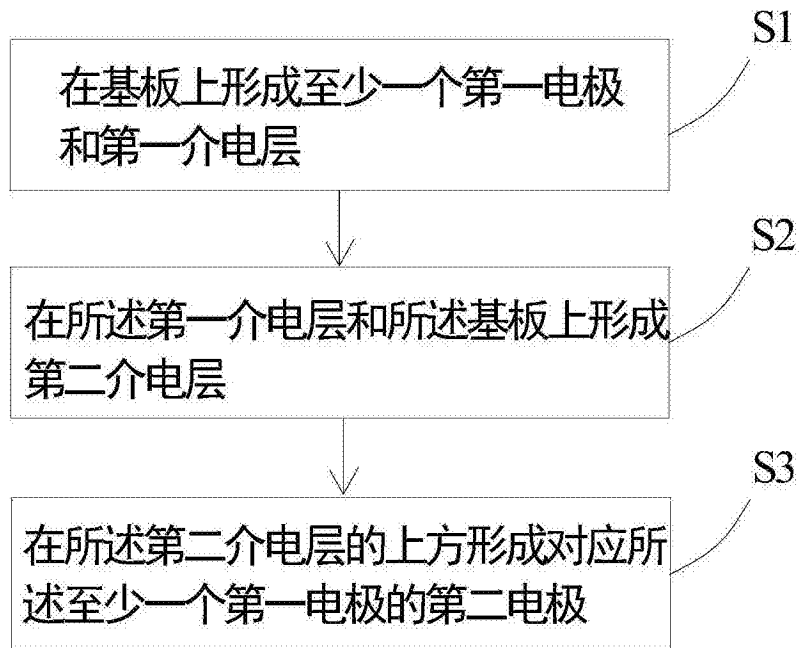


图 3

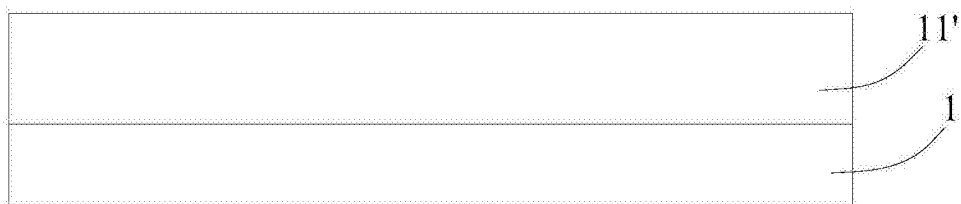


图 4A

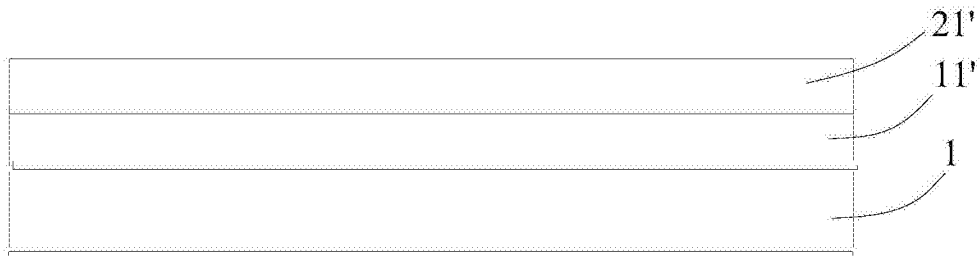


图 4B

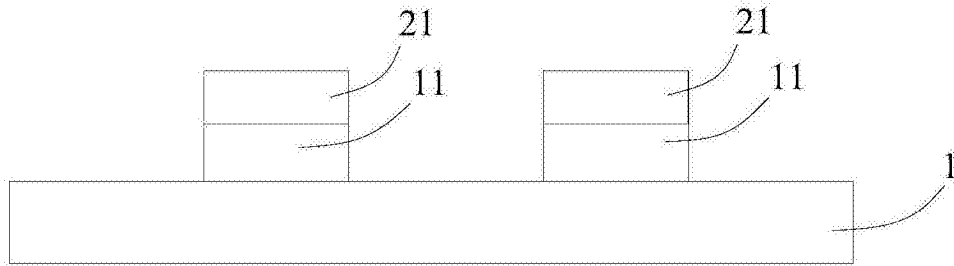


图 4C

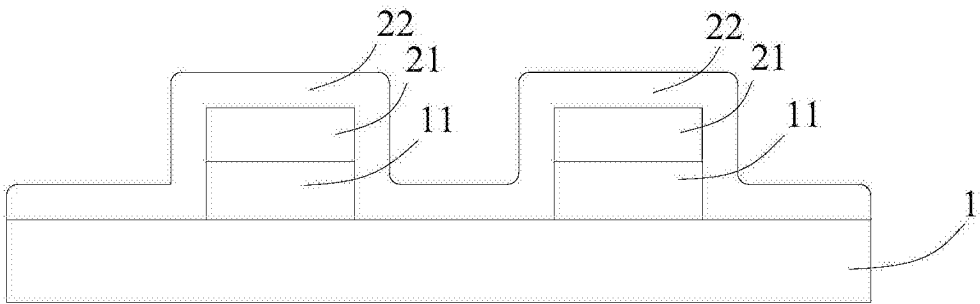


图 4D

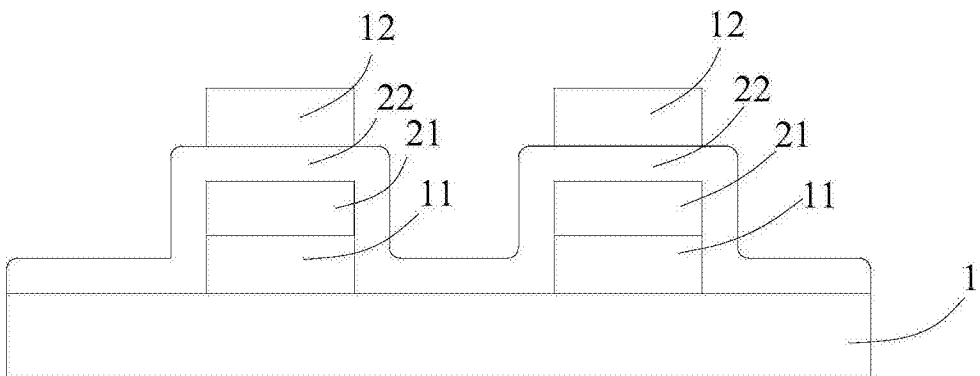


图 4E

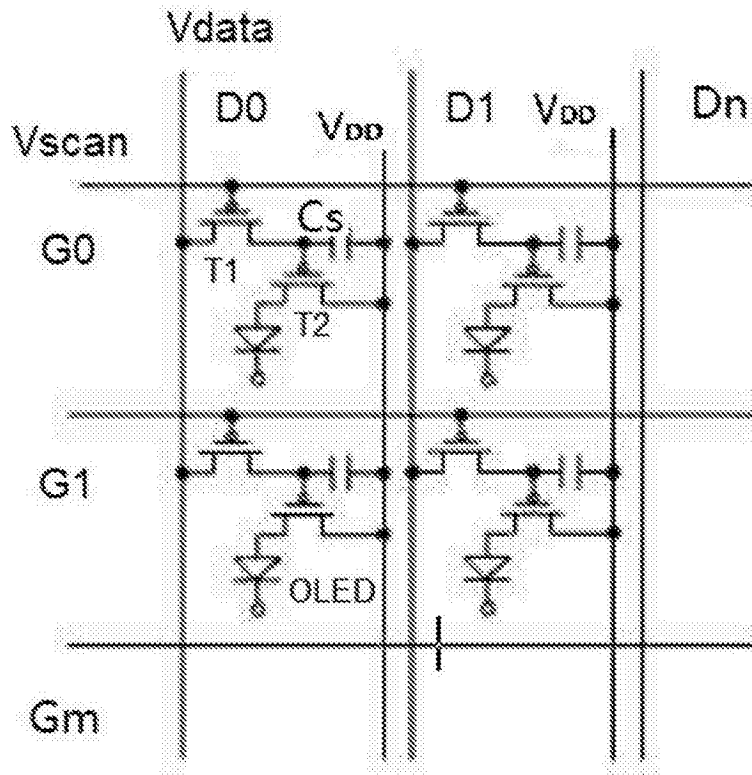


图 5

专利名称(译)	有机发光二极管阵列基板、电容结构的制作方法和显示器		
公开(公告)号	CN105655497A	公开(公告)日	2016-06-08
申请号	CN201410648479.X	申请日	2014-11-14
[标]申请(专利权)人(译)	上海和辉光电有限公司		
申请(专利权)人(译)	上海和辉光电有限公司		
当前申请(专利权)人(译)	上海和辉光电有限公司		
[标]发明人	游方伟		
发明人	游方伟		
IPC分类号	H01L51/52 H01L51/56 H01L27/32		
外部链接	Espacenet SIPO		

摘要(译)

本公开提出一种有源矩阵有机发光二极管阵列基板、电容结构的制作方法以及显示器，有源矩阵有机发光二极管阵列基板包括：第一基板及多个位于所述第一基板上的像素结构，像素结构包括：开关薄膜晶体管、驱动薄膜晶体管、存储电容、有机发光二极管。存储电容包括：第一电极，形成于所述第一基板上，所述第一电极包括第一金属；第一介电层，形成于所述第一电极上，所述第一介电层包括所述第一金属的氧化物；第二介电层，覆盖于所述第一介电层和所述第一基板上；以及第二电极，形成于所述第二介电层上。

