



(12) 发明专利申请

(10) 申请公布号 CN 104575372 A

(43) 申请公布日 2015. 04. 29

(21) 申请号 201310512931. 5

(22) 申请日 2013. 10. 25

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 成都京东方光电科技有限公司

(72) 发明人 谭文 祁小敬

(74) 专利代理机构 北京派特恩知识产权代理有限公司 11270

代理人 王黎延 张振伟

(51) Int. Cl.

G09G 3/32(2006. 01)

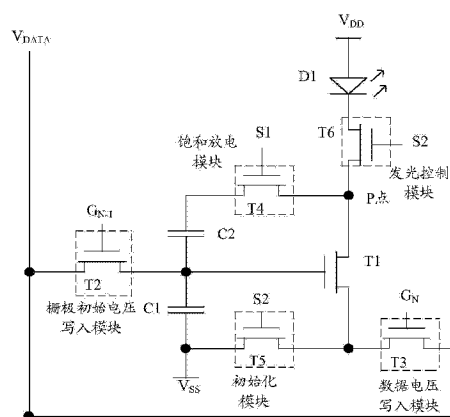
权利要求书2页 说明书8页 附图7页

(54) 发明名称

一种 AMOLED 像素驱动电路及其驱动方法、阵列基板

(57) 摘要

本发明公开了一种 AMOLED 像素驱动电路及其驱动方法,电路包括:驱动薄膜晶体管、将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端的栅极初始电压写入模块、将数据电压信号写入所述驱动薄膜晶体管的源极的数据电压写入模块、将所述耦合电容的第一端与所述驱动薄膜晶体管的漏极连通或断开的饱和放电模块、将所述驱动薄膜晶体管的源极与第二电源连通或断开的初始化模块、将所述有机发光二极管的一端与所述驱动薄膜晶体管的漏极连通或断开的发光控制模块、存储电容、耦合电容和有机发光二极管。本发明还同时公开了一种阵列基板,本发明可实现亚阈饱和截止,补偿驱动 TFT 阈值电压的目的。



1. 一种 AMOLED 像素驱动电路,其特征在于,包括:驱动薄膜晶体管、栅极初始电压写入模块、数据电压写入模块、饱和放电模块、初始化模块、发光控制模块、存储电容、耦合电容、有机发光二极管;

所述栅极初始电压写入模块,用于将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端;

所述数据电压写入模块,用于数据电压信号写入所述驱动薄膜晶体管的源极;

所述初始化模块,用于将所述驱动薄膜晶体管的源极与第二电源连通或断开;

所述发光控制模块,用于将所述有机发光二极管的一端与所述驱动薄膜晶体管的漏极连通或断开;

所述饱和放电模块,用于将所述耦合电容的第一端与所述驱动薄膜晶体管的漏极连通或断开。

2. 根据权利要求 1 所述的像素驱动电路,其特征在于,所述栅极初始电压写入模块包括第二薄膜晶体管,所述第二薄膜晶体管的源极与所述存储电容的第一端、所述耦合电容的第二端以及所述驱动薄膜晶体管的栅极相连,第二薄膜晶体管的栅极接上一行栅极信号,所述第二薄膜晶体管的漏极与初始电压信号端连结。

3. 根据权利要求 2 所述的像素驱动电路,其特征在于,所述数据电压写入模块包括第三薄膜晶体管,第三薄膜晶体管的栅极连接本行栅极信号,第三薄膜晶体管的漏极与所述驱动薄膜晶体管的源极连接,第三薄膜晶体管的源极与数据电压信号端连接。

4. 根据权利要求 3 所述的像素驱动电路,其特征在于,所述饱和放电模块包括第四薄膜晶体管,所述第四薄膜晶体管的漏极与所述耦合电容的第一端相连,所述第四薄膜晶体管的栅极与第一控制信号线连接,所述第四薄膜晶体管的源极与所述驱动薄膜晶体管的漏极连接。

5. 根据权利要求 4 所述的像素驱动电路,其特征在于,所述初始化模块包括第五薄膜晶体管,所述第五薄膜晶体管的源极与所述驱动薄膜晶体管的源极连接,所述第五薄膜晶体管的栅极与第二控制信号线连接,所述第五薄膜晶体管的漏极和所述存储电容的第二端共同连接第二电源。

6. 根据权利要求 5 所述的像素驱动电路,其特征在于,所述发光控制模块包括第六薄膜晶体管,所述第六薄膜晶体管的源极与所述驱动薄膜晶体管的漏极连接,所述第六薄膜晶体管的栅极与第二控制信号连接;所述第六薄膜晶体管的漏极与所述有机发光二极管的所述一端连接,所述有机发光二极管的另一端与第一电源连接。

7. 根据权利要求 6 所述的像素驱动电路,其特征在于,所述驱动薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管、所述第四薄膜晶体管、所述第五薄膜晶体管、所述第六薄膜晶体管均为耗尽型 N 型薄膜晶体管。

8. 根据权利要求 1 所述的像素驱动电路,其特征在于,所述初始电压信号为数据电压信号。

9. 一种阵列基板,其特征在于,包括权利要求 1-8 中任一项所述的像素驱动电路。

10. 一种 AMOLED 像素驱动电路的驱动方法,该像素驱动电路包括:驱动薄膜晶体管、栅极初始电压写入模块、数据电压写入模块、饱和放电模块、初始化模块、发光控制模块、存储电容、耦合电容、有机发光二极管;所述驱动方法包括:

初始化阶段：

所述栅极初始电压写入模块将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端；所述数据电压写入模块将数据电压信号端与所述驱动薄膜晶体管的源极断开；所述初始化模块将所述驱动晶体管的源极与第二电源连通；第二电源对所述存储电容的第二端充电；所述发光控制模块将所述有机发光二极管的一端与所述驱动薄膜晶体管的漏极连通；所述饱和和放电模块将所述耦合电容的第一端与所述驱动薄膜晶体管的漏极连通；第一电源通过所述有机发光二极管对所述耦合电容的第一端充电；

阈值电压补偿和数据电压写入阶段：

所述栅极初始电压写入模块将初始电压信号端与所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端断开；所述数据电压写入模块将数据电压信号端与所述驱动薄膜晶体管的源极连通，将数据电压信号写入所述驱动晶体管的源极；所述初始化模块将所述驱动薄膜晶体管的源极与第二电源断开；所述发光控制模块将所述有机发光二极管的所述一端与所述驱动薄膜晶体管的漏极断开；所述饱和和放电模块将所述耦合电容的第一端与所述驱动晶体管的漏极连通；所述存储电容和耦合电容通过所述驱动薄膜晶体管放电；

发光阶段：

所述栅极初始电压写入模块将初始电压信号端与所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端断开；所述数据电压写入模块将数据电压信号端与所述驱动薄膜晶体管的源极断开；所述初始化模块将所述驱动薄膜晶体管的源极与第二电源连通；所述发光控制模块将所述有机发光二极管的所述一端与所述驱动薄膜晶体管的漏极连通；所述饱和和放电模块将所述耦合电容的第一端与所述驱动薄膜晶体管的漏极断开；所述驱动晶体管为所述有机发光二极管提供驱动电流。

11. 根据如权利要求 10 所述的驱动方法，所述栅极初始电压写入模块包括第二薄膜晶体管；所述数据电压写入模块包括第三薄膜晶体管；所述饱和和放电模块包括第四薄膜晶体管；所述初始化模块包括第五薄膜晶体管；所述发光控制模块包括第六薄膜晶体管；所述驱动方法包括：

初始化阶段具体为：

所述第二薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管和第六薄膜晶体管导通，所述第三薄膜晶体管截止；将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端；第二电源对所述存储电容的第二端充电；第一电源对所述耦合电容的第一端充电；

阈值电压补偿和数据电压写入阶段具体为：

第三薄膜晶体管和第四薄膜晶体管导通，第二薄膜晶体管、第五薄膜晶体管和第六薄膜晶体管截止；将数据电压信号写入到所述驱动薄膜晶体管的源极；所述存储电容和耦合电容通过所述驱动晶体管放电；

发光阶段具体为：

第五薄膜晶体管和第六薄膜晶体管导通，第二薄膜晶体管、第三薄膜晶体管和第四薄膜晶体管截止；所述驱动薄膜晶体管为所述发光二极管提供驱动电流。

一种 AMOLED 像素驱动电路及其驱动方法、阵列基板

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种有源矩阵有机发光二极管(Active Matrix Organic Light Emitting Diode,AMOLED)像素驱动电路及其驱动方法、阵列基板。

背景技术

[0002] 传统 AMOLED 的基本像素驱动电路结构如图 1 所示,图 1 (a)表示 N 型薄膜晶体管(TFT)构成的 AMOLED 像素驱动电路,包括:T1、T2 两个 N 型 TFT,发光二极管 D1 和存储电容 C1;图 1 (b)表示 P 型 TFT 构成的 AMOLED 像素驱动电路,包括:T1、T2 两个 P 型 TFT,发光二极管 D1 和存储电容 C1。上述电路适用于所有类型的晶体管,包括耗尽型 TFT。但该像素驱动电路不具有阈值电压补偿功能,不能解决由于工艺均匀性导致的阈值电压的均一性和有机发光二极管(OLED)驱动发光均一性的问题。

[0003] 氧化物 TFT 是大尺寸 AMOLED 的发展方向,由于氧化物 TFT 具有耗尽型的特点,即 N 型阈值电压为负。耗尽型 TFT 采用传统 N 型 TFT 的 AMOLED 像素驱动电路设计,在采用二极管连接方式补偿阈值电压时,由于阈值电压为负值,TFT 进入亚阈饱和截止之前,源漏电压为零而提前截止,从而失去阈值电压补偿功能。

发明内容

[0004] 有鉴于此,本发明的主要目的在于提供一种 AMOLED 像素驱动电路及其驱动方法、阵列基板,可实现亚阈饱和截止,补偿驱动 TFT 阈值电压的目的。

[0005] 为达到上述目的,本发明的技术方案是这样实现的:

[0006] 本发明提供了一种 AMOLED 像素驱动电路,包括:驱动薄膜晶体管、栅极初始电压写入模块、数据电压写入模块、饱和放电模块、初始化模块、发光控制模块、存储电容、耦合电容、有机发光二极管;

[0007] 所述栅极初始电压写入模块,用于将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端;

[0008] 所述数据电压写入模块,用于数据电压信号写入所述驱动薄膜晶体管的源极;

[0009] 所述初始化模块,用于将所述驱动薄膜晶体管的源极与第二电源连通或断开;

[0010] 所述发光控制模块,用于将所述有机发光二极管的一端与所述驱动薄膜晶体管的漏极连通或断开;

[0011] 所述饱和放电模块,用于将所述耦合电容的第一端与所述驱动薄膜晶体管的漏极连通或断开。

[0012] 其中,所述栅极初始电压写入模块包括第二薄膜晶体管,所述第二薄膜晶体管的源极与所述存储电容的第一端、所述耦合电容的第二端以及所述驱动薄膜晶体管的栅极相连,第二薄膜晶体管的栅极接上一行栅极信号,所述第二薄膜晶体管的漏极与初始电压信号端连结。

[0013] 其中,所述数据电压写入模块包括第三薄膜晶体管,第三薄膜晶体管的栅极连接

本行栅极信号,第三薄膜晶体管的漏极与所述驱动薄膜晶体管的源极连接,第三薄膜晶体管的源极与数据电压信号端连接。

[0014] 其中,所述饱和放电模块包括第四薄膜晶体管,所述第四薄膜晶体管的漏极与所述耦合电容的第一端相连,所述第四薄膜晶体管的栅极与第一控制信号线连接,所述第四薄膜晶体管的源极与所述驱动薄膜晶体管的漏极连接。

[0015] 其中,所述初始化模块包括第五薄膜晶体管,所述第五薄膜晶体管的源极与所述驱动薄膜晶体管的源极连接,所述第五薄膜晶体管的栅极与第二控制信号线连接,所述第五薄膜晶体管的漏极和所述存储电容的第二端共同连接第二电源。

[0016] 其中,所述发光控制模块包括第六薄膜晶体管,所述第六薄膜晶体管的源极与所述驱动薄膜晶体管的漏极连接,所述第六薄膜晶体管的栅极与第二控制信号连接;所述第六薄膜晶体管的漏极与所述有机发光二极管的所述一端连接,所述有机发光二极管的另一端与第一电源连接。

[0017] 优选的,所述驱动薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管、所述第四薄膜晶体管、所述第五薄膜晶体管、所述第六薄膜晶体管为耗尽型 N 型薄膜晶体管。

[0018] 优选的,所述初始电压信号为数据电压信号。

[0019] 本发明还提供了一种阵列基板,包括所述的像素驱动电路。

[0020] 本发明还提供了 AMOLED 像素驱动电路的驱动方法,该像素驱动电路包括:驱动薄膜晶体管、栅极初始电压写入模块、数据电压写入模块、饱和放电模块、初始化模块、发光控制模块、存储电容、耦合电容、有机发光二极管;所述驱动方法包括:

[0021] 初始化阶段:

[0022] 所述栅极初始电压写入模块将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端;所述数据电压写入模块将数据电压信号端与所述驱动薄膜晶体管的源极断开;所述初始化模块将所述驱动晶体管的源极与第二电源连通;第二电源对所述存储电容的第二端充电;所述发光控制模块将所述有机发光二极管的一端与所述驱动薄膜晶体管的漏极连通;所述饱和放电模块将所述耦合电容的第一端与所述驱动薄膜晶体管的漏极连通;第一电源通过所述有机发光二极管对所述耦合电容的第一端充电;

[0023] 阈值电压补偿和数据电压写入阶段:

[0024] 所述栅极初始电压写入模块将初始电压信号端与所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端断开;所述数据电压写入模块将数据电压信号端与所述驱动薄膜晶体管的源极连通,将数据电压信号写入所述驱动晶体管的源极;所述初始化模块将所述驱动薄膜晶体管的源极与第二电源断开;所述发光控制模块将所述有机发光二极管的所述一端与所述驱动薄膜晶体管的漏极断开;所述饱和放电模块将所述耦合电容的第一端与所述驱动晶体管的漏极连通;所述存储电容和耦合电容通过所述驱动薄膜晶体管放电;

[0025] 发光阶段:

[0026] 所述栅极初始电压写入模块将初始电压信号端与所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端断开;所述数据电压写入模块将数据电压信号端与所述驱动薄膜晶体管的源极断开;所述初始化模块将所述驱动薄膜晶体管的源极与第二电源连通;所述发光控制模块将所述有机发光二极管的所述一端与所述驱动薄膜晶体管的漏极连

通 ;所述饱和放电模块将所述耦合电容的第一端与所述驱动薄膜晶体管的漏极断开 ;所述驱动晶体管为所述有机发光二极管提供驱动电流。

[0027] 其中,所述栅极初始电压写入模块包括第二薄膜晶体管 ;所述数据电压写入模块包括第三薄膜晶体管 ;所述饱和放电模块包括第四薄膜晶体管 ;所述初始化模块包括第五薄膜晶体管 ;所述发光控制模块包括第六薄膜晶体管 ;所述驱动方法包括 :

[0028] 初始化阶段具体为 :

[0029] 所述第二薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管和第六薄膜晶体管导通,所述第三薄膜晶体管截止 ;将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端 ;第二电源对所述存储电容的第二端充电 ;第一电源对所述耦合电容的第一端充电 ;

[0030] 阈值电压补偿和数据电压写入阶段具体为 :

[0031] 第三薄膜晶体管和第四薄膜晶体管导通,第二薄膜晶体管、第五薄膜晶体管和第六薄膜晶体管截止 ;将数据电压信号写入到所述驱动薄膜晶体管的源极 ;所述存储电容和耦合电容通过所述驱动晶体管放电 ;

[0032] 发光阶段具体为 :

[0033] 第五薄膜晶体管和第六薄膜晶体管导通,第二薄膜晶体管、第三薄膜晶体管和第四薄膜晶体管截止 ;所述驱动薄膜晶体管为所述发光二极管提供驱动电流。

[0034] 本发明提供的 AMOLED 像素驱动电路及其驱动方法、阵列基板,所述像素驱动电路,包括 :驱动薄膜晶体管、栅极初始电压写入模块、数据电压写入模块、饱和放电模块、初始化模块、发光控制模块、存储电容、耦合电容、有机发光二极管 ;所述栅极初始电压写入模块,用于将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端 ;所述数据电压写入模块,用于将数据电压信号写入所述驱动薄膜晶体管的源极 ;所述初始化模块,用于将所述驱动薄膜晶体管的源极与第二电源连通或断开 ;所述发光控制模块,用于将所述有机发光二极管的一端与所述驱动薄膜晶体管的漏极连通或断开 ;所述饱和放电模块,用于将所述耦合电容的第一端与所述驱动晶体管的漏极连通或断开。本发明在放电节点和驱动 TFT 的栅极之间设置一个耦合电容,改变预充电方式,将放电节点充电至高电平 V_{DD} ,驱动 TFT 栅极充电至 V_{DATA} 或 V_{INI} ,放电节点放电过程中通过耦合电容同时降低驱动 TFT 栅极电压,使其低于驱动 TFT 源级电压,从而实现亚阈饱和截止,驱动 TFT 的阈值电压得到补偿。

附图说明

[0035] 图 1 为传统 AMOLED 的基本像素驱动电路结构 ;

[0036] 图 2 为 N 型耗尽 TFT 的 I_{ds} - V_{gs} 特性曲线图 ;

[0037] 图 3 (a) 为现有常见的具有阈值电压补偿的 AMOLED 像素驱动电路结构示意图 ;

[0038] 图 3 (b) 为图 3 (a) 所述驱动 TFT 阈值电压补偿原理示意图 ;

[0039] 图 4 为(a)为图 3 (a) 所示电路增强型 TFT 的阈值电压示意图 ;

[0040] 图 4 为(b)为图 3 (a) 所示电路耗尽型 TFT 的阈值电压补偿失效示意图 ;

[0041] 图 5 为本发明实施例一所述耗尽型 TFT 的 AMOLED 像素驱动电路结构图 ;

[0042] 图 6 为本发明实施例二所述耗尽型 TFT 的 AMOLED 像素驱动电路结构图 ;

[0043] 图 7 为本发明实施例 AMOELD 像素驱动电路的工作时序图；

[0044] 图 8 (a)为本发明实施例所述 AMOELD 像素驱动电路在初始化阶段的工作原理图；

[0045] 图 8 (b)为本发明实施例所述 AMOELD 像素驱动电路在阈值电压补偿和数据电压写入阶段的工作原理图；

[0046] 图 8 (c)为本发明实施例所述 AMOELD 像素驱动电路在 OLED 发光阶段的工作原理图。

具体实施方式

[0047] 目前,氧化物 TFT 的器件大都具有耗尽型的特点。图 2 为 N 型耗尽 TFT 的 I_{ds} - V_{gs} 特性曲线图。由图 2 可以看出 N 型耗尽 TFT 的最大特点是阈值电压 V_{th} 小于 0,横坐标为电压,纵坐标为电流。

[0048] 下面首先对现有常见的具有阈值电压补偿的 AMOLED 像素驱动电路进行简单介绍,如图 3 (a)为一种常见的阈值电压补偿的 AMOLED 像素驱动电路,在电压编程阶段,如图 3 (b)所示,首先 T5 和 T6 截止,切断驱动 TFT T1 与高电平 V_{DD} 和低电平 V_{SS} 的连接,存储电容 C1 接驱动 TFT 栅极,T2 导通,T3 和 T4 截止,即 T1 栅极的一端充电至初始电压信号 V_{INI} ;然后,关断 T2,导通 T3 和 T4,将驱动 TFT 的栅极与漏极连接组成二极管连接方式进行放电,即最终将存储电容 C1 两端的电压(即 T1 的栅源极间电压)放电至驱动 TFT 亚阈导通状态 $V_{DATA}+V_{th}$,其中 V_{DATA} 为数据电压信号。

[0049] 当驱动 TFT 为一般增强型特性时,阈值电压为正,如图 4(a)所示,存储电容两端电压(即 T1 的栅源极间电压)可以正常放电至 $V_{DATA}+V_{th}$,实现阈值电压补偿。但是,当驱动 TFT 为耗尽型特性时,阈值电压 V_{th} 为负,如图 4 (b) 所示,存储电容 C1 两端电压通过二极管连接的驱动 TFT 放电时,驱动 TFT 的源漏电压变为零截止时,依然未放电达到亚阈导通状态,即存储电容两端电压为 0,而不是 V_{th} ($V_{th}<0$)。因此,像素驱动电路失去阈值电压补偿功能。

[0050] 本发明实施例的基本思想是:在放电节点和驱动 TFT 的栅极之间设置一个耦合电容,改变预充电方式,将放电节点充电至高电平 V_{DD} ,驱动 TFT 栅极充电至 V_{DATA} 或 V_{INI} ,放电节点放电过程中通过耦合电容同时降低驱动 TFT 栅极电压,使其低于驱动 TFT 源级电压,从而实现亚阈饱和截止,驱动 TFT 的阈值电压得到补偿。

[0051] 这里,所述亚阈饱和截止状态是指:介于导通和截止之间的临界状态,即指 $V_{GS}=V_{th}$ 的这个状态,其中 V_{GS} 是驱动 TFT 的栅极和源极之间的电压。

[0052] 本发明提供了一种 AMOLED 像素驱动电路,包括:驱动薄膜晶体管、栅极初始电压写入模块、数据电压写入模块、饱和放电模块、初始化模块、发光控制模块、存储电容、耦合电容、有机发光二极管;

[0053] 所述栅极初始电压写入模块,用于将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端;

[0054] 所述数据电压写入模块,用于数据电压信号写入所述驱动薄膜晶体管的源极;

[0055] 所述初始化模块,用于将所述驱动薄膜晶体管的源极与第二电源连通或断开;

[0056] 所述发光控制模块,用于将所述有机发光二极管的一端与所述驱动薄膜晶体管的漏极连通或断开;

[0057] 所述饱和放电模块,用于将所述耦合电容的第一端与所述驱动薄膜晶体管的漏极

连通或断开。

[0058] 其中,所述栅极初始电压写入模块包括第二薄膜晶体管,所述第二薄膜晶体管的源极与所述存储电容的第一端、所述耦合电容的第二端以及所述驱动薄膜晶体管的栅极相连,第二薄膜晶体管的栅极接上一行栅极信号,所述第二薄膜晶体管的漏极与初始电压信号端连结。

[0059] 其中,所述数据电压写入模块包括第三薄膜晶体管,第三薄膜晶体管的栅极连接本行栅极信号,第三薄膜晶体管的漏极与所述驱动薄膜晶体管的源极连接,第三薄膜晶体管的源极与数据电压信号端连接。

[0060] 其中,所述饱和放电模块包括第四薄膜晶体管,所述第四薄膜晶体管的漏极与所述耦合电容的第一端相连,所述第四薄膜晶体管的栅极与第一控制信号线连接,所述第四薄膜晶体管的源极与所述驱动薄膜晶体管的漏极连接。

[0061] 其中,所述初始化模块包括第五薄膜晶体管,所述第五薄膜晶体管的源极与所述驱动薄膜晶体管的源极连接,所述第五薄膜晶体管的栅极与第二控制信号线连接,所述第五薄膜晶体管的漏极和所述存储电容的第二端共同连接第二电源。

[0062] 其中,所述发光控制模块包括第六薄膜晶体管,所述第六薄膜晶体管的源极与所述驱动薄膜晶体管的漏极连接,所述第六薄膜晶体管的栅极与第二控制信号连接;所述第六薄膜晶体管的漏极与所述有机发光二极管的所述一端连接,所述有机发光二极管的另一端与第一电源连接。

[0063] 优选的,所述驱动薄膜晶体管、所述第二薄膜晶体管、所述第三薄膜晶体管、所述第四薄膜晶体管、所述第五薄膜晶体管、所述第六薄膜晶体管均为耗尽型 N 型薄膜晶体管。

[0064] 优选的,所述初始电压信号为数据电压信号。

[0065] 下面结合附图及具体实施例对本发明作进一步详细说明。

[0066] 图 5 为本发明实施例一所述耗尽型 TFT 的 AMOLED 像素驱动电路结构图,如图 5 所示,包括:驱动薄膜晶体管 T1、栅极初始电压写入模块、数据电压写入模块、饱和放电模块、初始化模块、发光控制模块;其中,栅极初始电压写入模块包括第二薄膜晶体管 T2, T2 为栅极初始电压写入 TFT,数据电压写入模块包括第三薄膜晶体管 T3, T3 为数据电压写入 TFT,饱和放电模块包括第四薄膜晶体管 T4, T4 为饱和放电 TFT,初始化模块包括第五薄膜晶体管 T5, T5 为初始化 TFT,发光控制模块包括第六薄膜晶体管 T6, T6 为发光控制 TFT,所述驱动薄膜晶体管 T1 和薄膜晶体管 T2 ~ T6 为具有耗尽特性的 N 型 TFT;还包括存储电容 C1、耦合电容 C2,有机发光二极管 D1。其中,所示 G_{N-1} 为上一行栅极(Gate)信号, G_N 为本行 Gate 信号, S1 为第一控制信号, S2 为第二控制信号, V_{SS} 为第二电源, V_{DD} 为第一电源。本发明实施例所述放电节点即图 5 中的 P 点。

[0067] 具体地, T2 的源极与所述存储电容 C1 的第一端、所述耦合电容 C1 的第二端以及所述驱动薄膜晶体管 T1 的栅极相连, T2 的栅极接上一行栅极信号 G_{N-1} , T2 的漏极与初始电压信号端连结,本发明实施例一中的初始电压信号端为数据电压信号端 V_{DATA} 。

[0068] T3 的栅极连接本行栅极信号 G_N , T3 的漏极与驱动薄膜晶体管 T1 的源极连接, T3 源极与数据电压信号端 V_{DATA} 连接。

[0069] T4 的漏极与所述耦合电容 C2 的第一端相连, T4 的栅极与第一控制信号线 S1 连接, T4 的源极与所述驱动薄膜晶体管 T1 的漏极连接。

[0070] T5 的源极与所述驱动薄膜晶体管 T1 的源极连接, T5 的栅极与第二控制信号线 S2 连接, T5 的漏极和所述存储电容 C1 的第二端共同连接第二电源 V_{SS} 。

[0071] T6 的源极与所述驱动薄膜晶体管 T1 的漏极连接, T6 的栅极与第二控制信号 S2 连接; T6 的漏极与所述有机发光二极管的一端连接, 所述有机发光二极管的另一端与第一电源 V_{DD} 连接。

[0072] 图 6 为本发明实施例二所述耗尽型 TFT 的 AMOLED 像素驱动电路结构图, 如图 6 所示, 包括: 驱动薄膜晶体管 T1、栅极初始电压写入模块、数据电压写入模块、饱和放电模块、初始化模块、发光控制模块; 其中, 栅极初始电压写入模块包括第二薄膜晶体管 T2, T2 为栅极初始电压写入 TFT, 数据电压写入模块包括第三薄膜晶体管 T3, T3 为数据电压写入 TFT, 饱和放电模块包括第四薄膜晶体管 T4, T4 为饱和放电 TFT, 初始化模块包括第五薄膜晶体管 T5, T5 为初始化 TFT, 发光控制模块包括第六薄膜晶体管 T6, T6 为发光控制 TFT, 所述驱动薄膜晶体管 T1 和薄膜晶体管 T2 ~ T6 为具有耗尽特性的 N 型 TFT; 还包括存储电容 C1、耦合电容 C2, 有机发光二极管 D1。其中, 所示 G_{N-1} 为上一行栅极 (Gate) 信号, G_N 为本行 Gate 信号, S1 为第一控制信号, S2 为第二控制信号, V_{SS} 为第二电源, V_{DD} 为第一电源。图 6 中的所述 P 点即为本发明实施例所述的放电节点。

[0073] 本实施例与实施例一的区别仅在于: 所述 T2 的漏极与初始电压信号端 V_{INT} 连接其他的连接关系完全相同, 此处不再描述。

[0074] 本发明还提供了 AMOLED 像素驱动电路的驱动方法, 该像素驱动电路包括: 驱动薄膜晶体管、栅极初始电压写入模块、数据电压写入模块、饱和放电模块、初始化模块、发光控制模块、存储电容、耦合电容、有机发光二极管; 所述驱动方法包括:

[0075] 初始化阶段:

[0076] 所述栅极初始电压写入模块将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端; 所述数据电压写入模块将数据电压信号端与所述驱动薄膜晶体管的源极断开; 所述初始化模块将所述驱动晶体管的源极与第二电源连通; 第二电源对所述存储电容的第二端充电; 所述发光控制模块将所述有机发光二极管的一端与所述驱动薄膜晶体管的漏极连通; 所述饱和放电模块将所述耦合电容的第一端与所述驱动薄膜晶体管的漏极连通; 第一电源通过所述有机发光二极管对所述耦合电容的第一端充电;

[0077] 阈值电压补偿和数据电压写入阶段:

[0078] 所述栅极初始电压写入模块将初始电压信号端与所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端断开; 所述数据电压写入模块将数据电压信号端与所述驱动薄膜晶体管的源极连通, 将数据电压信号写入所述驱动晶体管的源极; 所述初始化模块将所述驱动薄膜晶体管的源极与第二电源断开; 所述发光控制模块将所述有机发光二极管的所述一端与所述驱动薄膜晶体管的漏极断开; 所述饱和放电模块将所述耦合电容的第一端与所述驱动晶体管的漏极连通; 所述存储电容和耦合电容通过所述驱动薄膜晶体管放电;

[0079] 发光阶段:

[0080] 所述栅极初始电压写入模块将初始电压信号端与所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端断开; 所述数据电压写入模块将数据电压信号端与所述驱动薄膜晶体管的源极断开; 所述初始化模块将所述驱动薄膜晶体管的源极与第二电源连

通 ;所述发光控制模块将所述有机发光二极管的所述一端与所述驱动薄膜晶体管的漏极连通 ;所述饱和放电模块将所述耦合电容的第一端与所述驱动薄膜晶体管的漏极断开 ;所述驱动晶体管为所述有机发光二极管提供驱动电流。

[0081] 其中,所述栅极初始电压写入模块包括第二薄膜晶体管 ;所述数据电压写入模块包括第三薄膜晶体管 ;所述饱和放电模块包括第四薄膜晶体管 ;所述初始化模块包括第五薄膜晶体管 ;所述发光控制模块包括第六薄膜晶体管 ;所述驱动方法包括 :

[0082] 初始化阶段具体为 :

[0083] 所述第二薄膜晶体管、第四薄膜晶体管、第五薄膜晶体管和第六薄膜晶体管导通,所述第三薄膜晶体管截止 ;将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端 ;第二电源对所述存储电容的第二端充电 ;第一电源对所述耦合电容的第一端充电 ;

[0084] 阈值电压补偿和数据电压写入阶段具体为 :

[0085] 第三薄膜晶体管和第四薄膜晶体管导通,第二薄膜晶体管、第五薄膜晶体管和第六薄膜晶体管截止 ;将数据电压信号写入到所述驱动薄膜晶体管的源极 ;所述存储电容和耦合电容通过所述驱动晶体管放电 ;

[0086] 发光阶段具体为 :

[0087] 第五薄膜晶体管和第六薄膜晶体管导通,第二薄膜晶体管、第三薄膜晶体管和第四薄膜晶体管截止 ;所述驱动薄膜晶体管为所述发光二极管提供驱动电流。

[0088] 下面结合一个具体实施例对所述驱动方法进行详细描述,图 7 为本发明实施例 AMOELD 像素驱动电路的工作时序图,其中,所示 a 为初始化阶段,所示 b 为阈值电压补偿和数据电压写入阶段,所示 c 为发光阶段。具体的,

[0089] a) 初始化阶段 :如图 8 (a) 所示, G_{N-1} 、S1 和 S2 为高电平, G_N 为低电平,所示 DATA 为数据电压 V_{DATA} ,以初始电压信号为 V_{DATA} 为例, $V_{SS} < V_{DATA} < V_{DD}$, T2、T4、T5 和 T6 导通, T3 截止。存储电容 C1 接 T1 的栅极的第一端充电为 V_{DATA} ,第二端充电为 V_{SS} ,则存储电容 C1 两端电压差为 $V_{DATA} - V_{SS}$,耦合电容 C2 第一端为 V_{DD} ,第二端为 V_{DATA} ,耦合电容 C2 两端电压差为 $V_{DD} - V_{DATA}$ 。

[0090] b) 阈值电压补偿和数据电压写入阶段 :如图 8 (b) 所示, G_{N-1} 和 S2 为低电平, S1 和 G_N 为高电平, DATA 为数据电压 V_{DATA} ,以初始电压信号为 V_{DATA} 为例, $V_{SS} < V_{DATA} < V_{DD}$, T3 和 T4 导通, T2、T5 和 T6 截止。初始存储在 C1 和 C2 上的电压通过 T1 放电,即 T1 漏极从高电平 V_{DD} 放电下降,由于 C2 的耦合作用, T1 的栅极也从 V_{DATA} 开始下降。设 T1 漏极电压变化为 ΔV ,则 T1 栅极的电压变化为 $[C2 / (C1 + C2)] * \Delta V$ 。

[0091] T1 的漏极放电直至 T1 的栅极电压 $V_{GS} \leq V_{TH}$,即 : $V_{DATA} - V_{DATA} - [C2 / (C1 + C2)] * \Delta V = V_{TH}$,同时,为保证 T1 不会因为源漏电压为零而提前截止,从而失去阈值电压补偿,则 $V_{DD} - V_{DATA} - \Delta V > 0$ 。所以,只要满足条件 : $V_{DD} - V_{DATA} > [(C1 + C2) / C2] * V_{TH}$,即可实现阈值电压补偿。这样,存储电容 C1 与 T1 栅极相连的第一端的电平为 $V_{DATA} + V_{TH}$,存储电容 C1 的第二端电平为 V_{SS} ,即存储电容 C1 的两端电压差为 $V_{DATA} - V_{SS} + V_{TH}$ 。

[0092] c) 发光阶段 :如图 8 (c) 所示, S2 为高电平, S1、 G_N 和 G_{N-1} 为低电平, T5 和 T6 导通, T2、T3 和 T4 截止, T1 的栅源电压 $V_{GS} = V_{DATA} - V_{SS} + V_{TH}$ 。因此, T1 的漏电流为 :

[0093] $I_{DS} = 0.5k * (V_{DATA} - V_{SS} + V_{TH} - V_{TH})^2 = 0.5k * (V_{DATA} - V_{SS})^2$ 。D1 在 T1 漏电流驱动下发光显示。同时, T1 的漏电流与阈值电压无关,可实现对 T1 阈值电压的补偿。其中,所述 k 为薄

膜晶体管的电流系数。

[0094] 对于初始电压信号为 V_{INI} 的情况, $V_{SS} < V_{INI} < V_{DD}$, T1 阈值电压的补偿原理与初始电压信号为 V_{DATA} 的情况类似, 在阈值电压补偿和写入阶段, T1 的漏极放电直至 T1 的栅极电压 $V_{GS} \leq V_{TH}$, 即: $V_{INI} - V_{DATA} - [C2 / (C1 + C2)] * \Delta V = V_{TH}$, 同时, 为保证 T1 不会因为源漏电压为零而提前截止, 从而失去阈值电压补偿, 则 $V_{DD} - V_{DATA} - \Delta V > 0$ 。所以, 只要满足条件: $V_{DD} - V_{DATA} > [(C1 + C2) / C2] * (V_{INI} - V_{DATA} - V_{TH})$, 即可实现阈值电压补偿。

[0095] 本发明还提供了一种阵列基板, 包括: 沿列延伸排列的多条数据线, 沿行延伸排列的多条第一扫面线、第二扫面线和信号控制线, 以矩阵形式布置在数据线和扫面线交叉位置处的多个像素; 所述像素包括上文所述的像素驱动电路。

[0096] 本发明还提供了一种显示面板, 所述显示面板包括上文所述的阵列基板。

[0097] 本发明还提供了一种显示装置, 所述显示装置包括上文所述的显示面板。所述显示装置可为电子纸、手机、数码相框等显示设备。

[0098] 以上所述, 仅为本发明的较佳实施例而已, 并非用于限定本发明的保护范围。

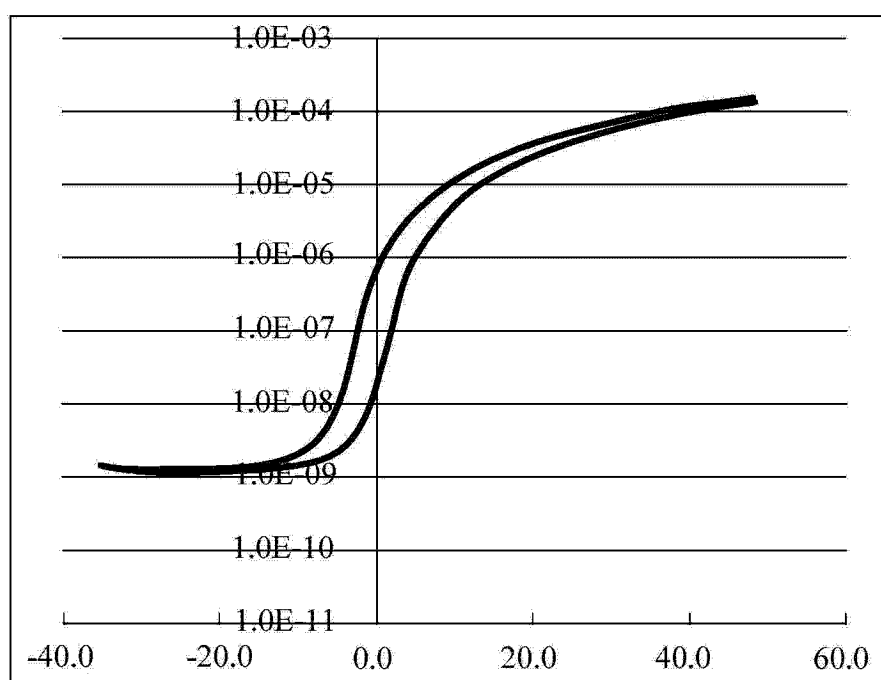
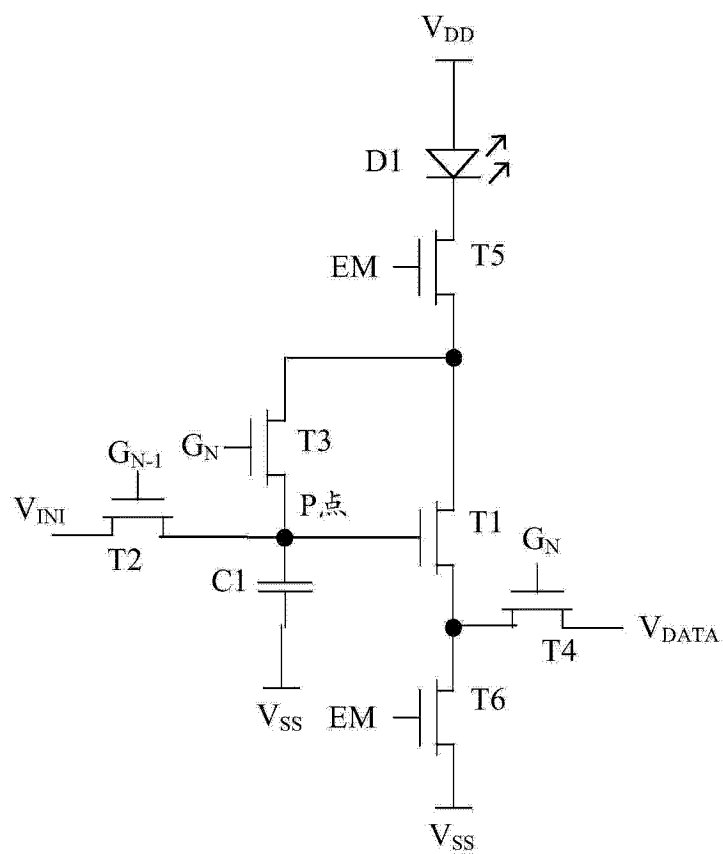
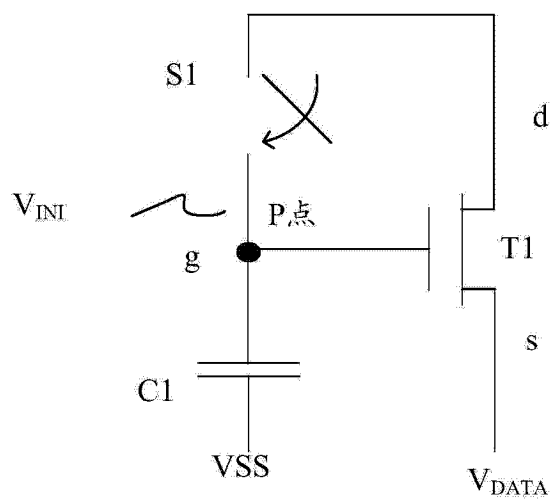


图 2



(a)



(b)

图 3

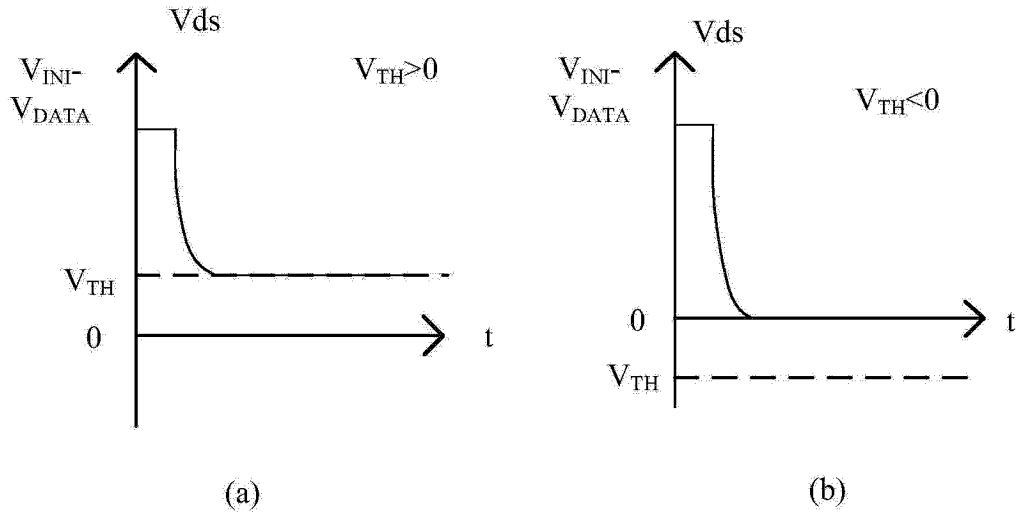


图 4

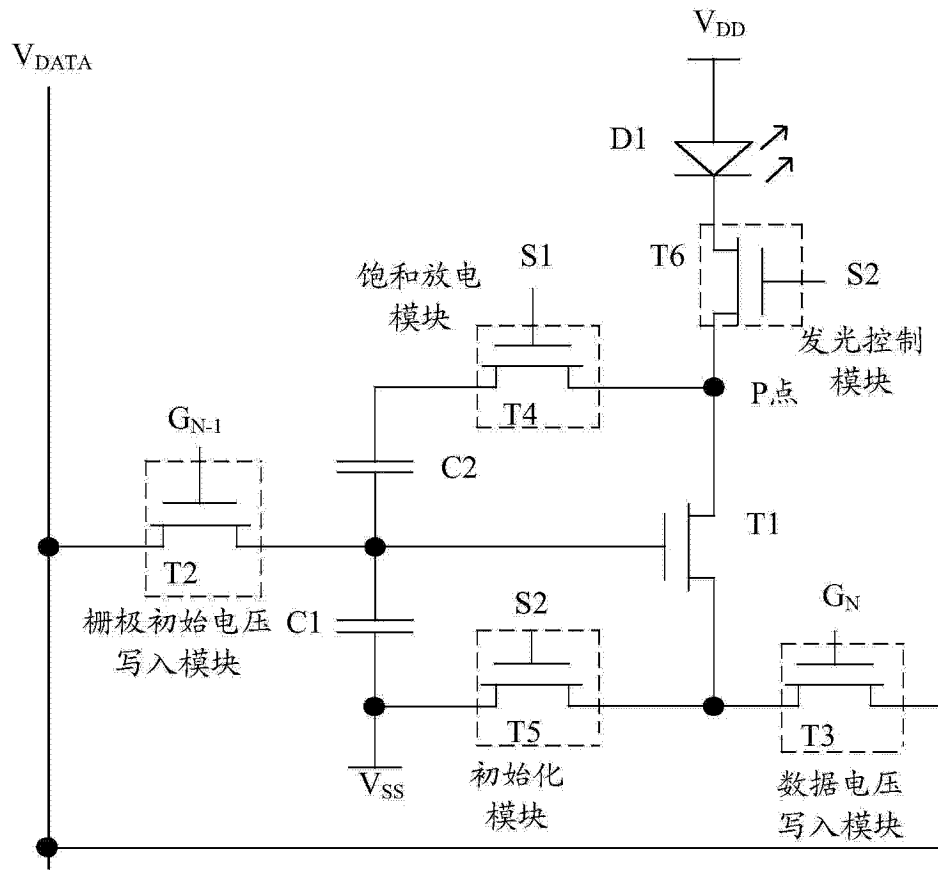
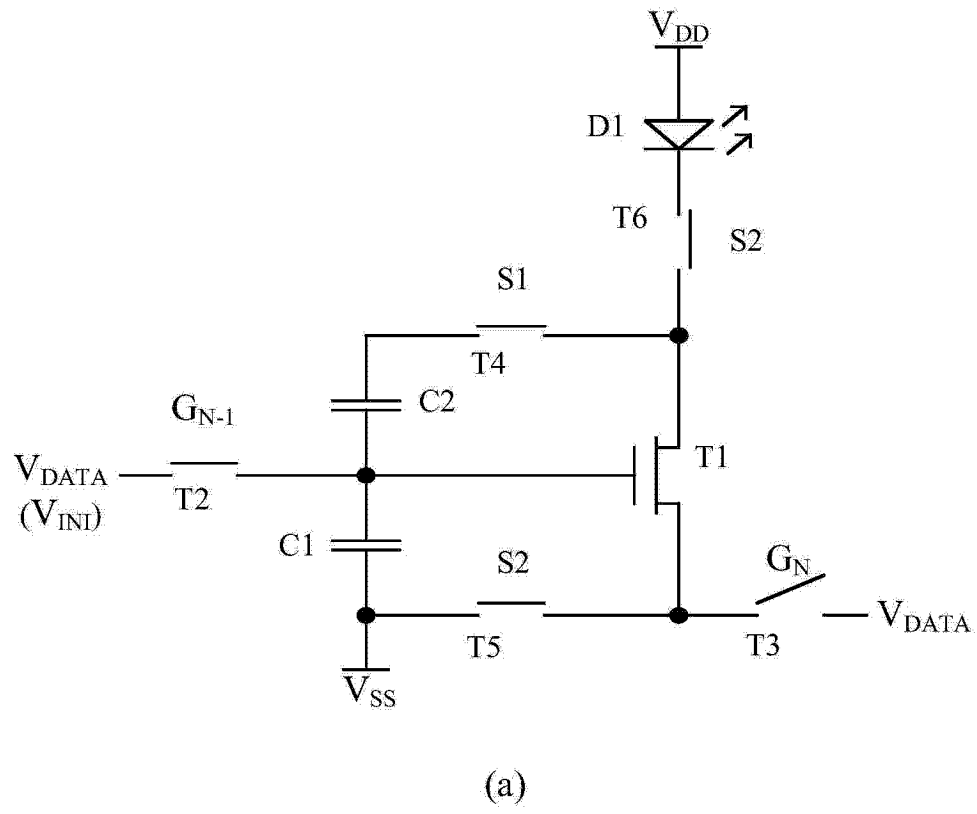


图 5



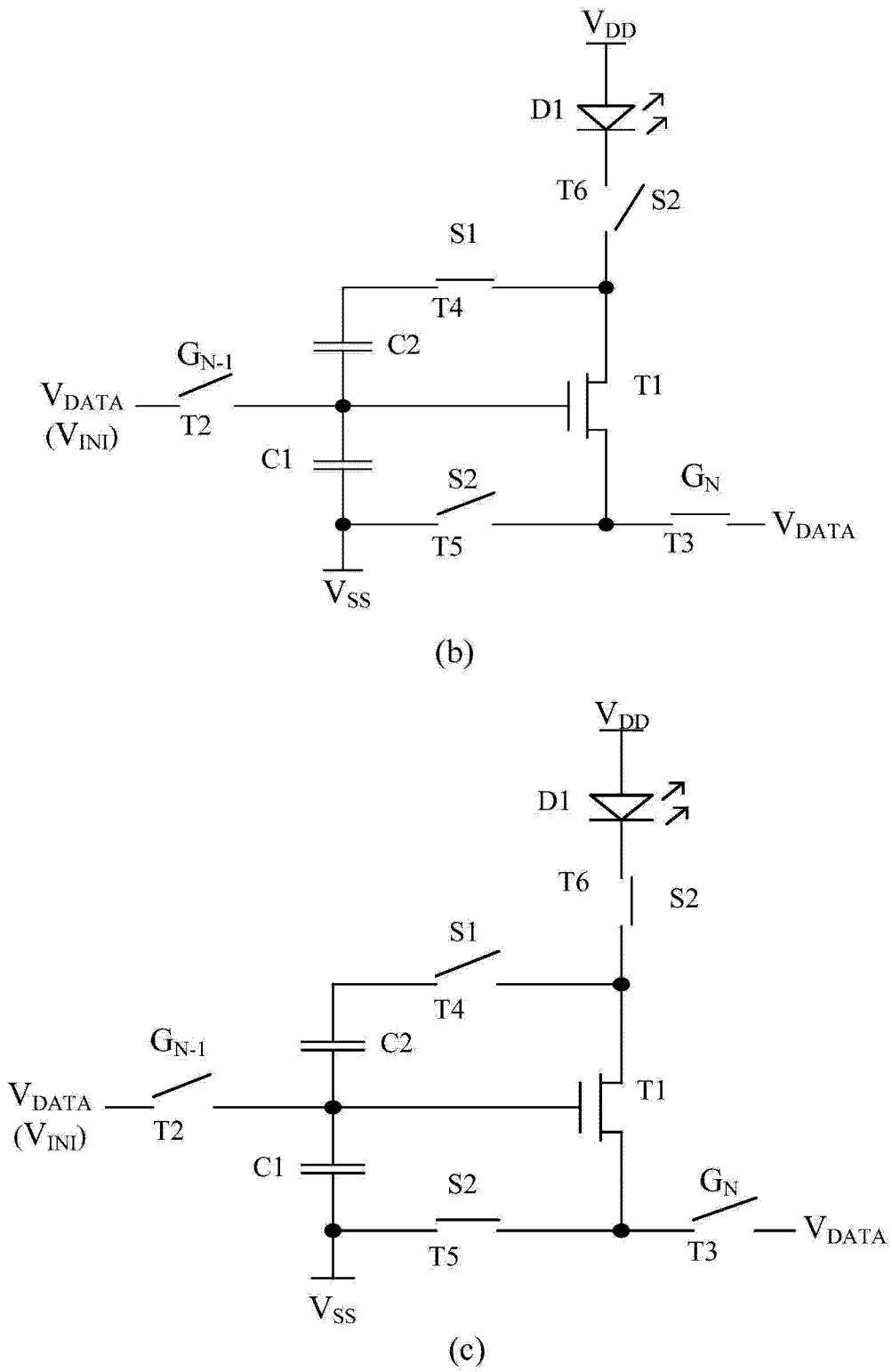


图 8

专利名称(译)	一种AMOLED像素驱动电路及其驱动方法、阵列基板		
公开(公告)号	CN104575372A	公开(公告)日	2015-04-29
申请号	CN201310512931.5	申请日	2013-10-25
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 成都京东方光电科技有限公司		
[标]发明人	谭文 祁小敬		
发明人	谭文 祁小敬		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3258 G09G3/3208 G09G3/3225 G09G3/3233 G09G2300/0408 G09G2300/0819 G09G2300/0842 G09G2300/0852 G09G2300/0861		
代理人(译)	张振伟		
其他公开文献	CN104575372B		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种AMOLED像素驱动电路及其驱动方法，电路包括：驱动薄膜晶体管、将初始电压信号写入所述驱动薄膜晶体管的栅极、存储电容第一端、耦合电容第二端的栅极初始电压写入模块、将数据电压信号写入所述驱动薄膜晶体管的源极的数据电压写入模块、将所述耦合电容的第一端与所述驱动薄膜晶体管的漏极连通或断开的饱和放电模块、将所述驱动薄膜晶体管的源极与第二电源连通或断开的初始化模块、将所述有机发光二极管的一端与所述驱动薄膜晶体管的漏极连通或断开的发光控制模块、存储电容、耦合电容和有机发光二极管。本发明还同时公开了一种阵列基板，本发明可实现亚阈饱和截止，补偿驱动TFT阈值电压的目的。

