



(12) 发明专利申请

(10) 申请公布号 CN 104218056 A

(43) 申请公布日 2014. 12. 17

(21) 申请号 201410093512. 7

(22) 申请日 2014. 03. 13

(30) 优先权数据

10-2013-0063076 2013. 05. 31 KR

(71) 申请人 三星显示有限公司

地址 韩国京畿道

(72) 发明人 朴钟贤 朴景薰 柳春基 许成权

(74) 专利代理机构 北京英赛嘉华知识产权代理
有限责任公司 11204

代理人 余朦 杨莘

(51) Int. Cl.

H01L 27/32 (2006. 01)

H01L 51/56 (2006. 01)

G09G 3/32 (2006. 01)

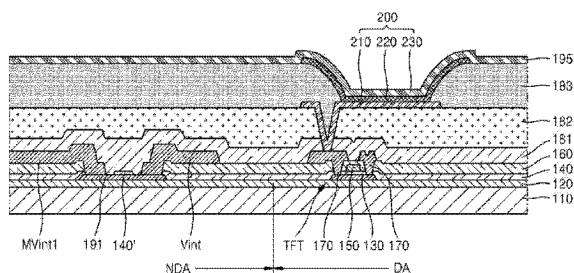
权利要求书5页 说明书11页 附图7页

(54) 发明名称

有机发光显示设备及其制造方法

(57) 摘要

提供了一种有机发光显示设备。所述有机发光显示设备包括：像素，被布置在衬底的显示区域中和扫描线与数据线的交叉处；第一初始化主线，沿所述衬底的显示区域的第一侧布置；第二初始化主线，沿所述衬底的显示区域的第二侧布置；初始化电源线，连接至所述像素、所述第一初始化主线和所述第二初始化主线；以及第一电连接部分，包括掺杂的半导体层，所述掺杂的半导体层的第一部分连接至所述第一初始化主线，并且所述掺杂的半导体层的第二部分连接至所述初始化电源线。



1. 一种有机发光显示设备,包括:
像素,被布置在衬底的显示区域中,位于扫描线与数据线的交叉处;
第一初始化主线,沿所述衬底的显示区域的第一侧布置;
第二初始化主线,沿所述衬底的显示区域的第二侧布置;
初始化电源线,连接至所述像素、所述第一初始化主线和所述第二初始化主线;以及
第一电连接部分,包括掺杂的半导体层,所述掺杂的半导体层的第一部分连接至所述第一初始化主线,并且所述掺杂的半导体层的第二部分连接至所述初始化电源线。
2. 如权利要求1所述的有机发光显示设备,其中每个像素包括薄膜晶体管,所述薄膜晶体管包括半导体层以及源和漏电极,并且所述掺杂的半导体层与所述半导体层被设置在同一层上。
3. 如权利要求2所述的有机发光显示设备,其中所述初始化电源线与所述薄膜晶体管的源和漏电极设置在同一层上,并且位于第一绝缘层上方,所述第一绝缘层包括使所述掺杂的半导体层的至少一部分暴露的开口,以及
所述初始化电源线通过所述开口连接至所述掺杂的半导体层。
4. 如权利要求3所述的有机发光显示设备,其中所述第一初始化主线被设置在所述第一绝缘层上并且通过所述第一绝缘层的开口连接至所述掺杂的半导体层。
5. 如权利要求1所述的有机发光显示设备,还包括:
第二绝缘层,位于所述初始化电源线下方的所述第一绝缘层的下方;以及
岛形状的岛绝缘层,被设置在所述掺杂的半导体层的至少一部分上并且使所述掺杂的半导体层的两侧暴露,
其中所述岛绝缘层包括与所述第二绝缘层相同的材料。
6. 如权利要求1所述的有机发光显示设备,其中每个所述像素包括:
有机发光装置,包括连接至第二电源的相对电极;
第一晶体管,包括连接至所述数据线中的一个的第一电极和连接至第一节点的第二电极,所述第一晶体管响应于提供至所述扫描线中的一个的扫描信号而导通;
第一电容器,连接在所述第一节点与第三电源之间并且被配置为充入与由所述数据线提供的数据信号对应的电压;以及
驱动电路,连接至所述初始化电源线并且被配置为使用所述第一电容器的电容器电压充电和将与所述电容器电压对应的电流经由有机发光装置从第一电源提供至所述第二电源。
7. 如权利要求6所述的有机发光显示设备,其中所述第三电源被配置为具有与所述第一电源或所述初始化电源线的电压相同的电压。
8. 如权利要求6所述的有机发光显示设备,还包括:
第二晶体管,包括连接至第一节点的第一电极和连接至第二节点的第二电极,所述第二晶体管在帧周期中先于所述第一晶体管被导通;
第三晶体管,包括连接至所述初始化电源线的第二电极和连接至第三节点的第二电极,所述第三晶体管在所述帧周期中先于所述第二晶体管被导通;
第四晶体管,包括连接至所述第三节点的第一电极和连接至第四节点的第二电极,所述第四晶体管与所述第二晶体管同时被导通;

第五晶体管,包括连接至所述第一电源的第一电极和连接至所述第二节点的第二电极,所述第五晶体管与所述第三晶体管同时被导通;

第六晶体管,包括连接至所述第二节点的第一电极、连接至所述第四节点的第二电极和连接至所述第三节点的栅电极;

第七晶体管,包括连接至所述第四节点的第一电极和与所述有机发光装置的像素电极连接的第二电极,所述第七晶体管响应于所述第一晶体管被导通而被导通并且至少在发光周期中保持导通;

第八晶体管,包括连接至所述第一电源的第一电极和连接至所述第二节点的第二电极,所述第八晶体管在所述第七晶体管被导通的同时被导通;以及

第二电容器,包括连接至所述第三节点的第一电极和连接至所述第一电源的第二电极。

9. 一种有机发光显示设备,包括:

像素,被布置在衬底的显示区域中,位于扫描线与数据线的交叉处;

第一初始化主线,沿所述衬底的显示区域的第一侧布置;

第二初始化主线,沿所述衬底的显示区域的第二侧布置;

初始化电源线,电连接至所述像素并且电连接至所述第一初始化主线和所述第二初始化主线;以及

第一电连接部分,包括用于将所述第一初始化主线电连接至所述初始化电源线的导电层。

10. 如权利要求9所述的有机发光显示设备,其中每个像素包括像素电极、与所述像素电极相反的相对电极、以及中间层,所述中间层包括被设置在所述像素电极与所述相对电极之间的发光层;以及

所述导电层与所述相对电极包括相同的材料。

11. 如权利要求10所述的有机发光显示设备,还包括像素限定层,所述像素限定层位于所述像素电极上方以使所述像素电极的至少一部分暴露,

其中所述像素限定层位于所述初始化电源线和所述第一初始化主线上方,以使与所述第一初始化主线和所述初始化电源线的连接点相邻的所述第一初始化主线的至少一部分和所述初始化电源线的至少一部分暴露;以及

所述导电层与所述第一初始化主线的暴露部分和所述初始化电源线的暴露部分接触。

12. 如权利要求9所述的有机发光显示设备,还包括第二电连接部分,所述第二电连接部分包括掺杂的半导体层,所述掺杂的半导体层连接至与所述初始化电源线和所述第一初始化主线相邻的所述第一电连接部分。

13. 如权利要求12所述的有机发光显示设备,其中每个像素包括薄膜晶体管,所述薄膜晶体管包括半导体层以及源和漏电极,以及

所述掺杂的半导体层与所述薄膜晶体管的半导体层被设置在同一层上。

14. 如权利要求13所述的有机发光显示设备,其中所述初始化电源线与所述源和漏电极被设置在同一层并且位于第一绝缘层上方,所述第一绝缘层包括使所述掺杂的半导体层的至少一部分暴露的开口;以及

所述初始化电源线通过所述开口连接至所述掺杂的半导体层。

15. 如权利要求 14 所述的有机发光显示设备,其中所述第一初始化主线被设置在所述第一绝缘层上并且通过所述开口连接至所述掺杂的半导体层。

16. 如权利要求 12 所述的有机发光显示设备,还包括:

第二绝缘层,位于所述初始化电源线下方的所述第一绝缘层下方;以及

岛形状的岛绝缘层,被设置在所述掺杂的半导体层上并且使所述掺杂的半导体层的两侧暴露,

其中所述岛绝缘层与所述第二绝缘层包括相同的材料。

17. 如权利要求 9 所述的有机发光显示设备,其中每个所述像素包括:

有机发光装置,包括连接至第二电源的相对电极;

第一晶体管,包括连接至所述数据线中的一个的第一电极和连接至第一节点的第二电极,所述第一晶体管响应于被提供至所述扫描线中的一个的扫描信号而导通;

第一电容器,连接在所述第一节点与第三电源之间并且被配置为充入与由所述数据线提供的数据信号对应的电压;以及

驱动电路,连接至所述初始化电源线并且被配置为使用所述第一电容器的电容器电压充电并且将与所述电容器电压对应的电流经由有机发光装置从第一电源提供至所述第二电源。

18. 如权利要求 17 所述的有机发光显示设备,其中所述第三电源被配置为具有与所述第一电源或所述初始化电源线的电压相同的电压。

19. 如权利要求 17 所述的有机发光显示设备,还包括:

第二晶体管,包括连接至第一节点的第一电极和连接至第二节点的第二电极,所述第二晶体管在帧周期中先于所述第一晶体管被导通;

第三晶体管,包括连接至所述初始化电源线的的第一电极和连接至第三节点的第二电极,所述第三晶体管在所述帧周期中先于所述第二晶体管被导通;

第四晶体管,包括连接至所述第三节点的第一电极和连接至第四节点的第二电极,所述第四晶体管与所述第二晶体管同时被导通;

第五晶体管,包括连接至所述第一电源的第一电极和连接至所述第二节点的第二电极,所述第五晶体管与所述第三晶体管同时被导通;

第六晶体管,包括连接至所述第二节点的第一电极、连接至所述第四节点的第二电极和连接至所述第三节点的栅电极;

第七晶体管,包括连接至所述第四节点的第一电极和与所述有机发光装置的像素电极连接的第二电极,所述第七晶体管响应于所述第一晶体管的导通而被导通并且至少在发光周期中保持导通;

第八晶体管,包括连接至所述第一电源的第一电极和连接至所述第二节点的第二电极,所述第八晶体管在所述第七晶体管被导通的同时被导通;以及

第二电容器,包括连接至所述第三节点的第一电极和连接至所述第一电源的第二电极。

20. 一种制造有机发光显示设备的方法,所述方法包括:

在包括显示区域和位于所述显示区域外的非显示区域的衬底的显示区域中形成图案化的多个半导体层,在所述衬底的非显示区域中形成附加的半导体层;

形成第一绝缘层以位于所述多个半导体层和所述附加的半导体层上方；

在所述多个半导体层上形成栅电极和在所述附加的半导体层上形成封盖层；

使用所述栅电极和所述封盖层作为掩模,对所述多个半导体层不与所述栅电极对应的部分和所述附加的半导体层不与所述封盖层对应的部分进行掺杂；

形成第二绝缘层以位于所述第一绝缘层、所述栅电极和所述封盖层的上方；

图案化所述第一绝缘层和所述第二绝缘层,以使所述多个半导体层的源区和漏区、所述附加的半导体层不与所述封盖层对应的部分的至少一部分和所述封盖层的顶面暴露；

在所述第二绝缘层上形成导电层以位于所述多个半导体层和所述附加的半导体层的未被所述第一绝缘层和所述第二绝缘层覆盖的部分以及所述封盖层上方；

移除所述导电层的一部分,以形成分别与所述多个导电层的源区和漏区连接的源电极和漏电极、移除封盖层、形成与所述附加的半导体层的第一部分连接的第一初始化主线、以及形成与所述附加的半导体层的第二部分连接的初始化电源线；以及

对所述附加的半导体层的未被掺杂的部分进行掺杂。

21. 如权利要求 20 所述的方法,还包括在形成所述初始化电源线和对所述附加的半导体层的部分进行掺杂之间测试所述初始化电源线是否有缺陷。

22. 一种制造有机发光显示设备的方法,所述方法包括：

在包括显示区域和位于所述显示区域外的非显示区域的衬底的显示区域中形成图案化的多个半导体层,在所述衬底的非显示区域中形成附加的半导体层；

形成第一绝缘层以位于所述多个半导体层和所述附加的半导体层上方；

在所述多个半导体层上形成栅电极和在所述附加的半导体层上形成封盖层；

使用所述栅电极和所述封盖层作为掩模,对所述多个半导体层不与所述栅电极对应的部分和所述附加的半导体层不与所述封盖层对应的部分进行掺杂；

形成第二绝缘层以位于所述第一绝缘层、所述栅电极和所述封盖层上方；

图案化所述第一绝缘层和所述第二绝缘层,以使所述多个半导体层的源区和漏区、所述附加的半导体层不与所述封盖层对应的部分的至少一部分和所述封盖层的顶面暴露；

在所述第二绝缘层上形成导电材料层,以位于所述多个半导体层和所述附加的半导体层的未被所述第一绝缘层和所述第二绝缘层覆盖的部分以及所述封盖层上；

移除所述导电材料层的一部分,以形成分别与所述多个半导体层的源区和漏区连接的源电极和漏电极、形成从所述衬底的所述显示区域延伸至所述非显示区域中的初始化电源线、沿所述衬底上的所述显示区域的第一侧形成第一初始化主线、移除所述封盖层、以及使所述附加的半导体层的未被所述第一绝缘层和所述第二绝缘层覆盖的部分暴露；以及

由像素的相对电极的材料形成导电层,所述导电层连接至所述初始化电源线和所述第一初始化主线。

23. 如权利要求 22 所述的方法,还包括在移除所述导电材料层的一部分与形成所述导电层之间测试所述初始化电源线是否有缺陷。

24. 一种制造显示装置的导电阵列的方法,所述方法包括：

形成具有第一掺杂区域、第二掺杂区域和将所述第一掺杂区域与所述第二掺杂区域分离的未掺杂区域的半导体；

形成连接至所述第一掺杂区域的第一导体；

形成与所述第一导体间隔开的第二导体；

贯穿所述显示装置的显示区域形成第三导体，所述第三导体连接所述第二掺杂区域与所述第二导体；以及

在形成所述第三导体之后对所述半导体的未掺杂区域进行掺杂。

25. 如权利要求 24 所述的方法，其中所述第二导体和所述第三导体一体形成。

26. 如权利要求 25 所述的方法，其中所述第一导体被设置在所述显示区域外的第一区域中，所述第二导体被设置在所述显示区域外的第二区域中，所述第一区域和所述第二区域被设置在所述显示区域的相反侧上。

有机发光显示设备及其制造方法

[0001] 相关申请的交叉引用

[0002] 本申请要求于 2013 年 5 月 31 日提交的第 10-2013-0063076 号韩国专利申请的优先权和权益,该韩国专利申请通过引用并入本文,就像其在本文中被完整阐述。

技术领域

[0003] 本发明的示例性实施方式涉及有机发光显示设备及其制造方法,更具体地涉及能够有效地确定是否在制造过程中产生缺陷的有机发光显示设备和制造该有机发光显示设备的方法。

背景技术

[0004] 一般地,有机发光显示设备是包括像素的显示设备,每个像素均包括有机发光装置。典型的有机发光装置包括像素电极、与像素电极相反的相对电极、以及位于像素电极与相对电极之间且至少包括发光层的中间层。

[0005] 有机发光显示设备包括像素电路,像素电路控制每个像素的有机发光装置的发光。之前设定的电信号以之前设定的时序被提供至像素电路。为此,提供了从外部延伸至显示区域的电气线路。

[0006] 然而,对于传统的有机发光显示设备,难以在制造过程中有效地确定线路是否具有缺陷。也就是说,对于传统的有机发光显示设备,即使当某一线路有缺陷地短路或断路时,典型地继续制造过程,因为线路的短路或断路在过程中几乎检测不到,这将可能导致在完成产品制造之后缺陷的延期检测。

发明内容

[0007] 本发明的示例性实施方式提供了能够有效确定在制造过程中是否发生缺陷的有机发光显示设备和制造该有机发光显示设备的方法。

[0008] 根据本公开的一个示例性实施方式,提供了一种有机发光显示设备,包括:像素,被布置在衬底的显示区域中,位于扫描线与数据线的交叉处;第一初始化主线,沿所述衬底的显示区域的第一侧布置;第二初始化主线,沿所述衬底的显示区域的第二侧布置;初始化电源线,连接至所述像素、所述第一初始化主线和所述第二初始化主线;以及第一电连接部分,包括掺杂的半导体层,所述掺杂的半导体层的第一部分连接至所述第一初始化主线,并且所述掺杂的半导体层的第二部分连接至所述初始化电源线。

[0009] 根据一个示例性实施方式,提供了一种有机发光显示设备,包括:像素,被布置在衬底的显示区域中,位于扫描线与数据线的交叉处;第一初始化主线,沿所述衬底的显示区域的第一侧布置;第二初始化主线,沿所述衬底的显示区域的第二侧布置;初始化电源线,电连接至所述像素并且电连接至所述第一初始化主线和所述第二初始化主线;以及第一电连接部分,包括用于将所述第一初始化主线电连接至所述初始化电源线的导电层。

[0010] 根据一个示例性实施方式,提供了一种制造有机发光显示设备的方法,所述方法

包括：在包括显示区域和位于所述显示区域外的非显示区域的衬底的显示区域中形成图案化的多个半导体层和在所述衬底的非显示区域中形成附加的半导体层；形成第一绝缘层以位于所述多个半导体层和所述附加的半导体层上方；在所述多个半导体层上形成栅电极和在所述附加的半导体层上形成封盖层；使用所述栅电极和所述封盖层作为掩模，对所述多个半导体层的不与所述栅电极对应的部分和所述附加的半导体层的不与所述封盖层对应的部分进行掺杂；形成第二绝缘层以位于所述第一绝缘层、所述栅电极和所述封盖层上方；图案化所述第一绝缘层和所述第二绝缘层以使所述多个半导体层的源区和漏区、所述附加的半导体层的不与所述封盖层对应的部分的至少一部分和所述封盖层的顶面暴露；在所述第二绝缘层上形成导电层以位于所述多个半导体层和所述附加的半导体层的未被所述第一绝缘层和所述第二绝缘层覆盖的部分以及所述封盖层上方；移除所述导电层的一部分以形成分别与所述多个导电层的源区和漏区连接的源电极和漏电极、移除封盖层、形成与所述附加的半导体层的第一部分连接的第一初始化主线、以及形成与所述附加的半导体层的第二部分连接的初始化电源线；以及对所述附加的半导体层的未被掺杂的部分进行掺杂。

[0011] 根据一个示例性实施方式，提供了一种制造有机发光显示设备的方法，所述方法包括：在包括显示区域和位于所述显示区域外的非显示区域的衬底的显示区域中形成图案化的多个半导体层和在所述衬底的非显示区域中形成附加的半导体层；形成第一绝缘层以位于所述多个半导体层和所述附加的半导体层上方；在所述多个半导体层上形成栅电极和在所述附加的半导体层上形成封盖层；使用所述栅电极和所述封盖层作为掩模，对所述多个半导体层的不与所述栅电极对应的部分和所述附加的半导体层的不与所述封盖层对应的部分进行掺杂；形成第二绝缘层以位于所述第一绝缘层、所述栅电极和所述封盖层上方；图案化所述第一绝缘层和所述第二绝缘层，以使所述多个半导体层的源区和漏区、所述附加的半导体层的不与所述封盖层对应的部分的至少一部分和所述封盖层的顶面暴露；在所述第二绝缘层上形成导电材料层，以位于所述多个半导体层和所述附加的半导体层的未被所述第一绝缘层和所述第二绝缘层覆盖的部分以及所述封盖层上；移除所述导电材料层的一部分，以形成分别与所述多个半导体层的源区和漏区连接的源电极和漏电极、形成从所述衬底的所述显示区域延伸至所述非显示区域中的初始化电源线、沿所述衬底上的所述显示区域的第一侧形成第一初始化主线、移除所述封盖层、以及使所述附加的半导体层的未被所述第一绝缘层和所述第二绝缘层覆盖的部分暴露；以及由像素的相对电极的材料形成导电层，所述导电层连接至所述初始化电源线和所述第一初始化主线。

[0012] 将理解，前面的一般描述和下面的详细描述是示例性的和说明性的，并且用于提供对所阐述的本发明的进一步解释。

附图说明

[0013] 通过参考附图详细描述本发明的示例性实施方式，本发明的上面和其它特征和优点将变得更加明显。

[0014] 图 1 是根据一个示例性实施方式的有机发光显示装置的示意图；

[0015] 图 2 是示出了图 1 所示的像素的实施例的示意性电路图；

[0016] 图 3 是示出了包括图 2 所示的驱动电路的图 1 所示的像素的实施例的示意性电路图；

[0017] 图 4 是示出了驱动图 3 所示的像素的方法的波形图；

[0018] 图 5 至图 8 是示出了图 1 的有机发光显示装置的制造过程的示意性剖视图；以及

[0019] 图 9 和图 10 是示出了根据一个示例性实施方式的有机发光显示装置的制造过程的示意性剖视图。

具体实施方式

[0020] 将参考附图更完整地描述本发明，在附图中示出了本发明的示例性实施方式。然而，本发明可以许多不同的形式实施，并且不应该被解释为受限于本文阐述的实施方式，而提供这些实施方式使得本公开透彻和完整，将本发明的概念完整地传达给本领域技术人员。在附图中，为了清楚起见，层和区域的厚度被夸大。

[0021] 在整个说明书中，还将理解当元件（例如，层、区域或衬底）被称为“位于”另一元件“之上”时，它可直接位于另一元件之上，或者不存在中间元件。如本文中所使用的，术语“和 / 或”包括所列相关项中的一个或多个的任意和全部组合。例如“至少一个”的表达在位于一系列元件之前时，修饰整列元件而不修饰列中的单独元件。将理解，为了此公开，“X、Y 和 Z 中的至少一个”可被解释成仅 X、仅 Y、仅 Z、或两个或更多项 X、Y 和 Z 的任意组合（例如，XYZ、XYY、YZZ、ZZ）。

[0022] 图 1 是根据一个实施例实施方式的有机发光显示设备的示意图。

[0023] 参考图 1，根据一个实例性实施方式的有机发光显示设备可包括扫描线 S1 至 Sn、第一控制线 CL1、第二控制线 CL2、数据线 D1 至 Dm、第一初始化主线 MVint1、第二初始化主线 MVint2 和初始化电源线 Vint。根据一个示例性实施方式的有机发光显示设备还可包括用于驱动扫描线 S1 至 Sn 的扫描驱动单元 1、用于驱动第一控制线 CL1 和第二控制线 CL2 的控制驱动单元 2、用于驱动数据线 D1 至 Dm 的数据驱动单元 3、位于扫描线 S1 至 Sn 与数据线 D1 至 Dm 交叉处的像素 4 和用于控制驱动单元 1、2 和 3 的时序控制单元 5。像素 4 可位于衬底的显示区域 DA 中。除了衬底的显示区域 DA 以外的一些区域可被称为非显示区域。

[0024] 根据一个示例性实施方式，扫描驱动单元 1 可在每个帧周期中顺序地将扫描信号提供至扫描线 S1 至 Sn。当扫描信号被提供至扫描线 S1 至 Sn 时，像素 4 的水平布置被选择为接收对应的相同扫描信号。

[0025] 数据驱动单元 3 将数据信号提供至数据线 D1 至 Dm 以与扫描信号同步。因此，数据信号被提供至由扫描信号选择的像素 4。

[0026] 根据一个示例性实施方式，控制驱动单元 2 可分别将第一控制信号和第二控制信号提供至共同连接至像素 4 中的每个的第一控制线 CL1 和第二控制线 CL2。这里，第一控制信号和第二控制信号可在每个帧周期开始时（例如，在扫描信号被提供至扫描线 S1 至 Sn 之前）被提供。

[0027] 根据一个示例性实施方式，第一电源线 ELVDD、第一控制线 CL1、第二控制线 CL2 和初始化电源线 Vint 可在显示区域 DA 交叉并且延伸到显示区域 DA 外。第一初始化主线 MVint1 位于衬底的显示区域 DA 外的一侧，第二初始化主线 MVint2 位于显示区域 DA 外的另一侧，每个初始化电源线 Vint 的端部分别电连接至第一初始化主线 MVint1 和第二初始化主线 MVint2。

[0028] 像素 4 位于衬底的显示区域 DA 内。更具体地，像素 4 可根据一个示例性实施方式

位于扫描线 S1 至 Sn（或第一控制线 CL1/ 第二控制线 CL2）与数据线 D1 至 Dm 的交叉处。像素 4 在第 i 帧周期中响应于被提供至扫描线 S1 至 Sn 的扫描信号而被载入数据信号。像素 4 同时在第 i 帧周期发出与在第 i-1 帧周期载入的数据信号对应的光。此外，像素 4 在第 i+1 帧周期响应于被提供至扫描线 S1 至 Sn 的扫描信号而被载入数据信号。然后，像素 4 同时在下一次数据信号被载入的第 i+1 帧周期发出与在第 i 帧周期被载入的数据信号对应的光。

[0029] 图 2 是示出了图 1 所示的像素的实施例的示意性电路图。参考图 2，根据一个示例性实施方式的有机发光显示设备的像素 4 包括第一晶体管 M1、第一电容器 C1、驱动电路 DC 和有机发光装置 OLED。

[0030] 根据一个示例性实施方式，有机发光装置 OLED 的像素电极连接至驱动电路 DC，有机发光装置 OLED 的相对电极连接至第二电源 ELVSS。有机发光装置 OLED 可响应于从驱动电路 DC 施加的电流产生具有预定亮度的光。

[0031] 根据一个示例性实施方式，第一晶体管 M1 的第一电极可连接至数据线 Dm，而第二电极可连接至与驱动电路 DC 连接的第一节点 N1。第一晶体管 M1 的栅电极连接至扫描线 Sn。当扫描信号从扫描线 Sn 被提供时，第一晶体管 M1 导通。

[0032] 根据一个示例性实施方式，第一电容器 C1 可连接在第一节点 N1 与第三电源 Vhold 之间。当第一晶体管 M1 导通时，第一电容器 C1 被充入与从数据线 Dm 提供的数据信号对应的电压。

[0033] 根据一个示例性实施方式，第三电源 Vhold 可以是被设定为预定电压的（在需要时可被充入低电平 / 高电平的）固定电源（例如，直流电源）。例如，第三电源 Vhold 可被设定成与第一电源 ELVDD 相同的电压。第三电源 Vhold 可是在需要时施加初始电压的初始化电源。根据一个示例性实施方式，第三电源 Vhold 可连接至初始化电源线 Vint、第一初始化主线 MVint1 或第二初始化主线 MVint2。第三电源 Vhold、初始化电源和第一电源 ELVDD 可在需要时具有相同的电势。

[0034] 根据一个示例性实施方式，连接至初始化电源线 Vint 的驱动电路 DC 可在第一控制信号被提供至第一控制线 CL1 时被初始化，并且可在第二控制信号被提供至第二控制线 CL2 时被充入与第一电容器 C1 中的电压对应的预定电压。充入预定电压的驱动电路 DC 控制与充入其内的电压对应的被施加至有机发光装置 OLED 的电流。也就是说，充入预定电压的驱动电路 DC 使与充入的电压对应的电流从第一电源 ELVDD 经由有机发光装置 OLED 流至第二电源 ELVSS。

[0035] 驱动电路 DC 可被配置成任意合适的电路以实现如上所述的功能。也就是说，驱动电路 DC 可以合适的方式被配置以响应于控制信号、数据信号和扫描信号，从第一电源 ELVDD 向有机发光装置 OLED 供电。驱动电路 DC 的配置不限于在本公开中具体示出的任意示例性实施方式。

[0036] 图 3 是示出了包括图 2 所示的驱动电路 DC 的图 1 所示的像素 4 的实施例的示意性电路图。

[0037] 参考图 3，根据一个示例性实施方式的驱动电路 DC 可包括例如七个晶体管 M2 至 M8 和一个电容器 C2。因此，每个像素 4 的像素电路可包括八个晶体管 M1 至 M8 和两个电容器 C1 和 C2。

[0038] 关于第二晶体管 M2, 第一电极可连接至第一节点 N1, 第二电极可连接至第二节点 N2。根据一个示例性实施方式, 第二晶体管 M2 可在帧周期中先于第一晶体管 M1 由来自第二控制线 CL2 的第二控制信号导通。第二晶体管 M2 在第二控制信号从第二控制线 CL2 提供时被导通, 因此电连接第一节点 N1 和第二节点 N2。

[0039] 关于第三晶体管 M3, 第一电极连接至初始化电源线 Vint, 第二电极连接至第三节点 N3。第三晶体管 M3 可在帧周期中先于第二晶体管 M2 由来自第一控制线 CL1 的第一控制信号导通。第三晶体管 M3 在第一控制信号从第一控制线 CL1 提供时被导通, 因此将初始电源从初始化电源线 Vint 施加至第三节点 N3。

[0040] 对于第四晶体管 M4, 第一电极连接至第三节点 N3, 第二电极连接至第四节点 N4。第四晶体管 M4 可与第二晶体管 M2 同时由来自第二控制线 CL2 的第二控制信号导通和截止。第四晶体管 M4 在第二控制信号从第二控制线 CL2 提供时被导通, 因此以二极管形式连接第六晶体管 M6。

[0041] 对于第五晶体管 M5, 第一电极连接至第一电源 ELVDD, 第二电极连接至第二节点 N2。第五晶体管 M5 可与第三晶体管 M3 同时由来自第一控制线 CL1 的第一控制信号导通和截止。

[0042] 对于第六晶体管 M6, 第一电极连接至第二节点 N2, 第二电极连接至第四节点 N4, 并且栅电极连接至第三节点 N3。第六晶体管 M6 将与被施加至第三节点 N3 的电压对应的电流从第一电源 ELVDD 经由有机发光装置 OLED 施加至第二电源 ELVSS, 而第七晶体管 M7 和第八晶体管 M8 由来自发光控制线 E 的发光控制信号导通。

[0043] 对于第七晶体管 M7, 第一电极连接至第四节点 N4, 第二节点连接至有机发光装置 OLED 的像素电极。第七晶体管 M7 在帧周期中在第一晶体管 M1 导通时由来自发光控制线 E 的发光控制信号导通, 然后维持其导通状态。

[0044] 对于第八晶体管 M8, 第一电极连接至第一电源 ELVDD, 第二电极连接至第二节点 N2。类似于第七晶体管 M7, 第八晶体管 M8 在帧周期中在第一晶体管 M1 导通时由来自发光控制线 E 的发光控制信号导通, 然后维持其导通状态。

[0045] 关于第二电容器 C2, 第一电极连接至第三节点 N3, 第二电极连接至第一电源 ELVDD。当第二晶体管 M2 和第四晶体管 M4 导通时, 第二电容器 C2 响应于从第一电容器 C1 供给的电压被充电。

[0046] 图 4 是示出了驱动图 3 所示的像素的方法的波形图。根据一个示例性实施方式, 每个像素 4 可使用同时发光方法被驱动, 并且可根据每个帧的多个周期(例如, 每个帧包括初始化周期 Int、补偿 / 数据传输周期 Vth/Dtrans 和扫描 / 发光周期 Scan/Emission)区别地操作。在扫描 / 发光周期 Scan/Emission 中, 扫描信号被顺序地输入扫描线, 作为响应, 数据信号被顺序地输入像素 4。根据一个示例性实施方式, 每个帧同时实现每个像素 4 中包括的驱动晶体管的初始和阈值电压补偿、数据传输和像素 4 的发光操作。

[0047] 参考图 4, 在作为第 i 帧周期开始的初始化周期 Int 中, 第一电源 ELVDD 的电压被设定成高电平, 第二电源 ELVSS 的电压和第一控制线 CL1 的第一控制信号被设定成低电平。由此, 第三晶体管 M3 和第五晶体管 M5 导通, 因此第一电源 ELVDD 的电压被施加至第二节点 N2, 使初始化电源线 Vint 的初始电源被施加至第三节点 N3。

[0048] 在补偿 / 数据传输周期 Vth/Dtrans 中, 第一电源 ELVDD 的电压、第二电源 ELVSS

的电压和第二控制线 CL2 的第二控制信号被设定成低电平。由此,第二晶体管 M2 导通,因此与在第 i 帧的扫描周期中被写入像素 4 的数据信号 D 对应且被存储在第一电容器 C1 中的电压被施加至第二节点 N2,即第六晶体管 M6 的第一电极。

[0049] 根据一个示例性实施方式,当第三节点 N3 使用比数据信号低的初始化电源线 Vint 的初始电压初始化时,以二极管形式连接的第六晶体管 M6 导通。当第六晶体管 M6 导通时,通过被施加至第六晶体管 M6 的电压(即,与在第 i 帧的扫描周期中被写入像素 4 的数据信号 D 对应且被存储在第一电容器 C1 中的电压)减去第六晶体管 M6 的阈值电压获得的电压被施加至第三节点 N3。此时,第二电容器 C2 被充入与被施加至第三节点 N3 的电压对应的电压。也就是说,第二电容器 C2 被充入与在第 i 帧周期提供的数据信号对应且减去用于补偿第六晶体管 M6 的阈值电压之后的电压。

[0050] 在扫描/发光周期 Scan/Emission 中,同时执行扫描和发光操作。在扫描/发光周期 Scan/Emission 中,第一电源 ELVDD 的电压被设定成高电平,第二电源 ELVSS 的电压和发光控制线 E 的发光控制信号被设定成低电平。然后,低电平扫描信号被顺序地输入扫描线 S1 至 Sn 中的每个,因此第一晶体管 M1 导通,由此使第 i 帧的数据信号 D 顺序地输入与每个扫描线连接的像素 4。因此,与第 i 帧的数据信号对应的电压被存储在第二电容器 C2 中。

[0051] 同时,在扫描/发光周期 Scan/Emission 中,第二晶体管 M2 截止以阻断第一节点 N1 与第二节点 N2。然后,第七晶体管 M7 和第八晶体管 M8 导通,因此第六晶体管 M6 的第一电极电连接至第一电源 ELVDD,而第二电极电连接至有机发光装置 OLED 的像素电极。根据一个示例性实施方式,第六晶体管 M6 响应于被施加至第三节点 N3 的电压,控制从第一电源 ELVDD 经由有机发光装置 OLED 流入第二电源 ELVSS 的电流。也就是说,有机发光装置 OLED 发出具有与在第 i 帧的扫描周期被写入像素 4 且被存储在第二电容器 C2 中的数据信号对应的亮度的光。根据一个示例性实施方式,显示区域中的所有像素 4 可同时发光。

[0052] 也就是说,在扫描/发光周期 Scan/Emission 中,第 i 帧的数据信号根据扫描信号被顺序地输入,而且显示区域中的所有像素 4 可响应于第 i 帧的数据信号同时发光。另一方面,发光周期 Emission 可部分地与扫描周期 Scan 重叠,并且可比扫描周期 Scan 执行更短的时间。

[0053] 在根据一个示例性实施方式的有机发光显示设备中,为了方便设计,下面描述连接至第三电源 Vhold 的第一电容器 C1 可连接至如上所述的初始化电源线 Vint。在这种情况下,当第一晶体管 M1 导通因此数据信号 D 被提供至第一节点 N1 时,如果连接至第一电容器 C1 的初始化电源线 Vint 的电压未被保持为稳定,数据信号 D 可未被精确地应用至第一节点 N1。

[0054] 因此,在根据一个示例性实施方式的有机发光显示设备中,如图 1 所示,第一初始化主线 MVint1 可被布置在衬底的显示区域 DA 外的一侧,第二初始化主线 MVint2 可被布置在其另一侧,而跨越显示区域 DA 的初始化电源线 Vint 的端部分别连接至第一初始化主线 MVint1 和第二初始化主线 MVint2。因此,在与仅提供一个初始化主线的情况相比时,初始化电源线 Vint 的仅一端连接至一个初始化主线,初始化主线 Vint 中的初始化电源的稳定性和均匀性可通过使因 IR 下降等引起的的影响最小化而显著增加。

[0055] 另一方面,在根据一个示例性实施方式的有机发光显示设备的制造过程中,在形

成像素电极、包括发光层的中间层和相对电极之前,可执行检查如图 1 和图 3 所示的各种晶体管和线路是否正确形成的过程。这是因为在所形成的晶体管和线路具有缺陷的同时,执行形成有机发光装置 OLED 的过程将不经济并且可能导致整个制造成本的增加。

[0056] 可使用各种方法检测晶体管和线路是否正确地形成。具体地,在初始化电源线 Vint 的情况下,可通过将测试终端连接至每个初始化电源线 Vint 的特定点并由此测量电信号值,有效地确定是否造成初始化电源线 Vint 的例如断路和短路的缺陷。

[0057] 不同于图 1,当仅第二初始化主线 MVint2 设置在显示区域 DA 的另一侧并且初始化线 Vint 仅电连接至第二初始化主线 MVint2 时(即,当未设置第一初始化主线 MVint1 时),可容易地确定初始化电源线 Vint 的例如短路或断路的缺陷。在这种情况下,可通过将测试终端在第二初始化主线 MVint2 的相反侧连接至初始化电源线 Vint 并由此测量电信号,容易地确定初始化电源线 Vint 的断路或短路。这是因为当初始化电源线有缺陷(例如,断路或短路)时,测试终端将能够检测到来自不同于其它正常初始化电源线的短路或断路的初始化电源线 Vint 的不正常信号,当第一初始化主线 MVint1 电连接至初始化电源线 Vint 时这是不可能的。

[0058] 然而,如图 1 所示,当第一初始化主线 MVint1 被布置在显示区域 DA 的一侧、第二初始化主线 MVint2 被布置在显示区域 DA 的另一侧并且初始化电源线 Vint 的端部电连接至第一初始化主线 MVint1 和第二初始化主线 MVint2 时,初始化电源线 Vint 的短路或断路不能容易地被检测到。这是因为即使任一个初始化主线短路或断路,测试终端电连接至另一初始化主线 Vint、第一初始化主线 MVint1 和第二初始化主线 MVint2,因此测量不到不正常的不同电信号。

[0059] 由此,对于根据一个示例性实施方式的有机发光显示设备,有机发光显示设备可包括如图 1 所述的第一初始化主线 MVint1、第二初始化主线 MVint2 和初始化电源线 Vint,如下面详细描述,根据一个示例性实施方式可有效地检测初始化电源线 Vint 的形成缺陷例如短路或断路。

[0060] 图 5 至图 8 是示出了图 1 的有机发光显示设备的制造过程的示意性剖视图。

[0061] 首先,如图 5 所示,在衬底 110 的显示区域 DA 内形成多个图案化的半导体层 130,并且可在衬底 110 的显示区域 DA 的一侧形成附加的半导体层 191。例如,可在衬底 110 的非显示区域 NDA 内形成附加的半导体 191。根据一个示例性实施方式,半导体层 130 和附加的半导体层 191 可由相同的过程同时形成以包括硅。半导体层 130 可充当图 3 所示的晶体管 M1 至 M8 的有源层。附加的半导体层 191 可被形成为岛或被形成为沿 NDA 延伸。在一个示例性实施方式中,附加的半导体层 191 可被形成为岛使得初始化电源线 Vint 与第一初始化主线 MVint 电断路。

[0062] 衬底 110 可由例如玻璃材料、金属材料或塑料材料的各种材料形成。如果合适,在形成半导体层 130 和附加的半导体层 191 之前,可在衬底 110 上执行形成包括例如氧化硅或氮化硅的缓冲层 120 的过程以平坦化衬底 110 的表面或防止杂质等渗入半导体层 130。

[0063] 在形成半导体层 130 和附加的半导体层 191 之后,可由氧化硅和 / 或氮化硅形成第一绝缘层 140 以覆盖半导体层 130 和附加的半导体层 191。第一绝缘层 140 可例如为栅绝缘层。

[0064] 然后,在第一绝缘层 140 上形成栅电极 150 和封盖层 193。可由相同材料形成的栅

电极 150 和封盖层 193 可在相同的时间由相同的过程形成。栅电极 150 和封盖层 193 可由例如铝(Al)、铂(Pt)、钯(Pd)、银(Ag)、镁(Mg)、金(Au)、镍(Ni)、钕(Nd)、铱(Ir)、铬(Cr)、锂(Li)、钙(Ca)、钼(Mo)、钛(Ti)、钨(W)和铜(Cu)中的至少一种形成以具有单层结构或多层结构。

[0065] 根据一个示例性实施方式,在形成栅电极 150 和封盖层 193 之后,使用栅电极 150 和封盖层 193 作为掩模,对多个半导体层 130 的不与栅电极 150 对应的部分和附加的半导体层 191 的不与封盖层 193 对应的部分进行掺杂。由此,未对多个半导体层 130 的与栅电极 150 对应的部分和附加的半导体层 191 的与封盖层 193 对应的部分进行掺杂,因此这些部分仍然不具有导电性。

[0066] 然后,形成第二绝缘层 160 以覆盖第一绝缘层 140、栅电极 150 和封盖层 193,然后图案化第二绝缘层 160。以这种方式,如图 6 所示,使多个半导体层 130 中的每个的源区和漏区、附加的半导体层 191 的不与封盖层 193 对应的至少一部分和封盖层 193 的顶面暴露。以这种方式形成的第二绝缘层 160 可被认为是绝缘夹层。第二绝缘层 160 可由例如氧化硅或氮化硅的材料形成以具有单层结构或多层结构。

[0067] 同时,在图案化第二绝缘层 160 的期间还移除第一绝缘层 140 的一部分。因此,如图 6 所示,具有与封盖层 193 的形状对应的岛形状的岛绝缘层 140' 位于附加的半导体层 191 与封盖层 193 之间。岛绝缘层 140' 可被认为是由图案化第一绝缘层 140 导致的层。

[0068] 然后,在第二绝缘层 160 上形成导电层以覆盖多个半导体层 130 和附加的半导体层 191 的未被第一绝缘层 140 和第二绝缘层 160 和封盖层 193 覆盖的部分,然后图案化导电层。如图 7 所示,形成与多个半导体层 130 中的每个的源区和漏区接触的源/漏电极 170,并且通过图案化移除封盖层 193。此外,形成与附加的半导体层 191 的一侧接触的第一初始化主线 MVint1 和与附加的半导体层 191 的另一侧接触的初始化电源线 Vint。也就是说,可同时形成由相同材料形成的源/漏电极 170、第一初始化主线 MVint1 和初始化电源线 Vint。同时还可在衬底的另一侧形成第二初始化主线 MVint2(未示出)。在这种情况下,初始化电源线 Vint 可直接连接或电连接至第二初始化主线 MVint2。

[0069] 源/漏电极 170、第一初始化主线 MVint1、初始化电源线 Vint 和/或第二初始化主线 MVint2 可由例如铝(Al)、铂(Pt)、钯(Pd)、银(Ag)、镁(Mg)、金(Au)、镍(Ni)、钕(Nd)、铱(Ir)、铬(Cr)、锂(Li)、钙(Ca)、钼(Mo)、钛(Ti)、钨(W)和铜(Cu)中的至少一种形成以具有单层结构或多层结构。

[0070] 根据一个示例性实施方式,可有效地确定初始化电源线 Vint 具有例如短路或断路的缺陷。也就是说,初始化电源线 Vint 的一端未电连接至第一初始化主线 MVint1,但是其另一端电连接至第二初始化主线 MVint2。这是因为初始化电源线 Vint 的一端与附加的半导体层 191 的一端接触,并且第一初始化主线 MVint1 也与附加的半导体层 191 的另一端接触,但是未对附加的半导体层 191 的与岛绝缘层 140' 对应的部分进行掺杂,因此附加的半导体层 191 的导电性极低。因此,可通过将测试终端在第二初始化主线 MVint2 的相反侧而不是布置有第二初始化主线 MVint2 的一侧连接至初始化电源线 Vint,有效地确定每个初始化电源线 Vint 是否具有例如短路或断路的缺陷。还可有效地确定除了初始化电源线 Vint 以外的配线和信号线、或例如薄膜晶体管的电路元件被正确地形成或有缺陷。

[0071] 回去参考图 7,可在测试之后对附加的半导体层 191 的未被掺杂的部分进行掺杂。

由于不同于封盖层 193, 岛绝缘层 140' 不是金属层, 掺杂物可穿过岛绝缘层 140' 并且可被注入附加的半导体层 191。已经对附加的半导体层 191 的不与岛绝缘层 140' 对应的部分进行掺杂。结果, 附加的半导体层 191 的不与岛绝缘层 140' 对应的部分的掺杂浓度高于附加的半导体层 191 的与岛绝缘层 140' 对应的部分的掺杂浓度。初始化电源线 Vint 可通过掺杂电连接至第一初始化主线 MVint1。

[0072] 然后, 可在显示区域 DA 和非显示区域 NDA 中形成钝化层 181 和平坦化膜 182 以覆盖晶体管 TFT 等。此外, 可执行下面的步骤: 可在平坦化膜 182 上形成电连接至晶体管 TFT 的像素电极 210; 可形成像素限定膜 183 以使像素电极 210 的至少中央部分暴露; 可在至少像素电极 210 上形成包括发光层的中间层 220; 以及可在显示区域 DA 中完整地形成相对电极 230 以覆盖中间层 220, 由此制造如图 8 所示的有机发光显示设备。这里, 包括像素电极 210、中间层 220 和相对电极 230 的部件可被称为有机发光装置 (OLED) 200。

[0073] 图 9 和图 10 是示出了根据一个示例性实施方式的有机发光显示设备的制造过程的示意性剖视图。首先, 如上参考图 6 和图 7 所述, 在图案化第一绝缘层 140 和第二绝缘层 160 之后, 在第二绝缘层 160 上形成导电层以覆盖封盖层 193 和多个导电层 130 和附加的导电层 191 的未被第一绝缘层 140 和第二绝缘层 160 覆盖的部分, 然后图案化导电层。

[0074] 如图 9 所示, 形成与多个导电层 130 中的每个的源区和漏区接触的源 / 漏电极 170, 并且通过图案化移除封盖层 193。此外, 在衬底 110 上形成从显示区域 DA 朝向显示区域 DA 外的一侧延伸的初始化电源线 Vint 和设置在显示区域 DA 外的该侧上的第一初始化主线 MVint1, 并且使附加的导电层 191 的未被第一绝缘层 140 和第二绝缘层 160 覆盖的部分暴露。尽管图 9 示出了仅存在于显示区域 DA 外的初始化电源线 Vint, 这是为了方便描述, 并且可在显示区域 DA 中形成初始化电源线 Vint 以朝向显示区域 DA 外延伸, 例如如图 1 所示。

[0075] 以这种方式, 可由相同的过程同时形成根据一个示例性实施方式可由相同材料形成的源 / 漏电极 170、第一初始化主线 MVint1 和初始化电源线 Vint。还可由相同的过程同时形成第二初始化主线 MVint2。在这种情况下, 初始化电源线 Vint 可直接连接或电连接至第二初始化主线 MVint2。

[0076] 在这种情况下, 可有效地确定初始化电源线 Vint 是否具有例如断路或短路的缺陷。也就是说, 初始化电源线 Vint 的一端未电连接至第一初始化主线 MVint1, 但是其另一端电连接至第二初始化主线 MVint2。因此, 可不在第二初始化主线 MVint2 的一侧使用测试终端, 而在第二初始化主线 MVint2 的相反侧上的初始化电源线 Vint 中的每个上使用测试终端, 有效地确定每个初始化电源线 Vint 是否有缺陷。还可有效地确定除了初始化电源线以外的配线和信号线、或例如薄膜晶体管的电路部件是否被正确地形成。

[0077] 然后, 可在显示区域 DA 和非显示区域 NDA 中形成钝化膜 181 和平坦化膜 182 以覆盖晶体管 TFT 等。此外, 可执行下面的步骤: 可在平坦化膜 182 上形成电连接至晶体管 TFT 的像素电极 210; 可形成像素限定膜 183 以使像素电极 210 的至少中央部分暴露; 可在至少像素电极 210 上形成包括发光层的中间层 220; 以及可在显示区域 DA 中完整地形成相对电极 230 以覆盖中间层 220, 由此制造如图 10 所示的有机发光显示设备。

[0078] 同时, 当在钝化膜 181 和平坦化膜 182 中形成接触孔以使像素电极 210 和晶体管 TFT 彼此电连接时, 还可移除钝化膜 181 和平坦化膜 182 的位于附加的半导体层 191 上方的

部分。此外,当图案化像素限定膜 183 以使像素电极 210 的至少中央部分暴露时,还可移除像素限定膜 183 的位于附加的半导体层 191 上方的部分。然后,当形成相对电极 230 时,可同时由与相对电极 230 相同的材料形成与初始化电源线 Vint 和第一初始化主线 MVint1 接触的导电层 195。而且,可在附加的半导体层 191 所在的位置形成导电层 195。初始化电源线 Vint 可通过导电层 195 电连接至第一初始化主线 MVint1。

[0079] 回去参考图 9,如有必要可对附加的半导体层 191 的未被掺杂的部分进行掺杂。在这种情况下,由于不同于封盖层 193,岛绝缘层 140' 不是金属层,掺杂物可穿过岛绝缘层 140' 并且可被注入附加的半导体层 191。已经对附加的半导体层 191 的不与岛绝缘层 140' 对应的部分进行掺杂。结果,附加的半导体层 191 的不与岛绝缘层 140' 对应的部分中的掺杂浓度高于附加的半导体层 191 的与岛绝缘层 140' 对应的部分中的掺杂浓度。

[0080] 参考图 10,可根据一个示例性实施方式形成导电层 195。同时,钝化层 181、平坦化膜 182 和像素限定膜 183 以及第一绝缘层 140 和第二绝缘层 160 已经存在,因此导电层 195 可能不均匀地形成于位于膜的开口内的相对深区域的底面(即,附加的半导体层 191 的顶面),因此,导电层 195 可能具有例如断路的缺陷。当导电层 195 被形成为无意地断路时,初始化电源线 Vint 和第一初始化主线 MVint1 可能未电连接至彼此。

[0081] 然而,根据一个示例性实施方式,当对附加的半导体层 191 进行掺杂由此使其具有导电性时,初始化电源线 Vint 通过导电层 195 和附加掺杂的附加的半导体层 191 可靠地电连接至第一初始化主线 MVint1。也就是说,即使导电层 195 断路,当导电层 195 的一部分将第一初始化主线 MVint1 和附加的半导体层 191 电连接至彼此并且其另一部分将初始化电源线 Vint 和附加的半导体层 191 电连接至彼此时,初始化电源线 Vint 可通过导电层 195 和掺杂的附加的半导体层 191 电连接至第一初始化主线 MVint1。

[0082] 至此已经描述了制造有机发光显示设备的方法,但是本发明不限于此。有机发光显示设备也在本发明的范围内。

[0083] 例如,如图 1 至图 3 和图 8 所示,根据本发明的一个示例性实施方式的有机发光显示设备可包括位于衬底 110 的显示区域 DA 内、位于扫描线 S1 至 Sn 与数据线 D1 至 Dm 交叉处的像素 4,位于衬底 110 的显示区域 DA 外的一侧的第一初始化主线 MVint1、位于衬底 110 的显示区域 DA 外的另一侧的第二初始化主线 MVint2、电连接至像素 4 且其端部分别电连接至第一初始化主线 MVint1 和第二初始化主线 MVint2 的初始化电源线 Vint、以及包括与位于其一侧的第一初始化主线 MVint1 接触且与位于其另一侧的初始化电源线 Vint 接触的附加的导电层 191 的第一电连接部分,以电连接第一初始化主线 MVint1 和初始化电源线 Vint。

[0084] 在根据一个示例性实施方式的有机发光显示设备中,可容易地确定在制造过程中初始化电源线 Vint 是否有缺陷(例如,短路或断路),并且能够显著增加通过初始化电源线 Vint 被施加至显示区域 DA 的像素 4 的初始化电源的均匀性。

[0085] 根据一个示例性实施方式,掺杂的附加的半导体层 191 可与包括在像素 4 中的薄膜晶体管的半导体层 130 位于同一层上。初始化电源线 Vint 可与包括在像素 4 中的薄膜晶体管 TFT 的源/漏电极 170 位于同一层上,并且可与通过位于初始化电源线 Vint 下方的第二绝缘层 160 的用于使掺杂的附加的半导体层 191 的至少一部分暴露的开口掺杂的附加的半导体层 191 接触。

[0086] 作为另一实施例,初始化电源线 Vint 可与例如栅电极 150 的其它部件位于同一层上而不是与源 / 漏电极 170 位于同一层上。在这种情况下,与源 / 漏电极 170 位于同一层上且与附加的半导体层 191 接触的导电层可通过接触孔等电连接至与导电层位于不同层上的初始化电源线 Vint。

[0087] 如图 8 所示,第一初始化主线 MVint1 可位于第二绝缘层 160 上,并且可与通过第二绝缘层 160 的用于使掺杂的半导体层 191 的至少一部分暴露的开口被掺杂的附加的半导体层 191 接触。同时,具有岛形状的岛绝缘层 140' 可位于附加的半导体层 191 的掺杂部分之间,并且岛绝缘层 140' 可包括与位于初始化电源线 Vint 下方的第二绝缘层 160 下的第一绝缘层 140 相同的材料。

[0088] 根据本发明的一个示例性实施方式的有机发光显示设备可具有如图 1 至图 3 和图 10 所示的配置。也就是说,根据本发明的一个示例性实施方式的有机发光显示设备可包括第二电连接部分,第二电连接部分包括与位于一端的第一初始化主线 MVint1 和位于另一侧的初始化电源线 Vint 接触的导电层 195 以电连接第一初始化主线 MVint1 和初始化电源线 Vint。这里,第二电连接部分可被认为是导电层 195 自身。

[0089] 在根据一个示例性实施方式的有机发光显示设备中,可容易地确定初始化电源线 Vint 是否具有在制造过程中产生的缺陷(例如,断路或短路),能够显著增加通过初始化电源线 Vint 被应用至显示区域 DA 的像素 4 的初始化电源的均匀性。

[0090] 根据一个示例性实施方式,导电层 195 可与相对电极 230 同时由相同的过程形成。也就是说,导电层 195 可包括与相对电极 230 相同的材料。导电层 195 可直接与初始化电源线 Vint 和第一初始化主线 MVint1 接触,如图 10 所示。

[0091] 导电层 195 还可包括如上所述的第一电连接部分,即,掺杂的附加的半导体层 191,并且掺杂的附加的半导体层 191 可与导电层 195 接触。

[0092] 尽管已经描述了包括如图 3 所示的像素电路的像素 4,本发明的示例性实施方式不限于此。也就是说,只要有机发光显示设备包括位于衬底 110 的显示区域 DA 外的一侧的第一初始化主线 MVint1、位于衬底 110 的显示区域 DA 外的另一侧的第二初始化主线 MVint2、以及电连接至第一初始化主线 MVint1 和第二初始化主线 MVint2 的初始化电源线 Vint,像素电路可以多种方式进行修改。

[0093] 此外,上述的第一电连接部分和 / 或第二电连接部分可位于多个初始化电源线 Vint 中的每个与第一初始化主线 MVint1 之间。

[0094] 本发明的上述实施方式可实现能够有效确定在制造过程中是否发生缺陷的有机发光显示设备和制造有机发光显示设备的方法。然而,本发明不限于这些示例性实施方式。

[0095] 尽管已经参考本发明的示例性实施方式具体示出和描述了本发明,但是本领域普通技术人员将理解可进行形式和细节的改变而不背离由下面的权利要求限定的本发明的精神和范围。

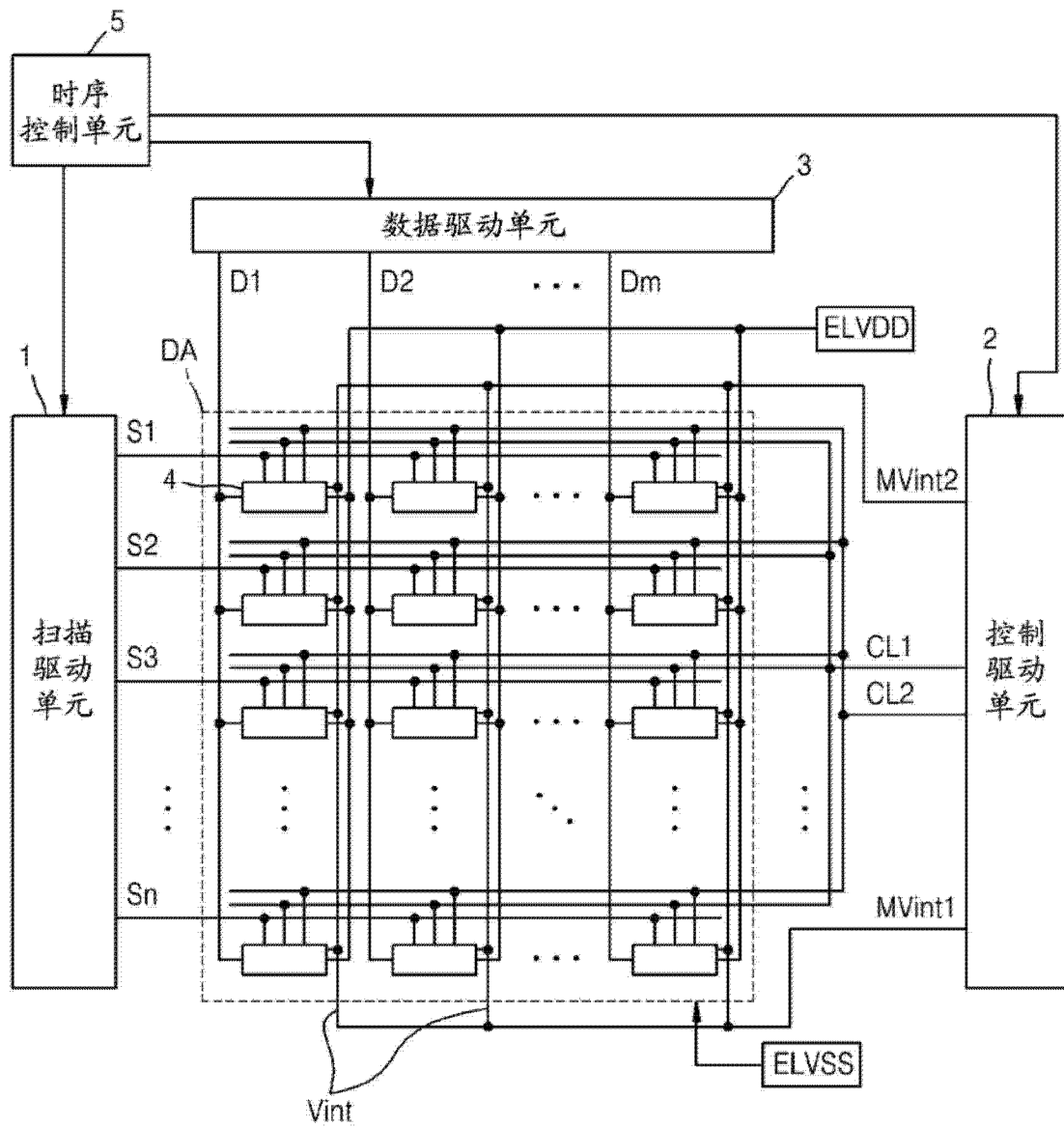


图 1

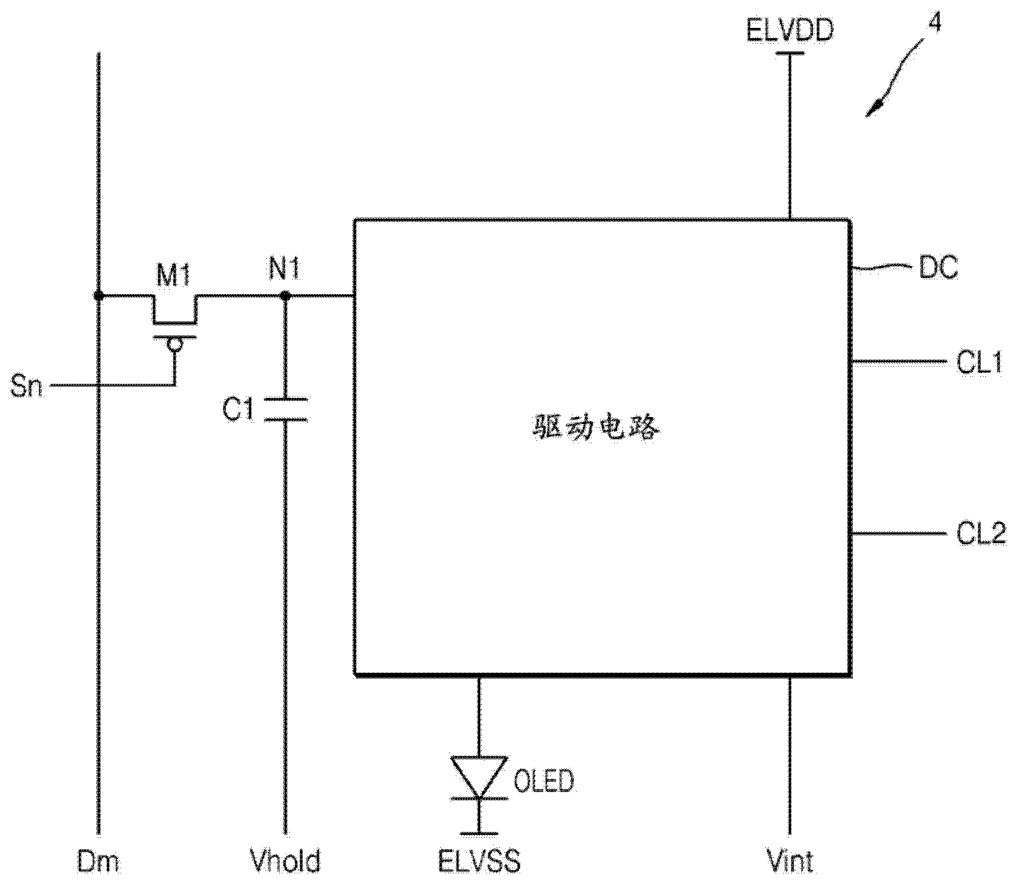


图 2

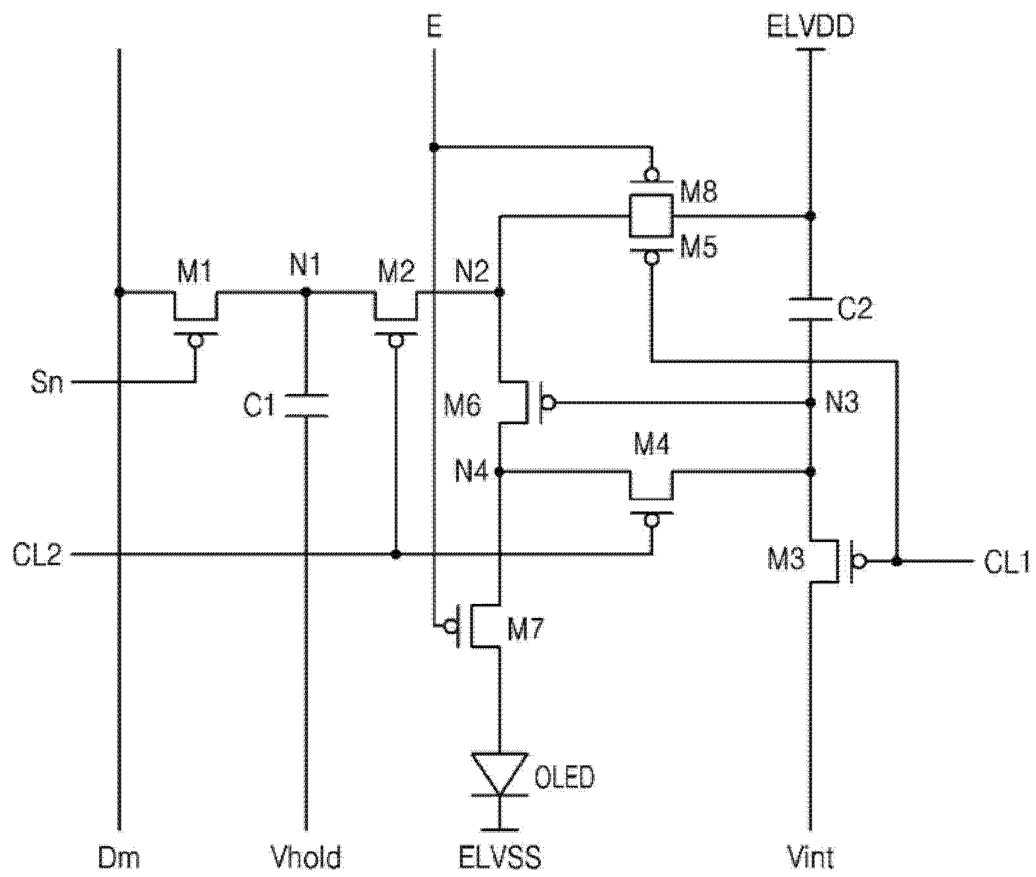


图 3

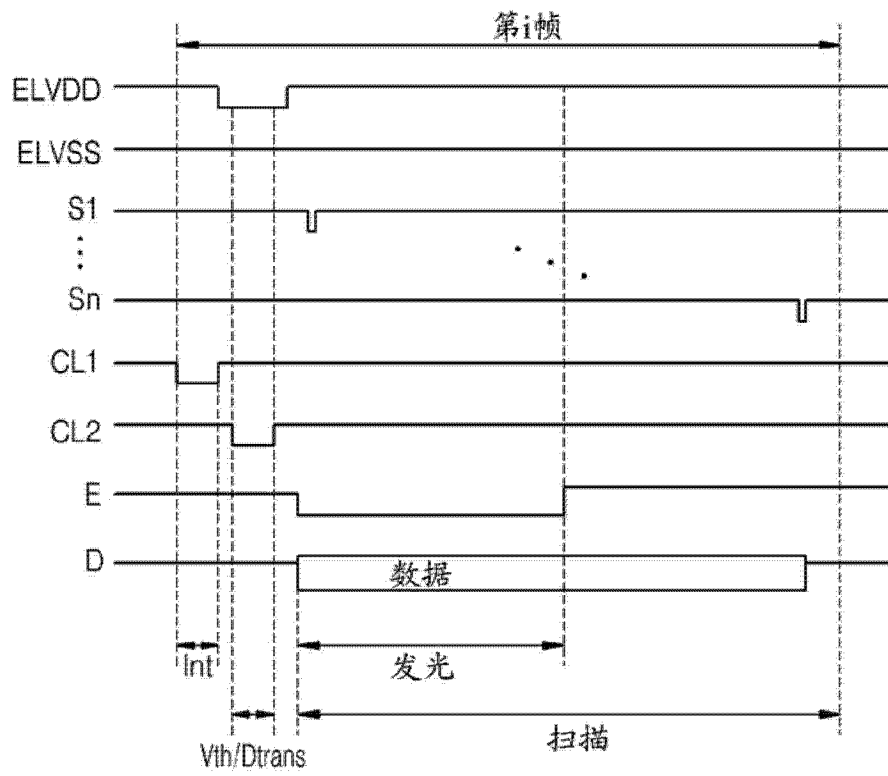


图 4

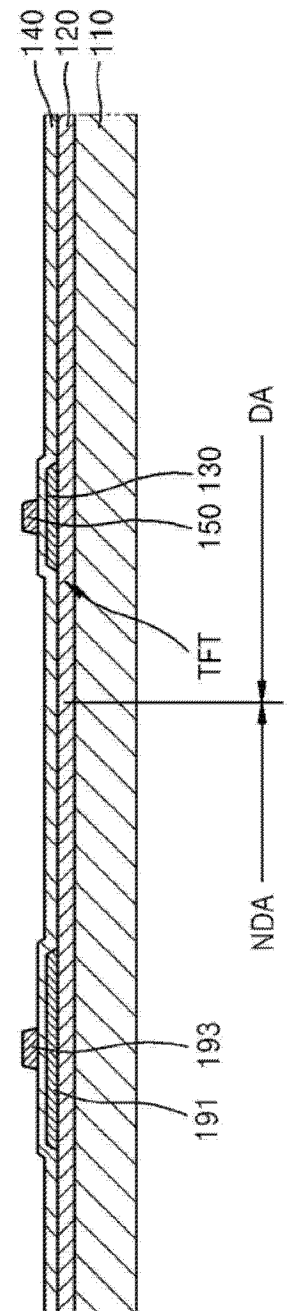


图 5

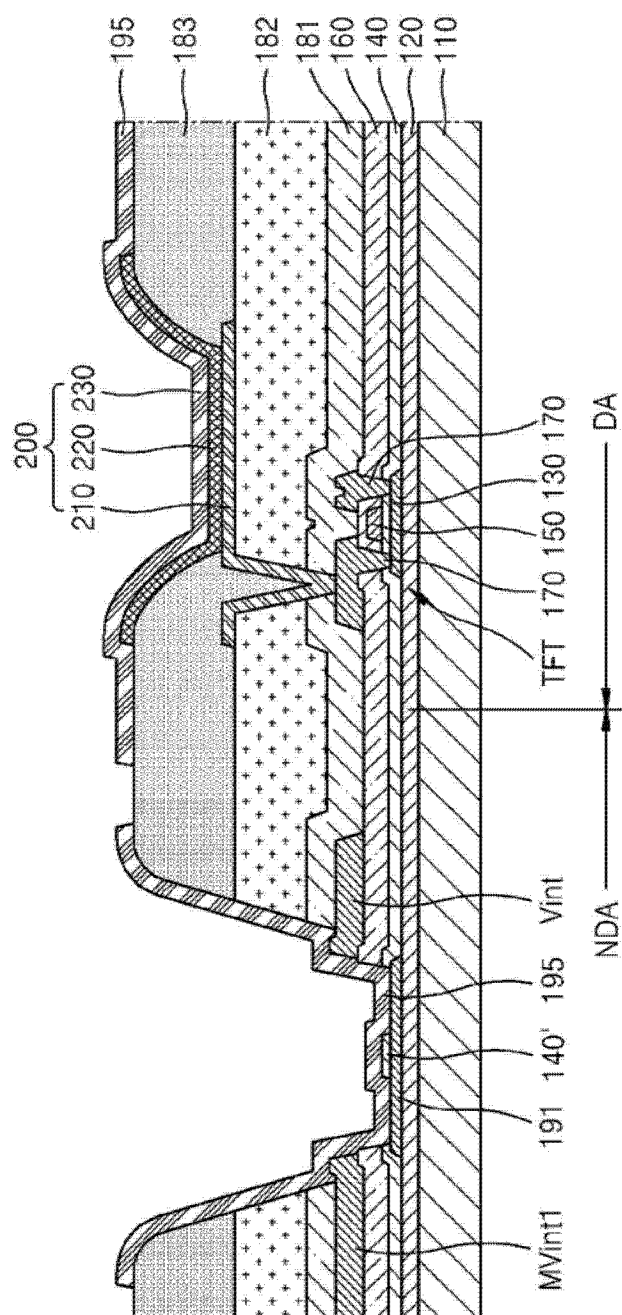


图 10

专利名称(译)	有机发光显示设备及其制造方法		
公开(公告)号	CN104218056A	公开(公告)日	2014-12-17
申请号	CN201410093512.7	申请日	2014-03-13
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示有限公司		
当前申请(专利权)人(译)	三星显示有限公司		
[标]发明人	朴钟贤 朴景薰 柳春基 许成权		
发明人	朴钟贤 朴景薰 柳春基 许成权		
IPC分类号	H01L27/32 H01L51/56 G09G3/32		
代理人(译)	杨莘		
优先权	1020130063076 2013-05-31 KR		
外部链接	Espacenet SIPO		

摘要(译)

提供了一种有机发光显示设备。所述有机发光显示设备包括：像素，被布置在衬底的显示区域中和扫描线与数据线的交叉处；第一初始化主线，沿所述衬底的显示区域的第一侧布置；第二初始化主线，沿所述衬底的显示区域的第二侧布置；初始化电源线，连接至所述像素、所述第一初始化主线和所述第二初始化主线；以及第一电连接部分，包括掺杂的半导体层，所述掺杂的半导体层的第一部分连接至所述第一初始化主线，并且所述掺杂的半导体层的第二部分连接至所述初始化电源线。

