



(12) 发明专利申请

(10) 申请公布号 CN 103903564 A

(43) 申请公布日 2014. 07. 02

(21) 申请号 201410102943. 5

(22) 申请日 2014. 03. 19

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

申请人 北京京东方显示技术有限公司

(72) 发明人 张春兵 郭瑞 王峥 金香华

(74) 专利代理机构 北京银龙知识产权代理有限公司

公司 11243

代理人 许静 安利霞

(51) Int. Cl.

G09G 3/32 (2006. 01)

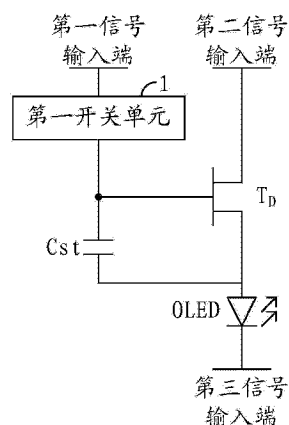
权利要求书2页 说明书9页 附图5页

(54) 发明名称

像素电路及驱动方法、有机发光显示面板和显示装置

(57) 摘要

本发明提供了一种像素电路及其驱动方法、有机发光显示面板及显示装置,通过在像素电路中设置第一信号输入端,用于在充电阶段接收持续第一时间的充电信号;第一开关单元,连接于存储电容和第一信号输入端之间,所述第一开关单元能够在所述持续第一时间的充电信号的控制下处于导通状态,以使所述充电信号对所述存储电容充电所述第一时间,使所述存储电容达到第一电量;所述第一时间与一显示灰阶等级对应,所述存储电容处于所述第一电量时,所述有机发光二极管在发光阶段的发光亮度与所述显示灰阶等级对应。从而可简化像素电路结构组成和驱动过程,降低驱动电路板硬件设计难度,减小驱动电路板的面积,使显示面板和显示装置达到轻型化的效果。



1. 一种像素电路,包括:驱动晶体管、存储电容、有机发光二极管,其特征在于,所述像素电路还包括:

第一信号输入端,用于在充电阶段接收持续第一时间的充电信号;

第一开关单元,连接于所述存储电容的第一端和所述第一信号输入端之间,所述第一开关单元能够在所述持续第一时间的充电信号的控制下处于导通状态,以使所述充电信号对所述存储电容充电所述第一时间,使所述存储电容达到第一电量;

其中,所述第一时间与一显示灰阶等级对应,所述存储电容处于所述第一电量时,所述有机发光二极管在发光阶段的发光亮度与所述显示灰阶等级对应。

2. 如权利要求1所述的像素电路,其特征在于,所述驱动晶体管的源极连接第二信号输入端;

所述驱动晶体管的栅极与所述存储电容的第一端连接;

所述驱动晶体管的漏极与所述存储电容的第二端、所述有机发光二极管的阳极连接;

所述有机发光二极管的阴极与第三信号输入端连接。

3. 如权利要求1所述的像素电路,其特征在于,所述充电信号为具有预设占空比的信号,所述预设占空比决定所述第一时间。

4. 如权利要求1所述的像素电路,其特征在于,所述第一开关单元包括第一薄膜晶体管;

所述第一薄膜晶体管的源极和栅极,与所述第一信号输入端连接,所述第一薄膜晶体管的漏极与所述存储电容的第一端连接。

5. 如权利要求1所述的像素电路,其特征在于,所述第一开关单元包括第一压敏电阻;

所述第一压敏电阻的第一端与所述第一信号输入端连接,所述第一压敏电阻的第二端与所述存储电容的第一端连接。

6. 如权利要求5所述的像素电路,其特征在于,所述第一压敏电阻为正温度系数压敏电阻。

7. 如权利要求1至6任一项所述的像素电路,其特征在于,所述第一信号输入端,还用于在放电阶段接收持续第二时间的放电信号;

所述第一开关单元能够在所述持续第二时间的放电信号的控制下处于导通状态,以使所述放电信号对所述存储电容放电所述第二时间。

8. 如权利要求1所述的像素电路,其特征在于,还包括:

第四信号输入端,用于在放电阶段接收持续第二时间的放电信号;

第二开关单元,连接于所述存储电容的第一端和所述第四信号输入端之间,所述第二开关单元能够在所述放电信号的控制下处于导通状态,以使所述放电信号对所述存储电容放电所述第二时间。

9. 如权利要求8所述的像素电路,其特征在于,所述第二开关单元包括第二薄膜晶体管;

所述第二薄膜晶体管的源极和栅极,与所述第四信号输入端连接,所述第二薄膜晶体管的漏极与所述存储电容的第一端连接。

10. 如权利要求8所述的像素电路,其特征在于,所述第二开关单元包括第二压敏电阻;

所述第二压敏电阻的第一端与所述第四信号输入端连接,所述第二压敏电阻的第二端与所述存储电容的第一端连接。

11. 如权利要求 10 所述的像素电路,其特征在于,所述第二压敏电阻为负温度系数压敏电阻。

12. 一种像素电路驱动方法,其特征在于,包括:

确定像素电路所在像素单元当前显示画面的显示灰阶等级;

基于所述显示灰阶等级,确定为像素电路中存储电容充电的第一时间,所述第一时间与所述显示灰阶等级对应;

在充电阶段,向像素电路中的第一信号输入端输入持续所述第一时间的充电信号,其中,像素电路中的第一开关单元能够在所述充电信号的作用下处于导通状态,以使所述充电信号对所述存储电容充电所述第一时间,使所述存储电容达到第一电量,所述存储电容处于所述第一电量时,像素电路中的有机发光二极管在发光阶段的发光亮度与所述显示灰阶等级对应。

13. 如权利要求 12 所述的像素电路驱动方法,其特征在于,还包括:

在放电阶段,向像素电路中的第一信号输入端输入放电信号,其中,第一开关单元能够在所述放电信号控制下处于导通状态,以使所述放电信号为所述存储电容放电;或者,

在放电阶段,向像素电路中的第四信号输入端输入放电信号,其中,第二开关单元能够在所述放电信号控制下处于导通状态,以使所述放电信号为所述存储电容放电。

14. 如权利要求 12 所述的像素电路驱动方法,其特征在于,还包括:

确定一帧画面中所包括的显示灰阶等级数量以及每一个显示灰阶等级对应的像素单元;

确定每一个显示灰阶等级对应的充电时间,以及像素单元的位置信息;

按一预设顺序,依次向不同显示灰阶等级对应的像素单元,发送持续对应充电时间的充电信号,以使对应不同显示灰阶等级对应的像素单元在一帧画面显示时间内依次发光。

15. 一种有机发光显示面板,其特征在于,包括所述权利要求 1-11 任一项的像素电路。

16. 一种显示装置,其特征在于,包括如权利要求 15 所述的有机发光显示面板。

像素电路及驱动方法、有机发光显示面板和显示装置

技术领域

[0001] 本发明涉及有机发光显示领域,尤其涉及一种像素电路及驱动方法、有机发光显示面板和显示装置。

背景技术

[0002] 传统的显示设备在给像素点即像素单元充电时,都是给每一个像素单元一个固定的电压值去充电,这个电压值是通过伽玛(Gamma)校正电路产生的。

[0003] 现有设计的伽玛校正电路采用一连串的伽玛电阻,通过电阻的分压作用,得到一组伽玛电压值。在驱动芯片(Source IC)给每一个像素单元充电时,就是以伽玛电压为参考电压进行输出,来给每一个像素单元充电的。

[0004] 例如对于6字节(bit)的输出信号,当要在某一个像素单元显示某一级灰阶,如第60级灰阶L60时,源极驱动芯片会根据时序控制器(TCON)传送过来的数据,找到伽玛电压中L60对应的电压值V60,进而源极驱动芯片会向这个像素单元输出V60的电压,来给该像素单元充电。

[0005] 现有技术中的这种电路设计,由于伽玛电阻的数量很多,占用了过多的驱动电路板(PCB)面积,从而使得驱动电路板的面积变大,并导致驱动电路板布局设计复杂,伽玛电压的走线不易实现,同时,伽玛电阻的数量众多,也导致伽玛电阻的调试复杂。

发明内容

[0006] 本发明提供一种像素电路及驱动方法、有机发光显示面板及显示装置,从而可简化像素电路结构组成和驱动过程,降低驱动电路板硬件设计难度,减小驱动电路板的面积,使显示面板和显示装置达到轻型化的效果。

[0007] 本发明提供方案如下:

[0008] 本发明实施例提供了一种像素电路,包括:驱动晶体管、存储电容、有机发光二极管,所述像素电路还包括:

[0009] 第一信号输入端,用于在充电阶段接收持续第一时间的充电信号;

[0010] 第一开关单元,连接于所述存储电容的第一端和所述第一信号输入端之间,所述第一开关单元能够在所述持续第一时间的充电信号的控制下处于导通状态,以使所述充电信号对所述存储电容充电所述第一时间,使所述存储电容达到第一电量;

[0011] 其中,所述第一时间与一显示灰阶等级对应,所述存储电容处于所述第一电量时,所述有机发光二极管在发光阶段的发光亮度与所述显示灰阶等级对应。

[0012] 优选的,所述驱动晶体管的源极连接第二信号输入端;

[0013] 所述驱动晶体管的栅极与所述存储电容的第一端连接;

[0014] 所述驱动晶体管的漏极与所述存储电容的第二端、所述有机发光二极管的阳极连接;

[0015] 所述有机发光二极管的阴极与第三信号输入端连接。

[0016] 优选的,所述充电信号为具有预设占空比的信号,所述预设占空比决定所述第一时间。

[0017] 优选的,所述第一开关单元包括第一薄膜晶体管;

[0018] 所述第一薄膜晶体管的源极和栅极,与所述第一信号输入端连接,所述第一薄膜晶体管的漏极与所述存储电容的第一端连接。

[0019] 优选的,所述第一开关单元包括第一压敏电阻;

[0020] 所述第一压敏电阻的第一端与所述第一信号输入端连接,所述第一压敏电阻的第二端与所述存储电容的第一端连接。

[0021] 优选的,所述第一压敏电阻为正温度系数压敏电阻。

[0022] 优选的,所述第一信号输入端,还用于在放电阶段接收持续第二时间的放电信号;

[0023] 所述第一开关单元能够在所述持续第二时间的放电信号的控制下处于导通状态,以使所述放电信号对所述存储电容放电所述第二时间。

[0024] 优选的,所述像素电路还包括:

[0025] 第四信号输入端,用于在放电阶段接收持续第二时间的放电信号;

[0026] 第二开关单元,连接于所述存储电容第一端和所述第四信号输入端之间,所述第二开关单元能够在所述放电信号的控制下处于导通状态,以使所述放电信号对所述存储电容放电所述第二时间。

[0027] 优选的,所述第二开关单元包括第二薄膜晶体管;

[0028] 所述第二薄膜晶体管的源极和栅极,与所述第四信号输入端连接,所述第二薄膜晶体管的漏极与所述存储电容的第一端连接。

[0029] 优选的,所述第二开关单元包括第二压敏电阻;

[0030] 所述第二压敏电阻的第一端与所述第四信号输入端连接,所述第二压敏电阻的第二端与所述存储电容的第一端连接。

[0031] 优选的,所述第二压敏电阻为负温度系数压敏电阻。

[0032] 本发明实施例还提供了一种像素电路驱动方法,包括:

[0033] 确定像素电路所在像素单元当前显示画面的显示灰阶等级;

[0034] 基于所述显示灰阶等级,确定为像素电路中存储电容充电的第一时间,所述第一时间与所述显示灰阶等级对应;

[0035] 在充电阶段,向像素电路中的第一信号输入端输入持续所述第一时间的充电信号,其中,像素电路中的第一开关单元能够在所述充电信号的作用下处于导通状态,以使所述充电信号对所述存储电容充电所述第一时间,使所述存储电容达到第一电量,所述存储电容处于所述第一电量时,像素电路中的有机发光二极管在发光阶段的发光亮度与所述显示灰阶等级对应。

[0036] 优选的,所述方法还包括:

[0037] 在放电阶段,向像素电路中的第一信号输入端输入放电信号,其中,第一开关单元能够在所述放电信号控制下处于导通状态,以使所述放电信号为所述存储电容放电;或者,

[0038] 在放电阶段,向像素电路中的第四信号输入端输入放电信号,其中,第二开关单元能够在所述放电信号控制下处于导通状态,以使所述放电信号为所述存储电容放电。

[0039] 优选的,所述方法还包括:

[0040] 确定一帧画面中所包括的显示灰阶等级数量以及每一个显示灰阶等级对应的像素单元;

[0041] 确定每一个显示灰阶等级对应的充电时间,以及像素单元的位置信息;

[0042] 按一预设顺序,依次向不同显示灰阶等级对应的像素单元,发送持续对应充电时间的充电信号,以使对应不同显示灰阶等级对应的像素单元在一帧画面显示时间内依次发光。

[0043] 本发明实施例还提供了一种有机发光显示面板,该有机发光显示面板具体可以包括上述本发明实施例提供的像素电路。

[0044] 本发明实施例还提供了一种显示装置,该显示装置具体可以包括上述本发明实施例提供的有机发光显示面板。

[0045] 从以上所述可以看出,本发明实施例提供的像素电路及其驱动方法、有机发光显示面板及显示装置,通过在像素电路中设置:第一信号输入端,用于在充电阶段接收持续第一时间的充电信号;第一开关单元,连接于所述存储电容第一端和所述第一信号输入端之间,所述第一开关单元能够在所述持续第一时间的充电信号的控制下处于导通状态,以使所述充电信号对所述存储电容充电所述第一时间,使所述存储电容达到第一电量;其中,所述第一时间与一显示灰阶等级对应,所述存储电容处于所述第一电量时,所述有机发光二极管在发光阶段的发光亮度与所述显示灰阶等级对应。从而可简化像素电路结构组成和驱动过程,降低驱动电路板硬件设计难度,减小驱动电路板的面积,使显示面板和显示装置达到轻型化的效果。

附图说明

[0046] 图1为本发明实施例提供的像素电路结构示意图一;

[0047] 图2为本发明实施例提供的像素电路所涉及的显示灰阶等级与充电时间对应关系示意图;

[0048] 图3为本发明实施例提供的像素电路结构示意图二;

[0049] 图4为本发明实施例提供的像素电路结构示意图三;

[0050] 图5为本发明实施例提供的像素电路结构示意图四;

[0051] 图6为本发明实施例提供的像素电路结构示意图五;

[0052] 图7为本发明实施例提供的像素电路结构示意图六;

[0053] 图8为本发明实施例提供的像素电路驱动方法流程示意图一;

[0054] 图9为本发明实施例提供的像素电路驱动方法流程示意图二。

具体实施方式

[0055] 为使本发明实施例的目的、技术方案和优点更加清楚,下面将结合本发明实施例的附图,对本发明实施例的技术方案进行清楚、完整地描述。显然,所描述的实施例是本发明的一部分实施例,而不是全部的实施例。基于所描述的本发明的实施例,本领域普通技术人员所获得的所有其他实施例,都属于本发明保护的范围。

[0056] 除非另作定义,此处使用的技术术语或者科学术语应当为本发明所属领域内具有

一般技能的人士所理解的通常意义。本发明专利申请说明书以及权利要求书中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的组成部分。同样，“一个”或者“一”等类似词语也不表示数量限制，而是表示存在至少一个。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接，而是可以包括电性的连接，不管是直接的还是间接的。“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系也相应地改变。

[0057] 本发明实施例提供的技术方案，通过对像素电路中存储电容 C_{st} 充电时间的控制，从而达到对存储电容 C_{st} 所存储的电量的控制，由于存储电容 C_{st} 所存储的电量，直接影响到有机发光二极管 OLED 在发光阶段的发光亮度，即显示灰阶等级，因此，本发明实施例通过对存储电容 C_{st} 充电时间的控制，即可以实现控制像素电路所在像素单元的显示灰阶的目的。

[0058] 由于本发明实施例在对像素单元显示灰阶等级的控制过程中，仅需在像素电路中设置极少(例如一个)信号输入端，并通过相应的数据传输线(例如数据线)，以接收驱动芯片(Source IC)发送的控制信号(包括充电信号和/或放电信号)，而并不需要在像素电路中设置过多的信号输入端子及其他辅助器件，也不需要驱动电路板中设置包括数量众多伽玛电阻的伽玛校正电路，因此，可简化像素电路结构组成和驱动过程，降低驱动电路板硬件设计难度，减小驱动电路板的面积，使显示面板和显示装置达到轻型化的效果。

[0059] 下面结合附图，对本发明实施例提供的技术方案进行详细的说明。

[0060] 本发明实施例提供了一种像素电路，如附图 1 所示，该像素电路具体可以包括：驱动晶体管 T_D 、存储电容 C_{st} 、有机发光二极管 OLED。同时，该像素电路还可以包括：

[0061] 第一信号输入端，用于在充电阶段接收持续第一时间 t_1 的充电信号 I_{data} ；

[0062] 第一开关单元 1，连接于存储电容 C_{st} 第一端和第一信号输入端之间，第一开关单元 1 能够在持续第一时间 t_1 的充电信号 I_{data} 的控制下处于导通状态，以使充电信号 I_{data} 对存储电容 C_{st} 充电第一时间 t_1 ，使存储电容 C_{st} 达到第一电量；

[0063] 其中，第一时间 t_1 与一显示灰阶等级对应，存储电容 C_{st} 处于第一电量时，有机发光二极管 OLED 在发光阶段的发光亮度与所示显示灰阶等级对应。

[0064] 同时，如附图 1 所示，本发明实施例中所涉及的驱动晶体管 T_D 的源极连接第二信号输入端；

[0065] 驱动晶体管 T_D 的栅极与存储电容 C_{st} 第一端连接；

[0066] 驱动晶体管 T_D 的漏极与存储电容 C_{st} 的第二端、有机发光二极管 OLED 的阳极连接；

[0067] 有机发光二极管 T_D 的阴极与第三信号输入端连接。

[0068] 本发明实施例中，第二信号输入端可以用于输入一高电平信号，例如 VDD，而第三信号输入端可以用于输入一低电平信号，例如 GND。

[0069] 那么，基于附图 1 所示的像素电路结构可以确定，有机发光二极管 OLED 的驱动电流 I_{oled} 可通过如下计算公式计算获取：

[0070]
$$I_{oled} = 1/2K(V_{cst} - V_{th} - V_{oled})^2 \quad (1)$$

[0071] 其中，系数 K 为薄膜晶体管(TFT，即驱动晶体管 T_D)的电压迁移率与沟道宽长比相关的函数，薄膜晶体管制成后，其值固定。 V_{th} 为驱动晶体管 T_D 的阈值电压， V_{oled} 为有机发光

二极管 OLED 的阈值电压。

[0072] 从公式①中可以得出,改变 V_{cst} 值可以控制有机发光二极管 OLED 的发光亮度,达到控制灰阶的目的。

[0073] 公式①中, V_{cst} 即为存储电容 Cst 电压(即电量)的大小。

[0074] 根据电容的充电公式:

$$[0075] \quad t = CU / I_{data} \quad ②$$

[0076] 其中, C 为存储电容的容值大小,其值固定, U 为给存储电容电压大小,在此等于 V_{cst} , I_{data} 为恒流源电流值,其值固定(即第一信号输入端输入的充电信号 I_{data} 电压值固定)。

[0077] 那么,根据公式①与②,得到:

$$[0078] \quad I_{OLED} = 1/2K(I_{data} * t / C - V_{th} - V_{OLED})^2 \quad ③$$

[0079] 从公式 3 中可以得到充电时间 t 不同时,有机发光二极管 OLED 的驱动电流 I_{OLED} 不同,而驱动电流 I_{OLED} ,直接影响了有机发光二极管 OLED 的发光亮度即显示灰阶等级,因此可以确定,通过对本发明实施例所提供的像素电路中,存储电容 Cst 充电时间的控制,可以达到对像素电路所在像素单元显示灰阶控制的目的。

[0080] 这里需要说明的是,根据伽玛(gamma)校正函数,第 i 级灰阶对应的充电时间 t_i 满足如下公式:

$$[0081] \quad V_{ti} = V * [1 - \exp(-t_i / RC_i)] \quad ④$$

[0082] 其中, V 表示充电电压, R 表示充电线路阻值, C_i 表示像素电极电容值,对应第 i 级灰阶的灰阶电压 V_{ti} 由伽玛校正曲线得到,函数 $\exp()$ 表示以常数 e 为底的指数函数。通过伽玛校正后可以得到各个显示灰阶等级对应的占空比 L,如附图 2 所示,该占空比即可决定各显示灰阶等级对应的充电时间 t_i 。

[0083] 因此,本发明实施例中,可事先确定显示灰阶等级对应的充电时间。当需要显示一帧画面时,按照一帧画面内所有像素单元包含的灰阶等级数目,确定在一帧画面显示时间内,需要充电发光的像素单元数量、位置的信息,并通过每一个像素单元中像素电路专属的数据传输线,依次向不同显示灰阶等级对应的像素单元发送充电信号。

[0084] 更进一步讲,本发明实施例中,可以优选将各显示灰阶等级对应的充电时间存储在存储器(EEPROM)中,并将每个像素单元的地址进行编码后也存于存储器中,当时序控制器(TCON)接收到一帧画面的数据后,算出一帧画面的所需要的显示灰度等级数量,以及每一个显示灰阶等级对应的像素单元;时序控制器通过查询存储器,确定每一个显示灰阶等级对应的充电时间,以及像素单元的位置信息;按照顺序,依次向不同显示灰阶等级对应的像素单元,发送持续对应充电时间的充电信号,即依次向不同显示灰阶等级对应的像素单元进行充电,以使对应不同显示灰阶等级对应的像素单元在一帧画面显示时间内依次发光。

[0085] 可见,本发明实施例中,像素单元的扫描时序可以不是逐行扫描,而是可以基于显示灰阶等级,制定一显示顺序,并依次驱动对应的像素单元充电发光,即本发明实施例中,在一帧画面显示时间内的一时刻,只有某一显示灰阶等级对应的像素单元被充电后发光。

[0086] 基于以上陈述可以看出,本发明实施例所涉及的充电信号 I_{data} ,具体可为具有预设占空比的信号,且该预设占空比决定了该像素电路的充电时间,即第一时间 t_1 。即本发明实施例所涉及的充电信号 I_{data} ,具体可为一脉宽可变的电流源,其具体可有两种状态, V_{High}

与 V_{Low} 。当充电信号 I_{data} 输出为 V_{High} ，能够使第一开关单元 1 处于导通状态，第一开关单元 1 相当于短路，充电信号 I_{data} 通过第一开关单元 1 给存储电容 Cst 充电，当充电信号 I_{data} 输出为 V_{Low} 时，第一开关单元 1 处于截止状态，相当于断路，存储电容 Cst 能够保持充电电压值。

[0087] 那么，在本发明一具体实施例中，如附图 3 所示，本发明实施例所涉及的第一开关单元 1，具体可以包括：

[0088] 第一薄膜晶体管 $T1$ ；

[0089] 第一薄膜晶体管 $T1$ 的源极和栅极，可与第一信号输入端 $IN1$ 连接，第一薄膜晶体管 $T1$ 的漏极可与存储电容 Cst 的第一端连接。

[0090] 由于第一薄膜晶体管 $T1$ 的源极和栅极，同时与第一信号输入端 $IN1$ 连接，因此，当充电信号 I_{data} 输出为 V_{High} 时（通常， V_{High} 大于第一薄膜晶体管 $T1$ 的阈值电压），第一薄膜晶体管 $T1$ 可以处于导通状态，以使充电信号 I_{data} 经过第一薄膜晶体管 $T1$ ，为存储电容 Cst 充电，且充电时间等于充电信号 I_{data} 输出为 V_{High} 的时长。当充电信号 I_{data} 输出为 V_{Low} 时（通常， V_{Low} 小于第一薄膜晶体管 $T1$ 的阈值电压），第一薄膜晶体管 $T1$ 处于截止状态，因此，充电结束，存储电容 Cst 能够保持充电电压值。

[0091] 由于充电信号通常为高电平信号，因此，本发明实施例所涉及的第一薄膜晶体管 $T1$ 具体可为 N 性薄膜晶体管，以实现高电平导通，低电平截止的充电控制。

[0092] 而在本发明另一具体实施例中，如附图 4 所示，本发明实施例所涉及的第一开关单元 1，具体可以包括：

[0093] 第一压敏电阻 $RV1$ ；

[0094] 第一压敏电阻 $RV1$ 的第一端与第一信号输入端 $IN1$ 连接，第一压敏电阻 $RV1$ 的第二端与存储电容 Cst 的第一端连接。

[0095] 这里，本发明实施例所涉及的第一压敏电阻 $RV1$ 可以为正温度系数压敏电阻，这样，当充电信号 I_{data} 输出为 V_{High} 时，基于压敏电阻的特性，即当压敏电阻两端的电压等于或超出其敏感电压时，电阻就会从无穷大，迅速减小，而通常情况下， V_{High} 大于压敏电阻的敏感电压，因此，第一压敏电阻 $RV1$ 可以处于导通状态，以使充电信号 I_{data} 经过第一压敏电阻 $RV1$ ，为存储电容 Cst 充电，且充电时间等于充电信号 I_{data} 输出为 V_{High} 的时长。当充电信号 I_{data} 输出为 V_{Low} 时，若 V_{Low} 低于压敏电阻的敏感电压，因此，第一压敏电阻 RV 的阻值无穷大，即第一压敏电阻 $RV1$ 处于截止状态，因此，充电结束，存储电容 Cst 能够保持充电电压值。

[0096] 以上仅为本发明实施例所涉及的第一开关单元 1 的典型实施例，本发明实施例所涉及的第一开关单元 1 还可以以其他表现形式呈现。

[0097] 那么，在完成充电阶段后，本发明实施例所提供的像素电路可以执行发光阶段，即利用存储电容 Cst 存储的电量，驱动有机发光二极管 $OLED$ 发光，具体的发光驱动公式可如上所示。

[0098] 这里需要说明的是，本发明实施例中，要求充电信号 I_{data} 的电压，小于等于第二信号输入端输入的信号电压，以使驱动晶体管 T_D 工作在饱和区。

[0099] 在完成充电阶段、发光阶段后，本发明实施例所涉及的第一开关单元 1 还可以执行放电阶段，即对存储电容 Cst 进行清零或电荷分配 (charge sharing)，以使存储电容在下一帧时间段内再次进行充电的操作。

[0100] 在本发明一具体实施例中,本发明实施例所提供的像素电路的放电操作,同样可由第一信号输入端 IN1 输入的信号控制完成,即本发明实施例中,第一信号输入端 IN1,还用于在放电阶段接收持续第二时间 t_2 的放电信号,第一开关单元 1 能够在持续第二时间 t_2 的放电信号的控制下处于导通状态,以使放电信号对存储电容放电 Cst 第二时间 t_2 。

[0101] 由于,只要在存储电容 Cst 的一端输入一电压低于存储电容电压 V_{cst} ,即可实现对存储电容 Cst 的放电操作,因此,本发明实施例中,可以选择阈值电压低于 V_{Low} 的(由于 V_{Low} 低于 V_{High} ,因此可以实现对存储电容 Cst 的放电操作)薄膜晶体管,或者敏感电压低于 V_{Low} 的压敏电阻,即可实现仅设置第一开关单元 1 的情况下,即能实现对存储电容 Cst 的充电操作,也能实现对存储电容 Cst 的放电操作。

[0102] 为了避免在发光阶段,第一开关单元也处于导通状态,从而影响存储电容 Cst 驱动有机发光二极管 OLED 发光,在该实施例所中,可以在第一信号输入端输入 V_{High} 和 V_{Low} 之间,控制时序控制器等信号发送器件不向像素电路发送任何信号,在第一信号输入端没有信号输入时,第一开关单元 1 自然处于截止状态,从而确保持存电容 Cst 在发光阶段,驱动有机发光二极管 OLED 正常发光。

[0103] 而在本发明的另一具体实施例中,如附图 5 所示,本发明实施例所提供的像素电路,具体还可以包括:

[0104] 第四信号输入端 IN4,用于在放电阶段接收持续第二时间 t_2 的放电信号;

[0105] 第二开关单元 2,连接于存储电容 Cst 第一端和第四信号输入端 IN4,所述第二开关单元能够在放电信号的控制下处于导通状态,以使放电信号对存储电容 Cst 放电第二时间 t_2 。

[0106] 本发明实施例所涉及的放电信号,具体可为复位信号等信号,只需确保能够实现对存储电容 Cst 进行放电操作即可。

[0107] 那么,在一具体实施例中,如附图 6 所示,本发明实施例所涉及的第二开关单元 2,具体可以包括:

[0108] 第二薄膜晶体管 T2;

[0109] 第二薄膜晶体管 T2 的源极和栅极,与第四信号输入端 IN4 连接,第二薄膜晶体管的漏极与存储电容 Cst 的第一端连接。

[0110] 由于通常放电信号为一低电平信号,因此,本发明实施例所涉及的第二薄膜晶体管 T2,具体可为 P 型薄膜晶体管,以实现低电平导通、高电平截止的放电控制。

[0111] 而在本发明的另一具体实施例中,如附图 7 所示,本发明实施例所涉及的第二开关单元 2 具体可以包括:

[0112] 第二压敏电阻 RV2;

[0113] 第二压敏电阻 RV2 的第一端与第四信号输入端 IN4 连接,第二压敏电阻 RV2 的第二端与存储电容 Cst 的第一端连接。

[0114] 同样,由于通常放电信号为一低电平信号,因此,本发明实施例所涉及的第二压敏电阻 RV2 具体可为负温度系数压敏电阻。

[0115] 通过上述器件的设置,即可实现本发明实施例所提供的像素电路所执行的功能,但是,本发明实施例所提供的像素电路并不仅包括以上器件,具体应用时,还可以包括阈值电压补偿电路等其他器件。

[0116] 本发明实施例还提供了一种像素电路驱动方法,如附图 8 所示,该方法具体可以包括:

[0117] 步骤 81,确定像素电路所在像素单元当前显示画面的显示灰阶等级;

[0118] 步骤 82,基于显示灰阶等级,确定为像素电路中存储电容 C_{st} 充电的第一时间,第一时间与显示灰阶等级对应;

[0119] 步骤 83,在充电阶段,向像素电路中的第一信号输入端 IN1 输入持续第一时间 t_1 的充电信号 I_{data} ,其中,像素电路中的第一开关单元 1 能够在充电信号 I_{data} 的作用下处于导通状态,以使充电信号 I_{data} 对存储电容 C_{st} 充电第一时间,使存储电容 C_{st} 达到第一电量,存储电容 C_{st} 处于第一电量时,像素电路中的有机发光二极管 OLED 在发光阶段的发光亮度与所述显示灰阶等级对应。

[0120] 在一具体实施例中,本发明实施例所提供的像素电路驱动方法,具体还可以包括:

[0121] 在放电阶段,向像素电路中的第一信号输入端 IN1 输入放电信号,其中,第一开关单元 1 能够在放电信号控制下处于导通状态,以使放电信号为存储电容 C_{st} 放电;或者,

[0122] 在放电阶段,向像素电路中的第四信号输入端 IN4 输入放电信号,其中,第二开关单元 2 能够在放电信号控制下处于导通状态,以使放电信号为存储电容 C_{st} 放电。

[0123] 在一具体实施例中,本发明实施例所提供的像素电路驱动方法,如附图 9 所示,具体还可以包括: :

[0124] 步骤 91,确定一帧画面中所包括的显示灰阶等级数量以及每一个显示灰阶等级对应的像素单元;

[0125] 步骤 92,确定每一个显示灰阶等级对应的充电时间,以及像素单元的位置信息;

[0126] 步骤 93,按一预设顺序,依次向不同显示灰阶等级对应的像素单元,发送持续对应充电时间的充电信号,以使对应不同显示灰阶等级对应的像素单元在一帧画面显示时间内依次发光。

[0127] 基于本发明实施例提供的像素电路,本发明实施例还提供了一种有机发光显示面板,该有机发光显示面板具体可以包括上述本发明实施例提供的像素电路。

[0128] 本发明实施例还提供了一种显示装置,该显示装置具体可以包括上述本发明实施例提供的有机发光显示面板。

[0129] 该显示装置具体可以为液晶面板、液晶电视、液晶显示器、OLED 面板、OLED 显示器、等离子显示器或电子纸等显示装置。

[0130] 本发明所述的像素电路、有机发光显示面板与显示装置特别适合 LTPS (低温多晶硅技术) 制程下的 GOA 电路需求,也可适用于非晶硅工艺下的 GOA 电路。

[0131] 需指出的是,本发明实施例所提供的像素电路可适用于非晶硅、多晶硅、氧化物等工艺的薄膜晶体管。同时,尽管上述实施例中,以采用薄膜晶体管为例进行了说明,然而,上述电路还可以轻易的改成 CMOS 管电路。而且,尽管上述实施例中以有源矩阵有机发光二极管为例进行了说明,然而本发明不限于使用有源矩阵有机发光二极管的显示装置,也可以应用于使用其他各种发光二极管的显示装置。

[0132] 从以上所述可以看出,本发明实施例提供的像素电路及其驱动方法、有机发光显示面板及显示装置,通过在像素电路中设置:第一信号输入端,用于在充电阶段接收持续第

一时间的充电信号；第一开关单元，连接于所述存储电容第一端和所述第一信号输入端之间，所述第一开关单元能够在所述持续第一时间的充电信号的控制下处于导通状态，以使所述充电信号对所述存储电容充电所述第一时间，使所述存储电容达到第一电量；其中，所述第一时间与一显示灰阶等级对应，所述存储电容处于所述第一电量时，所述有机发光二极管在发光阶段的发光亮度与所述显示灰阶等级对应。从而可简化像素电路结构组成和驱动过程，降低驱动电路板硬件设计难度，减小驱动电路板的面积，使显示面板和显示装置达到轻型化的效果。

[0133] 以上所述仅是本发明的实施方式，应当指出，对于本技术领域的普通技术人员来说，在不脱离本发明原理的前提下，还可以作出若干改进和润饰，这些改进和润饰也应视为本发明的保护范围。

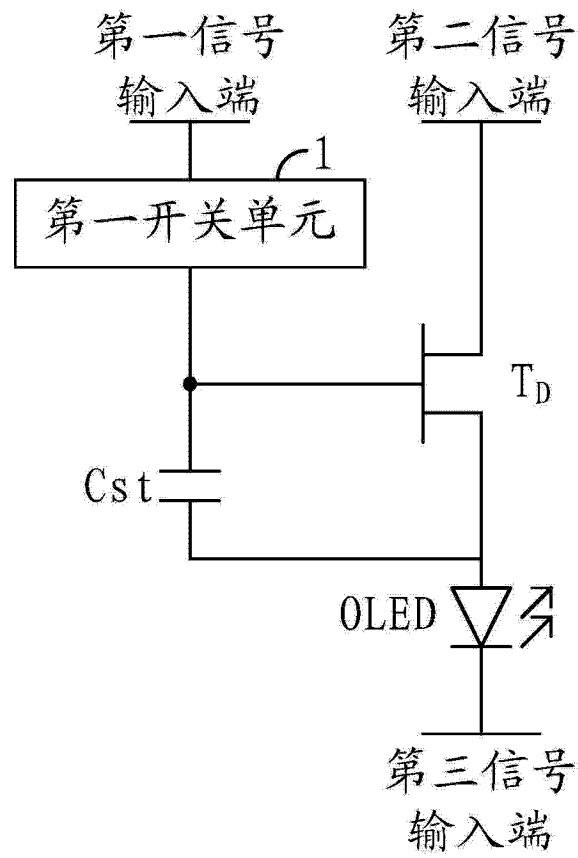


图 1

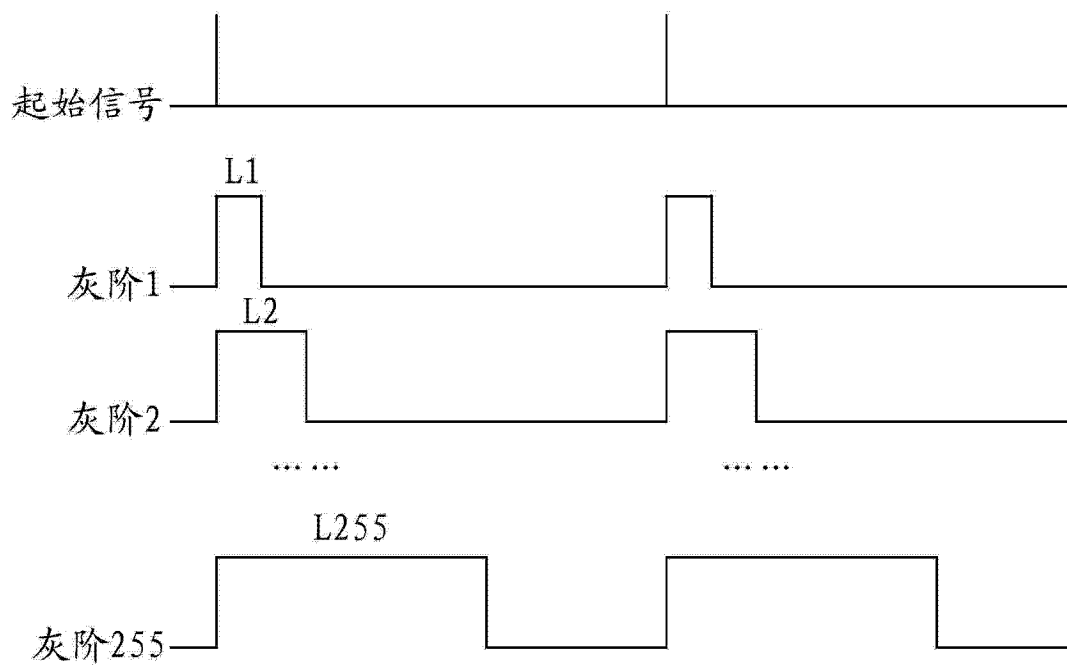


图 2

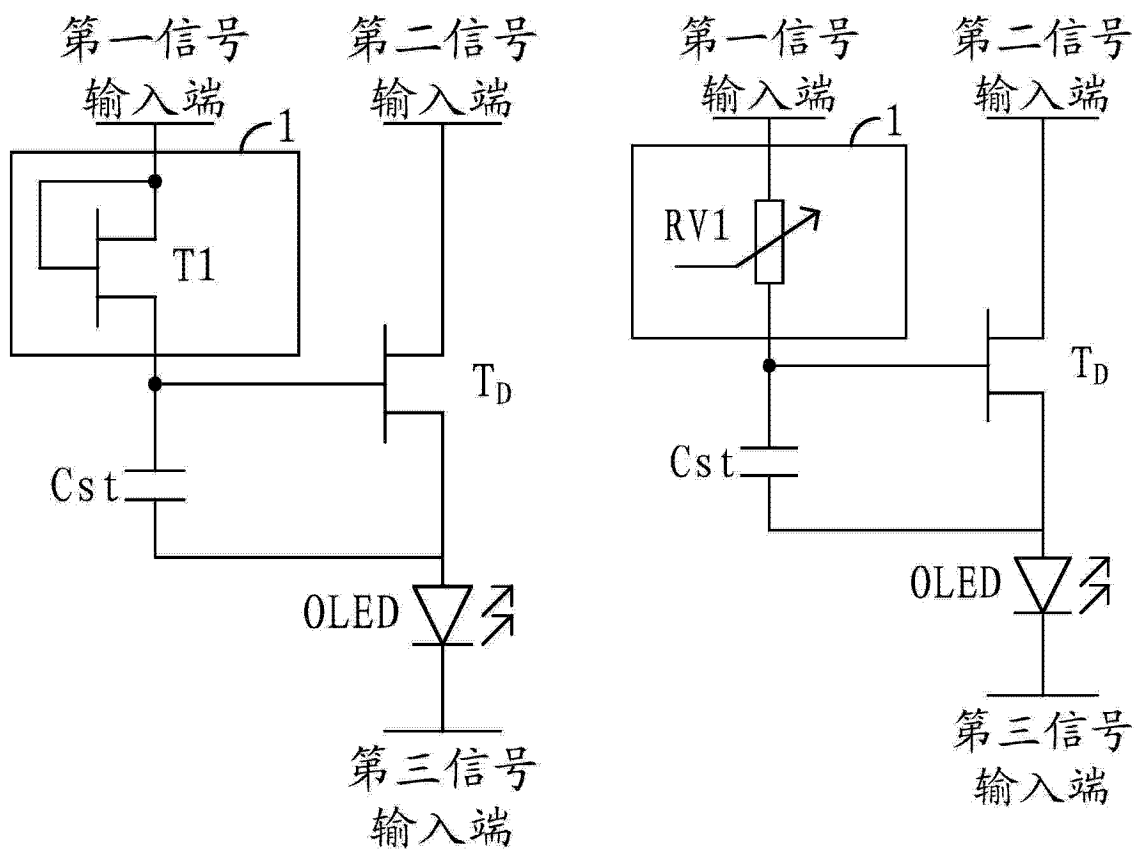


图 4

图 3

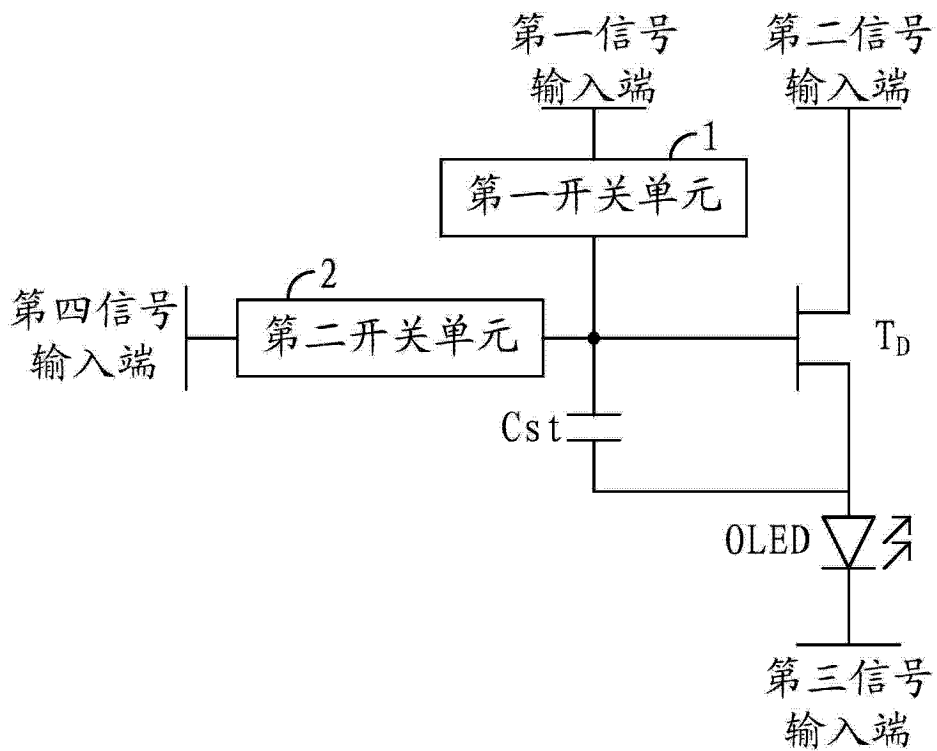


图 5

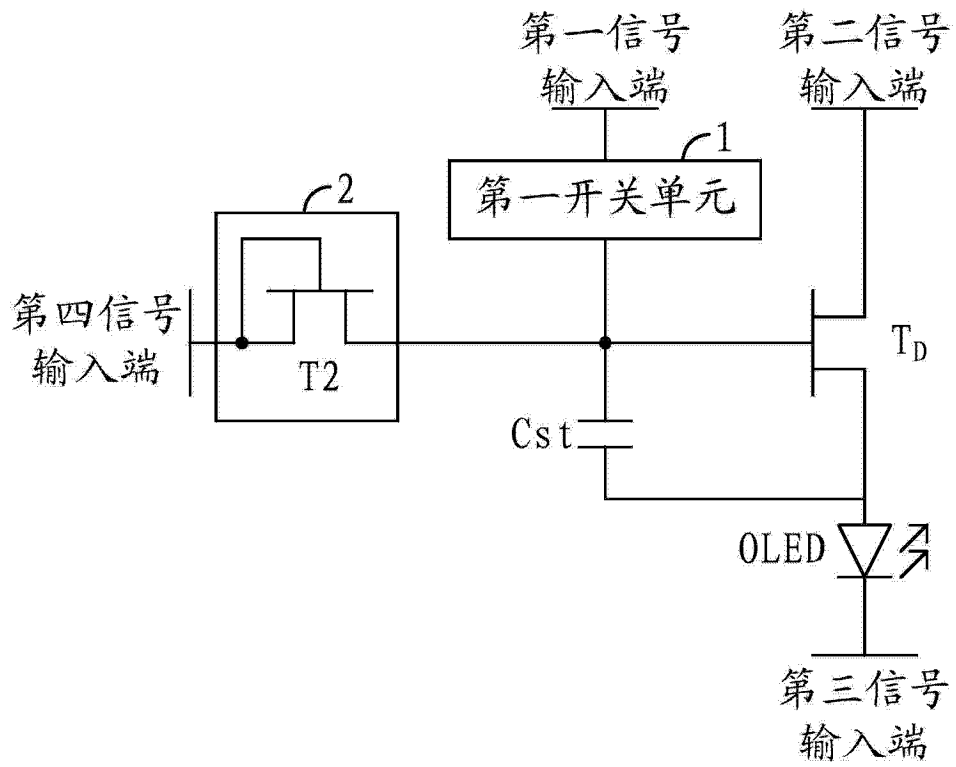


图 6

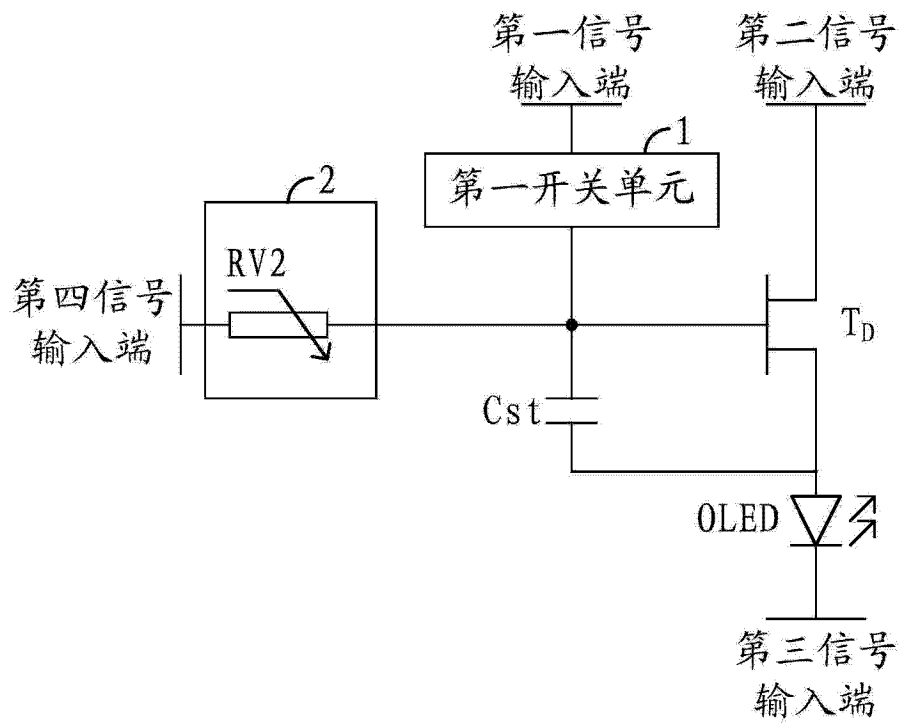


图 7

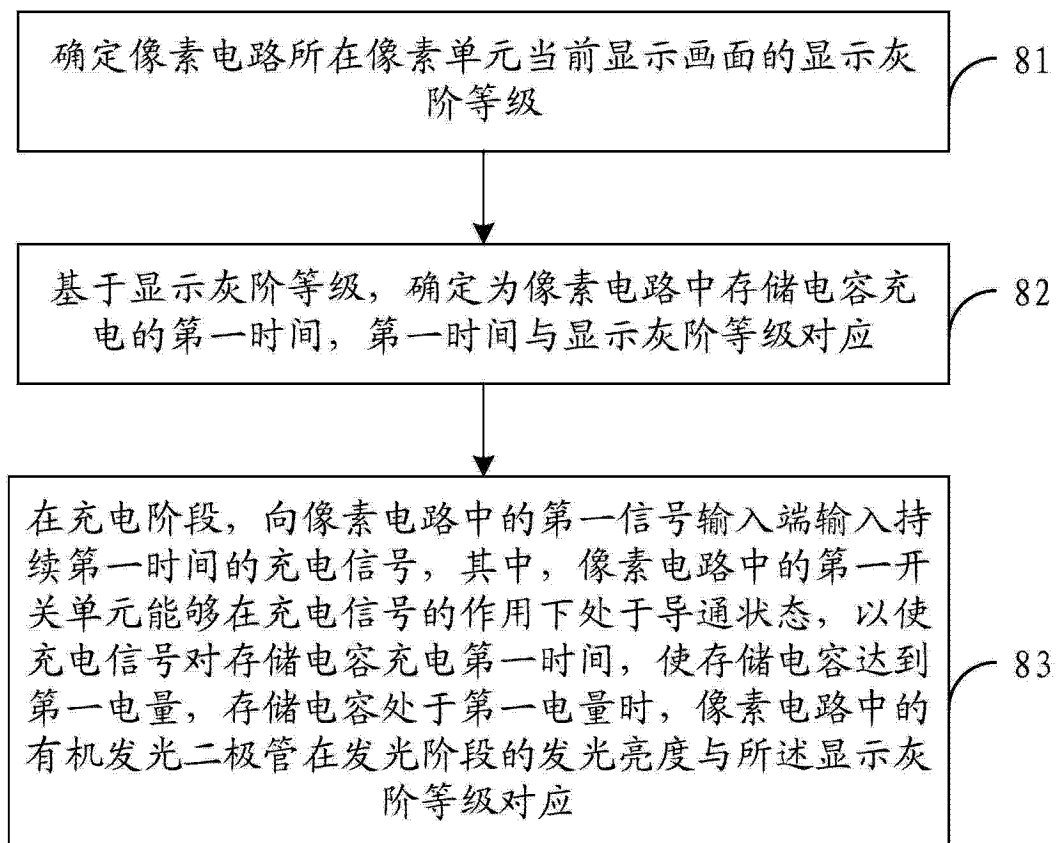


图 8

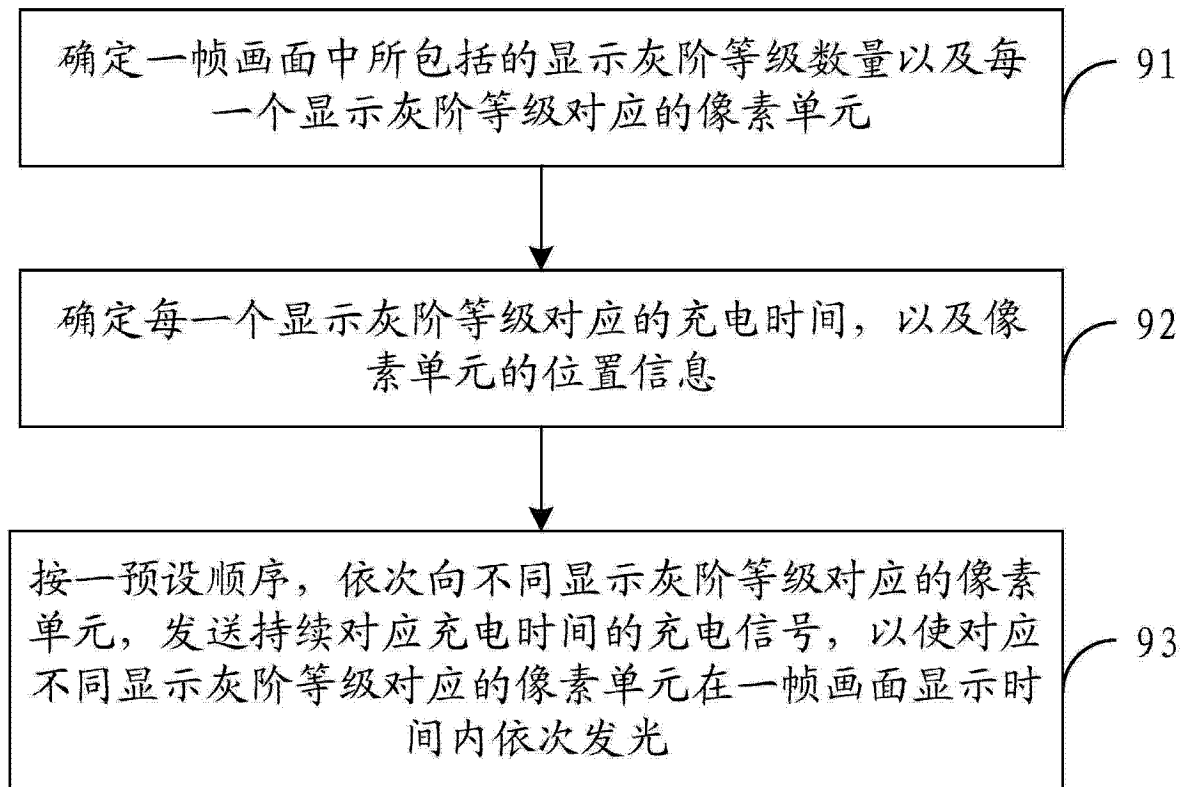


图 9

专利名称(译)	像素电路及驱动方法、有机发光显示面板和显示装置		
公开(公告)号	CN103903564A	公开(公告)日	2014-07-02
申请号	CN201410102943.5	申请日	2014-03-19
[标]申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司 北京京东方显示技术有限公司		
[标]发明人	张春兵 郭瑞 王峥 金香华		
发明人	张春兵 郭瑞 王峥 金香华		
IPC分类号	G09G3/32 G09G3/3208		
代理人(译)	许静		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供了一种像素电路及其驱动方法、有机发光显示面板及显示装置，通过在像素电路中设置第一信号输入端，用于在充电阶段接收持续第一时间的充电信号；第一开关单元，连接于存储电容和第一信号输入端之间，所述第一开关单元能够在所述持续第一时间的充电信号的控制下处于导通状态，以使所述充电信号对所述存储电容充电所述第一时间，使所述存储电容达到第一电量；所述第一时间与一显示灰阶等级对应，所述存储电容处于所述第一电量时，所述有机发光二极管在发光阶段的发光亮度与所述显示灰阶等级对应。从而可简化像素电路结构组成和驱动过程，降低驱动电路板硬件设计难度，减小驱动电路板的面积，使显示面板和显示装置达到轻型化的效果。

