



(12) 发明专利

(10) 授权公告号 CN 103839973 B

(45) 授权公告日 2016. 05. 04

(21) 申请号 201410062448. 6

CN 203707137 U, 2014. 07. 09,

(22) 申请日 2014. 02. 24

CN 102194742 A, 2011. 09. 21,

(73) 专利权人 京东方科技集团股份有限公司

审查员 亢心洁

地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 盖翠丽 宋丹娜 张保侠

(74) 专利代理机构 北京同达信恒知识产权代理有限公司 11291

代理人 杜秀科

(51) Int. Cl.

H01L 27/32(2006. 01)

H01L 51/50(2006. 01)

G09G 3/3225(2016. 01)

(56) 对比文件

CN 1823296 A, 2006. 08. 23,

CN 101819361 A, 2010. 09. 01,

US 2008073686 A1, 2008. 03. 27,

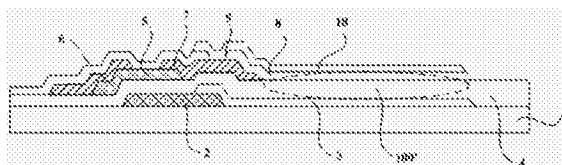
权利要求书1页 说明书6页 附图2页

(54) 发明名称

有源矩阵有机发光二极管阵列基板及制作方法和显示装置

(57) 摘要

本发明涉及显示技术领域,公开了一种有源矩阵有机发光二极管阵列基板及其制作方法和一种显示装置,以提高阵列基板的像素开口率,提升显示装置的显示品质,降低显示装置的能耗并延长其使用寿命。阵列基板包括基板和位于基板上且阵列排布的多个像素单元,每个像素单元包括薄膜晶体管、第一透明电极和第二透明电极,其中:第一透明电极位于基板之上且与薄膜晶体管的栅极电连接;第二透明电极与薄膜晶体管的漏极电连接,第一透明电极与第二透明电极位置相对。



1. 一种有源矩阵有机发光二极管阵列基板, 其特征在于, 包括基板和位于基板上且阵列排布的多个像素单元, 每个所述像素单元包括薄膜晶体管、第一透明电极和第二透明电极, 其中,

所述第一透明电极位于基板之上且与所述薄膜晶体管的栅极电连接; 所述第二透明电极与薄膜晶体管的漏极电连接, 所述第一透明电极与第二透明电极位置相对且第一透明电极和第二透明电极之间设置有第一绝缘层; 所述第一透明电极与第二透明电极图形相同。

2. 如权利要求1所述的有源矩阵有机发光二极管阵列基板, 其特征在于, 所述第一透明电极搭接于栅极的上表面。

3. 如权利要求1所述的有源矩阵有机发光二极管阵列基板, 其特征在于,

所述第一透明电极为所述像素单元的存储电容的底电极, 所述第二透明电极为所述像素单元的像素电极且同时为所述像素单元的存储电容的顶电极。

4. 如权利要求1~3任一项所述的有源矩阵有机发光二极管阵列基板, 其特征在于, 所述薄膜晶体管上形成有第一绝缘层, 所述第二透明电极通过第一绝缘层的过孔与所述薄膜晶体管的漏极电连接。

5. 一种有源矩阵有机发光二极管阵列基板的制作方法, 其特征在于, 包括在基板上形成薄膜晶体管、第一透明电极和第二透明电极的步骤, 具体包括:

在基板上形成所述薄膜晶体管栅极的图形;

在基板和栅极上形成与栅极电连接的第一透明电极的图形;

形成所述薄膜晶体管的有源层和源极、漏极的图形结构;

形成与所述薄膜晶体管的漏极电连接的第二透明电极的图形, 所述第二透明电极与第一透明电极位置相对;

其中, 形成第一透明电极图形步骤中使用的掩模板与形成第二透明电极图形步骤中使用的掩模板为同一掩模板。

6. 如权利要求5所述的制作方法, 其特征在于, 所述在基板和栅极上形成与栅极电连接的第一透明电极的图形, 具体为:

在基板上形成与栅极上表面搭接的第一透明电极的图形。

7. 如权利要求5或6任一项所述的制作方法, 其特征在于, 在形成所述薄膜晶体管的有源层和源极、漏极的图形结构之后, 形成第二透明电极之前, 还包括:

在所述薄膜晶体管上形成第一绝缘层, 所述第一绝缘层具有连接所述薄膜晶体管的漏极和第二透明电极的过孔。

8. 一种显示装置, 其特征在于, 包括如权利要求1~4任一项所述的有源矩阵有机发光二极管阵列基板。

有源矩阵有机发光二极管阵列基板及制作方法和显示装置

技术领域

[0001] 本发明涉及显示技术领域,特别是涉及一种有源矩阵有机发光二极管阵列基板及其制作方法和一种显示装置。

背景技术

[0002] OLED(Organic Light-Emitting Diode,有机发光二极管,简称OLED)显示屏由于具有薄、轻、宽视角、主动发光、发光颜色连续可调、成本低、响应速度快、能耗小、驱动电压低、工作温度范围宽、生产工艺简单、发光效率高及可柔性显示等优点,已被列为极具发展前景的下一代显示技术。

[0003] OLED依据驱动方式的不同,可分为无源矩阵驱动(Passive Matrix,简称PM)PMOLED与有源矩阵驱动(Active Matrix,简称AM)AMOLED两种。其中,PMOLED以阴极、阳极构成矩阵状,以扫描方式点亮阵列中的像素,每个像素都是操作在短脉冲模式下,为瞬间高亮度发光,其结构简单,可以有效降低制造成本,但其驱动电压较高,不适合应用在大尺寸、高分辨率的显示面板中。AMOLED则是采用独立的薄膜晶体管(Thin Film Transistor,简称TFT)去控制每个像素,每个像素皆可以连续且独立的驱动发光,AMOLED的驱动电压较低,寿命较长,可应用于大尺寸平板显示,但其制作工艺较为复杂,成本相对较高。

[0004] AMOLED依据出光方式的不同可分为顶发射型(光从上基板射出)和底发射型(光从下基板射出)两种。图1为现有底发射型AMOLED阵列基板的一个像素单元在TFT处的截面结构示意图,包括:基板1、位于基板1之上的栅极22、覆盖栅极22的栅极绝缘层4,位于栅极绝缘层4之上并与栅极22位置相对的有源层5,位于有源层5之上且相对而置的源极6和漏极7,位于源极6和漏极7之上的第一绝缘层8,穿过第一绝缘层8的过孔9与漏极7连接的透明电极23。其中,栅极22的部分区域与漏极7位置相对并形成存储电容100。

[0005] 底发射型AMOLED的阵列基板上设置有TFT和金属配线,这些结构阻挡了部分光线,成为影响像素开口率(开口率指像素可发光面积占像素面积的比率)的重要因素。尤其是,当前很多公司及研究单位为了改善因像素间差异性而导致的显示画面品质不均匀问题,纷纷提出了电路补偿方式的像素结构,其像素单元包含两个或者两个以上的TFT,这对于底发射型结构而言,TFT和金属配线占用的像素面积更多,像素开口率更小,所需发光强度也相应提高,因此势必造成显示装置的功耗增加,使用寿命缩短。因此,如何提高像素开口率已成为当前亟待解决的技术问题之一。

发明内容

[0006] 本发明实施例提供了一种有源矩阵有机发光二极管阵列基板及其制作方法和一种显示装置,以提高阵列基板的像素开口率,提升显示装置的显示品质,降低显示装置的能耗并延长其使用寿命。

[0007] 本发明实施例提供的有源矩阵有机发光二极管阵列基板,包括基板和位于基板上且阵列排布的多个像素单元,每个所述像素单元包括薄膜晶体管、第一透明电极和第二透

明电极,其中:

[0008] 所述第一透明电极位于基板之上且与所述薄膜晶体管的栅极电连接;所述第二透明电极与所述薄膜晶体管的漏极电连接,所述第一透明电极与第二透明电极位置相对。

[0009] 在本发明技术方案中,不透光的栅极和漏极的面积可以设计的相对较小,具有高透过率的第一透明电极与第二透明电极位置相对且面积较大,两者之间形成存储电容,因此,相比于现有技术,像素开口率大大增加,包含该阵列基板的显示装置的显示品质提升,并且能耗较低,使用寿命延长。

[0010] 优选的,所述第一透明电极与第二透明电极图形相同。第一透明电极的构图工艺和第二透明电极的构图工艺可以采用同一张掩模板,该方案可以在不增加掩模板数量的前提下增大像素的开口率,因此,大大节约了制造成本。

[0011] 优选的,所述第一透明电极搭接于栅极的上表面。第一透明电极与栅极之间能够可靠地电连接,且第一透明电极的制作精度要求相对较低,因此能够进一步节约制造成本。

[0012] 优选的,所述第一透明电极为所述像素单元的存储电容的底电极,所述第二透明电极为所述像素单元的像素电极且同时为所述像素单元的存储电容的顶电极。

[0013] 优选的,所述薄膜晶体管上形成有第一绝缘层,所述第二透明电极通过第一绝缘层的过孔与所述薄膜晶体管的漏极电连接。

[0014] 本发明实施例还提供了一种有源矩阵有机发光二极管阵列基板的制作方法,包括在基板上形成薄膜晶体管、第一透明电极和第二透明电极的步骤,具体包括:

[0015] 在基板上形成所述薄膜晶体管栅极的图形;

[0016] 在基板和栅极上形成与栅极电连接的第一透明电极的图形;

[0017] 形成所述薄膜晶体管的有源层和源极、漏极的图形结构;

[0018] 形成与所述薄膜晶体管的漏极电连接的第二透明电极的图形,所述第二透明电极与第一透明电极位置相对。

[0019] 采用该方法制作的有源矩阵有机发光二极管阵列基板,像素开口率大大增加,可使显示装置的显示品质提升,并且能耗较低,使用寿命延长。

[0020] 优选的,形成第一透明电极图形步骤中使用的掩模板与形成第二透明电极图形步骤中使用的掩模板为同一掩模板。相比于现有技术,该方法并不增加掩模板的使用数量,在增大像素开口率的同时大大节约了制造成本。

[0021] 优选的,所述在基板和栅极上形成与栅极电连接的第一透明电极的图形,具体为:在基板上形成与栅极上表面搭接的第一透明电极的图形。第一透明电极与栅极之间能够可靠地电连接,且第一透明电极的制作精度要求相对较低,因此能够进一步节约制造成本。

[0022] 在形成所述薄膜晶体管的有源层和源极、漏极的图形结构之后,形成第二透明电极之前,还包括:

[0023] 在所述薄膜晶体管上形成第一绝缘层,所述第一绝缘层具有连接所述薄膜晶体管的漏极和第二透明电极的过孔。

[0024] 本发明实施例还提供了一种显示装置,包括前述任一技术方案所述的有源矩阵有机发光二极管阵列基板。该显示装置的像素开口率较高,显示品质较佳,且能耗低,使用寿命长。

附图说明

- [0025] 图1为现有AMOLED阵列基板的一个像素单元在TFT处的截面结构示意图；
- [0026] 图2为本发明一实施例AMOLED阵列基板的一个像素单元在TFT处的截面结构示意图；
- [0027] 图3为本发明另一实施例AMOLED阵列基板的一个像素单元在TFT处的截面结构示意图；
- [0028] 图4为本发明实施例AMOLED阵列基板的制作方法流程示意图。
- [0029] 附图标记：
- [0030] 1-基板；2-栅极；3-第一透明电极；4-栅极绝缘层；5-有源层；
- [0031] 6-源极；7-漏极；8-第一绝缘层；9-过孔；10-第二透明电极；
- [0032] 11-刻蚀阻挡层；100-存储电容22-栅极(现有技术)23-透明电极。

具体实施方式

[0033] 为了提高阵列基板的像素开口率,提升显示装置的显示品质,降低显示装置的能耗并延长其使用寿命,本发明实施例提供了一种有源矩阵有机发光二极管(以下简称AMOLED)阵列基板及其制作方法和一种显示装置。在本发明阵列基板的技术方案中,第一透明电极与栅极电连接,第二透明电极与第一透明电极位置相对,不透光的栅极和漏极的面积可以设计的相对较小,具有高透过率的第一透明电极与第二透明电极面积较大且两者之间形成存储电容,因此,相比于现有技术,阵列基板的像素开口率大大增加,包含该阵列基板的显示装置的显示品质提升,并且能耗较低,使用寿命延长。

[0034] 为使本发明的目的、技术方案和优点更加清楚,以下举实施例对本发明作进一步详细说明。

[0035] 如图2所示,本发明实施例提供的AMOLED阵列基板,包括基板1和位于基板1上且阵列排布的多个像素单元,每个像素单元包括薄膜晶体管、第一透明电极3和第二透明电极10,其中:

[0036] 第一透明电极3位于基板1之上且与薄膜晶体管的栅极2电连接;第二透明电极10与薄膜晶体管的漏极7电连接,第一透明电极3与第二透明电极10位置相对(即第一透明电极3和第二透明电极10在垂直于基板方向有交叠),为了获得大的交叠面积,优选的,第一透明电极3位于第二透明电极10的正下方。

[0037] 通过对比图1和图2可以看出,图1中,栅极22的部分区域需要与漏极7位置相对,以形成存储电容100,为使存储电容100值满足设计要求,该部分区域的面积通常较大,因此会影响到像素的开口率。而在图2中,不透光的栅极2和漏极7的面积可以设计的相对较小,具有高透过率的第一透明电极3与第二透明电极10位置相对且面积较大,两者之间形成存储电容100',因此,相比于现有技术,阵列基板的像素开口率大大增加,包含该阵列基板的显示装置的显示品质提升,并且能耗较低,使用寿命延长。

[0038] 优选的,第一透明电极3与第二透明电极10图形相同。第一透明电极3的构图工艺和第二透明电极10的构图工艺可以采用同一张掩模板,该方案可以在不增加掩模板数量的前提下增大像素的开口率,因此,大大节约了制造成本。

[0039] 优选的,第一透明电极3为像素单元的存储电容100'的底电极,第二透明电极10为像素单元的像素电极(像素电极可作为OLED器件的阳极或者阴极)且同时为像素单元的存储电容100'的顶电极。这样,第一透明电极3、第二透明电极10与像素电极实际上可以采用同一张掩模板制作,制作成本较低。

[0040] 请继续参照图2所示,第一透明电极3搭接于栅极2的上表面。第一透明电极3与栅极2之间能够可靠地电连接,且第一透明电极3的制作精度要求相对较低,因此能够进一步节约制造成本。值得一提的是,栅极2也可以搭接于第一透明电极3的上方,同样可以实现第一透明电极3与栅极2的可靠电连接。

[0041] 薄膜晶体管上形成有第一绝缘层8,第二透明电极10通过第一绝缘层8的过孔9与薄膜晶体管的漏极7电连接,制作工艺较为简便,且电连接可靠。

[0042] 图2所示实施例中,每个像素单元的具体结构包括:

[0043] 位于基板1之上的栅极2;

[0044] 位于基板1之上且与栅极2电连接的第一透明电极3;

[0045] 位于栅极2和第一透明电极3之上的栅极绝缘层4;

[0046] 位于栅极绝缘层4之上且与栅极2位置相对的有源层5;

[0047] 位于有源层5的上方且相对而置的源极6和漏极7;

[0048] 位于源极6和漏极7之上的第一绝缘层8,第一绝缘层8具有通向漏极7的过孔9;

[0049] 位于第一绝缘层8之上且穿过过孔9与漏极7电连接的第二透明电极10,第二透明电极10与第一透明电极3位置相对。

[0050] 如图3所示的另一实施例,当有源层5为氧化物半导体(例如铟镓锌氧化物或铟镓锌氧化物)时,有源层5与源极6和漏极7之间优选具有刻蚀阻挡层11,源极6和漏极7分别穿过刻蚀阻挡层11的对应过孔(图中未以附图标记示出)与有源层5连接。在刻蚀源漏金属时,刻蚀阻挡层11可以有效保护有源层5的沟道区不被刻蚀破坏,从而使薄膜晶体管能够正常工作,以提高阵列基板的生产合格率。

[0051] 基板1可以采用玻璃基板、树脂基板或者塑料基板等;栅极2、源极6和漏极7的具体材质不限,例如可以为铝、铜、钼等;有源层5可以采用非晶硅、多晶硅或者氧化物半导体(例如铟镓锌氧化物或铟镓锌氧化物)等材质;第一透明电极3与第二透明电极10的材质可以相同,也可以不同,可以分别为氧化铟锡或者氧化铟锌等;栅极绝缘层4的材质可以为氮化硅,第一绝缘层8可以包含多层,例如包含氮化硅层和平坦化的有机膜层(位于氮化硅层之上,例如为树脂层)。

[0052] AMOLED阵列基板的像素驱动电路可以为2T1C(像素驱动电路包含两个薄膜晶体管和一个存储电容)结构,也可以为包含更多个薄膜晶体管的补偿结构。这些像素结构中,由于薄膜晶体管栅极和漏极的面积相对现有技术较小,因此,像素的开口率较大,显示品质较佳,且能耗较低。

[0053] 请参照图2所示,该实施例相比于现有技术,存储电容100'的面积约增大为五倍,同时,存储电容100'的介质厚度为栅极绝缘层4和第一绝缘层8的厚度之和,也约增大为现有技术的五倍(现有技术中存储电容100的介质厚度为栅极绝缘层4的厚度)。由存储电容值的

的计算公式 $C = \frac{\epsilon A}{d}$ (C为存储电容值, ϵ 为介电常数,A为存储电容极板面积,d为存储电容的

介质厚度)可以看出,存储电容值并未减小,满足产品的电气性能要求。

[0054] 如图4所示,本发明实施例还提供了一种AMOLED阵列基板(可参照图2所示)的制作方法,包括在基板1上形成薄膜晶体管、第一透明电极3和第二透明电极10的步骤,具体包括:

[0055] 步骤101、在基板1上形成薄膜晶体管栅极2的图形;

[0056] 步骤102、在基板1和栅极2上形成与栅极2电连接的第一透明电极3的图形;

[0057] 步骤103、形成薄膜晶体管的有源层5和源极6、漏极7的图形结构;

[0058] 步骤104、形成与薄膜晶体管的漏极7电连接的第二透明电极10的图形,第二透明电极10与第一透明电极3位置相对。

[0059] 基板上各膜层的图形通常采用构图工艺制作形成,一次构图工艺通常包括基板清洗、成膜、光刻胶涂覆、曝光、显影、刻蚀、光刻胶剥离等工序;对于金属层通常采用物理气相沉积方式(例如磁控溅射法)成膜,通过湿法刻蚀形成图形,而对于非金属层通常采用化学气相沉积方式成膜,通过干法刻蚀形成图形。在完成步骤104之后,可采用蒸镀法继续形成OLED的各功能层。

[0060] 采用该方法制作的AMOLED阵列基板,不透光的栅极2和漏极7的面积可以设计的相对较小,具有高透过率的第一透明电极3与第二透明电极10位置相对且面积较大,两者之间形成存储电容,因此,相比于现有技术,像素开口率大大增加,显示装置的显示品质提升,并且能耗较低,使用寿命延长。

[0061] 优选的,步骤102和步骤104中使用的掩模板为同一掩模板。制作图2所示的像素结构可共采用五张掩模板,相比于现有技术,该方法并不增加掩模板的使用数量,在增大像素开口率的同时大大节约了制造成本。

[0062] 优选的,步骤102具体为:在基板1上形成与栅极2上表面搭接的第一透明电极3的图形。第一透明电极3与栅极2之间能够可靠地电连接,且第一透明电极3的制作精度要求相对较低,因此能够进一步节约制造成本。

[0063] 在步骤103之后,步骤104之前,该方法还可包括:

[0064] 在薄膜晶体管上形成第一绝缘层8,第一绝缘层8具有连接薄膜晶体管的漏极7和第二透明电极10的过孔9。

[0065] 具体的,形成图2所示的AMOLED阵列基板可通过如下步骤:

[0066] 在基板1上形成栅极2的图形;

[0067] 在基板1上形成与栅极2电连接的第一透明电极3的图形;

[0068] 形成位于栅极2和第一透明电极3之上的栅极绝缘层4;

[0069] 形成位于栅极绝缘层4之上且与栅极2位置相对的有源层5的图形;

[0070] 形成位于有源层5的上方且相对而置的源极6和漏极7的图形;

[0071] 形成位于源极6和漏极7之上的第一绝缘层8的图形,第一绝缘层8具有通向漏极7的过孔9;

[0072] 形成位于第一绝缘层8之上且穿过过孔9与漏极7电连接的第二透明电极10的图形,第二透明电极10与第一透明电极3位置相对。

[0073] 更优的,可参考图3所示,当有源层5为氧化物半导体时,在形成有源层5之后,形成源极6、漏极7之前,还包括步骤:形成位于有源层5之上的刻蚀阻挡层11的图形,刻蚀阻挡层

11对应源极6和漏极7的位置分别具有过孔。在后续工艺刻蚀源漏金属时,刻蚀阻挡层11可以有效保护有源层5的沟道区不被刻蚀破坏,从而使薄膜晶体管能够正常工作,以提高显示装置的生产合格率。

[0074] 本发明实施例还提供了一种显示装置,包括前述任一技术方案的AMOLED阵列基板。该显示装置的像素开口率较高,显示品质较佳,且能耗低,使用寿命长。显示装置的具体类型不限,例如可以为AMOLED显示器、AMOLED电视等等。

[0075] 显然,本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样,倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内,则本发明也意图包含这些改动和变型在内。

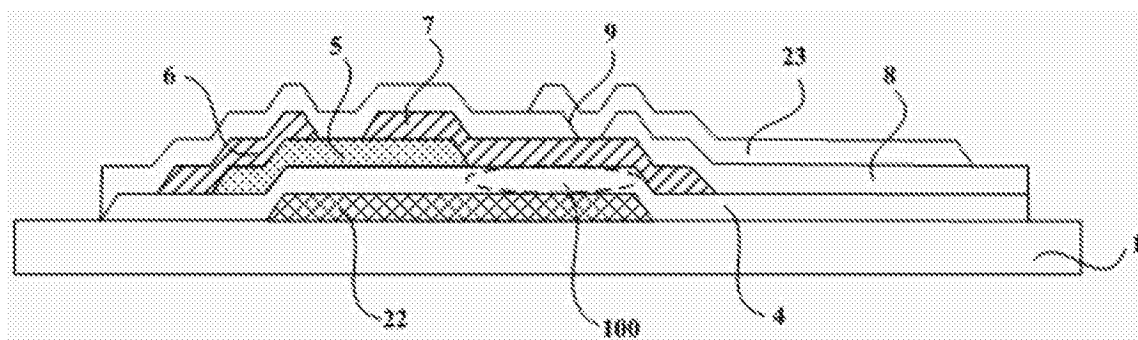


图1

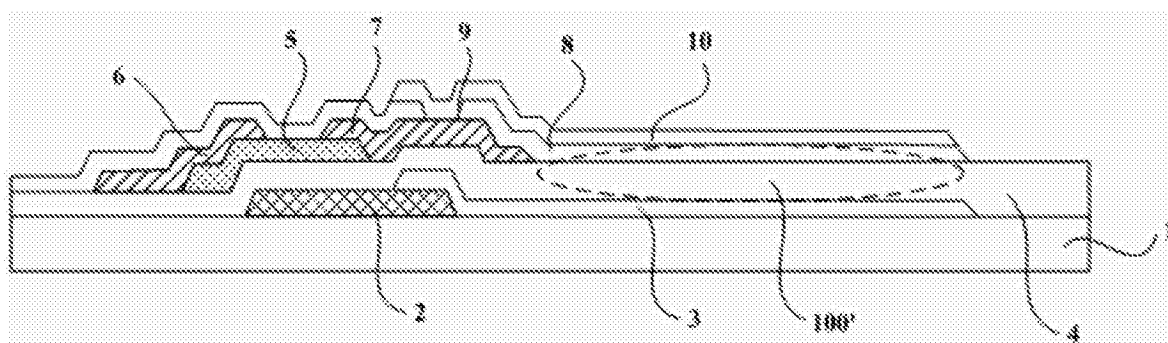


图2

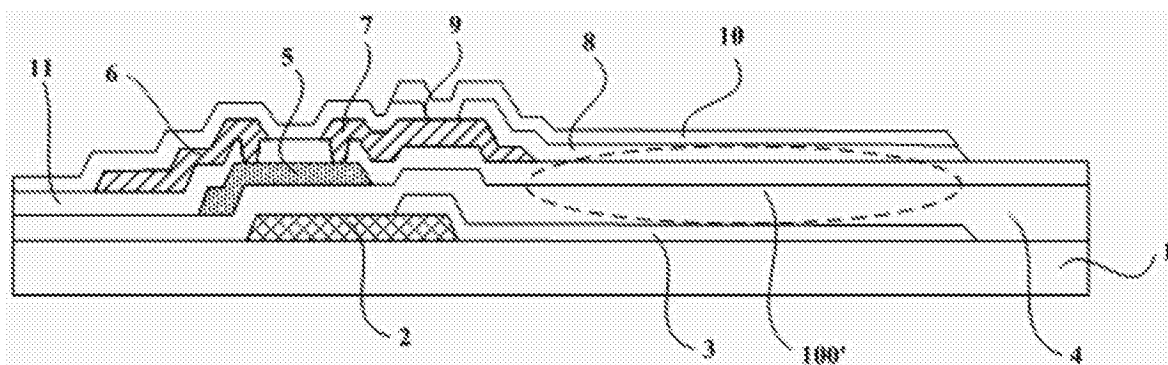


图3

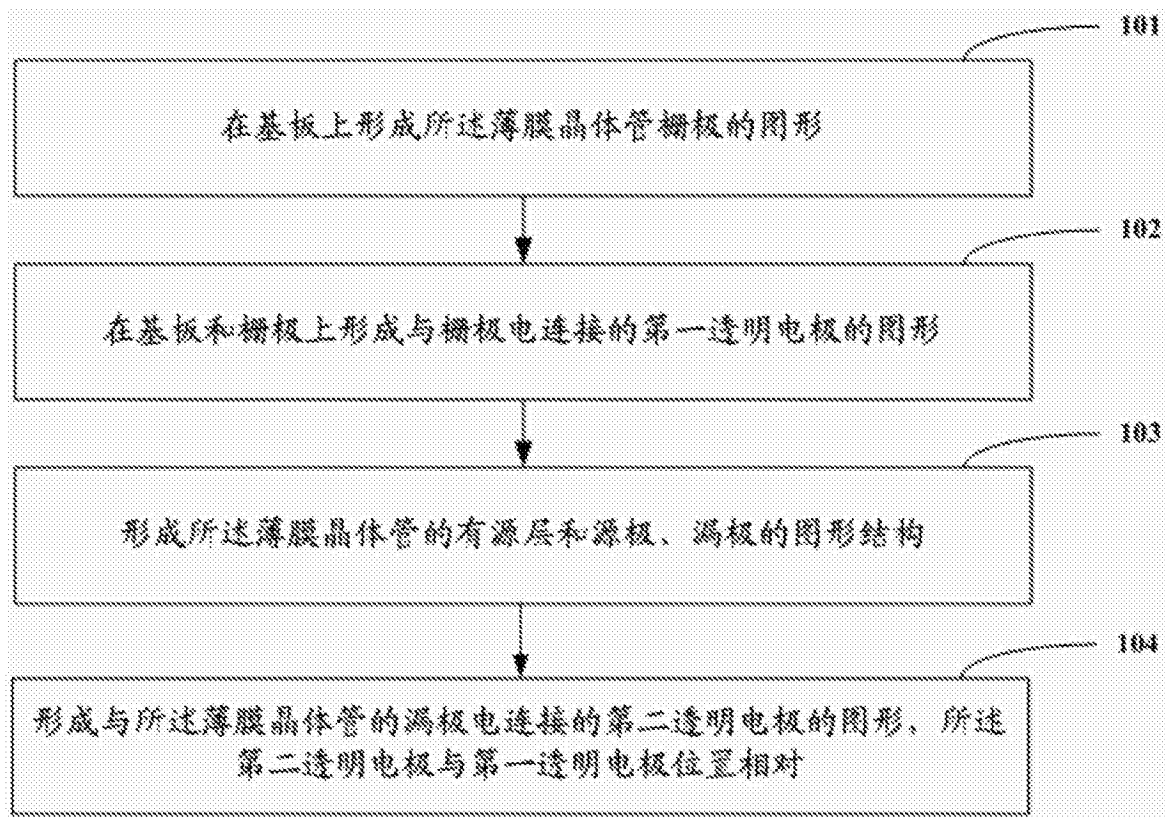


图4

专利名称(译)	有源矩阵有机发光二极管阵列基板及制作方法和显示装置		
公开(公告)号	CN103839973B	公开(公告)日	2016-05-04
申请号	CN201410062448.6	申请日	2014-02-24
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	盖翠丽 宋丹娜 张保侠		
发明人	盖翠丽 宋丹娜 张保侠		
IPC分类号	H01L27/32 H01L51/50 G09G3/3225		
CPC分类号	H01L27/3248 G09G3/32 H01L51/56		
审查员(译)	亢心洁		
其他公开文献	CN103839973A		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及显示技术领域，公开了一种有源矩阵有机发光二极管阵列基板及其制作方法和一种显示装置，以提高阵列基板的像素开口率，提升显示装置的显示品质，降低显示装置的能耗并延长其使用寿命。阵列基板包括基板和位于基板上且阵列排布的多个像素单元，每个像素单元包括薄膜晶体管、第一透明电极和第二透明电极，其中：第一透明电极位于基板之上且与薄膜晶体管的栅极电连接；第二透明电极与薄膜晶体管的漏极电连接，第一透明电极与第二透明电极位置相对。

