



(12) 发明专利申请

(10) 申请公布号 CN 103500556 A

(43) 申请公布日 2014. 01. 08

(21) 申请号 201310468312. 0

(22) 申请日 2013. 10. 09

(71) 申请人 京东方科技集团股份有限公司

地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 尹静文 吴仲远 王丽蓉

(74) 专利代理机构 北京路浩知识产权代理有限公司
11002

代理人 孟宪功

(51) Int. Cl.

G09G 3/32(2006. 01)

H01L 27/32(2006. 01)

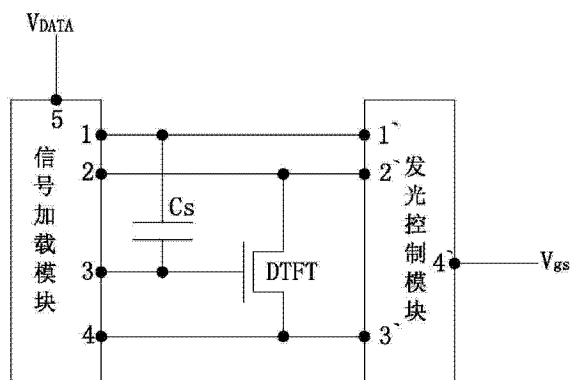
权利要求书2页 说明书9页 附图6页

(54) 发明名称

一种像素电路及其驱动方法、薄膜晶体管背板

(57) 摘要

本发明涉及显示技术领域,尤其涉及一种像素电路及其驱动方法、薄膜晶体管背板;该像素电路包括:包括驱动晶体管、信号加载模块、发光控制模块和存储电容;本发明的像素电路,可以在对有机发光二极管进行驱动的过程中,有效地消除驱动晶体管由自身阈值电压所造成的非均匀性和因阈值电压漂移造成的残影现象;避免了有源矩阵有机发光二极管显示器件中不同像素单元的有机发光二极管之间因其驱动晶体管的阈值电压不同而造成的亮度不均的问题;提高了像素电路对有机发光二极管的驱动效果,进一步提高了有源矩阵有机发光二极管显示器件的显示品质。



1. 一种像素电路,其特征在于,包括驱动晶体管、信号加载模块、发光控制模块和存储电容;

所述驱动晶体管的栅极分别与所述信号加载模块的第三端和所述存储电容的第二端连接;所述驱动晶体管的第一端分别与所述信号加载模块的第二端和所述发光控制模块的第二端连接;所述驱动晶体管的第二端分别与所述信号加载模块的第四端和所述发光控制模块的第三端连接;

所述存储电容的第一端分别与所述信号加载模块的第一端和所述发光控制模块的第一端连接;

所述信号加载模块的第五端接收数据信号;

所述发光控制模块的第一端和所述信号加载模块的第一端均接收第一电压信号;

所述发光控制模块的第四端输出驱动电压信号。

2. 根据权利要求1所述的像素电路,其特征在于,所述信号加载模块包括第一晶体管、第二晶体管和第三晶体管;

所述第一晶体管的栅极接收本级栅控制信号;所述第一晶体管的第一端作为所述信号加载模块的第三端,分别连接所述存储电容的第二端、所述驱动晶体管的栅极以及所述第二晶体管的第二端;所述第一晶体管的第二端作为所述信号加载模块的第四端,分别连接所述驱动晶体管的第二端和所述发光控制模块的第三端;

所述第二晶体管的栅极接收上一级栅控制信号或起始信号;所述第二晶体管的第一端接收第一电压信号,并作为所述信号加载模块的第一端分别连接所述存储电容的第一端和所述发光控制模块的第一端;所述第二晶体管的第二端作为所述信号加载模块的第三端,分别连接所述第一晶体管的第一端、所述存储电容的第二端和所述驱动晶体管的栅极;

所述第三晶体管的栅极接收本级栅控制信号;所述第三晶体管的第一端接收数据信号;所述第三晶体管的第二端作为所述信号加载模块的第二端,分别连接所述驱动晶体管的第一端和所述发光控制模块的第二端。

3. 根据权利要求2所述的像素电路,其特征在于,所述发光控制模块包括第四晶体管和第五晶体管;

所述第四晶体管的栅极接收发光控制信号;所述第四晶体管的第一端接收第一电压信号,并作为所述发光控制模块的第一端分别连接所述存储电容的第一端和所述信号加载模块的第一端;所述第四晶体管的第二端作为所述发光控制模块的第二端,分别连接所述驱动晶体管的第一端和所述信号加载模块的第二端;

所述第五晶体管的栅极接收发光控制信号;所述第五晶体管的第一端作为所述发光控制模块的第三端,分别连接所述驱动晶体管的第二端和所述信号加载模块的第四端;所述第五晶体管的第二端作为所述发光控制模块的第四端,输出驱动电压信号。

4. 根据权利要求1所述的像素电路,其特征在于,还包括有机发光二极管,所述有机发光二极管连接所述发光控制模块的第四端,所述有机发光二极管用于接收所述驱动电压信号发光。

5. 根据权利要求1所述的像素电路,其特征在于,还包括第一电压信号源,所述第一电压信号源的输出端分别与所述信号加载模块的第一端和所述发光控制模块的第一端连接,所述第一电压信号源用于向所述信号加载模块和所述发光控制模块输出所述第一电压信

号。

6. 根据权利要求 5 所述的像素电路,其特征在于,还包括第二电压信号源,其中:所述驱动晶体管为 n 型晶体管,所述有机发光二极管的第一端连接所述发光控制模块的第四端;所述有机发光二极管的第二端连接所述第二电压信号源;所述第一电压信号源为高电压信号源,所述第二电压信号源为低电压信号源。

7. 根据权利要求 5 所述的像素电路,其特征在于,还包括第二电压信号源,其中:所述驱动晶体管为 p 型晶体管,所述有机发光二极管的第二端连接所述发光控制模块的第四端;所述有机发光二极管的第一端连接所述第二电压信号源;所述第一电压信号源为低电压信号源,所述第二电压信号源为高电压信号源。

8. 根据权利要求 2 所述的像素电路,其特征在于,还包括栅极控制信号源及起始信号源,所述信号加载模块中的所述第一晶体管的栅极和第三晶体管的栅极连接本级栅极控制信号源;所述信号加载模块中的所述第二晶体管的栅极连接上一级栅极控制信号源或者起始信号源,所述本级栅极控制信号源用于输出所述本级栅极控制信号,所述上一级栅极控制信号源用于输出所述上一级栅极控制信号,所述起始信号源用于输出所述起始信号。

9. 根据权利要求 3 所述的像素电路,其特征在于,还包括发光控制信号源,所述发光控制信号源连接所述发光控制模块中的所述第四晶体管的栅极和所述第五晶体管的栅极,所述发光控制信号源用于输出所述发光控制信号。

10. 一种如权利要求 1-9 所述的像素电路的驱动方法,其特征在于,所述方法包括:

复位阶段,所述信号加载模块控制所述信号加载模块的第一端接收第一电压信号;并控制所述信号加载模块的第三端将第一电压信号加载至所述储存电容的第二端;以此对所述储存电容进行电容复位;

储存阶段,所述储存电容的第二端开启所述驱动晶体管;所述储存电容的第二端经由所述信号加载模块的第三端、所述信号加载模块的第四端和所述驱动晶体管放电至所述信号加载模块的第二端;所述信号加载模块的第二端接收所述数据信号,并将所述数据信号经由所述驱动晶体管、所述信号加载模块的第四端和所述信号加载模块的第三端加载至所述储存电容的第二端;

发光阶段,所述储存电容的第二端持续导通驱动晶体管,并将数据信号加载至驱动晶体管;所述发光控制模块的第一端接收第一电压信号,并通过所述发光控制模块的第二端和所述驱动晶体管加载至所述发光控制模块的第三端;所述驱动晶体管将数据信号加载至所述发光控制模块的第三端;并由所述光控制模块的第四端输出驱动电压信号。

11. 一种薄膜晶体管背板,包括如权利要求 1-9 所述的像素电路。

一种像素电路及其驱动方法、薄膜晶体管背板

技术领域

[0001] 本发明涉及显示技术领域,尤其涉及一种像素电路及其驱动方法、薄膜晶体管背板。

背景技术

[0002] 有机发光二极管(OLED, Organic Light-Emitting Diode)作为一种电流型有机发光二极管已越来越多地被应用于高性能有源矩阵显示器件中。传统的无源矩阵有机发光二极管显示器件(Passive Matrix OLED)随着显示尺寸的增大,需要更短的单个像素的驱动时间,因而需要增大瞬态电流,增加功耗。同时大电流的应用会造成纳米铟锡金属氧化物线上压降过大,并使 OLED 工作电压过高,进而降低其效率。而有源矩阵有机发光二极管显示器件(AMOLED, Active Matrix OLED)通过开关晶体管逐行扫描输入 OLED 电流,可以很好地解决这些问题。

[0003] 在 AMOLED 的背板设计中,主要需要解决的问题是各 AMOLED 像素单元的补偿电路之间的亮度非均匀性。AMOLED 采用薄膜晶体管(TFT, Thin-Film Transistor)构建像素电路为有机发光二极管提供相应的驱动电流。现有技术中,大多采用低温多晶硅 TFT 晶体管或氧化物 TFT 晶体管。与一般的非晶硅 TFT 晶体管相比,低温多晶硅 TFT 晶体管和氧化物 TFT 晶体管具有更高的迁移率和更稳定的特性,更适合应用于 AMOLED 显示中。但是由于晶化工艺的局限性,在大面积玻璃基板上制作的低温多晶硅 TFT 晶体管,常常在诸如阈值电压、迁移率等电学参数上具有非均匀性,这种非均匀性会转化为有机发光二极管的驱动电流差异和亮度差异,并被人眼所感知,即色不均现象。

[0004] 一般来说,采用氧化物的 TFT 晶体管工艺技术所制作出来的有源矩阵有机发光二极管,其像素电路中的有机发光二极管的型态可以为 P 型或 N 型,但无论是选择 P 型还是 N 型 TFT 晶体管来实现像素电路,流经有机发光二极管的电流不仅会随着有机发光二极管的导通电压经长时间应力的变化而改变,而且还会随着用以驱动有机发光二极管的 TFT 晶体管的临限电压漂移而有所不同。如此一来,将会连带影响到有机发光二极管显示器的亮度均匀性与亮度恒定性。

[0005] 因此,为解决上述问题,本发明急需提供一种像素电路及其驱动方法、薄膜晶体管背板。

发明内容

[0006] 本发明所解决的技术问题是提供一种像素电路及其驱动方法、薄膜晶体管背板,用于解决现有技术的像素电路在驱动时发生驱动晶体管阈值电压漂移的问题。

[0007] 本发明的目的是通过以下技术方案实现的:一种像素电路,其特征在于,包括驱动晶体管、信号加载模

[0008] 块、发光控制模块和存储电容;

[0009] 所述驱动晶体管的栅极分别与所述信号加载模块的第三端和所述存储电容的第

二端连接；所述驱动晶体管的第一端分别与所述信号加载模块的第二端和所述发光控制模块的第二端连接；所述驱动晶体管的第二端分别与所述信号加载模块的第四端和所述发光控制模块的第三端连接；

[0010] 所述存储电容的第一端分别与所述信号加载模块的第一端和所述发光控制模块的第一端连接；

[0011] 所述信号加载模块的第五端接收数据信号；

[0012] 所述发光控制模块的第一端和所述信号加载模块的第一端均接收第一电压信号；

[0013] 所述发光控制模块的第四端输出驱动电压信号。

[0014] 进一步地，所述信号加载模块包括第一晶体管、第二晶体管和第三晶体管；

[0015] 所述第一晶体管的栅极接收本级栅控制信号；所述第一晶体管的第一端作为所述信号加载模块的第三端，分别连接所述存储电容的第二端、所述驱动晶体管的栅极以及所述第二晶体管的第二端；所述第一晶体管的第二端作为所述信号加载模块的第四端，分别连接所述驱动晶体管的第二端和所述发光控制模块的第三端；

[0016] 所述第二晶体管的栅极接收上一级栅控制信号或起始信号；所述第二晶体管的第一端接收第一电压信号，并作为所述信号加载模块的第一端分别连接所述存储电容的第一端和所述发光控制模块的第一端；所述第二晶体管的第二端作为所述信号加载模块的第三端，分别连接所述第一晶体管的第一端、所述存储电容的第二端和所述驱动晶体管的栅极；

[0017] 所述第三晶体管的栅极接收本级栅控制信号；所述第三晶体管的第一端接收数据信号；所述第三晶体管的第二端作为所述信号加载模块的第二端，分别连接所述驱动晶体管的第一端和所述发光控制模块的第二端。

[0018] 进一步地，所述发光控制模块包括第四晶体管和第五晶体管；

[0019] 所述第四晶体管的栅极接收发光控制信号；所述第四晶体管的第一端接收第一电压信号，并作为所述发光控制模块的第一端分别连接所述存储电容的第一端和所述信号加载模块的第一端；所述第四晶体管的第二端作为所述发光控制模块的第二端，分别连接所述驱动晶体管的第一端和所述信号加载模块的第二端；

[0020] 所述第五晶体管的栅极接收发光控制信号；所述第五晶体管的第一端作为所述发光控制模块的第三端，分别连接所述驱动晶体管的第二端和所述信号加载模块的第四端；所述第五晶体管的第二端作为所述发光控制模块的第四端，输出驱动电压信号。

[0021] 进一步地，还包括有机发光二极管，所述有机发光二极管连接所述发光控制模块的第四端，所述有机发光二极管用于接收所述驱动电压信号发光。

[0022] 进一步地，还包括第一电压信号源，所述第一电压信号源的输出端分别与所述信号加载模块的第一端和所述发光控制模块的第一端连接，所述第一电压信号源用于向所述信号加载模块和所述发光控制模块输出所述第一电压信号。

[0023] 进一步地，还包括第二电压信号源，其中：所述驱动晶体管为 n 型晶体管，所述有机发光二极管的第一端连接所述发光控制模块的第四端；所述有机发光二极管的第二端连接所述第二电压信号源；所述第一电压信号为高电压信号，所述第二电压信号源为低电压信号源。

[0024] 进一步地,还包括第二电压信号源,其中:所述驱动晶体管为p型晶体管,所述有机发光二极管的第二端连接所述发光控制模块的第四端;所述有机发光二极管的第一端连接所述第二电压信号源;所述第一电压信号为低电压信号,所述第二电压信号源为高电压信号源。

[0025] 进一步地,还包括栅极控制信号源及起始信号源,所述信号加载模块中的所述第一晶体管的栅极和第三晶体管的栅极连接本级栅极控制信号源;所述信号加载模块中的所述第二晶体管的栅极连接上一级栅极控制信号源或者起始信号源,所述本级栅极控制信号源用于输出所述本级栅极控制信号,所述上一级栅极控制信号源用于输出所述上一级栅极控制信号,所述起始信号源用于输出所述起始信号。

[0026] 进一步地,还包括发光控制信号源,所述发光控制信号源连接所述发光控制模块中的所述第四晶体管的栅极和所述第五晶体管的栅极,所述发光控制信号源用于输出所述发光控制信号。

[0027] 一种如上述所述的像素电路的驱动方法,所述方法包括:

[0028] 复位阶段,所述信号加载模块控制所述信号加载模块的第一端接收第一电压信号;并控制所述信号加载模块的第三端将第一电压信号加载至所述储存电容的第二端;以此对所述储存电容进行电容复位;

[0029] 储存阶段,所述储存电容的第二端开启所述驱动晶体管;所述储存电容的第二端经由所述信号加载模块的第三端、所述信号加载模块的第四端和所述驱动晶体管放电至所述信号加载模块的第二端;所述信号加载模块的第二端接收所述数据信号,并将所述数据信号经由所述驱动晶体管、所述信号加载模块的第四端和所述信号加载模块的第三端加载至所述储存电容的第二端;

[0030] 发光阶段,所述储存电容的第二端持续导通驱动晶体管,并将数据信号加载至驱动晶体管;所述发光控制模块的第一端接收第一电压信号,并通过所述发光控制模块的第二端和所述驱动晶体管加载至所述发光控制模块的第三端;所述驱动晶体管将数据信号加载至所述发光控制模块的第三端;并由所述光控制模块的第四端输出驱动电压信号。

[0031] 一种薄膜晶体管背板,包括上述所述的像素电路。

[0032] 本发明与现有技术相比具有以下优点:

[0033] 本发明的像素电路,可以在对有机发光二极管进行驱动的过程中,有效地消除驱动晶体管由自身阈值电压所造成的非均匀性和因阈值电压漂移造成的残影现象;避免了有源矩阵有机发光二极管显示器件中不同像素单元的有机发光二极管之间因其驱动晶体管的阈值电压不同而造成的显示亮度不均的问题;提高了像素电路对有机发光二极管的驱动效果,进一步提高了有源矩阵有机发光二极管显示器件的品质。

附图说明

[0034] 以下结合附图和实施例对本发明作进一步说明。

[0035] 图1为本发明实施例中所述像素电路的电路连接示意图;

[0036] 图2为本发明实施例中所述像素电路的电路连接示意图;

[0037] 图3为本发明实施例中所述像素电路的电路连接示意图;

[0038] 图4为本发明实施例所述像素电路在复位阶段时的电路连接示意图;

- [0039] 图 5 为本发明实施例所述像素电路在储存阶段时的电路连接示意图；
 [0040] 图 6 为本发明实施例所述像素电路在发光阶段时的电路连接示意图；
 [0041] 图 7 为本发明实施例中所述驱动方法的时序控制示意图。

具体实施方式

[0042] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0043] 参见图 1(图 1 中 1、2、3、4、5 分别表示信号加载模块的第一端、第二端、第三端、第四端和第五端;1`、2`、3`、4` 分别表示发光控制模块的第一端、第二端、第三端和第四端)所示,本发明实施例的所述像素电路,主要用于有源矩阵有机发光二极管显示器件中各有机发光二极管的驱动补偿,每个有机发光二极管由一个像素电路驱动补偿,每一个像素电路包括:包括驱动晶体管 DTFT、信号加载模块、发光控制模块和存储电容 Cs;

[0044] 所述驱动晶体管 DTFT 的栅极分别与所述信号加载模块的第三端 3 和所述存储电容 Cs 的第二端连接;所述驱动晶体管 DTFT 的第一端(即如图所示 DTFT 的上端,源极)分别与所述信号加载模块的第二端 2 和所述发光控制模块的第二端 2` 连接;所述驱动晶体管 DTFT 的第二端(即如图所示 DTFT 的下端,漏极)分别与所述信号加载模块的第四端 4 和所述发光控制模块的第三端 3` 连接;

[0045] 所述存储电容 Cs 的第一端分别与所述信号加载模块的第一端 1 和所述发光控制模块的第一端 1` 连接;

[0046] 所述信号加载模块的第五端 5 接收数据信号 V_{DATA} ;

[0047] 所述发光控制模块的第一端 1` 和所述信号加载模块的第一端 1` 均接收第一电压信号 ELVDD;

[0048] 所述发光控制模块的第四端 4` 输出驱动电压信号 V_{GS} 。

[0049] 本实施例中的所述像素电路还包括有机发光二极管 OLED,所述有机发光二极管 OLED 连接所述发光控制模块的第四端 4`,所述有机发光二极管 OLED 用于接收所述驱动电压信号 V_{GS} 发光。

[0050] 本实施例的像素电路,所述信号加载模块接收数据信号 V_{DATA} ,将数据信号 V_{DATA} 分别加载至所述存储电容 Cs 的第二端和所述驱动晶体管 DTFT 的栅极;使所述存储电容 Cs 的第二端被提升为 $V_{DATA}+V_{th}$;其中, V_{th} 为驱动晶体管的阈值电压,以此使所述存储电容对数据信号 V_{DATA} 和驱动晶体管的阈值电压 V_{th} 进行采集和储存;又由于所述存储电容的第二端的电压与所述驱动晶体管的栅极电压等同,因此,所述驱动晶体管的栅极电压也为 $V_{DATA}+V_{th}$,并在存储电容的作用下所述驱动晶体管的栅极电压持续保持为 $V_{DATA}+V_{th}$;

[0051] 所述发光控制模块接收第一电压信号 ELVDD,使所述驱动晶体管 DTFT 的第一端电压为第一电压信号 V_{DD} ,所述驱动晶体管 DTFT 的第二端电压为 V_{OLED} ;其中, V_{OLED} 为有机发光二极管 OLED 两端的电压;本领域中关于驱动晶体管的驱动电压信号 V_{GS} 计算公式为:

$$V_{GS}=V_{DATA}+V_{th}-V_{OLED};$$

[0052] 关于经过所述驱动晶体管输入至所述有机发光二极管 OLED 的驱动电流公式为

$$[0053] \quad I_{OLED} = \frac{1}{2} \cdot K \cdot [V_{gs} - V_{th}]^2$$

[0054] 其中, K 为关联于驱动晶体管的电流常数,

[0055] 将 V_{gs} 代入驱动电流 I_{OLED} 公式可知, 使经过所述驱动晶体管输入至所述有机发光二极管的驱动电流 I_{OLED} 为:

$$[0056] \quad I_{OLED} = \frac{1}{2} K \cdot [V_{DATA} + V_{th} - V_{OLED} - V_{th}]^2$$

$$[0057] \quad = \frac{1}{2} K \cdot [V_{DATA} - V_{OLED}]^2 ;$$

[0058] 通过以上演算可知, 经过所述驱动晶体管的驱动电流 I_{OLED} 只与 V_{DATA} 和 V_{OLED} 有关, 而与驱动晶体管的阈值电压 V_{th} 无关; 且 V_{OLED} 在有机发光二极管长时间使用后也会趋向于一个常数。因此, 即使 V_{th} 小于 0 也可以进行很好的补偿, 基本消除了阈值电压非均匀性、漂移的影响。采用本发明实施例所述的像素电路, 无论对于增强型还是耗尽型的薄膜晶体管 (TFT) 作为驱动晶体管, 都可以补偿阈值电压的非均匀性的影响, 从而可以很好的补偿有机发光二极管的亮度不均匀性, 因此适用性更广。

[0059] 相比较传统的像素结构, 上述结构可以有效地解决增强型或耗尽型驱动晶体管的阈值电压漂移、非均匀性以及有机发光二极管电压非均匀性和老化的问题。

[0060] 本发明的像素电路, 可以在对有机发光二极管进行驱动的过程中, 有效地消除驱动晶体管由自身阈值电压所造成的非均匀性和因阈值电压漂移造成的残影现象; 避免了有源矩阵有机发光二极管显示器件中不同像素单元的有机发光二极管之间因其驱动晶体管的阈值电压不同而造成的显示亮度不均的问题; 提高了像素电路对有机发光二极管的驱动效果, 进一步提高了有源矩阵有机发光二极管显示器件的品质。

[0061] 参见图 2 (图 2 中 1`、2`、3`、4` 分别表示发光控制模块的第一端、第二端、第三端和第四端) 所示, 本实施例中所述信号加载模块包括第一晶体管 T1、第二晶体管 T2 和第三晶体管 T3;

[0062] 所述第一晶体管 T1 的栅极接收本级栅控制信号 $V_{Gate(n)}$; 所述第一晶体管的第一端作为所述信号加载模块的第三端, 分别连接所述存储电容 Cs 的第二端、所述驱动晶体管 DTFT 的栅极以及所述第二晶体管 T2 的第二端; 所述第一晶体管 T1 的第二端作为所述信号加载模块的第四端, 分别连接所述驱动晶体管 DTFT 的第二端和所述发光控制模块的第三端 3`;

[0063] 所述第二晶体管 T2 的栅极接收上一级栅控制信号 $V_{Gate(n-1)}$, 其中对于第一级的像素电路, 由于没有其上一级的栅控制信号, 因此为其提供一起始信号, 该起始信号与所述上一级栅控制信号的作用相同, 其时序也与其他级像素电路接收的上一级栅控制信号相同; 所述第二晶体管 T2 的第一端接收第一电压信号 ELVDD, 并作为所述信号加载模块的第一端分别连接所述存储电容 Cs 的第一端和所述发光控制模块的第一端 1`; 所述第二晶体管 T2 的第二端作为所述信号加载模块的第三端, 分别连接所述第一晶体管 T1 的第一端、所述存储电容 Cs 的第二端和所述驱动晶体管 DTFT 的栅极;

[0064] 所述第三晶体管 T3 的栅极接收本级栅控制信号 $V_{Gate(n)}$; 所述第三晶体管 T3 的第

一端接收数据信号 V_{DATA} ;所述第三晶体管 T3 的第二端作为所述信号加载模块的第二端,分别连接所述驱动晶体管 DTFT 的第一端和所述发光控制模块的第二端 2`。

[0065] 参见图 3 所示,本实施例中所说发光控制模块包括第四晶体管 T4 和第五晶体管 T5 ;

[0066] 所述第四晶体管 T4 的栅极接收发光控制信号 E_m ;所述第四晶体管 T4 管的第一端接收第一电压信号 ELVDD,并作为所述发光控制模块的第一端分别连接所述存储电容 CS 的第一端和作为所述信号加载模块的第一端的所述第二晶体管 T2 的第一端 ;所述第四晶体管 T4 的第二端作为所述发光控制模块的第二端,分别连接所述驱动晶体管 DTFT 的第一端和作为所述信号加载模块的第二端的所述第三晶体管 T3 的第二端 ;

[0067] 所述第五晶体管 T5 的栅极接收发光控制信号 E_m ;所述第五晶体管 T5 的第一端作为所述发光控制模块的第三端,分别连接所述驱动晶体管 DTFT 的第二端和作为所述信号加载模块的第四端的所述第一晶体管 T1 的第二端 ;所述第五晶体管 T5 的第二端作为所述发光控制模块的第四端,输出驱动电压信号 V_{gs} 。

[0068] 本实施例中的所述像素电路还包括第一电压信号源,所述第一电压信号源的输出端分别与所述信号加载模块的第一端和所述发光控制模块的第一端连接,所述第一电压信号源用于向所述信号加载模块和所述发光控制模块输出所述第一电压信号。

[0069] 本实施例中的所述像素电路还包括第二电压信号源,其中 :所述驱动晶体管为 N 型晶体管,所述有机发光二极管 OLED 的第一端连接所述发光控制模块的第四端 ;所述有机发光二极管 OLED 的第二端连接所述第二电压信号源 ;所述第一电压信号 ELVDD 为高电压信号,所述第二电压信号源所输出的第二电压信号 ELVSS 为低电压信号。

[0070] 当然,根据上述的方案很容易想到将所述驱动晶体管改为 P 型晶体管,其与驱动晶体管为 N 型晶体管的像素电路相比,在连接关系上仅作以下改变即可 :

[0071] 将所述有机发光二极管 OLED 的第二端连接所述发光控制模块的第四端 ;所述有机发光二极管 OLED 的第一端连接所述第二电压信号源 ;所述第一电压信号为低电压信号,所述第二电压信号源所输出的第二电压信号为高电压信号源。其像素电路中其他结构和连接关系与上述实施例相同,不再赘述。

[0072] 本实施例中所述有机发光二极管 OLED 的第一端作为阳极,所述有机发光二极管 OLED 的第二端作为阴极。

[0073] 本实施例中当驱动晶体管为 N 型晶体管时,所述第二电压信号源输出的所述第二电压信号 ELVSS 一般在 -5V 到 0V 范围内选取,根据实际调试得到,用以为上述各元件提供参考电位,例如用于连接零线、地线以提供零电位或提供负电压等 ;相应的所述第一电压信号源输出的第一电压信号 ELVDD 为高电压信号 ;而当驱动晶体管为 P 型晶体管时,则正好与之相反。

[0074] 本实施例中的所述像素电路还包括栅极控制信号源,所述信号加载模块中的所述第一晶体管 T1 的栅极和第三晶体管 T3 的栅极连接本级栅极控制信号源 ;所述信号加载模块中的所述第二晶体管 T2 的栅极连接上一级栅极控制信号源,所述本级栅极控制信号源用于输出所述本级栅极控制信号 $V_{gate(n)}$,所述上一级栅极控制信号源用于输出所述上一级栅极控制信号 $V_{gate(n-1)}$ 。对于第一级像素电路,由于其不具有上一级栅极控制信号源,为其提供一起始信号源(图中均以中间级的像素电路结构进行示意,因此起始信号源未示出),所述

起始信号源用于输出所述起始信号。

[0075] 本实施例中的所述像素电路还包括发光控制信号源,所述发光控制信号源连接所述发光控制模块中的所述第四晶体管 T4 的栅极和所述第五晶体管 T5 的栅极,所述发光控制信号源用于输出所述发光控制信号 Em。

[0076] 本发明实施例的所述像素电路连接在发光工作电源(属于现有技术)上,该发光工作电源为像素电路提供第一电压信号源信号 ELVDD 和第二电压信号源信号 ELVSS。本实施例中所述第二电压信号源信号 ELVSS 一般在 -5V 到 0V 范围内选取,根据实际调试得到,以为上述各元件提供参考电位,例如用于连接零线、地线以提供零电位或提供负电压等。

[0077] 本发明实施例还提供一种薄膜晶体管背板,包括上述的像素电路。

[0078] 本发明实施例的像素电路和薄膜晶体管背板,可以在对有机发光二极管进行驱动的过程中,有效地消除驱动晶体管由自身阈值电压所造成的非均匀性和因阈值电压漂移造成的残影现象;避免了有源矩阵有机发光二极管显示器件中不同像素单元的有机发光二极管之间因其驱动晶体管的阈值电压不同而造成的亮度不均的问题;提高了像素电路对有机发光二极管的驱动效果,进一步提高了有源矩阵有机发光二极管显示器件的品质。

[0079] 本实施例中所述驱动晶体管为 N 型 TFT 晶体管;该 N 型 TFT 晶体管的 TFT 形态为增强型(阈值电压为正)或耗尽型(阈值电压为负);所述第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管也均为 N 型 TFT 晶体管。其中,所述驱动晶体管、第一晶体管、第二晶体管、第三晶体管、第四晶体管和第五晶体管的第一端与所述第一晶体管、第二晶体管、第三晶体管、第四晶体管和第五晶体管的第二端互为各晶体管的源、漏极;举例说明,当所述驱动晶体管的第一端为源极时,则第二端为漏极,反之亦然;上述各晶体管的源极和漏极(第一端和第二端)可根据经过该晶体管的电流方向进行互换;在本实施例中各晶体管均采用 N 型 TFT 晶体管,因此,电流方向是从晶体管的漏极到源极。

[0080] 同理,本实施例中所述驱动晶体管也可以为 P 型 TFT 晶体管;该 P 型 TFT 晶体管的 TFT 形态为增强型(阈值电压为正)或耗尽型(阈值电压为负);所述第一晶体管、第二晶体管、第三晶体管、第四晶体管、第五晶体管均为 P 型 TFT 晶体管。

[0081] 本发明还提供一种根据上述中所述的像素电路实现的驱动方法,该驱动方法以所述驱动晶体管为 N 型 TFT 晶体管为例,进行详细说明。

[0082] 参见图 4、图 5、图 6、图 7 所示,(图 4、图 5、图 6 中虚线所示为未开启的部分电路;图 7 中, $V_{\text{Gate}(n-1)}$ 为上一级栅控制信号 Gate(n-1) 输出的电位波形; $V_{\text{Gate}(n)}$ 为本级栅控制信号 Gate(n) 输出的电位波形; V_{Em} 为发光控制信号 Em 输出的电位波形;t1 为复位阶段;t2 为储存阶段;t3 为发光阶段。)以下结合图 7 对所述方法进行具体说明:

[0083] 1、参见图 4 所示,复位阶段,所述信号加载模块的第一端与所述信号加载模块的第三端导通;所述信号加载模块控制所述信号加载模块的第一端接收第一电压信号;并控制所述信号加载模块的第一端和所述信号加载模块的第三端将第一电压信号分别加载至所述储存电容的第一端和所述储存电容的第二端;以此对所述储存电容进行电容复位;

[0084] 具体地说,所述上一级栅控制信号输出高电位,此时,所述本级栅控制信号和发光控制信号均输出低电位;所述上一级栅控制信号开启所述第二晶体管,所述第一晶体管、第三晶体管、第四晶体管和第五晶体管保持关闭;

[0085] 所述第一电压信号源将第一电压信号 V_{DD} 加载至所述储存电容的第二端,使所述

储存电容的第二端被提升为 V_{DD} ; 以此对所述储存电容进行电容复位 ; 又由于所述储存电容的第二端的电压与所述驱动晶体管的栅极电压等同, 因此所述驱动晶体管的栅极电压也为 V_{DD} ;

[0086] 2、参见图 5 所示, 储存阶段, 所述信号加载模块的第一端与所述信号加载模块的第三端断开, 所述信号加载模块的第三端控制所述储存电容的第二端开启所述驱动晶体管 ; 所述信号加载模块控制所述储存电容的第二端依次经由所述信号加载模块的第三端、所述信号加载模块的第四端和所述驱动晶体管放电至所述信号加载模块的第二端 ; 同时, 所述信号加载模块控制所述信号加载模块的第二端接收所述数据信号, 并将所述数据信号依次经由所述驱动晶体管、所述信号加载模块的第四端和所述信号加载模块的第三端分别加载至所述储存电容的第二端和所述驱动晶体管的栅极 ;

[0087] 具体地说, 所述本级栅控制信号为高电位, 所述发光控制信号以及所述上一级栅控制信号为低电位 ; 所述上一级栅控制信号关闭所述第二晶体管 ; 所述本级栅控制信号开启所述第一晶体管和所述第三晶体管 ; 所述第四晶体管和第五晶体管保持关闭 ;

[0088] 所述储存电容的第一端保持为 V_{DD} , 所述储存电容的第二端开启所述驱动晶体管, 并经由所述第一晶体管、驱动晶体管和第三晶体管放电 ;

[0089] 所述数据信号 V_{DATA} 通过所述第三晶体管、驱动晶体管和第一晶体管分别加载至所述储存电容的第二端和所述驱动晶体管的栅极 ; 使所述储存电容的第二端被提升为 $V_{DATA}+V_{th}$; 其中, V_{th} 为驱动晶体管的阈值电压, 以此使所述储存电容对数据信号 V_{DATA} 和驱动晶体管的阈值电压 V_{th} 进行采集和储存 ; 又由于所述储存电容的第二端的电压与所述驱动晶体管的栅极电压等同, 因此, 所述驱动晶体管的栅极电压也为 $V_{DATA}+V_{th}$;

[0090] 3、参见图 6 所示, 发光阶段, 所述储存电容的第二端持续导通驱动晶体管, 并将数据信号加载至驱动晶体管 ; 所述发光控制模块的第一端接收第一电压信号, 并通过所述发光控制模块的第二端和所述驱动晶体管加载至所述发光控制模块的第三端 ; 同时, 所述驱动晶体管将数据信号加载至所述发光控制模块的第三端 ; 并由所述发光控制模块控制所述光控制模块的第四端输出驱动电压信号。

[0091] 具体地说, 所述发光控制信号为高电位, 所述本级栅控制信号以及所述上一级栅控制信号为低电位 ; 所述上一级栅控制信号关闭所述第二晶体管 ; 所述本级栅控制信号关闭所述第一晶体管和所述第三晶体管 ; 所述发光控制信号开启所述第四晶体管和第五晶体管 ; 使所述第一电压信号源与所述第二电压信号源持续导通 ; 同时, 所述储存电容的第二端储存的电荷持续导通驱动晶体管, 以此驱动连接在所述光控制模块的第四端上的所述有机发光二极管发光。

[0092] 此时, 所述驱动晶体管的栅极电压保持为 $V_{DATA}+V_{th}$, 所述驱动晶体管的第一端电压为第一电压信号 V_{DD} , 所述驱动晶体管的第二端电压为 V_{OLED} ; 其中, V_{OLED} 为有机发光二极管两端的电压 ; 本领域中关于驱动晶体管的驱动电压信号 V_{gs} 计算公式为 : $V_{gs}=V_{DATA}+V_{th}-V_{OLED}$;

[0093] 关于经过所述驱动晶体管输入至所述有机发光二极管 OLED 的驱动电流公式为

$$[0094] \quad I_{OLED} = \frac{1}{2} \cdot K \cdot [V_{gs} - V_{th}]^2$$

[0095] 其中, K 为关联于驱动晶体管的电流常数,

[0096] 将 V_{gs} 代入驱动电流 I_{OLED} 公式可知, 使经过所述驱动晶体管输入至所述有机发光

二极管的驱动电流 I_{OLED} 为：

$$[0097] \quad I_{OLED} = \frac{1}{2} K \cdot [V_{DATA} + V_{th} - V_{OLED} - V_{th}]^2$$

$$[0098] \quad = \frac{1}{2} K \cdot [V_{DATA} - V_{OLED}]^2$$

[0099] 由上述驱动方法的过程可知,所述驱动晶体管始终在正、负偏置状态之间交替工作;具体地是指,在储存阶段中所述储存电容的第二端电荷经由驱动晶体管的第二端传递至第一端;而在发光阶段中驱动电流 I_{OLED} 则经由驱动晶体管的第一端传递至第二端;通过这种第一端和第二端的工作状态交替互换的形式,可有效减缓驱动晶体管的阈值电压 V_{th} 的漂移速度。

[0100] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

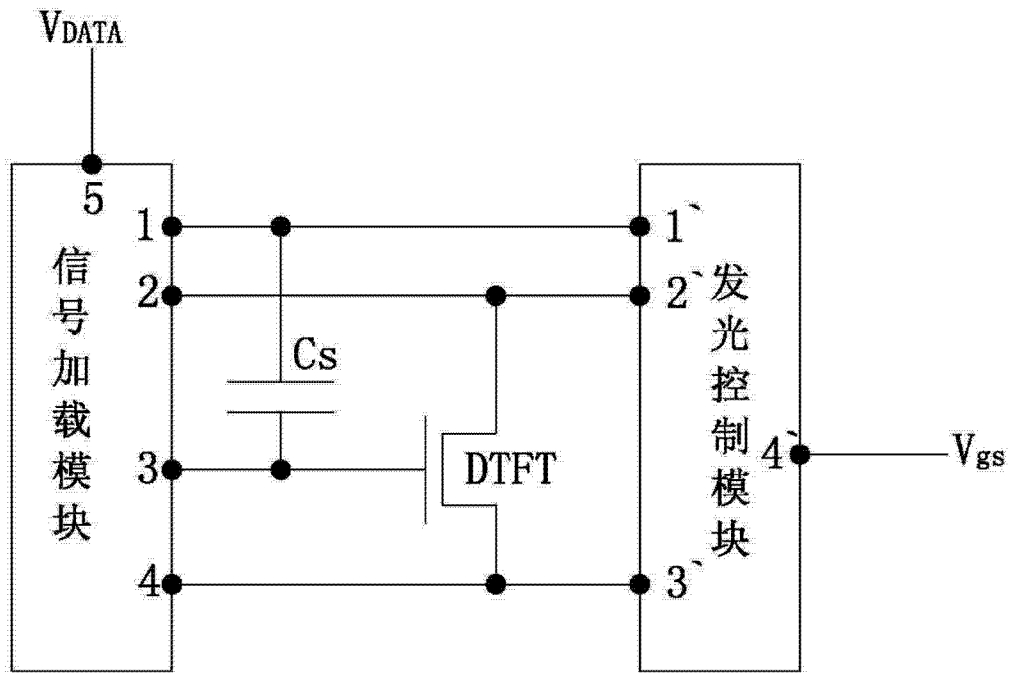


图 1

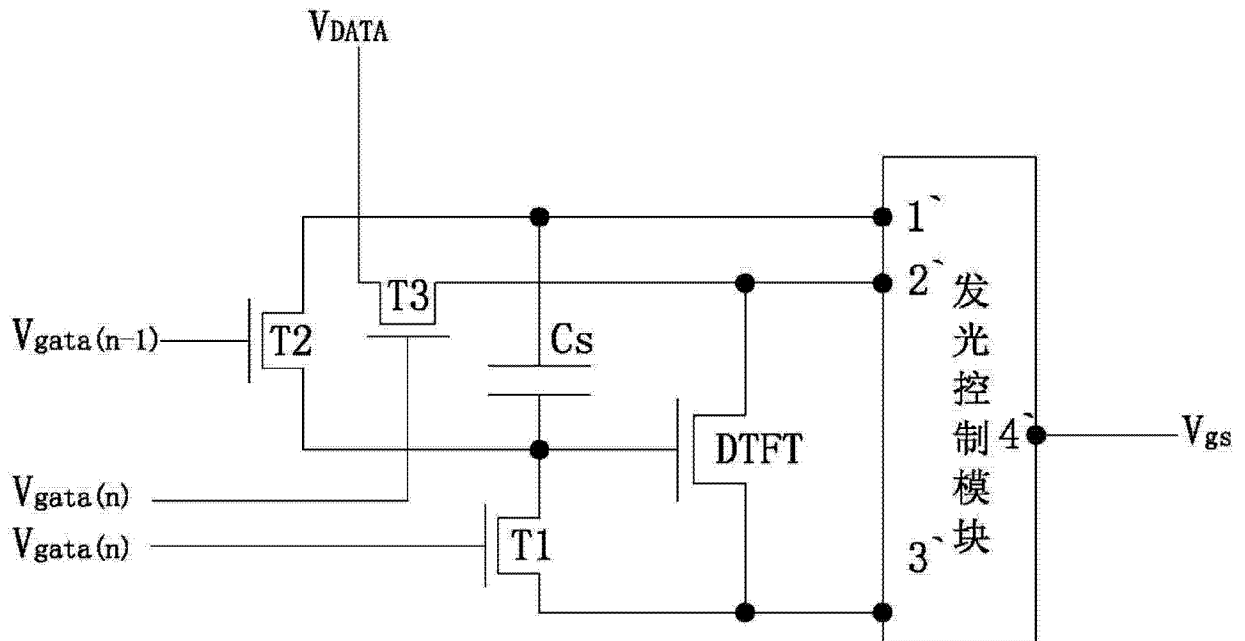


图 2

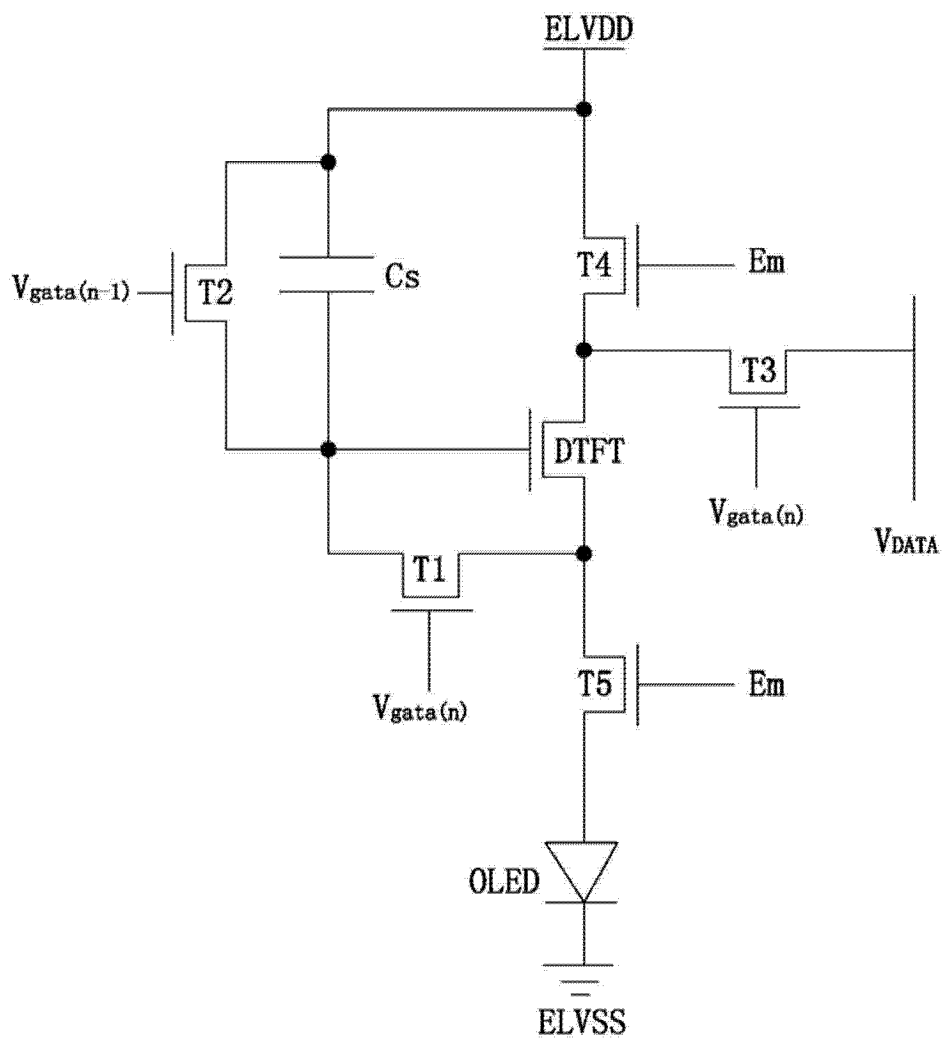


图 3

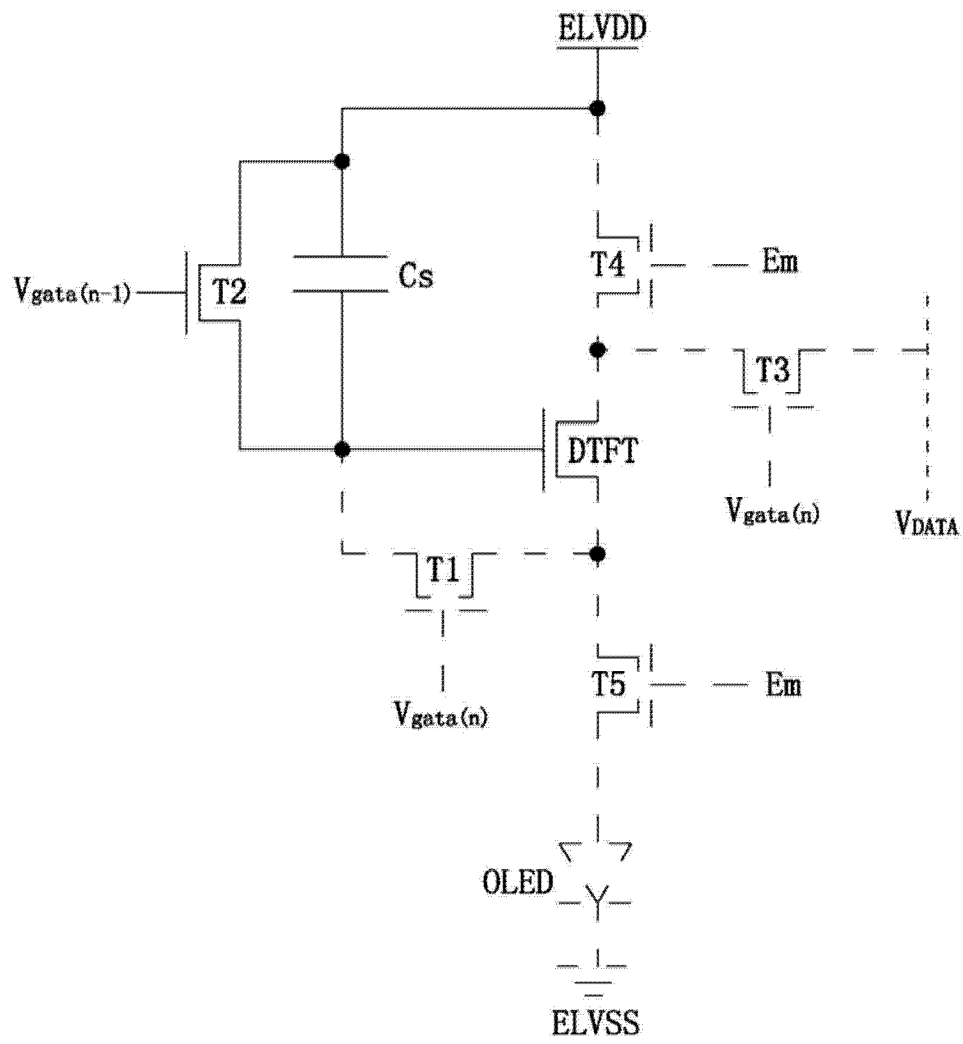


图 4

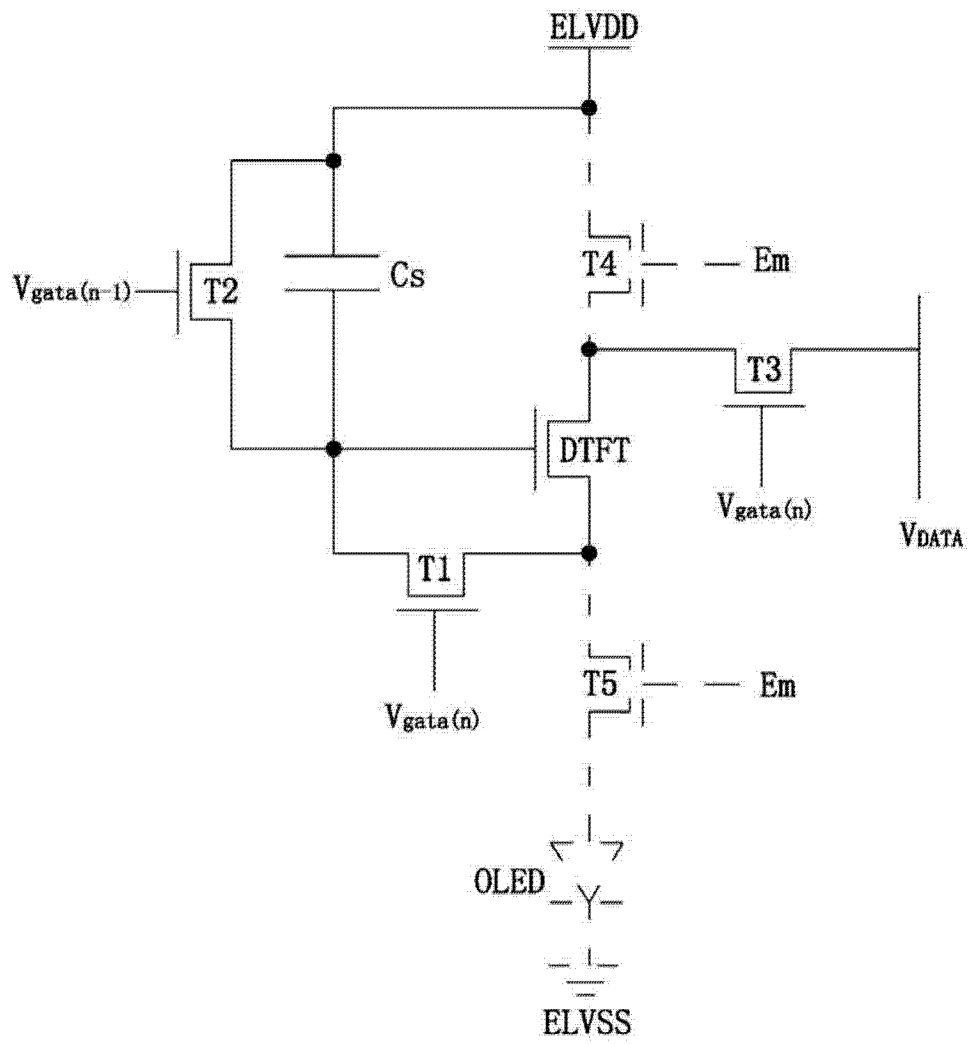


图 5

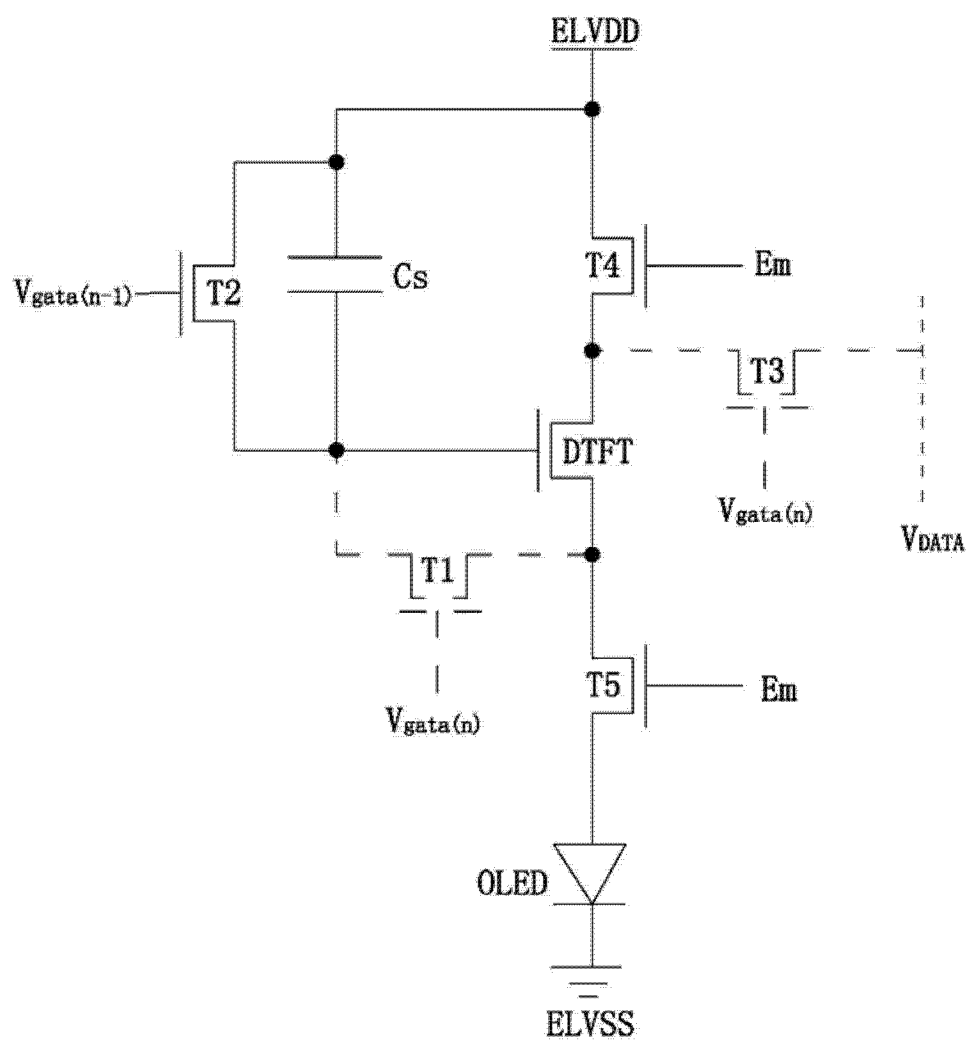


图 6

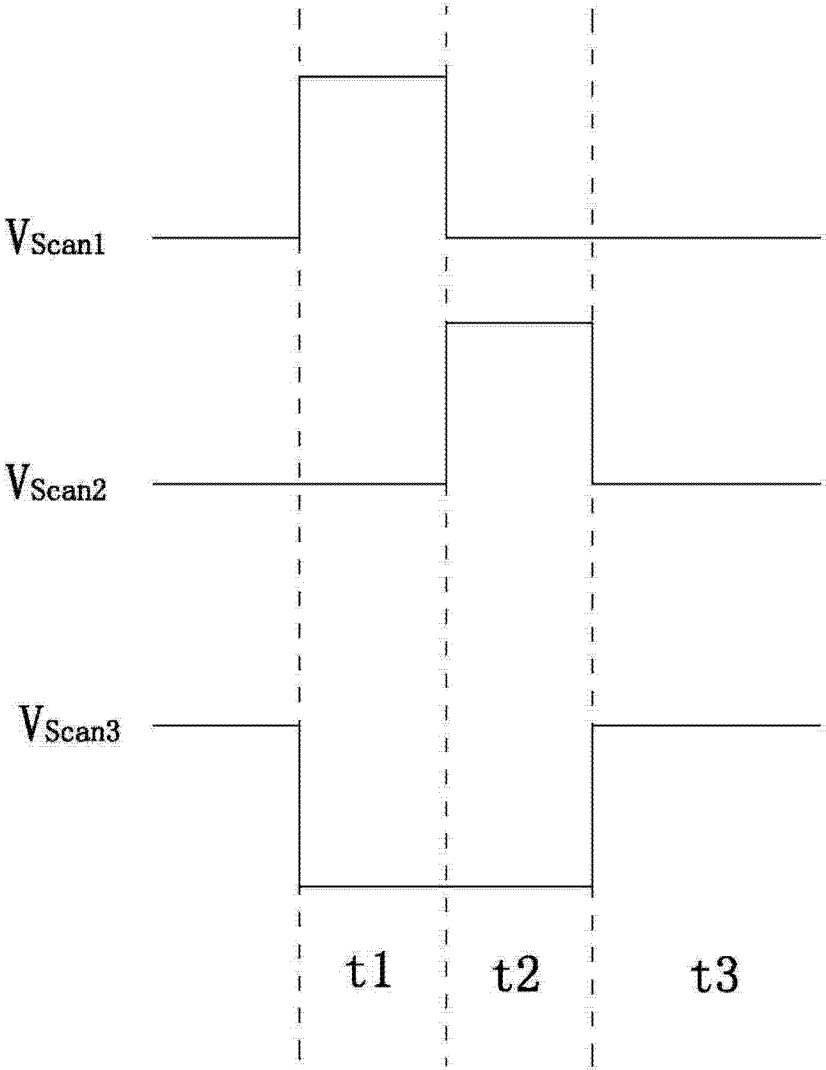


图 7

专利名称(译)	一种像素电路及其驱动方法、薄膜晶体管背板		
公开(公告)号	CN103500556A	公开(公告)日	2014-01-08
申请号	CN201310468312.0	申请日	2013-10-09
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	尹静文 吴仲远 王丽蓉		
发明人	尹静文 吴仲远 王丽蓉		
IPC分类号	G09G3/32 H01L27/32		
CPC分类号	G09G3/3258 G09G3/3233 G09G2300/0809 G09G2300/0842 G09G2300/0861 G09G2320/0219 G09G2320/0626 H01L27/3248 H01L27/3262 H01L27/3265 H01L27/3276		
代理人(译)	孟宪功		
其他公开文献	CN103500556B		
外部链接	Espacenet SIPO		

摘要(译)

本发明涉及显示技术领域，尤其涉及一种像素电路及其驱动方法、薄膜晶体管背板；该像素电路包括：包括驱动晶体管、信号加载模块、发光控制模块和存储电容；本发明的像素电路，可以在对有机发光二极管进行驱动的过程中，有效地消除驱动晶体管由自身阈值电压所造成的非均匀性和因阈值电压漂移造成的残影现象；避免了有源矩阵有机发光二极管显示器件中不同像素单元的有机发光二极管之间因其驱动晶体管的阈值电压不同而造成的亮度不均的问题；提高了像素电路对有机发光二极管的驱动效果，进一步提高了有源矩阵有机发光二极管显示器件的显示品质。

